

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2025年1月23日(23.01.2025)



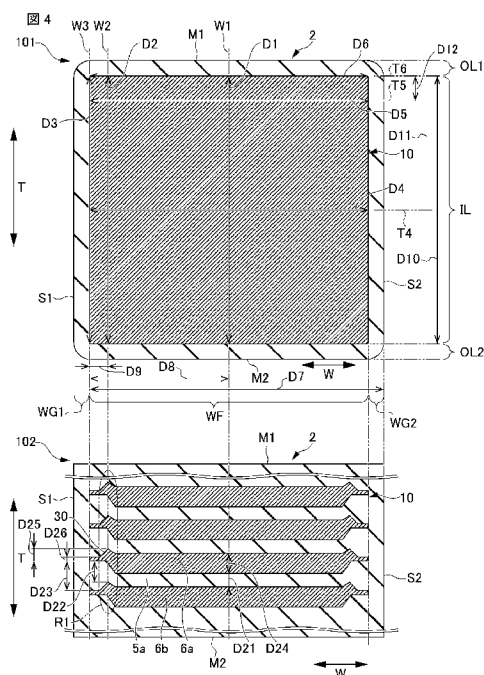
(10) 国際公開番号

WO 2025/018006 A1

- (51) 国際特許分類:
H01G 4/30 (2006.01)
- (21) 国際出願番号: PCT/JP2024/017065
- (22) 国際出願日: 2024年5月8日(08.05.2024)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2023-117661 2023年7月19日(19.07.2023) JP
- (71) 出願人: 株式会社村田製作所 (MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足1丁目10番1号 Kyoto (JP).
- (72) 発明者: 笠原 正寛 (KASAHARA Masahiro); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP). 嵩田 泰之 (SHIMADA Yasuyuki); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP). 岩田 隼 (IWATA Shun); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 加藤 竜太, 外 (KATO Ryuta et al.); 〒1000005 東京都千代田区丸の内1-7-12 サピアタワー Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS,

(54) Title: MULTILAYER CERAMIC CAPACITOR

(54) 発明の名称: 積層セラミックコンデンサ



(57) Abstract: The present invention makes it possible to provide a multilayer ceramic capacitor having high reliability while achieving high capacity. In a multilayer ceramic capacitor (1), a laminate (2) has: an inner layer part (10) in which a plurality of first internal electrode layers (6a) and a plurality of second internal electrode layers (6b) face each other; and an outer layer part formed from a dielectric material. When the length in a direction parallel to the lamination direction (T) of the inner layer part (10) at the central position of the inner layer part (10) in the width direction (W) is defined as a first length, and when the length in the direction parallel to the lamination direction (T) of the inner layer part (10), at a position at which the length from a width-direction (W) end portion of the inner layer part (10) in a direction parallel to the other width-direction (W) end portion of the inner layer part (10) in the width direction (W) is 0.3-8.0% of the length of the inner layer part (10) in the width direction (W), is defined as a second length, the second length is longer than the first length.

WO 2025/018006 A1

MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一 国際調査報告 (条約第21条(3))

(57) 要約：本発明によれば、高容量を実現しながらも、高い信頼性を有した積層セラミックコンデンサを提供することができる。積層セラミックコンデンサ(1)は、積層体(2)は、複数の第1の内部電極層(6a)と複数の第2の内部電極層(6b)とが対向する内層部(10)と、誘電体材料で構成される外層部と、を有し、内層部(10)の幅方向(W)の中央位置における、内層部(10)の積層方向(T)に平行な方向の長さを第1の長さとし、内層部(10)の幅方向(W)の端部から、内層部(10)の幅方向(W)におけるもう一つの幅方向(W)の端部と平行な方向の長さが、内層部(10)の幅方向(W)の長さの0.3%以上8.0%以下の長さである位置における、内層部(10)の積層方向(T)に平行な方向の長さを第2の長さとしたとき、第2の長さは、第1の長さよりも長い。

明 細 書

発明の名称：積層セラミックコンデンサ

技術分野

[0001] 本発明は、積層セラミックコンデンサに関する。

背景技術

[0002] 積層セラミックコンデンサを製造する際、複数の誘電体シートが用意され、これらの誘電体シートが積み重ねられる。近年、積層セラミックコンデンサは、小型化および高容量を実現するため、誘電体シートの薄層化および多層化が進められている。また、多層化した積層セラミックコンデンサの耐久性などを向上させるために、特許文献1には、ガラス成分を外部電極に含有させる技術が開示されている。

先行技術文献

特許文献

[0003] 特許文献1：特開2001-267173号公報

発明の概要

発明が解決しようとする課題

[0004] しかし、誘電体シートの薄層化および多層化が進むほど、特に内部電極層の端部において、耐久性が低下する場合がある。耐久性が低下する例として下記がある。積層セラミックコンデンサを製造する際、積み重ねられた誘電体シートをプレスする。このプレスにより、内部電極層の端部において、誘電体層が薄くなる場合がある。一方、内部電極層の端部では、エッジ効果により、内部電極層の他の部分に比べて、電界の強度が大きくなる。そのため、誘電体層が薄い内部電極層の端部に電界集中が発生し、絶縁破壊が発生する、というものである。

[0005] この耐久性の低下は、容量をより大きくしようとする場合に、より問題となる。容量を大きくするために、誘電体層の厚さをより薄くするためである。

[0006] そこで本発明は、高容量を実現しながらも、高い信頼性を有した積層セラミックコンデンサを提供することを課題とする。

課題を解決するための手段

[0007] 本発明の積層セラミックコンデンサは、複数の積層された誘電体層と、前記誘電体層上に積層された複数の第1の内部電極層と複数の第2の内部電極層とを有し、積層方向に相対する第1の主面および第2の主面と、前記積層方向に直交する長さ方向に相対する第1の端面および第2の端面と、前記積層方向および前記長さ方向に直交する幅方向に相対する第1の側面および第2の側面を有する積層体と、前記第1の端面上に配置される第1の外部電極と、前記第2の端面上に配置される第2の外部電極と、を有する積層セラミックコンデンサにおいて、前記積層体は、前記複数の第1の内部電極層と前記複数の第2の内部電極層とが対向する内層部と、誘電体材料で構成される外層部と、を有し、前記内層部の前記幅方向の中央位置における、前記内層部の前記積層方向に平行な方向の長さを第1の長さとし、前記内層部の前記幅方向の端部から、前記内層部の前記幅方向におけるもう一つの前記幅方向の端部と平行な方向の長さが、前記内層部の前記幅方向の長さの0.3%以上8.0%以下の長さである位置における、前記内層部の前記積層方向に平行な方向の長さを第2の長さとしたとき、前記第2の長さは、前記第1の長さよりも長い。

発明の効果

[0008] 本発明によれば、容量の向上と信頼性の向上が容易な積層セラミックコンデンサを提供することができる。

図面の簡単な説明

[0009] [図1]本実施形態の積層セラミックコンデンサの斜視図である。

[図2]図1の|ー|線断面図である。

[図3]図1の||ー||線断面図である。

[図4]図1の|||ー|||線断面図である。

[図5A]誘電体シートに導電性ペーストおよび段差低減用ペーストが印刷され

た状態を示す図である。

[図5B]積層される2枚の誘電体シート40を示す図である。

[図6]図5AのW-W'断面図である。

発明を実施するための形態

[0010] 発明を実施するための形態を、図1に基づいて説明する。図1は、本発明の実施形態の積層セラミックコンデンサ1の斜視図である。

(積層体)

積層体2は、積層された複数の誘電体層および複数の内部電極層を含む。積層体2の形状は、およそ直方体である。積層体2において、誘電体層および内部電極層が積層される方向を積層方向Tとする。積層方向Tに直交する方向を幅方向Wとする。積層方向Tおよび幅方向Wに直交する方向を長さ方向Lとする。

[0011] 積層体2において、積層方向Tに相対する2つの面のうち、1つの面を第1の主面M1とする。残る1つの面を第2の主面M2とする。積層体2において、幅方向Wに相対する2つの面のうち、1つの面を第1の側面S1とする。残る1つの面を第2の側面S2とする。積層体2において、長さ方向Lに相対する2つの面のうち、1つの面を第1の端面E1とする。残る1つの面を第2の端面E2とする。積層セラミックコンデンサ1の実装面は、第2の主面M2である。実装面とは、積層セラミックコンデンサ1が配線基板などに実装される際に、配線基板に対して面する面を意味する。

[0012] 積層体2の断面に関して、図1の| - |線断面を、LT断面とする。積層体2の断面に関して、図1の| | - | |線断面を、WT断面とする。積層体2の断面に関して、図1の| | | - | | |線断面を、LW断面とする。

[0013] 積層体2の角部および積層体2の稜線部は、丸みがつけられていることが好ましい。角部は、積層体2の3面が交る部分である。稜線部は、積層体2の2面が交る部分である。主面、側面および端面の一部または全部には、凹凸などが形成されていてもよい。

[0014] (誘電体層)

積層体2に積層される誘電体層の総枚数は、15枚以上2000枚以下であることが好ましい。誘電体層の主な材料は、セラミック材料である。セラミック材料の例には、 $BaTiO_3$ 、 $CaTiO_3$ 、 $SrTiO_3$ 、 $CaZrO_3$ などを主成分とする誘電体セラミックがある。セラミック材料は、これらの主成分に、Mn化合物、Fe化合物、Cr化合物、Co化合物、Ni化合物などの副成分を添加した誘電体セラミックでもよい。

[0015] 誘電体層の一層の厚さは、 $0.5\mu m$ 以上 $10\mu m$ 以下であることが好ましい。

[0016] (積層体の区分)

図2に基づいて積層体2の長さ方向Lにおける区分について説明する。図2は、図1のI-I線断面図である。積層体2は、積層方向Tにおいて、第1の主面側外層部OL1、内層範囲ILおよび第2の主面側外層部OL2に区分することができる。第1の主面側外層部OL1、内層範囲ILおよび第2の主面側外層部OL2は、積層方向Tにおいて、第1の主面M1から第2の主面M2に向けて、この順で並んでいる。

[0017] 第1の主面側外層部OL1は、第1の主面M1に最も近い内部電極層と第1の主面M1との間の部分である。内層範囲ILは、内部電極層と内部電極層とが対向する範囲である。第2の主面側外層部OL2は、第2の主面M2に最も近い内部電極層と第2の主面M2との間の部分である。

[0018] 第1の主面側外層部OL1は、積層体2の第1の主面M1側に位置している。第1の主面側外層部OL1は、第1の主面M1と第1の主面M1に最も近い内部電極層との間に位置する複数枚の誘電体層の集合体によって形成されている。第1の主面側外層部OL1は、第1の主面M1と、第1の主面M1側の内層範囲ILの最表面およびその最表面の延長線上との間に位置する複数の誘電体層によって形成されている。

[0019] 第2の主面側外層部OL2は、積層体2の第2の主面M2側に位置している。第2の主面側外層部OL2は、第2の主面M2と第2の主面M2に最も近い内部電極層との間に位置する複数枚の誘電体層の集合体によって形成さ

れている。第2の主面側外層部OL2は、第2の主面M2と、第2の主面M2側の内層範囲ILの最表面およびその最表面の延長線上との間に位置する複数の誘電体層によって形成されている。

[0020] 内層範囲ILは、第1の主面側外層部OL1と第2の主面側外層部OL2とに挟まれた範囲である。

[0021] 誘電体層のうち、第1の主面側外層部OL1および第2の主面側外層部OL2に配置されている誘電体層を、外層誘電体層3とする。誘電体層のうち、内層範囲ILに配置されている誘電体層を内層誘電体層4とする。

[0022] 長さおよび位置の説明において、以下の用語を用いる。長さ方向Lにおける長さを、長さ方向長とする。幅方向Wにおける長さを、幅方向長とする。積層方向Tにおける長さを、積層方向長とする。長さ方向長の半分の長さである位置を長さ方向Lにおける中央位置とする。長さ方向Lにおける中央位置を、長さ方向中央位置とする。幅方向長の半分の長さである位置を幅方向Wにおける中央位置とする。幅方向Wにおける中央位置を、幅方向中央位置とする。積層方向長の半分の長さである位置を積層方向Tにおける中央位置とする。積層方向Tにおける中央位置を、積層方向中央位置とする。長さ方向Lにおける端部を、長さ方向端部とする。幅方向Wにおける端部を、幅方向端部とする。積層方向Tにおける端部を、積層方向端部とする。

[0023] 積層体2の大きさは、特に限定されない。積層体の長さ方向長は、0.2mm以上10mm以下であることが好ましい。積層体2の幅方向長は、0.1mm以上5mm以下であることが好ましい。積層体2の積層方向長は、0.1mm以上5mm以下であることが好ましい。

[0024] (Lギャップ)

積層体2の長さ方向Lにおける区分について説明する。積層体2は、長さ方向Lにおいて、第1の端面側外層部LG1、長さ方向対向部LFおよび第2の端面側外層部LG2に区分することができる。第1の端面側外層部LG1、長さ方向対向部LFおよび第2の端面側外層部LG2は、長さ方向Lにおいて、第1の端面E1から第2の端面E2に向けて、この順で並んでいる

。

[0025] 長さ方向対向部L Fは、第1の内部電極層6 aと第2の内部電極層6 bとが積層方向Tにおいて対向する部分である。第1の端面側外層部L G 1は、長さ方向対向部L Fと、第1の端面E 1との間の部分である。第2の端面側外層部L G 2は、長さ方向対向部L Fと、第2の端面E 2との間の部分である。長さ方向対向部L Fは、内部電極層の対向電極部に対応する部分である。第1の端面側外層部L G 1および第2の端面側外層部L G 2は、内部電極層の引き出し電極部に対応する部分である。第1の端面側外層部L G 1および第2の端面側外層部L G 2は、Lギャップともいわれる。

[0026] 第1の端面側外層部L G 1は、第1の端面E 1側に位置している。第1の端面側外層部L G 1は、第1の端面E 1と、第2の内部電極層6 bの第1の端面E 1側の端部の最表面との間に位置している。

[0027] 第2の端面側外層部L G 2は、第2の端面E 2側に位置している。第2の端面側外層部L G 2は、第2の端面E 2と、第1の内部電極層6 aの第2の端面E 2側の端部の最表面との間に位置している。

[0028] (Wギャップ)

図3に基づいて積層体2の幅方向Wにおける区分について説明する。図3は、図1の| | - | |線断面図である。積層体2は、幅方向Wにおいて、第1の側面側外層部W G 1、幅方向対向部W Fおよび第2の側面側外層部W G 2に区分することができる。第1の側面側外層部W G 1、幅方向対向部W Fおよび第2の側面側外層部W G 2は、幅方向Wにおいて、第1の側面S 1から第2の側面S 2に向けて、この順で並んでいる。

[0029] 幅方向対向部W Fは、内部電極層同士が積層方向Tに対向する部分である。第1の側面側外層部W G 1は、幅方向対向部W Fと、第1の側面S 1との間の部分である。第2の側面側外層部W G 2は、幅方向対向部W Fと、第2の側面S 2との間の部分である。第1の側面側外層部W G 1および第2の側面側外層部W G 2は、Wギャップともいわれる。

[0030] 第1の側面側外層部W G 1および第2の側面側外層部W G 2は、積層方向

Tに内部電極層が存在しない部分である。第1の側面側外層部WG1は、第1の側面S1側に位置している。第1の側面側外層部WG1は、第1の側面S1と、第1の側面S1側の幅方向対向部WFの最表面との間に位置する複数の誘電体層によって形成されている。

[0031] 第2の側面側外層部WG2は、第2の側面S2側に位置している。第2の側面側外層部WG2は、第2の側面S2と、第2の側面S2側の幅方向対向部WFの最表面との間に位置する複数の誘電体層によって形成されている。

[0032] (内部電極層)

内部電極層は、複数の第1の内部電極層6aおよび複数の第2の内部電極層6bを含んでいる。第1の内部電極層6aは、第1の端面E1に露出している内部電極層である。第2の内部電極層6bは、第2の端面E2に露出している内部電極層である。

[0033] 第1の内部電極層6aは、第1の対向電極部7aおよび第1の引き出し電極部8aに区分できる。第1の対向電極部7aは、第2の内部電極層6bに対して対向している部分である。第1の引き出し電極部8aは、第1の対向電極部7aから積層体2の第1の端面E1まで引き出されている部分である。

[0034] 第1の引き出し電極部8aは、その第1の端面E1側の端部が積層体2の第1の端面E1の表面に引き出されている。第1の端面E1に引き出された第1の引き出し電極部8aの端部は、第1の端面E1において露出部を形成している。

[0035] 第2の内部電極層6bは、第2の対向電極部7bおよび第2の引き出し電極部8bに区分できる。第2の対向電極部7bは、第1の内部電極層6aに対して対向している部分である。第2の引き出し電極部8bは、第2の対向電極部7bから積層体2の第2の端面E2に引き出されている部分である。

[0036] 第2の引き出し電極部8bは、その第2の端面E2側の端部が積層体2の第2の端面E2の表面に引き出されている。第2の端面E2に引き出された第2の引き出し電極部8bの端部は、第2の端面E2において露出部を形成

している。

[0037] 第1の対向電極部7 aの形状および第2の対向電極部7 bの形状は、特に限定されない。第1の対向電極部7 aの形状および第2の対向電極部7 bの形状は、矩形であることが好ましい。第1の対向電極部7 aのコーナー部および第2の対向電極部7 bのコーナー部は、丸められていてもよい。第1の対向電極部7 aのコーナー部および第2の対向電極部7 bのコーナー部は、斜めに形成されていてもよい。斜めに形成するとは、テーパ状に形成することを意味する。

[0038] 第1の引き出し電極部8 aの形状および第2の引き出し電極部8 bの形状は、特に限定されない。第1の引き出し電極部8 aの形状および第2の引き出し電極部8 bの形状は、矩形であることが好ましい。第1の引き出し電極部8 aのコーナー部および第2の引き出し電極部8 bのコーナー部は、丸められていてもよい。第1の引き出し電極部8 aのコーナー部および第2の引き出し電極部8 bのコーナー部は、斜めに形成されていてもよい。斜めに形成するとは、テーパ状に形成することを意味する。

[0039] 第1の対向電極部7 aの幅と第1の引き出し電極部8 aの幅とは、同じでよい。第1の対向電極部7 aの幅および第1の引き出し電極部8 aの幅のうちどちらか一つの幅は、残る一つの幅よりも狭くてもよい。

[0040] 第2の対向電極部7 bの幅と第2の引き出し電極部8 bの幅とは、同じでよい。第2の対向電極部7 bの幅および第2の引き出し電極部8 bの幅のうちどちらか一つの幅は、残る一つの幅よりも狭くてもよい。

[0041] 第1の内部電極層6 aおよび第2の内部電極層6 bの材料は、例えば、Ni、Cu、Ag、Pd、Auなどの金属や、Ag-Pd合金などの、それらの金属の少なくとも一種を含む合金などの適宜の導電材料とすることができる。

[0042] 積層セラミックコンデンサ1では、第1の対向電極部7 aと第2の対向電極部7 bとが内層誘電体層4を介して対向することにより容量が形成される。これにより、積層セラミックコンデンサ1にコンデンサの特性が発現する。

- 。
- [0043] 第1の内部電極層6aの厚さおよび第2の内部電極層6bの厚さは、例えば、 $0.2\mu\text{m}$ 以上 $2.0\mu\text{m}$ 以下程度であることが好ましい。第1の内部電極層6aの枚数と第2の内部電極層6bの枚数とを加えた総枚数は、15枚以上2000枚以下であることが好ましい。
- [0044] (端面近傍での段差低減)
- 積層セラミックコンデンサ1には、第2の誘電体層5bが配置されている。第2の誘電体層5bは、積層体2の積層方向長を均一に近づけるために配置される誘電体層である。
- [0045] 積層体2における段差低減について図2を参照しながら説明する。長さ方向対向部LFにおける積層体2の積層方向長と、第1の端面側外層部LG1における積層体2の積層方向長との差は、小さいことが好ましい。長さ方向対向部LFにおける積層体2の積層方向長と、第2の端面側外層部LG2における積層体2の積層方向長との差は、小さいことが好ましい。
- [0046] しかし、内層範囲ILにおいては、長さ方向対向部LFにおける積層体2の積層方向長と、第1の端面側外層部LG1における積層体2の積層方向長との差は、大きくなりやすい。内層範囲ILでは、長さ方向対向部LFにおける積層体2の積層方向長と、第2の端面側外層部LG2における積層体2の積層方向長との差は、大きくないやすい。
- [0047] 内層範囲ILにおいては、長さ方向対向部LFには、内層誘電体層4、ならびに第1の内部電極層6aおよび第2の内部電極層6bが積層されている。
- 。
- [0048] 第1の端面側外層部LG1には、内層誘電体層4および第1の内部電極層6aのみが積層されている。第1の端面側外層部LG1には、第2の内部電極層6bは積層されていない。
- [0049] 第2の端面側外層部LG2には、内層誘電体層4および第2の内部電極層6bのみが積層されている。第2の端面側外層部LG2には、第1の内部電極層6aは積層されていない。

- [0050] 長さ方向対向部L Fと、第1の端面側外層部L G 1および第2の端面側外層部L G 2とで、積層されている層が異なる。そのため、長さ方向対向部L Fと、第1の端面側外層部L G 1および第2の端面側外層部L G 2とで、積層方向長が相違しやすくなる。
- [0051] 長さ方向対向部L Fと、第1の端面側外層部L G 1および第2の端面側外層部L G 2とでの、積層方向長の差を小さくするために、第1の端面側外層部L G 1および第2の端面側外層部L G 2に追加の内層誘電体層4を配置する。この追加の内層誘電体層4を第2の誘電体層5 bとする。第2の誘電体層5 bと区別するために、積層体2に含まれる第2の誘電体層5 b以外の誘電体層を、第1の誘電体層5 aとする。
- [0052] 第2の誘電体層5 bは、第1の内部電極層6 aの長さ方向端部と、第2の端面E 2との間に配置されている。第2の誘電体層5 bは、第2の内部電極層6 bの長さ方向端部と、第1の端面E 1との間に配置されている。
- [0053] 第2の誘電体層5 bの主成分は、第1の誘電体層5 aの主成分と同じであることが好ましい。第2の誘電体層5 bの成分は、これには限定されない。
- [0054] (側面近傍での段差低減)
- 積層セラミックコンデンサ1では、第2の誘電体層5 bは、側面の近傍にも配置されている。図3に基づいて説明する。積層体2の積層方向長は、長さ方向Lのみならず、幅方向Wにおいても、均一であることが好ましい。内層範囲I Lでは、幅方向Wにおいても、長さ方向Lと同様に、幅方向対向部W Fと、第1の側面側外層部W G 1および第2の側面側外層部W G 2とで、積層方向長が相違しやすくなる。
- [0055] 内層範囲I Lにおいて、幅方向対向部W Fには、内層誘電体層4、ならびに第1の内部電極層6 aおよび第2の内部電極層6 bが積層されている。
- [0056] 第1の側面側外層部W G 1および第2の側面側外層部W G 2には、第1の内部電極層6 aおよび第2の内部電極層6 bは積層されていない。第1の側面側外層部W G 1および第2の側面側外層部W G 2には、内層誘電体層4のみが積層されている。

[0057] 幅方向対向部WFと、第1の側面側外層部WG1および第2の側面側外層部WG2とでは、積層されている層が異なる。そのため、幅方向対向部WFと、第1の側面側外層部WG1および第2の側面側外層部WG2とで、積層方向長が相違しやすくなる。

[0058] 幅方向対向部WFと、第1の側面側外層部WG1および第2の側面側外層部WG2との積層方向長の差を小さくするために、第1の側面側外層部WG1および第2の側面側外層部WG2に追加の内層誘電体層4を配置する。この追加の内層誘電体層4が第2の誘電体層5bである。

[0059] 第2の誘電体層5bは、第1の内部電極層6aおよび第2の内部電極層6bの、幅方向Wにおける第1の側面S1の側の端部と、第1の側面S1との間に配置されている。第2の誘電体層5bは、第1の内部電極層6aおよび第2の内部電極層6bの、幅方向Wにおける第2の側面S2の側の端部と、第2の側面S2との間に配置されている。

[0060] (内層部)

第1の内部電極層6aと第2の内部電極層6bとが対向する部分を内層部10とする。内層部10は、図2に示す長さ方向対向部LFおよび図3に示す幅方向対向部WFと、内層範囲ILとが交わる部分である。内層部10の形状は、おおよそ直方体である。図2に、長さ方向対向部LFと、内層範囲ILとが交わる部分を内層部10として示す。また、図3に、幅方向対向部WFと、内層範囲ILとが交わる部分を内層部10として示す。

[0061] (外部電極)

外部電極について説明する。外部電極は、第1の外部電極20aおよび第2の外部電極20bを含んでいる。第1の外部電極20aは、第1の内部電極層6aに接続されている。第1の外部電極20aは、第1の端面E1上から第1の主面M1の一部および第2の主面M2の一部、ならびに第1の側面S1の一部および第2の側面S2の一部にも配置されている。

[0062] 第2の外部電極20bは、第2の内部電極層6bに接続されている。第2の外部電極20bは、第2の端面E2上から前記第1の主面M1の一部およ

び第2の主面M2の一部、ならびに第1の側面S1の一部および第2の側面S2の一部にも配置されている。

[0063] 第1の外部電極20aおよび第2の外部電極20bは、下地電極層およびめっき層を有していることが好ましい。下地電極層は、焼付け層、導電性樹脂層、薄膜層などから選ばれる少なくとも1つの層を含むことができる。導電性樹脂層は、下地電極層とは別に設けることができる。下地電極層として焼き付け層を備え、下地電極層とは別に導電性樹脂層を備える構成を例にして説明する。

[0064] 第1の外部電極20aは、第1の下地電極層21a、第1の導電性樹脂層22a、第1の下層めっき層23aおよび第1の上層めっき層24aを含んでいる。第2の外部電極20bは、第2の下地電極層21b、第2の導電性樹脂層22b、第2の下層めっき層23bおよび第2の上層めっき層24bを含んでいる。

[0065] 第1の下地電極層21aおよび第2の外部電極20bは、導電性金属およびガラス成分を含む層である。第1の導電性樹脂層22aおよび第2の導電性樹脂層22bは、金属成分を含まない。第1の導電性樹脂層22aおよび第2の導電性樹脂層22bは、熱硬化性樹脂によって形成されている。第1の下層めっき層23aおよび第2の下層めっき層23bは、例えば、Niめっき層とすることができる。第1の上層めっき層24aおよび第2の上層めっき層24bは、例えば、Snめっき層とすることができる。

[0066] (下地電極層)

下地電極層は、第1の下地電極層21aおよび第2の下地電極層21bを含んでいる。第1の下地電極層21aは、第1の端面E1から第1の主面M1の一部および第2の主面M2の一部、ならびに第1の側面S1の一部および第2の側面S2の一部に配置されている。第2の下地電極層21bは、第2の端面E2から第1の主面M1の一部および第2の主面M2の一部、ならびに第1の側面S1の一部および第2の側面S2の一部に配置されている。

[0067] 第1の下地電極層21aおよび第2の下地電極層21bは、導電性金属お

よびガラス成分を含んでいる。導電性金属は、例えば、Cu、Ni、Ag、Pd、Ag-Pd合金、Auなどのうちの少なくとも1つである。ガラス成分は、B、Si、Ba、Mg、Al、Liなどの内の少なくとも1つである。

[0068] 第1の下地電極層21aおよび第2の下地電極層21bは、複数層形成されていてもよい。第1の下地電極層21aおよび第2の下地電極層21bは、ガラス成分および金属を含む導電性ペーストを積層体に塗布し、その後焼き付けることによって形成されてもよい。この焼き付けは、内部電極層の焼成と同時にも行われてもよい。この焼き付けは、内部電極層を焼成した後に行われてもよい。

[0069] 内部電極層および誘電体層の焼成と同時に焼き付けを行う場合には、導電性ペーストに対して、ガラス成分の代わりに誘電体材料を添加することが好ましい。第1の下地電極層21aおよび第2の下地電極層21bは、焼き付けによって形成された焼き付け層である。

[0070] 第1の端面E1に位置する第1の下地電極層21aの積層方向中央位置における第1の下地電極層21aの厚さは、例えば、10 μ m以上150 μ m以下程度であることが好ましい。第2の端面E2に位置する第2の下地電極層21bの積層方向中央位置における第2の下地電極層21bの厚さは、例えば、10 μ m以上150 μ m以下程度であることが好ましい。

[0071] 第1の下地電極層21aおよび第2の下地電極層21bを、第1の主面M1および第2の主面M2、ならびに第1の側面S1および第2の側面S2上に設ける場合には、第1の主面M1および第2の主面M2、ならびに第1の側面S1および第2の側面S2上に位置する第1の下地電極層21aまたは第2の下地電極層21bの長さ方向中央位置における第1の下地電極層21aまたは第2の下地電極層21bの厚さは、例えば、5 μ m以上50 μ m以下程度であることが好ましい。

[0072] 下地電極層を薄膜層とする場合には、薄膜層は、スパッタ法または蒸着法などの薄膜形成法により形成することができる。形成された薄膜層は、金属

粒子が堆積された層である。形成された薄膜層の厚さは、 $1\ \mu\text{m}$ 以下である。

[0073] (導電性樹脂層)

下地電極層の上には、導電性樹脂層が配置されている。導電性樹脂層は、樹脂成分および金属成分を含んでいる。導電性樹脂層は、第1の導電性樹脂層22aおよび第2の導電性樹脂層22bを有している。第1の導電性樹脂層22aおよび第2の導電性樹脂層22bは、樹脂成分として熱硬化性樹脂を含んでいる。樹脂成分を含むことで、第1の導電性樹脂層22aおよび第2の導電性樹脂層22bは、下地電極層よりも柔軟である。下地電極層は、樹脂成分を含まない。下地電極層は、めっき膜、金属成分およびガラス成分などを含む。下地電極層は、焼成物である。これらの理由から、下地電極層は、柔軟ではない。

[0074] 導電性樹脂層は、緩衝層として機能する。そのため、実装基板にたわみ応力が加わり、この応力によって積層セラミックコンデンサ1に物理的な衝撃が加わった場合に、積層セラミックコンデンサ1にクラックが発生しにくい。積層セラミックコンデンサ1に熱サイクルに起因する衝撃が加わった場合に、積層セラミックコンデンサ1にクラックが発生しにくい。

[0075] 導電性樹脂層に含まれる熱硬化性樹脂は、例えば、エポキシ樹脂、フェノール樹脂、ウレタン樹脂、シリコン樹脂、ポリイミド樹脂などの公知の種々の熱硬化性樹脂である。これらの樹脂のなかで、エポキシ樹脂は、最も適切な樹脂の一つである。エポキシ樹脂は、耐熱性、耐湿性、密着性に優れているからである。

[0076] 第1の導電性樹脂層22aは、第1の下地電極層21a上に配置されている。第1の導電性樹脂層22aは、第1の下地電極層21aを覆っている。第1の導電性樹脂層22aの端部は、積層体2に接触していることが好ましい。

[0077] 第2の導電性樹脂層22bは、第2の下地電極層21b上に配置されている。第2の導電性樹脂層22bは、第2の下地電極層21bを覆っている。

第2の導電性樹脂層22bの端部は、積層体2に接触していることが好ましい。

[0078] 第1の導電性樹脂層22aおよび第2の導電性樹脂層22bに含まれる金属成分は、Ag、Cu、Ni、Sn、Biまたは、それらを含む合金とすることができる。金属成分の形状は、フィラー形状であることが好ましい。金属成分が金属粉である場合には、表面にSn、Ni、Cuがコーティングされた金属粉を用いることができる。表面にSn、Ni、Cuがコーティングされた金属粉を用いる場合には、金属粉は、Ag、Cu、Ni、Sn、Biまたはそれらの合金の粉であることが好ましい。金属成分は、特にAgを含むことが好ましい。Agは、Ag単体であってもよい。Agは、Agを含む合金、または表面がAgにコーティングされた金属粉であってもよい。

[0079] 表面がAgコーティングされた金属粉を用いる場合には、金属粉として、Cu、Ni、Sn、Biまたはそれらの合金の粉を用いることが好ましい。金属フィラーとしてAgを用いた場合には、以下の利点がある。Agは、金属の中でもっとも比抵抗が低い。Agは、電気抵抗の低い電極を形成することができる。Agは、貴金属である。Agは、酸化しにくい。Agは、導電性樹脂層の対抗性を高くすることができる。金属フィラーとしてAgを用いることは、Agの特性を保ちつつ、母材の金属を安価にできる。

[0080] 第1の導電性樹脂層22aおよび第2の導電性樹脂層22bに含まれる金属フィラーの形状は、特に限定されない。金属フィラーの形状は、球状または、扁平状などであってもよい。金属フィラーは、球形状の金属粉と扁平状の金属粉とが混合されたものであってもよい。

[0081] 第1の導電性樹脂層22aおよび第2の導電性樹脂層22bに含まれる金属フィラーの平均粒径は、特に限定されない。金属フィラーの平均粒径は、例えば、0.3 μ m以上10 μ m以下とすることができる。導電性樹脂層に含まれる金属フィラーの平均粒径は、レーザ回折粒度測定法（IOS 13320に基づく）による算出によって求めることができる。この平均粒径の求め方は、フィラーの形状によらず、適用することができる。

- [0082] 第1の導電性樹脂層22aおよび第2の導電性樹脂層22bに含まれる金属フィラーは、導電性樹脂層を通電可能にする。金属フィラーと金属フィラーとの接触は、導電性樹脂層内部に通電経路を形成する。
- [0083] 第1の導電性樹脂層22aおよび第2の導電性樹脂層22bに含まれる樹脂は、例えば、エポキシ樹脂、フェノキシ樹脂、フェノール樹脂、ウレタン樹脂、シリコン樹脂、ポリイミド樹脂などの公知の種々の熱硬化性樹脂である。エポキシ樹脂は、耐熱性、耐湿性および密着性に優れている。エポキシ樹脂は、最も適切な樹脂の一つである。
- [0084] 第1の導電性樹脂層22aおよび第2の導電性樹脂層22bは、熱硬化性樹脂に加えて、硬化剤を含むことが好ましい。ベース樹脂としてエポキシ樹脂を用いる場合には、硬化剤は、フェノール系、アミン系、酸無水物系、イミダゾール系、活性エステル系、アミドイミド系など公知の種々の化合物とすることができる。
- [0085] 第1の導電性樹脂層22aに含まれる金属の量は、第1の導電性樹脂層22aの全体の体積に対して35vol%以上75vol%以下であることが好ましい。第2の導電性樹脂層22bに含まれる金属の量は、第2の導電性樹脂層22bの全体の体積に対して35vol%以上75vol%以下であることが好ましい。
- [0086] 第1の導電性樹脂層22aに含まれる樹脂の量は、第1の導電性樹脂層22aの全体の体積に対して、25vol%以上65vol%以下であることが好ましい。第2の導電性樹脂層22bに含まれる樹脂の量は、第2の導電性樹脂層22bの全体の体積に対して、25vol%以上65vol%以下であることが好ましい。
- [0087] 第1の端面E1または第2の端面E2に位置する第1の導電性樹脂層22aまたは第2の導電性樹脂層22bの、積層方向中央位置での第1の導電性樹脂層22aまたは第2の導電性樹脂層22bの厚さは、例えば、10 μ m以上200 μ m以下程度であることが好ましい。
- [0088] 第1の主面M1および第2の主面M2、ならびに第1の側面S1および第

2の側面S2上に第1の導電性樹脂層22aおよび第2の導電性樹脂層22bを設ける場合には、第1の主面M1および第2の主面M2、ならびに第1の側面S1および第2の側面S2に位置する第1の導電性樹脂層22aまたは第2の導電性樹脂層22bの長さ方向中央位置での導電性樹脂層の厚さは、例えば、10 μ m以上200 μ m以下程度であることが好ましい。

[0089] (めっき層)

めっき層について説明する。めっき層は、下層めっき層および上層めっき層を含む。めっき層は、二つの層を含む。めっき層は、一層でも複数層でもよい。

[0090] (下層めっき層)

下層めっき層は、導電性樹脂層上に配置されている。下層めっき層は、導電性樹脂層の少なくとも一部を覆っている。下層めっき層は、第1の下層めっき層23aおよび第2の下層めっき層23bを含む。第1の下層めっき層23aは、第1の導電性樹脂層22a上に配置されている。第2の下層めっき層23bは、第2の導電性樹脂層22b上に配置されている。

[0091] 第1の下層めっき層23aおよび第2の下層めっき層23bは、Niめっき層とすることができる。下層めっき層をNiめっき層にすることは、積層セラミックコンデンサ1を実装する際に下地電極層などがはんだによって侵食されることを抑制する。

[0092] (上層めっき層)

上層めっき層は、下層めっき層上に配置されている。上層めっき層は、下層めっき層の少なくとも一部を覆っている。上層めっき層は、第1の上層めっき層24aおよび第2の上層めっき層24bを含む。第1の上層めっき層24aは、第1の下層めっき層23a上に配置されている。第2の上層めっき層24bは、第2の下層めっき層23b上に配置されている。

[0093] 第1の上層めっき層24aおよび第2の上層めっき層24bは、Snめっき層とすることができる。Snめっき層のはんだの濡れ性は良好である。そのため、上層めっき層をSnめっき層にすることは、積層セラミックコンデ

ンサ1の基板などへの実装を容易にする。

- [0094] 下層めっき層および表めっき層の材料の金属は、特に限定されない。下層めっき層および表めっき層を含め、めっき層は、例えば、Cu、Ni、Ag、Pd、AuおよびSnなどの金属、ならびにAg-Pd合金などの合金のうち少なくとも1つにすることができる。
- [0095] めっき層一層あたりの厚さは、2 μ m以上15 μ m以下であることが好ましい。
- [0096] 下地電極層を設けないこともできる。めっき層のみで外部電極を形成することもできる。下地電極層を設けずに、めっき層のみを設ける場合を説明する。
- [0097] 第1の外部電極20aおよび第2の外部電極20bは、積層体2の表面に直接形成される。第1の外部電極20aおよび第2の外部電極20bは、めっき層である。積層セラミックコンデンサ1は、第1の内部電極層6aまたは第2の内部電極層6bに電氣的に接続されるめっき層を含む。めっき層を形成する前に、前処理を行うことができる。前処理は、例えば、積層体2の表面に触媒を配置することである。
- [0098] めっき層は、下層めっき電極および上層めっき電極を含むことが好ましい。下層めっき電極は、積層体2の表面に形成されるめっき電極である。上層めっき電極は、下層めっき電極の表面に形成されるめっき電極である。下層めっき電極および上層めっき電極は、例えば、Cu、Ni、Sn、Pb、Au、Ag、Pd、BiおよびZnなどのなかから選ばれる少なくとも1種の金属または当該金属を含む合金を含むことが好ましい。
- [0099] 下層めっき電極は、Niを用いて形成されることが好ましい。Niのはんだバリア性能は、良好である。上層めっき電極は、SnまたはAuなどを用いて形成されることが好ましい。SnおよびAuのはんだ濡れ性は、良好である。
- [0100] 第1の内部電極層および第2の内部電極層がNiを用いて形成される場合、下層めっき電極は、Cuを用いて形成されることが好ましい。CuのNi

との接合性は、良好である。上層めっき電極は、必要に応じて形成することができる。第1の外部電極20aおよび第2の外部電極20bは、下層めっき電極のみによって形成されてもよい。

[0101] めっき層の最外層は、上層めっき電極であってもよい。上層めっき電極の表面に、さらに他のめっき電極を形成してもよい。下地電極層を設けずにめっき層を配置する場合には、めっき層の1層あたりの好ましい厚さは、1 μ m以上15 μ m以下である。めっき層は、ガラスを含まないことが好ましい。めっき層の単位体積あたりの好ましい金属割合は、99体積%以上である。

[0102] 積層セラミックコンデンサ1の大きさは、特には限定されない。積層体2および外部電極を含む積層セラミックコンデンサ1の好ましい長さ方向長は、0.2mm以上10mm以下である。積層体2および外部電極を含む積層セラミックコンデンサ1の好ましい積層方向長は、0.1mm以上5mm以下である。積層体2および外部電極を含む積層セラミックコンデンサ1の好ましい幅方向長は、0.1mm以上10mm以下である。

[0103] (積層セラミックコンデンサの製法)

積層セラミックコンデンサ1の製造方法を説明する。

(1) 誘電体シートおよび内部電極層用の導電性ペーストを準備する。誘電体シートおよび内部電極層用の導電性ペーストは、バインダおよび溶剤を含む。バインダおよび溶剤は、公知の有機バインダおよび有機溶剤などであってよい。

[0104] (2) 誘電体シート上に、所定のパターンで内部電極層用の導電性ペーストを印刷する。導電性ペーストの印刷によって、内部電極層パターンを形成する。印刷は、例えば、スクリーン印刷またはグラビア印刷などによって行うことができる。

[0105] (3) 外層部用の誘電体シートを所定枚数積層する。外層部用の誘電体シートには、内部電極層パターンは印刷されていない。積層した誘電体シートの上に、内部電極層パターンが印刷された誘電体シートを順次積層する。さら

に、その上に外層部用の誘電体シートを所定枚数積層する。これらの積層によって、積層シートを作製する。

[0106] 第2の誘電体層5bについて説明する。第2の誘電体層5bは、積層体2の段差を低減するために配置される。第2の誘電体層5bになる誘電体ペーストを、段差低減用ペーストという。

[0107] 段差低減用ペーストは、内部電極層パターンが印刷された誘電体シート上の、内部電極層パターンの周囲の領域に塗工される。段差低減用ペーストは、内部電極層パターンが形成されていない部分に塗工される。段差低減用ペーストは、内部電極層パターンと、その周囲領域との間の段差を解消するために用いられるペーストだからである。段差低減用ペーストは、内部電極層パターンの端部に重なるように塗工することができる。重なり幅は、例えば50 μ m程度にすることができる。段差低減用ペーストは、内部電極層パターンとの間に隙間が形成されるように塗工することができる。隙間の幅は、例えば50 μ mとすることができる。

[0108] 段差低減用ペーストは、誘電体シートを作製する際に用いたセラミックペーストと同じでよい。段差低減用ペーストは、誘電体シートを作製する際に用いたセラミックペーストと異なってもよい。

[0109] (4) 積層シートを積層方向にプレスすることによって、積層ブロックを作製する。プレスの方法は、静水圧プレスとすることができる。

[0110] (5) 積層ブロックを所定のサイズにカットする。このカットによって、積層チップを切り出す。カットの際に、積層チップの角部および稜線部に丸みをつけてもよい。丸みをつける方法は、バレル研磨とすることができる。

[0111] (6) 積層チップを焼成する。この焼成によって、積層体を作製する。好ましい焼成温度は、900 $^{\circ}$ C以上1200 $^{\circ}$ Cである。焼成温度は、誘電体および内部電極層の材料に応じて、変更することができる。

[0112] 積層体に外部電極を設ける。

(7) 積層体の両端面に下地電極となる導電性ペーストを塗布する。導電性ペーストは、ガラス成分および金属を含んでいる。塗布の方法は、例えばデ

IPPING法とすることができる。塗布の後に、焼き付け処理を行う。この焼き付け処理によって、下地電極層が形成される。焼き付け処理の好ましい温度は、700℃以上900℃以下である。下地電極層は、焼き付け層である。

[0113] (8) 導電性樹脂層は、下地電極層上に形成する。導電性樹脂ペーストを準備する。導電性樹脂ペーストは、樹脂成分および金属成分を含む。導電性樹脂ペーストを下地電極層上に塗布する。塗布の方法は、ディッピング工法とすることができる。塗布の後、熱処理を行う。熱処理の温度は、200℃以上550℃以下とする。この熱処理によって、樹脂を熱硬化させる。この熱硬化によって、導電性電極層が形成される。熱処理の際の雰囲気は、窒素ガス雰囲気であることが好ましい。好ましい酸素濃度は、100ppm以下である。この酸素濃度は、樹脂を飛散させにくい。この酸素濃度は、各種金属成分を酸化しにくくする。

[0114] (9) 導電性樹脂層を形成した後に、導電性樹脂層の表面に、Niめっき層を形成する。このNiめっき層は、第1の下層めっき層および第2の下層めっき層となる。Niめっき層を形成する方法は、電解めっき法とすることができる。好ましいめっき工法は、バレルめっきである。

[0115] (10) Niめっき層上にSnめっき層を形成する。第1のNiめっき層上に、第1のSnめっき層を形成する。第2のNiめっき層上に、第2のSnめっき層を形成する。Snめっき層を形成することによって、積層セラミックコンデンサ1を基板などに実装する際に、実装に用いられる半田の濡れ性を向上させることができる。積層セラミックコンデンサ1を基板などに実装するが容易になる。Snめっき層を形成する方法は、電解めっき法とすることができる。好ましいめっき工法は、バレルめっきである。

[0116] (積層方向長および幅方向長)

積層セラミックコンデンサ1の内層部10の各部分の長さを、図4に基づいて説明する。図4の101は、図1の| | | - | | |線断面図である。図4の101は、積層体2の長さ方向中央位置での、積層体2のWT断面図で

ある。

[0117] (積層方向長)

内層部10の積層方向長を説明する。内層部10の幅方向長を長さD7で示す。内層部10の幅方向端部を線W3で示す。長さD7の半分の長さを長さD8とする。幅方向端部W3から、内層部10の幅方向Wにおけるもう一つの幅方向端部の方向に、長さD8だけ離れた位置を線W1で示す。線W1の位置は、幅方向中央位置である。

[0118] 長さD7の0.3%以上8.0%以下に相当する長さを、長さD9とする。言い換えると、内層部10の幅方向Wの端部から、内層部10の幅方向Wにおけるもう一つの幅方向Wの端部と平行な方向の長さが、内層部10の幅方向Wの長さの0.3%以上8.0%以下の長さである位置が長さD9の範囲に含まれる位置である。幅方向端部W3から、内層部10の幅方向Wにおけるもう一つの幅方向端部の方向に、長さD9だけ離れた位置を線W2で示す。線W2の位置を、内層部10の幅方向Wにおける端部近傍位置W2とする。幅方向Wにおける端部近傍位置W2を、幅方向端部近傍位置W2とする。

[0119] 幅方向中央位置W1での、内層部10の積層方向長を、第1の長さD1とする。幅方向端部近傍位置W2での、内層部10の積層方向長を、第2の長さD2とする。幅方向端部W3での、内層部10の積層方向長を、第3の長さD3とする。

[0120] (幅方向端部近傍位置での積層方向長)

第2の長さD2は、第1の長さD1よりも長い。内層部10の積層方向長は、幅方向端部近傍位置W2においての方が、幅方向中央位置W1においてよりも長い。

[0121] 第2の長さD2は、第1の長さD1の102.6%以下である。または、第2の長さD2は、第1の長さD1よりも長く、第2の長さD2と第1の長さD1の差分は30 μ m以下である。

[0122] (幅方向端部での積層方向長)

第3の長さD3は、第1の長さD1よりも短い。内層部10の積層方向長は、幅方向端部W3においての方が、幅方向中央位置W1においてよりも短い。

[0123] 以上をまとめると、内層部10の積層方向長は、幅方向端部近傍位置W2 > 幅方向中央位置W1 > 幅方向端部W3となる。

[0124] 内層部10の幅方向長を説明する。内層部10の積層方向長さD10で示す。内層部10の積層方向端部を線T6で示す。長さD10の半分の長さを長さD11とする。積層方向端部T6から、内層部10の積層方向Tにおけるもう一つの積層方向端部の方向に、長さD11だけ離れた位置を線T4で示す。線T4の位置は、積層方向中央位置である。

[0125] 長さD10の10%以上40%以下に相当する長さを長さD12とする。積層方向端部T6から、内層部10の積層方向Tにおけるもう一つの積層方向端部の方向に、長さD12だけ離れた位置を線T5で示す。線T5の位置を、内層部10の積層方向端部近傍位置T5とする。

[0126] 積層方向中央位置T4での、内層部10の幅方向長を、第4の長さD4とする。積層方向端部近傍位置T5での、内層部10の幅方向長を、第5の長さD5とする。積層方向端部T6での、内層部10の幅方向長を、第6の長さD6とする。

[0127] 第5の長さD5は、第4の長さD4よりも短い。内層部10の幅方向長は、積層方向端部近傍位置T5においての方が、長さ方向中央位置T4においてよりも短い。

[0128] 第5の長さD5は、第4の長さD4の97.5%以上100%未満である。または、第5の長さD5は、第4の長さD4よりも長く、第5の長さD5と第4の長さD4の差分は30 μ m以下である。

[0129] 第6の長さD6は、第5の長さD5よりも短い。内層部10の幅方向長は、積層方向端部T6においての方が、積層方向端部近傍位置T5においてよりも短い。

[0130] 以上をまとめると、内層部10の幅方向長は、積層方向中央位置T4 > 積

層方向端部近傍位置 T 5 > 積層方向端部 T 6 となる。

[0131] (隆起部)

図 4 の 102 は、内層部 10 の一部を拡大して示す図である。図 4 の 102 の破線囲み R 1 に示すように、幅方向端部近傍位置 W 2 では、第 1 の内部電極層 6 a および第 2 の内部電極層 6 b が、積層方向 T において、第 2 の主面 M 2 側から第 1 の主面 M 1 の方向に盛り上がっている。1 つの内部電極層について、幅方向中央位置 W 1 での、積層方向 T における第 1 の主面 M 1 側の位置よりも、幅方向端部近傍位置 W 2 において、より第 1 の主面 M 1 側に位置する内部電極層の部分を隆起部 30 とする。隆起部 30 は、内部電極層が第 2 の誘電体層 5 b に対して重なることなどによって形成される。隆起部 30 が存在することによって、内層部 10 の幅方向端部近傍位置 W 2 での積層方向長は、幅方向中央位置 W 1 での積層方向長よりも長くなっている。

[0132] (誘電体層)

図 4 の 102 に基づいて各層の積層方向長を説明する。各層の積層方向長は、各層の厚さを示している。誘電体層の積層方向長を説明する。幅方向中央位置 W 1 での第 1 の誘電体層 5 a の積層方向長を長さ D 2 1 とする。幅方向端部近傍位置 W 2 での第 2 の誘電体層 5 b の積層方向長を長さ D 2 2 とする。幅方向端部 W 3 での第 2 の誘電体層 5 b の積層方向長を長さ D 2 3 とする。

[0133] 誘電体層の積層方向長は、幅方向端部近傍位置 W 2 においての方が、幅方向中央位置 W 1 1 においてよりも長い。長さ D 2 2 は、長さ D 2 1 よりも長い。

[0134] 誘電体層の積層方向長は、幅方向端部 W 3 においての方が、幅方向端部近傍位置 W 2 においてよりも長い。長さ D 2 3 は、長さ D 2 2 よりも長い。

[0135] (内部電極層)

内部電極層の積層方向長を説明する。内部電極層は、第 1 の内部電極層 6 a を例にして説明する。第 1 の内部電極層 6 a を例にして説明する内容は、第 2 の内部電極層 6 b においても同様である。第 1 の内部電極層 6 a の幅方

向中央位置W1における積層方向長を長さD24とする。第1の内部電極層6aの幅方向端部近傍位置W2における積層方向長を長さD25とする。第1の内部電極層6aの幅方向端部W3における積層方向長を長さD26とする。

[0136] 第1の内部電極層6aの積層方向長は、幅方向端部近傍位置W2においての方が、幅方向中央位置W1においてよりも短い。長さD25は、長さD24よりも短い。

[0137] 第1の内部電極層6aの積層方向長は、幅方向端部W3においての方が、幅方向端部近傍位置W2においてよりも短い。長さD26は、長さD25よりも短い。

[0138] (素子の積層方向長)

1層の誘電体層と、この誘電体層に接する1層の内部電極層とを併せて、1つの素子とする。1つの素子に含まれる誘電体層の積層方向長と、1つの素子に含まれる内部電極層の積層方向長との和を、素子の積層方向長とする。幅方向中央位置W1における素子の積層方向長は、長さD21と長さD24との和になる。幅方向端部近傍位置W2における素子の積層方向長は、長さD22と長さD25との和になる。幅方向端部W3における素子の積層方向長は、長さD23と長さD26との和になる。

[0139] (幅方向端部近傍位置)

誘電体層における長さD22の長さD21からの増加量は、内部電極層における長さD25の長さD24からの減少量よりも大きい。そのため、素子の積層方向長は、幅方向端部近傍位置W2においての方が、幅方向中央位置W1においてよりも長くなる。その結果、内層部10の積層方向長は、幅方向端部近傍位置W2においての方が、幅方向中央位置W1においてよりも長くなる。

[0140] (幅方向端部)

誘電体層における長さD23の長さD21からの増加量は、内部電極層における長さD26の長さD24からの減少量よりも小さい。そのため、素子

の積層方向長は、幅方向端部W3においての方が、幅方向中央位置W1においてよりも短くなる。その結果、内層部10の積層方向長は、幅方向端部W3においての方が、幅方向中央位置W1においてよりも短くなる。

[0141] (静電容量)

積層セラミックコンデンサ1では、第2の長さD2が第1の長さD1よりも長いことによって、積層セラミックコンデンサ1の静電容量を増やすことができる。幅方向端部近傍位置W2における内層部10の積層方向長を長くすることによって、そこに含まれる、幅方向端部近傍位置W2における内部電極層の積層方向長を長くすることができる。内部電極層の積層方向長が長くなると、静電容量が増加する。積層セラミックコンデンサ1では、内部電極層の積層方向長は、幅方向中央位置W1から幅方向端部W3に向かうにつれて、幅方向中央位置W1での長さD24から幅方向端部W3での長さD26に、2段階で急激に減少するのではない。内部電極層の積層方向長は、幅方向中央位置W1から幅方向端部W3への間の幅方向端部近傍位置W2で、幅方向端部W3での長さD26よりも長い長さD25になる。隆起部30が存在することによって、幅方向端部近傍位置W2において内部電極層の積層方向長が増加するためである。

[0142] 内部電極層の積層方向長が、幅方向端部近傍位置W2において、幅方向端部W3においてよりも長い。そのため、内層部10により大きい静電容量を生成させることができる。

[0143] 幅方向端部近傍位置W2に内部電極層の積層方向長が長い部分を形成することによって、静電容量を精度よく生成させることができる。これにより、積層セラミックコンデンサ1が生成する静電容量の精度を高くすることができる。

[0144] 積層セラミックコンデンサ1を製造する過程において、積層シートを積層方向Tにプレスする場合がある。このプレスによって、内層部10の積層方向長は、幅方向端部W3において、幅方向中央位置W1よりも短くなる場合がある。幅方向端部W3における内層部10の積層方向長が短くなると、積

層セラミックコンデンサ1の信頼性が低下する場合がある。内層部10の幅方向端部W3における積層方向長が短くならないように、内層部10の幅方向中央位置W1における積層方向長を長くする場合がある。内層部10の幅方向中央位置W1における積層方向長を長くするためには、例えば、誘電体層の積層方向長を長くすることが考えられる。誘電体層の積層方向長を長くすることは、積層セラミックコンデンサ1の静電容量を減少させる要因となる。

[0145] 積層セラミックコンデンサ1では、幅方向端部近傍位置W2において、内層部10の積層方向長が、幅方向端部W3よりも長くなる部分が形成されている。そのため、幅方向端部W3における内層部10の長さ方向長の減少を抑制することができる。そのため、幅方向中央位置W1における内層部10の積層方向長を長くする必要がない。これは、誘電体層の積層方向長を長くする必要がないことを意味する。そのため、積層セラミックコンデンサ1では、静電容量を増やすことができる。

[0146] (強度)

積層セラミックコンデンサ1では、第2の長さD2が第1の長さD1よりも長いことによって、積層セラミックコンデンサ1の電氣的な強度を向上させることができる。積層セラミックコンデンサ1は、特に端部において、強い電界にさらされる場合がある。積層セラミックコンデンサ1が強い電界にさらされると、積層セラミックコンデンサ1に絶縁破壊が発生する場合がある。積層セラミックコンデンサ1では、誘電体層の積層方向長が、幅方向端部近傍位置W2において、幅方向中央位置W1においてよりも長くなっている。さらに、幅方向端部W3において、誘電体層の積層方向長は、幅方向端部近傍位置W2よりも長くなっている。

[0147] そのため、本開示の積層セラミックコンデンサ1は、特に端部において、電界に対する強度が高められている。

[0148] 図5A、図5B、および図6に基づいて、積層セラミックコンデンサ1の製造方法をより詳しく説明する。誘電体シート上に、所定のパターンで内部

電極層用の導電性ペーストなどと印刷する工程を説明する。図5 Aは、内部電極層用の導電性ペースト4 2および段差低減用ペースト4 4が誘電体シートに印刷された状態を示す図である。図5 Aは、長さ方向Lと幅方向Wとに平行な面の上面図である。図5 Bは、積層される2枚の誘電体シート4 0を示す図である。図6は、図5 AのW-W' 断面図である。

[0149] 図5 Aに示すように、誘電体シート上には、所定のパターンで内部電極層用の導電性ペースト4 2が印刷されている。誘電体シートは、図5 Aには図示されていない。誘電体シート4 0は、図5 Bおよび図6に図示されている。図5 Aに示す内部電極層パターンにおいては、その長さ方向中央位置の近傍における両方の幅方向端部にくぼみ部5 0が設けられている。くぼみ部5 0とは、内部電極層パターンの外形の一部が切りかかれた部分をいう。くぼみ部5 0が設けられた内部電極層パターンの構造は、ラケット構造ともいわれる。なお、内部電極層パターンは、このラケット構造には限定されない。また、内部電極層パターンは、くぼみ部5 0が設けられていないパターンとすることもできる。

[0150] 内部電極層用の導電性ペースト4 2のパターンの周囲には、段差低減用ペースト4 4が配置されている。段差低減用ペースト4 4は、内部電極層用の導電性ペースト4 2が誘電体シート4 0に印刷される前に、誘電体シート4 0に印刷されている。

[0151] 内部電極層用の導電性ペースト4 2は、その一部が段差低減用ペースト4 4に重なるように、印刷されている。図6に基づいて説明する。内部電極層用の導電性ペースト4 2が導電性ペースト4 2に重なる部分の幅方向長を長さD 3 1で示す。長さD 3 1を、重なり長さという。重なり長さD 3 1の長さは、適宜定めることができる。重なり長さD 3 1の長さは、例えば5 0 μ mとすることができる。

[0152] 図6に示す、導電性ペースト4 2が段差低減用ペースト4 4に重なる構成は、段差低減用ペースト4 4形成の後、導電性ペースト4 2を形成したことを意味する。段差低減用ペースト4 4形成の後、導電性ペースト4 2を形成

した場合、その後の積層体2において、内部電極層の長さ方向Lにおける端部の位置が揃いやすい。これは、導電性ペースト42を形成する際、段差低減用ペースト44が、導電性ペースト42に対するダム役割を果たすからである。

[0153] なお、段差低減用ペースト44と導電性ペースト42との形成順序は、導電性ペースト42形成の後、形成段差低減用ペースト44を形成する順序であってもよい。このような形成の順序であっても、好ましい第1の長さD1および第2の長さD2を有する積層セラミックコンデンサ1を得ることができる。

[0154] 内部電極層用の導電性ペースト42が、段差低減用ペースト44に重なる部分を重なり部46とする。この重なり部46は、図4の102に示した、内層部10における隆起部30となる。

[0155] 段差低減用ペースト44および内部電極層用の導電性ペースト42の印刷厚さを説明する。図6の長さD32は、段差低減用ペースト44の印刷厚さを示す。図6の長さD33は、内部電極層用の導電性ペースト42の印刷厚さを示す。長さD32および長さD33は、適宜設定することができる。長さD32の長さD33に対する比率、すなわち $D32/D33$ は、例えば0.5とすることができる。

[0156] 重なり長さD31、および $D32/D33$ の値を適切に設定することによって、図4に示したような構造を有する内層部10を形成することができる。

[0157] 内層部10の幅方向Wの長さは、積層時点で、段差対策が無い状態で緩く積んでおいて、プレスでラバーを使って局所的に外層の部分をギャップ部へ押し込むことで、 $D6 < D5 < D4$ となるように製造することができる。

[0158] 図5Bに基づいて、内部電極層用の導電性ペースト42が印刷された誘電体シート40の積層について説明する。図5Bには、積層の方法を説明するために2枚の誘電体シート40を示している。誘電体シート40は、図5Bに示す積層の方法で、順次所定枚数積層される。

- [0159] 誘電体シート40は、1枚おきに位置を長さ方向Lにずらして積層される。続けて積層される2枚の誘電体シート40を、第1の誘電体シート40Aおよび第2の誘電体シート40Bとする。第2の誘電体シート40Bは、第1の誘電体シート40Aに対して、誘電体シート40の長さ方向Lの長さの約半分の長さだけ、長さ方向Lにずらされた状態で、第1の誘電体シート40Aに積層される。
- [0160] 誘電体シート40が所定枚数積層された積層物は、所定の箇所で切断される。図5Bに、切断する位置を、線L1および線L2で示す。切断後、切断された切断物を焼成することによって積層体2が得られる。
- [0161] 積層体2の状態において、第1の誘電体シート40Aに印刷されていた内部電極層用の導電性ペースト42は、第1の内部電極層6aとなる。一方、第2の誘電体シート40Bに印刷されていた内部電極層用の導電性ペースト42は、第2の内部電極層6bとなる。
- [0162] 内部電極層用の導電性ペースト42において、くぼみ部50を形成するために、幅方向Wの長さが短くなる始点を、第1のくぼみ部端部51および第2のくぼみ部端部52とする。第1のくぼみ部端部51と第2にくぼみ部端部52とは、幅方向Wにおいて対向する位置にある。第1のくぼみ部端部51と第2にくぼみ部端部52とを結ぶ線を線L3で示す。
- [0163] 内部電極層用の導電性ペースト42において、長さ方向Lの端部を、第1の四角端部53および第2の四角端部54とする。第1の四角端部53と第2の四角端部54とは、幅方向Wにおいて対向する位置にある。第1の四角端部53と第2の四角端部54とを結ぶ線を線L4で示す。
- [0164] 本実施形態の積層セラミックコンデンサ1においては、第1の誘電体シート40Aと第2の誘電体シート40Bとを積層する際に、線L3と線L4とが重ならないように積層する。線L3が線L4からずれる方向は、線L3が、積層される誘電体シート40に印刷された内部電極層用の導電性ペースト42と重ならない方向である。図5Bに示す例では、線L3は、第1の誘電体シート40Aにおける線L3が第2の誘電体シート40Bに印刷された内

部電極層用の導電性ペースト42に重ならない方向に、ずれる。図5Bに、線L3と線L4とがずれている長さを、長さD50で示す。

[0165] 本実施形態の積層セラミックコンデンサ1では、誘電体シート40が、線L3と線L4とが重ならないように積層される。そのため、焼成後の積層体2において、内部電極層が下記のようなになる。以下、図5Bに示す内部電極層用の導電性ペースト42が焼成されることによって内部電極層になったとして、図5Bを参照しながら、内部電極層について説明する。図5Bにおいて、内部電極層としての符号にかっこをつける。

[0166] 本実施形態の積層セラミックコンデンサ1では、くぼみ部50が形成されているにもかかわらず、第1の端面側外層部LG1の第1の引き出し電極部8aに、長さ方向対向部LFの第1の対向電極部7aと、幅方向Wの長さと同じ部分がある。長さD50で示した部分が、第1の引き出し電極部8aの幅方向Wの長さが、第1の対向電極部7aの幅方向Wの長さと同じになる部分である。

[0167] 図5Bに、長さ方向対向部LFの第1の対向電極部7aの幅方向Wの長さを長さD51で示す。また、第1の端面側外層部LG1の第1の引き出し電極部8aの幅方向Wの長さについて、D50での示した範囲内における長さD52で示す。第1の端面側外層部LG1の第1の引き出し電極部8aの幅方向Wの長さについて、線L1上での長さをD53で示す。線L1は、積層体2の端面に対応する線である。D52は、D51と等しい。また、D53は、D51およびD52よりも短い。これは、くぼみ部50が形成されているためである。

[0168] 上述のような構成にすることによって、第1の端面側外層部LG1と長さ方向対向部LFとの境界近傍における信頼性を向上させることができる。なお、上述の説明は、第1の端面側外層部LG1を例にして行ったが、第2の端面側外層部LG2についても同様である。

[0169] (測定方法)

積層セラミックコンデンサ1、積層体2、内層部10などにおける各部分

の長さは、マイクロメータまたは光学顕微鏡で測定することができる。例えば、積層セラミックコンデンサ1を長さ方向中央位置までなど、所望の位置まで研磨する。そして、研磨によって露出された断面を光学顕微鏡などで観察することによって、長さを測定することができる。

[0170] 以上本発明の実施形態について説明したが、本発明は前述した実施形態に限定されることなく、種々の変更および変形が可能である。

[0171] 例えば、段差低減用ペースト44は、内部電極層用の導電性ペースト42を誘電体シート40に印刷したのちに、誘電体シート40に印刷してもよい。

内部電極層用の導電性ペースト42と、段差低減用ペースト44との重なりは、内部電極層パターンの外形における、長さ方向Lに沿った辺に加えて、幅方向Wに沿った辺において設けられてもよい。

[0172] < 1 >

複数の積層された誘電体層と、前記誘電体層上に積層された複数の第1の内部電極層と複数の第2の内部電極層とを有し、積層方向に相対する第1の主面および第2の主面と、前記積層方向に直交する長さ方向に相対する第1の端面および第2の端面と、前記積層方向および前記長さ方向に直交する幅方向に相対する第1の側面および第2の側面を有する積層体と、

前記第1の端面上に配置される第1の外部電極と、

前記第2の端面上に配置される第2の外部電極と、を有する積層セラミックコンデンサにおいて、

前記積層体は、

前記複数の第1の内部電極層と前記複数の第2の内部電極層とが対向する内層部と、

誘電体材料で構成される外層部と、を有し、

前記内層部の前記幅方向の中央位置における、前記内層部の前記積層方向に平行な方向の長さを第1の長さとし、

前記内層部の前記幅方向の端部から、前記内層部の前記幅方向におけるも

う一つの前記幅方向の端部と平行な方向の長さが、前記内層部の前記幅方向の長さの0.3%以上8.0%以下の長さである位置における、前記内層部の前記積層方向に平行な方向の長さを第2の長さとしたとき、

前記第2の長さは、前記第1の長さよりも長い、
積層セラミックコンデンサ。

[0173] <2>

前記第2の長さは、前記第1の長さの、102.6%以下である、
<1>に記載の積層セラミックコンデンサ。

[0174] <3>

前記第2の長さは、前記第1の長さよりも長く、
前記第2の長さとの前記第1の長さの差分は30 μ m以下である、
<1>に記載の積層セラミックコンデンサ。

[0175] <4>

前記内層部の前記幅方向の前記端部における、前記内層部の前記積層方向に平行な方向の長さを第3の長さとしたとき、
前記第3の長さは、前記第1の長さよりも短い、
<1>から<3>のいずれか1つに記載の積層セラミックコンデンサ。

[0176] <5>

前記内層部の前記積層方向の中央位置における、前記内層部の前記幅方向に平行な方向の長さを第4の長さとし、
前記内層部の前記積層方向の端部から、前記内層部の前記積層方向の前記中央位置の方向への長さが、前記内層部の前記積層方向の長さの10%以上40%以下の長さである位置における、前記内層部の前記幅方向に平行な方向の長さを第5の長さとしたとき、
前記第5の長さは、前記第4の長さよりも短い、
<1>から<4>のいずれか1つに記載の積層セラミックコンデンサ。

[0177] <6>

前記内層部の前記積層方向の前記端部における、前記内層部の前記幅方向

に平行な方向の長さを第6の長さとしたとき、

前記第6の長さは、前記第5の長さよりも短い、＜5＞に記載の積層セラミックコンデンサ。

[0178] ＜7＞

前記第1の内部電極層および前記第2の内部電極層において、前記内層部に配置されている部分を対向電極部とし、

前記第1の内部電極層において前記内層部と前記第1の端面との間に配置されている部分、および、前記第2の内部電極層において前記内層部と前記第2の端面との間に配置されている部分を引き出し電極部とした場合、

前記引き出し電極部は、前記幅方向の長さが、前記対向電極部の前記幅方向の長さと同じ部分を有する、

＜1＞から＜6＞のいずれか1つに記載の積層セラミックコンデンサ。

符号の説明

- [0179]
- | | |
|-------|----------------|
| 1 | 積層セラミックコンデンサ |
| 2 | 積層体 |
| 3 | 外層誘電体層 |
| 4 | 内層誘電体層 |
| 5 a | 第1の誘電体層 |
| 5 b | 第2の誘電体層 |
| 6 a | 第1の内部電極層 |
| 6 b | 第2の内部電極層 |
| 1 0 | 内層部 |
| 2 0 a | 第1の外部電極 |
| 2 0 b | 第2の外部電極 |
| 3 0 | 隆起部 |
| 4 0 | 誘電体シート |
| 4 2 | 内部電極層用の導電性ペースト |
| 4 4 | 段差低減用ペースト |

4 6	重なり部
5 0	くぼみ部
I L	内層範囲
L F	長さ方向対向部
W F	幅方向対向部

請求の範囲

- [請求項1] 複数の積層された誘電体層と、前記誘電体層上に積層された複数の第1の内部電極層と複数の第2の内部電極層とを有し、積層方向に相對する第1の主面および第2の主面と、前記積層方向に直交する長さ方向に相對する第1の端面および第2の端面と、前記積層方向および前記長さ方向に直交する幅方向に相對する第1の側面および第2の側面を有する積層体と、
- 前記第1の端面上に配置される第1の外部電極と、
- 前記第2の端面上に配置される第2の外部電極と、を有する積層セラミックコンデンサにおいて、
- 前記積層体は、
- 前記複数の第1の内部電極層と前記複数の第2の内部電極層とが對向する内層部と、
- 誘電体材料で構成される外層部と、を有し、
- 前記内層部の前記幅方向の中央位置における、前記内層部の前記積層方向に平行な方向の長さを第1の長さとし、
- 前記内層部の前記幅方向の端部から、前記内層部の前記幅方向におけるもう一つの前記幅方向の端部と平行な方向の長さが、前記内層部の前記幅方向の長さの0.3%以上8.0%以下の長さである位置における、前記内層部の前記積層方向に平行な方向の長さを第2の長さとしたとき、
- 前記第2の長さは、前記第1の長さよりも長い、積層セラミックコンデンサ。
- [請求項2] 前記第2の長さは、前記第1の長さの、102.6%以下である、請求項1に記載の積層セラミックコンデンサ。
- [請求項3] 前記第2の長さは、前記第1の長さよりも長く、前記第2の長さと前記第1の長さの差分は30 μ m以下である、請求項1に記載の積層セラミックコンデンサ。

- [請求項4] 前記内層部の前記幅方向の前記端部における、前記内層部の前記積層方向に平行な方向の長さを第3の長さとしたとき、
前記第3の長さは、前記第1の長さよりも短い、
請求項1から3のいずれか1項に記載の積層セラミックコンデンサ。
- [請求項5] 前記内層部の前記積層方向の中央位置における、前記内層部の前記幅方向に平行な方向の長さを第4の長さとし、
前記内層部の前記積層方向の端部から、前記内層部の前記積層方向の前記中央位置の方向への長さが、前記内層部の前記積層方向の長さの10%以上40%以下の長さである位置における、前記内層部の前記幅方向に平行な方向の長さを第5の長さとしたとき、
前記第5の長さは、前記第4の長さよりも短い、
請求項1から4のいずれか1項に記載の積層セラミックコンデンサ。
- [請求項6] 前記内層部の前記積層方向の前記端部における、前記内層部の前記幅方向に平行な方向の長さを第6の長さとしたとき、
前記第6の長さは、前記第5の長さよりも短い、
請求項5に記載の積層セラミックコンデンサ。
- [請求項7] 前記第1の内部電極層および前記第2の内部電極層において、前記内層部に配置されている部分を対向電極部とし、
前記第1の内部電極層において前記内層部と前記第1の端面との間に配置されている部分、および、前記第2の内部電極層において前記内層部と前記第2の端面との間に配置されている部分を引き出し電極部とした場合、
前記引き出し電極部の、前記第1の端面または前記第2の端面における、前記幅方向の長さは、前記対向電極部の前記幅方向の長さよりも短く、
前記引き出し電極部は、前記幅方向の長さが、前記対向電極部の前

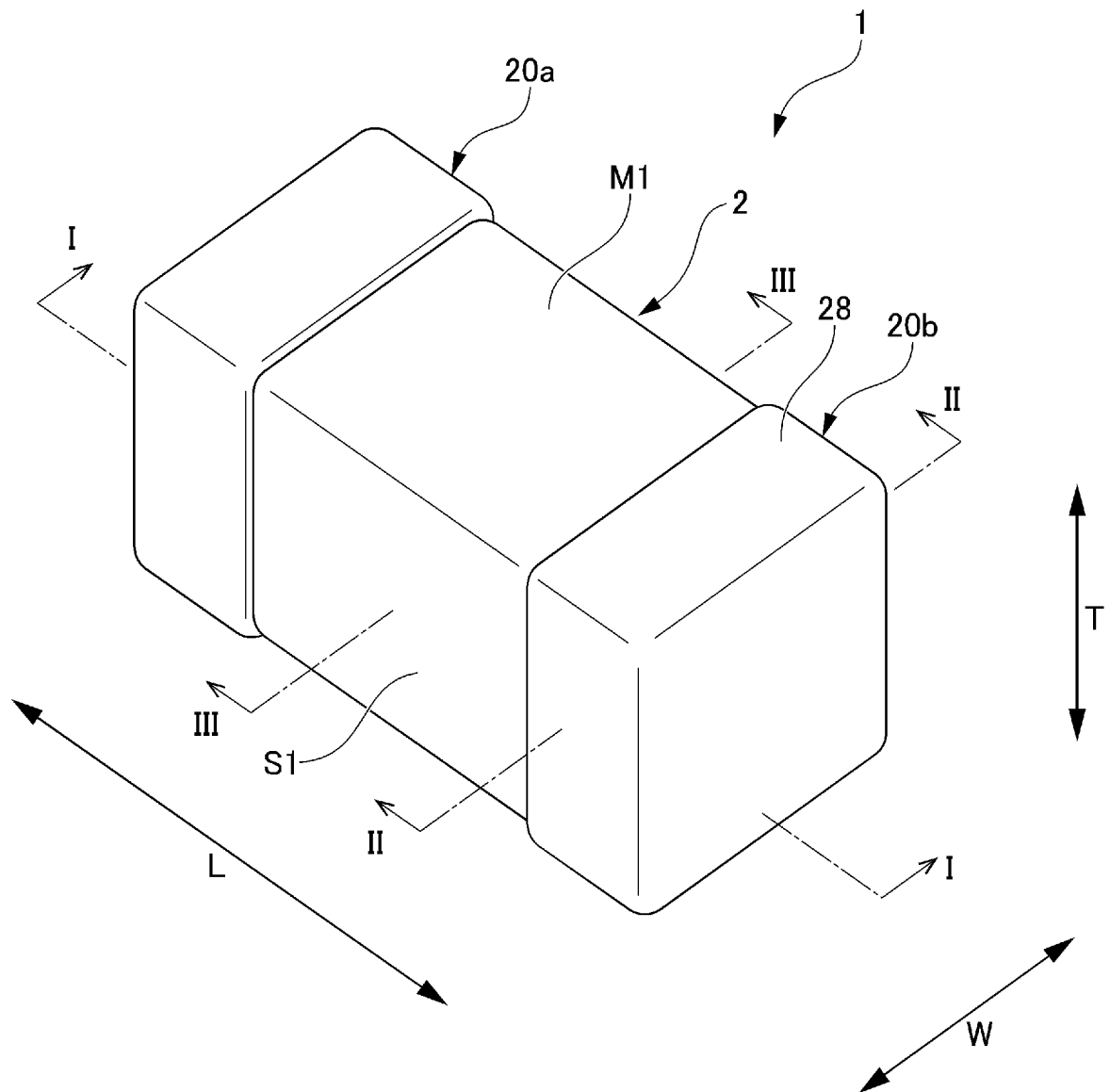
記幅方向の長さと同じ部分を有する、

請求項 1 から 6 のいずれか 1 項に記載の積層セラミックコンデンサ

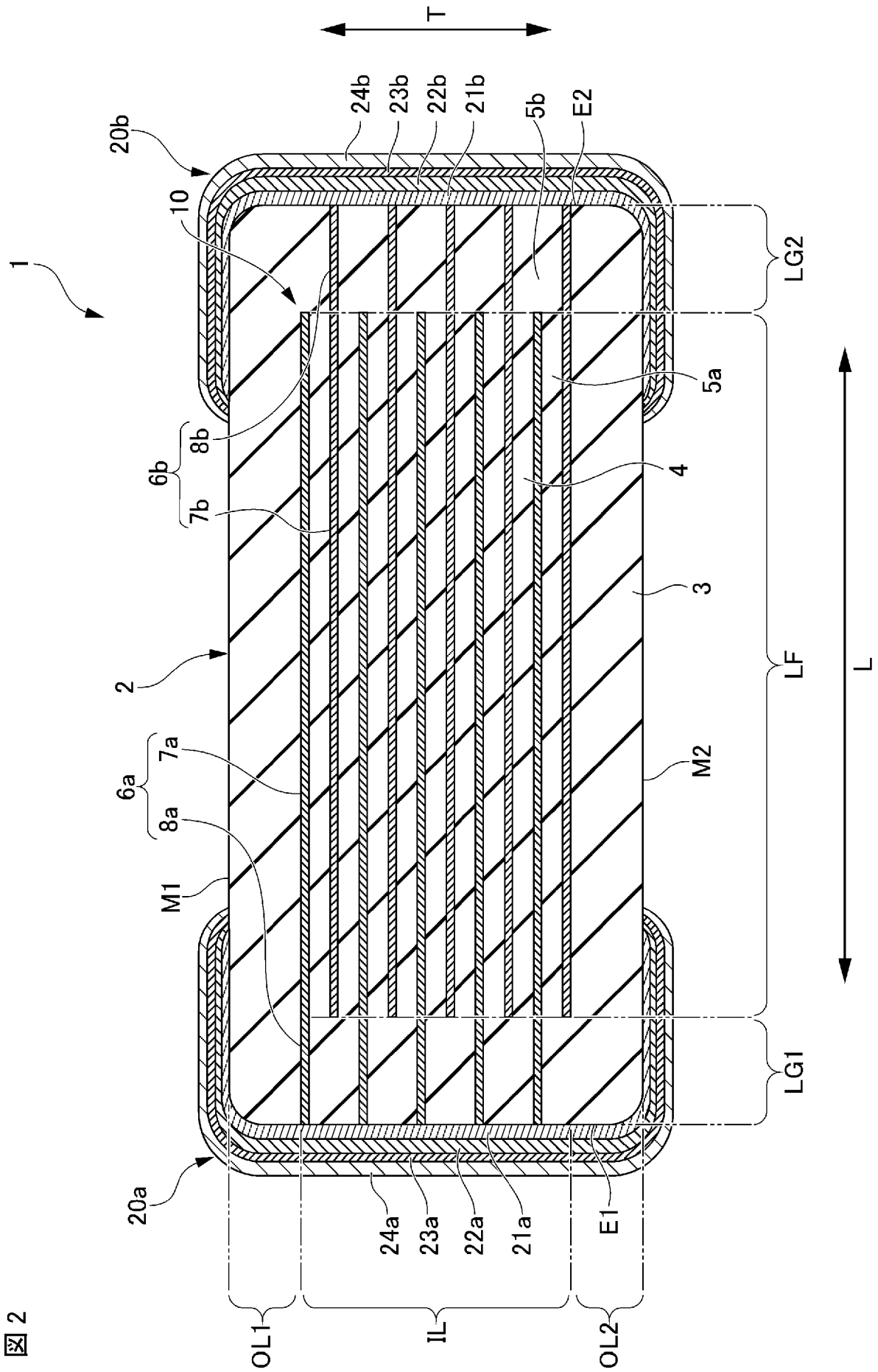
。

[図1]

図 1



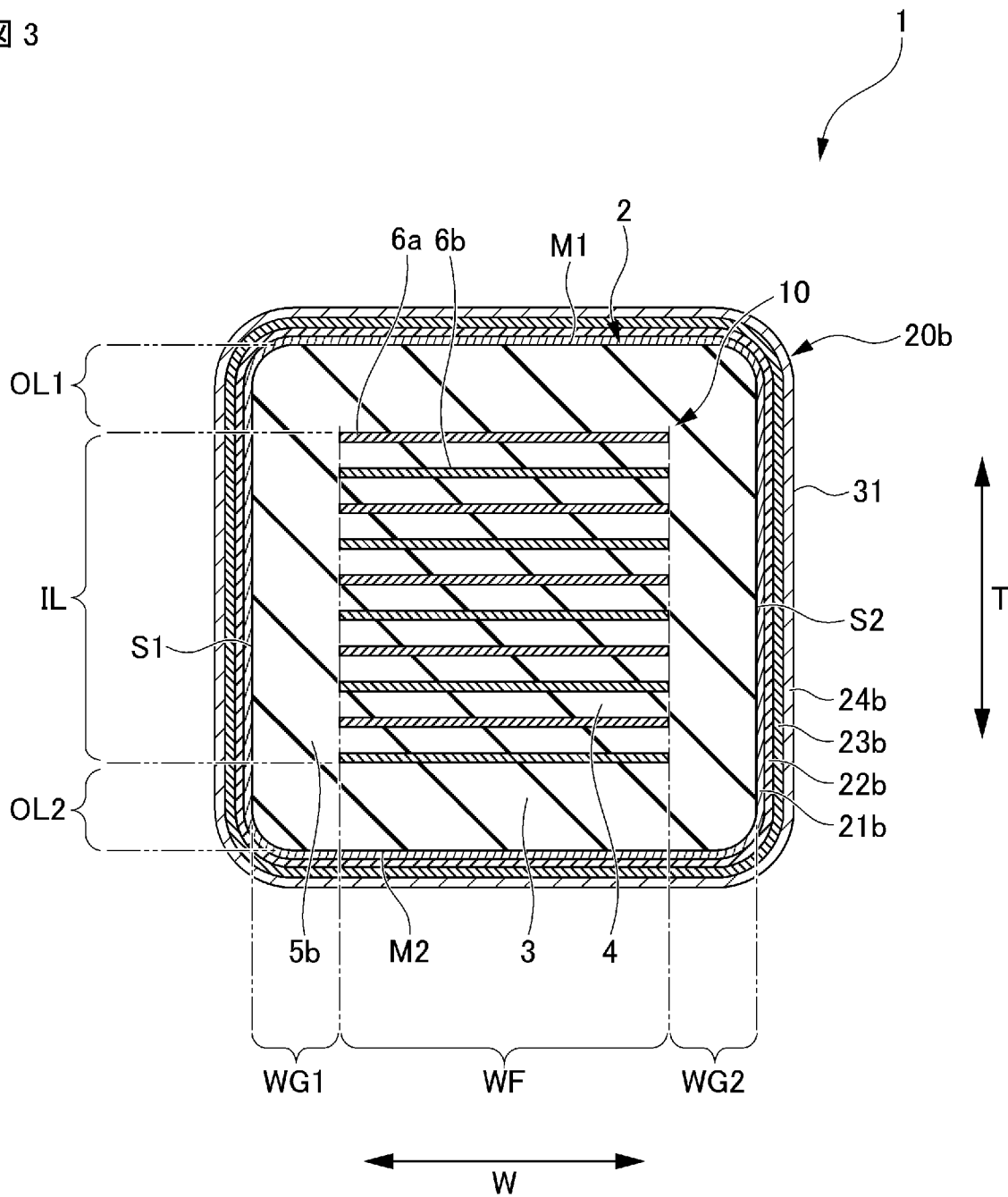
[図2]



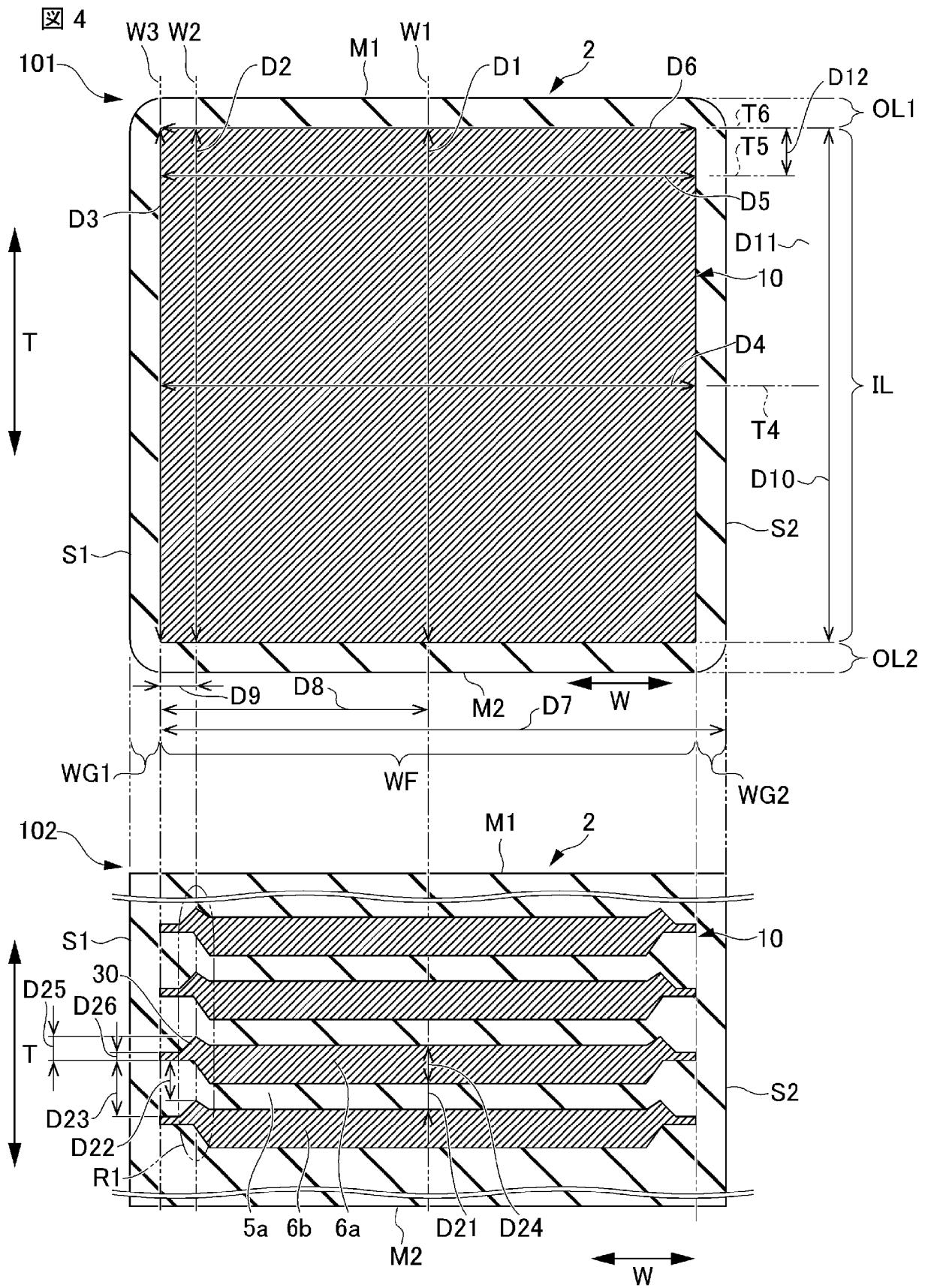
[図2]

[図3]

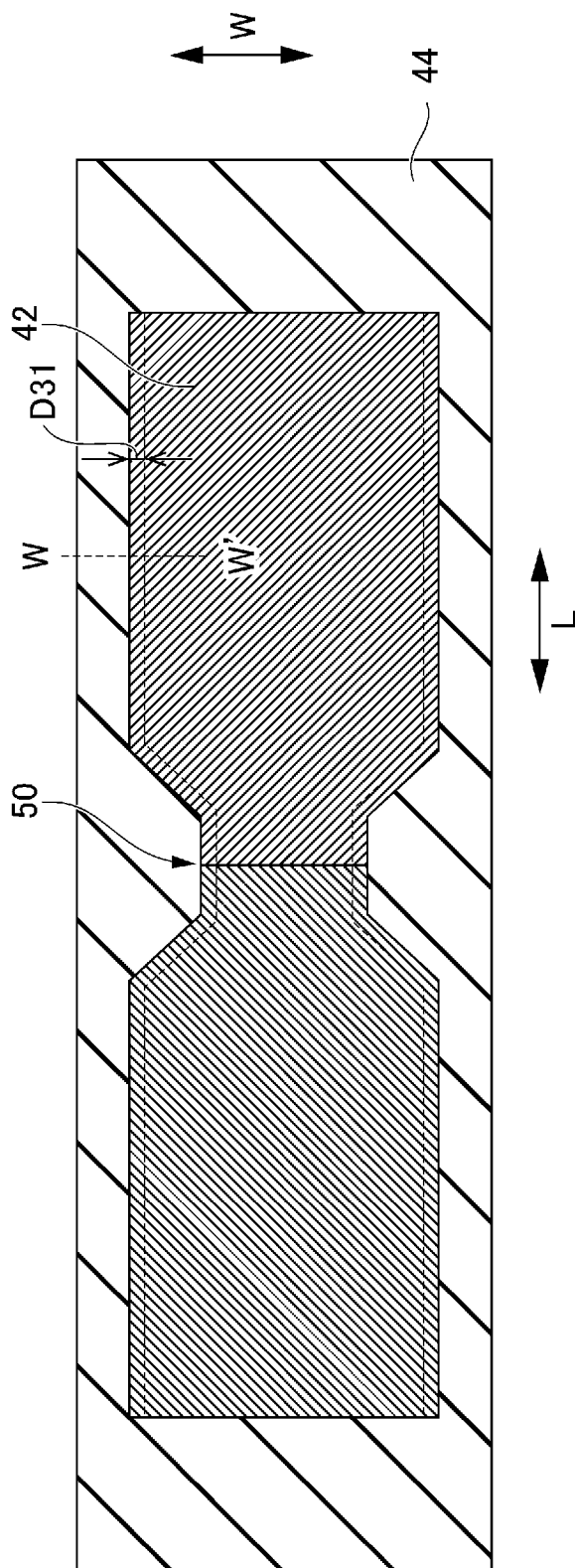
図 3



[図4]

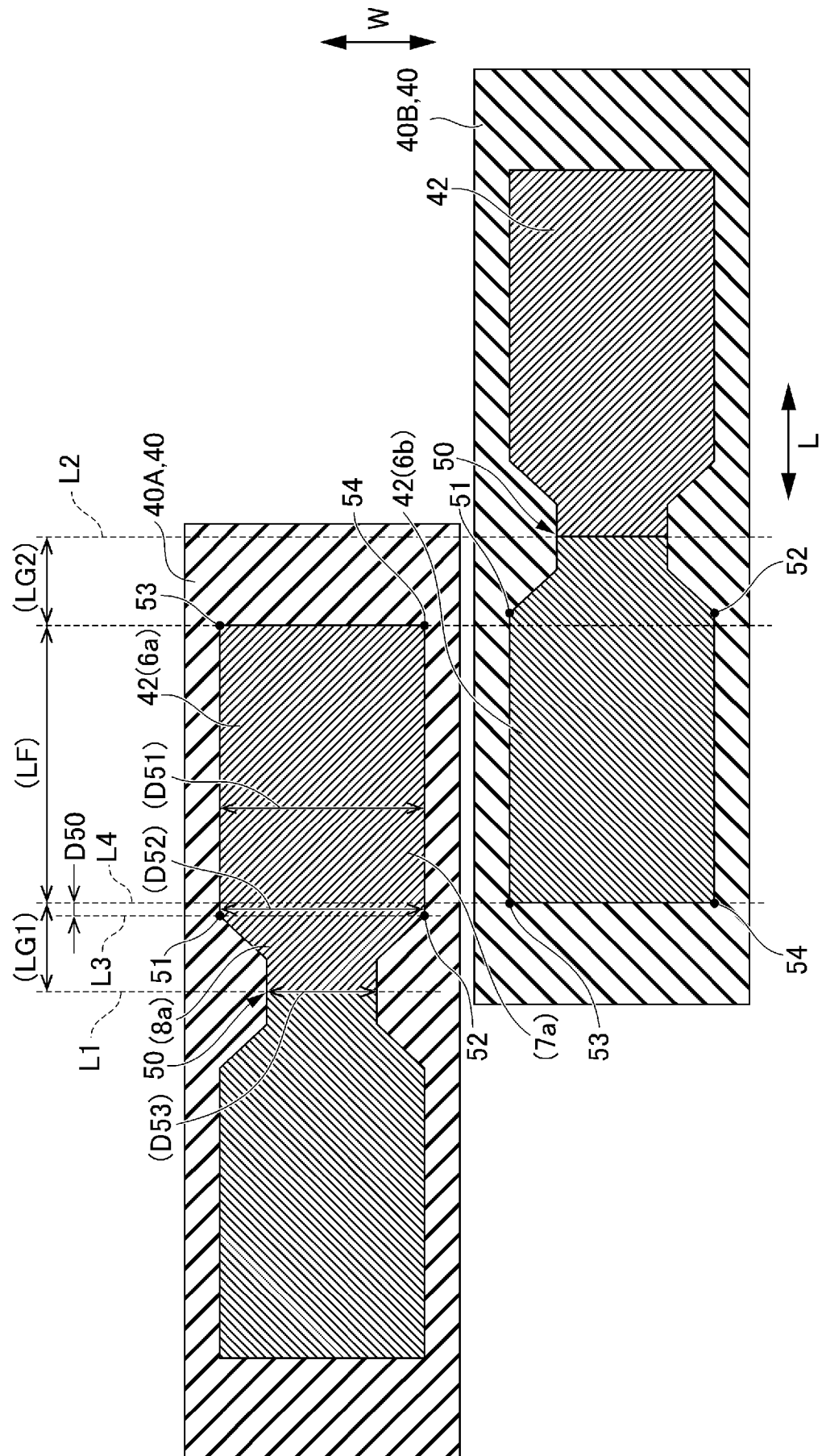


[5A]



[5A]

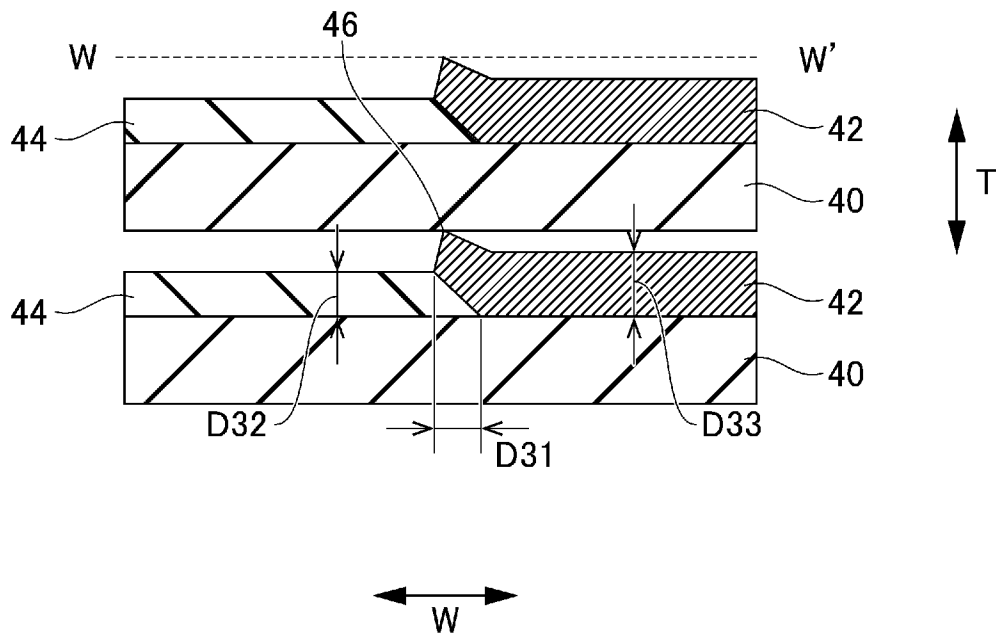
[5B]



[5B]

[図6]

図 6



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/017065

A. CLASSIFICATION OF SUBJECT MATTER		
<i>H01G 4/30</i> (2006.01)i FI: H01G4/30 201A; H01G4/30 201C; H01G4/30 201J; H01G4/30 511		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H01G4/30		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2024 Registered utility model specifications of Japan 1996-2024 Published registered utility model applications of Japan 1994-2024		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2023-009744 A (MURATA MANUFACTURING CO., LTD.) 20 January 2023 (2023-01-20) paragraphs [0001]-[0089], fig. 1-13	1-3
Y		7
A		4-6
Y	JP 2004-047536 A (MURATA MANUFACTURING CO., LTD.) 12 February 2004 (2004-02-12) paragraphs [0024]-[0026], fig. 4	7
Y	JP 2012-099786 A (SAMSUNG ELECTRO-MECHANICS CO., LTD.) 24 May 2012 (2012-05-24) paragraphs [0001]-[0068], fig. 1-4	7
A	JP 2022-075191 A (MURATA MANUFACTURING CO., LTD.) 18 May 2022 (2022-05-18) entire text, all drawings	1-7
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "D" document cited by the applicant in the international application "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 26 June 2024		Date of mailing of the international search report 09 July 2024
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No. PCT/JP2024/017065

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 2023-009744 A	20 January 2023	US 2023/0020333 A1 paragraphs [0001]-[0115], fig. 1-13 KR 10-2023-0009287 A	
JP 2004-047536 A	12 February 2004	US 2004/0027787 A1 paragraphs [0078]-[0080], fig. 4A, 4B CN 1471114 A	
JP 2012-099786 A	24 May 2012	US 2012/0106025 A1 paragraphs [0001]-[0075], fig. 1-4 KR 10-2012-0045373 A	
JP 2022-075191 A	18 May 2022	US 2022/0148807 A1 entire text, all drawings	
JP 2003-217968 A	31 July 2003	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01G 4/30(2006.01)i FI: H01G4/30 201A; H01G4/30 201C; H01G4/30 201J; H01G4/30 511		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01G4/30 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2024年 日本国実用新案登録公報 1996-2024年 日本国登録実用新案公報 1994-2024年 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y A	JP 2023-009744 A (株式会社村田製作所) 20.01.2023 (2023-01-20) [0001]-[0089], 図1-13	1-3 7 4-6
Y	JP 2004-047536 A (株式会社村田製作所) 12.02.2004 (2004-02-12) [0024]-[0026], 図4	7
Y	JP 2012-099786 A (サムソン エレクトロ メカニクス カンパニーリミテッド.) 24.05.2012 (2012-05-24) [0001]-[0068], 図1-4	7
A	JP 2022-075191 A (株式会社村田製作所) 18.05.2022 (2022-05-18) 全文, 全図	1-7
A	JP 2003-217968 A (株式会社村田製作所) 31.07.2003 (2003-07-31) 全文, 全図	1-7
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “D” 国際出願で出願人が先行技術文献として記載した文献 “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献	
国際調査を完了した日 26.06.2024	国際調査報告の発送日 09.07.2024	
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 右田 勝則 5D 9173 電話番号 03-3581-1101 内線 3549	

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2024/017065

引用文献	公表日	パテントファミリー文献	公表日
JP 2023-009744 A	20.01.2023	US 2023/0020333 A1 [0001]-[0115], 図1-13 KR 10-2023-0009287 A	
JP 2004-047536 A	12.02.2004	US 2004/0027787 A1 [0078]-[0080], 図4 A, 4 B CN 1471114 A	
JP 2012-099786 A	24.05.2012	US 2012/0106025 A1 [0001]-[0075], 図1-4 KR 10-2012-0045373 A	
JP 2022-075191 A	18.05.2022	US 2022/0148807 A1 全文, 全図	
JP 2003-217968 A	31.07.2003	(ファミリーなし)	