



Patent dodatkowy
do patentu nr _____

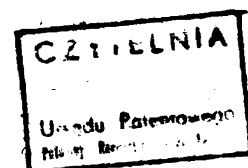
Zgłoszono 21.02.78 (P. 204789)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 22.10.79

Opis patentowy opublikowano: 15.05.1982

Int. Cl.² G06F 13/06



Twórcy wynalazku: Marek Kazoń, Edward Nowosielski, Wojciech Nowosielski, Tadeusz Pawłowski, Adam Stanisławski

Uprawniony z patentu: Ośrodek Badawczo-Rozwojowy Urządzeń Informatyki „Meramat”, Warszawa (Polska)

Układ połączeń jednostki sterującej pamięcią dyskową

1

Przedmiotem wynalazku jest układ połączeń jednostki sterującej pamięcią dyskową.

Stan techniki. Znana jest jednostka, sterująca pamięcią dyskową, utworzona z układów elektronicznych połączonych w następujący sposób. Kanał procesora, reprezentowany przez dwukierunkową szynę typu BUS, jest połączony z pierwszym wejściem przełącznicy elektronicznej. Wyjście przełącznicy elektronicznej jest połączone z pierwszym wejściem pierwszego rejestru DANYCH, z wejściem rejestru ADRESY PAO, z wejściem rejestru OPERACJA I DEKODER, z wejściem rejestru TRYB, z wejściem rejestru JEDNOSTKI, z wejściem rejestru BLOK i z pierwszym wejściem pierwszego komparatora.

Wyjście pierwszego rejestru DANYCH jest połączone z pierwszym wejściem drugiego rejestru DANYCH. Wyjście drugiego rejestru DANYCH jest połączone z pierwszym wejściem rejestru przesuwanego, z wyjściem rejestru ADRESY PAO, z wyjściem układu STATUSY i z kanałem procesora. Pierwsze wyjście rejestru przesuwanego jest połączone z drugim wejściem przełącznicy elektronicznej. Drugie wejście rejestru przesuwanego jest połączone z wejściem rejestru kontrolnego i z pamięcią dyskową za pomocą pierwszej linii długiej doprowadzającej sygnał DANE SZEREGOWE. Drugie wyjście rejestru przesuwanego jest połączone z wejściem rejestru kontrolnego,

2

oraz z pamięcią dyskową za pomocą drugiej linii długiej odprowadzającej sygnał DANE SZEREGOWE. Pierwsze wejście elementu dwuwejściowego typu LUB jest połączone z kanałem procesora, a drugie wejście tego elementu jest połączone z przewodem doprowadzającym sygnał wewnętrzny jednostki sterującej, informującej o wypełnieniu rejestru przesuwanego danymi z pamięci dyskowej oraz gotowości do przeniesienia tych danych przez przełącznicę do pierwszego rejestru DANYCH.

Wyjście dwuwejściowego elementu typu LUB jest połączone z wejściem wskaźnika REJESTR PIERWSZY PEŁNY, przy czym pierwsze wyjście tego wskaźnika jest połączone z drugim wejściem pierwszego rejestru DANYCH, drugie wyjście tego wskaźnika jest połączone z pierwszym wejściem układu ŻĄDANIE OBSŁUGI, a trzecie wyjście tego wskaźnika jest połączone z wejściem wskaźnika REJESTR DRUGI PEŁNY. Pierwsze wyjście wskaźnika REJESTR DRUGI PEŁNY jest połączone z drugim wejściem drugiego rejestru DANYCH, natomiast drugie wyjście tego wskaźnika jest połączone z drugim wejściem układu ŻĄDANIE OBSŁUGI, przy czym wyjście układu ŻĄDANIE OBSŁUGI jest połączone z kanałem procesora. Z kanałem procesora jest również połączone wyjście układu ADRES DLA INTA. Wyjście rejestru JEDNOSTKI jest połączone z dru-

gim wejściem pierwszego komparatora i z wyjściem dekodera JEDNOSTKI. Wyjście rejestru TRYB jest połączone z trzecim wejściem pierwszego komparatora i z wejściem dekodera TRYB.

Pierwsze wyjście dekodera JEDNOSTKI jest połączone z pamięcią dyskową za pomocą trzeciej linii długiej odprowadzającej sygnał JEDNOSTKA ZERO, drugie wyjście tego dekodera jest połączone z tą pamięcią za pomocą czwartej linii długiej odprowadzającej sygnał JEDNOSTKA PIERWSZA, następnie trzecie wyjście jest połączone za pomocą piątej linii długiej odprowadzającej sygnał JEDNOSTKA DRUGA, a czwarte wyjście jest połączone za pomocą szóstej linii długiej odprowadzającej sygnał JEDNOSTKA TRZECIA.

Pierwsze wyjście dekodera TRYB jest połączone z pierwszym wejściem układu FUNKCJA TRYB oraz z innymi częściami jednostki pracującymi w dwunasto-sektorowym trybie. Drugie wyjście dekodera TRYB jest połączone z drugim wejściem układu FUNKCJA TRYB oraz z innymi częściami jednostki pracującymi w dwudziesto-cztero-sektorowym trybie. Trzecie wyjście dekodera TRYB jest połączone z trzecim wejściem układu FUNKCJA TRYB oraz z innymi częściami jednostki pracującymi w trzydziestosześcio-sektorowym trybie. Wyjście pierwszego komparatora jest połączone z pierwszym wejściem układu ZMIANA JEDNOSTKI LUB TRYBU.

Drugie wejście układu ZMIANA JEDNOSTKI LUB TRYBU jest połączone z pamięcią dyskową za pomocą siódmej linii długiej, doprowadzającej sygnał INDEKS. Pierwsze wyjście rejestru BLOK jest połączone z pamięcią dyskową za pomocą ósmej linii długiej odprowadzającej sygnał NUMER CYLINDRA, GŁOWICY. Drugie wyjście rejestru BLOK jest połączone z pierwszym wejściem drugiego komparatora. Drugie wejście drugiego komparatora jest połączone z wyjściem sumatora. Trzecie wejście drugiego komparatora jest połączone z pamięcią dyskową za pomocą dziewiątej linii długiej doprowadzającej sygnał NUMER SEKTORA.

Wyjście drugiego komparatora jest połączone z układem SYNCHRONIZACJA. Wyjście układu FUNKCJA TRYB jest połączone z pierwszym wejściem sumatora, z pierwszym wejściem licznika PSEUDOSEKTOR i z pierwszym wejściem dzielnika PSEUDOSEKTOR. Drugie wejście dzielnika PSEUDOSEKTOR jest połączone z pamięcią dyskową za pomocą dziesiątej linii długiej doprowadzającej sygnał PSEUDOSEKTOR. Wyjście dzielnika PSEUDOSEKTOR jest połączone z drugim wejściem licznika PSEUDOSEKTOR, przy czym wyjście tego licznika jest połączone z drugim wejściem sumatora.

Wyjście generatora jest połączone z pierwszym wejściem drugiej przełącznicy elektronicznej, przy czym drugie wejście tej przełącznicy jest połączone z pamięcią dyskową za pomocą jedenastej linii długiej doprowadzającej sygnał ZEGAR. Wyjście drugiej przełącznicy jest połączone z wejściem drugiego licznika. Wyjścia drugiego licznika są

połączone z określonymi wejściami układu STEROWANIE FORMATEM SEKTORA. Pierwsze wyjście układu STEROWANIE FORMATEM SEKTORA jest połączone z pamięcią dyskową za pomocą dwunastej linii długiej, odprowadzającej sygnał ZEZWOLENIE NA ZAPIS, drugie wyjście tego układu jest połączone z tą pamięcią za pomocą trzynastej linii długiej, odprowadzającej sygnał ZEZWOLENIE NA ODCZYT, natomiast trzecie wyjście tego układu jest połączone z pamięcią dyskową za pomocą czternastej linii długiej, odprowadzającej sygnał ZEZWOLENIE NA KASOWANIE.

Oba rejestry DANYCH są szesnastobitowe. Rejestry te w czasie zapisu są wypełniane kolejno danymi z PAO poprzez kanał procesora. Wskaźniki tych rejestrów śledzą ich aktualny stan. I tak na przykład ustawienie wskaźnika REJESTR PIERWSZY PEŁNY powoduje przepisanie danych z rejestru pierwszego do rejestru drugiego, ustawienie wskaźnika REJESTR DRUGI PEŁNY i wyzerowanie wskaźnika REJESTR PIERWSZY PEŁNY. Rejestr przesuwany zamienia dane z postaci równoległej na postać szeregową w czasie operacji zapisu i odwrotnie w czasie operacji odczytu. Rejestr kontrolny pozwala na przeprowadzenie kontroli w czasie odczytu na podstawie wytworzonej w tym rejestrze i zapisanej na dysku dodatkowej informacji kontrolnej. Rejestr ADRESY PAO jest ładowany programowo przez kanał procesora, a w czasie pracy kanału bezpośredniego dostępu jego wartość automatycznie powiększa się, wskazując kolejne adresy PAO, do których przesyła się lub z których pobiera się dane.

Układ ŻADANIE OBSŁUGI żąda od procesora przydziału kanału bezpośredniego dostępu. Żądanie od procesora przydziału kanału bezpośredniego dostępu ma miejsce w czasie operacji zapisu, gdy wskaźnik REJESTR PIERWSZY PEŁNY jest wyzerowany i w czasie operacji odczytu, gdy wskaźnik REJESTR DRUGI jest ustawiony. Ustawienie wskaźnika REJESTR PIERWSZY PEŁNY w czasie operacji zapisu odbywa się za pomocą sygnału z procesora informującego o przesyłaniu danych z PAO do jednostki sterującej, natomiast w czasie operacji odczytu ustawienie tego wskaźnika odbywa się za pomocą sygnału wewnętrznego jednostki sterującej, informującego o wypełnieniu rejestru przesuwanego danymi z pamięci dyskowej oraz o gotowości do przesłania tych danych przez pierwszą przełącznicę do pierwszego rejestru DANYCH. Rejestr OPERACJA, rejestr TRYB, i rejestr JEDNOSTKA są ładowane programowo i ustalają sposób działania układu jednostka sterująca — pamięć dyskowa.

Rejestr OPERACJA zapamiętuje wybraną operację to znaczy odczyt, zapis, sprawdzenie lub zerowanie. Rejestr TRYB pozwala zapamiętać wybrany tryb podziału na dwunasto-sektorowe, dwudziestocztero-sektorowe lub trzydziestosześcio-sektorowe. Rejestr JEDNOSTKA pozwala zapamiętać numer wybranej jednostki pamięci dyskowej. Pierwszy komparator porównuje aktualną

zawartość rejestru TRYB i rejestru JEDNOSTKA z nowymi wartościami przysyłanymi kanałem z procesora. W przypadku zmiany trybu lub jednostki układ ZMIANA JEDNOSTKI LUB TRYBU zezwala na kontynuowanie operacji po przejściu sygnału INDEKS.

Rejestr BLOK pozwala zapamiętać sygnał NUMER CYLINDRA, GŁOWICY oraz NUMER SEKTORA. Informację o numerze cylindra i głowicy przesyła się bezpośrednio do jednostki pamięci dyskowej. Sygnał NUMER SEKTORA trafia do drugiego komparatora, gdzie zostaje porównany z sygnałem NUMER SEKTORA przychodzącym z pamięci dyskowej oraz z wytworzonym w zależności od trybu sygnałem PSEUDO-SEKTOR. Sposób tworzenia sygnału PSEUDOSEKTOR polega na wykorzystaniu sygnału generatora pseudo-sektora dostarczanego z jednostki pamięci dyskowej. Sygnał ten przechodzi przez dzielnik pseudosektora o podziale zależnym od trybu i steruje licznik pseudosektora. Suma stanu licznika pseudosektora i układu FUNKCJA TRYBU jest sygnałem NUMER PSEUDOSEKTORA. Sygnał NUMER PSEUDOSEKTORA może mieć następującą wartość 0 — w trybie dwunastosektorowym, 0,1 — w trybie dwudziestosektorowym, 0,1,2 — w trybie trzydziestosektorowym.

Sygnał wyjściowy z drugiego komparatora uruchamia układ SYNCHRONIZACJA, który rozpoczyna wykonywanie wybranej operacji. Układ ADRES DLA INTA pozwala na programowy odczyt numeru jednostki sterującej w przypadku gdy wyzyska ona sygnał przerwania pracy procesora. W czasie zapisu sygnał z generatora, poprzez drugą przełącznicę, steruje licznik, którego kolejne stany są wykorzystywane w układzie STEROWANIE FORMATEM SEKTORA. Układ ten generuje sygnały wyznaczające początek obszaru wstępu, danych, słowa kontrolnego i zakończenia na zapisywanej ścieżce w obrębie sektora. W czasie odczytu sygnał generatora jest zastąpiony dzięki drugiej przełącznicy sygnałem ZEGAR pochodzącym z jednostki pamięci dyskowej.

Istota wynalazku. Układ połączeń jednostki sterującej według wynalazku jest utworzony z przyrządów i zespołów elektronicznych, połączonych następująco. Szyna procesora z którym współpracuje jednostka sterująca, jest połączona z pierwszym wejściem pierwszej przełącznicy elektronicznej i z wejściem/wyjściem układu ŻĄDANIE OBSŁUGI. Wejście drugiego rejestru przesuwającego jest połączone z pierwszym wyjściem pamięci dyskowej za pomocą pierwszej linii długiej, doprowadzającej sygnał DANE SZEREGOWE, a wyjście tego rejestru jest połączone z drugim wejściem pierwszej przełącznicy elektronicznej. Wejście rejestru kontrolnego jest połączone z wejściem drugiego rejestru przesuwającego, a wyjście tego rejestru jest połączone z pierwszym wejściem pamięci dyskowej za pomocą drugiej linii długiej, odprowadzającej sygnał DANE SZEREGOWE.

Pierwsze wyjście rejestru OPERACJA I DE-

KODER odprowadzające sygnał OPERACJA ZAPIS, drugie wyjście odprowadzające sygnał OPERACJA ODCZYT, trzecie wyjście odprowadzające sygnał OPERACJA SPRAWDZENIE i czwarte wyjście odprowadzające sygnał OPERACJA COFANIE są połączone z dyskiem pamięci dyskowej i z innymi częściami jednostki, biorącymi udział w tych operacjach. Dwa wyjścia rejestru TRYB są połączone z innymi częściami jednostki, pracującymi w dwunasto- i dwudziestosektorowym trybie. Pierwsze wyjście rejestru NUMER JEDNOSTKI I DEKODER jest połączone z drugim wejściem pamięci dyskowej za pomocą trzeciej linii długiej, odprowadzającej sygnał JEDNOSTKA NUMER ZERO, drugie wyjście tego rejestru jest połączone z trzecim wejściem pamięci dyskowej za pomocą czwartej linii długiej, odprowadzającej sygnał JEDNOSTKA NUMER PIERWSZY, trzecie wyjście jest połączone z czwartym wejściem pamięci dyskowej za pomocą piątej linii długiej odprowadzającej sygnał JEDNOSTKA NUMER DRUGI, a czwarte wyjście jest połączone z piątym wejściem tej pamięci za pomocą szóstej linii długiej odprowadzającej sygnał JEDNOSTKA NUMER TRZECI.

Pierwsze wyjście rejestru BLOK jest połączone z szóstym wejściem pamięci dyskowej za pomocą siódmej linii długiej odprowadzającej sygnał NUMER CYLINDRA, GŁOWICY. Pierwsze wejście komparatora jest połączone z dwoma wyjściami rejestru TRYB I DEKODER. Drugie wejście komparatora jest połączone z drugim wyjściem rejestru BLOK. Trzecie wejście komparatora jest połączone z drugim wyjściem pamięci dyskowej za pomocą ósmej linii długiej doprowadzającej sygnał NUMER SEKTORA. Wejście układu SYNCHRONIZACJA jest połączone z wyjściem komparatora. Wyjście generatora jest połączone z pierwszym wejściem trzeciej przełącznicy elektronicznej, przy czym drugie wejście tej przełącznicy jest połączone z trzecim wyjściem pamięci dyskowej za pomocą dziewiątej linii długiej doprowadzającej sygnał ZEGAR.

Wejście licznika jest połączone z wyjściem trzeciej przełącznicy elektronicznej. Wyjścia licznika są połączone z określonymi wejściami układu STEROWANIE FORMATEM SEKTORA. Pierwsze wyjście układu STEROWANIE FORMATEM SEKTORA jest połączone z pamięcią za pomocą przewodu odprowadzającego sygnał ZEZWOLENIE NA ZAPIS, drugie wyjście jest połączone z pamięcią za pomocą przewodu odprowadzającego sygnał ZEZWOLENIE NA ODCZYT, natomiast trzecie wyjście jest połączone z sektorem za pomocą przewodu odprowadzającego sygnał ZEZWOLENIE NA KASOWANIE. Wyjście pierwszej przełącznicy elektronicznej jest połączone z pierwszymi wejściami czterech rejestrów DANYCH. Drugie wejścia tych rejestrów DANYCH są połączone z pierwszym wyjściem układu STEROWANIE BUFOREM.

Wyjścia rejestrów DANYCH są połączone z wejściem pierwszego rejestru przesuwającego i z

drugim wejściem drugiej przełącznicy elektronicznej. Wyjście pierwszego rejestru przesuwanego jest połączone z wyjściem rejestru kontrolnego i z wejściem drugiego rejestru przesuwanego. Drugie wyjście układu **STEROWANIE BUFOREM** jest połączone z wejściem układu **ZADANIE OBSŁUGI**. Wejścia rejestru **ADRESY PAO**, wejście rejestru **OPERACJA I DEKODER**, wejście rejestru **TRYB I DEKODER**, wejście rejestru **NUMER JEDNOSTKI I DEKODER** i wejście rejestru **BLOK** są połączone z szyną procesora.

Wyjście **ADRESY PAO** jest połączone z pierwszym wejściem drugiej przełącznicy elektronicznej. Wyjście układu **STATUSY** jest połączone z trzecim wejściem drugiej przełącznicy elektronicznej. Wyjście układu **ADRES DLA INTA** jest połączone z czwartym wejściem drugiej przełącznicy elektronicznej, przy czym wyjście tej przełącznicy jest połączone z szyną procesora.

Przykład wykonania. Układ połączeń jednostki sterującej pamięcią dyskową, w przykładzie wykonania jest przedstawiony na rysunku w postaci blokowej.

Procesor przedstawiony na rysunku jako dwukierunkowa szyna **S** typu **BUS**, jest połączony z pierwszym wejściem pierwszej przełącznicy elektronicznej **P₁**, z wejściem rejestru **R₁ ADRESY PAO**, z wyjściem drugiej przełącznicy elektronicznej **P₂**, z wejściem/wyjściem układu **U₁ ZADANIE OBSŁUGI**, z wejściem rejestru **R₂ OPERACJA I DEKODER**, z wejściem rejestru **R₃ TRYB I DEKODER**, z wejściem rejestru **R₄ NUMER JEDNOSTKI I DEKODER** i z wejściem rejestru **R₅ BLOK**.

Wyjście pierwszej przełącznicy elektronicznej **P₁** jest połączone z pierwszym wejściem pierwszego rejestru **R₆ DANYCH**, z pierwszym wejściem drugiego rejestru **R₇ DANYCH**, z pierwszym wejściem trzeciego rejestru **R₈ DANYCH** i z pierwszym wejściem czwartego rejestru **R₉ DANYCH**. Wyjście rejestru **R₁ ADRESY PAO** jest połączone z pierwszym wejściem drugiej przełącznicy elektronicznej **P₂**.

Wyjście pierwszego rejestru **R₆ DANYCH**, wyjście drugiego rejestru **R₇ DANYCH**, wyjście trzeciego rejestru **R₈ DANYCH** i wyjście czwartego rejestru **R₉** są połączone z wejściem pierwszego rejestru przesuwanego **R₁₀** i z drugim wejściem drugiej przełącznicy elektronicznej **P₂**. Trzecie wejście drugiej przełącznicy elektronicznej **P₂** jest połączone z układem **U₂ STATUSY**, a czwarte wejście tej przełącznicy **P₂** jest połączone z układem **U₃ ADRES DLA INTA**. Drugie wejście pierwszego rejestru **R₆ DANYCH**, drugiego rejestru **R₇ DANYCH**, trzeciego rejestru **R₈ DANYCH** i czwartego rejestru **R₉ DANYCH** są połączone z pierwszym wyjściem układu **U₄ STEROWANIE BUFOREM**, przy czym drugie wyjście tego układu **U₄** jest połączone z wejściem układu **U₁ ZADANIE OBSŁUGI**.

Wyjście pierwszego rejestru przesuwanego **R₁₀** jest połączone z wejściem rejestru kontrolnego **R₁₁**, z wejściem drugiego rejestru przesuwanego **R₁₂** oraz z pierwszym wyjściem pamięci dysko-

wej, niepokazanej na rysunku, za pomocą pierwszej linii długiej **L₁** doprowadzającej sygnał **DANE SZEREGOWE**. Poza tym wyjście pierwszego rejestru przesuwanego **R₁₀** jest połączone z wyjściem rejestru kontrolnego **R₁₁** oraz z pierwszym wejściem pamięci dyskowej, za pomocą drugiej linii długiej **L₂**, odprowadzającej sygnał **DANE SZEREGOWE**. Wyjście drugiego rejestru przesuwanego **R₁₂** jest połączone z drugim wejściem pierwszej przełącznicy elektronicznej **P₁**.

Pierwsze wyjście rejestru **R₂ OPERACJA I DEKODER** odprowadzające sygnał **OPERACJA ZAPIS**, drugie wyjście odprowadzające sygnał **OPERACJA ODCZYT**, trzecie wyjście odprowadzające sygnał **OPERACJA SPRAWDZANIE** i czwarte wyjście odprowadzające sygnał **OPERACJA COFANIE**, są połączone z dyskiem pamięci niepokazanym na rysunku i z innymi częściami jednostki, biorącymi udział w tych operacjach. Pierwsze wyjście rejestru **R₃ TRYB I DEKODER** jest połączone również z pierwszym wejściem komparatora **K** oraz z innymi częściami jednostki, pracującymi w dwudziestocztero-sektorowym trybie, niepokazanymi na rysunku. Drugie wyjście rejestru **R₃ TRYB I DEKODER** jest połączone również z pierwszym wejściem komparatora **K** oraz z innymi częściami jednostki pracującymi w dwunasto-sektorowym trybie, niepokazanymi na rysunku.

Pierwsze wyjście rejestru **R₄ NUMER JEDNOSTKI I DEKODER** jest połączone z drugim wejściem pamięci dyskowej za pomocą trzeciej linii długiej **L₃**, odprowadzającej sygnał **JEDNOSTKA NUMER ZERO**, drugie wyjście jest połączone z trzecim wejściem pamięci dyskowej za pomocą czwartej linii długiej **L₄**, odprowadzającej sygnał **JEDNOSTKA NUMER PIERWSZY**, trzecie wyjście jest połączone z czwartym wejściem pamięci dyskowej za pomocą piątej linii długiej **L₅**, odprowadzającej sygnał **JEDNOSTKA NUMER DRUGI**, a czwarte wyjście tego rejestru **R₄** jest połączone z piątym wejściem pamięci dyskowej za pomocą szóstej linii długiej **L₆**, odprowadzającej sygnał **JEDNOSTKA NUMER TRZECI**.

Pierwsze wyjście rejestru **R₅ BLOK** jest połączone z szóstym wejściem pamięci dyskowej za pomocą siódmej linii długiej **L₇**, odprowadzającej sygnał **NUMER CYLINDRA, GŁOWICY**. Drugie wyjście tego rejestru **R₅** jest połączone z drugim wejściem komparatora **K**. Trzecie wejście komparatora **K** jest połączone z drugim wyjściem pamięci dyskowej za pomocą ósmej linii długiej **L₈**, doprowadzającej sygnał **NUMER SEKTORA**. Wyjście komparatora **K** jest połączone z układem **U₅ SYNCHRONIZACJA**.

Wyjście generatora **G** jest połączone z pierwszym wejściem trzeciej przełącznicy elektronicznej **P₃**. Drugie wejście trzeciej przełącznicy **P₃** jest połączone z trzecim wyjściem pamięci dyskowej za pomocą dziewiątej linii długiej **L₉**, doprowadzającej sygnał **ZEGAR**. Wyjście trzeciej przełącznicy elektronicznej **P₃** jest połączone z licznikiem **L**. Wyjścia licznika **L** są połączone z

sektorem, niepokazanym na rysunku, za pomocą przewodu odprowadzającego sygnał **ZEZWOLENIE NA ZAPIS**, drugie wyjście jest połączone z formatem sektora za pomocą przewodu, odprowadzającego sygnał **ZEZWOLENIE NA ODCZYT**, natomiast trzecie wyjście jest połączone z formatem sektora za pomocą przewodu, odprowadzającego sygnał **ZEZWOLENIE NA KASOWANIE**.

Układ jednostki działa następująco. Równoległy układ połączeń wszystkich czterech rejestrów **R₆, R₇, R₈, R₉** **DANYCH** tworzących bufor pozwala na bezpośredni dostęp każdego rejestru do szyny **S** procesora. Układ **U₁** **ŻĄDANIE OBSŁUGI** śledzi ilość wolnych miejsc w buforze i powoduje wysłanie sygnału z żądaniem dostępu do szyny **S** procesora. Drugi rejestr przesuwany **R₁₂** przyjmuje **DANE** w postaci szeregowej. Z tego rejestru **R₁₂** **DANE** już w postaci równoległych słów szesnasto-bitowych są przesyłane do wolnego miejsca w buforze poprzez pierwszą przełącznicę elektroniczną **P₁**, natomiast z bufora **DANE** te przechodzą do pierwszego rejestru przesuwanego **R₁₀**.

Z pierwszego rejestru przesuwanego **R₁₀**, w czasie operacji zapisu, **DANE** już w postaci szeregowej są przesyłane do rejestru kontrolnego **R₁₁** oraz do pamięci dyskowej. W rejestrze kontrolnym **R₁₁** wytwarza się, po przesłaniu wszystkich **DANYCH** do pamięci dyskowej, tak zwane słowo kontrolne. Słowo kontrolne jest następnie zapisywane na dysku. Przy odczycie słowo kontrolne jest wytwarzane w identyczny sposób jak przy zapisie i po odczytaniu tego słowa z dysku jest ono porównywane ze słowem wytworzonym w rejestrze kontrolnym **R₁₁**. Niezgodność tych słów jest błędem. Niezgodność ta jest sygnalizowana przez jednostkę sterującą dla procesora.

Rejestr **R₁** **ADRESY PAO** jest ładowany programowo i po każdej transmisji jest powiększony o jeden adres, wskazując następny adres **PAO**, do którego lub z którego odbędzie się kolejna transmisja **DANYCH**. Układ **U₂** **STATUSY** pozwala na programowy odczyt stanu jednostki sterującej oraz pamięci dyskowej. Układ **U₂** **ADRES DLA INTA** pozwala na programowy odczyt numeru jednostki sterującej w przypadku, gdy wysłała ona sygnał przerwania pracy procesora. Rejestry **R₂, R₃, R₄** są ładowane programowo i ustalają sposób działania układu jednostka sterująca — pamięć dyskowa, przy czym rejestr **R₂** zapamiętuje wybraną operację to jest odczyt, zapis, sprawdzanie, kasowanie, rejestr **R₃** pozwala zapamiętać wybrany tryb podziału na sektory to jest dwunasto-sektorowy lub dwudziestocztero-sektorowy, natomiast rejestr **R₄** pozwala zapamiętać numer wybranej pamięci dyskowej.

Generator **G** steruje w czasie operacji zapisu, licznik **L**, przy czym sterowanie odbywa się poprzez trzecią przełącznicę **P₃**. Kolejne stany licznika **L** są wykorzystywane w układzie **U₆** **STEROWANIE FORMATEM SEKTORA**. Układ **U₆** wytwarza sygnały wyznaczające początek obszaru wstępu, danych, słowa kontrolnego i zakończenia na zapisanej ścieżce w obrębie sektora. W czasie

operacji odczytu sygnał z generatora **G** jest zastąpiony sygnałem **ZEGAR** przesłanym, poprzez trzecią przełącznicę **P₃**, z pamięci dyskowej.

Zastrzeżenie patentowe

Układ połączeń jednostki sterującej pamięcią dyskową, współpracujący z procesorem, składający się z pierwszej przełącznicy elektronicznej, której pierwsze wejście jest połączone z szyną tego procesora, z drugiego rejestru przesuwanego, którego wejście jest połączone z pierwszym wyjściem pamięci dyskowej za pomocą pierwszej linii długiej doprowadzającej sygnał **DANE SZEREGOWE**, a wyjście jest połączone z drugim wejściem pierwszej przełącznicy elektronicznej, z rejestru kontrolnego, którego wejście jest połączone z wejściem drugiego rejestru przesuwanego, a wyjście jest połączone z pierwszym wejściem pamięci dyskowej za pomocą drugiej linii długiej odprowadzającej sygnał **DANE SZEREGOWE**, z układu **ŻĄDANIE OBSŁUGI**, którego wejście/wyjście jest połączone z szyną procesora, z rejestru **OPERACJA I DEKODER**, którego pierwsze wyjście odprowadzające sygnał **OPERACJA ZAPIS**, drugie wyjście odprowadzające sygnał **OPERACJA ODCZYT**, trzecie wyjście odprowadzające sygnał **OPERACJA SPRAWDZANIE** i czwarte wyjście odprowadzające sygnał **OPERACJA COFANIE** są połączone z dyskiem pamięci dyskowej i z innymi częściami jednostki, biorącymi udział w tych operacjach, z rejestru **TRYB I DEKODER**, którego dwa wyjścia są połączone z innymi częściami jednostki pracującymi w dwunasto- i dwudziestocztero-sektorowym trybie, z rejestru **NUMER JEDNOSTKI I DEKODER**, którego pierwsze wyjście jest połączone z drugim wyjściem pamięci dyskowej za pomocą trzeciej linii długiej odprowadzającej sygnał **JEDNOSTKA NUMER ZERO**, drugie wyjście jest połączone z trzecim wejściem pamięci dyskowej za pomocą czwartej linii długiej odprowadzającej sygnał **JEDNOSTKA NUMER PIERWSZY**, trzecie wyjście jest połączone z czwartym wejściem pamięci dyskowej za pomocą piątej linii długiej odprowadzającej sygnał **JEDNOSTKA NUMER DRUGI**, a czwarte wyjście jest połączone z piątym wejściem pamięci dyskowej za pomocą szóstej linii długiej odprowadzającej sygnał **JEDNOSTKA NUMER TRZECI**, z rejestru **BLOK**, którego pierwsze wyjście jest połączone z szóstym wejściem pamięci dyskowej za pomocą siódmej linii długiej odprowadzającej sygnał **NUMER CYLINDRA, GŁOWICY**, z komparatora, którego pierwsze wejście jest połączone z dwoma wyjściami rejestru **TRYB I DEKODER**, drugie wejście jest połączone z drugim wyjściem rejestru **BLOK**, a trzecie wejście jest połączone z drugim wyjściem pamięci dyskowej za pomocą ósmej linii długiej doprowadzającej sygnał **NUMER SEKTORA**, z układu **SYNCHRONIZACJA**, którego wyjście jest połączone z wyjściem komparatora, z generatora, którego wyjście jest połączone z pierwszym wej-

ściem trzeciej przełącznicy elektronicznej, przy czym drugie wejście tej przełącznicy jest połączone z trzecim wyjściem pamięci dyskowej za pomocą dziewiątej linii długiej doprowadzającej sygnał ZEGAR, z licznika, którego wejście jest połączone z wyjściem trzeciej przełącznicy, z układu STEROWANIE FORMATEM SEKTORA, którego wejścia są połączone z określonymi wyjściami licznika, natomiast pierwsze wyjście jest połączone z sektorem za pomocą przewodu odprowadzającego sygnał ZEZWOLENIE NA ZAPIS, drugie wyjście jest połączone z pamięcią za pomocą przewodu odprowadzającego sygnał ZEZWOLENIE NA ODCZYT, a trzecie wyjście jest połączone z pamięcią za pomocą przewodu odprowadzającego sygnał ZEZWOLENIE NA KASOWANIE, z rejestru ADRESY PAO, z układu STATUSY i z układu ADRES DLA INTA, **znamienny tym**, że wyjście pierwszej przełącznicy elektronicznej (P_1) jest połączone z pierwszymi wejściami czterech rejestrów (R_6, R_7, R_8, R_9) DANYCH, drugie wejścia tych rejestrów (R_6, R_7, R_8, R_9) są połączone z pierwszym wyjściem układu

(U_4) STEROWANIE BUFOREM, wyjścia rejestrów (R_6, R_7, R_8, R_9) są połączone z wejściem pierwszego rejestru przesuwanego (R_{10}) i z drugim wejściem drugiej przełącznicy elektronicznej (P_2), wyjście pierwszego rejestru przesuwanego (R_{10}) jest połączone z wyjściem rejestru kontrolnego (R_{11}) i z wejściem drugiego rejestru przesuwanego (R_{12}), drugie wyjście układu (U_4) STEROWANIE BUFOREM jest połączone z wejściem układu (U_1) ŻĄDANIE OBSŁUGI, wejścia rejestrów (R_1, R_2, R_3, R_4, R_5) ADRESY PAO, OPERACJA I DEKODER, TRYB I DEKODER, NUMER JEDNOSTKI I DEKODER, BLOK są połączone z szyną (S) procesora, wyjście rejestru (R_1) ADRESY PAO jest połączone z pierwszym wejściem drugiej przełącznicy elektronicznej (P_2), wyjście układu (U_2) STATUSY jest połączone z trzecim wejściem drugiej przełącznicy elektronicznej (P_2), a wyjście układu (U_3) ADRES DLA INTA jest połączone z czwartym wejściem drugiej przełącznicy elektronicznej (P_2), przy czym wyjście tej przełącznicy (P_2) jest połączone z szyną (S) procesora.

