



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2025-0059153
(43) 공개일자 2025년05월02일

(51) 국제특허분류(Int. Cl.)

G01R 33/00 (2006.01) G01R 33/02 (2006.01)
H01F 17/04 (2006.01) H01F 27/28 (2006.01)
H01F 5/02 (2006.01)

(52) CPC특허분류

G01R 33/0023 (2013.01)
G01R 33/0005 (2013.01)

(21) 출원번호 10-2023-0143182

(22) 출원일자 2023년10월24일

심사청구일자 2023년10월24일

(71) 출원인

경희대학교 산학협력단

경기도 용인시 기흥구 덕영대로 1732 (서천동, 경희대학교 국제캠퍼스내)

(72) 발명자

진호

경기도 용인시 기흥구 예현로 15, 101동 1806호 (서천동, 서그내마을에스케이아파트)

장윤호

경기도 수원시 영통구 영통로290번길 25, 517동 1702호 (영통동 신나무실주공아파트)

강현지

경기도 수원시 영통구 청명로 23, 302호 (영통동)

(74) 대리인

유미특허법인

전체 청구항 수 : 총 12 항

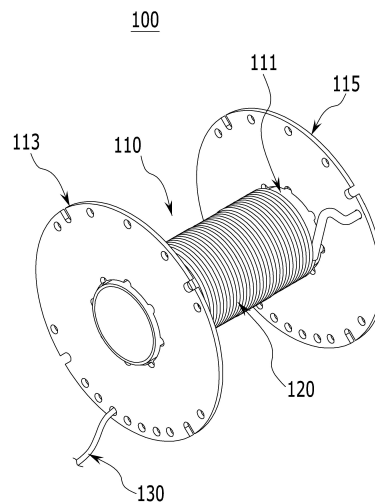
(54) 발명의 명칭 전자 소자를 포함하는 써치 코일 자기장 센서

(57) 요약

전자 소자를 포함하는 써치 코일 자기장 센서가 개시된다.

이 써치 코일 자기장 센서는 보빈 및 코일을 포함한다. 보빈은 금속 코어가 내부로 들어갈 수 있도록 형성된 원통형상의 코어부, 그리고 코어부의 양단부에 각각 결합되는 2개의 기판을 포함한다. 코일은 코어부 상에 권선된다. 2개의 기판은 코일의 출력 신호의 출력 전압을 조정하기 위한 전자 회로를 구성하는 전자 소자가 실장되는 PCB 기판이다.

대표도 - 도2



(52) CPC특허분류

G01R 33/02 (2021.05)

H01F 17/045 (2013.01)

H01F 27/2828 (2013.01)

H01F 5/02 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호	1711160412
과제번호	2022M1A3B8076421
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	스페이스챌린지사업
연구과제명	써치코일 자기장센서 시제품 개발
기 여 율	1/1
과제수행기관명	경희대학교(국제캠퍼스)
연구기간	2022.04.01 ~ 2022.12.31

명세서

청구범위

청구항 1

써치 코일 자기장 센서로서,
보빈 — 상기 보빈은,
금속 코어가 내부로 들어 갈 수 있도록 형성된 원통 형상의 코어부, 그리고
상기 코어부의 양단부에 각각 결합되는 2개의 기관
을 포함함 —, 그리고
상기 코어부 상에 권선되는 코일
을 포함하며,
상기 2개의 기관은 상기 코일의 출력 신호의 출력 전압을 조정하기 위한 전자 회로를 구성하는 전자 소자가 실장된 PCB(Printed Circuit Board) 기관인,
써치 코일 자기장 센서.

청구항 2

제1항에 있어서,
상기 전자 회로는 상기 코일의 출력 신호를 증폭하는 증폭 회로, 상기 증폭 회로에서 출력되는 신호의 주파수 특성을 제어하는 제어 회로, 및 상기 제어 회로의 신호를 외부 전자 회로로 출력하는 출력 회로를 포함하는,
써치 코일 자기장 센서.

청구항 3

제1항에 있어서,
상기 기관의 양면에 전자 소자가 실장 가능하며,
상기 양면의 전자 소자 간에 신호 연결을 위해 상기 기관에 스루 홀이 형성되어 있는,
써치 코일 자기장 센서.

청구항 4

제1항에 있어서,
상기 코어부에 피드백 코일이 추가로 권선되어 있는 경우, 상기 기관에는 상기 써치 코일 자기장 센서와 반대 방향으로 피드백 전류를 상기 피드백 코일에 인가하기 위한 회로가 실장되어 있는,
써치 코일 자기장 센서.

청구항 5

제1항에 있어서,
상기 코일의 일측 단부는 상기 기관에 실장된 전자 소자에 연결되고,
상기 기관에는 상기 써치 코일 자기장 센서의 출력 신호를 외부 전자 회로로 연결하기 위한 출력 포트가 연결되어 있는,
써치 코일 자기장 센서.

청구항 6

써치 코일 자기장 센서로서,

복수의 보빈 — 상기 복수의 보빈 각각은 원통 형상의 코어부 및 상기 코어부의 양단부에 각각 결합되는 2개의 기관을 포함하고,

상기 복수의 보빈은 이웃한 보빈의 기관이 서로 마주 닿도록 상기 복수의 보빈 각각의 코어부의 길이 방향으로 서로 적층되어 있음 —,

상기 복수의 보빈 각각의 코어부 상에 권선되는 코일, 그리고

상기 복수의 보빈 각각의 코어부의 원통 형상 내에 들어가 있는 하나의 금속 코어

를 포함하며,

상기 복수의 보빈 각각의 2개의 기관은 상기 복수의 보빈의 코어부 상에 권선된 코일의 출력 신호의 출력 전압을 조정하기 위한 전자 회로를 각각 구성하는 전자 소자가 실장된 PCB 기관인,

써치 코일 자기장 센서.

청구항 7

제6항에 있어서,

상기 복수의 보빈 각각의 기관의 원주 상에는 서로 이웃하는 기관에 대해 동일한 위치에 개방된 복수의 홈이 형성되어 있고,

상기 서로 이웃하는 기관의 개방된 홈에 핀홀이 체결되어 상기 서로 이웃하는 기관이 구조적으로 고정 결합되는,

써치 코일 자기장 센서.

청구항 8

제7항에 있어서,

상기 핀홀은 아령 형태 또는 H자 형태를 갖는,

써치 코일 자기장 센서.

청구항 9

제7항에 있어서,

상기 서로 이웃하는 기관의 구조적 고정 결합을 위해 2개의 핀홀이 상기 2개의 개방된 홈에 각각 체결되는,

써치 코일 자기장 센서.

청구항 10

제6항에 있어서,

상기 전자 회로는 상기 복수의 보빈 각각의 코일의 출력 신호를 증폭하는 증폭 회로, 상기 증폭 회로에서 출력되는 신호의 주파수 특성을 제어하는 제어 회로, 및 상기 제어 회로의 신호를 외부 전자 회로로 출력하는 출력 회로를 포함하는,

써치 코일 자기장 센서.

청구항 11

제6항에 있어서,

상기 복수의 보빈 각각의 기관의 양면에 전자 소자가 실장 가능하며,

상기 양면의 전자 소자 간에 신호 연결을 위해 상기 기판에 스루 홀이 형성되어 있는,
써치 코일 자기장 센서.

청구항 12

제6항에 있어서,

상기 복수의 보빈 각각의 코일의 일측 단부는 상기 코일이 권선되어 있는 보빈의 기판에 실장된 전자 소자에 연결되고,

적층된 복수의 보빈 중 최외곽의 보빈의 기판에 상기 써치 코일 자기장 센서의 출력 신호를 외부 전자 회로로 연결하기 위한 출력 포트가 연결되어 있는,

써치 코일 자기장 센서.

발명의 설명

기술 분야

[0001] 본 발명은 전자 소자를 포함하는 써치 코일 자기장 센서에 관한 것이다.

배경 기술

[0002] 자기장 센서는 측정 범위, 측정 정밀도 그리고 절대 측정값(DC) 또는 변위 측정값(AC) 등의 기준으로 종류가 매우 다양하다. 이러한 자기장 센서는 상업용에서부터 우주용까지 전방위에 걸쳐서 활용 범위가 매우 넓다. 특히, 우주 탐사용과 같은 정밀 자기장 센서의 경우 센서의 특성이 매우 중요하다.

[0003] 이러한 자기장 센서 중 써치 코일 자기장 센서는 공간 내에서 일어나는 자기장 변화 등을 측정하여 원하는 정보를 측정하게 된다. 특히, 보빈(bobbin)을 이용하는 써치 코일 자기장 센서의 경우 2가지 핵심 요소가 있다. 첫 번째로는 자기장을 집중시키고 빨리 반응할 수 있도록 하는 금속 코어가 있으며, 두 번째로는 자기장 변화에 따라 전류를 생성하는 코어 주변에 감긴 전선 부분이다. 써치 코일의 코어는 자기 투자율이 높은 재질을 열처리를 통해 사용한다. 이러한 코어 재질은 이미 다양한 문헌 등을 통해 알려져 있는 것을 사용하게 된다. 두 번째에서, 전선은 첫 번째에서의 금속 코어에 감겨진다.

[0004] 일반적으로, 써치 코일 자기장 센서는 자속의 변화에 따른 유도 전류를 발생시키는 패러데이 전자기 유도 법칙에 의해 나타나는 전압 또는 전류를 감지하여 그 변화의 크기와 주파수를 알아낼 수 있는 센서이다. 특히, 우주 탐사 등에서 활용하는 써치 코일 자기장 센서의 경우는 그 잡음도가 매우 낮고 민감도는 매우 높다.

[0005] 기존의 방식에서는 광대역(수 Hz ~ 수십 kHz) 범위에서 신호를 측정하려면 필수적으로 추가적인 회로가 필요하게 된다. 그 이유는 써치 코일 자기장 센서의 인덕턴스(L) 값과 캐패시터(C) 값에 의해 주파수에 따른 [수학식 1]과 같은 공진 현상이 발생하여 넓은 주파수 범위에서 출력되는 전압값의 차이가 커서 그 값을 그대로 측정하기 불가능하기 때문이다. 이는 $\pm 1\text{mV}$ (밀리볼트)에서 $\pm$ 수십 V(볼트)에 이르는 넓은 범위의 전압이 출력되어 단순한 아날로그 디지털 컨버터(Analog-Digital Converter, ADC)의 동작 범위를 초과하여 측정이 불가능하기 때문이다.

[0006] [수학식 1]

$$f = \frac{1}{2\pi\sqrt{LC}}$$

[0007]

[0008] 이러한 문제를 해결하기 위해, 기존에는 2가지 방식이 제안되었다. 첫 번째로는, 피드백 코일을 써치 코일 자기장 센서에 추가로 감고 외부 회로에서 피드백 전류를 써치 코일 자기장 센서와 반대 방향으로 인가하는 방식을 사용하여 공진 주파수 대역의 출력 전압을 낮추는 방식이다. 두 번째로는, 외부의 회로에서 댐핑 저항을 추가하여 Q 팩터(품질 계수)를 조정함으로써 도 1에 도시된 바와 같이, 출력 전압을 측정 가능 범위 이하로 조정하는 방식이다.

[0009] 위의 두 가지 방식의 경우, 써치 코일 자기장 센서에 적합한 신호 처리 회로를 제작하여야 하고, 또한 써치 코

일 자기장 센서의 특성에 따라 출력 전압의 미세 조정 등을 수행해야 하는 복잡한 선후 관계가 존재하여 불편한 점이 있었다.

발명의 내용

해결하려는 과제

[0010] 본 발명이 해결하고자 하는 과제는 전기적 특성을 조절할 수 있는 전자 소자를 보빈에 통합함으로써 써치 코일 자기장 센서 자체에서 특성을 조절할 수 있고, 보빈 내 빈 공간을 최적화할 수 있는 전자 소자를 포함하는 써치 코일 자기장 센서를 제공하는 것이다.

과제의 해결 수단

[0011] 상기한 바와 같은 본 발명의 과제를 달성하고, 후술하는 본 발명의 특징적인 효과를 실현하기 위한, 본 발명의 특징적인 구성은 하기와 같다.

[0012] 본 발명의 일 측면에 따르면, 써치 코일 자기장 센서가 제공되며, 이 써치 코일 자기장 센서는,

[0013] 보빈 - 상기 보빈은, 금속 코어가 내부로 들어 갈 수 있도록 형성된 원통 형상의 코어부, 그리고 상기 코어부의 양단부에 각각 결합되는 2개의 기판을 포함함 -, 그리고 상기 코어부 상에 권선되는 코일을 포함하며, 상기 2개의 기판은 상기 코일의 출력 신호의 출력 전압을 조정하기 위한 전자 회로를 구성하는 전자 소자가 실장된 PCB(Printed Circuit Board) 기판이다.

[0014] 여기서, 상기 전자 회로는 상기 코일의 출력 신호를 증폭하는 증폭 회로, 상기 증폭 회로에서 출력되는 신호의 주파수 특성을 제어하는 제어 회로, 및 상기 제어 회로의 신호를 외부 전자 회로로 출력하는 출력 회로를 포함한다.

[0015] 또한, 상기 기판의 양면에 전자 소자가 실장 가능하며, 상기 양면의 전자 소자 간에 신호 연결을 위해 상기 기판에 스루 홀이 형성되어 있다.

[0016] 또한, 상기 코어부에 피드백 코일이 추가로 권선되어 있는 경우, 상기 기판에는 상기 써치 코일 자기장 센서와 반대 방향으로 피드백 전류를 상기 피드백 코일에 인가하기 위한 회로가 실장되어 있다.

[0017] 또한, 상기 코일의 일측 단부는 상기 기판에 실장된 전자 소자에 연결되고, 상기 기판에는 상기 써치 코일 자기장 센서의 출력 신호를 외부 전자 회로로 연결하기 위한 출력 포트가 연결되어 있다.

[0018] 본 발명의 다른 측면에 따르면, 써치 코일 자기장 센서가 제공되며, 이 써치 코일 자기장 센서는,

[0019] 복수의 보빈 - 상기 복수의 보빈 각각은 원통 형상의 코어부 및 상기 코어부의 양단부에 각각 결합되는 2개의 기판을 포함하고, 상기 복수의 보빈은 이웃한 보빈의 기판이 서로 마주 닿도록 상기 복수의 보빈 각각의 코어부의 길이 방향으로 서로 적층되어 있음 -, 상기 복수의 보빈 각각의 코어부 상에 권선되는 코일, 그리고 상기 복수의 보빈 각각의 코어부의 원통 형상 내에 들어가 있는 하나의 금속 코어를 포함하며, 상기 복수의 보빈 각각의 2개의 기판은 상기 복수의 보빈의 코어부 상에 권선된 코일의 출력 신호의 출력 전압을 조정하기 위한 전자 회로를 각각 구성하는 전자 소자가 실장된 PCB 기판이다.

[0020] 여기서, 상기 복수의 보빈 각각의 기판의 원주 상에는 서로 이웃하는 기판에 대해 동일한 위치에 개방된 복수의 홈이 형성되어 있고, 상기 서로 이웃하는 기판의 개방된 홈에 핀홀이 체결되어 상기 서로 이웃하는 기판이 구조적으로 고정 결합된다.

[0021] 또한, 상기 핀홀은 아령 형태 또는 H자 형태를 갖는다.

[0022] 또한, 상기 서로 이웃하는 기판의 구조적 고정 결합을 위해 2개의 핀홀이 상기 2개의 개방된 홈에 각각 체결된다.

[0023] 또한, 상기 전자 회로는 상기 복수의 보빈 각각의 코일의 출력 신호를 증폭하는 증폭 회로, 상기 증폭 회로에서 출력되는 신호의 주파수 특성을 제어하는 제어 회로, 및 상기 제어 회로의 신호를 외부 전자 회로로 출력하는 출력 회로를 포함한다.

[0024] 또한, 상기 복수의 보빈 각각의 기판의 양면에 전자 소자가 실장 가능하며, 상기 양면의 전자 소자 간에 신호 연결을 위해 상기 기판에 스루 홀이 형성되어 있다.

[0025] 또한, 상기 복수의 보빈 각각의 코일의 일측 단부는 상기 코일이 권선되어 있는 보빈의 기관에 실장된 전자 소자에 연결되고, 적층된 복수의 보빈 중 최외곽의 보빈의 기관에 상기 써치 코일 자기장 센서의 출력 신호를 외부 전자 회로로 연결하기 위한 출력 포트가 연결되어 있다.

발명의 효과

[0026] 본 발명에 따르면, 외부 전자 회로에 튜닝용 회로를 별도로 배치하지 않고, 전기적 특성을 조절할 수 있는 전자 소자를 보빈에 통합함으로써 써치 코일 자기장 센서 자체에서 특성을 조절할 수 있고, 보빈 내 빈 공간을 최적화할 수 있다.

[0027] 이로 인해, 써치 코일 자기장 센서의 다양한 특성을 조절하여 원하는 특성의 써치 코일 자기장 센서를 구현할 수 있으며, 적합한 자기장 센서의 요구조건을 다양하게 구현할 수 있으므로, 써치 코일 자기장 센서의 특성에 관계없이 자기장 센서를 사용하는 일반적인 회로에 쉽게 사용될 수 있다.

도면의 간단한 설명

[0028] 도 1은 종래 써치 코일 자기장 센서에서 출력 전압을 측정 가능 범위 내로 조절하는 개념을 도시한 도면이다.

도 2는 본 발명의 실시예에 따른 써치 코일 자기장 센서의 개략적인 사시도이다.

도 3은 도 2에 도시된 보빈의 개략적인 분해도이다.

도 4는 도 2에 도시된 한 쌍의 PCB 기관((a) 및 (b))에 전자 소자가 실장된 예를 도시한 도면이다.

도 5는 본 발명의 실시예에 따라 코일이 기관에 연결되는 개념을 도시한 도면이다.

도 6은 본 발명의 제2 실시예에 따른 써치 코일 자기장 센서의 개략적인 사시도이다.

도 7은 도 6에 도시된 핀홀을 사용하여 2개 이상의 보빈을 구조적으로 결합하는 예를 도시한 도면이다.

발명을 실시하기 위한 구체적인 내용

[0029] 아래에서는 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다. 그리고 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 유사한 부분에 대해서는 유사한 도면 부호를 붙였다

[0030] 명세서 전체에서, 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다. 또한, 명세서에 기재된 "...부", "...기", "모듈" 등의 용어는 적어도 하나의 기능이나 동작을 처리하는 단위를 의미하며, 이는 하드웨어나 소프트웨어 또는 하드웨어 및 소프트웨어의 결합으로 구현될 수 있다.

[0031] 본 발명에서 설명하는 장치들은 적어도 하나의 프로세서, 메모리 장치, 통신 장치 등을 포함하는 하드웨어로 구성되고, 지정된 장소에 하드웨어와 결합되어 실행되는 프로그램이 저장된다. 하드웨어는 본 발명의 방법을 실행할 수 있는 구성과 성능을 가진다. 프로그램은 도면들을 참고로 설명한 본 발명의 동작 방법을 구현한 명령어(instructions)를 포함하고, 프로세서와 메모리 장치 등의 하드웨어와 결합하여 본 발명을 실행한다.

[0032] 이하, 본 발명의 실시예에 따른 써치 코일 자기장 센서에 대해 설명한다.

[0033] 도 2는 본 발명의 실시예에 따른 써치 코일 자기장 센서의 개략적인 사시도이다.

[0034] 도 2에 도시된 바와 같이, 본 발명의 실시예에 따른 써치 코일 자기장 센서(100)는 보빈(bobbin)(110) 및 코일(120)을 포함한다.

[0035] 보빈(110)은 써치 코일 자기장 센서(100)의 본체로서, 도 3에 도시된 바와 같이, 코어부(111)와 한 쌍의 기관(113, 115)을 포함한다.

[0036] 코어부(111)는 코일(120)이 솔레노이드 형태로 권선되도록 권선 공간을 제공하는 부분으로, 원통 형상의 부재로 형성되며, 양단부에 기관(113, 115)이 각각 결합된다.

[0037] 코어부(111)는 외부 자기장을 집중시키고 빨리 반응할 수 있도록 하는 금속 코어(도시되지 않음)가 삽입될 수

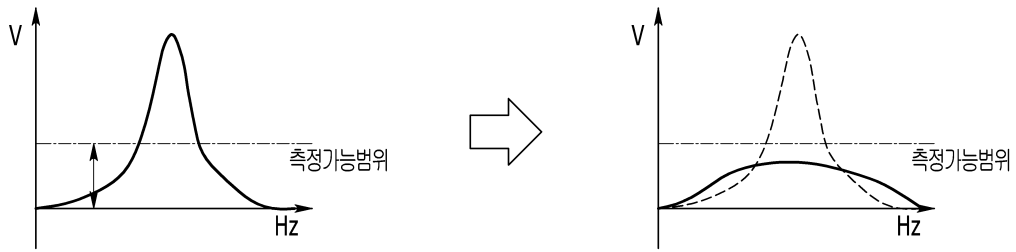
있도록 속이 비어 있는 원통형 파이프 부재에 에폭시로 마감하여 구성될 수 있으며, 이러한 코어부(111)의 구성에 대해서는 이미 잘 알려져 있으므로 여기에서는 구체적인 설명을 생략한다.

- [0038] 기관(113, 115)은 코어부(111)에 권선된 코일(120)의 이탈을 방지하기 위해 기관(113, 115)은 코어부(110)보다 큰 직경을 갖는 원반 형태를 가지며, 그 중심이 코어부(110)의 중심과 일치하도록 결합된다.
- [0039] 또한, 기관(113, 115)은 도 4의 (a) 및 (b)에 도시된 바와 같이, 표면 실장형 저항, 인덕터, 커패시터, 능동 소자 등의 전자 소자가 실장될 수 있는 PCB(Printed Circuit Board) 기관이다.
- [0040] 본 발명의 실시예에서, 기관(113, 115)에는 피드백 전류를 써치 코일 자기장 센서(100)와 반대 방향으로 인가하기 위한 회로, 써치 코일 자기장 센서(100)의 출력 전압을 조정하기 위한 회로, 예를 들어 Q팩터를 조정하기 위한 댐핑 저항 회로 등, 써치 코일 자기장 센서(100) 자체의 특성을 조절할 수 있는 회로가 실장될 수 있다. 구체적으로, 기관(113, 115) 상에 구현될 수 있는 전자 회로는 코일(120)에서 출력되는 신호를 증폭하는 증폭 회로, 증폭 회로의 신호의 주파수 특성을 제어하는 제어 회로, 제어 회로의 신호를 외부 전자 회로로 출력하는 출력 회로 등을 포함한다.
- [0041] 또한, 기관(113, 115) 각각은 양쪽면 모두에 전자 소자가 실장될 수 있으며, 이 때 양면의 전자 소자는 기관(113, 115)에 형성된 납땜 가능한 스루 홀(1131)을 통해 서로 연결될 수 있다.
- [0042] 도 5를 참조하면, 코일(120)에서, 코어부(110)에 감기기 시작하는 측의 단부와 모두 감긴 후의 말단부가 각각 기관(113, 115)에 실장된 전자 소자에 연결된다.
- [0043] 또한, 코일(120)에서, 써치 코일 자기장 센서(100)의 공진 주파수 대역의 전압을 낮추기 위한 피드백 코일이 코어부(110)에 추가로 권선될 수 있다. 이러한 피드백 코일은 기관(113, 115)에 실장된 피드백 전류를 써치 코일 자기장 센서(100)와 반대 방향으로 인가하기 위한 회로에 연결된다.
- [0044] 기관(113, 115) 중 하나의 기관, 예를 들어 기관(113)에는 써치 코일 자기장 센서(100)의 출력을 외부 전자 회로와 연결하기 위한 출력 포트(130)가 연결되어 있다.
- [0045] 이와 같이, 본 발명의 실시예에 따르면, 외부 전자 회로에 튜닝용 회로를 별도로 배치하지 않고, 전기적 특성을 조절할 수 있는 전자 소자를 보빈(110)에 통합함으로써 써치 코일 자기장 센서(100) 자체에서 특성을 조절할 수 있고, 보빈(110) 내 빈 공간을 최적화할 수 있다.
- [0046] 이로 인해, 써치 코일 자기장 센서(100)의 다양한 특성을 조절하여 원하는 특성의 써치 코일 자기장 센서(100)를 구현할 수 있으며, 적합한 자기장 센서의 요구조건을 다양하게 구현할 수 있으므로, 써치 코일 자기장 센서(100)의 특성에 관계없이 자기장 센서를 사용하는 일반적인 회로에 쉽게 사용될 수 있다.
- [0047] 위에서는 하나의 보빈(110)이 적용된 써치 코일 자기장 센서(100)에 대해 설명하였으나, 다양한 형태의 적용을 위해 다수의 보빈의 적층 형태를 사용하는 써치 코일 자기장 센서(200)가 구현될 수 있다.
- [0048] 도 6은 본 발명의 제2 실시예에 따른 써치 코일 자기장 센서(200)의 개략적인 사시도이다.
- [0049] 도 6을 참조하면, 본 발명의 제2 실시예에 따른 써치 코일 자기장 센서(200)는 4개의 보빈(210, 230, 250, 270)이 각 보빈(210, 230, 250, 270)의 코어부(211, 231, 252, 271)를 기준으로 길이 방향으로 적층된 형태로서 구현되며, 이 때 적층된 4개의 보빈(210, 230, 250, 270)의 코어부(211, 231, 251, 271) 내에는 금속 코어(290)가 삽입된다. 여기서, 적층된 4개의 보빈(210, 230, 250, 270)은 모두 동일한 구성을 가지며, 전술한 도 1 내지 도 5를 참조하여 설명된 보빈(110)과 동일하다.
- [0050] 4개의 보빈(210, 230, 250, 270)의 각 코어부(211, 231, 251, 271)에는 코일(220, 240, 260, 280)이 솔레노이드 형태로 권선되며, 이러한 코어부(211, 231, 251, 271)는 전술한 도 1 내지 도 5에서 설명된 코어부(111)와 동일한 구성을 갖는다.
- [0051] 또한, 보빈(210, 230, 250, 270)의 코어부(211, 231, 251, 271)의 양단에 결합되어 있는 총 8개의 기관(213, 215, 233, 235, 253, 255, 273, 275)은 전술한 도 1 내지 도 5에서 설명된 기관(113, 115)과 같이 코어부(211, 231, 251, 271)에 권선된 코일(220, 240, 260, 280)의 이탈을 방지할 뿐만 아니라, 써치 코일 자기장 센서(200)의 출력 신호를 조정하기 위한 각종의 전자 회로를 구현하기 위한 전자 소자가 실장될 수 있는 PCB 기관이다. 이러한 기관(213, 215, 233, 235, 253, 255, 273, 275)에 대해서도 전술한 도 1 내지 도 5에서 설명된 바와 기관(113, 115)과 그 구성이 동일하므로 구체적인 설명을 생략한다.

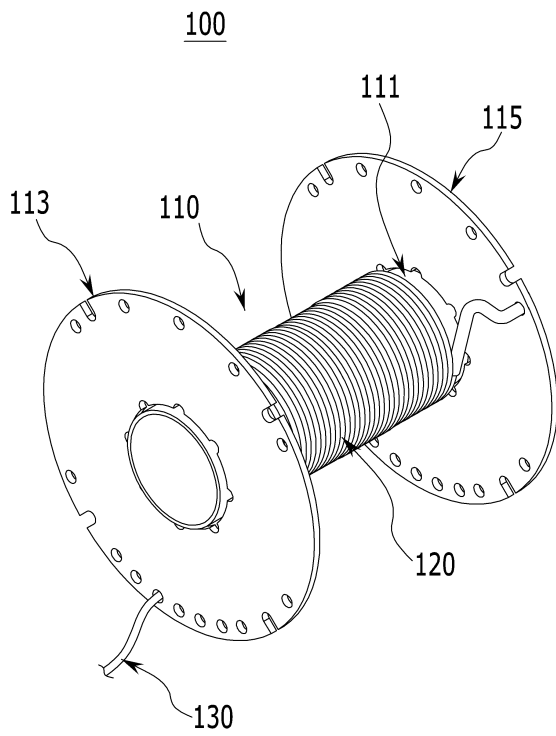
- [0052] 한편, 금속 코어(290)가 4개의 보빈(210, 230, 250, 270)의 코어부(211, 231, 251, 271) 내에 각각 삽입되어 4개의 보빈(210, 230, 250, 270)이 코어부(211, 231, 251, 271)의 길이 방향으로 적층될 때 4개의 보빈(210, 230, 250, 270)이 서로 떨어지지 않도록 구조적으로 결합되어야 한다.
- [0053] 이러한 구조적 결합 방식으로는 여러 방식이 적용될 수 있지만, 본 발명의 제2 실시예에서는 도 7에 도시된 바와 같은 구조적 결합 방식을 사용한다. 본 예에서는 적층되는 2개의 보빈(210, 230)을 예로 들어 설명한다.
- [0054] 각 기관(215, 233)의 원주 상에는 서로 동일한 위치에 개방된 홈(2151)이 각각 2개 이상 형성된다. 2개의 보빈(210, 230)이 서로 적층되어 2개의 기관(215, 233)이 서로 마주 닿으면 예를 들어, 아령 형태를 가지면서 양단부의 직경이 중심 연결부의 직경보다 큰 핀홀(297)을 각 홈(2151)에 끼워서 2개의 보빈(210, 230)을 서로 체결함으로써 2개의 보빈(210, 230)이 구조적으로 고정 결합될 수 있다.
- [0055] 여기서, 핀홀(297)은 기관(215, 233)에 형성되어 있는 모든 홈(2151)에 체결되지 않아도 된다. 예를 들어, 기관(215, 233)에 3개 이상의 홈(2151)이 형성되어 있는 경우, 2개의 홈(2151)에만 핀홀(297)을 체결하여 2개의 기관(215, 233)을 구조적으로 결합시킬 수 있다. 이 경우, 핀홀(297)이 체결되는 홈(2151)은 기관(215, 233)의 중심을 기준으로 서로 대칭되는 기관(215, 233)의 원주 상에 형성되는 것이 바람직하다.
- [0056] 또한, 핀홀(297)은 전술한 아령 형태뿐만 아니라 H자형 등 보다 다양한 형태의 핀홀이 사용될 수 있다.
- [0057] 한편, 4개의 보빈(210, 230, 250, 270) 각각의 기관(213, 215, 233, 235, 253, 255, 273, 275)에는 각 기관이 해당되는 보빈(210, 230, 250, 270)의 코일(220, 240, 260, 280)의 출력 신호를 조정하기 위한 각종의 전자 회로를 구현하기 위한 전자 소자가 각각 실장된다.
- [0058] 서로 다른 기관(213, 215, 233, 235, 253, 255, 273, 275)에 실장되어 있는 전자 회로의 신호는 각 기관(213, 215, 233, 235, 253, 255, 273, 275)에 형성되어 있는 스루 홀(1131)을 통해 서로 연결될 수 있다.
- [0059] 또한, 적층된 4개의 보빈(210, 230, 250, 270) 중 가장 외곽에 위치한 보빈, 예를 들어 보빈(210)의 바깥쪽 기관, 즉 기관(213)에는 써치 코일 자기장 센서(200)의 출력을 외부 전자 회로와 연결하기 위한 출력 포트(295)가 연결되어 있다.
- [0060] 본 발명의 실시예에서 사용되는 구성요소 또는 “~부”는 메모리 상의 소정 영역에서 수행되는 태스크, 클래스, 서브 루틴, 프로세스, 오브젝트, 실행 쓰레드, 프로그램과 같은 소프트웨어(software)나, FPGA(field-programmable gate array)나 ASIC(application-specific integrated circuit)과 같은 하드웨어(hardware)로 구현될 수 있으며, 또한 상기 소프트웨어 및 하드웨어의 조합으로 이루어질 수도 있다. 상기 구성요소 또는 ‘~부’ 등은 컴퓨터로 판독 가능한 저장 매체에 포함되어 있을 수도 있고, 복수의 컴퓨터에 그 일부가 분산되어 분포될 수도 있다.
- [0061] 이상에서 설명한 본 발명의 실시예는 장치 및 방법을 통해서만 구현이 되는 것은 아니며, 본 발명의 실시예의 구성에 대응하는 기능을 실현하는 프로그램 또는 그 프로그램이 기록된 기록 매체를 통해 구현될 수도 있다.
- [0062] 이상에서 본 발명의 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

도면

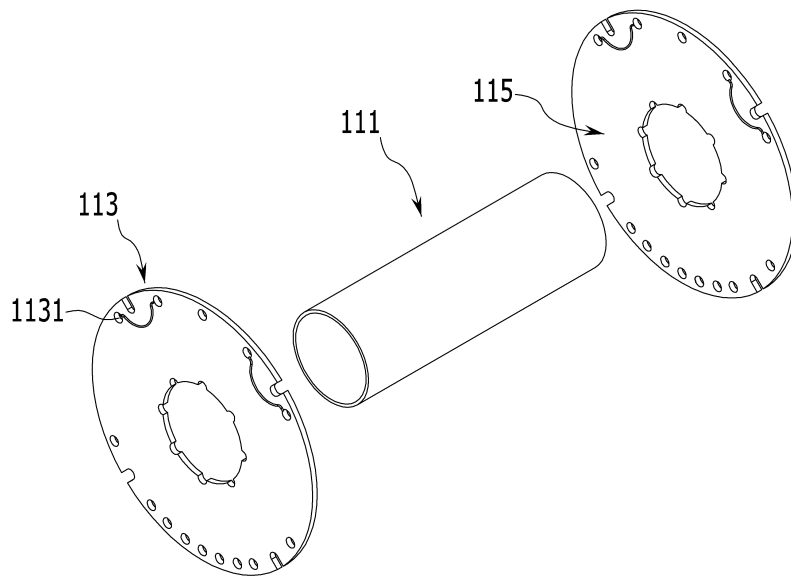
도면1



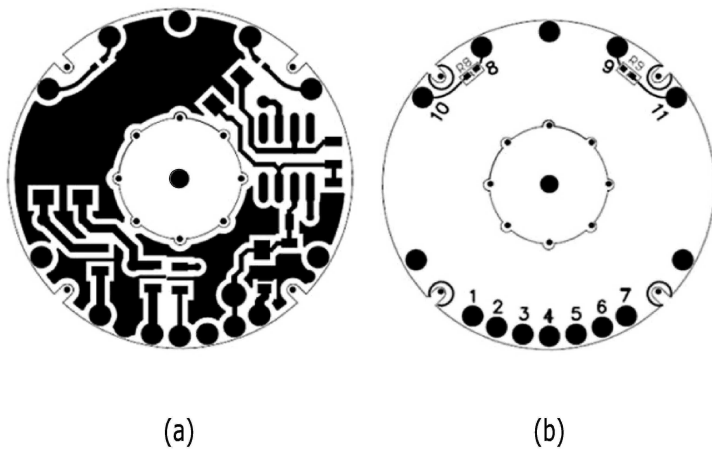
도면2



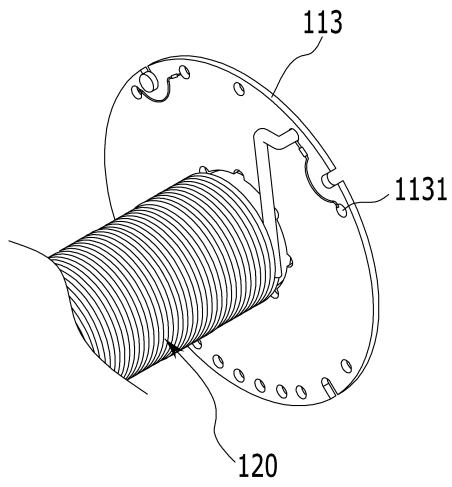
도면3



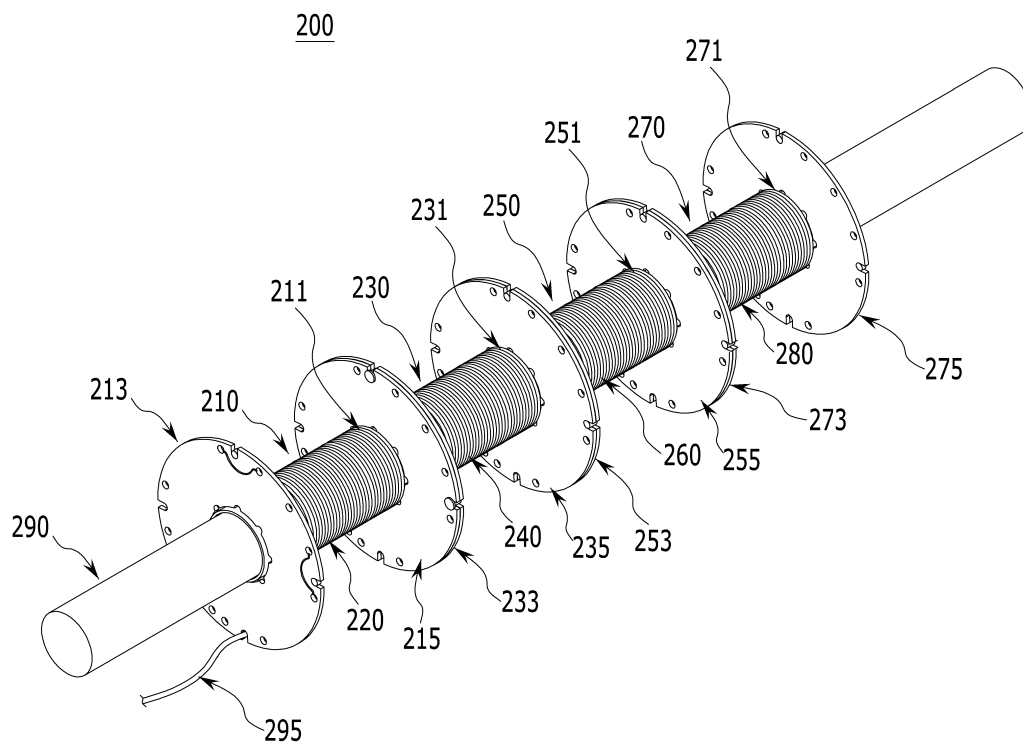
도면4



도면5



도면6



도면7

