



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 698 22 929 T2** 2004.09.02

(12)

Übersetzung der europäischen Patentschrift

(97) **EP 0 891 059 B1**

(21) Deutsches Aktenzeichen: **698 22 929.0**

(96) Europäisches Aktenzeichen: **98 301 315.2**

(96) Europäischer Anmeldetag: **23.02.1998**

(97) Erstveröffentlichung durch das EPA: **13.01.1999**

(97) Veröffentlichungstag

der Patenterteilung beim EPA: **07.04.2004**

(47) Veröffentlichungstag im Patentblatt: **02.09.2004**

(51) Int Cl.⁷: **H04L 25/03**

**H04L 25/497, G11B 20/10, G11B 20/14,
G11B 5/09**

(30) Unionspriorität:

9731992 10.07.1997 KR

(73) Patentinhaber:

**Samsung Electronics Co., Ltd., Suwon, Kyongki,
KR**

(74) Vertreter:

**Grünecker, Kinkeldey, Stockmair &
Schwanhäusser, 80538 München**

(84) Benannte Vertragsstaaten:

DE, GB, NL

(72) Erfinder:

**Soichi, Iwamura, Suwon-city, Kyungki-do, KR;
Jeon, Jin-Kyu, Suwon-city, Kyungki-do, KR**

(54) Bezeichnung: **Folgeschätzung für Teilantwortkanäle**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

[0001] Die vorliegende Erfindung betrifft das Dekodieren von Daten und insbesondere eine Datendekodiervorrichtung, bei der die Hardware-Komponenten dadurch stark verkleinert werden können, dass die Daten unter Verwendung eines nach der Methode der größten Wahrscheinlichkeit (maximum likelihood) arbeitenden Dekodierers mit einem Kanal in einer digitalen Aufzeichnungs-/Wiedergabevorrichtung mit einem PR4-Kanal (partial response class 4, PR4) oder einem EⁿPR4-Kanal (extended-partial response class 4, EⁿPR4) dekodiert werden. Die Erfindung betrifft darüber hinaus ein diesbezügliches Verfahren.

[0002] Als Verfahren zur Steigerung der Aufzeichnungsdichte durch Signalverarbeitung ohne gleichzeitige übermäßige Veränderung der Eigenschaften einer herkömmlichen Aufzeichnungs- und Wiedergabevorrichtung wurden Techniken rund um PRML (partial response maximum likelihood) entwickelt, darunter die Verarbeitung durch Viterbi-Dekodierung. Viele Vorrichtungen wurden hierfür vorgeschlagen.

[0003] **Fig. 1** ist ein Blockdiagramm eines digitalen Videokassettenrekorders (digital video cassette recorder DVCR) mit einem PR4(+1, 0, -1)-Kanal. Wie in **Fig. 1** gezeigt ist, wandelt dort ein NRZI-Wandler **102** (non return to zero inversion, NRZI) ein Eingangssignal in einen NRZI-Code um, der durch „+1“ oder „-1“ dargestellt wird. Ein Vorkodierer **108** wandelt den NRZI-Code in einen verschachtelten NRZI-Code um. In diesem Fall sind der NRZI-Wandler **102** und der Vorkodierer **108** derart ausgestaltet, dass sie eine $1/(1 + D)$ -Kennlinie aufweisen, wobei D eine 1-Bit-Verzögerung (um eine Einheit erfolgende Verzögerung) der Aufzeichnungsdaten bezeichnet. In dem NRZI-Wandler **102** oder dem Vorkodierer **108** mit der $1/(1 + D)$ -Struktur werden ein Eingangssignal und ein von einem Verzögererelement **106** oder **112** verzögertes Signal an einem XOR-Gatter **104** oder **110** XOR-verknüpft und danach wieder ausgegeben, wobei das XOR-verknüpfte Signal an das Verzögererelement rückgeführt wird.

[0004] Ein Wiedergabeverstärker **116** eines Wiedergabesystems verstärkt ein Wiedergabesignal über einen Kanal **114** mit einer $(1 - D)$ -Kennlinie, das heißt mit einer differentiellen Kennlinie. Zu diesem Zeitpunkt ist das verstärkte Wiedergabesignal ein PR(+1, -1)-Modus-Signal. Ein Entzerrer **118** gleicht Verzerrungen der Wellenform wie auch Verzerrungen der Amplitude des in dem Wiedergabeverstärker **116** verstärkten Signals aus. Ein Kanaldemodulator **120** mit einer $(1 + D)$ -Kennlinie, das heißt mit einer integralen Kennlinie, wandelt das von dem Entzerrer **118** ausgegebene PR(+1, -1)-Modus-Signal in ein PR4(+1, 0, -1)-Signal um. Mit anderen Worten, der Kanaldemodulator **120** umfasst einen Addierer **124** sowie einen Verzögerer **122** und weist eine $(1 + D)$ -Kennlinie auf, die zu der $1/(1 + D)$ -Kennlinie des Vorkodierers **108** invers ist, wodurch die Rauschkennwerte verbessert werden und das Öffnungsverhältnis des Sichtmus-

ters (eye pattern) sinkt. Ein Zeittaktdetektor **140** erfasst den Zeittakt des in dem Entzerrer **118** entzerrten Wiedergabesignals unter Verwendung einer PLL-Schaltung (phase locked loop, PLL) und gibt Betriebstakte aus, die der Entzerrer **118** und der nach der Methode der größten Wahrscheinlichkeit arbeitende Dekodierer **126** benötigen.

[0005] Da das Aufzeichnungssystem der digitalen Aufzeichnungs-/Wiedergabevorrichtung mit dem PR4-Kanal zwei Verzögerer enthält, benötigt das Wiedergabesystem, vier (das heißt 2^2) Vier-Zustände-Viterbi-Dekodierer. Dem steht gegenüber, dass in dem DVCR zwei $(1 + D)$ -Kanäle verschachtelt sind, und Zwei-Zustände-Viterbi-Dekodierer benötigt werden. Mit anderen Worten, der nach der Methode der größten Wahrscheinlichkeit arbeitende Dekodierer **126** gemäß **Fig. 1** ist derart gestaltet, dass zwei Zustandsdetektoren **130** und **132** sowie zwei Viterbi-Dekodierer **134** und **136**, die dieselbe Operation ausführen, jeweils parallel angeordnet sind. Ein Demultiplexer **128** und ein Multiplexer **138** werden entsprechend dem von dem Zeittaktdetektor **140** ausgegebenen Betriebstakt betrieben. Die dekodierten Daten werden von dem Multiplexer **138** ausgegeben.

[0006] Der Grund dafür, warum die Zustandsdetektoren und die Viterbi-Dekodierer über zwei Kanäle ausgeführt sind, besteht darin, dass ein Viterbi-Algorithmus derart Verwendung finden soll, dass von dem Kanaldemodulator **120** ausgegebene PR4(+1, 0, -1)-Daten in PR(+1, -1)-Daten umgewandelt werden, um den Bedingungen zu genügen, dass „0“ oder „-1“ nach „+1“ ausgelesen werden, „+1“ jedoch niemals ausgelesen wird, und dass „0“ oder „+1“ nach „-1“ ausgelesen werden, „-1“ jedoch niemals ausgelesen wird.

[0007] Darüber hinaus kann der DVCR mit dem EⁿPR4-Kanal gemäß **Fig. 1** das Dekodieren von Daten unter Verwendung eines Dekodieralgorithmus nach dem Prinzip der größten Wahrscheinlichkeit, so beispielsweise eines Viterbi-Algorithmus, ausführen, was als PRML-System bezeichnet wird.

[0008] **Fig. 2** zeigt ein Blockdiagramm eines digitalen Aufzeichnungs-/Wiedergabesystems mit einem EPR4(+1, 0, -1)-Kanal, das heißt mit der einfachsten Struktur unter den EⁿPR4-Kanälen. Eine eingehende Beschreibung derjenigen Elemente, die den in **Fig. 1** gezeigten entsprechen, unterbleibt. Ein typisches Beispiel für eine digitale Aufzeichnungs-/Wiedergabevorrichtung mit einem EⁿPR4-Kanal ist ein Festplattenlaufwerk.

[0009] Wie in **Fig. 2** gezeigt ist und sich aus einem Vergleich mit dem in **Fig. 1** gezeigten PR4-System ergibt, umfasst ein Vorkodierer **208** einen zusätzlichen Verzögerer **214** mit dem Ziel einer $1/(1 + D)^2$ -Kennlinie, wobei der Vorkodierer **208** EPR4(1, 1, -1, -1)-Vorkodierer genannt wird. Da das Aufzeichnungssystem drei Verzögerer **206**, **212** und **214** enthält, umfasst das Wiedergabesystem 2^3 Acht-Zustände-Viterbi-Dekodierer **250** bis **264** und acht Zustandsdetektoren **234** bis **248**. Darüber hinaus ent-

hält ein Kanaldemodulator **222** einen Addierer **228** und zwei Verzögerer **224** und **226** mit dem Ziel einer $(1 + D)^2$ -Kennlinie, entsprechend dem Vorkodierer **208** mit der $1/(1 + D)^2$ -Kennlinie. In **Fig. 2** bezeichnen das Bezugszeichen „SD“ einen Zustandsdetektor und „VDE“ einen Viterbi-Dekodierer. Ein von einem Zeittaktdetektor **268** ausgegebener Betriebstakt CK wird einem Demultiplexer **232** zugeführt, und zwar zunächst über acht Viterbi-Dekodierer **250** bis **264** und einen Multiplexer **266**. Die Bezugszeichen **218** und **220** bezeichnen jeweils einen Verstärker und einen Entzerrer.

[0010] **Fig. 3** ist ein strukturelles Blockdiagramm einer digitalen Aufzeichnungs-/Wiedergabevorrichtung mit einem EⁿPR4-Kanal. Ein Kanaldemodulator **312** entsprechend einem Vorkodierer **304** mit einer $1/(1 + D)^{n+1}$ -Kennlinie ist derart ausgelegt, dass er eine $(1 + D)^{n+1}$ -Kennlinie aufweist. Ein nach der Methode der größten Wahrscheinlichkeit arbeitender Dekodierer **314** umfasst 2^{n+2} Viterbi-Dekodierer, 2^{n+2} Zustandsdetektoren, einen Demultiplexer zur Demultiplexierung von Ausgaben des Kanaldemodulators **312** zur Ausgabe an die 2^{n+2} Zustandsdetektoren sowie einen Multiplexer zum Multiplexieren der Ausgaben der 2^{n+2} Viterbi-Dekodierer, sodass dekodierte Daten ausgegeben werden. Anders gesagt, es sind die 2^{n+2} Zustandsdetektoren und Viterbi-Dekodierer parallel ausgelegt. Demodulierte Daten werden in 2^{n+2} Kanäle demultiplexiert, von in Entsprechung zu den jeweiligen Kanälen angeordneten Viterbi-Dekodierern unabhängig dekodiert und anschließend erneut multiplexiert. Dies erfolgt für die Anwendung eines Viterbi-Algorithmus durch Aufspaltung der EⁿPR4-Signale des Kanaldemodulators **312** in PR(+1, -1)-Signale, um den Bedingungen zu genügen, dass „0“ oder „-1“ nach „+1“ ausgelesen werden, „+1“ jedoch niemals ausgelesen wird, und dass „0“ oder „+1“ nach „-1“ ausgelesen werden, „-1“ jedoch niemals ausgelesen wird.

[0011] Im Endeffekt weisen ein EPR4-System und ein E²PR4-System jeweils ein besseres Antirauschverhalten als ein PR4-System und ein EPR4-System auf, und deren Signalbänder sind kleiner. Auf diese Weise wird die Aufzeichnungsdichte eines Kanalbandes erhöht. Dem steht gegenüber, dass das Öffnungsverhältnis des Sichtmusters sinkt und die Hardware komplizierter wird. Ein herkömmliches PR4-System erfordert vier nach der Methode der größten Wahrscheinlichkeit arbeitende Dekodierer, die parallel (zwei für einen DVCR) angeordnet sind, ein EPR4-System erfordert acht nach der Methode der größten Wahrscheinlichkeit arbeitende Dekodierer, die parallel angeordnet sind, und ein EⁿPR4-System erfordert 2^{n+2} nach der Methode der größten Wahrscheinlichkeit arbeitende Dekodierer, die parallel ausgelegt sind. Hierdurch nimmt der Aufwand an Hardware stark zu.

[0012] Die Druckschrift WO97/16011 beschreibt die Adressierung von Datenspuren in einem Plattenlaufwerk mit einem nach der Methode der größten Wahr-

scheinlichkeit arbeitenden synchron abgetasteten Detektionskanal. Das beschriebene System umfasst einen PR4-Kanal mit einer $1/(1 + D)$ -Kennlinie, wobei der Datendekodierer einen Viterbi-Dekodierer und einen Kanaldemodulator mit einer $(1 + D)$ -Kennlinie enthält.

[0013] Die Druckschrift US 5,448,424 beschreibt eine automatische Verstärkungsregelungsschaltung zur Verwendung bei einer magnetischen Aufzeichnungs- und Wiedergabevorrichtung, die einen Amplitudenwert entsprechend einem festgesetzten Wert steuert.

[0014] Eine erste Aufgabe der Ausführungsbeispiele der vorliegenden Erfindung besteht darin, eine Datendekodiervorrichtung bereitzustellen, durch die die Größe von Hardware-Komponenten dadurch stark verringert werden kann, dass in einer digitalen Aufzeichnungs-/Wiedergabevorrichtung mit einem PR4-Kanal die Dekodierung von Daten durch einen nach der Methode der größten Wahrscheinlichkeit arbeitenden Dekodierer mit einem Kanal vorgenommen wird, während das Leistungsvermögen eines PR4-Systems hinsichtlich Rauschen erhalten bleibt.

[0015] Eine zweite Aufgabe der Ausführungsbeispiele der vorliegenden Erfindung besteht darin, eine Datendekodiervorrichtung bereitzustellen, durch die die Größe von Hardware-Komponenten dadurch stark verringert werden kann, dass in einer digitalen Aufzeichnungs-/Wiedergabevorrichtung mit einem EⁿPR4-Kanal die Dekodierung von Daten durch einen nach der Methode der größten Wahrscheinlichkeit arbeitenden Dekodierer mit einem Kanal vorgenommen wird, während das Leistungsvermögen eines EⁿPR4-Systems hinsichtlich Rauschen erhalten bleibt.

[0016] Eine dritte Aufgabe der Ausführungsbeispiele der vorliegenden Erfindung besteht darin, in einer digitalen Aufzeichnungs-/Wiedergabevorrichtung eine Datendekodiervorrichtung zum selektiven Dekodieren von Daten in einem PR4-Modus oder einen EⁿPR4-Modus bereitzustellen, bei der Daten in einem PR4-Modus aufgezeichnet werden.

[0017] Eine vierte Aufgabe der Ausführungsbeispiele der vorliegenden Erfindung besteht darin, in einer digitalen Aufzeichnungs-/Wiedergabevorrichtung eine Datendekodiervorrichtung zum Dekodieren von Daten verschiedener Typen bereitzustellen, bei der Daten in einem EⁿPR4-Modus aufgezeichnet werden.

[0018] Schließlich besteht eine fünfte Aufgabe der Ausführungsbeispiele der vorliegenden Erfindung darin, in einer digitalen Aufzeichnungs-/Wiedergabevorrichtung mit einem PR4-Kanal ein Datendekodierverfahren zum Dekodieren von Daten in einem PR(+1, -1)-Zustand durch einen nach der Methode der größten Wahrscheinlichkeit arbeitenden Dekodierer mit einem Kanal bereitzustellen, während das Leistungsvermögen eines PR4-Systems hinsichtlich Rauschen erhalten bleibt.

[0019] Entsprechend einem ersten Aspekt der vor-

liegenden Erfindung ist eine Datendekodiervorrichtung für ein einen PR4-Kanal aufweisendes System mit einem eine $1/(1 + D)$ -Kennlinie aufweisenden Vorkodierer vorgesehen, wobei die Vorrichtung umfasst: einen nach der Methode der größten Wahrscheinlichkeit arbeitenden Dekodierer mit einem Kanal zum nach der Methode der größten Wahrscheinlichkeit erfolgenden Dekodieren eines über den Kanal empfangenen PR(+1, -1)-Signals, sodass nach der Methode der größten Wahrscheinlichkeit dekodierte Daten ausgegeben werden; und einen Kanaldemodulator mit einer die inverse Kennlinie des Vorkodierers darstellenden $(1 + D)$ -Kennlinie zum Kanaldemodulieren der nach der Methode der größten Wahrscheinlichkeit dekodierten Daten, sodass dekodierte Daten ausgegeben werden, wobei der nach der Methode der größten Wahrscheinlichkeit arbeitende Dekodierer umfasst: einen Zustandsdetektor zum Erfassen positiver und negativer Zustandswerte des PR(+1, -1)-Signals entsprechend positiven und negativen Schwellenwerten mit einer Schwankung entsprechend dem über den Kanal empfangenen PR(+1, -1)-Signal; und einen Viterbi-Dekodierer zum Empfangen der positiven und negativen Zustandswerte und zum Viterbi-Dekodieren derselben.

[0020] Vorzugsweise umfasst die Vorrichtung des Weiteren einen eine $(1 + D)$ -Kennlinie aufweisenden Vorfilter zum Umwandeln des über den Kanal empfangenen PR(+1, -1)-Signals in ein PR4(+1, 0, -1)-Signal; und einen eine $1/(1 + D)$ -Kennlinie aufweisenden inversen Vorfilter (530) zum Wiederumwandeln des über den Kanal empfangenen PR4(+1, 0, -1)-Signals in ein PR(+1, -1)-Signal; wobei der nach der Methode der größten Wahrscheinlichkeit arbeitende Dekodierer der nach der Methode der größten Wahrscheinlichkeit erfolgenden Dekodierung des von dem inversen Vorfilter ausgegebenen PR(+1, -1)-Signals dient.

[0021] Vorzugsweise umfasst der Vorfilter einen ersten Verzögerer (D) zum Verzögern des über den Kanal empfangenen PR(+1, -1)-Signals um einen Einheitswert, sodass das verzögerte Signal ausgegeben wird; und einen ersten Addierer zum Addieren des verzögerten Signals zu dem über den Kanal empfangenen PR(+1, -1)-Signal, sodass ein erstes PR4(+1, 0, -1)-Modus-Addiersignal ausgegeben wird.

[0022] Vorzugsweise umfasst der inverse Vorfilter einen Subtrahierer zum Subtrahieren des positiven Zustandswertes von dem negativen Zustandswert; einen zweiten Verzögerer zum Verzögern der Ausgabe des Subtrahierers um einen Einheitswert, sodass ein Rückkopplungssignal ausgegeben wird; und einen zweiten Addierer zum Addieren des ersten Addiersignals zu dem Rückkopplungssignal, sodass ein PR(+1, -1)-Signal ausgegeben wird.

[0023] Vorzugsweise umfasst der Kanaldemodulator ein D-Flipflop zum Einheitsverzögern der nach der Methode der größten Wahrscheinlichkeit dekodierten Daten um einen Einheitswert; und eine XOR-Logik-

schaltung zum Ausführen einer XOR-Operation an den nach der Methode der größten Wahrscheinlichkeit dekodierten Daten und der Ausgabe des D-Flipflops.

[0024] Vorzugsweise umfasst die Vorrichtung des Weiteren eine Abtast-Halte-Schaltung zum Abtasten und Halten des über den Kanal empfangenen PR(+1, -1)-Signals; und einen Zeittaktdetektor zum Erfassen des Zeittaktes des über den Kanal empfangenen PR(+1, -1)-Signals, sodass der Betriebstakt der Abtast-Halte-Schaltung, des nach der Methode der größten Wahrscheinlichkeit arbeitenden Dekodierers und des Kanaldemodulators erzeugt wird.

[0025] Vorzugsweise umfasst die Vorrichtung des Weiteren einen Analog-Digital-(A/D)-Wandler zum Umwandeln des über den Kanal empfangenen PR(+1, -1)-Signals in digitale Daten; und einen Zeittaktdetektor zum Erfassen des Zeittaktes des über den Kanal empfangenen PR(+1, -1)-Signals, sodass der Betriebstakt der Abtast-Halte-Schaltung, des nach der Methode der größten Wahrscheinlichkeit arbeitenden Dekodierers und des Kanaldemodulators erzeugt wird.

[0026] Vorzugsweise umfasst die Vorrichtung des Weiteren umfasst eine Einheit mit $n + 1$ in Reihe angeordneten Untereinheiten, wobei jede Untereinheit einen Vorfilter, einen Zustandsdetektor und einen inversen Vorfilter aufweist, und wobei jede Untereinheit umfasst: einen eine $(1 + D)$ -Kennlinie aufweisenden Vorfilter zum Umwandeln des über den Kanal empfangenen PR(+1, -1)-Signals in ein PR4(+1, 0, -1)-Signal und einen eine $1/(1 + D)$ -Kennlinie aufweisenden inversen Vorfilter zum Rückkopplungsempfangen der positiven und negativen Zustandswerte, zum Wiederumwandeln des PR4(+1, 0, -1)-Signals in das PR(+1, -1)-Signal und zum Ausgeben des umgewandelten Signals an den Zustandsdetektor; wobei der Kanaldemodulator erste und zweite Kanaldemodulatoren aufweist, wobei der eine $(1 + D)$ -Kennlinie und damit die inverse Kennlinie des Vorkodierers aufweisende erste Kanaldemodulator dem Kanaldemodulieren der Viterbidekodierten Daten dient, sodass dekodierte PR4-Modus-Daten ausgegeben werden; und wobei der eine $(1 + D)^n$ -Kennlinie aufweisende Kanaldemodulator dem Kanaldemodulieren der Ausgabe des ersten Kanaldemodulators dient, sodass dekodierte E^n PR4-Modus-Daten ausgegeben werden; und eine Auswähleinheit zum Auswählen einer der Ausgaben der ersten und zweiten Kanaldemodulatoren entsprechend einem PR4/ E^n PR4-Modus-Signal.

[0027] Vorzugsweise umfasst der erste Kanaldemodulator umfasst einen Einheitsverzögerer zum Verzögern der nach der Methode der größten Wahrscheinlichkeit dekodierten Daten um einen Einheitswert; und eine XOR-Logikschaltung zum Ausführen einer XOR-Operation an den nach der Methode der größten Wahrscheinlichkeit dekodierten Daten und der Ausgabe des Einheitsverzögerers.

[0028] Vorzugsweise umfasst der zweite Kanaldemodulator

modulator n in Reihe angeordnete Verzögerer zum n-Bit-Verzögern der Ausgabe des ersten Kanaldemodulators; und eine XOR-Logikschaltung zum Ausführen einer XOR-Operation an den Ausgaben des ersten Kanaldemodulators und den Ausgaben der n Verzögerer.

[0029] Entsprechend einem zweiten Aspekt der vorliegenden Erfindung ist eine Datendekodiervorrichtung für ein einen E^n PR4-Kanal aufweisendes System mit einem eine $1/(1 + D)^{n+1}$ -Kennlinie aufweisenden Vorkodierer vorgesehen, wobei die Vorrichtung umfasst: eine Einheit mit n + 1 in Reihe angeordneten Untereinheiten, wobei jede Untereinheit einen Vorfilter, einen Zustandsdetektor und einen inversen Vorfilter aufweist, und wobei jede Untereinheit umfasst: einen eine $(1 + D)$ -Kennlinie aufweisenden Vorfilter zum Umwandeln des über den Kanal empfangenen PR(+1, -1)-Signals in ein PR4(+1, 0, -1)-Signal, einen Zustandsdetektor zum Erfassen positiver und negativer Zustandswerte des PR(+1, -1)-Signals in Abhängigkeit von positiven und negativen Schwellenwerten mit einer Schwankung entsprechend dem PR(+1, -1)-Signal, und einen inversen Vorfilter zum Rückkopplungsempfangen der positiven und negativen Zustandswerte, zum Wiederumwandeln des PR4(+1, 0, -1)-Signals in das PR(+1, -1)-Signal und zum Ausgeben des umgewandelten Signals an den Zustandsdetektor; einen Viterbi-Dekodierer mit einem Kanal zum Viterbi-Dekodieren des von der Einheit ausgegebenen PR(+1, -1)-Signals und zum Ausgeben der Viterbi-dekodierten Daten; und einen eine $(1 + D)^{n+1}$ -Kennlinie und damit die inverse Kennlinie des Vorkodierers aufweisenden Kanaldemodulator zum Kanaldemodulieren der Viterbi-dekodierten Daten, sodass dekodierte Daten ausgegeben werden.

[0030] Vorzugsweise umfasst der Kanaldemodulator n + 1 in Reihe angeordnete Verzögerer zum (n + 1)-Bit-Verzögern der nach der Methode der größten Wahrscheinlichkeit dekodierten Daten; und eine XOR-Logikschaltung zum Ausführen einer XOR-Operation an den nach der Methode der größten Wahrscheinlichkeit dekodierten Daten aus dem Viterbi-Dekodierer und den Ausgaben der n + 1 Verzögerer.

[0031] Vorzugsweise umfasst der erste Vorfilter der Einheit: einen ersten Verzögerer zum Verzögern des über den Kanal empfangenen PR(+1, -1)-Signals um einen Einheitswert, sodass ein erstes verzögertes Signal ausgegeben wird; und einen Addierer zum Addieren des über den Kanal empfangenen PR(+1, -1)-Signals zu dem verzögerten Signal, sodass ein erstes PR4(+1, 0, -1)-Modus-Addiersignal ausgegeben wird, und wobei jeder von dem zweiten bis (n + 1)-ten Vorfilter umfasst: einen Verzögerer zum Verzögern des von dem direkt vorhergehenden inversen Vorfilter ausgegebenen PR(+1, -1)-Signals um eine Einheitsperiode, sodass ein verzögertes Signal ausgegeben wird; und einen Addierer zum Addieren des von dem direkt vorhergehenden inversen Vorfilter ausgegebenen PR(+1, -1)-Signals zu dem verzöger-

ten Signal, sodass ein PR4(+1, 0, -1)-Signal ausgegeben wird.

[0032] Vorzugsweise umfasst jeder der inversen Vorfilter einen Subtrahierer zum Subtrahieren des positiven Zustandswertes von dem negativen Zustandswert von der Ausgabe des Zustandsdetektors; einen zweiten Verzögerer zum Verzögern der Ausgabe des zweiten Subtrahierers um einen Einheitswert, sodass ein Rückkopplungssignal ausgegeben wird; und einen zweiten Addierer zum Addieren des Ausgabesignals des Vorkodierers zu dem Rückkopplungssignal.

[0033] Vorzugsweise umfasst die Vorrichtung des Weiteren eine Abtast-Halte-Schaltung zum Abtasten und Halten eines über den Kanal empfangenen PR(+1, -1)-Signals; und einen Zeittaktdetektor zum Erfassen des Zeittaktes des über den Kanal empfangenen PR(+1, -1)-Signals, sodass ein Betriebstakt der Abtast-Halte-Schaltung, des Viterbi-Dekodierers und des Kanaldemodulators erzeugt wird.

[0034] Vorzugsweise umfasst die Vorrichtung des Weiteren einen Analog-Digital-(A/D)-Wandler zum Umwandeln des über den Kanal empfangenen PR(+1, -1)-Signals in digitale Daten; und einen Zeittaktdetektor zum Erfassen des Zeittaktes des über den Kanal empfangenen PR(+1, -1)-Signals, sodass der Betriebstakt der Abtast-Halte-Schaltung, des Viterbi-Dekodierers und des Kanaldemodulators erzeugt wird.

[0035] Vorzugsweise umfasst die Vorrichtung m Untereinheiten mit einer größer als n + 1 seienden ganzen Zahl m in Reihe angeordnet sind; und wobei die Vorrichtung des Weiteren umfasst: einen eine $(1 + D)^p$ -Kennlinie mit $p = m - n - 1$ aufweisenden zweiten Kanaldemodulator zum Kanaldemodulieren der Ausgabe des ersten Kanaldemodulators, sodass zweite dekodierte Daten ausgegeben werden; und eine Auswähleinheit zum Auswählen einer der Ausgaben der ersten und zweiten Kanaldemodulatoren entsprechend einem Modus-Signal.

[0036] Entsprechend einem dritten Aspekt der vorliegenden Erfindung ist ein Datendekodierverfahren zur Verwendung in einer einen PR4-Kanal aufweisenden Vorrichtung mit einem eine $1/(1 + D)$ -Kennlinie aufweisenden Vorkodierer vorgesehen, wobei das Datendekodierverfahren die nachfolgenden Schritte umfasst: (a) ein nach der Methode der größten Wahrscheinlichkeit erfolgreiches direktes Dekodieren eines über den Kanal empfangenen PR(+1, -1)-Signals, sodass nach der Methode der größten Wahrscheinlichkeit dekodierte Daten ausgegeben werden; und (b) ein Einheitsbit-Verzögern der nach der Methode der größten Wahrscheinlichkeit dekodierten Daten mit dem Ziel einer die inverse Kennlinie des Vorkodierers darstellenden $(1 + D)$ -Kennlinie, ein Addieren der verzögerten Daten zu den nach der Methode der größten Wahrscheinlichkeit dekodierten Daten, sodass dekodierte Daten ausgegeben werden, wobei der Schritt (a) die nachfolgenden Schritte umfasst: (a1) ein Erfassen positiver und negativer

Zustandswerte des PR(+1, -1)-Signals in Abhängigkeit von positiven und negativen Schwellenwerten mit einer Schwankung entsprechend dem über den Kanal empfangenen PR(+1, -1)-Signal; und (a2) ein Empfangen der positiven und negativen Zustandswerte und Viterbi-Dekodieren derselben.

[0037] Entsprechend einem vierten Aspekt der vorliegenden Erfindung ist ein Datendekodierverfahren zur Verwendung in einer einen PR4-Kanal aufweisenden Vorrichtung mit einem eine $1/(1 + D)$ -Kennlinie aufweisenden Vorkodierer vorgesehen, wobei das Datendekodierverfahren die nachfolgenden Schritte umfasst: (a) ein Einheitsbit-Verzögern eines über den Kanal empfangenen PR(+1, -1)-Signals mit dem Ziel einer $(1 + D)$ -Kennlinie, ein Addieren des verzögerten Signals zu dem PR(+1, -1)-Signal, um das Ergebnis wieder in das PR4(+1, 0, -1)-Signal umzuwandeln; (b) ein Addieren des PR4(+1, 0, -1)-Signals zu einem Rückkopplungssignal mit dem Ziel einer $(1 + D)$ -Kennlinie, um das Ergebnis wieder in das PR(+1, -1)-Signal umzuwandeln; (c) ein Erfassen positiver und negativer Zustandswerte des PR(+1, -1)-Signals in Abhängigkeit von positiven und negativen Schwellenwerten mit einer Schwankung entsprechend dem in dem Schritt (b) umgewandelten PR(+1, -1)-Signal, und ein Ausgeben des durch Subtrahieren des positiven Zustandswertes von dem negativen Zustandswert entstandenen Rückkopplungssignals; (d) ein Empfangen der positiven und negativen Zustandswerte und ein Viterbi-Dekodieren derselben, sodass Viterbi-dekodierte Daten entstehen; und (e) ein Verzögern der Viterbi-dekodierten Daten mit dem Ziel einer die inverse Kennlinie des Vorkodierers darstellenden $(1 + D)$ -Kennlinie, und ein Addieren der verzögerten Daten zu den Viterbi-dekodierten Daten, sodass dekodierte Daten ausgegeben werden.

[0038] Vorzugsweise werden die Schritte (a) bis (c) $(n + 1)$ -mal wiederholt; und wobei der Schritt (b) umfasst: ein Viterbi-Dekodieren des nach der $(n + 1)$ -maligen Wiederholung der Schritte (a) bis (c) ausgegebenen PR(+1, -1)-Signals und ein Ausgeben der Viterbi-dekodierten Daten; und wobei der Schritt (e) umfasst: ein Einheitsbit-Verzögern des Viterbi-dekodierten Signals mit dem Ziel einer die inverse Kennlinie des Vorkodierers darstellenden $(1 + D)$ -Kennlinie, und ein Addieren der verzögerten Daten zu den Viterbi-dekodierten Daten, sodass PR4-Modus-dekodierte Daten ausgegeben werden; wobei das Verfahren darüber hinaus die nachfolgenden Schritte umfasst: (f) ein n -Bit-Verzögern des PR4-Modus-dekodierten Signals mit dem Ziel einer $(1 + D)^n$ -Kennlinie, und ein Addieren der n -Bit-verzögerten Daten zu den PR4-Modus-dekodierten Daten, sodass EⁿPR4-Modus-dekodierte Daten ausgegeben werden; und (g) ein Auswählen einer der PR4-Modus-dekodierten Daten und der EⁿPR4-Modus-dekodierte Daten entsprechend einem PR4/EⁿPR4-Modus-Signal.

[0039] Entsprechend einem fünften Aspekt der vor-

liegenden Erfindung ist ein Datendekodierverfahren zur Verwendung in einer einen EⁿPR4-Kanal aufweisenden Vorrichtung mit einem eine $1/(1 + D)^{n+1}$ -Kennlinie aufweisenden Vorkodierer vorgesehen, wobei das Datendekodierverfahren die nachfolgenden Schritte umfasst: (a) ein Einheitsbit-Verzögern eines über den Kanal empfangenen PR(+1, -1)-Signals mit dem Ziel einer $(1 + D)$ -Kennlinie, ein Addieren des verzögerten Signals zu dem PR(+1, -1)-Signal, um das Ergebnis in ein PR4(+1, 0, -1)-Signal umzuwandeln; (b) ein Addieren des PR4(+1, 0, -1)-Signals zu einem Rückkopplungssignal mit dem Ziel einer $(1 + D)$ -Kennlinie, um das Ergebnis wieder in das PR(+1, -1)-Signal umzuwandeln; (c) ein Erfassen positiver und negativer Zustandswerte des PR(+1, -1)-Signals in Abhängigkeit von positiven und negativen Schwellenwerten mit einer Schwankung entsprechend dem in dem Schritt (b) umgewandelten PR(+1, -1)-Signal, und ein Ausgeben des durch Subtrahieren des positiven Zustandswertes von dem negativen Zustandswert erhaltenen Rückkopplungssignals; (d) ein $(n + 1)$ -maliges Wiederholen der Schritte (a) bis (c); (e) ein Viterbi-Dekodieren des nach Ausführen des Schrittes (d) ausgegebenen PR(+1, -1)-Signals und ein Ausgeben der Viterbi-dekodierten Daten; und (f) ein Addieren der $(n + 1)$ -Bit-verzögerten Daten der Viterbi-dekodierten Daten zu den Viterbi-dekodierten Daten mit dem Ziel einer die inverse Kennlinie des Vorkodierers darstellenden $(1 + D)^{n+1}$ -Kennlinie und ein Ausgeben dekodierter Daten.

[0040] Vorzugsweise werden die Schritte (a) bis (c) bei dem Schritt (d) m -mal mit einer größer als $n + 1$ seienden ganzen Zahl m wiederholt, wobei der Schritt (f) umfasst: ein $(n + 1)$ -Bit-Verzögern der Viterbi-dekodierten Daten mit dem Ziel einer die inverse Kennlinie des Vorkodierers darstellenden $(1 + D)^{n+1}$ -Kennlinie und ein Addieren der $(n + 1)$ -Bit-verzögerten Daten zu den Viterbi-dekodierten Daten, sodass erste EⁿPR4-Modus-dekodierte Daten ausgegeben werden; wobei das Verfahren des Weiteren die nachfolgenden Schritte umfasst: (g) ein p -Bit-Verzögern der ersten dekodierten Daten mit dem Ziel einer $(1 + D)^p$ -Kennlinie mit $p = m - n - 1$, ein Addieren der p -Bit-verzögerten Daten zu den ersten verzögerten Daten, sodass zweite dekodierte Daten ausgegeben werden; und (h) ein Auswählen von einem der ersten dekodierten Daten und der zweiten dekodierten Daten entsprechend einem Modus-Signal.

[0041] Zum besseren Verständnis der Erfindung und zur Erläuterung, wie Ausführungsbeispiele derselben in der Praxis aussehen, wird nachstehend beispielshalber auf die begleitende diagrammartige Zeichnung Bezug genommen, die sich wie folgt zusammensetzt.

[0042] **Fig. 1** ist ein Blockdiagramm eines herkömmlichen Digitalvideokassettenrekorders mit einem PR4-Kanal.

[0043] **Fig. 2** ist ein Blockdiagramm einer herkömmlichen digitalen Aufzeichnungs-/Wiedergabevorrichtung mit einem EⁿPR4-Kanal.

[0044] **Fig. 3** ist ein Blockdiagramm einer herkömmlichen digitalen Aufzeichnungs-/Wiedergabevorrichtung mit einem EⁿPR4-Kanal.

[0045] **Fig. 4** ist ein Blockdiagramm einer Datendekodiervorrichtung entsprechend einem Ausführungsbeispiel der vorliegenden Erfindung.

[0046] **Fig. 5** ist ein Blockdiagramm einer Datendekodiervorrichtung entsprechend einem weiteren Ausführungsbeispiel der vorliegenden Erfindung.

[0047] **Fig. 6A bis 6H** sind Betriebsdiagramme von Wellenformen der Datendekodiervorrichtung gemäß **Fig. 5**.

[0048] **Fig. 7** ist ein Blockdiagramm einer Datendekodiervorrichtung entsprechend einem weiteren Ausführungsbeispiel der vorliegenden Erfindung.

[0049] **Fig. 8** ist ein Blockdiagramm einer Datendekodiervorrichtung entsprechend einem weiteren Ausführungsbeispiel der vorliegenden Erfindung.

[0050] **Fig. 9A bis 9L** sind Betriebsdiagramme von Wellenformen der Datendekodiervorrichtung gemäß **Fig. 8**.

[0051] Wie in **Fig. 4** gezeigt ist, führt eine Abtast-Halte-Schaltung (SAMPLE & HOLD) **410** ein Abtasten und Halten eines von einem (nicht gezeigten) Entzerrer ausgegebenen entzerrten Signals durch. Hierbei ist der Ausgabezustand der Abtast-Halte-Schaltung **410** zu demjenigen Zeitpunkt, zu dem die Abtastung entsprechend den in einem Zeittaktdetektor **450** erzeugten Betriebstakten ausgeführt wird, analog, das heißt, er ist nicht digital („0“ und „1“).

[0052] Ein Maximalwertdetektor **420** stellt ein Beispiel für einen implementierten Zustandsdetektor dar. Anders gesagt, ein positiver Maximalwertdetektor **423** und ein negativer Maximalwertdetektor **425** sind jeweils Beispiele für einen positiven Zustandswertdetektor und einen negativen Zustandswertdetektor. Ein Positiver-Maximalwert-Erfassungsschwellenwert (nachstehend als positiver Schwellenwert bezeichnet) und ein Negativer-Maximalwert-Erfassungsschwellenwert (nachstehend als negativer Schwellenwert bezeichnet) werden in Entsprechung zu einem von der Abtast-Halte-Schaltung **410** des Maximalwertdetektors **420** ausgegebenen Signal VS festgelegt. Die jeweiligen Schwellenwerte werden von Maximalwerterfassungswerten mit jeweils entgegengesetzten Polaritäten gesteuert. Ein positiver Maximalwert (Hn) und ein negativer Maximalwert (Ln) werden aus dem Signal erfasst, das entsprechend der festgesetzten Schwellenwerte entzerrt wurde.

[0053] Anderes gesagt, ein Demultiplexer und einen Verstärker (DEMUX & AMP) **421** des Maximalwertdetektors **420** erfassen von dem von der Abtast-Halte-Schaltung **410** ausgegebenen Signal VS nur positive Werte (plus) zur Ausgabe eines auf ein vorbestimmtes Niveau verstärkten positiven Signals Va an einen ersten automatischen Schwellensteuerer (automatic threshold controller ATC1) **422** und den positiven Maximalwertdetektor **423**. Zudem erfasst DEMUX & AMP **421** von dem von der Abtast-Halte-Schaltung **410** ausgegebenen Signal VS nur ne-

gative Werte (minus) zur Ausgabe eines auf ein vorbestimmtes Niveau verstärkten negativen Signals Vb an einen zweiten automatischen Schwellensteuerer (automatic threshold controller ATC2) **422** und den negativen Maximalwertdetektor **425**.

[0054] Der ATC1 **422** setzt automatisch einen Schwellenwert Vra von „+1“ zur Erfassung eines positiven Maximalwertes in Entsprechung zu dem verstärkten von dem DEMUX & AMP **421** ausgegebenen Signal Va; er setzt zudem den Schwellenwert Vrb von „-1“ zu demjenigen Zeitpunkt auf einen vorbestimmten Wert zurück, zu dem ein negativer Maximalwert eines aktiven Zustandes (hier eine logische „1“) von dem negativen Maximalwertdetektor **425** erfasst wird. Der positive Maximalwertdetektor **423** vergleicht das verstärkte positive Signal Va mit dem von dem ATC1 **422** festgesetzten positiven Schwellenwert, um anschließend einen positiven Maximalwert Hn auszugeben, der dem verstärkten positiven Signal Va entspricht, und um den positiven Maximalwert Hn an den ATC2 **424** rückzuführen.

[0055] Der ATC2 **424** setzt automatisch einen Schwellenwert Vrb von „-1“ zur Erfassung eines negativen Maximalwertes in Entsprechung zu dem verstärkten von dem DEMUX & AMP **421** ausgegebenen Signal Vb; er setzt zudem den Schwellenwert Vrb von „-1“ zu demjenigen Zeitpunkt auf einen vorbestimmten Wert zurück, zu dem ein positiver Maximalwert eines aktiven Zustandes (hier eine logische „1“) von dem positiven Maximalwertdetektor **425** erfasst wird. Der negative Maximalwertdetektor **425** vergleicht das verstärkte negative Signal Vb mit dem von dem ATC2 **424** festgesetzten negativen Schwellenwert, um anschließend einen negativen Maximalwert Ln auszugeben, der dem verstärkten negativen Signal Vb entspricht, und um den negativen Maximalwert Ln an den ATC1 **422** rückzuführen. Der positive Maximalwert Hn des positiven Maximalwertdetektors **423** und der negative Maximalwert Ln des negativen Maximalwertdetektors **425** stellen digitale Daten dar.

[0056] Gleichwohl kann der Maximalwertdetektor **420** entsprechend der vorliegenden Erfindung jede beliebige Konfigurationen besitzen, bei der positive und negative Werte eines Eingangssignals mittels eines Schwellenwertes erfasst werden. Eine Alternative für einen ATC-gestützten Maximalwertdetektor wird in dem folgenden Artikel beschrieben: „Signal processing method PRML, achieving large capacity memory device of the next generation“. Dieser von Imai, Miyaki et al. verfasste Artikel ist erschienen bei „Japan Nikkei Electronics“, Nr. 599, Seiten 72 bis 79, Januar 1994. Der in dem genannten Artikel offenbarte Maximalwertdetektor erfasst einen positiven Maximalwert eines Eingangssignals, da positive und negative Maximalwerte des Signals für den Fall einer binären Zustandszahl im Wesentlichen Matrizen entsprechen und trifft Vorkehrungen zur Erfassung des nächsten positiven Maximalwertes durch Halten des erfassten Wertes zur Verwendung als neuer Schwellenwert und erneuert gleichzeitig den Schwellenwert

zum Erfassen eines negativen Maximalwertes. Auf ähnliche Weise erfasst der Maximalwertdetektor einen negativen Maximalwert eines Eingabesignals, und trifft Vorkehrungen zur Erfassung des nächsten negativen Maximalwertes durch Halten des erfassten Wertes zur Verwendung als neuer Schwellenwert und erneuert den Schwellenwert zur Erfassung eines positiven Maximalwertes. Gleichwohl kann der Maximalwertdetektor entgegengesetzte Schwellenwerte zu einem gewünschten Zeitpunkt nicht vollständig erneuern. Daher wurde der in **Fig. 4** gezeigte Maximalwertdetektor vorgeschlagen, um eine effizientere Viterbi-Dekodierung zu erreichen. Hierbei bedeutet ATC, dass Schwellenwerte in Verbindung mit dem Eingabesignal erneuert werden.

[0057] Ein Viterbi-Dekodierer **430**, der ein $PR(+1, -1)$ Viterbi-Dekodierer ist, empfängt und Viterbi-dekodiert den positiven Maximalwert H_n und den negativen Maximalwert L_n , letztere erfasst von dem Maximalwertdetektor **420**. Der Viterbi-Dekodierer **430** kann ein Viterbi-Dekodierer jedweder Art sein, bei dem ein Viterbi-Algorithmus zum Einsatz kommt. Insbesondere kann ein Viterbi-Dekodierer zum Einsatz kommen, der keinen Analog-Digital-Wandler (AD-Wandler) verwendet. Die Gestalt und Betriebsweise eines analogen Viterbi-Dekodierers mit einem Schieberegister als Hauptelement ist in der US-Patentanmeldung mit der Nummer 08/743,912 offenbart, die als US-Patent 5,517,863 erteilt wurde. Der analoge Viterbi-Dekodierer weist im Vergleich zu einem herkömmlichen Dekodierer eine einfache Schaltstruktur auf, was den Flächenbedarf der integrierten Schaltung minimiert, wodurch die Kosten wie auch der Energieverbrauch gesenkt werden. Daher ist der Dekodierer für ein kleinformatiges Produkt mit niedrigem Energiebedarf, so beispielsweise für einen digitalen Video-Camcorder, geeignet.

[0058] Die in **Fig. 4** gezeigte Datendekodiervorrichtung setzt einen analogen Viterbi-Dekodierer ein. Für den Fall des Einsatzes eines herkömmlichen digitalen Viterbi-Dekodierers muss die Abtast-Halte-Schaltung **410** durch einen Analog-Digital-Wandler ersetzt werden.

[0059] Ein Kanaldemodulator **440** mit einer $(1 + D)$ -Kennlinie demoduliert Viterbi-dekodierte Daten und gibt dekodierte Daten aus. Da die Ausgabe des Viterbi-Dekodierers **430** digitale Daten darstellt, kann der Kanaldemodulator **440** als D-Flipflop ausgestaltet sein, bei dem ein Verzögerer **442** entsprechend einem Betriebstakt arbeitet, der in einem Zeittaktdetektor **450** erzeugt wird. Ein Addieren **441** kann als XOR-Gatter ausgestaltet sein. Der Zeittaktdetektor **450** erfasst den Zeittakt eines entzerrten Wiedergabesignals, und gibt den Betriebstakt aus, der für die Abtast-Halte-Schaltung **410**, den Viterbi-Dekoder **430** und den Kanaldemodulator **440** notwendig ist.

[0060] Die in **Fig. 4** gezeigte Datendekodiervorrichtung Viterbi-dekodiert das $PR(+1, -1)$ -Signal, dessen Kanal demoduliert wird, ohne dass das $PR4(+1, 0, -1)$ -Signal demoduliert wird, das nämlich von dem

Kanaldemodulator demoduliert wird, was im Gegensatz zu dem in **Fig. 1** Gezeigten steht. Daher können der Maximalwertdetektor **420** und der Viterbi-Dekodierer **430** lediglich einen einzigen Kanal enthalten. Die Ausgabe des Viterbi-Dekodierers **430** wird von dem Kanaldemodulator **440** mit der $(1 + D)$ -Kennlinie demoduliert, woraufhin dekodierte Daten ausgegeben werden.

[0061] Demgegenüber nehmen, da die in **Fig. 4** gezeigte Datendekodiervorrichtung Maximalwerte vor der Kanaldemodulation unter Verwendung der $(1 + D)$ -Kennlinie erfasst, für den Fall, dass ein starkes Rauschen das Wiedergabesignal überlagert, Fehler mit Blick auf den positiven Maximalwert H_n und den negativen Maximalwert L_n , letztere ausgegeben von dem Maximalwertdetektor **420**, zu, wodurch das Gesamtleistungsvermögen der Datendekodiervorrichtung sinkt.

[0062] Daher kann die Datendekodiervorrichtung gemäß **Fig. 4** bei einer Aufzeichnungs-/Wiedergabevorrichtung mit einem $PR4$ -Kanal Verwendung finden, die eine gute Rauschtoleranz aufweist. Insbesondere für den Fall, dass das dem Wiedergabesignal überlagerte Rauschen auf einem vernachlässigbaren Niveau ist, das die gewünschte Leistung der dekodierten Daten nicht beeinträchtigen kann, zeigt die in **Fig. 4** gezeigte Vorrichtung ein ausgezeichnetes Verhalten hinsichtlich Einfachheit der Implementierung sowie hinsichtlich der Kosten.

[0063] Da jedoch bei einer magnetischen Aufzeichnungs-/Wiedergabevorrichtung mit einem magnetischen Kopf oder einem magnetischen Band als Kanal vielerlei Faktoren Einfluss auf die Erzeugung des Rauschens nehmen, ist der Rauschpegel, der dem Wiedergabesignal überlagert ist, im Allgemeinen nicht vernachlässigbar. Es ist daher wichtig, den Rauschpegel bei der Bestimmung der Datendekodiereffizienz zu senken.

[0064] In diesem Fall zählen zu den Hauptursachen der Erzeugung des Rauschens bestimmte Eigenschaften von Bandteilchen, die Impedanz des Kopfes und ein anfänglicher Vorwiderstand des Wiedergabeverstärkers. Darüber hinaus variiert, da der Viterbi-Dekodierer erst nach Durchlaufen verschiedener Prozessoren, darunter ein Wiedergabekopf, ein Wiedergabeverstärker und ein Entzerrer, erreicht wird, das Spektrum des Eingabesignals.

[0065] **Fig. 5** zeigt eine Datendekodiervorrichtung mit einem Ein-Kanal-Zustandsdetektor und einem Viterbi-Dekodierer, die in der Lage sind, das beschriebene Rauschproblem zu lösen. Eine Abtast-Halte-Schaltung **510**, ein Maximalwertdetektor **540** als Beispiel für einen Zustandsdetektor, ein Kanaldemodulator **560** und ein Zeittaktdetektor **570**, alle in **Fig. 5** gezeigt, entsprechen den jeweiligen in **Fig. 4** gezeigten Elementen, weshalb eine eingehende Beschreibung von deren Betriebsweise nicht erneut erfolgt.

[0066] Wie in **Fig. 5** gezeigt, verzögert ein Vorfilter **520** mit einer $(1 + D)$ -Kennlinie das Ausgabesignal V_s der Abtast-Halte-Schaltung **510** um eine Zeitdauer D ,

die einem Bit aufgezeichneter Daten entspricht, und addiert in einem Addierer **521** das verzögerte Signal zu dem Ausgabesignal V_s der Abtast-Halte-Schaltung **510**. Da der Vorfilter **520** als Tiefpassfilter dient, wird die Rauscheigenschaft verbessert, das Öffnungsverhältnis des Sichtmusters jedoch verschlechtert. Der Vorfilter **520** wandelt ein $PR(+1, -1)$ -Signal in ein $PR4(+1, 0, -1)$ Signal um.

[0067] Ein inverser Vorfilter **530** weist eine $1/(1 + D)$ -Kennlinie auf, was die inverse Kennlinie des Vorfilters **520** darstellt. Ein Subtrahierer **531** subtrahiert einen von einem positiven Maximalwertdetektor **543** ausgegebenen positiven Maximalwert H_n von einem Maximalwert L_n , der von einem negativen Maximalwertdetektor **545** in einem Maximalwertdetektor **540** ausgegeben wird. Das Subtraktionsergebnis wird von einem Verzögerer **532** um eine Zeitdauer D verzögert, die einem Bit aufgezeichneter Daten entspricht, und anschließend wird ein Rückkopplungssignal F_s an einen Addierer **533** rückgeleitet. Der Addierer **533** addiert die Ausgabe des Vorfilters **520** und das Rückkopplungssignal F_s und gibt das Ergebnis an den Maximalwertdetektor **540** aus. Zu diesem Zeitpunkt ist das Rückkopplungssignal F_s ein Signal mit einem negativen Wert.

[0068] Hier wird das von dem Vorfilter **520** ausgegebene $PR4(+1, 0, -1)$ -Signal in das ursprüngliche $PR(+1, -1)$ -Signal rückgewandelt, und zwar entsprechend der $1/(1 + D)$ -Kennlinie des inversen Vorfilters **530**, wodurch möglich wird, dass das Datendekodieren lediglich unter Verwendung des Maximalwertdetektors **540** und des Viterbi-Dekodierers **550** erfolgt. Mit Blick auf das Rauschproblem ist, da die digitale Zustandsausgabe des Maximalwertdetektors **540** rückgekoppelt wird, und der Addierer **533** das rückgekoppelte Signal F_s zu dem analogen Ausgabesignal des Vorfilters **520** in digitaler Form rückleitet, der Rauschpegel nahezu derselbe wie bei einem herkömmlichen $PR4$ -System mit einem Kanaldemodulator vor den Zustandsdetektoren und den Viterbi-Dekodierern. Mit anderen Worten, die Datendekodiervorrichtung nach **Fig. 5** kann eine Wiedergabeausgabe bereitstellen, die der Rauscheigenschaft des $PR4(+1, -1)$ -Systems entspricht, und die dem Öffnungsverhältnis des $PR(+1, -1)$ -Systems entspricht. Auf diese Weise wird das Leistungsvermögen des Viterbi-Dekodierers verbessert und zudem dessen Struktur vereinfacht, sodass das System insgesamt in ausreichendem Maße wettbewerbsfähig wird.

[0069] **Fig. 6A** bis **6H** sind Betriebsdiagramme von Wellenformen der Datendekodiervorrichtung gemäß **Fig. 5**. **Fig. 6A** zeigt die Wellenform eines Ausgabesignals V_s der Abtast-Halte-Schaltung **510**, **Fig. 6B** zeigt die Wellenform eines Signals, das dadurch erhalten wird, dass das Ausgabesignal V_s der Abtast-Halte-Schaltung **510** um eine 1-Bit-Zeitdauer D aufgezeichneter Daten von dem Verzögerer **522** des Vorfilters **520** verzögert wird. **Fig. 6C** zeigt die Wellenform einer Ausgabe des Addierers **521** des Vorfilters **520**, **Fig. 6D** zeigt die Wellenform eines positiven

Maximalwertes H_n , der von dem positiven Maximalwertdetektor **543** des Maximalwertdetektors **540** ausgegeben wird, **Fig. 6E** zeigt die Wellenform eines negativen Maximalwertes L_n , der von dem negativen Maximalwertdetektor **545** des Maximalwertdetektors **540** ausgegeben wird, und **Fig. 6F** zeigt die Wellenform des Rückkopplungssignals F_s , das von dem Verzögerer **532** des inversen Vorfilters **530** ausgegeben wird. **Fig. 6G** zeigt die Wellenform der Viterbi-kodierte Daten, die von dem Viterbi-Dekodierer **550** ausgegeben werden, und **Fig. 6H** zeigt die Wellenform der schlussendlich dekodierten Daten, die von dem Kanaldemodulator **560** ausgegeben werden.

[0070] **Fig. 7** ist ein Blockdiagramm einer Datendekodiervorrichtung, die bei der digitalen Aufzeichnungs-/Wiedergabevorrichtung mit einem E^4PR4 -Kanal zum Einsatz kommen kann. Aus Gründen der einfacheren Beschreibung, wird der $PR4$ -Modus als Beispiel beschrieben. Eine Erklärung derjenigen Elemente, die bereits im Zusammenhang mit **Fig. 5** beschrieben wurden, unterbleibt.

[0071] Der Hauptunterschied zwischen den Systemen der vorliegenden Erfindung und dem in **Fig. 2** gezeigten herkömmlichen $EPR4$ -System liegt darin, dass ersteres einen Ein-Zustandsdetektor und einen Viterbi-Dekodierer enthält, wohingegen letzteres acht (das heißt 2^3) Zustandsdetektoren und acht Viterbi-Dekodierer enthält. Darüber hinaus ist ein Kanaldemodulator **690** am hinteren Ende des Viterbi-Dekodierers **680** mit dem Ziel einer $(1 + D)^2$ -Kennlinie in Entsprechung zu dem Vorkodierer des $EPR4$ -Systems mit einer $1/(1 + D)^2$ -Kennlinie angeordnet.

[0072] Die Datendekodiervorrichtung von **Fig. 2** umfasst einen ersten Vorfilter **620** mit einer $(1 + D)$ -Kennlinie zur Handhabung der Rauscheigenschaften des $EPR4$ -Systems, einen ersten inversen Vorfilter **630** mit einer $1/(1 + D)$ -Kennlinie, was die inverse Kennlinie zu dem Vorfilter **620** darstellt, einen ersten Maximalwertdetektor **640** zum Erfassen eines positiven Maximalwertes und eines negativen Maximalwertes von der Ausgabe des ersten inversen Vorfilters **630** zur Rückleitung hiervon an den ersten inversen Vorfilter **630**, einen zweiten Vorfilter **650** zur Umwandlung der Ausgabe des ersten inversen Vorfilters **630** in ein $PR4(+1, 0, -1)$ -Signal, einen zweiten inversen Vorfilter **660** zum Umwandeln der Ausgabe des zweiten Vorfilters **650** in ein $PR(+1, -1)$ -Signal sowie einen zweiten Maximalwertdetektor **640** zum Erfassen eines positiven Maximalwertsignals des negativen Maximalwertes von der Ausgabe des zweiten inversen Vorfilters **660** zur Rückleitung hiervon an den zweiten inversen Vorfilter **660**. Daher setzt die Datendekodiervorrichtung einen Ein-Kanal-Viterbi-Dekodierer dergestalt ein, dass das in den Viterbi-Dekodierer **680** eingegebene Signal eine $PR(+1, -1)$ -Form annimmt, während der Rauschpegel des $EPR4$ -Systems durch Verwendung zweier Vorfilter **620** und **650** sowie zweier inverser Vorfilter **630** und **660** erhalten bleibt.

[0073] Hierbei umfasst die bei der digitalen Auf-

zeichnungs-/Wiedergabevorrichtung mit einem EⁿPR4-Kanal eingesetzte Datendekodiervorrichtung $n + 1$ Vorfilter mit einer $(1 + D)$ -Kennlinie, $n + 1$ inverse Vorfilter mit einer $1/(1 + D)$ -Kennlinie sowie einen Kanaldemodulator mit einer $(1 + D)^{n+1}$ -Kennlinie am hinteren Ende des Viterbi-Dekodierers.

[0074] Da die Datendekodiervorrichtung, die bei dem EⁿPR4-System zum Einsatz kommt, einen magnetischen Kanal mit einer $(1 - D)$ -Kennlinie aufweist, nimmt deren Ausgabe eine PR(+1, -1)-Signalform an, welches einer Bedingung des Viterbi-Dekodier-Algorithmus genügt. Daher besteht das Ziel der vorliegenden Erfindung darin, einen Ein-Kanal-Viterbi-Dekodierer einzusetzen, der dieses Wiedergabesignal als dekodiertes Signal ohne Umwandlung in ein Signal anderer Form verwendet.

[0075] In diesem Fall ist, da das Signal nicht durch einen Kanaldemodulator mit einer Tiefpassfilterkennlinie, das heißt mit einer $(1 + D)^{n+1}$ -Kennlinie, läuft, die Auswirkung des Rauschens üblicherweise sehr stark, was die Wirksamkeit der Dekodiervorrichtung senkt. Dem steht gegenüber, dass entsprechend der vorliegenden Erfindung das Ausgabesignal des Maximalwertdetektors, das digitale Information beinhaltet, rückgekoppelt wird, und ein inverser Vorfilter zum Addieren des Ausgabesignals des Maximalwertdetektors zu demjenigen des Vorfilters mit einer $(1 + D)$ -Tiefpassfilterkennlinie vor dem Viterbi-Dekodierer angeordnet ist, wodurch der Rauschpegel auf einen Pegel des EPR4(+1, 0, -1)-Systems verbessert wird, während das Signal der Datendekodiervorrichtung als PR(+1, -1)-Zustand erhalten bleibt. Daher kann die Datendekodiervorrichtung auf sehr einfache Weise in ein Aufzeichnungs-/Wiedergabesystem mit einem magnetischen Kanal implementiert werden.

[0076] Wie in **Fig. 5** und **7** gezeigt ist, kann entsprechend der vorliegenden Erfindung die Datendekodiervorrichtung derart ausgestaltet sein, dass sie nur das System eines PR4-Modus oder eines EⁿPR4-Modus handhaben kann. Dem steht, wie in **Fig. 8** gezeigt, gegenüber, dass die Datendekodiervorrichtung auch derart ausgelegt sein kann, dass sie mit Systemen verschiedener Typen umgehen kann.

[0077] **Fig. 8** ist ein Blockdiagramm einer Datendekodiervorrichtung mit einem PR4-Kanal, die selektiv ein Signal in ein PR4-Signal oder ein EPR4-Signal umwandeln kann. Die entsprechend bereits in **Fig. 7** gezeigten Elemente werden nicht mehr im Detail beschrieben. Aus Gründen der einfachere Erklärbarkeit wird als Beispiel für einen EⁿPR4-Modus der PR4-Modus beschrieben.

[0078] Wie in **Fig. 8** gezeigt ist, wandelt ein erster inverser Vorfilter **730** das Ausgabesignal eines ersten Vorfilters, das ein PR4(+1, 0, -1)-Signal darstellt, in ein PR(+1, -1)-Modus-Signal um. Ein zweiter Vorfilter **750** und ein zweiter inverser Vorfilter **760** sind auf dieselbe Weise wie der erste Vorfilter **720** und der erste inverse Vorfilter **730** ausgelegt, um einen EPR4-Dekodierer handhaben zu können.

[0079] Ein erster Kanaldemodulator **790** weist eine

$(1 + D)$ -Kennlinie auf, und dessen Ausgabe stellt dekodierte Daten für ein PR4-System dar, die in einen ersten Eingabeport einer Auswähleinheit **810** eingegeben werden. Ein zweiter Kanaldemodulator **800**, der mit einem Ausgabeport des ersten Kanaldemodulators **790** verbunden ist, weist ein $(1 + D)$ -Kennlinie auf, und dessen Ausgabe stellt dekodierte Daten für ein EPR4-System dar, die in einen zweiten Eingabeport der Auswähleinheit **810** eingegeben werden. Die Auswähleinheit **810** wählt die Ausgabe des ersten Kanaldemodulators **790** in dem Fall aus, in dem das Signal ein EⁿPR4-Modus-Signal ist. Sie wählt die Ausgabe des zweiten Kanaldemodulators **800** in dem Fall aus, in dem das Signal ein EPR4-Modus-Signal ist, und zwar in Entsprechung zu einem PR4/EPR4-Modus-Signal.

[0080] Daher werden für den Fall, dass Daten von dem in **Fig. 8** gezeigten EPR4-System in einer digitalen Aufzeichnungs-/Wiedergabevorrichtung mit EⁿPR4-Kanal dekodiert werden, die Rauscheigenschaften verbessert, und das Öffnungsverhältnis des Sichtmusters steigt. Aus diesem Grunde kann die vorliegende Erfindung auf Systeme angewandt werden, die eine hervorragende Dekodiereffizienz erfordern.

[0081] Darüber hinaus wird, wie in **Fig. 8** gezeigt, bei der digitalen Aufzeichnungs-/Wiedergabevorrichtung mit einem PR4-Kanal das Datendekodieren selektiv in einem PR4-Modus oder einem EPR4-Modus ausgeführt. Hierbei kann durch Addieren eines Vorcodierers und eines inversen Vorfilters das Datendekodieren in verschiedenen Typen, so beispielsweise E²PR, E³PR und E⁴PR, ausgeführt werden. Darüber hinaus kann das Datendekodieren in einer digitalen Aufzeichnungs-/Wiedergabevorrichtung mit einem EⁿPR4-Kanal durch Ausgestaltung von Vorfiltern und inversen Vorfiltern in einem Umfang von mehr als $n + 1$ erfolgen, wodurch die Rauscheigenschaften verbessert und das Öffnungsverhältnis des Sichtmusters erhöht werden.

[0082] **Fig. 9A** bis **9L** sind Betriebsdiagramme von Wellenformen der Datendekodiervorrichtung gemäß **Fig. 8**, die den Dekodiervorgang eines Wiedergabesignals zeigen, das in den Viterbi-Dekodierer **87** für den Fall eingegeben wurde, dass der Kanal nicht durch Rauschen überlagert ist.

[0083] Insbesondere zeigt **Fig. 9A** die Wellenform eines Signals V_s , das von der Abtast-Halte-Schaltung **710** ausgegeben wird. **Fig. 9B** zeigt die Wellenform eines Signals, das durch Verzögerung des von der Abtast-Halte-Schaltung **710** ausgegebenen Signals V_s durch den Verzögerer **722** des ersten Vorfilters **720** verzögert wird. **Fig. 9C** zeigt die Wellenform eines Ausgabesignals des ersten Vorfilters **720**, und **Fig. 9D** zeigt die Wellenform eines Rückkopplungssignals Fs_1 , das von dem Verzögerer **732** des ersten inversen Vorfilters **730** ausgegeben wird. Das Rückkopplungssignal Fs_1 wird aus dem Ausgabesignal des Maximalwertdetektors erfasst. Auf diese Weise ist dieses Signal ein Signal, das auf einen Digitalpe-

gel umgewandelt wird. Da das Rückkopplungssignal Fs_1 kein analoges Rauschen enthält, kann der inverse Vorfilter **731** eine $1/(1 + D)$ -Operation ohne zunehmendes Rauschen ausführen.

[0084] **Fig. 9E** zeigt die Wellenform eines Ausgangssignals des ersten inversen Vorfilters **730**. **Fig. 9F** zeigt die Wellenform eines Signals, das durch Verzögern der Ausgabe des ersten inversen Vorfilters **730** durch den Verzögerer **752** des zweiten Vorfilters **750** verzögert wird. **Fig. 9G** zeigt die Wellenform eines positiven Maximalwertes H_n , der von dem zweiten positiven Maximalwertdetektor **773** ausgegeben wird. **Fig. 9H** schließlich zeigt die Wellenform einer negativen Maximalwertausgabe, die von dem zweiten negativen Maximalwertdetektor **775** ausgegeben wird.

[0085] **Fig. 9I** zeigt die Wellenform eines Rückkopplungssignals Fs_2 , das von dem Verzögerer **762** des zweiten inversen Vorfilters **760** ausgegeben wird. **Fig. 9J** zeigt die Wellenform dekodierter Daten, die von dem Viterbi-Dekodierer **780** ausgegeben werden. **Fig. 9K** zeigt die Wellenform eines Ausgangssignals des ersten Kanaldemodulators **790**, und **Fig. 9L** zeigt die Wellenform eines Ausgangssignals des zweiten Kanaldemodulators **800**.

[0086] In Systemen entsprechend der vorliegenden Erfindung ist ein Ausführungsbeispiel mit einem $PR_4(+1, 0, -1)$ -Kanal, so beispielsweise eine digitale magnetische Aufzeichnungs-/Wiedergabevorrichtung, für den Fall, dass das Wiedergabesignal nach einem Viterbi-Dekodierverfahren dekodiert wird, derart ausgelegt, dass der Rauschpegel demjenigen eines $PR_4(+1, 0, -1)$ -Systems entspricht, und das Öffnungsverhältnis des Sichtmusters demjenigen eines $PR(+1, -1)$ -Systems entspricht. Auf diese Weise werden ein Zustandsdetektor und ein Viterbi-Detektor in einen Kanal dergestalt eingebaut, dass die Wirksamkeit des Viterbi-Dekodierers im Vergleich zu derjenigen eines $PR_4(+1, 0, -1)$ -Systems verbessert wird, und die Zustandserfassung durch ein $PR(+1, -1)$ -System möglich wird. Dies wiederum bedeutet, dass eine bemerkenswerte Wettbewerbsfähigkeit mit Blick auf eine einfache Implementierung sowie mit Blick auf die Herstellungskosten sichergestellt werden kann.

[0087] Darüber hinaus ist bei einem System mit einem E^*PR_4 -Kanal, so beispielsweise der digitalen magnetischen Aufzeichnungs-/Wiedergabevorrichtung für den Fall, dass ein Wiedergabesignal durch ein Viterbi-Dekodierverfahren dekodiert wird, das System derart ausgelegt, dass der Rauschpegel demjenigen eines E^*PR_4 -Systems entspricht, und das Öffnungsverhältnis des Sichtmusters demjenigen eines $PR(+1, -1)$ -Systems entspricht. Auf diese Weise ist ein Viterbi-Dekodierer mit einem Kanal derart ausgelegt, dass die Wirksamkeit des Viterbi-Dekodierers verbessert wird, und die Zustandserfassung durch das $PR(+1, -1)$ -System möglich wird. Dies wiederum bedeutet, dass eine bemerkenswerte Wettbewerbsfähigkeit mit Blick auf eine einfache Im-

plementierung sowie mit Blick auf die Herstellungskosten sichergestellt werden kann.

[0088] Darüber hinaus haben die Ausführungsbeispiele der vorliegenden Erfindung die Wirkung eines selektiven Datendekodierens in verschiedenen Typen zusätzlich zu jedem Typ in einem System mit einem PR_4 -Kanal oder einem E^*PR_4 -Kanal.

Patentansprüche

1. Datendekodiervorrichtung für ein einen PR_4 -Kanal aufweisendes System mit einem eine $1/(1 + D)$ -Kennlinie aufweisenden Vorkodierer, wobei die Vorrichtung umfasst:

einen nach der Methode der größten Wahrscheinlichkeit arbeitenden Dekodierer (**420, 430, 540, 550**) mit einem Kanal zum nach der Methode der größten Wahrscheinlichkeit erfolgenden Dekodieren eines über den Kanal empfangenen $PR(+1, -1)$ -Signals, sodass nach der Methode der größten Wahrscheinlichkeit dekodierte Daten ausgegeben werden; und einen Kanaldemodulator (**440, 560, 790, 800**) mit einer die inverse Kennlinie des Vorkodierers darstellenden $(1 + D)$ -Kennlinie zum Kanaldemodulieren der nach der Methode der größten Wahrscheinlichkeit dekodierten Daten, sodass dekodierte Daten ausgegeben werden, wobei der nach der Methode der größten Wahrscheinlichkeit arbeitende Dekodierer umfasst: einen Zustandsdetektor (**420, 540, 740, 770**) zum Erfassen positiver und negativer Zustandswerte des $PR(+1, -1)$ -Signals entsprechend positiven und negativen Schwellenwerten mit einer Schwankung entsprechend dem über den Kanal empfangenen $PR(+1, -1)$ -Signal; und einen Viterbi-Dekodierer (**430, 550**) zum Empfangen der positiven und negativen Zustandswerte und zum Viterbi-Dekodieren derselben.

2. Vorrichtung nach Anspruch 1, wobei die Vorrichtung des Weiteren umfasst:

einen eine $(1 + D)$ -Kennlinie aufweisenden Vorfilter (**520**) zum Umwandeln des über den Kanal empfangenen $PR(+1, -1)$ -Signals in ein $PR_4(+1, 0, -1)$ -Signal; und einen eine $1/(1 + D)$ -Kennlinie aufweisenden inversen Vorfilter (**530**) zum Wiedermumwandeln des über den Kanal empfangenen $PR_4(+1, 0, -1)$ -Signals in ein $PR(+1, -1)$ -Signal; wobei der nach der Methode der größten Wahrscheinlichkeit arbeitende Dekodierer (**540, 550**) der nach der Methode der größten Wahrscheinlichkeit erfolgenden Dekodierung des von dem inversen Vorfilter ausgegebenen $PR(+1, -1)$ -Signals dient.

3. Vorrichtung nach Anspruch 2, wobei der Vorfilter (**520**) umfasst:

einen ersten Verzögerer (D) zum Verzögern des über den Kanal empfangenen $PR(+1, -1)$ -Signals um einen Einheitswert, sodass das verzögerte Signal aus-

gegeben wird; und
einen ersten Addierer (**521**) zum Addieren des verzögerten Signals zu dem über den Kanal empfangenen PR(+1, -1)-Signal, sodass ein erstes PR4(+1, 0, -1)-Modus-Addiersignal ausgegeben wird.

4. Vorrichtung nach Anspruch 2 oder 3, wobei der inverse Vorfilter (**530**) umfasst:
einen Subtrahierer (**531**) zum Subtrahieren des positiven Zustandswertes von dem negativen Zustandswert;
einen zweiten Verzögerer (**532**) zum Verzögern der Ausgabe des Subtrahierers (**531**) um einen Einheitswert, sodass ein Rückkopplungssignal ausgegeben wird; und
einen zweiten Addierer (**533**) zum Addieren des ersten Addiersignals zu dem Rückkopplungssignal, sodass ein PR(+1, -1)-Signal ausgegeben wird.

5. Vorrichtung nach einem der Ansprüche 2, 3 oder 4, wobei der Kanaldemodulator (**560**) umfasst:
ein D-Flipflop (**562**) zum Einheitsverzögern der nach der Methode der größten Wahrscheinlichkeit dekodierten Daten um einen Einheitswert; und
eine XOR-Logikschaltung (**561**) zum Ausführen einer XOR-Operation an den nach der Methode der größten Wahrscheinlichkeit dekodierten Daten und der Ausgabe des D-Flipflops (**562**).

6. Vorrichtung nach einem der vorhergehenden Ansprüche, wobei die Vorrichtung des Weiteren umfasst:
eine Abtast-Halte-Schaltung (**410; 510**) zum Abtasten und Halten des über den Kanal empfangenen PR(+1, -1)-Signals; und
einen Zeittaktdetektor (**450; 570**) zum Erfassen des Zeittaktes des über den Kanal empfangenen PR(+1, -1)-Signals, sodass der Betriebstakt der Abtast-Halte-Schaltung (**410; 510**), des nach der Methode der größten Wahrscheinlichkeit arbeitenden Dekodierers (**420, 430; 540, 550**) und des Kanaldemodulators (**440; 560**) erzeugt wird.

7. Vorrichtung nach einem der vorhergehenden Ansprüche, wobei die Vorrichtung des Weiteren umfasst:
einen Analog-Digital-(A/D)-Wandler zum Umwandeln des über den Kanal empfangenen PR(+1, -1)-Signals in digitale Daten; und
einen Zeittaktdetektor (**450; 570**) zum Erfassen des Zeittaktes des über den Kanal empfangenen PR(+1, -1)-Signals, sodass der Betriebstakt der Abtast-Halte-Schaltung (**410; 510**), des nach der Methode der größten Wahrscheinlichkeit arbeitenden Dekodierers (**420, 430; 540, 550**) und des Kanaldemodulators (**440; 560**) erzeugt wird.

8. Vorrichtung nach Anspruch 1; wobei die Vorrichtung des Weiteren umfasst:
eine Einheit mit $n + 1$ in Reihe angeordneten Untereinheiten,

wobei jede Untereinheit einen Vorfilter (**720; 750**), einen Zustandsdetektor (**740; 770**) und einen inversen Vorfilter (**730; 760**) aufweist, und wobei jede Untereinheit umfasst: einen eine $(1 + D)$ -Kennlinie aufweisenden Vorfilter (**720; 750**) zum Umwandeln des über den Kanal empfangenen PR(+1, -1)-Signals in ein PR4(+1, 0, -1)-Signal und einen eine $1/(1 + D)$ -Kennlinie aufweisenden inversen Vorfilter (**730; 760**) zum Rückkopplungsempfangen der positiven und negativen Zustandswerte, zum Wiederumwandeln des PR4(+1, 0, -1)-Signals in das PR(+1, -1)-Signal und zum Ausgeben des umgewandelten Signals an den Zustandsdetektor (**740; 770**); wobei der Kanaldemodulator erste und zweite Kanaldemodulatoren aufweist, wobei der eine $(1 + D)$ -Kennlinie und damit die inverse Kennlinie des Vorkodierers aufweisende erste Kanaldemodulator (**790**) dem Kanaldemodulieren der Viterbidekodierten Daten dient, sodass dekodierte PR4-Modus-Daten ausgegeben werden; und wobei der eine $(1 + D)^n$ -Kennlinie aufweisende Kanaldemodulator (**800**) dem Kanaldemodulieren der Ausgabe des ersten Kanaldemodulators (**790**) dient, sodass dekodierte E^n PR4-Modus-Daten ausgegeben werden; und eine Auswähleinheit (**810**) zum Auswählen einer der Ausgaben der ersten und zweiten Kanaldemodulatoren (**790, 800**) entsprechend einem PR4/ E^n PR4-Modus-Signal.

9. Vorrichtung nach Anspruch 8, wobei der erste Kanaldemodulator umfasst:
einen Einheitsverzögerer (**792**) zum Verzögern der nach der Methode der größten Wahrscheinlichkeit dekodierten Daten um einen Einheitswert; und
eine XOR-Logikschaltung (**791**) zum Ausführen einer XOR-Operation an den nach der Methode der größten Wahrscheinlichkeit dekodierten Daten und der Ausgabe des Einheitsverzögerers (**792**).

10. Vorrichtung nach einem der Ansprüche 8 oder 9, wobei der zweite Kanaldemodulator (**800**) umfasst:
 n in Reihe angeordnete Verzögerer (**802**) zum n -Bit-Verzögern der Ausgabe des ersten Kanaldemodulators (**790**); und
eine XOR-Logikschaltung (**801**) zum Ausführen einer XOR-Operation an den Ausgaben des ersten Kanaldemodulators (**790**) und den Ausgaben der n Verzögerer (**802**).

11. Datendekodiervorrichtung für ein einen E^n PR4-Kanal aufweisendes System mit einem eine $1/(1 + D)^{n+1}$ -Kennlinie aufweisenden Vorkodierer, wobei die Vorrichtung umfasst:
eine Einheit mit $n + 1$ in Reihe angeordneten Untereinheiten, wobei jede Untereinheit einen Vorfilter (**620; 650**), einen Zustandsdetektor (**640; 670**) und einen inversen Vorfilter (**630; 660**) aufweist, und wobei jede Untereinheit umfasst: einen eine $(1 + D)$ -Kennlinie

aufweisenden Vorfilter (**620; 650**) zum Umwandeln des über den Kanal empfangenen $PR(+1, -1)$ -Signals in ein $PR4(+1, 0, -1)$ -Signal, einen Zustandsdetektor (**640; 670**) zum Erfassen positiver und negativer Zustandswerte des $PR(+1, -1)$ -Signals in Abhängigkeit von positiven und negativen Schwellenwerten mit einer Schwankung entsprechend dem $PR(+1, -1)$ -Signal, und einen inversen Vorfilter (**630; 660**) zum Rückkopplungsempfangen der positiven und negativen Zustandswerte, zum Wiederumwandeln des $PR4(+1, 0, -1)$ -Signals in das $PR(+1, -1)$ -Signal und zum Ausgeben des umgewandelten Signals an den Zustandsdetektor (**640; 670**);
 einen Viterbi-Dekodierer (**680**) mit einem Kanal zum Viterbi-Dekodieren des von der Einheit ausgegebenen $PR(+1, -1)$ -Signals und zum Ausgeben der Viterbidekodierten Daten; und
 einen eine $(1 + D)^{n+1}$ -Kennlinie und damit die inverse Kennlinie des Vorkodierers aufweisenden Kanaldemodulator (**690**) zum Kanaldemodulieren der Viterbidekodierten Daten, sodass dekodierte Daten ausgegeben werden.

12. Vorrichtung nach Anspruch 11, wobei der Kanaldemodulator (**690**) umfasst:

$n + 1$ in Reihe angeordnete Verzögerer (**682, 693**) zum $(n + 1)$ -Bit-Verzögern der nach der Methode der größten Wahrscheinlichkeit dekodierten Daten; und
 eine XOR-Logikschaltung (**691**) zum Ausführen einer XOR-Operation an den nach der Methode der größten Wahrscheinlichkeit dekodierten Daten aus dem Viterbi-Dekodierer (**686**) und den Ausgaben der $n + 1$ Verzögerer (**682; 693**).

13. Vorrichtung nach Anspruch 8 oder 11, wobei der erste Vorfilter (**620; 720**) der Einheit umfasst:

einen ersten Verzögerer (**622; 722**) zum Verzögern des über den Kanal empfangenen $PR(+1, -1)$ -Signals um einen Einheitswert, sodass ein erstes verzögertes Signal ausgegeben wird; und
 einen Addierer (**621; 721**) zum Addieren des über den Kanal empfangenen $PR(+1, -1)$ -Signals zu dem verzögerten Signal, sodass ein erstes $PR4(+1, 0, -1)$ -Modus-Addiersignal ausgegeben wird, und wobei jeder von dem zweiten bis $(n + 1)$ -ten Vorfilter (**650; 750**) umfasst:
 einen Verzögerer (**652; 752**) zum Verzögern des von dem direkt vorhergehenden inversen Vorfilter (**630; 730**) ausgegebenen $PR(+1, -1)$ -Signals um eine Einheitsperiode, sodass ein verzögertes Signal ausgegeben wird; und
 einen Addierer (**651; 751**) zum Addieren des von dem direkt vorhergehenden inversen Vorfilter (**630; 730**) ausgegebenen $PR(+1, -1)$ -Signals zu dem verzögerten Signal, sodass ein $PR4(+1, 0, -1)$ -Signal ausgegeben wird.

14. Vorrichtung nach einem der Ansprüche 8, 11 oder 13, wobei jeder der inversen Vorfilter (**630, 660; 730, 760**) umfasst:

ein Subtrahierer (**631, 661; 731, 761**) zum Subtrahieren des positiven Zustandswertes von dem negativen Zustandswert von der Ausgabe des Zustandsdetektors (**640, 670; 740, 770**);
 einen zweiten Verzögerer (**632, 662; 732, 762**) zum Verzögern der Ausgabe des zweiten Subtrahierers (**731, 761**) um einen Einheitswert, sodass ein Rückkopplungssignal ausgegeben wird; und
 einen zweiten Addierer (**623, 663; 733, 763**) zum Addieren des Ausgabesignals des Vorkodierers (**620, 650; 720, 750**) zu dem Rückkopplungssignal.

15. Vorrichtung nach einem der Ansprüche 8, 11, 13 oder 14, wobei die Vorrichtung des Weiteren umfasst:

eine Abtast-Halte-Schaltung (**610; 710**) zum Abtasten und Halten eines über den Kanal empfangenen $PR(+1, -1)$ -Signals; und
 einen Zeittaktdetektor (**700; 800**) zum Erfassen des Zeittaktes des über den Kanal empfangenen $PR(+1, -1)$ -Signals, sodass ein Betriebstakt der Abtast-Halte-Schaltung (**610; 710**), des Viterbi-Dekodierers (**680; 780**) und des Kanaldemodulators (**690; 790, 800**) erzeugt wird.

16. Vorrichtung nach einem der Ansprüche 8, 11, 13, 14 oder 15, des Weiteren umfassend:

einen Analog-Digital-(A/D)-Wandler zum Umwandeln des über den Kanal empfangenen $PR(+1, -1)$ -Signals in digitale Daten; und
 einen Zeittaktdetektor (**700; 800**) zum Erfassen des Zeittaktes des über den Kanal empfangenen $PR(+1, -1)$ -Signals, sodass der Betriebstakt der Abtast-Halte-Schaltung (**610; 710**), des Viterbi-Dekodierers (**680; 780**) und des Kanaldemodulators (**690; 790, 800**) erzeugt wird.

17. Vorrichtung nach Anspruch 11, wobei m Untereinheiten mit einer größer als $n + 1$ seienden ganzen Zahl m in Reihe angeordnet sind; und
 wobei die Vorrichtung des Weiteren umfasst:

eine eine $(1 + D)^p$ -Kennlinie mit $p = m - n - 1$ aufweisenden zweiten Kanaldemodulator (**800**) zum Kanaldemodulieren der Ausgabe des ersten Kanaldemodulators, sodass zweite dekodierte Daten ausgegeben werden; und
 eine Auswähleinheit (**810**) zum Auswählen einer der Ausgaben der ersten und zweiten Kanaldemodulatoren entsprechend einem Modus-Signal.

18. Datendekodierverfahren zur Verwendung in einer einen $PR4$ -Kanal aufweisenden Vorrichtung mit einem eine $1/(1 + D)$ -Kennlinie aufweisenden Vorkodierer, wobei das Datendekodierverfahren die nachfolgenden Schritte umfasst:

(a) ein nach der Methode der größten Wahrscheinlichkeit erfolgreiches direktes Dekodieren eines über den Kanal empfangenen $PR(+1, -1)$ -Signals, sodass nach der Methode der größten Wahrscheinlichkeit dekodierte Daten ausgegeben werden; und

(b) ein Einheitsbit-Verzögern der nach der Methode der größten Wahrscheinlichkeit dekodierten Daten mit dem Ziel einer die inverse Kennlinie des Vorkodierers darstellenden $(1 + D)$ -Kennlinie, ein Addieren der verzögerten Daten zu den nach der Methode der größten Wahrscheinlichkeit dekodierten Daten, so dass dekodierte Daten ausgegeben werden, wobei der Schritt (a) die nachfolgenden Schritte umfasst:

(a1) ein Erfassen positiver und negativer Zustandswerte des $PR(+1, -1)$ -Signals in Abhängigkeit von positiven und negativen Schwellenwerten mit einer Schwankung entsprechend dem über den Kanal empfangenen $PR(+1, -1)$ -Signal; und
(a2) ein Empfangen der positiven und negativen Zustandswerte und Viterbi-Dekodieren derselben.

19. Datendekodierverfahren zur Verwendung in einer einen $PR4$ -Kanal aufweisenden Vorrichtung mit einem eine $1/(1 + D)$ -Kennlinie aufweisenden Vorkodierer, wobei das Datendekodierverfahren die nachfolgenden Schritte umfasst:

(a) ein Einheitsbit-Verzögern eines über den Kanal empfangenen $PR(+1, -1)$ -Signals mit dem Ziel einer $(1 + D)$ -Kennlinie, ein Addieren des verzögerten Signals zu dem $PR(+1, -1)$ -Signal, um das Ergebnis wieder in das $PR4(+1, 0, -1)$ -Signal umzuwandeln;
(b) ein Addieren des $PR4(+1, 0, -1)$ -Signals zu einem Rückkopplungssignal mit dem Ziel einer $(1 + D)$ -Kennlinie, um das Ergebnis wieder in das $PR(+1, -1)$ -Signal umzuwandeln;
(c) ein Erfassen positiver und negativer Zustandswerte des $PR(+1, -1)$ -Signals in Abhängigkeit von positiven und negativen Schwellenwerten mit einer Schwankung entsprechend dem in dem Schritt (b) umgewandelten $PR(+1, -1)$ -Signal, und ein Ausgeben des durch Subtrahieren des positiven Zustandswertes von dem negativen Zustandswert erhaltenen Rückkopplungssignals;
(d) ein Empfangen der positiven und negativen Zustandswerte und ein Viterbi-Dekodieren derselben, sodass Viterbi-dekodierte Daten entstehen; und
(e) ein Verzögern der Viterbi-dekodierten Daten mit dem Ziel einer die inverse Kennlinie des Vorkodierers darstellenden $(1 + D)$ -Kennlinie, und ein Addieren der verzögerten Daten zu den Viterbi-dekodierten Daten, sodass dekodierte Daten ausgegeben werden.

20. Verfahren nach Anspruch 19, wobei die Schritte (a) bis (c) $(n + 1)$ -mal wiederholt werden; und wobei der Schritt (b) umfasst: ein Viterbi-Dekodieren des nach der $(n + 1)$ -maligen Wiederholung der Schritte (a) bis (e) ausgegebenen $PR(+1, -1)$ -Signals und ein Ausgeben der Viterbi-dekodierten Daten; und wobei der Schritt (e) umfasst: ein Einheitsbit-Verzögern des Viterbi-dekodierten Signals mit dem Ziel einer die inverse Kennlinie des Vorkodierers darstellenden $(1 + D)$ -Kennlinie, und ein Addieren der verzögerten Daten zu den Viterbi-dekodierten Daten, so dass $PR4$ -Modus-dekodierte Daten ausgegeben

werden;

wobei das Verfahren darüber hinaus die nachfolgenden Schritte umfasst:

(f) ein n -Bit-Verzögern des $PR4$ -Modus-dekodierten Signals mit dem Ziel einer $(1 + D)^n$ -Kennlinie, und ein Addieren der n -Bit-verzögerten Daten zu den $PR4$ -Modus-dekodierten Daten, sodass E^nPR4 -Modus-dekodierte Daten ausgegeben werden; und
(g) ein Auswählen einer der $PR4$ -Modus-dekodierten Daten und der E^nPR4 -Modus-dekodierten Daten entsprechend einem $PR4/E^nPR4$ -Modus-Signal.

21. Datendekodierverfahren zur Verwendung in einer einen E^nPR4 -Kanal aufweisenden Vorrichtung mit einem eine $1/(1 + D)^{n+1}$ -Kennlinie aufweisenden Vorkodierer, wobei das Datendekodierverfahren die nachfolgenden Schritte umfasst:

(a) ein Einheitsbit-Verzögern eines über den Kanal empfangenen $PR(+1, -1)$ -Signals mit dem Ziel einer $(1 + D)$ -Kennlinie, ein Addieren des verzögerten Signals zu dem $PR(+1, -1)$ -Signal, um das Ergebnis in ein $PR4(+1, 0, -1)$ -Signal umzuwandeln;
(b) ein Addieren des $PR4(+1, 0, -1)$ -Signals zu einem Rückkopplungssignal mit dem Ziel einer $(1 + D)$ -Kennlinie, um das Ergebnis wieder in das $PR(+1, -1)$ -Signal umzuwandeln;
(c) ein Erfassen positiver und negativer Zustandswerte des $PR(+1, -1)$ -Signals in Abhängigkeit von positiven und negativen Schwellenwerten mit einer Schwankung entsprechend dem in dem Schritt (b) umgewandelten $PR(+1, -1)$ -Signal, und ein Ausgeben des durch Subtrahieren des positiven Zustandswertes von dem negativen Zustandswert erhaltenen Rückkopplungssignals;
(d) ein $(n + 1)$ -maliges Wiederholen der Schritte (a) bis (c);
(e) ein Viterbi-Dekodieren des nach Ausführen des Schrittes (d) ausgegebenen $PR(+1, -1)$ -Signals und ein Ausgeben der Viterbi-dekodierten Daten; und
(f) ein Addieren der $(n + 1)$ -Bit-verzögerten Daten der Viterbi-dekodierten Daten zu den Viterbi-dekodierten Daten mit dem Ziel einer die inverse Kennlinie des Vorkodierers darstellenden $(1 + D)^{n+1}$ -Kennlinie und ein Ausgeben dekodierter Daten.

22. Verfahren nach Anspruch 21, wobei die Schritte (a) bis (c) bei dem Schritt (d) m -mal mit einer größer als $n + 1$ seienden ganzen Zahl m wiederholt werden, wobei der Schritt (f) umfasst:

ein $(n + 1)$ -Bit-Verzögern der Viterbi-dekodierten Daten mit dem Ziel einer die inverse Kennlinie des Vorkodierers darstellenden $(1 + D)^{n+1}$ -Kennlinie und ein Addieren der $(n + 1)$ -Bit-verzögerten Daten zu den Viterbi-dekodierten Daten, sodass erste E^nPR4 -Modus-dekodierte Daten ausgegeben werden; wobei das Verfahren des Weiteren die nachfolgenden Schritte umfasst: (g) ein p -Bit-Verzögern der ersten dekodierten Daten mit dem Ziel einer $(1 + D)^p$ -Kennlinie mit $p = m - n - 1$, ein Addieren der p -Bit-verzögerten Daten zu den ersten verzögerten

Daten, sodass zweite dekodierte Daten ausgegeben werden; und
(h) ein Auswählen von einem der ersten dekodierten Daten und der zweiten dekodierten Daten entsprechend einem Modus-Signal.

Es folgen 9 Blatt Zeichnungen

FIG. 1 (Stand der Technik)

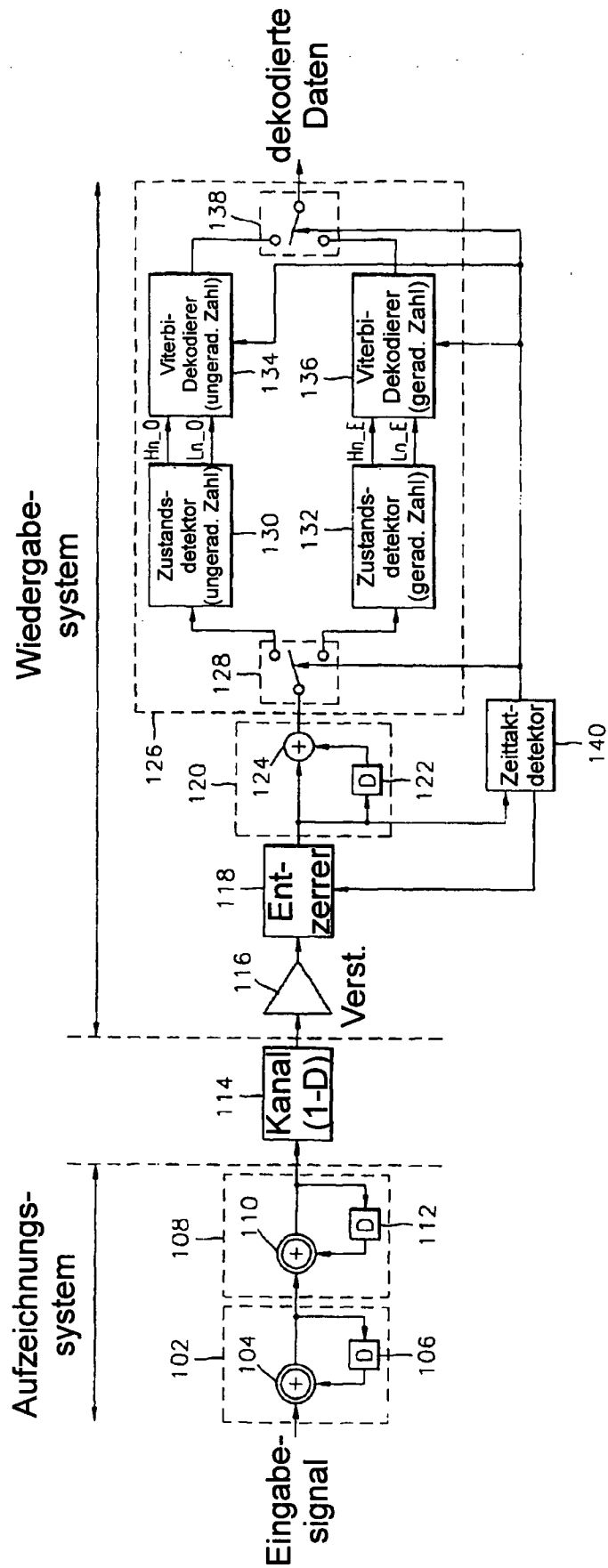


FIG. 2 (Stand der Technik)

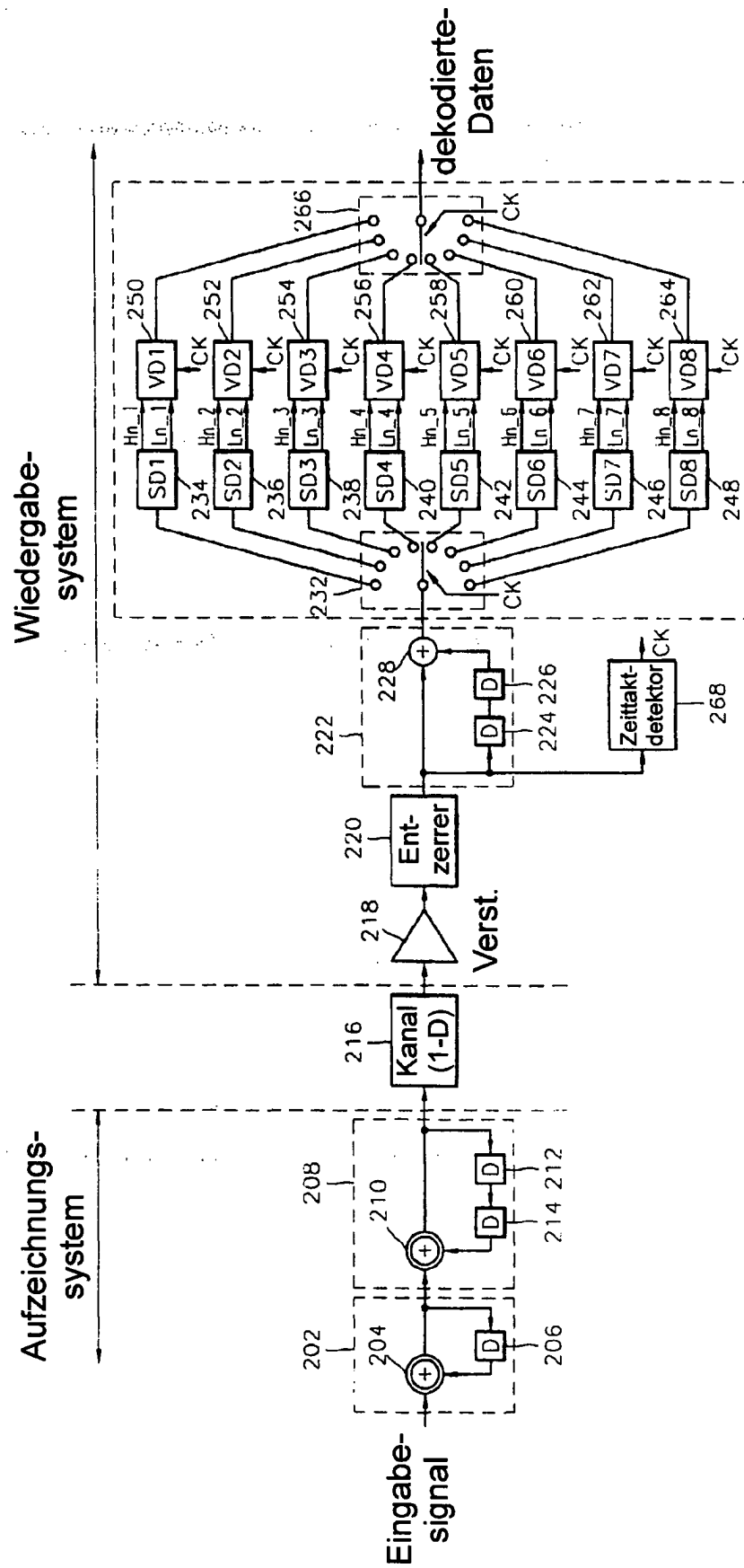


FIG. 3 (Stand der Technik)

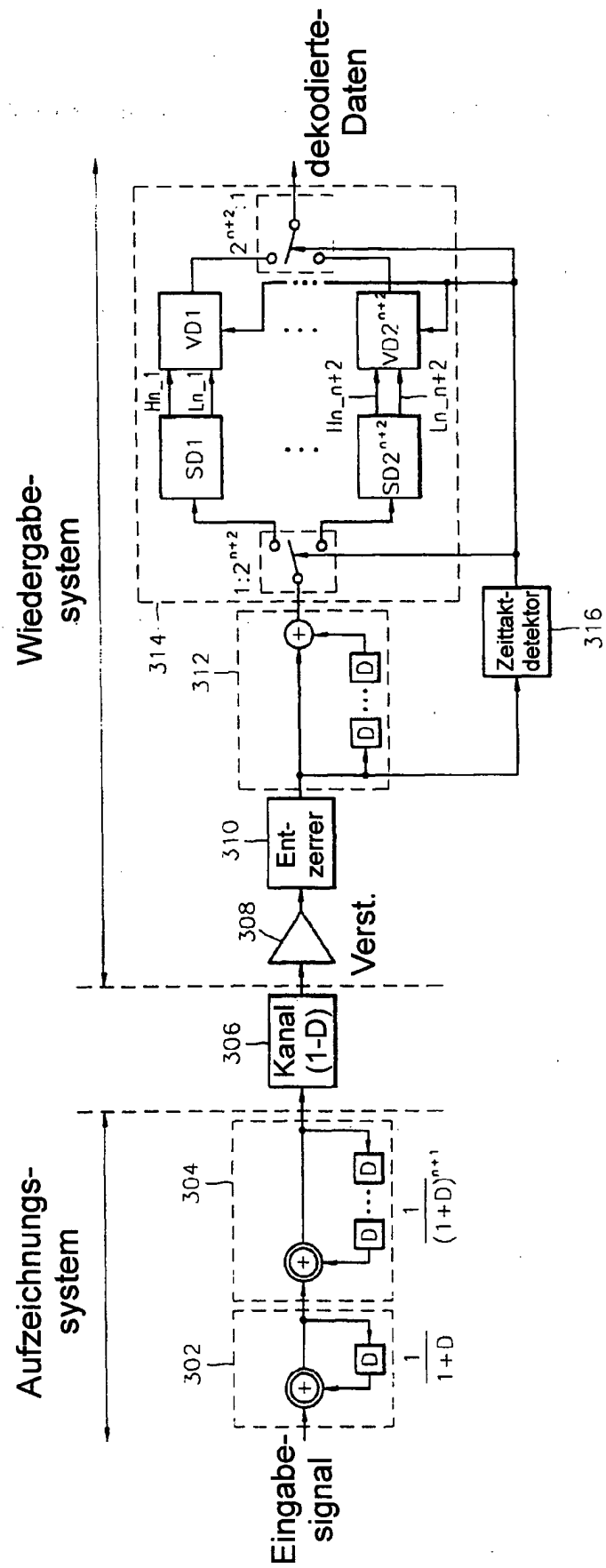


FIG. 4

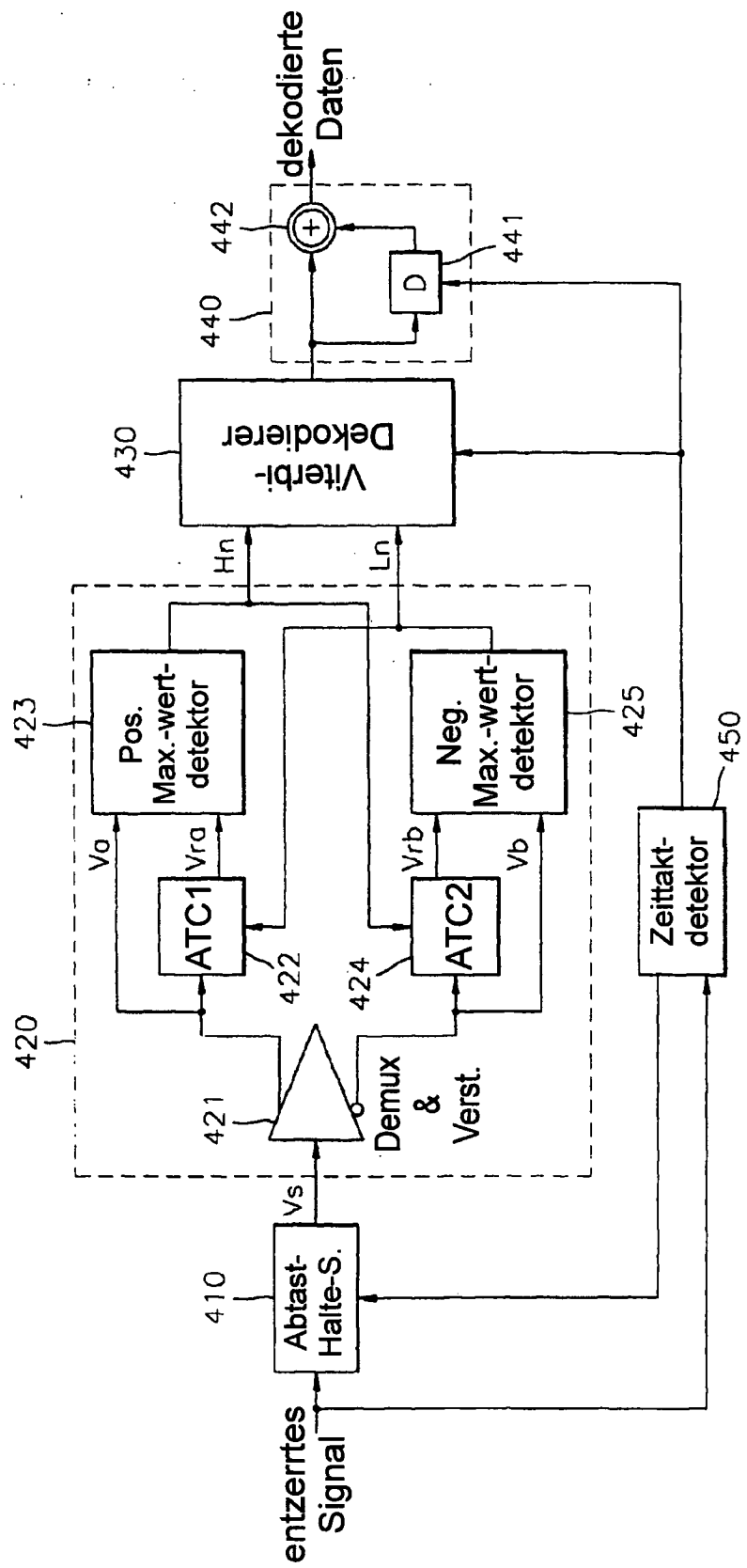
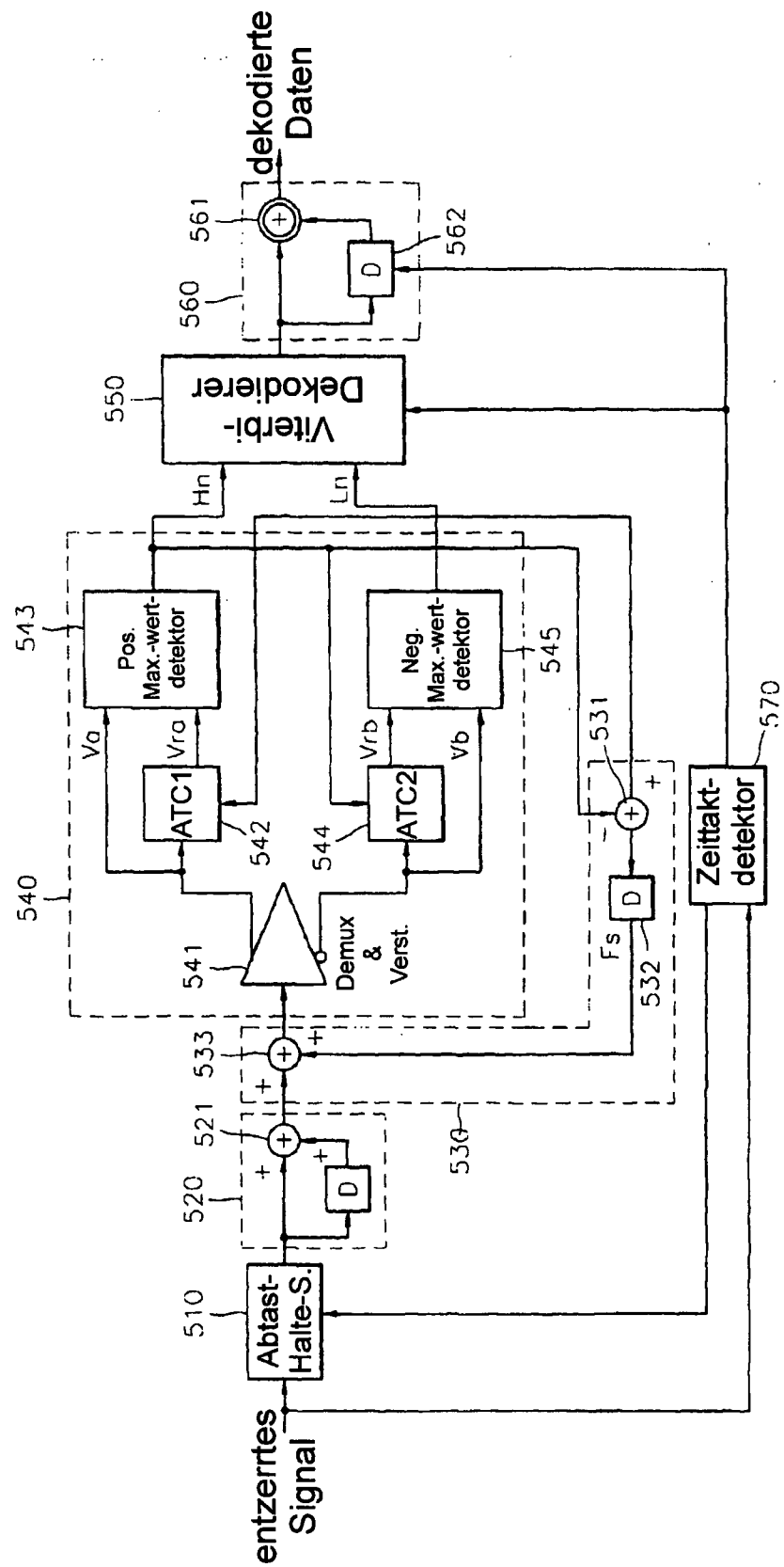


FIG. 5



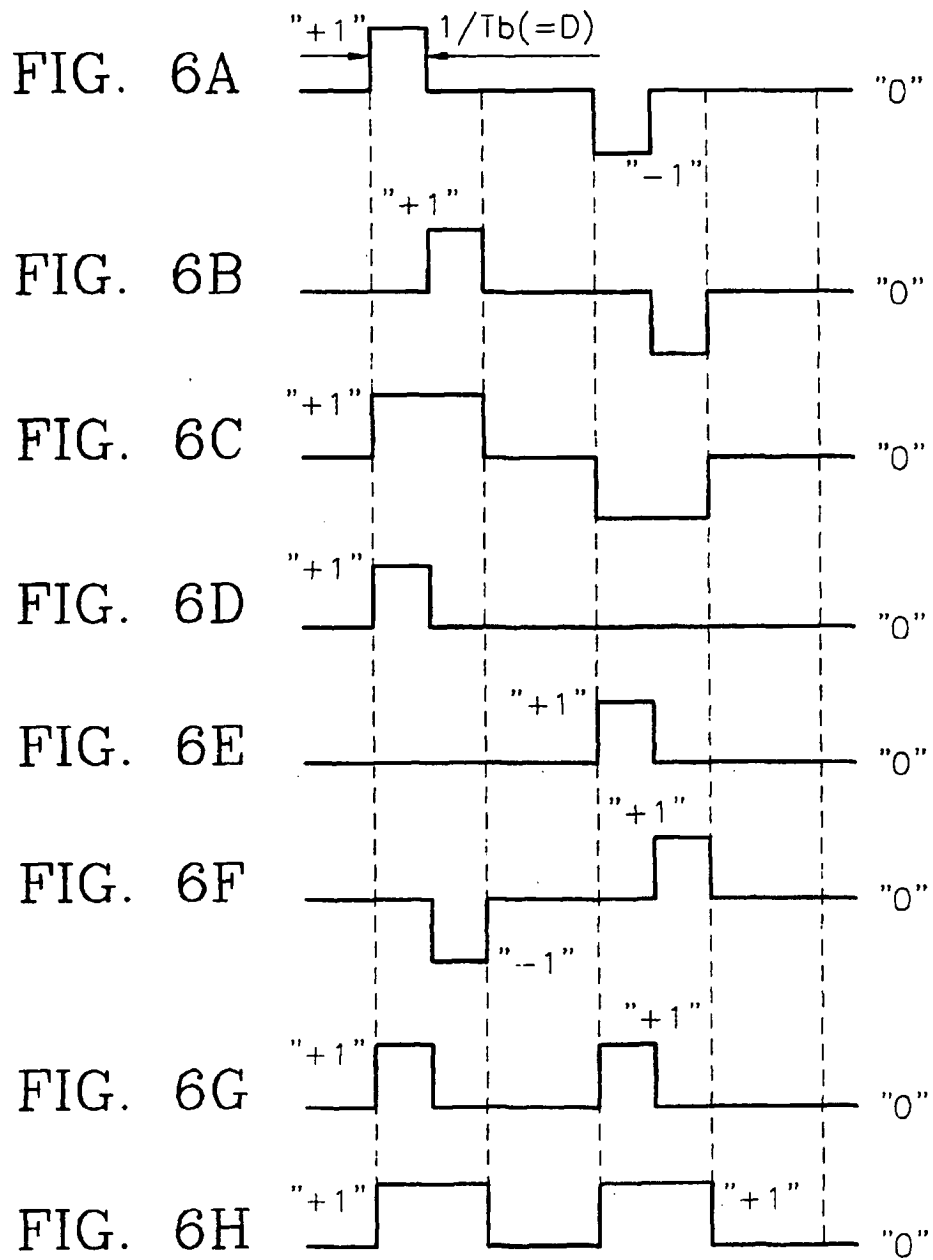


FIG. 7

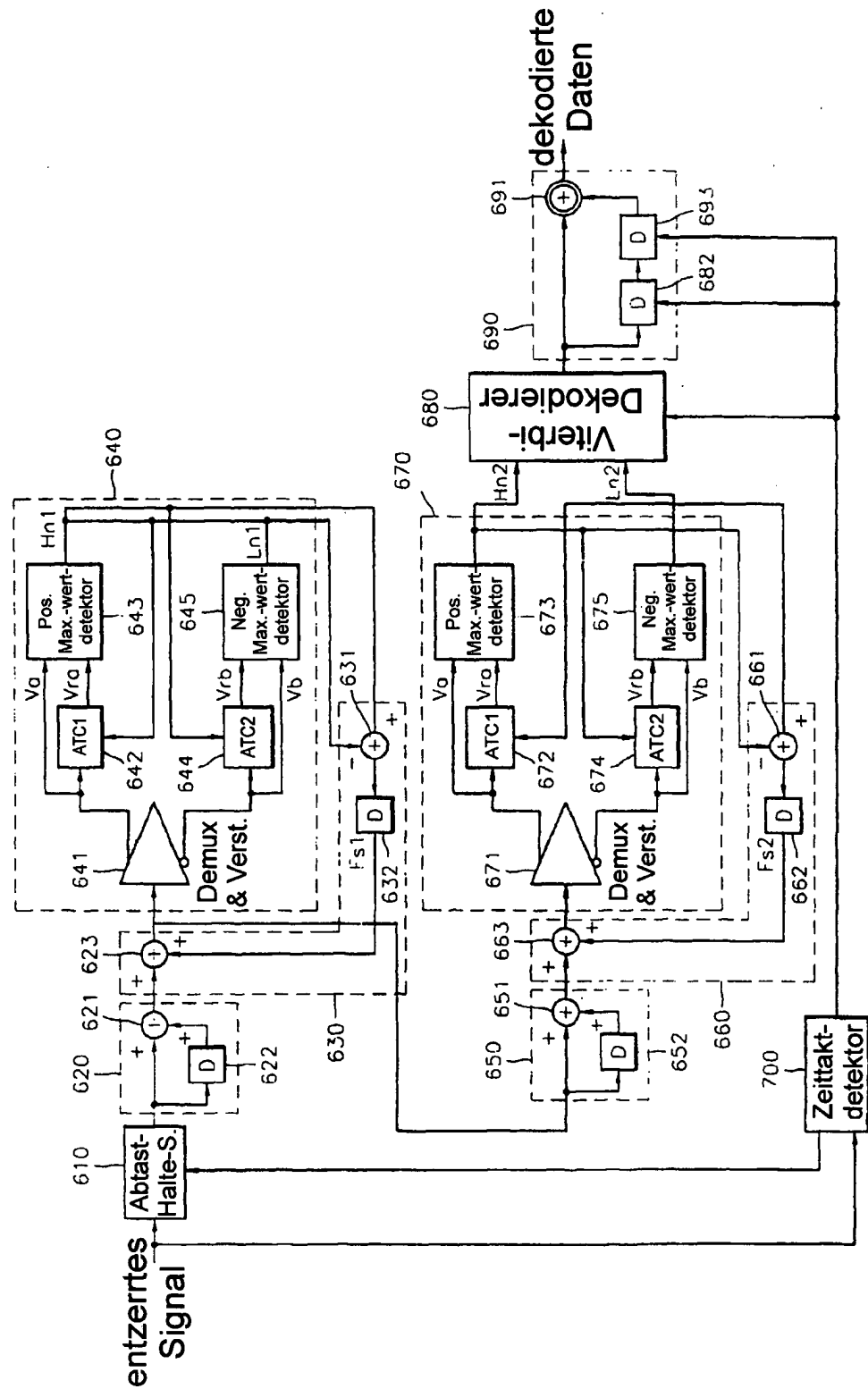


FIG. 8

