



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

215524

(11)

(B1)

(51) Int. Cl.³
G 05 D 3/20

(22) Přihlášeno 27 03 79

(21) (PV 2005-79)

(40) Zveřejněno 30 11 81

(45) Vydáno 15 10 84

(75)

Autor vynálezu

KAPRÁLEK ALEXANDR ing., KRŠIAK IVAN ing., CSc., PRAHA

(54) Zapojení obvodů interpolátoru dráhy

1

Vynález se týká zapojení obvodů pro interpolaci dráhy u řídicích systémů strojů, zejména obráběcích.

Systémy číslicového řízení polohy, zejména řídicí systémy číslicového řízení obráběcích strojů, velmi často obsahují interpolátor, který umožňuje generovat pohyb po přímce nebo kružnici. Dosud užívané interpolátory vyžadují velkého počtu součástek a dosahují relativně malých rychlostí pohybu.

Mnohé z těchto nevýhod odstraňuje zapojení podle vynálezu, jehož podstata spočívá v tom, že výstup zdroje informací je prvním informačním kanálem propojen s prvními vstupy paměti konstant, paměti čítače a bloku maskování, výstup generátoru impulsů je propojen se vstupem řadiče, jehož výstup je propojen druhým informačním kanálem, jednak s druhými vstupy paměti konstant, paměti čítače a bloku maskování a jednak s prvními vstupy paměti střadače a bloku rozdělování impulsů, výstup paměti konstant je spojen s prvním vstupem první sčítačky, jejíž druhý vstup je propojen s výstupem paměti čítače, výstup první sčítačky je spojen jednak se třetím vstupem paměti čítače, jednak s prvním vstupem druhé sčítačky, jejíž druhý vstup je spojen s výstupem paměti střadače, výstup druhé sčítačky je propojen

2

se třetím vstupem bloku maskování, první výstup bloku maskování je připojen na druhý vstup paměti střadače, druhý výstup bloku maskování je spojen jednak se třetím vstupem paměti konstant, jednak se druhým vstupem bloku rozdělování impulsů, jehož první výstup je spojen se vstupem prvního servopohonu a druhý výstup bloku rozdělování impulsů je spojen se vstupem druhého servopohonu.

Výhodou zapojení podle vynálezu je potřeba malého počtu součástek a možnost dosažení velké rychlosti pohybu. Výhodou tohoto zapojení je také dodržování tečné rychlosti pohybu.

Příklad zapojení podle vynálezu je znázorněn na obrázku, který představuje blokové schéma zapojení obvodů interpolátoru dráhy.

Zdroj 1 informací, realizovaný obvykle vstupní částí řídicího systému, umožňuje zadávání požadovaných parametrů pohybu (např. poloměru generované dráhy, výchozího a koncového bodu dráhy apod.) a jejich zpracování na tvar vhodný k zadávání do interpolátoru. Výstup zdroje 1 informací je prvním informačním kanálem propojen s prvními vstupy paměti 3 konstant, paměti 2 čítače a bloku 7 maskování. Rychlost výsledného pohybu je úměrná výstupní frekvenci

generátoru 11 impulsů, který může být realizován např. oscilátorem, nebo např. inkrementálním snímačem otáček vřetena. Výstup generátoru 11 impulsů je propojen se vstupem řadiče 12. Řadič 12 vytváří sled adres, potřebný pro serioparalelní výpočet. Řadič 12 může být např. realizován čítačem. Výstup řadiče 12 je propojen druhým informačním kanálem jednak s druhými vstupy paměti 3 konstant, paměti 2 čítače a bloku 7 maskování a jednak s prvními vstupy paměti 5 střádače a bloku 8 rozdělování impulsů. Výstup paměti 3 konstant je spojen s prvním vstupem první sčítačky 4, jejíž druhý vstup je propojen s výstupem paměti 2 čítače. Výstup první sčítačky 4 je spojen jednak se třetím vstupem paměti 2 čítače, jednak s prvním vstupem bloku druhé sčítačky 6, jejíž druhý vstup je spojen s výstupem paměti 5 střádače. Výstup druhé sčítačky 6 je propojen se třetím vstupem bloku 7 maskování. Blok 7 maskování je zapojen tak, aby realizoval funkci logického součinu čísla udávajícího nastavený modul sčítání a výsledku součtu obsahu paměti 5 střádače a paměti 2 čítače. Tato funkce může být realizována např. logickými hradly. První výstup bloku 7 maskování je připojen na druhý vstup paměti 5 střádače. Druhý výstup bloku 7 maskování je spojen jednak se třetím vstupem paměti 3 konstant, jednak se druhým vstupem bloku 8 rozdělování impulsů. Blok 8 rozdělování impulsů určuje podle hodnoty adresy, generované řadičem 12, do které osy je přiveden výstupní impuls. Zároveň upravuje dobu trvání výstupního impulsu. První výstup bloku 8 rozdělování impulsů je spojen se vstupem prvního servopohonu 10. Druhý výstup bloku 8 rozdělování impulsů je spojen se vstupem druhého servopohonu 9. Servopohony mohou být realizovány např. stejnosměrnými motory s regulátorem a odměřovacím zařízením polohy.

Před zahájením pohybu se ze zdroje 1 vstupních informací přepíše vstupní geometrické údaje (v případě lineární interpolace rozdíl souřadnic koncového a výchozího bodu, v případě kruhové interpolace souřadnice výchozího bodu vzhledem ke středu kružnice) do paměti 2 čítače a zároveň se nastaví pracovní oblast adres paměti 3 konstant, která určuje druh interpolace. Kromě toho se nastaví modul druhé sčítačky 6 prostřednictvím bloku 7 maskování. V každém výpočetním kroku je k obsahu paměti 2 čítače přičtena příslušná hodnota (nula, +1 nebo -1) z paměti 3 konstant pomocí první sčítačky 4 a výsledek je opět uložen do paměti 2 čítače. Kromě toho je tento výsledek sečten prostřednictvím druhé sčítačky 6 s obsahem paměti 5 střádače a výsledek je přes blok 7 maskování uložen do paměti 5 střádače. Blok 7 maskování mění modul druhé sčítačky 6 podle velikosti zadané dráhy (délky úsečky při lineární a poloměr při kruhové interpolaci). Je-li výsledek sčítání ve druhé sčítačce 6 větší než nastavený modul sčítání, vytváří blok 7 maskování výstupní impuls, který je veden do bloku 8 rozdělování impulsů a zároveň ovlivňuje, která hodnota (0, +1 nebo -1) bude v následujícím kroku vybrána z paměti 3 konstant. Výstupní impulsy bloku 7 maskování jsou blokem 8 rozdělování impulsů přivedeny na impulsní vstupy autonomně pracujících servopohonů 9, 10 jednotlivých souřadných os. Generátor 11 řídicích impulsů vytváří sled impulsů s kmitočtem, úměrným požadované rychlosti pohybu. Řadič 12 vytváří periodicky se opakující sled adres paměti 2, 3, 5 bloku 7 maskování a bloku 8 rozdělování impulsů. Zároveň vytváří řídicí signály potřebné pro funkci interpolátoru.

Vynález lze použít zejména u řídicích systémů obráběcích strojů.

PŘEDMĚT VYNÁLEZU

Zapojení obvodů interpolátoru dráhy vyznačené tím, že výstup zdroje (1) informací je prvním informačním kanálem propojen s prvními vstupy paměti (3) konstant, paměti (2) čítače a bloku (7) maskování, výstup generátoru (11) impulsů je propojen se vstupem řadiče (12), jehož výstup je propojen druhým informačním kanálem jednak se druhými vstupy paměti (3) konstant, paměti (2) čítače a bloku (7) maskování a jednak s prvními vstupy paměti (5) střádače a bloku (8) rozdělování impulsů, výstup paměti (3) konstant je spojen s prvním vstupem první sčítačky (4), jejíž druhý vstup je propojen s výstupem paměti (2) čítače, výstup první sčítačky (4) je spojen jednak

se třetím vstupem paměti (2) čítače, jednak s prvním vstupem druhé sčítačky (6), jejíž druhý vstup je spojen s výstupem paměti (5) střádače, výstup druhé sčítačky (6) je propojen se třetím vstupem bloku (7) maskování, první výstup bloku (7) maskování je připojen na druhý vstup paměti (5) střádače, druhý výstup bloku (7) maskování je spojen jednak se třetím vstupem paměti (3) konstant, jednak se druhým vstupem bloku (8) rozdělování impulsů, jehož první výstup je spojen se vstupem prvního servopohonu (10) a druhý výstup bloku (8) rozdělování impulsů je spojen se vstupem druhého servopohonu (9).

