

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成18年8月17日(2006.8.17)

【公開番号】特開2004-152277(P2004-152277A)

【公開日】平成16年5月27日(2004.5.27)

【年通号数】公開・登録公報2004-020

【出願番号】特願2003-344936(P2003-344936)

【国際特許分類】

G 06 F 9/50 (2006.01)

G 06 F 12/06 (2006.01)

G 06 F 12/08 (2006.01)

【F I】

G 06 F 9/06 6 4 0 H

G 06 F 12/06 5 2 0 F

G 06 F 12/06 5 2 2 B

G 06 F 12/08 5 0 1 C

G 06 F 12/08 5 1 7 C

G 06 F 12/08 5 5 1 J

G 06 F 12/08 5 5 9 Z

【手続補正書】

【提出日】平成18年6月23日(2006.6.23)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

CPU、キャッシュ、RAMおよび不揮発性メモリを備えた演算装置であって、

前記CPUが読み込もうとするデータが前記RAMに存在するかどうかを判定する判定手段と、

前記判定手段の判定結果に応じて、前記データを前記不揮発性メモリから前記RAMを経ずに前記CPUに読み込ませる切り替え装置と、

前記データが前記不揮発性メモリから前記RAMを経ずにキャッシュデータとして前記キャッシュに格納されたときに、当該キャッシュデータに対応する全てのキャッシュタグのダーティービットをダーティーに設定するキャッシュ操作装置とを備えた起動時間短縮演算装置。

【請求項2】

前記判定手段が、前記RAMのデータの有無を保持するRAMデータ判定ビットテーブルを参照して前記判定を行う機能を有する、請求項1に記載の起動時間短縮演算装置。

【請求項3】

前記切り替え装置が、前記データが前記RAMに存在しなかったときに当該データに対応する前記不揮発性メモリ上のアドレスを判別する機能を有する、請求項1に記載の起動時間短縮演算装置。

【請求項4】

前記キャッシュ操作装置が、前記データがキャッシュデータとして前記キャッシュに格納されたときに、当該キャッシュデータに対応するキャッシュタグに、当該キャッシュデータに対応する前記RAMのアドレスを書き込む機能を有することを特徴とする、請求項

1に記載の起動時間短縮演算装置。

【請求項5】

前記不揮発性メモリがROMであることを特徴とする、請求項1に記載の起動時間短縮演算装置。

【請求項6】

CPU、キャッシュ、RAMおよび不揮発性メモリを備えた演算装置においてデータをロードする方法であって、

前記CPUが読み込もうとするデータが前記RAMに存在するかどうかを判定するステップと、

前記判定結果に応じて、前記データを前記不揮発性メモリから前記RAMを経ずに前記CPUに読み出させるステップと、

前記データが前記不揮発性メモリから前記RAMを経ずにキャッシュデータとして前記キャッシュに格納されたときに、当該キャッシュデータに対応する全てのキャッシュタグのダーティービットをダーティーに設定するステップとを備えたデータロード方法。