



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I859500 B

(45)公告日：中華民國 113 (2024) 年 10 月 21 日

(21)申請案號：111102064

(22)申請日：中華民國 106 (2017) 年 06 月 08 日

(51)Int. Cl. : C30B15/30 (2006.01)

C30B29/06 (2006.01)

(30)優先權：2016/06/08 美國

62/347,143

2016/06/08 美國

62/347,145

(71)申請人：環球晶圓股份有限公司 (中華民國) GLOBALWAFERS CO., LTD. (TW)

新竹市新竹科學工業園區東區工業東二路 8 號

(72)發明人：巴薩克 舒柏 BASAK, SOUBIR (IN)；珮杜斯 伊格 PEIDOUS, IGOR (US)；哈德森 卡瑞喜瑪 M HUDSON, CARISSIMA M. (US)；李衡敏 LEE, HYUNGMIN (KR)；金昞天 KIM, BYUNGCHUN (KR)；法斯特 羅伯特 J FALSTER, ROBERT J. (US)

(74)代理人：陳長文；洪榮宗

(56)參考文獻：

US 2016/0108551A1

審查人員：葉猷全

申請專利範圍項數：21 項 圖式數：11 共 57 頁

(54)名稱

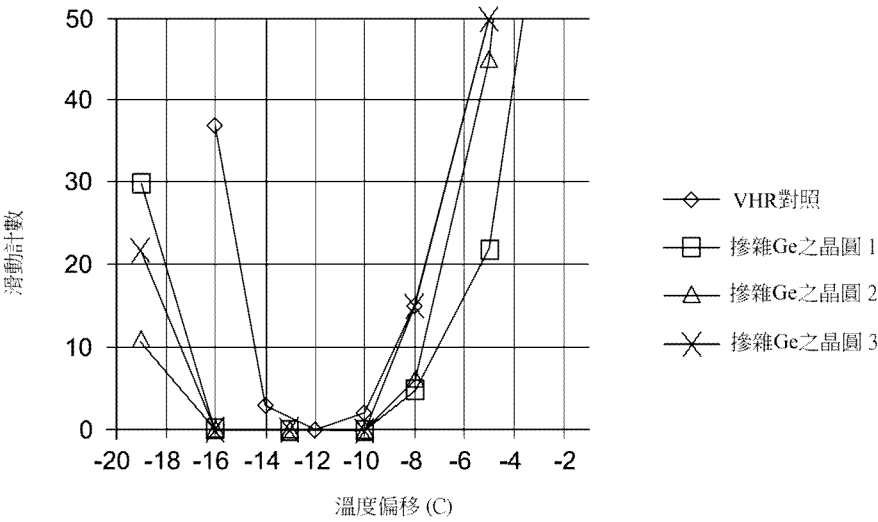
具有經改良之機械強度的高電阻率單晶矽錠及晶圓

(57)摘要

本發明提供一種用於製備單晶矽錠及從其切割之晶圓之方法。該等錠及晶圓包括至少約 1×10^{14} 個原子/cm³ 之濃度之氮及/或至少約 1×10^{19} 個原子/cm³ 之濃度之鍺、小於約 6 ppma 之濃度之間隙氧及至少約 1000 ohm cm 之電阻率。

A method for preparing a single crystal silicon ingot and a wafer sliced therefrom are provided. The ingots and wafers comprise nitrogen at a concentration of at least about 1×10^{14} atoms/cm³ and/or germanium at a concentration of at least about 1×10^{19} atoms/cm³, interstitial oxygen at a concentration of less than about 6 ppma, and a resistivity of at least about 1000 ohm cm.

指定代表圖：



【圖11】



I859500

【發明摘要】

【中文發明名稱】

具有經改良之機械強度的高電阻率單晶矽錠及晶圓

【英文發明名稱】

HIGH RESISTIVITY SINGLE CRYSTAL SILICON INGOT AND
WAFER HAVING IMPROVED MECHANICAL STRENGTH

【中文】

本發明提供一種用於製備單晶矽錠及從其切割之晶圓之方法。該等錠及晶圓包括至少約 1×10^{14} 個原子/cm³之濃度之氮及/或至少約 1×10^{19} 個原子/cm³之濃度之鍺、小於約6 ppma之濃度之間隙氧及至少約1000 ohm cm之電阻率。

【英文】

A method for preparing a single crystal silicon ingot and a wafer sliced therefrom are provided. The ingots and wafers comprise nitrogen at a concentration of at least about 1×10^{14} atoms/cm³ and/or germanium at a concentration of at least about 1×10^{19} atoms/cm³, interstitial oxygen at a concentration of less than about 6 ppma, and a resistivity of at least about 1000 ohm cm.

【指定代表圖】

圖11

【代表圖之符號簡單說明】

無

【發明說明書】

【中文發明名稱】

具有經改良之機械強度的高電阻率單晶矽錠及晶圓

【英文發明名稱】

HIGH RESISTIVITY SINGLE CRYSTAL SILICON INGOT AND
WAFER HAVING IMPROVED MECHANICAL STRENGTH

【技術領域】

【0001】 本發明大體係關於單晶矽錠及晶圓之生產，該等錠及晶圓具有低氧濃度、高電阻率及經改良之機械強度。

【先前技術】

【0002】 單晶矽係用於製造半導體或電子組件及太陽能材料之許多程序中之起始材料。例如，從矽錠產生半導體晶圓通常用於積體電路晶片之生產中。在太陽能產業中，歸因於無晶粒邊界及錯位，可替代多晶矽使用單晶矽替代多晶矽。單晶矽錠經加工成所欲形狀(諸如矽晶圓)，可從其產生半導體或太陽能晶圓。

【0003】 產生高純度單晶矽錠之現有方法包含浮動區方法及磁場施加式丘克拉斯基(Czochralski)(MCZ)法。浮動區方法包含熔化超純多晶矽棒之窄區且沿著該棒緩慢平移經熔化區以產生具有高純度之單晶矽錠。MCZ程序藉由在坩堝中熔化多晶矽，將晶種浸入經熔化矽中且以足以達成錠所需的直徑的方式抽出晶種而產生單晶矽錠。水平及/或垂直磁場可施加至經熔化矽以抑制將雜質(諸如氧)併入生長中之單晶矽錠中。雖然浮動區矽錠通常含有相對低的雜質(諸如氧)濃度，但歸因於藉由表面張力施加之限制，使用浮動區方法生長之錠之直徑通常不大於約200 mm。MCZ

矽碲相較於浮動區碲可按更高之碲直徑產生，但MCZ矽碲通常含有更高之雜質濃度。

【0004】 在使用MCZ方法生產單晶矽碲之程序期間，氧透過熔體固體或熔體晶體界面引入至矽晶碲中。氧會造成從碲生產之晶圓中之各種缺陷，降低使用碲來製造半導體裝置之良率。例如，絕緣閘極雙極電晶體(IGBT)、高品質射頻(RF)、高電阻率絕緣體上覆矽(HR-SOI)、電荷誘捕層SOI (CTL-SOI)及GaN磊晶應用之基板通常需要低氧濃度(Oi)以便達成高電阻率。

【0005】 使用浮動區矽材料來製造至少一些已知半導體裝置以達成低Oi及高電阻率。然而，浮動區材料係相對昂貴的且限於用於產生具有小於約200 mm之直徑之碲。因此，浮動區矽材料係昂貴的且不能夠產生具有相對低之氧濃度之更高直徑矽晶碲。

【0006】 建立於高電阻率絕緣體上覆矽(HR-SOI)上之高品質射頻(RF)裝置對良好之二次諧波效能(HD2)需要非常高之電阻率。為在裝置製造及封裝期間維持晶圓之高電阻率，需要非常低之Oi以便最小化熱施體影響且避免PN接面之形成。然而，低Oi晶圓之機械強度嚴重降低，且此等晶圓易於在SOI線、EPI反應器及裝置製造步驟中之高溫程序步驟期間滑落。此造成SOI晶圓製造商以及裝置製造商二者之高良率損失。

【0007】 此先前技術部分旨在向讀者介紹可與本揭示內容之各種態樣相關之本技術之各種態樣，該等態樣在下文中描述及/或主張。據信此討論有助於向讀者提供背景資訊以促進對本發明之各種樣態之更佳理解。因此，應理解應以此教示閱讀此等陳述，而非作為先前技術之認可。

【發明內容】

【0008】 相關申請案之交叉參考

【0009】 本發明主張2016年6月8日申請之美國臨時專利申請案第62/347143號之權益及2016年6月8日申請之美國臨時專利申請案第62/347145號之權益。兩個優先權文件之揭示內容之全部以宛如闡述引用的方式併入本文中。

【0010】 在一項實施例中，本發明係關於一種單晶矽晶圓，其包括：兩個主要平行表面，其等之一者係該單晶矽晶圓之前表面及其等之另一者係該單晶矽晶圓之後表面；圓周邊緣，其接合該單晶矽晶圓之該前表面及該後表面；大塊區，其在該前表面與該後表面之間；及該單晶矽晶圓之中心平面，其在該單晶矽晶圓之該前表面與該後表面之間，其中該大塊區包括雜質，其包括至少約 1×10^{14} 個原子/cm³之濃度之氮、至少約 1×10^{19} 個原子/cm³之濃度之鍺、或至少約 1×10^{14} 個原子/cm³之濃度之氮與至少約 1×10^{19} 個原子/cm³之濃度之鍺之組合，及小於約6 ppma之濃度之間隙氧(New ASTM: ASTM F 121, 1980-1983; DIN 50438/1, 1978)，且進一步其中該單晶矽錠之主體具有至少約1000 ohm cm之電阻率。

【0011】 在一項實施例中，本發明進一步係關於一種使單晶矽錠生長之方法。該方法包括：製備矽熔體，其中藉由在內襯石英之坩堝中使多晶矽熔化且添加雜質源至該內襯石英之坩堝而製備該矽熔體，該雜質包括鍺、氮、或鍺及氮之組合；及該單晶矽錠係從該矽熔體拉出，該單晶矽錠包括中心軸、冠部、與該冠部相對之端部及該冠部與該相對端部之間的主體，該主體具有側向表面及從該中心軸延伸至該側向表面之半徑R，其中該單晶矽錠之該主體包括至少約 1×10^{14} 個原子/cm³之濃度之氮、至少約 1×10^{19} 個原子/cm³之濃度之鍺、或至少約 1×10^{14} 個原子/cm³之濃度之氮與

至少約 1×10^{19} 個原子/ cm^3 之濃度之鍺之組合，進一步其中該等拉製條件足以產生小於約6 ppma之該單晶矽碲之該主體中之間隙氧之濃度(New ASTM: ASTM F 121, 1980-1983; DIN 50438/1, 1978)，且進一步其中該單晶矽碲之該主體具有至少約1000 ohm cm之電阻率。

【0012】 在一項實施例中，本發明進一步係關於一種單晶矽碲，其包括：中心軸、冠部、與該冠部相對之端部及該冠部與該相對端部之間的主體，該主體具有側向表面及從該中心軸延伸至該側向表面之半徑R，其中該單晶矽碲之該主體包括雜質，其包括至少約 1×10^{14} 個原子/ cm^3 之濃度之氮、至少約 1×10^{19} 個原子/ cm^3 之濃度之鍺、或至少約 1×10^{14} 個原子/ cm^3 之濃度之氮與至少約 1×10^{19} 個原子/ cm^3 之濃度之鍺之組合，及小於約6 ppma之濃度之間隙氧(New ASTM: ASTM F 121, 1980-1983; DIN 50438/1, 1978)，且進一步其中該單晶矽碲之該主體具有至少約1000 ohm cm之電阻率。

【0013】 存在關於上述之態樣所提及之特徵之各種改良。進一步特徵亦可併入上述態樣中。此等改良及額外特徵可個別或以任何組合存在。例如，下文關於所繪示實施例之任一者所討論之各種特徵可單獨或以任何組合併入上文描述之態樣之任一者中。

【圖式簡單說明】

【0014】 圖1係一項實施例之坩堝之俯視圖。

【0015】 圖2係在圖1中展示之坩堝之側視圖。

【0016】 圖3係繪示經施加至在晶體生長設備中含有熔體之坩堝之尖形磁場之示意圖。

【0017】 圖4係與圖1相同之實施例之晶體生長系統之方塊圖。

【0018】 圖5A係展示在按給定晶體旋轉速率之中間主體生長之接近坩堝壁之流線及氧濃度之坩堝之部分之橫截面圖。

【0019】 圖5B係映射在按晶體旋轉速率之後期主體生長之接近坩堝壁之流線及氧濃度之例示性坩堝之部分之橫截面圖。

【0020】 圖5C係映射在按不同晶體旋轉速率之後期主體生長之接近坩堝壁之流線及氧濃度之坩堝之部分之橫截面圖。

【0021】 圖6係繪製在後期主體生長之根據晶體旋轉速率變化之經模擬氧濃度(O_i)對比沿著晶體之位置(BL)之圖表。

【0022】 圖7A係繪製在後期主體生長之氧濃度對比針對6 rpm之晶體主體旋轉速率之坩堝旋轉速率之圖表。

【0023】 圖7B係繪製在後期主體生長之氧濃度對比針對8 rpm之晶體主體旋轉速率之坩堝旋轉速率之圖表。

【0024】 圖8A係映射在按對應於50%平衡之磁場強度之後期主體生長之接近坩堝壁之流線及速度量值之例示性坩堝之橫截面圖。

【0025】 圖8B係映射在按對應於95%平衡之磁場強度之後期主體生長之接近坩堝壁之流線及速度量值之例示性坩堝之橫截面圖。

【0026】 圖8C係映射在按對應於150%平衡之磁場強度之後期主體生長之接近坩堝壁之流線及速度量值之例示性坩堝之橫截面圖。

【0027】 圖9係繪製根據針對兩個不同晶體旋轉速率量變曲線之晶體主體長度而變化之氧濃度之圖表。

【0028】 圖10A及圖10B係描繪根據實例3之無滑動溫度窗測試之圖表。

【0029】 圖11係描繪根據實例4之無滑動溫度窗測試之圖表。

【0030】 各種圖式中之相似參考符號指示相似元件

【實施方式】

【0031】 本發明之方法係關於在足以產生具有低氧濃度、高電阻率及經改良之機械強度之碲之條件下使單晶矽碲生長。本發明進一步係關於藉由該方法產生之單晶矽碲，且仍進一步係關於從單晶矽碲切割之單晶矽晶圓，晶圓具有低氧濃度、高電阻率及經改良之機械強度。

【0032】 根據本發明之一些實施例，晶體生長條件足以藉由丘克拉斯基法製備單晶矽碲，該等碲包括在至少約 1×10^{19} 個原子/ cm^3 之濃度之鍺(Ge)摻雜劑且具有在小於約6.0ppma之濃度之間隙氧(Oi)。根據本發明之一些實施例，晶體生長條件足以藉由丘克拉斯基法製備單晶矽碲，該等碲包括在至少約 1×10^{14} 個原子/ cm^3 之濃度之氮(N)摻雜劑且具有在小於約6.0ppma之濃度之間隙氧(Oi)。根據本發明之一些實施例，晶體生長條件足以藉由丘克拉斯基法製備單晶矽碲，該等碲包括在至少約 1×10^{14} 個原子/ cm^3 之濃度之氮(N)摻雜劑及在至少約 1×10^{19} 個原子/ cm^3 之濃度之鍺(Ge)摻雜劑且具有在小於約6.0ppma之濃度之間隙氧(Oi)。此外，單晶矽碲及從其切割之晶圓具有至少約1000 ohm cm之電阻率。在較佳實施例中，根據丘克拉斯基(Cz)分批晶體拉製程序拉製碲。使用鍺摻雜單晶矽碲有利地改良碲之機械強度，同時亦不影響Si之電阻率。在一些實施例中，可共摻雜氮與Ge以改良機械強度而不對電阻率產生過多影響。Ge及/或N摻雜劑之濃度足夠低使得晶圓之特徵為在熱程序期間之低或無熱施體產生。另外，Ge摻雜並不使二次諧波效能降級，此可藉由其他摻雜劑(諸如氮、硼或金屬)降級。

【0033】 在一些實施例中，可藉由選擇具有 >1000 ohm.cm電阻率

之高純度多晶矽且藉由在高純度合成內襯石英之坩堝中製備熔體而控制電阻率。在一些實施例中，可添加補償P/N類型之少量稀釋摻雜劑以補償電活性雜質以達成晶體之預期電阻率。因此，可選擇晶體拉製條件及材料以提供單晶矽錠，其中單晶矽錠之主體具有至少約1000 ohm cm、至少約3000 ohm cm、至少約4000 ohm cm、至少約5000 ohm cm、至少約10000 ohm cm、至少約15000 ohm cm或甚至至少約20000 ohm cm之電阻率。

【0034】 在一些實施例中，間隙氧(Oi)可經控制在藉由拉製程序最佳化所需之範圍內。製造非常低之Oi單晶矽錠之方法論可包含三個關鍵程序機構之組合。三個關鍵機構包含：1)坩堝內壁溫度及坩堝溶解之最佳化；2) Oi從坩堝壁至生長晶體之運輸；及3) SiO從熔體表面至氣相之蒸發。上文陳述之三個機構很大程度上取決於藉由所施加之磁場建立且極受其影響之熔流條件。在一些實施例中，拉製條件足以產生單晶矽錠之主體中之小於約6 ppma (諸如小於約5 ppma，小於約4 ppma或甚至小於約3 ppma)之間隙氧濃度。此等濃度根據New ASTM: ASTM F 121, 1980-1983; DIN 50438/1, 1978。

【0035】 在一些實施例中，可在熔毀程序期間藉由添加鍺源(例如，元素鍺及/或矽鍺)至熔體而將鍺併入單晶矽錠中。藉此，基於偏析原理將鍺併入單晶矽錠中。因此，在一些實施例中，可添加足夠之鍺(例如，元素鍺及/或矽鍺)至矽熔體以藉此拉製單晶矽錠，其中單晶矽錠之主體包括至少約 1×10^{19} 個原子/cm³ (諸如至少約 3×10^{19} 個原子/cm³或至少約 5×10^{19} 個原子/cm³)之濃度之鍺。單晶矽錠之主體可包括小於約 1×10^{22} 個原子/cm³ (諸如小於約 1×10^{21} 個原子/cm³或小於約 1×10^{20} 個原子/cm³)之濃度之

銻。在一些實施例中，單晶矽碲之主體包括至少約 1×10^{19} 個原子/ cm^3 且小於約 1×10^{22} 個原子/ cm^3 之濃度之銻。在一些實施例中，單晶矽碲之主體包括至少約 3×10^{19} 個原子/ cm^3 且小於約 1×10^{22} 個原子/ cm^3 (諸如在約 5×10^{19} 個原子/ cm^3 與小於約 1×10^{21} 個原子/ cm^3 之間，或在約 5×10^{19} 個原子/ cm^3 與小於約 1×10^{20} 個原子/ cm^3 之間)之濃度之銻。

【0036】 在一些實施例中，可在熔毀程序期間藉由添加氮源(例如，矽氮及/或氮氣)至熔體而將氮併入單晶矽碲中。藉此，基於偏析原理將氮併入單晶矽碲中。在一些實施例中，單晶矽碲之主體包括至少約 1×10^{14} 個原子/ cm^3 (諸如至少約 2×10^{14} 個原子/ cm^3 或至少約 5×10^{14} 個原子/ cm^3)之濃度之氮。在一些實施例中，單晶矽碲之主體包括至少約 1×10^{14} 個原子/ cm^3 且小於約 1×10^{16} 個原子/ cm^3 之濃度之氮。在一些實施例中，單晶矽碲之主體包括在至少約 2×10^{14} 個原子/ cm^3 與小於約 2×10^{15} 個原子/ cm^3 之間(諸如在至少約 5×10^{14} 個原子/ cm^3 與小於約 1×10^{16} 個原子/ cm^3 之間)之濃度之氮。在一些實施例中，單晶矽碲之主體包括至少約 1×10^{15} 個原子/ cm^3 且小於約 1×10^{16} 個原子/ cm^3 之濃度之氮。

【0037】 在一些實施例中，在熔毀程序期間，可藉由添加銻源(例如，元素銻及/或矽銻)至熔體而將銻併入單晶矽碲中，且可藉由添加氮源(例如，矽氮或氮氣)至熔體而將氮併入單晶矽碲中。因此，在一些實施例中，可添加足夠之銻(例如，元素銻及/或矽銻)至矽熔體以藉此拉製單晶矽碲，其中單晶矽碲之主體包括至少約 1×10^{19} 個原子/ cm^3 (諸如至少約 3×10^{19} 個原子/ cm^3 或至少約 5×10^{19} 個原子/ cm^3)之濃度之銻，且單晶矽碲之主體包括至少約 1×10^{14} 個原子/ cm^3 (諸如至少約 2×10^{14} 個原子/ cm^3 或至少約 5×10^{14} 個原子/ cm^3)之濃度之氮。在一些實施例中，單晶矽碲之主體包

括在至少約 1×10^{19} 個原子/ cm^3 且小於約 1×10^{22} 個原子/ cm^3 之濃度之鍺及在至少約 1×10^{14} 個原子/ cm^3 且小於約 1×10^{16} 個原子/ cm^3 之濃度之氮。在一些實施例中，單晶矽碲之主體包括在至少約 3×10^{19} 個原子/ cm^3 且小於約 1×10^{22} 個原子/ cm^3 之濃度之鍺及在至少約 2×10^{14} 個原子/ cm^3 且小於約 1×10^{15} 個原子/ cm^3 之濃度之氮。

【0038】 參考圖1及圖2，一項實施例之坩堝大體指示為10。坩堝10之圓柱座標系包含徑向方向R 12、角方向 θ 14及軸向方向Z 16。座標R 12、 θ 14及Z 16在本文中用於描述用於產生低氧矽碲之方法及系統。坩堝10含有具有熔體表面36之熔體25。晶體27從熔體25生長。熔體25可含有藉由坩堝10之加熱及/或角方向 θ 14上之坩堝10及/或晶體27之旋轉誘發之一或多個對流單元17、18。經由調節一或多個程序參數而調變該一或多個對流單元17、18之結構及交互作用，以降低成型晶體27內包含之氧，如下文中詳細描述。坩堝壁103（見圖5A至圖5C及圖8A至圖8C）可使用高純度石英內襯以便增強電阻率之控制。在一些實施例中，坩堝10可為包括內襯坩堝壁103之高純度石英之合成坩堝。

【0039】 參考圖3，方塊圖繪示施加至晶體生長設備中含有熔體23之坩堝10之尖形磁場。如展示，坩堝10含有矽熔體23，晶體27從矽熔體23生長。尖形磁場組態經設計以克服軸向及水平磁場組態之缺陷。一對線圈31及33（例如，亥姆霍茲線圈）經共軸放置於熔體表面36上方及下方。線圈31及33在相對之電流模式中操作以產生磁場，其具有接近熔體表面36之純徑向場分量（即，沿著R 12）及接近晶體27之對稱軸38之純軸向場分量（即，沿著Z 16）。分別藉由線圈31及33產生之上磁場40及下磁場42之組合導致軸向及徑向尖形磁場分量。

【0040】 圖4係一晶體生長系統100之一方塊圖。在國際申請案第PCT/US2014/039164號(發表為WO 2014/190165)另外詳細描述晶體生長系統100、晶體生長系統100之元件及晶體生長系統100之各種操作參數，該案之全部內容以引用之方式併入。再次參考圖4，系統100採用丘克拉斯基晶體生長法來產生半導體碲。在此實施例中，系統100經組態以產生具有大於一百五十毫米(150 mm)(更具體言之，在從約150 mm至460 mm之範圍中，且甚至更具體言之，約三百毫米(300 mm)之直徑)之碲直徑之圓柱形半導體碲。在其他實施例中，系統100經組態以產生具有兩百毫米(200 mm)碲直徑或四百五十毫米(450 mm)碲直徑之半導體碲。另外，在一項實施例中，系統100經組態以產生具有至少五百毫米(500 mm)之總碲長度(諸如至少900 mm)之半導體碲。在其他實施例中，系統100經組態以產生具有在約五百毫米(500 mm)至三千毫米(3000 mm)之範圍中(諸如在900 mm與1200 mm之間)的總碲長度之半導體碲。

【0041】 再次參考圖4，晶體生長系統100包含圍封坩堝10之真空腔室101。側部加熱器105 (例如電阻加熱器)圍繞坩堝10。底部加熱器106 (例如電阻加熱器)經定位於坩堝10下方。在加熱及晶體拉製期間，坩堝驅動單元107 (例如，馬達)(例如)使坩堝10在如藉由箭頭108指示之方向旋轉。坩堝驅動單元107亦可在生長程序期間視需要抬高及/或降低坩堝10。具有熔體位準或熔體表面36之熔體25在坩堝10內。在操作中，系統100從熔體25拉製單晶27，從附接至拉軸件或纜線117之晶種115開始。拉軸件或纜線117之一個端部藉由滑輪(未展示)或任何其他適當類型之抬升機構(例如，軸件)連接至絞盤(未展示)，且另一端部經連接至固持晶種115及從晶種115生長之晶體27之卡盤(未展示)。

【0042】 坩堝10及單晶27具有共同對稱軸38。在耗盡熔體25以將熔體位準36維持於所欲高度時，坩堝驅動單元107可沿著軸38抬高坩堝10。晶體驅動單元121類似地使拉軸件或纜線117在晶體驅動單元107使坩堝10旋轉之方向相反之方向110上旋轉(例如，逆轉)。在使用共轉之實施例中，晶體驅動單元121可使拉軸件或纜線117在晶體驅動單元107使坩堝10旋轉之方向相同之方向上旋轉(例如，在順時針方向上)。共轉亦可被稱作共同旋轉。另外，晶體驅動單元121在生長程序期間視需要相對於熔體位準36抬高及降低晶體27。

【0043】 根據丘克拉斯基單晶生長程序，一定量多晶矽(polycrystalline silicon或polysilicon)經加料至坩堝10。另外，多晶矽加料包括鍺源(其可為元素鍺或矽鍺)、氮源(其可為氮氣或氮化矽)、或鍺源及氮源二者，以便使從熔體拉出之單晶矽碲摻雜。適當鍺源包含元素鍺及矽鍺。在一些實施例中，藉由浮動區程序使元素、純鍺純淨化。經浮動區純淨化之鍺經壓碎成小片狀/塊且接合用於使矽熔體摻雜。矽鍺可包括具有大體從約0.1至約0.9之莫耳比率之鍺含量。因此，在一些實施例中，可添加足夠之鍺(例如，元素鍺及/或矽鍺)至矽熔體以藉此拉製單晶矽碲，其中單晶矽碲之主體包括至少約 1×10^{19} 個原子/cm³ (諸如至少約 3×10^{19} 個原子/cm³或至少約 5×10^{19} 個原子/cm³)之濃度之鍺。單晶矽碲之主體可包括小於約 1×10^{22} 個原子/cm³ (諸如小於約 1×10^{21} 個原子/cm³或小於約 1×10^{20} 個原子/cm³)之濃度之鍺。添加足夠之鍺至矽熔體，使得單晶矽碲之所得主體包括在至少約 1×10^{19} 個原子/cm³且小於約 1×10^{22} 個原子/cm³ (諸如在至少約 3×10^{19} 個原子/cm³，在至少約 5×10^{19} 個原子/cm³與小於約 1×10^{21} 個原子/cm³之間，或在約 5×10^{19} 個原子/cm³與小於約 1×10^{20} 個原子/cm³之間)

之濃度之鍺。

【0044】 在一些實施例中，多晶矽加料包括氮源，例如，氮化矽及/或氮氣。在一些實施例中，可添加足夠氮，使得單晶矽碲之主體包括至少約 1×10^{14} 個原子/ cm^3 且小於約 1×10^{16} 個原子/ cm^3 之濃度之氮。在一些實施例中，單晶矽碲之主體包括在約 2×10^{14} 個原子/ cm^3 與小於約 2×10^{15} 個原子/ cm^3 之間的濃度之氮。在一些實施例中，單晶矽碲之主體包括至少約 5×10^{14} 個原子/ cm^3 且小於約 1×10^{16} 個原子/ cm^3 之濃度之氮。在一些實施例中，單晶矽碲之主體包括至少約 1×10^{15} 個原子/ cm^3 且小於約 1×10^{16} 個原子/ cm^3 之濃度之氮。

【0045】 在一些實施例中，多晶矽加料包括鍺源及氮源。因此，在一些實施例中，可添加足夠之鍺(例如，元素鍺及/或矽鍺)至矽熔體以藉此拉製單晶矽碲，其中單晶矽碲之主體包括至少約 1×10^{19} 個原子/ cm^3 (諸如至少約 3×10^{19} 個原子/ cm^3 或至少約 5×10^{19} 個原子/ cm^3)之濃度之鍺，且可添加足夠之氮至矽熔體，藉此拉製單晶矽碲，其包括至少約 1×10^{14} 個原子/ cm^3 (諸如至少約 2×10^{14} 個原子/ cm^3 或至少約 5×10^{14} 個原子/ cm^3)之濃度之氮。

【0046】 加熱器電力供應器123供能給電阻加熱器105及106，且絕緣層125加襯於真空腔室101之內壁。在真空泵131從真空腔室101移除氣體時，空氣供應器127 (例如，瓶)經由氣體流動控制器129饋送氬氣至真空腔室101。外腔室133 (使用來自貯槽135之冷卻水饋入其)圍繞真空腔室101。

【0047】 接著汲取冷卻水至冷卻水返回歧管137。通常，溫度感測器(諸如光電管139 (或高溫計))量測在熔體25表面之其溫度，且直徑傳感

器141量測單晶27之直徑。在此實施例中，系統100不包含上部加熱器。上部加熱器之存在(或缺乏上部加熱器)更改晶體27之冷卻特性。

【0048】 在此實施例中，上部磁體(諸如螺線管線圈31)及下部磁體(諸如螺線管線圈33)分別定位於熔體位準36上方及下方。線圈31及33 (展示橫截面)圍繞真空腔室(未展示)且與對稱軸38共同軸。在一項實施例中，上部線圈31及下部線圈33具有單獨電力供應器(包含但不限於上部線圈電力供應器149及下部線圈電力供應器151)，其等之各者經連接至控制單元143且受其控制。

【0049】 在此實施例中，電流在兩個螺線管線圈31及33中在相反方向上流動以產生磁場(如在圖3中展示)。貯槽153在經由冷卻水返回歧管137汲取之前提供冷卻水至上部線圈31及下部線圈33。亞鐵屏蔽155圍繞線圈31及33以降低雜散磁場且增強所產生之場強。

【0050】 控制單元143用於調節複數個程序參數，其包含但不限於晶體旋轉速率、坩堝旋轉速率及磁場強度之至少一者。在各種實施例中，控制單元143可包含處理器144 (其處理從系統100之各種感測器(包含但不限於光電管139及直徑傳感器141)接收之信號)，以及控制系統100之一或多個裝置，包含但不限於：坩堝驅動單元107、晶體驅動單元121、加熱器電力供應器123、真空泵131、氣流控制器129 (例如，氬氣流控制器)、上部線圈電力供應器149、下部線圈電力供應器151及其等之任何組合。

【0051】 在例示性實施例中，系統100產生適用於裝置製造中之單晶矽錠。單晶矽錠大體為圓柱形的且歸因於拉製條件，使用圓錐形冠部及與冠部相對之圓柱形端部予以覆蓋。因此，根據本發明之方法拉製之單晶矽錠包括中心軸、冠部、與冠部相對之端部及冠部與相對端部之間的主

體，主體具有側向表面及從中心軸延伸至側向表面之半徑 R 。有利地，系統100可用於產生單晶矽碲27，其之實質部分或全部實質上不含聚結本質點缺陷。此外，系統100可用於產生實質上不具有大於約120奈米(nm)或更特定言之約90 nm之直徑之聚結缺陷之單晶矽碲27。在晶體生長期間控制熔體固體或熔體晶體界面之形狀及拉製速度，以限制及/或抑制聚結本質點缺陷之形成。

【0052】 在生產期間，透過熔體固體或熔體晶體界面將氧引入單晶矽碲中。然而，氧會造成從碲生產之晶圓中之各種缺陷，從而降低半導體裝置之良率。因此，期望產生具有低氧濃度值矽晶碲。使用本文描述之方法，產生具有小於約6 ppma或小於約5 ppma或小於約4 ppma或小於約3 ppma之氧濃度之單晶矽碲。此等濃度係根據New ASTM: ASTM F 121, 1980-1983; DIN 50438/1, 1978。

【0053】 不限於任何特定理論，藉由一系列交互作用事件將氧引入從熔體出現之生長中的矽晶碲中，該等事件之各者受如在下文中描述之至少一個程序參數影響。經由在坩堝壁之溶解將SiO引入熔體中。可經由藉由接近坩堝壁之熔體之局部加熱所產生之浮力誘發之流動而使在坩堝壁引入之SiO移動至熔體中之別處。可藉由在熔體晶體界面之晶體之旋轉速率以及坩堝自身之旋轉速率誘發之額外流動而使SiO進一步移動。可經由在熔體之曝露表面從熔體蒸發而降低熔體中之SiO之濃度。熔體內之SiO之溶解、對流及蒸發之任何組合之交互作用影響位於形成為矽晶碲之晶體熔體界面附近之熔體中之SiO之濃度。在各種態樣中，同時調節任何一或多個程序參數以降低位於熔體晶體界面附近之SiO之濃度，且因此降低根據方法形成之矽晶碲內之氧濃度。

【0054】 在各種實施例中，同時調節各種程序參數以促進生產具有低氧濃度之矽晶錠。在一項實施例中，在至少兩個階段中調節各種程序參數，該至少兩個階段包含：中間主體生長階段，其對應於矽晶錠生長直至約800 mm之中間錠長度；及後期主體生長階段，其對應於矽晶錠從約800 mm之中間錠長度生長直至總錠長度。在此實施例中，在至少兩個不同階段中調節各種程序參數考量在矽晶錠之長度生長時熔體內之SiO之溶解、對流、蒸發之交互作用之性質、坩堝中之熔體之深度及坩堝中之熔體內之流動單元中之改變。

【0055】 特定言之，歸因於與矽晶錠之生長相關聯之坩堝內之熔體深度之減小，經由整個矽晶錠之形成而修改對流之作用，如下文詳細描述。因此，在後期主體生長階段，相對於在中間主體生長階段調節至少一個程序參數不同地修改此等相同參數之調節。在一些實施例中，在後期主體生長階段，相對於在中間主體生長階段調節至少三個程序參數不同地修改此等相同參數之調節。如在下文中描述，程序參數之調節調變與在後期主體生長階段熔體內之SiO之對流相關之各種因素。在一項實施例中，在後期主體生長階段期間具有經修改調節之程序參數包含但不限於：晶種旋轉速率、坩堝旋轉速率及磁場強度。

【0056】 再次參考圖4，晶種旋轉速率係指拉軸件或纜線117使晶種115圍繞軸38旋轉之速率。晶種旋轉速率影響從坩堝10至晶體27之SiO之流及從熔體25之SiO蒸發之速率。再次參考圖2，從坩堝10至晶體27之SiO之流大體受藉由在熔體25內按晶種旋轉速率之晶體27之旋轉驅動之晶體流單元18與藉由坩堝10內之熔體25之加熱驅動之浮力流單元17之間的交互作用影響。晶種旋轉速率對從坩堝10至晶體27之SiO之流之影響取決於

晶體27之生長階段而不同。

【0057】 圖5A係在中間主體生長階段之熔體25內之經模擬流線109及氧濃度(參考圖2)之橫截面圖，對應於晶體27之生長直至約800 mm之中間錠長度(參考圖1)。在中間主體生長階段，坩堝10內之熔體25之深度200足夠深以有效解耦藉由晶體流單元18及浮力流單元17誘發之流動運動之間的交互作用。高晶種旋轉速率(即，12 rpm)降低熔體線36與熔體25上方之氣體之間的邊界層厚度以增大SiO蒸發。此外，高晶種旋轉速率藉由用經誘發之晶體流單元18抑制浮力流單元17降低從坩堝10至晶體27之熔體流，如在圖5A中繪示。再者，高晶種旋轉速率產生阻礙從坩堝10之SiO之向內流(例如，運輸)之向外徑向流，降低晶體27中之氧濃度。

【0058】 圖5B係在後期主體生長階段之熔體25內之經模擬流線109及氧濃度之橫截面視圖，對應於晶體27從約800 mm之中間錠長度生長直至總錠長度。歸因於與晶體27之形成相關聯之從坩堝10之熔體25之移除，在後期主體生長階段之深度200相對於如在圖5A中繪示之中間主體生長階段之深度200更淺。按類似於用於執行在圖5A中繪示之模擬之晶種旋轉速率(即，12 rpm)之高晶種旋轉速率，晶體流單元18接觸坩堝10之內壁，使在坩堝10之內壁形成之SiO之對流至在後期主體生長階段形成之晶體27中。

【0059】 圖5C在按更低(例如，8 rpm)晶種旋轉速率計算之後期主體生長階段在熔體25內之經模擬流線109及氧濃度之橫截面視圖。藉由更低晶種旋轉速率誘發之晶體流單元18並不延伸至坩堝10之內壁，而替代地被浮力單元17排除。因此，在坩堝10之內壁產生至晶體27之SiO之流破裂，藉此降低按降低之晶種旋轉速率在後期主體生長階段形成之晶體27內

之氧濃度。

【0060】如本文描述，從中間至後期主體生長階段之過渡為軟過渡。過渡可取決於各種程序參數(諸如坩堝大小、形狀、熔體深度、模型化參數及類似物)而不同。一般言之，在中間主體生長階段，參數係使得藉由晶體流單元18及浮力流單元17誘發之流體運動之間存在有限交互作用或不存在交互作用；有效解耦晶體流單元18及浮力流單元17。在後期主體生長階段，參數係使得藉由晶體流單元18及浮力流單元17誘發之流體運動之間存在交互作用；有效耦合晶體流單元18及浮力流單元17。舉非限制性實例而言，在內直徑為約36呎之坩堝10中包含180 kg至450 kg之間的初始熔體質量之實施例中，當坩堝10中剩餘小於約37%之熔體25之初始質量時發生後期主體生長階段。在各種實施例中，監視坩堝10內之熔體25之深度200以識別從中間至後期主體生長階段之過渡。在其他實例中，當在坩堝10中剩餘低小於約35%，小於約40%，小於約45%，或小於約50%之熔體25之初始質量時發生後期主體生長階段。在一些實施例中，基於熔體25之深度或任何其他適當參數判定從中間至後期主體生長階段之過渡。

【0061】在各種實施例中，方法包含在至少兩個階段中調節晶種旋轉速率，該等階段包含但不限於中間主體生長階段及後期主體生長階段。在一項實施例中，方法包含按在從約8 rpm至14 rpm (且更具體言之12 rpm)之範圍中之晶種旋轉速率在中間主體生長階段期間使晶體27旋轉。在此實施例中，方法進一步包含將在後期主體生長階段之晶種旋轉速率降低至在從約6 rpm至8 rpm (且更具體言之8 rpm)之範圍中之晶種旋轉速率。

【0062】 在另一實施例中，可根據中間碇長度降低晶種旋轉速率。舉非限制性實例而言，針對至多約850 mm之中間碇長度，晶種旋轉速率可調節至約12 rpm，且在約950 mm之中間碇長度，晶種旋轉速率可經進一步調節以線性減小約8 rpm，且接著調節晶種旋轉速率在約8 rpm直至總碇長度，如在圖9中繪示。如亦在圖9中繪示，相較於按約12 rpm之恆定晶種旋轉速率形成之晶體，在約800 mm至總碇長度之範圍中之主體長度內之晶體之氧含量降低。圖6係比較根據三個旋轉排程按晶種旋轉速率形成之晶體之經模擬氧濃度之圖表：a)用於形成整個晶體之按12 rpm之旋轉；b)按12 rpm之旋轉直至900 mm之中間晶體長度，接著按8 rpm旋轉以供形成剩餘晶體長度；及c)按12 rpm之旋轉直至900 mm之中間晶體長度，接著按6 rpm旋轉以供形成剩餘晶體長度。如在圖6中繪示，愈低晶種旋轉速率降低在後期主體生長階段形成之晶體之部分內之氧濃度。

【0063】 坩堝旋轉速率可進一步影響根據方法之實施例形成之晶體27內之氧濃度。坩堝旋轉速率係指使用坩堝驅動單元107使坩堝10圍繞軸38旋轉之速率。坩堝旋轉速率影響從坩堝10至晶體27之SiO之流及從熔體25之SiO蒸發之量。高坩堝旋轉速率降低坩堝10與熔體25之間的邊界層厚度及熔線36與熔體25上方之氣體之間的邊界層厚度二者。然而，為最小化晶體27中之氧濃度，期望坩堝10與熔體25之間的更厚邊界層厚度降低SiO運輸速率，而期望熔線36與熔體25上方之氣體之間的更薄邊界層厚度增大SiO蒸發速率。因此，選擇坩堝旋轉速率來平衡從更慢之坩堝旋轉速率所得之坩堝10與熔體25之間的高邊界層厚度及從更高之坩堝旋轉速率所得之熔線36與熔體25上方之氣體之間的低邊界層厚度。

【0064】 在上文中描述之中間主體生長階段與後期主體生長階段之

間的熔體10之深度200之改變以類似於先前在本文中描述之晶種旋轉速率之影響之一方式影響坩堝旋轉速率對氧濃度之影響。在各種實施例中，方法包含在至少兩個階段中調節坩堝旋轉速率，該等階段包含但不限於中間主體生長階段及後期主體生長階段。在一項實施例中，方法包含按在從約1.3 rpm至2.2 rpm (且更具體言之1.7 rpm)之範圍中之坩堝旋轉速率在中間主體生長階段期間使坩堝10旋轉。在此實施例中，方法進一步包含將在後期主體生長階段之坩堝旋轉速率降低至在從約0.5 rpm至約1.0 rpm (且更具體言之1 rpm)之範圍中之坩堝旋轉速率。

【0065】 圖7A及圖7B係展示根據在後期主體生長階段之坩堝旋轉速率而變化之矽錠內之經模擬氧濃度之圖表。使用方法之實施例形成圖7A之矽錠，其中在後期主體生長階段晶種旋轉速率從12 rpm降低至6 rpm，且在後期主體生長階段坩堝旋轉速率從約1.7 rpm降低至1 rpm或1.5 rpm。使用方法之實施例形成圖7B之矽錠，其中在後期主體生長階段晶種旋轉速率從12 rpm降低至8 rpm，且在後期主體生長階段坩堝旋轉速率從約1.7 rpm降低至0.5 rpm、1 rpm或1.5 rpm。在兩個模擬中，更低之坩堝旋轉速率與所得矽錠內之更低氧濃度相關聯。

【0066】 方法可進一步包含在至少兩個階段中調節磁體強度，該等階段包含但不限於中間主體生長階段及後期主體生長階段。磁體強度係指真空腔室內之尖形磁場之強度。更具體言之，磁體強度之特徵為通過經控制以調節磁場強度之線圈31及33之電流。磁場強度影響從坩堝10至晶體27之SiO之流。即，高磁場強度藉由抑制熔體25內之浮力而最小化從坩堝10至晶體27之SiO之流。在磁場抑制浮力流時，其減小石英坩堝之溶解速率，因此降低併入晶體中之間隙氧。然而，若磁場強度增大超過特定位

準，則浮力流中之進一步阻礙可導致在熔體自由表面之蒸發速率降低，因此提高間隙氧位準。歸因於如之前在本文中描述相對於中間主體形成階段之後期主體形成階段之浮力流對晶體之氧含量之相對促成之差，在後期主體形成階段對磁體強度之調整實現浮力流之適當調變以降低在後期主體形成階段形成之晶體內之氧。

【0067】 在各種實施例中，方法包含在至少兩個階段中調節磁場，該等階段包含但不限於中間主體生長階段及後期主體生長階段。在一項實施例中，方法包含在中間主體生長階段調節磁場強度，使得磁場強度在熔體固體界面之晶體27之邊緣為約0.02至0.05特士拉(T)且在坩堝10之壁為約0.05至0.12 T。在另一態樣中，方法包含在後期主體生長階段調節磁場強度，使得磁場強度約為在中間主體生長階段期間使用之磁場強度之150%，對應於在熔體固體界面之晶體27之邊緣為約0.03至0.075特士拉(T)且在坩堝10之壁為約0.075至0.18 T。

【0068】 圖8A、圖8B及圖8C係在後期主體生長階段之熔體25內之經模擬流線109及總速度之橫截面視圖。使用對應於在中間主體生長階段使用之磁場之50%之磁場強度(即，在熔體固體界面之晶體27之邊緣約0.01至0.025特士拉(T)且在坩堝10之壁約0.025至0.06 T)模擬圖8A。使用對應於在中間主體生長階段使用之磁場之95%之磁場強度模擬圖8B，該強度在熔體固體界面之晶體27之邊緣約0.019至0.0475特士拉(T)且在坩堝10之壁約0.0475至0.114 T。使用對應於在中間主體生長階段使用之磁場之150%之磁場強度(即，在熔體固體界面之晶體27之邊緣約0.03至0.075特士拉(T)且在坩堝10之壁約0.075至0.18 T)模擬圖8C。比較圖8A、圖8B及圖8C，隨著磁場強度增大，從坩堝10之底部至熔體晶體界面302之流

300從在低磁場強度圖8A之至熔體晶體界面302之相對高對流過渡至在更高磁場強度之相對小之對流。此藉由增大之磁場抑制熔體25內之浮力流之導致所得矽錠中之更低氧濃度，如在下文之表1中概述。在150%磁場強度，經模擬氧濃度在低於百萬分之5個原子(ppma)之所欲範圍內。

表1

在後期主體生長階段之磁場強度對矽錠中之氧濃度之效應

磁場強度(%中間主體生長階段場強)	經模擬氧濃度(ppma)
50%	9.3
95%	6.4
150%	4.5

【0069】 可調節一或多個額外程序參數以促進生產具有低氧濃度之矽晶錠。然而，在晶體27之生長期間，此等額外程序參數之效應對坩堝10內之熔體25之深度之改變不敏感。因此，本文中描述之額外程序參數之調節本質上在不同晶體生長階段保持相同，如在下文另外詳細描述。

【0070】 至少在一些實施例中，經控制之一個額外程序參數為坩堝10之壁溫度。坩堝10之壁溫度對應於坩堝10之溶解速率。具體言之，坩堝10之壁溫度愈高，坩堝10之部分與熔體25反應且溶解成熔體25愈快，產生SiO至熔體中且經由熔體晶體界面潛在地增大晶體27之氧濃度。因此，如本文使用，降低坩堝10之壁溫度等同於降低坩堝10之溶解速率。藉由降低坩堝10之壁溫度(即，降低坩堝10之溶解速率)，可降低晶體27之氧濃度。可藉由控制一或多個額外程序參數(包含但不限於加熱器功率及熔體至反射器間隙)而調節壁溫度。

【0071】 加熱器功率係在一些實施例中經控制以調節坩堝10之壁溫

度之另一程序參數。加熱器功率係指側部加熱器105及底部加熱器106之功率。具體言之，相對於典型加熱組態，藉由增大側部加熱器105之功率且降低底部加熱器106之功率，將坩堝10之壁上之熱點提高接近熔線36。在熔線36處或其下方之坩堝10之壁溫度更低時，藉由與坩堝10反應之熔體25產生之SiO之量亦更低。加熱器功率組態亦藉由降低從坩堝10至單晶體27之SiO之流(即，運輸)而影響熔體流。在此實施例中，底部加熱器106之功率約為0至5千瓦，且更具體言之，約為0千瓦，且側部加熱器105之功率在從約100至125千瓦之範圍中。側部加熱器105之功率中之變化可係歸因於例如因拉製器而異之熱區壽命中之變化。

【0072】 在一些實施例中，熔體至反射器間隙為經控制以調節坩堝10之壁溫度之額外程序參數。熔體至反射器間隙係指熔線36與熱反射器(未展示)之間間隙。熔體至反射器間隙影響坩堝10之壁溫度。具體言之，更大之熔體至反射器間隙降低坩堝10之壁溫度。在此實施例中，熔體至反射器間隙在約60 mm與80 mm之間且更具體言之為70 mm。

【0073】 晶種抬升係經控制以調節從坩堝10至晶體27之SiO之流之額外程序參數。晶種抬升係指拉軸件或纜線117將晶種115抬離熔體25之速率。在一項實施例中，晶種115按在約0.4 mm/min與約0.7 mm/min之間的速率(例如，在約0.42至0.55毫米每分鐘(mm/min)，且更具體言之為針對300 mm產品之0.46 mm/min)抬升。此拉製速率比通常用於更小直徑(例如，200 mm)之晶體之拉製速率慢。例如，200 mm產品之晶種抬升可在約0.55 mm/min與約0.95 mm/min之間(例如，在約0.55至0.85 mm/min之範圍中，且更具體言之為0.7 mm/min)。

【0074】 拉製速度係可經調節以控制晶體之缺陷品質之額外程序參

數。例如，使用SP2雷射光散射，藉由本文中描述之程序產生之經偵測凝聚點缺陷可針對小於60 nm之缺陷為小於400個計數，針對在60 nm與90 nm之間的缺陷為小於100個計數且針對在90 nm與120 nm之間的缺陷為小於100個計數。

【0075】 在一些實施例中，惰性氣流為經控制以調節從坩堝25之SiO蒸發之額外程序參數。如本文描述之惰性氣流係指氬氣流流動通過真空腔室101之速率。增大氬氣流速率將熔線36上方之更多SiO氣體掃離晶體27，最小化SiO氣體分壓，且繼而增大SiO蒸發。在此實施例中，氬氣流速在從約100 slpm至150 slpm之範圍中。

【0076】 在一些實施例中，惰性氣壓為亦經控制以調節從熔體27之SiO蒸發之額外程序參數。如本文描述之惰性氣壓係指流動通過真空腔室101之氬氣流之壓力。降低氬氣流壓力增大SiO蒸發且因此降低熔體25中之SiO濃度。在此實施例中，氬氣壓在從約10托至30托之範圍中。

【0077】 在適當實施例中，尖端位置係經控制以調節坩堝10之壁溫度及從坩堝10至晶體27之SiO之流之額外程序參數。如本文描述之尖端位置係指藉由線圈31及33產生之磁場之尖端之位置。將尖端位置維持於熔線36下方促進降低氧濃度。在此實施例中，尖端位置經設定為在從熔線36以下之約10 mm至40 mm之間的範圍中(更具體言之，在從熔線36以下之約25 mm至35 mm之間的範圍中，且甚至更具體言之，在約30 mm)。

【0078】 藉由控制如上文描述之程序參數(即，加熱器功率、坩堝旋轉速率、磁體強度、晶種抬升、熔體至反射器間隙、惰性氣流、惰性氣壓、晶種旋轉速率、及尖端位置)，調節複數個程序參數(即，坩堝之壁溫度、從坩堝至單晶體之SiO之流、及從熔體之SiO之蒸發)以產生具有低氧

濃度之單晶矽錠。在一項實施例中，本文描述之方法促進生產具有大於約150毫米(mm)之錠直徑之矽錠、至少約900 mm之總錠長度及小於6 ppma之氧濃度(諸如小於約5 ppma、小於約4 ppma或甚至小於約3 ppma)。在另一實施例中，本文描述之方法促進生產具有在從約150 mm至460 mm之範圍中(具體言之約300 mm)之錠直徑之矽錠及小於6 ppma之氧濃度(諸如小於約5 ppma、小於約4 ppma或甚至小於約3 ppma)。在另一額外實施例中，本文描述之方法促進生產具有在從約900 mm至1200 mm之範圍中之總錠長度之矽錠及小於6 ppma之氧濃度(諸如小於約5 ppma、小於約4 ppma或甚至小於約3 ppma)。此等濃度根據New ASTM: ASTM F 121, 1980-1983; DIN 50438/1, 1978。

【0079】 可根據習知技術從根據本發明之方法製備之單晶矽錠或塊切割單晶矽晶圓。一般言之，單晶矽錠晶圓包括：兩個主要平行表面，其等之一者為單晶矽晶圓之前表面且其等之另一者為單晶矽晶圓之後表面；圓周邊緣，其接合單晶矽晶圓之前表面及後表面；大塊區，其在前表面與後表面之間；及單晶矽晶圓之中央平面，其在單晶矽晶圓之前表面與後表面之間。晶圓接著經歷習知處理。因此，任何尖銳、脆性邊緣被圓化或「輪廓化」以提供強度及穩定性至晶圓。此最終將防止後續處理中之碎屑或破裂。接著，各晶圓使用非常小之文數字元或條碼字元雷射標記。此經雷射標記ID給予特定日期、機器及設施(其中製造晶圓)完全可追溯性。晶圓接著裝載入使用來自旋轉板之壓力及磨料漿液之精密「磨薄」機器中以確保更均勻、同時移除存在於前表面及後側表面二者上之鋸損。此步驟亦提供材料移除量(stock removal)且促進平坦均勻度。晶圓現必須經歷「蝕刻」循環。化學蝕刻對移除藉由磨薄造成之殘餘表面損傷係必要的；其亦

提供一些材料移除量。在蝕刻循環期間，晶圓憑藉精確之流體動力沿著另一系列化學浴液及清洗箱前進。此等化學溶液產生具有光滑表面精整之更平坦、更強之晶圓。接著，取樣所有晶圓之機械參數及程序回饋。

【0080】 使用本文描述之系統及方法之具有低氧濃度(例如，小於約6 ppma，小於約5 ppma，小於約4 ppma，或甚至小於約3 ppma)之單晶矽碲可在各種應用中係有利的。例如，絕緣閘極雙極電晶體(IGBT)、高品質射頻(RF)、高電阻率絕緣體上覆矽(HR-SOI)、電荷誘捕層SOI (CTL-SOI)及GaN EPI應用之基板通常獲益於低氧濃度，此係因為其等達成高電阻率且不具有p-n接面。在一些實施例中，單晶矽晶圓之電阻率為至少約3000 ohm cm (諸如至少約4000 ohm cm，至少約5000 ohm cm，至少約10000 ohm cm，諸如至少約15000 ohm cm，或甚至至少約20000 ohm cm)。使用本文描述之方法針對IGBT應用生產晶圓可例如具有30至300歐姆釐米(ohm-cm) N型電阻率或大於750 ohm-cm N/P型電阻率。此外，使用本文描述之方法針對射頻(RF)、高電阻率絕緣體上覆矽(HR-SOI)、電荷誘捕層SOI (CTL-SOI)及GaN EPI應用生產之晶圓可具有(例如)大於750 ohm-cm P型晶圓(或至少約3000 ohm cm，諸如至少約4000 ohm cm，至少約5000 ohm cm，至少約10000 ohm cm，諸如至少約15000 ohm cm，或甚至至少約20000 ohm cm)。藉由所描述之系統及方法生產之晶圓亦可用作處置晶圓。針對使用本文描述之方法生產之P型晶圓，硼、鋁、鎵及/或銮可適當用作多數載子，且紅磷、磷、砷及/或銻可用作少數載子。針對使用本文描述之方法生產之N型晶圓，紅磷、磷、砷及/或銻可適當用作多數載子，且硼、鋁、鎵及/或銮可用作少數載子。

【0081】 為改良機械強度及滑動效能，使用所描述之方法生產之晶

圓共摻雜有銻及/或氮(例如，藉由摻雜形成碲之單晶體)。可在熔毀程序期間藉由添加銻源(例如，元素銻及/或碲銻)至熔體而將銻併入單晶碲中。藉此，基於偏析原理將銻併入固體晶體形式中。因此，在一些實施例中，從根據本發明之方法拉製之碲所切割之單晶碲晶圓包括至少約 1×10^{19} 個原子/ cm^3 (諸如至少約 3×10^{19} 個原子/ cm^3 或至少約 5×10^{19} 個原子/ cm^3)之濃度之銻。從根據本發明之方法拉製之碲所切割之單晶碲晶圓可包括小於約 1×10^{22} 個原子/ cm^3 (諸如小於約 1×10^{21} 個原子/ cm^3 或小於約 1×10^{20} 個原子/ cm^3)之濃度之銻。在一些實施例中，單晶碲晶圓包括至少約 1×10^{19} 個原子/ cm^3 且小於約 1×10^{22} 個原子/ cm^3 之濃度之銻。在一些實施例中，單晶碲晶圓包括至少約 5×10^{19} 個原子/ cm^3 且小於約 1×10^{22} 個原子/ cm^3 之濃度之銻。從單晶碲之主體部分切割之單晶碲晶圓包括具有此等濃度範圍之銻。

【0082】 在一些實施例中，可在熔毀程序期間藉由添加氮源(例如，碲氮及/或氮氣)至熔體而將氮併入單晶碲中。除改良機械強度外，氮摻雜劑亦可與O_i交互作用以便藉由形成熱施體而部分更改晶圓之電性質。此電性質可根據溫度而變化，此係由於此等物種之產生及致死溫度針對各個別物種係不同的。藉由O-O、N-O、Ge-O產生之熱施體具有不同熱穩定性。例如，發現N-O熱施體在約600°C產生且可在至多<900°C係穩定的。因此，為解離N-O熱施體，可需要>900°C之熱施體致死(TDK)步驟來控制晶圓之電阻率。或者，在不存在此TDK程序步驟的情況下，可調整晶體之摻雜以補償藉由TD之電阻率偏移，以達成目標電阻率。在一些實施例中，單晶碲共摻雜有銻及氮。在一些實施例中，單晶碲之主體包括在至少約 1×10^{19} 個原子/ cm^3 、至少約 3×10^{19} 個原子/ cm^3 (諸如至少約 5×10^{19}

個原子/cm³)之濃度之鍺及在至少約 1×10^{14} 個原子/cm³之濃度之氮。在一些實施例中，單晶矽碲之主體包括在至少約 1×10^{19} 個原子/cm³且小於約 1×10^{22} 個原子/cm³之濃度之鍺及在至少約 1×10^{14} 個原子/cm³且小於約 1×10^{16} 個原子/cm³之濃度之氮。在一些實施例中，單晶矽碲之主體包括至少約 5×10^{14} 個原子/cm³且小於約 1×10^{16} 個原子/cm³之濃度之氮。在一些實施例中，單晶矽碲之主體包括至少約 2×10^{14} 個原子/cm³且小於約 1×10^{15} 個原子/cm³之濃度之氮。在一些實施例中，單晶矽碲之主體包括在至少約 3×10^{19} 個原子/cm³且小於約 1×10^{22} 個原子/cm³之濃度之鍺及在至少約 1×10^{15} 個原子/cm³且小於約 1×10^{16} 個原子/cm³之濃度之氮。從單晶矽碲之主體部分切割之單晶矽晶圓包括具有此等濃度範圍之鍺及氮。

【0083】 本文中描述從由多晶矽形成之熔體生產具有相對低氧濃度之單晶矽碲之例示性系統及方法。此等方法利用在碲之產生之第一階段與第二階段之間的熔體中之流單元之結構中之改變來生產相對低氧之矽。在第一階段期間，矽碲相對小且熔體之深度相對深。第二階段之特徵為歸因於矽碲之形成所致的坩堝內之經耗盡熔體深度。在此第二階段，藉由熔體內之矽碲之旋轉誘發之流單元可接觸坩堝底部，使將形成於坩堝底部之氧化矽非所要地包含於生長中晶體碲中。本文描述之方法及系統控制碲之產生以限制非所要氧化矽之包含。一般言之，至少一個程序參數在第二階段期間相對於其在第一階段之值改變。從第一階段至第二階段之程序參數改變之非限制性實例包含：降低之晶體旋轉速率、降低之坩堝旋轉速率、增大之磁場強度及其等之任何組合。例如，在一些實施例中，矽碲在第二階段期間更緩慢地旋轉以減少旋轉誘發之流單元與坩堝底部之接觸，且藉此降低矽碲中包含之氧之量。

【0084】 本文描述之系統及方法實現具有在比使用之前方法達成更長之碲長度上維持之低氧濃度之單晶矽碲之形成。在本文中進一步詳細描述此等程序參數改變對坩堝內之流單元之結構及使用各種實施例之方法形成之矽碲之氧含量之效應之實施方式。

【0085】 本文描述之方法之實施例達成相較於之前方法及系統更優越之結果。例如，本文描述之方法促進生產具有低於至少一些已知方法之氧濃度之矽碲。此外，不同於至少一些已知方法，本文描述之方法可用於生產具有大於150 mm (諸如約300 mm)之直徑之碲。

【0086】 另外，將鍺雜質及/或氬雜質併入低含氧量、高電阻率晶圓中改良通常經受經降低之機械強度且在高溫操作期間易受晶圓滑動影響之晶圓中之機械強度。摻雜鍺之低氧晶圓之破裂強度可在生長及後退火二者時改良。鍺摻雜之另一優勢為降低之熱施體形成，藉此降低自由載子濃度且實現更高電阻率之晶圓。仍進一步，單晶矽碲及晶圓中之鍺摻雜可有效地抑制空隙缺陷。鍺摻雜劑原子與空位組合，藉此抑制形成空隙必要之空位聚結。空位組合之額外效應係起源於矽晶格中之Ge原子之失配之應變鬆弛。自由空位之減少導致原生空隙之抑制且降低形成溫度及因此空隙之大小，導致空隙之更欠佳之熱穩定性。另外，可在一個步驟高溫退火下達成在單晶矽碲及晶圓中之鍺摻雜改良在近表面區中形成剝蝕區(DZ，即，低或無氧沉澱之區)，此係由於鍺增強大塊區中之氧沉澱及近表面區中之氧之外擴散。

【0087】 另外，Si晶體中之N及Ge摻雜二者可有效抑制空隙缺陷且顯著降低自由空位之濃度(J. Cry.Growth 243 (2002) 371–374)。因此，在晶體生長期間，可相較於習知程序對相同缺陷濃度更快地被拉製，因此改

良程序之處理量。此尤其有助於電荷誘捕層SOI應用(CTL-SOI)，其中在高電阻率低氧處理處置晶圓及P型施體晶圓之間添加基於多晶矽之電荷誘捕層。歸因於存在多晶矽層，可在處置晶圓上容許高密度晶體缺陷(COP)，而不會在裝置製造期間(特定言之在LLS檢測期間)破壞程序流程。

【0088】 從根據本發明之方法製備之碓所切割之晶圓適用於在絕緣體上覆矽結構製造中用作處置晶圓及/或施體晶圓。半導體晶圓(例如，矽晶圓)可用於製備複合層結構。複合層結構(例如，絕緣體上覆半導體，且更具體言之，絕緣體上覆矽(SOI)結構)一般包括處置晶圓或層、裝置層、及處理層與裝置層之間的絕緣(即，介電)膜(通常為氧化物層)。一般言之，裝置層之厚度介於0.01微米與20微米之間，諸如介於0.05微米與20微米之間。厚膜裝置層可具有在約1.5微米與約20微米之間的裝置層厚度。薄膜裝置層可具有在約0.01微米與約0.20微米之間的厚度。一般言之，複合層結構(諸如絕緣體上覆矽(SOI)、藍寶石上覆矽(SOS)及石英上覆矽)藉由放置兩個晶圓使之緊密接觸而產生，藉此藉由凡得瓦爾力起始接合，接著進行熱處理以強化鍵合。退火可將端矽烷醇基轉換為兩個界面之間的矽氧烷鍵合，藉此強化鍵合。

【0089】 在熱退火之後，經鍵合結構經歷進一步處理以移除施體晶圓之實質部分以達成層轉移。例如，可使用晶圓薄化技術(例如蝕刻或研磨)，通常被稱為回蝕刻SOI (即，BESOI)，其中矽晶圓經結合至處置晶圓且接著緩慢蝕刻掉，直至僅保留處置晶圓上之矽薄層。見例如美國專利案第5,189,500號，該案之全部揭示內容以宛如闡述引用的方式併入本文中。此方法係費時且成本高的，浪費基板之一者且一般針對比數微米更薄

之層不具有適當厚度均勻性。

【0090】 達成層轉移之另一常見方法利用氫植入，後續接著熱誘發層分離。在施體晶圓之前表面下方之特定深度處植入粒子(原子或離子化原子，例如，氫原子或氫原子與氮原子之組合)。植入粒子在施體晶圓中於其等所植入之特定深度處形成分裂平面。清洗施體晶圓之表面以移除在植入程序期間沈積於晶圓上之有機化合物或其他污染(諸如硼化合物)。

【0091】 接著透過親水接合程序將施體晶圓之前表面接合至處置晶圓以形成接合晶圓。在接合之前，施體晶圓與處置晶圓係藉由將晶圓之諸表面曝露於含有(例如)氧或氮之電漿而活化。曝露於電漿在通常稱為表面活化之程序中使表面之結構改質，該活化程序使施體晶圓及處置晶圓之一者或二者之表面表現為親水性。晶圓表面可另外藉由濕式處理(諸如SC1清洗或親水性酸)化學活化。濕式處理及電漿活化可以任一順序發生，或晶圓可經受僅一個處理。接著將晶圓按壓在一起並在其間形成接合。此接合相對弱(歸因於凡得瓦爾力)，且必須在可發生進一步處理之前加強。

【0092】 在一些程序中，施體晶圓與處置晶圓之間的輕水接合(即，接合晶圓)藉由加熱或退火經接合晶圓對而加強。在一些程序中，可在低溫下發生晶圓接合，諸如在約300°C與500°C之間。在一些程序中，可在高溫下發生晶圓接合，諸如在約800°C與1100°C之間。高溫導致在施體晶圓與處置晶圓之相鄰表面之間形成共價鍵，因此固化施體晶圓與處置晶圓之間的接合。在加熱或退火接合晶圓的同時，之前植入於施體晶圓中之粒子使分裂平面變脆弱。

【0093】 接著施體晶圓之一部分沿分裂平面從接合晶圓分離(即，分裂)以形成SOI晶圓結構。可藉由將接合晶圓放置在夾具中而執行分裂，在

夾具中垂直於接合晶圓之相對側施加機械力，以便將施體晶圓之一部分拉離接合晶圓。根據一些方法，使用吸盤來施加機械力。藉由在接合晶圓的邊緣於分裂平面處應用機械楔以起始裂縫沿分裂平面傳播而起始施體晶圓之部分的分離。接著由吸盤施加的機械力將施體晶圓之該部分拉離接合晶圓，因此形成SOI晶圓。可回收利用施體以供多次用作為SOI施體晶圓。

【0094】 根據其他方法，接合晶圓對可替代地經受高溫歷時一段時間以使施體晶圓之一部分從接合晶圓分離。曝露於高溫導致裂縫沿分裂平面起始及傳播，因此使施體晶圓之一部分分離。該裂縫歸因於從藉由奧斯華熟化(Ostwald ripening)生長之植入離子形成空隙而形成。使用氫及氮來充填空隙。空隙變為小片狀(platelet)。小片狀中之加壓氣體傳播微腔及微裂縫，其等弱化植入平面上之矽。若退火停止在恰當時間，則可藉由機械程序使弱化接合晶圓分裂。然而，若熱處理繼續進行更長持續時間及/或在更高溫度繼續進行，則微裂縫傳播達到所有裂縫沿著分裂平面合併之位準，因此分離施體晶圓之一部分。此方法容許施體晶圓之回收利用，但通常需要加熱經植入及經接合晶圓對至接近500°C之溫度。

【0095】 針對RF相關之裝置(諸如天線開關)使用高電阻率絕緣體上覆半導體(例如，絕緣體上覆矽)晶圓提供在成本及整合方面優於傳統基板之益處。為降低寄生功率損失且最小化當針對高頻率應用使用導電基板時固有之諧波失真，使用具有高電阻率之基板晶圓係必要的(但不足夠)。因此，RF裝置之處置晶圓之電阻率一般大於約500 Ohm-cm。作為處置晶圓，根據本發明之方法製備之晶圓尤其適用於用於RF裝置中之高電阻率SOI結構。HR-SOI結構可包括具有低氧濃度、高電阻率且用鍍摻雜以用於改良之機械強度之高電阻率處置晶圓。因此，本發明之一些實施例係關

於HR-SOI結構，其包括摻雜Ge之處置晶圓、介電層(一般言之，埋入式氧化矽層或BOX)及裝置層。

【0096】 此基板容易在BOX/處置界面處形成高導電率電荷反轉或累積層，從而導致自由載子(電子或電洞)產生，其在裝置在RF頻率操作時降低基板之有效電阻率且引起寄生功率損失及裝置非線性。此等反轉/累積層可歸因於BOX固定電荷、氧化物誘捕電荷、界面誘捕電荷及甚至施加至裝置其等自身之DC偏壓。

【0097】 因此，需要方法來誘捕任何誘發反轉或累積層中之電荷，使得甚至將基板之高電阻率維持於非常接近之表面區中。已知，高電阻率處置基板與埋入式氧化物(BOX)之間的電荷誘捕層(CTL)可改良使用SOI晶圓製造之RF裝置之效能。已提出數種方法來形成此等高界面誘捕層。例如，針對RF裝置產生具有CTL之絕緣體上覆半導體(例如絕緣體上覆矽或SOI)之方法之一者係基於在具有高電阻率之矽基板上沈積未摻雜多晶矽薄膜且接著在其上形成氧化物堆疊及頂部矽層。多晶矽層充當矽基板與埋入式氧化物層之間的高缺陷率層。替代性方法係重離子之植入以產生近表面損傷層。裝置(諸如射頻裝置)經建立於頂部矽層中。

【0098】 學術研究中已展示，氧化物與基板之間的多晶矽層改良裝置隔離，降低傳輸線損失且降低諧波失真。見例如：H. S. Gamble等人之「Low-loss CPW lines on surface stabilized high resistivity silicon」，《Microwave Guided Wave Lett., 9(10), 395-397, 1999》；D. Lederer、R. Lobet及J.-P. Raskin之「Enhanced high resistivity SOI wafers for RF applications」，《IEEE Intl. SOI Conf., pp. 46-47, 2004》；D. Lederer及J.-P. Raskin之「New substrate passivation method dedicated to high

resistivity SOI wafer fabrication with increased substrate resistivity」，
《IEEE Electron Device Letters, vol. 26, no. 11, pp.805-807, 2005》；
D. Lederer、B. Aspar、C. Laghaé及J.-P. Raskin之「Performance of RF
passive structures and SOI MOSFETs transferred on a passivated HR
SOI substrate」，《IEEE International SOI Conference, pp. 29-30,
2006》；及Daniel C. Kerret等人之「Identification of RF harmonic
distortion on Si substrates and its reduction using a trap-rich layer」，
《Silicon Monolithic Integrated Circuits in RF Systems, 2008》。SiRF
2008 (IEEE Topical Meeting), pp. 151-154, 2008。

【0099】 在一些實施例中，高電阻率、低氧、摻雜鍺之晶圓為用於
磊晶沈積之適當基板。較佳地藉由化學氣相沈積執行磊晶沈積。一般言
之，化學氣相沈積涉及將晶圓表面曝露於在磊晶沈積反應器(例如，從
Applied Materials可購得之Centura反應器)中之包括矽之氛圍。較佳地，
晶圓表面曝露於包括含矽之揮發性氣體(例如， SiCl_4 、 SiHCl_3 、 SiH_2Cl_2 、
 SiH_3Cl 或 SiH_4)之氛圍。氛圍亦較佳含有載體氣體(較佳地 H_2)。例如，在
磊晶沈積期間之矽源可為 SiH_2Cl_2 或 SiH_4 。若使用 SiH_2Cl_2 ，在沈積期間之
反應器真空壓較佳地從約500托至約760托。在另一方面，若使用 SiH_4 ，
則反應器壓力較佳為約100托。最佳地，在沈積期間之矽源為 SiHCl_3 。此
傾向於遠比其他源便宜。另外，使用 SiHCl_3 之磊晶沈積可在大氣壓下進
行。此係有利的，因為不需要真空泵且反應器腔室不必如防止破裂般穩
固。再者，存在更少之安全性危害且空氣或其他氣體洩露至反應器腔室中
之機會減少。

【0100】 在磊晶沈積期間，晶圓表面之溫度較佳地斜升至或維持在

足以防止包括矽之氛圍將多晶矽沈積於表面上之溫度。一般言之，在此週期期間表面溫度較佳地為至少約900°C。更佳地，表面溫度經維持於在約1050°C與約1150°C之間的範圍中。最佳地，表面溫度經維持在氧化矽移除溫度。

【0101】 磊晶沈積之生長速率較佳地從約0.5 $\mu\text{m}/\text{min}$ 至約7.0 $\mu\text{m}/\text{min}$ 。可例如藉由使用本質上由約2.5莫耳% SiHCl_3 及約97.5莫耳% H_2 在約1150°C之溫度及高達約1 atm之絕對壓力下構成之氛圍達成約3.5 $\mu\text{m}/\text{min}$ 至約4.0 $\mu\text{m}/\text{min}$ 之速率。

【0102】 在一些應用中，晶圓包括賦予電性質之磊晶層。在一些實施例中，使用磷輕微摻雜磊晶層。因此，磊晶沈積之周圍環境包括作為揮發性化合物存在之磷(諸如磷， PH_3)。在一些實施例中，磊晶層可含有硼。可藉由(例如)在沈積期間在氛圍中包含 B_2H_6 而製備此層。

【0103】 沈積磊晶層可包括與下層晶圓實質上相同之電特性。或者，磊晶層可包括與下層晶圓不同之電特性。磊晶層可包括選自由矽、碳化矽、矽鍺、砷化鎵、氮化鎵、磷化銮、磷砷化鎵銮、鍺及其等之組合構成之群組之材料。取決於最終積體電路裝置之所欲性質，磊晶層可包括選自由硼、砷及磷構成之群組之摻雜劑。磊晶層之電阻率可在1 Ohm-cm至50 Ohm-cm之範圍中(通常從5 Ohm-cm至25 Ohm-cm)。在一些實施例中，磊晶層可具有約20奈米與約3微米之間的厚度，諸如約20奈米與約2微米之間，諸如在約20奈米與約1.5微米之間或在約1.5微米與約3微米之間。

【0104】 在一些實施例中，高電阻率、低氧、摻雜鍺之晶圓為用於氮化鎵磊晶沈積(諸如藉由分子束磊晶)之適當基板。GaN分子束磊晶

(MBE)生長係不平衡程序，其中來自瀉流單元之Ga蒸氣束及來自電漿源之活化氮氣束指向經加熱基板。在適當條件下，Ga及N原子平面之逐層沈積係可能的。在超高真空腔室中執行MBE程序，最小化薄膜污染。

【0105】 提供以下非限制性實例以進一步繪示本發明。

【0106】 實例

【0107】 實例1 晶體生長

【0108】 在200 mm FF爐(SunEdison，韓國)中生產摻雜鍺之單晶矽短碲(晶體ID #1)及摻雜鍺之單晶矽全長碲(晶體ID #2)。多晶矽及鍺經加料至高純度內襯石英之合成坩堝(Toshiba)。用於製備摻雜鍺之單晶矽全長碲(晶體ID #2)之加料包括1.3 kg之5N級鍺及180 kg之高電阻率多晶矽(>1000Ohm.Cm)。另外，添加0.024克之磷至熔體以提供約 1.1×10^6 ppba之磷摻雜劑濃度。根據本文揭示之技術熔化加料且拉製晶體。單晶矽碲藉由在開始晶體生長程序之前調整熔體中之摻雜劑濃度而定目標為>16,000Ohm.Cm電阻率。此基於藉由生長具有<200mm直徑及<15kg wt之短晶體而計算之熔體之電阻率。單晶矽碲包括<5.0ppma Oi。

【0109】 實例2 經退火碲之電阻率

【0110】 根據實例1製備之摻雜鍺之單晶矽全長碲(晶體ID #2)經受熱退火程序。在退火經拉製碲之前，藉由移除晶種及端部錐體而剪裁經拉製之碲。針對分析，在不同位置切割碲，藉此製備具有約1350微米之厚度之多個塊。各經剪裁塊經邊緣研磨且經受混合酸蝕刻至約1180微米之最終厚度，其接著進行磨薄晶圓清洗至1150微米之最終厚度及RTA前清洗。塊按360°C/分鐘之溫度梯度在750°C下在快速熱退火中經受熱施體致死。在磨薄及退火之後，經退火塊冷卻且在四點探針量測之前保持達四小

時。對於電阻率及額外特性，經退火塊經受四點探針量測，如在表2中提供。

表2

碲ID	重新加料序列	位置 (mm)	Oi (PPMA)	在熱施體致死退火之後之電阻率(ohm cm)	在施體產生退火之後之電阻率(ohm cm)
#1 (短片段)	第一	0	12.942		
		150	2.879		
#2 (最後，180 kg)	第一	150	3.225	24556	20560
		445	2.564	51819	83720
		687	3.211	224800	354200

【0111】 實例3 晶圓機械強度

【0112】 藉由升溫使用EPI反應器滑動產生測試來比較從根據實例1製備之碲切割之單晶矽晶圓之機械強度與亦具有低Oi之未摻雜鍺之矽晶圓 (ID #0)。根據此測試，所產生之滑動之數量愈小，機械強度愈大。藉此，預期更低之良率損失。此外，藉由此測試之無滑動溫度窗愈大，在SOI晶圓及裝置製造期間之程序窗愈大。如藉由圖10A及圖10B之圖表描繪，鍺摻雜及氮摻雜提供滑動計數之明顯改良。未摻雜鍺之矽晶圓示範在1100°C、250s程序條件下之~3°C溫度偏移窗。作為比較，摻雜鍺之晶圓示範在類似條件下之~6°C溫度偏移窗。此改良係足夠明顯的以改良在極其嚴重之程序條件下之高電阻率低Oi晶圓之無滑動處理。

【0113】 實例4 晶圓機械強度

【0114】 藉由升溫使用EPI反應器滑動產生測試來比較從根據實例1製備之碲切割之單晶矽晶圓之機械強度與亦具有低Oi之未摻雜鍺之矽晶圓 (ID #0)。根據此測試，所產生之滑動之數量愈小，機械強度愈大。藉

此，預期更低之良率損失。此外，藉由此測試之無滑動溫度窗愈大，在SOI晶圓及裝置製造期間之程序窗愈大。如藉由圖11之圖表描繪，鍺摻雜提供滑動計數之明顯改良。未摻雜鍺之矽晶圓示範在1100°C、250s程序條件下之~3°C溫度偏移窗。作為比較，摻雜鍺之晶圓示範在類似條件下之~6°C溫度偏移窗。此改良係足夠明顯的以改良在極其嚴重之程序條件下之高電阻率低O_i晶圓之無滑動處理。

【0115】 實例5 機械強度

【0116】 在韓國之SunEdison半導體設施之200 mm FF爐中生產摻雜氮之單晶矽錠。晶種端N濃度在熔毀程序期間藉由添加等量氮化矽而定目標為晶圓中之~1.4x10¹⁴個氮原子/cm³ (晶體ID #3)。類似地，藉由在晶種端定目標~5x10¹⁴個氮原子/cm³濃度而生長另一晶體。晶體之電阻率藉由在開始晶體生長程序之前調整熔體中之摻雜劑濃度而定目標為在晶種端之>3000Ohm.Cm (基於藉由生長具有<200mm直徑及<15kg wt之短晶體而計算之熔體之電阻率)。最佳化程序以獲得所欲之<6.0ppma O_i。

【0117】 在韓國之SunEdison設施之200 mm FF爐中生產摻雜鍺之單晶矽錠(晶體ID #2)。1.3kg之5N級Ge在高品質內襯石英之合成坩堝中使用180kg之高電阻率Si (>1000Ohm.Cm)共熔。晶體藉由調整熔體中之摻雜劑濃度而定目標為>16,000Ohm.Cm電阻率。

【0118】 藉由升溫使用EPI反應器滑動產生測試來比較晶圓與未摻雜鍺之矽晶圓(高電阻率、>1000Ohm.Cm；及低O_i，<6.0ppma)及摻雜不同濃度之氮及Ge之低O_i之機械強度。藉由此測試產生之滑動之數量愈低，機械強度愈大，且預期更低之良率損失。此外，藉由無滑動溫度窗愈大，在SOI晶圓及裝置製造期間之程序窗愈大。基於此測試，觀察到滑動

計數之明顯改良。未摻雜鍺之矽晶圓具有在1100°C、250s程序條件下之~3°C溫度偏移窗，而低濃度氮摻雜(~1.4x10¹⁴個氮原子/cm³)具有9°C且高濃度N摻雜(~5x10¹⁴個氮原子/cm³)具有>20°C溫度偏移。見表3。摻雜Ge之晶圓具有在類似條件下之~6°C溫度偏移窗。此改良係足夠明顯的以改良在極其嚴重之程序條件下之高電阻率低Oi晶圓之無滑動處理。

表3

錠ID	摻雜劑及濃度	間隙氧濃度 (PPMA)	在1100°C、250s 之滑動窗(°C)
#0	非摻雜	2.58	3
#2	7.00x10 ¹⁹ 個鍺原子/cm ³	3.45	6
#3	2.05x10 ¹⁴ 個氮原子/cm ³	2.9	9
#4	7.50x10 ¹⁴ 個氮原子/cm ³	3.7	20

【0119】 當介紹本發明或其(諸)實施例之元件時，冠詞「一」、「一個」(「a」、「an」)、「該」、「該等」(「the」及「said」)旨在意指存在元件之一者或多者。術語「包括」、「包含」及「具有」旨在係包含性的且意謂可存在除列出元件以外的額外元件。

【0120】 在本文中遍及說明書及發明申請專利範圍使用之近似語言可應用於修改在不導致相關基本功能之一改變之情況下可允許變化之任何量化表示。因此，由一術語或若干術語修改之一值(諸如「約」及「實質上」)不限於規定之精確值。在至少一些例項中，近似語言可對應於用於量測值之一儀器之精確度。在此處且貫穿說明書及發明申請專利範圍，範圍限制可組合及/或互換；此等範圍經識別且包含其中含有之所有子範圍，除非內容脈絡或語言另有指示。

【0121】 由於在不脫離本發明之範疇之情況下可在上文中做出各種

改變，故包含於上文描述中且在隨附圖式中展示之所有事物旨在被解釋為闡釋性且並不呈一限制性含義。

【符號說明】

【0122】

10:坩堝

12:徑向方向R/座標R

14:角方向 θ

16:軸向方向Z

17:對流單元

18:對流單元

23:熔體

25:熔體

27:晶體/單晶

31:線圈

33:線圈

36:熔體表面

38:對稱軸

40:上磁場

42:下磁場

100:晶體生長系統

101:真空腔室

103:坩堝壁

105:側部加熱器

106:底部加熱器
107:坩堝驅動單元
108:箭頭
109:流線
110:方向
115:晶種
117:纜線
121:晶體驅動單元
123:加熱器電力供應器
125:絕緣層
127:空氣供應器
129:氣體流動控制器
131:真空泵
133:外腔室
135:貯槽
137:冷卻水返回歧管
139:光電管
141:直徑傳感器
143:控制單元
144:處理器
149:上部線圈電力供應器
151:下部線圈電力供應器
153:貯槽

155:亞鐵屏蔽

200:深度

300:流

302:熔體晶體界面

【發明申請專利範圍】

【請求項1】

一種單晶矽晶圓，其包括：

兩個主要平行表面，其等之一者係該單晶矽晶圓之前表面及其等之另一者係該單晶矽晶圓之後表面；圓周邊緣，其接合該單晶矽晶圓之該前表面及該後表面；大塊區，其在該前表面與該後表面之間；及該單晶矽晶圓之中心平面，其在該單晶矽晶圓之該前表面與該後表面之間，其中該大塊區包括雜質，其包括至少 2×10^{14} 個原子/cm³且小於 1×10^{15} 個原子/cm³之濃度之氮與至少 3×10^{19} 個原子/cm³且小於 1×10^{22} 個原子/cm³之濃度之銻之組合，及小於6 ppma之濃度之間隙氧(New ASTM: ASTM F 121, 1980-1983; DIN 50438/1, 1978)，且進一步其中該單晶矽晶圓之大塊區具有至少10,000 ohm cm之電阻率。

【請求項2】

如請求項1之單晶矽晶圓，其中該間隙氧之該濃度為小於5 ppma。

【請求項3】

如請求項1之單晶矽晶圓，其中該間隙氧之該濃度為小於4 ppma。

【請求項4】

如請求項1之單晶矽晶圓，其中該間隙氧之該濃度為小於3 ppma。

【請求項5】

如請求項1之單晶矽晶圓，其中該電阻率為至少15,000 ohm cm。

【請求項6】

如請求項1之單晶矽晶圓，其中該電阻率為至少20,000 ohm cm。

【請求項7】

如請求項1至6中任一項之單晶矽晶圓，其中該銻之該濃度為至少 5×10^{19} 個原子/cm³。

【請求項8】

一種單晶矽錠，其包括：

一中心軸、一冠部、與該冠部相對之一端部，及該冠部與該相對端部之間的一主體，該主體具有一側向表面及從該中心軸延伸至該側向表面之一半徑R，其中該單晶矽錠之該主體包括一雜質，該雜質包括至少 2×10^{14} 個原子/cm³ 且小於 1×10^{15} 個原子/cm³ 之濃度之氮與至少 3×10^{19} 個原子/cm³ 且小於 1×10^{22} 個原子/cm³ 之濃度之銻之組合，及小於6 ppma之濃度 (New ASTM: ASTM F 121, 1980-1983; DIN 50438/1, 1978) 之間隙氧，且進一步其中該單晶矽錠之該主體具有至少10,000 ohm cm之電阻率，且進一步其中總錠長度為至少500 mm。

【請求項9】

如請求項8之單晶矽錠，其中該間隙氧之該濃度為小於5 ppma。

【請求項10】

如請求項8之單晶矽錠，其中該間隙氧之該濃度為小於4 ppma。

【請求項11】

如請求項8之單晶矽錠，其中該間隙氧之該濃度為小於3 ppma。

【請求項12】

如請求項8之單晶矽錠，其中該電阻率為至少15,000 ohm cm。

【請求項13】

如請求項8之單晶矽錠，其中該電阻率為至少20,000 ohm cm。

【請求項14】

如請求項8至13中任一項之單晶矽碲，其中該鍺之該濃度為至少 5×10^{19} 個原子/cm³。

【請求項15】

一種生長如請求項8之一單晶矽碲之方法，該方法包括：

製備一矽熔體，其中該矽熔體係藉由在包括一合成內襯石英之一坩堝中熔化具有大於1,000 ohm cm之電阻率之多晶矽且添加一雜質之一源至包括該合成內襯石英之該坩堝而製備，該坩堝係位於一生長腔室內，及進一步其中該雜質包括一鍺源、一氮源、或一鍺源及一氮源之一組合，其中該坩堝係以一坩堝旋轉速率旋轉；

浸入一晶種至該矽熔體中，其中該晶種係以一晶種旋轉速率旋轉；
及

自該矽熔體中抽出該晶種，以於一施加磁場下自該矽熔體拉出該單晶矽碲，該單晶矽碲包括一中心軸、一冠部、與該冠部相對之一端部，及該冠部與該相對端部之間的一主體，該主體具有一側向表面及從該中心軸延伸至該側向表面之一半徑R，其中該單晶矽碲之該主體包括至少 2×10^{14} 個原子/cm³ 且小於 1×10^{15} 個原子/cm³ 之濃度之氮與至少 3×10^{19} 個原子/cm³ 且小於 1×10^{22} 個原子/cm³ 之濃度之鍺之組合，進一步其中選自由對流、晶種旋轉速率、坩堝旋轉速率、施加磁場強度、一施加磁場的尖端位置、一熔體-壁界面之溫度、晶種抬升速率、惰性氣流、惰性氣壓及其任意之組合所組成之群組之拉製條件係足以在該單晶矽碲之該主體中產生小於6 ppma之間隙氧濃度(New ASTM: ASTM F 121, 1980-1983; DIN 50438/1, 1978)，且進一步其中該單晶矽碲之該主體具有至少10,000 ohm cm之電阻率，且進一步其中總碲長度為至少500 mm。

【請求項16】

如請求項15之方法，其中該等拉製條件係足以在該單晶矽碲之該主體中產生小於約5 ppma之間隙氧濃度。

【請求項17】

如請求項15之方法，其中該等拉製條件係足以在該單晶矽碲之該主體中產生小於約4 ppma之間隙氧濃度。

【請求項18】

如請求項15之方法，其中該等拉製條件係足以在該單晶矽碲之該主體中產生小於約3 ppma之間隙氧濃度。

【請求項19】

如請求項15之方法，其中該單晶矽碲之該主體具有至少約15,000 ohm cm之電阻率。

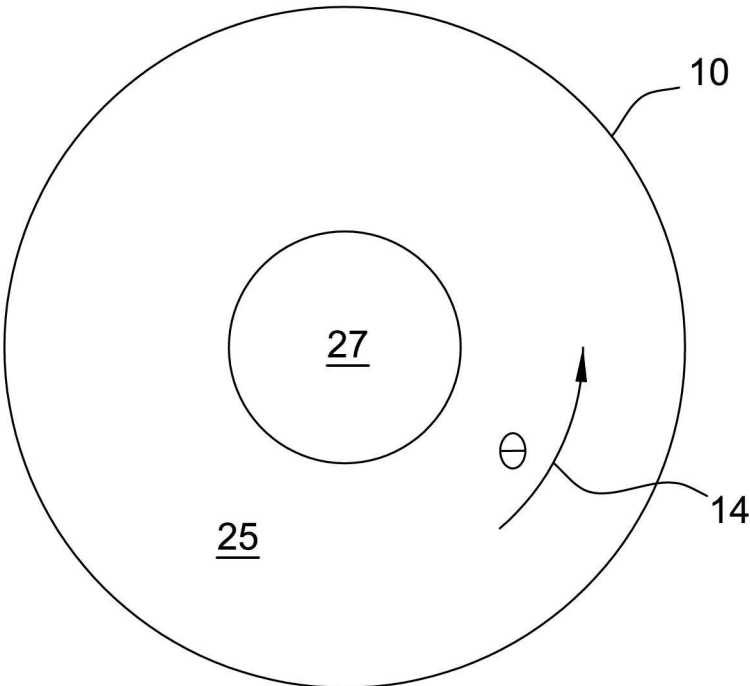
【請求項20】

如請求項15之方法，其中該單晶矽碲之該主體具有至少約20,000 ohm cm之電阻率。

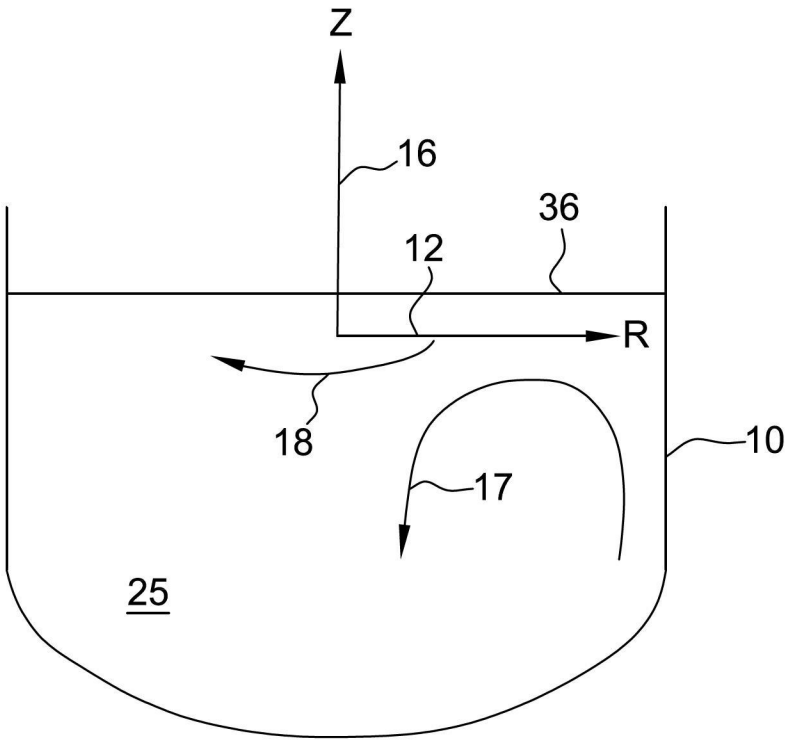
【請求項21】

如請求項15至20中任一項之方法，其中該銻之該濃度為至少 5×10^{19} 個原子/cm³。

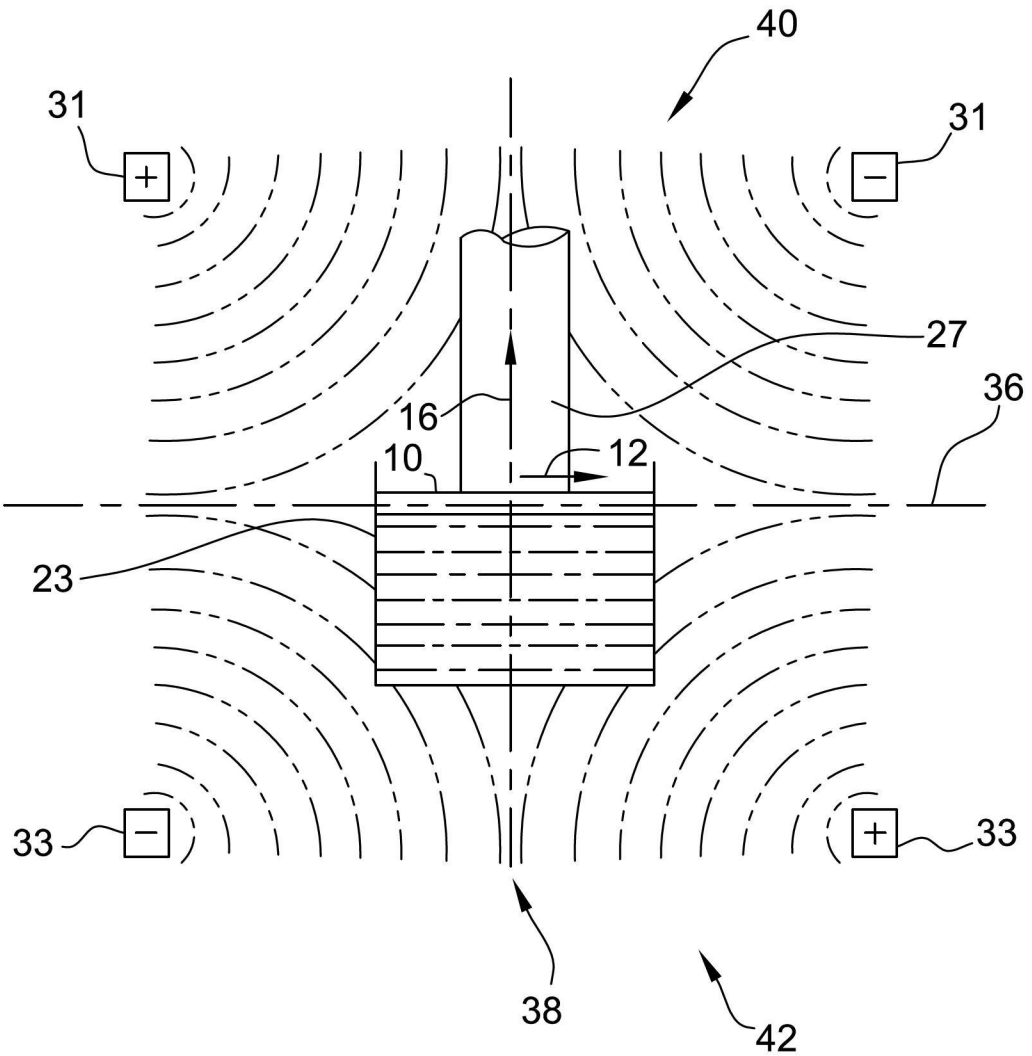
【發明圖式】



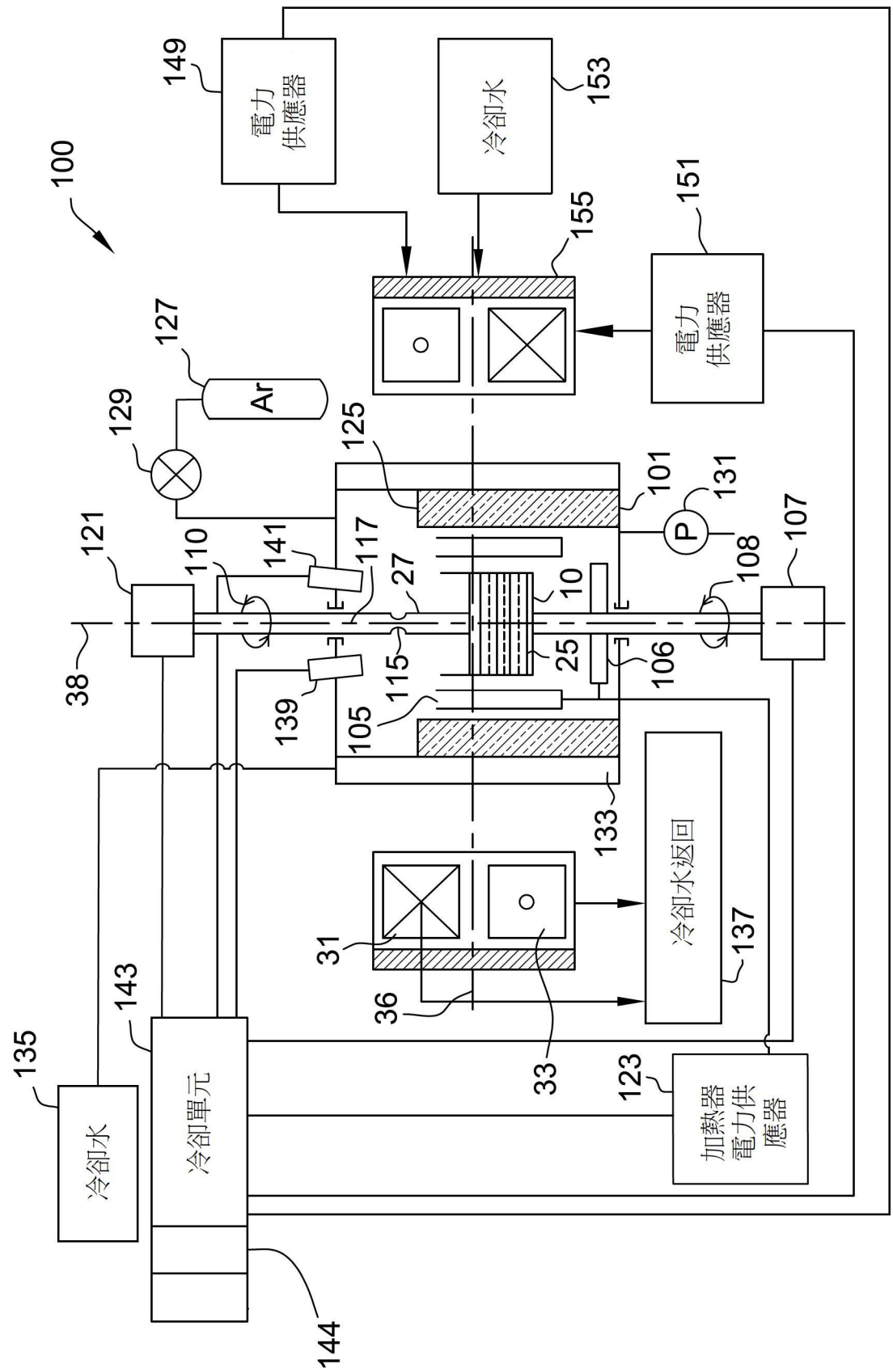
【圖1】



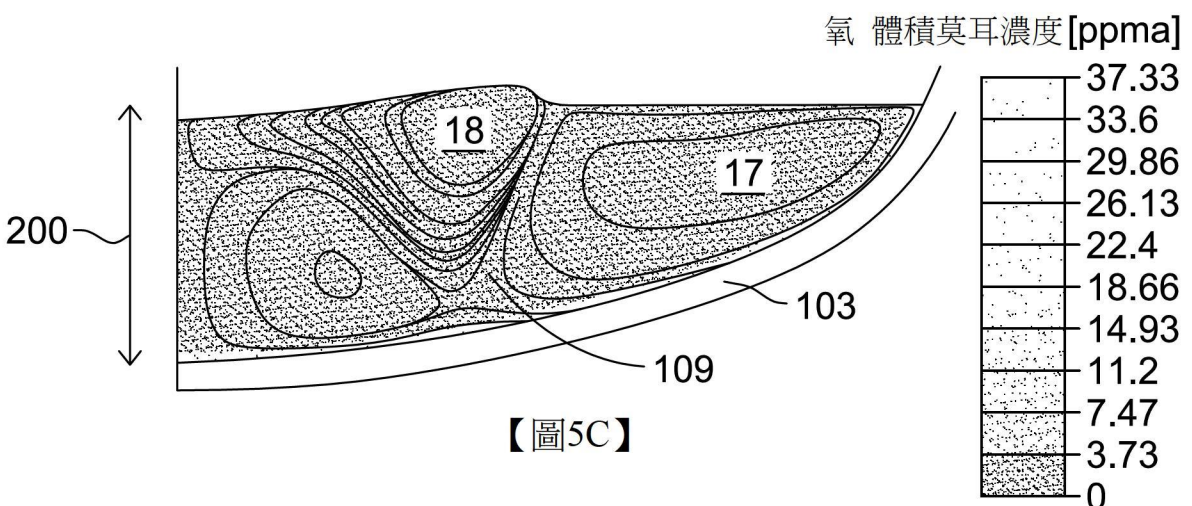
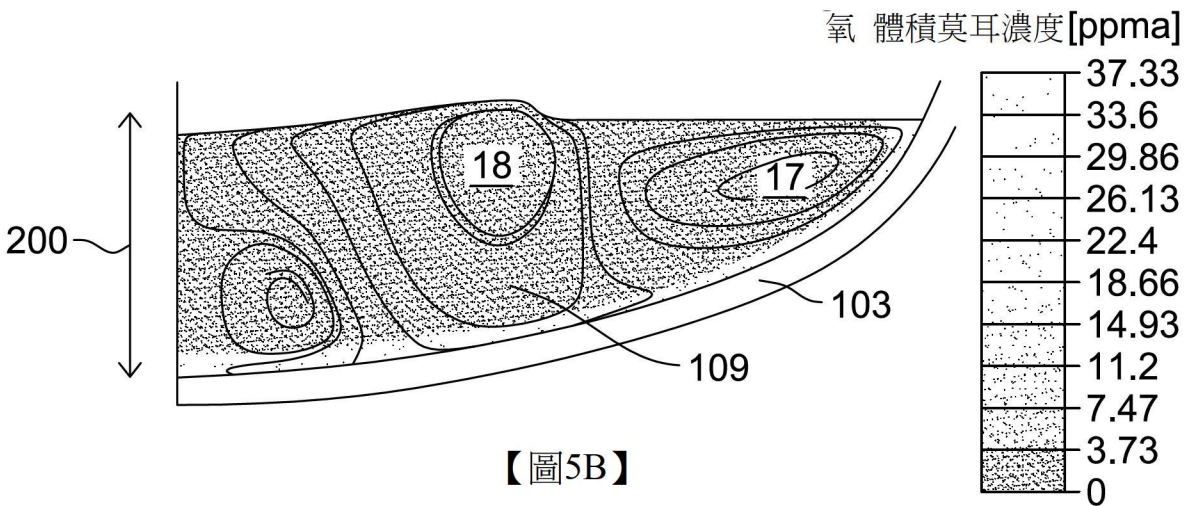
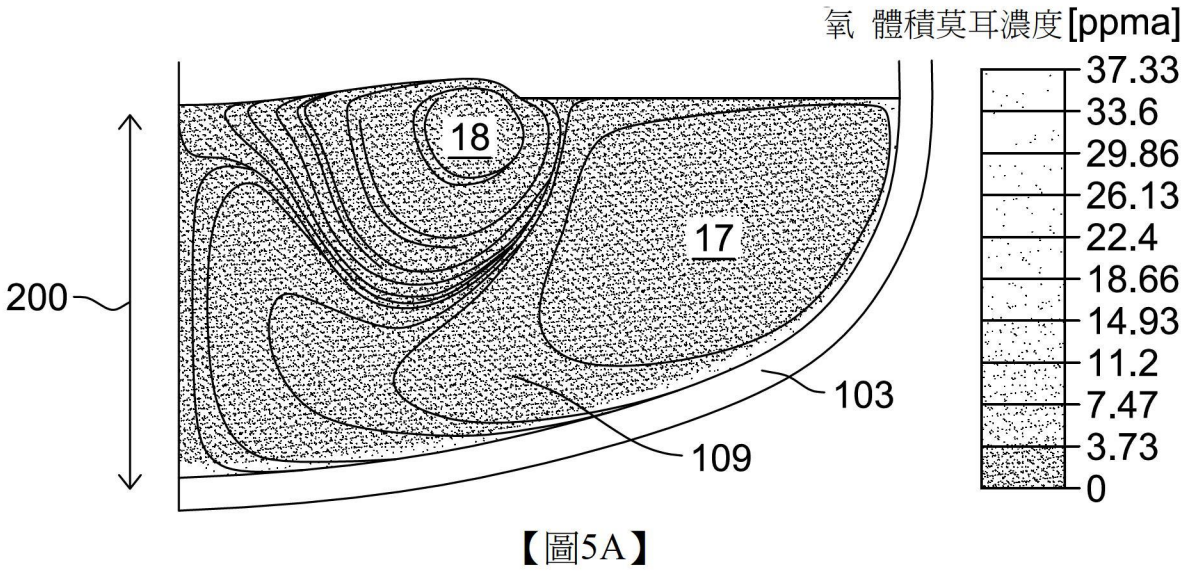
【圖2】

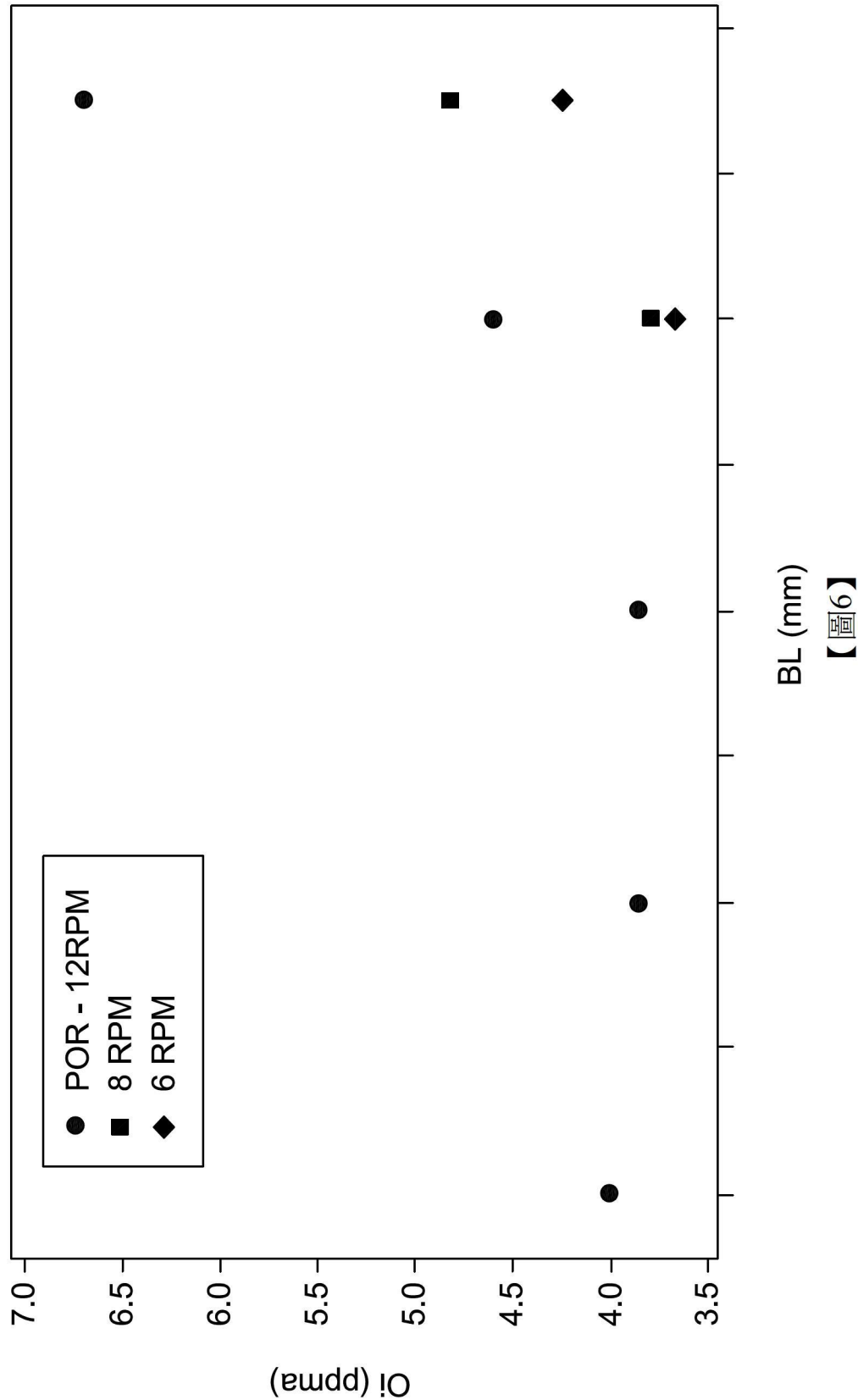


【圖3】

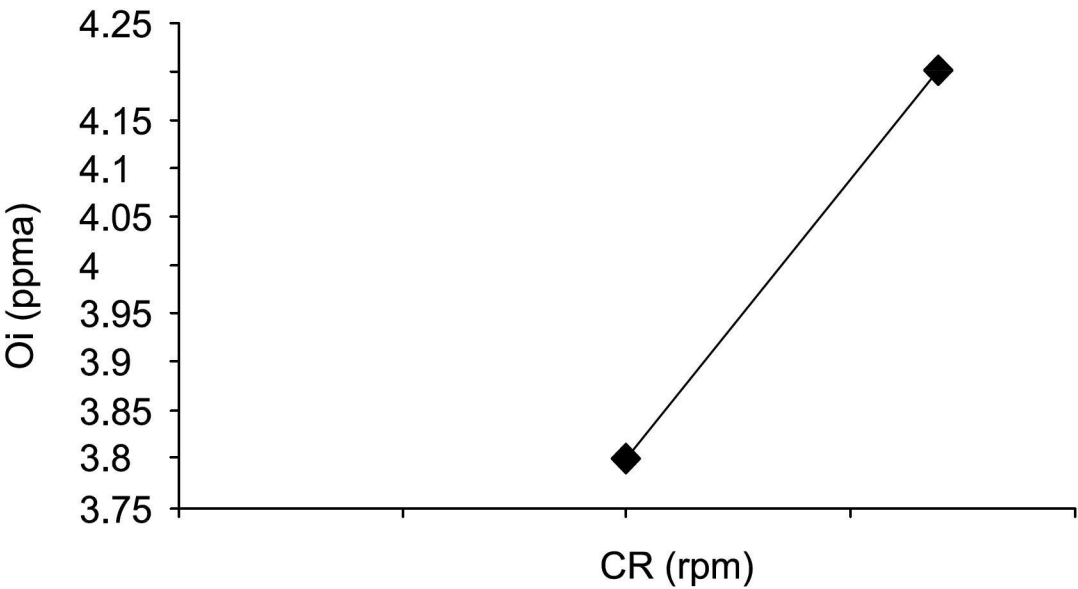


【圖4】

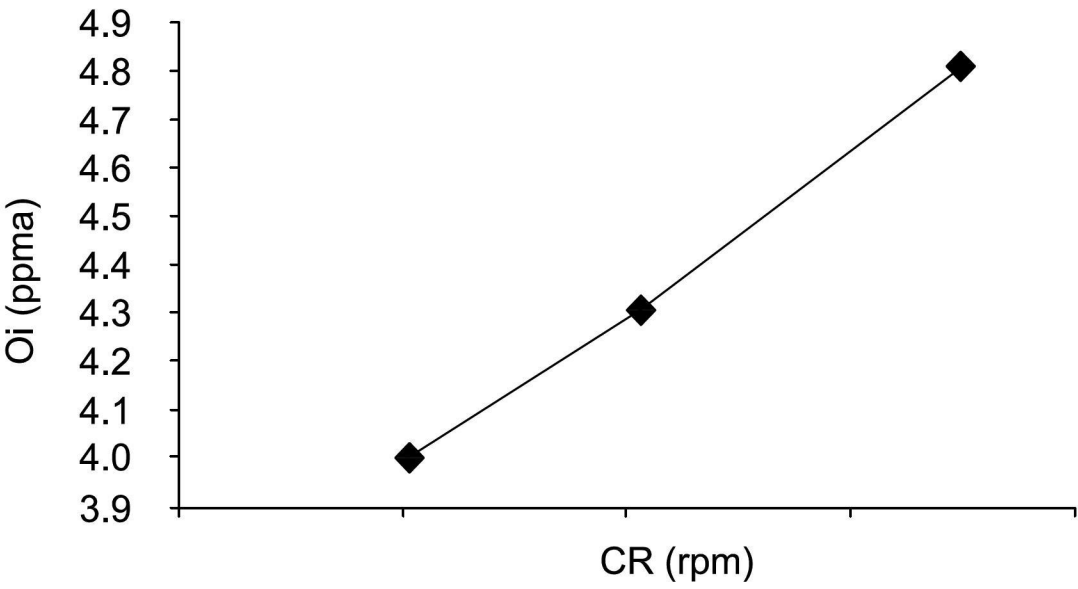




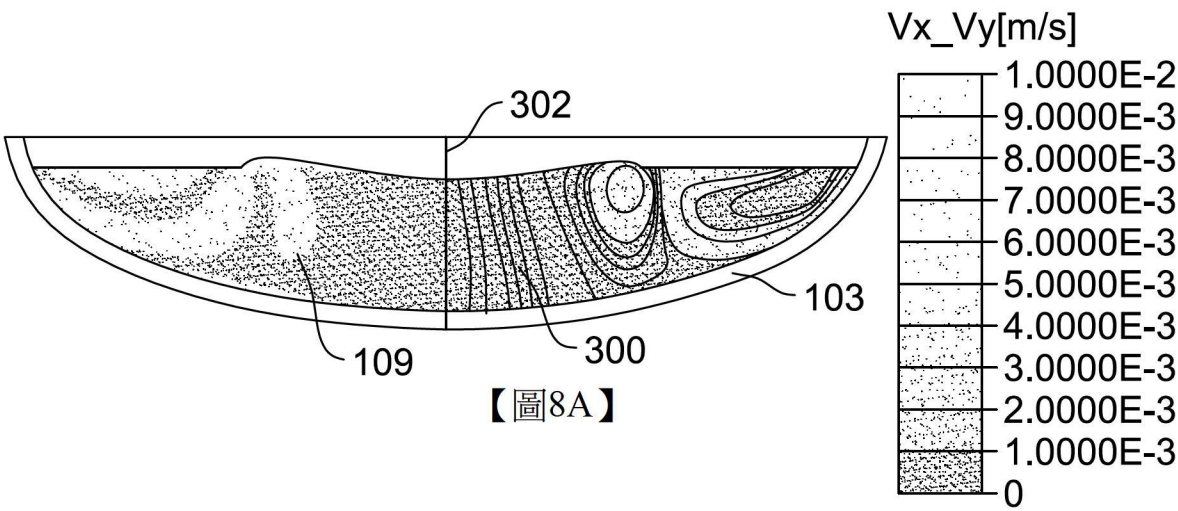
【圖6】



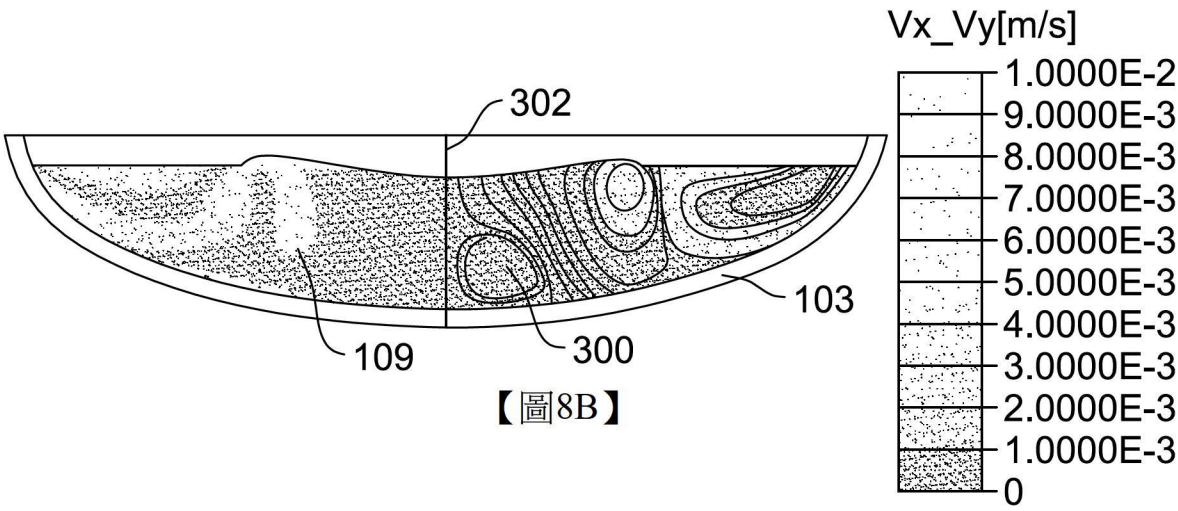
【圖7A】



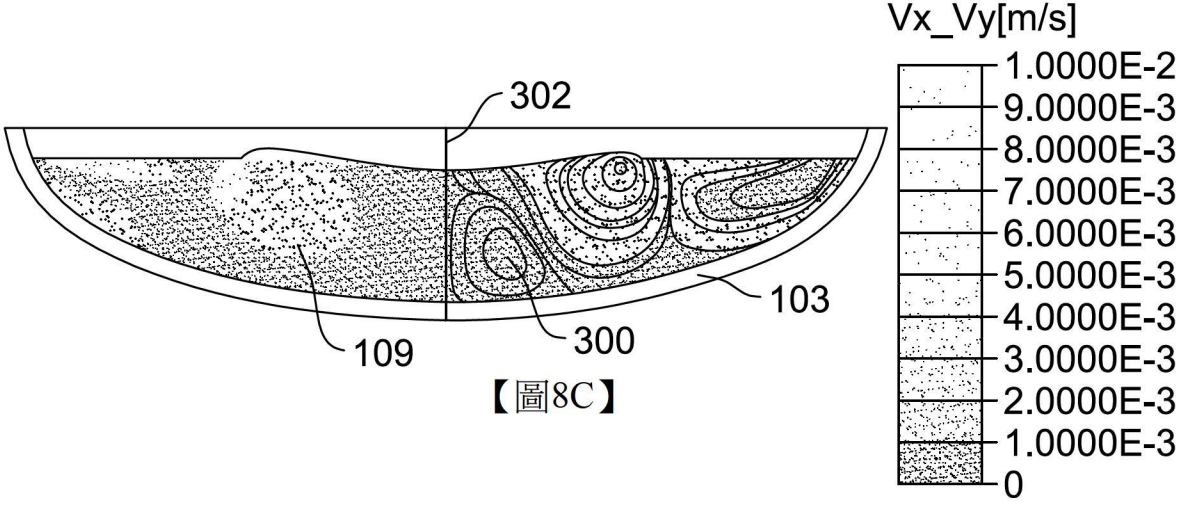
【圖7B】



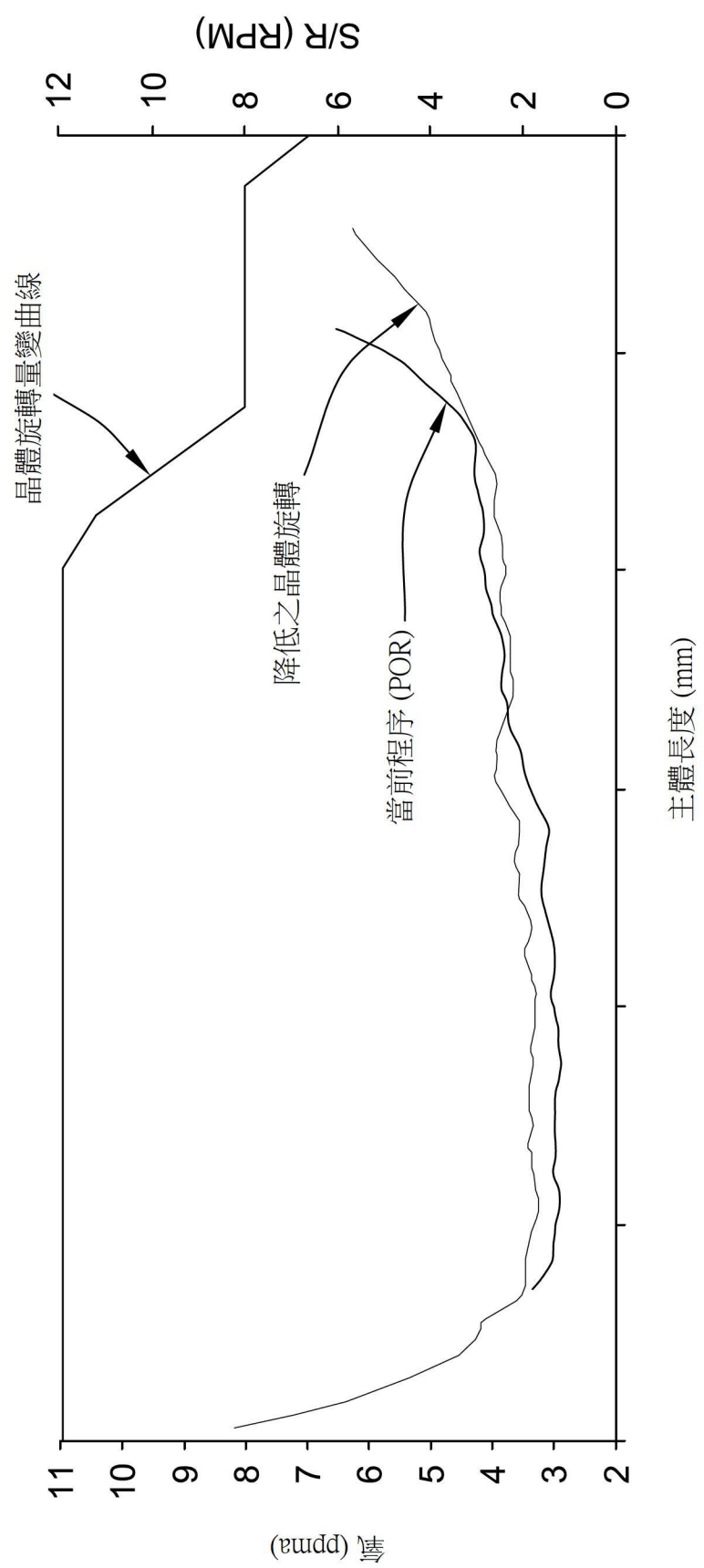
【圖8A】



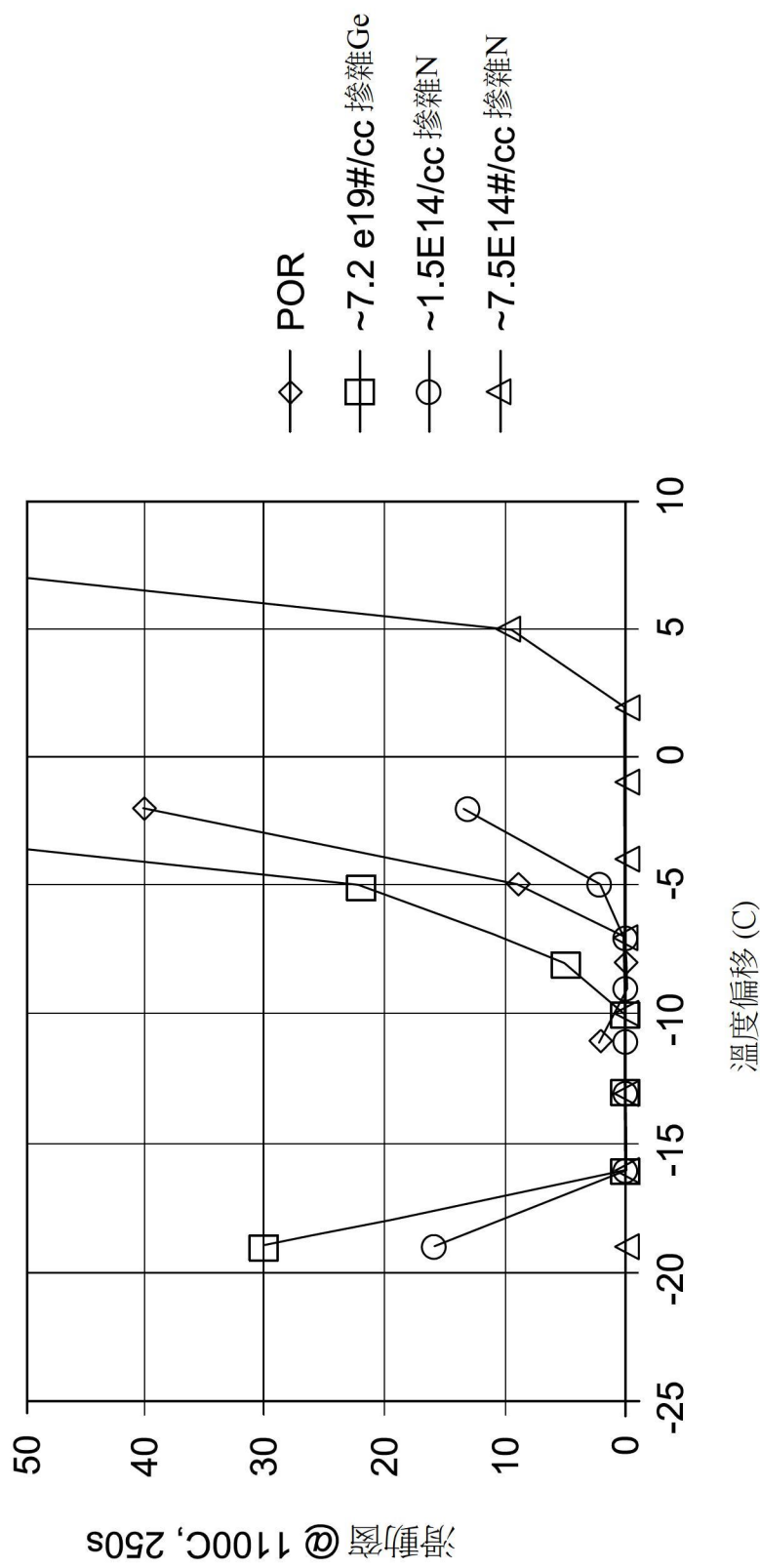
【圖8B】



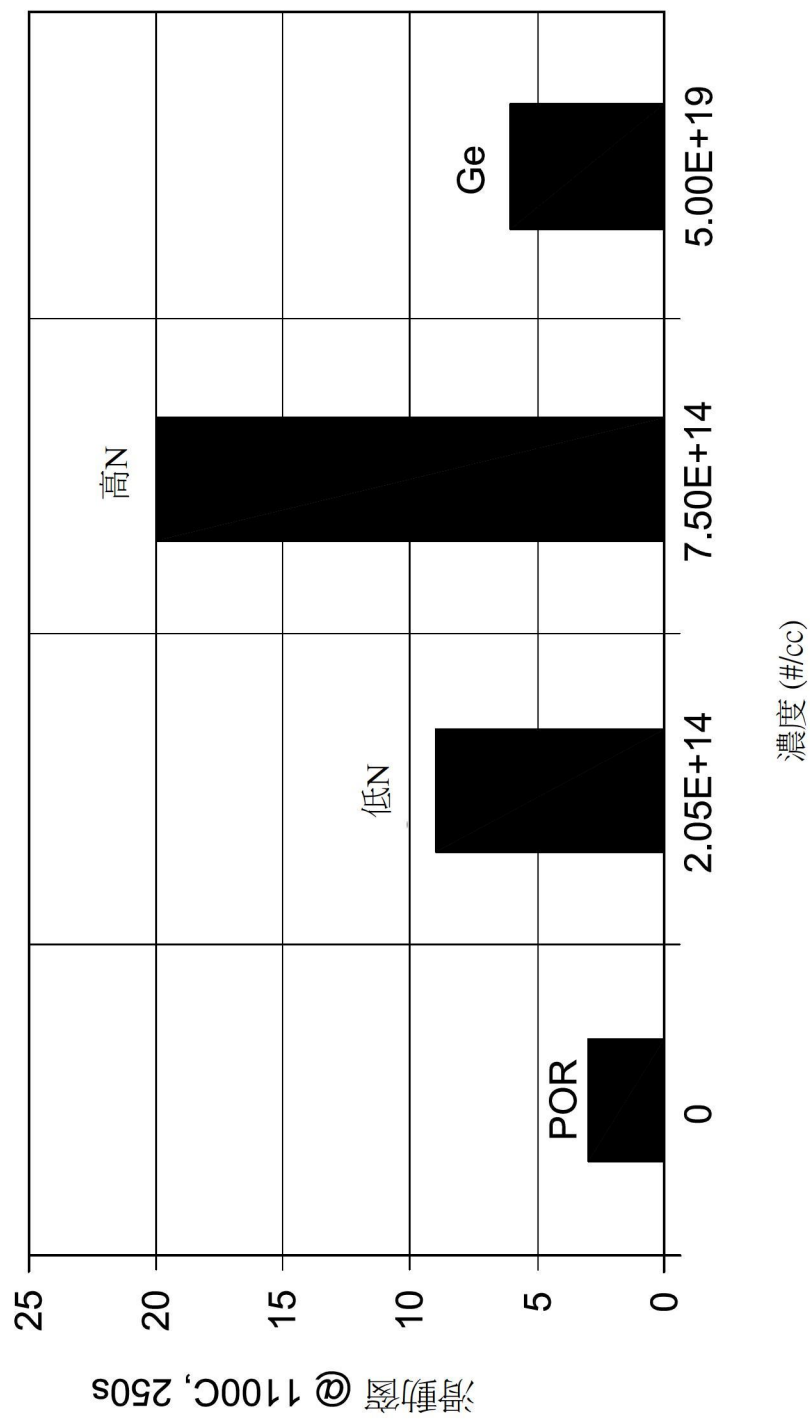
【圖8C】



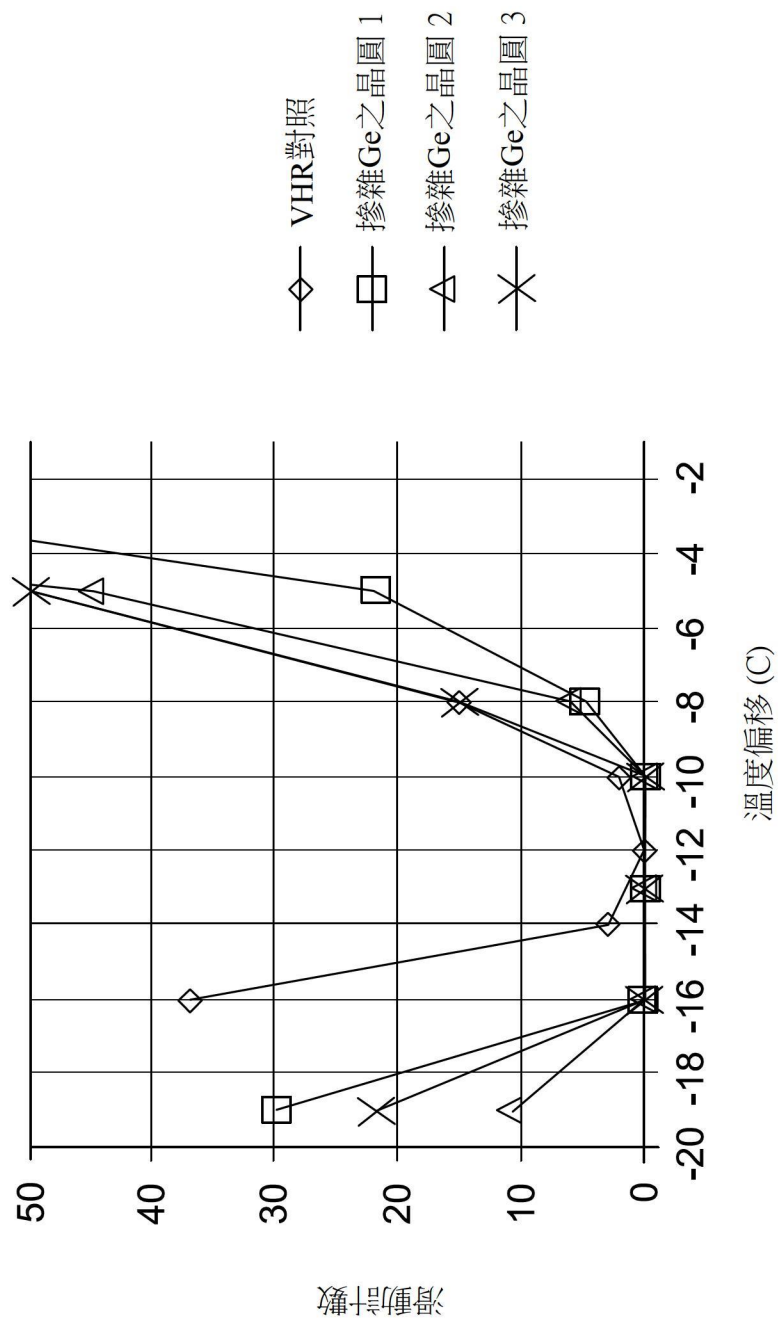
【圖9】



【圖 10A】



【圖10B】



【圖11】