



- (51) 국제특허분류:
H01L 33/36 (2010.01) H01L 33/62 (2010.01)
H01L 33/44 (2010.01) H01L 33/52 (2010.01)
H01L 33/46 (2010.01)
- (21) 국제출원번호: PCT/KR2016/007957
- (22) 국제출원일: 2016년 7월 21일 (21.07.2016)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2015-0103429 2015년 7월 22일 (22.07.2015) KR
- (71) 출원인: 엘지이노텍(주) (LG INNOTEK CO., LTD.)
[KR/KR]; 04637 서울시 중구 한강대로 416 (서울스퀘어), Seoul (KR).
- (72) 발명자: 임범진 (YIM, Bum Jin); 04637 서울시 중구 한강대로 416 (서울스퀘어), Seoul (KR).
- (74) 대리인: 박영복 (PARK, Young Bok) 등; 13494 경기도 성남시 분당구 판교역로 225-18 이룸빌딩 2층 KPH 어소시에이츠, Gyeonggi-do (KR).

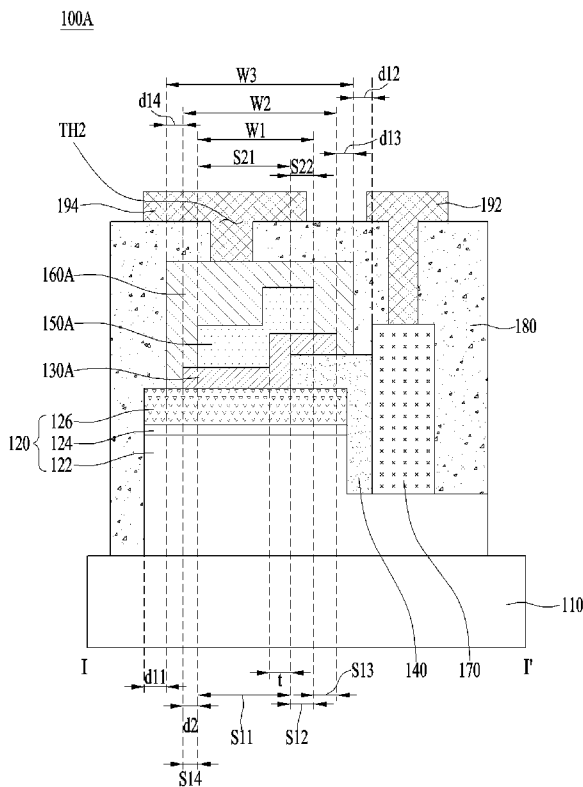
(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

[다음 쪽 계속]

(54) Title: LIGHT-EMITTING ELEMENT PACKAGE

(54) 발명의 명칭 : 발광 소자 패키지



(57) Abstract: A light-emitting element package of an embodiment comprises: a light-emitting structure including first and second conductive semiconductor layers and an active layer disposed between the first and second conductive semiconductor layers; a light-transmitting electrode layer disposed on the second conductive semiconductor layer; a passivation layer disposed on the second conductive semiconductor layer and the mesa-exposed portion of the first conductive semiconductor layer; a reflection layer disposed from the top of the light-transmitting electrode layer to the top of the passivation layer in a horizontal direction perpendicular to the thickness direction of the light-emitting structure; and a conductive capping layer disposed on the reflection layer.

(57) 요약서: 실시 예의 발광 소자 패키지는 제 1 및 제 2 도전형 반도체층과 제 1 및 제 2 도전형 반도체층 사이에 배치된 활성층을 포함하는 발광 구조물과, 제 2 도전형 반도체층 위에 배치된 투광 전극층과, 제 2 도전형 반도체층과 메사 노출된 제 1 도전형 반도체층 위에 배치된 패시베이션층과, 투광 전극층의 상부로부터 패시베이션층의 상부까지 발광 구조물의 두께 방향과 수직인 수평 방향으로 배치된 반사층 및 반사층 위에 배치된 도전형 캡핑층을 포함한다.

공개:

— 국제조사보고서와 함께 (조약 제 21 조(3))

명세서

발명의 명칭: 발광 소자 패키지

기술분야

- [1] 실시 예는 발광 소자 패키지에 관한 것이다.

배경기술

- [2] 발광 다이오드(LED:Light Emitting Diode)는 화합물 반도체의 특성을 이용하여 전기를 적외선 또는 빛으로 변환시켜서 신호를 주고 받거나, 광원으로 사용되는 반도체 소자의 일종이다.
- [3] III-V족 질화물 반도체(group III-V nitride semiconductor)는 물리적 및 화학적 특성으로 인해 발광 다이오드(LED:Light Emitting Diode) 또는 레이저 다이오드(LD:Laser Diode) 등의 발광 소자의 핵심 소재로 각광을 받고 있다.
- [4] 이러한 발광 다이오드는 백열등과 형광등 등의 기존 조명기구에 사용되는 수은(Hg)과 같은 환경 유해물질이 포함되어 있지 않아 우수한 친환경성을 가지며, 긴 수명과 저전력 소비특성 등과 같은 장점이 있기 때문에 기존의 광원들을 대체하고 있다. 이러한 발광 다이오드를 포함하는 기존의 발광 소자 패키지의 신뢰성을 개선시키기 위한 다각도의 연구가 진행되고 있다.

발명의 상세한 설명

기술적 과제

- [5] 실시 예는 개선된 신뢰성을 갖는 발광 소자 패키지를 제공한다.

과제 해결 수단

- [6] 실시 예의 발광 소자 패키지는, 제1 및 제2 도전형 반도체층과 상기 제1 및 제2 도전형 반도체층 사이에 배치된 활성층을 포함하는 발광 구조물; 상기 제2 도전형 반도체층 위에 배치된 투광 전극층; 상기 제2 도전형 반도체층과 메사 노출된 상기 제1 도전형 반도체층 위에 배치된 패시베이션층; 상기 투광 전극층의 상부로부터 상기 패시베이션층의 상부까지 상기 발광 구조물의 두께 방향과 수직인 수평 방향으로 배치된 반사층; 및 상기 반사층 위에 배치된 도전형 캡핑층을 포함할 수 있다.
- [7] 예를 들어, 상기 발광 소자 패키지는 상기 메사 식각에 의해 노출된 제1 도전형 반도체층 위에 배치된 제1 전극을 더 포함하고, 상기 패시베이션층은 상기 발광 구조물의 측부와 상기 제1 전극을 전기적으로 이격시키고, 상기 도전형 캡핑층은 상기 제1 전극과 동일한 물질을 포함할 수 있다.
- [8] 예를 들어, 상기 도전형 캡핑층 및 상기 제1 전극 각각은 Cr, Al, Ni, Cu 또는 Ti 중 적어도 하나를 포함할 수 있다. 예를 들어, 상기 도전형 캡핑층 및 상기 제1 전극 각각은 Cr/Al/Ni/Cu/Ni/Ti 또는 Ti/Al을 포함할 수 있다. 예를 들어, 상기 도전형 캡핑층의 상기 수평 방향으로의 폭은 상기 투광 전극층의 상기 수평 방향으로의 폭보다 클 수 있다. 예를 들어, 상기 반사층의 상기 수평 방향으로의

폭은 상기 투광 전극층의 상기 수평 방향으로의 폭보다 클 수 있다. 예를 들어, 상기 도전형 캡핑층은 상기 반사층의 상부와 측부를 감싸며 배치될 수 있다. 상기 도전형 캡핑층은 상기 반사층이 배치된 상기 투광 전극층의 측부를 감싸며 배치될 수 있다.

- [9] 예를 들어, 상기 반사층은 상기 발광 구조물, 상기 투광 전극층 및 상기 도전형 캡핑층과 상기 두께 방향으로 중첩된 제1 반사 세그먼트; 및 상기 제1 반사 세그먼트로부터 상기 수평 방향으로 연장되어, 상기 발광 구조물, 상기 도전형 캡핑층 및 상기 패시베이션층과 상기 두께 방향으로 중첩되는 제2 반사 세그먼트를 포함할 수 있다.
- [10] 예를 들어, 상기 제2 반사 세그먼트는 상기 투광 전극층과 상기 두께 방향으로 더 중첩될 수 있다.
- [11] 예를 들어, 상기 투광 전극층은 상기 반사층과 상기 발광 구조물 사이에 배치된 제1 투광 세그먼트를 포함할 수 있다. 상기 제1 투광 세그먼트는 상기 수평 방향으로 상기 패시베이션층과 접하여 배치될 수 있다. 상기 투광 전극층은 상기 제1 투광 세그먼트로부터 상기 수평 방향으로 연장되어, 상기 반사층과 상기 패시베이션층 사이에 배치된 제2 투광 세그먼트를 더 포함할 수 있다. 상기 투광 전극층은 상기 제2 투광 세그먼트로부터 상기 수평 방향으로 연장되어, 상기 도전형 캡핑층과 상기 패시베이션층 사이에 배치된 제3 투광 세그먼트를 더 포함할 수 있다. 상기 투광 전극층은 상기 제1 투광 세그먼트로부터 상기 수평 방향으로 연장되어, 상기 도전형 캡핑층과 상기 발광 구조물 사이에 배치된 제4 투광 세그먼트를 더 포함할 수 있다. 상기 반사층은 상기 제4 투광 세그먼트 위에 배치될 수 있다.
- [12] 예를 들어, 상기 발광 소자 패키지는 상기 도전형 캡핑층과 상기 제1 전극 사이에 배치되는 절연층; 상기 절연층을 관통하여 상기 제1 전극에 연결되는 제1 패드; 및 상기 제1 패드와 이격되고 상기 절연층을 관통하여 상기 도전형 캡핑층에 연결되는 제2 패드를 더 포함할 수 있다.
- [13] 예를 들어, 상기 발광 소자 패키지는 상기 제1 패드에 연결된 제1 솔더부; 및 상기 제2 패드에 연결된 제2 솔더부를 더 포함할 수 있다.
- [14] 예를 들어, 상기 발광 소자 패키지는 서로 전기적으로 이격된 제1 및 제2 리드 프레임; 및 상기 제1 및 제2 리드 프레임 사이에 배치되는 절연부를 포함하고, 상기 제1 솔더부는 상기 제1 리드 프레임과 상기 제1 패드 사이에 배치되고, 상기 제2 솔더부는 상기 제2 리드 프레임과 상기 제2 패드 사이에 배치될 수 있다.
- [15] 예를 들어, 상기 발광 소자 패키지는 상기 발광 구조물을 감싸도록 배치된 몰딩 부재를 더 포함할 수 있다.

발명의 효과

- [16] 실시 예에 따른 발광 소자 패키지는 도전형 캡핑층에 의해 반사층을 감싸므로 투광 전극층의 전면에 반사층을 증착할 수 있어 반사층의 증착 면적을 넓힐 수

있고, 반사층의 마이그레이션이나 덩어리짐이나 박리 문제를 해결할 수 있으며, 제1 및 제2 솔더부를 형성하는 물질이 반사층으로 확산될 염려를 해소할 수 있다.

도면의 간단한 설명

- [17] 도 1은 실시 예에 의한 발광 소자 패키지의 평면도를 나타낸다.
- [18] 도 2는 도 1에 도시된 발광 소자 패키지의 I-I'선을 따라 절취한 일 실시 예에 의한 단면도를 나타낸다.
- [19] 도 3은 도 1에 도시된 발광 소자 패키지를 I-I'선을 따라 절취한 다른 실시 예에 의한 단면도를 나타낸다.
- [20] 도 4는 플립 칩 본딩 구조를 갖는 발광 소자 패키지의 단면도를 나타낸다.
- [21] 도 5a 내지 도 5f는 도 2에 도시된 발광 소자 패키지의 제조 방법을 설명하기 위한 공정 평면도를 나타낸다.
- [22] 도 6a 내지 도 6g는 도 2에 도시된 발광 소자 패키지의 제조 방법을 설명하기 위한 공정 단면도를 나타낸다.
- [23] 도 7a 및 도 7b는 비교 례에 의한 발광 소자 패키지의 평면도를 나타낸다.
- [24] 도 8은 도 7a 및 도 7b에 도시된 II-II' 선을 따라 절개한 단면도를 나타낸다.

발명의 실시를 위한 최선의 형태

- [25] 이하, 본 발명을 구체적으로 설명하기 위해 실시 예를 들어 설명하고, 발명에 대한 이해를 돕기 위해 첨부도면을 참조하여 상세하게 설명하기로 한다. 그러나, 본 발명에 따른 실시 예들은 여러 가지 다른 형태로 변형될 수 있으며, 본 발명의 범위가 아래에서 상술하는 실시 예들에 한정되는 것으로 해석되지 않아야 한다. 본 발명의 실시 예들은 당 업계에서 평균적인 지식을 가진 자에게 본 발명을 보다 완전하게 설명하기 위해서 제공되는 것이다.
- [26] 본 실시 예의 설명에 있어서, 각 구성요소(element)의 "상(위) 또는 하(아래)(on or under)"에 형성되는 것으로 기재되는 경우에 있어, 상(위) 또는 하(아래)(on or under)는 두 개의 구성요소(element)가 서로 직접(directly)접촉되거나 하나 이상의 다른 구성요소(element)가 상기 두 구성요소(element) 사이에 배치되어(indirectly) 형성되는 것을 모두 포함한다.
- [27] 또한 "상(위)" 또는 "하(아래)(on or under)"로 표현되는 경우 하나의 구성요소(element)를 기준으로 위쪽 방향뿐만 아니라 아래쪽 방향의 의미도 포함할 수 있다.
- [28] 또한, 이하에서 이용되는 "제1" 및 "제2," "상/상부/위" 및 "하/하부/아래" 등과 같은 관계적 용어들은, 그런 실체 또는 요소들 간의 어떠한 물리적 또는 논리적 관계 또는 순서를 반드시 요구하거나 내포하지는 않으면서, 어느 한 실체 또는 요소를 다른 실체 또는 요소와 구별하기 위해서 이용될 수도 있다.
- [29] 도 1은 실시 예에 의한 발광 소자 패키지(100)의 평면도를 나타내고, 도 2는 도 1에 도시된 발광 소자 패키지(100)의 I-I'선을 따라 절취한 일 실시 예(100A)에

의한 단면도를 나타낸다.

- [30] 도 1에 도시된 발광 소자 패키지(100)는 도 2에 도시된 바와 다른 단면 형상을 가질 수 있고, 도 2에 도시된 발광 소자 패키지(100A)는 도 1에 도시된 바와 다른 평면 형상을 가질 수 있다.
- [31] 도 1 및 도 2를 참조하면, 실시 예에 의한 발광 소자 패키지(100, 100A)는 상부 기관(110), 발광 구조물(120), 투광 전극층(130A), 패시베이션(passivation)층(140), 반사층(150A), 도전형 캡핑(capping)층(160A), 제1 전극(170), 절연층(180), 제1 및 제2 패드(192, 194)를 포함할 수 있다.
- [32] 상부 기관(110) 위에 발광 구조물(120)이 배치된다. 상부 기관(110)은 도전형 물질 또는 비도전형 물질을 포함할 수 있다. 예를 들어, 상부 기관(110)은 사파이어(Al_2O_3), GaN, SiC, ZnO, GaP, InP, Ga_2O_3 , GaAs 및 Si 중 적어도 하나를 포함할 수 있으나, 실시 예는 상부 기관(110)의 물질에 국한되지 않는다.
- [33] 상부 기관(110)과 발광 구조물(120) 간의 열 팽창 계수(CTE:Coefficient of Thermal Expansion)의 차이 및 격자 부정합을 개선하기 위해, 이들(110, 120) 사이에 버퍼층(또는, 전이층)(미도시)이 더 배치될 수도 있다. 버퍼층은 예를 들어 Al, In, N 및 Ga로 구성되는 군으로부터 선택되는 적어도 하나의 물질을 포함할 수 있으나, 이에 국한되지 않는다. 또한, 버퍼층은 단층 또는 다층 구조를 가질 수도 있다.
- [34] 이하, 발광 소자 패키지(100, 100A)가 상부 기관(110)을 포함하는 것으로 가정하여 설명하지만, 경우에 따라 상부 기관(110)은 생략될 수도 있다.
- [35] 발광 구조물(120)은 제1 도전형 반도체층(122), 활성층(124) 및 제2 도전형 반도체층(126)을 포함할 수 있다. 상부 기관(110)으로부터 제1 및 제2 패드(192, 194)를 바라보는 방향으로 제1 도전형 반도체층(122), 활성층(124) 및 제2 도전형 반도체층(126)이 순차적으로 적층되어 배치될 수 있다.
- [36] 제1 도전형 반도체층(122)은 상부 기관(110) 위에 배치될 수 있다. 제1 도전형 반도체층(122)은 제1 도전형 도펀트가 도핑된 III-V 족 또는 II-VI 족 등의 화합물 반도체로 구현될 수 있다. 제1 도전형 반도체층(122)이 n형 반도체층인 경우, 제1 도전형 도펀트는 n형 도펀트로서, Si, Ge, Sn, Se, Te를 포함할 수 있으나 이에 한정되지 않는다.
- [37] 예를 들어, 제1 도전형 반도체층(122)은 $\text{Al}_x\text{In}_y\text{Ga}_{(1-x-y)}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)의 조성식을 갖는 반도체 물질을 포함할 수 있다. 제1 도전형 반도체층(122)은 GaN, InN, AlN, InGaN, AlGaIn, InAlGaIn, AlInN, AlGaAs, InGaAs, AlInGaAs, GaP, AlGaP, InGaP, AlInGaP, InP 중 어느 하나 이상을 포함할 수 있다.
- [38] 활성층(124)은 제1 도전형 반도체층(122)과 제2 도전형 반도체층(126) 사이에 배치될 수 있다. 활성층(124)은 제1 도전형 반도체층(122)을 통해서 주입되는 전자(또는, 정공)와 제2 도전형 반도체층(126)을 통해서 주입되는 정공(또는, 전자)이 서로 만나서, 활성층(124)을 이루는 물질 고유의 에너지 밴드에 의해서

결정되는 에너지를 갖는 빛을 방출하는 층이다. 활성층(124)은 단일 우물 구조, 다중 우물 구조, 단일 양자 우물 구조, 다중 양자 우물 구조(MQW:Multi Quantum Well), 양자 선(Quantum-Wire) 구조, 또는 양자 점(Quantum Dot) 구조 중 적어도 어느 하나로 형성될 수 있다.

- [39] 활성층(124)의 우물층/장벽층은 InGaN/GaN, InGaN/InGaN, GaN/AlGaN, InAlGaN/GaN, GaAs(InGaAs)/AlGaAs, GaP(InGaP)/AlGaP 중 어느 하나 이상의 패어 구조로 형성될 수 있으나 이에 한정되지 않는다. 우물층은 장벽층의 밴드갭 에너지보다 낮은 밴드갭 에너지를 갖는 물질로 형성될 수 있다.
- [40] 활성층(124)의 위 또는/및 아래에는 도전형 클래드층(미도시)이 형성될 수 있다. 도전형 클래드층은 활성층(124)의 장벽층의 밴드갭 에너지보다 더 높은 밴드갭 에너지를 갖는 반도체로 형성될 수 있다. 예를 들어, 도전형 클래드층은 GaN, AlGaN, InAlGaN 또는 초격자 구조 등을 포함할 수 있다. 또한, 도전형 클래드층은 n형 또는 p형으로 도핑될 수 있다.
- [41] 실시 예에 의하면, 활성층(124)은 자외선 파장 대역의 광을 방출할 수 있다. 여기서, 자외선 파장 대역이란, 100 nm 내지 400 nm의 파장 대역을 의미한다. 특히, 활성층(124)은 100 nm 내지 280 nm 파장 대역의 광을 방출할 수 있다. 그러나, 실시 예는 활성층(124)에서 방출되는 광의 파장 대역에 국한되지 않는다.
- [42] 제2 도전형 반도체층(126)은 활성층(124)의 상부에 배치될 수 있다. 제2 도전형 반도체층(126)은 반도체 화합물로 형성될 수 있으며, III-V 족 또는 II-VI 족 등의 화합물 반도체로 구현될 수 있다. 예컨대, 제2 도전형 반도체층(126)은 $\text{In}_x\text{Al}_y\text{Ga}_{(1-x-y)}\text{N}$ ($0 \leq x \leq 1, 0 \leq y \leq 1, 0 \leq x+y \leq 1$)의 조성식을 갖는 반도체 물질을 포함할 수 있다. 제2 도전형 반도체층(126)에는 제2 도전형 도펀트가 도핑될 수 있다. 제2 도전형 반도체층(126)이 p형 반도체층인 경우, 제2 도전형 도펀트는 p형 도펀트로서, Mg, Zn, Ca, Sr, Ba 등을 포함할 수 있다.
- [43] 제1 도전형 반도체층(122)은 n형 반도체층으로, 제2 도전형 반도체층(126)은 p형 반도체층으로 구현할 수 있다. 또는, 제1 도전형 반도체층(122)은 p형 반도체층으로, 제2 도전형 반도체층(126)은 n형 반도체층으로 구현할 수도 있다.
- [44] 발광 구조물(120)은 n-p 접합 구조, p-n 접합 구조, n-p-n 접합 구조, p-n-p 접합 구조 중 어느 한 구조로 구현할 수 있다.
- [45] 도 3은 도 1에 도시된 발광 소자 패키지(100)를 I-I'선을 따라 절취한 다른 실시 예(100B)에 의한 단면도를 나타낸다.
- [46] 도 3에 도시된 발광 소자 패키지(100B)는 상부 기판(110), 발광 구조물(120), 투광 전극층(130B), 패시베이션층(140), 반사층(150B), 도전형 캡핑층(160B), 제1 전극(170), 절연층(180), 제1 및 제2 패드(192, 194)를 포함할 수 있다. 여기서, 도 3에 도시된 상부 기판(110), 발광 구조물(120), 제1 전극(170), 절연층(180), 제1 및 제2 패드(192, 194)는 도 2에 도시된 상부 기판(110), 발광 구조물(120), 제1 전극(170), 절연층(180), 제1 및 제2 패드(192, 194)에 각각 해당한다. 따라서, 도 3에 도시된 발광 소자 패키지(100B)에서 이들(110, 120, 170, 180, 192, 194)에

대한 설명은 도 2에 도시된 발광 소자 패키지(100A)에 대한 설명과 동일하므로, 이들에 대한 상세한 설명을 생략한다.

- [47] 도 1에 도시된 발광 소자 패키지(100)는 도 3에 도시된 바와 다른 단면 형상을 가질 수 있고, 도 3에 도시된 발광 소자 패키지(100B)는 도 1에 도시된 바와 다른 평면 형상을 가질 수 있다.
- [48] 도 2 및 도 3을 참조하면, 투광 전극층(130A, 130B)은 제2 도전형 반도체층(126) 위에 배치된다. 투광 전극층(130A, 130B)은 투명 전도성 산화막(TCO: Transparent Conductive Oxide)일 수 있다. 예를 들어, 투광 전극층(130A, 130B)은 ITO(indium tin oxide), IZO(indium zinc oxide), IZTO(indium zinc tin oxide), IAZO(indium aluminum zinc oxide), IGZO(indium gallium zinc oxide), IGTO(indium gallium tin oxide), AZO(aluminum zinc oxide), ATO(antimony tin oxide), GZO(gallium zinc oxide), IrOx, RuOx, RuOx/ITO, Ni/IrOx/Au, 및 Ni/IrOx/Au/ITO 중 적어도 하나를 포함할 수 있으며, 이러한 재료로 한정하지는 않는다.
- [49] 투광 전극층(130A, 130B)은 제1 내지 제4 투광 세그먼트(S11, S12, S13, S14) 중 적어도 하나를 포함할 수 있다.
- [50] 일 실시 예에 의하면, 도 2에 도시된 바와 같이, 투광 전극층(130A)은 제1 내지 제4 투광 세그먼트(S11, S12, S13, S14)를 모두 포함할 수 있다.
- [51] 도 2를 참조하면, 투광 전극층(130A)의 제1 투광 세그먼트(S11)는 반사층(150A)과 발광 구조물(120) 사이에 배치될 수 있다. 예를 들어, 도 2에 도시된 바와 같이 제1 투광 세그먼트(S11)는 반사층(150A)에 직접 접하고, 발광 구조물(120)에 직접 접하여 배치될 수 있다.
- [52] 제2 투광 세그먼트(S12)는 제1 투광 세그먼트(S11)로부터 수평 방향으로 연장되어, 반사층(150A)과 패시베이션층(140) 사이에 배치될 수 있다. 여기서, 수평 방향이란, 발광 구조물(120)의 두께 방향과 교차하는 방향 예를 들어, 발광 구조물(120)의 두께 방향과 수직한 방향일 수 있다. 예를 들어, 도 2에 도시된 바와 같이, 제2 투광 세그먼트(S12)는 반사층(150A)과 직접 접하고, 패시베이션층(140)과 직접 접하여 배치될 수 있다.
- [53] 제3 투광 세그먼트(S13)는 제2 투광 세그먼트(S12)로부터 수평 방향으로 연장되어, 도전형 캡핑층(160A)과 패시베이션층(140) 사이에 배치될 수 있다.
- [54] 도 2의 경우 도전형 캡핑층(160A)이 반사층(150A)을 감싸도록 배치되기 때문에, 제3 투광 세그먼트(S13)의 폭은 $0\ \mu\text{m}$ 일 수 있다. 또한, 제3 투광 세그먼트(S13)의 폭이 $10\ \mu\text{m}$ 보다 클 경우 반사층(150A)의 면적이 줄어들어 광 손실이 야기될 수 있다. 따라서, 제3 투광 세그먼트(S13)의 폭은 $0\ \mu\text{m}$ 내지 $10\ \mu\text{m}$ 일 수 있으나 실시 예는 이에 국한되지 않는다.
- [55] 제4 투광 세그먼트(S14)는 제1 투광 세그먼트(S11)로부터 수평 방향으로 연장되어, 도전형 캡핑층(160A)과 발광 구조물(120) 사이에 배치될 수 있다.
- [56] 도 2의 경우, 반사층(150A)은 제1 및 제2 투광 세그먼트(S11, S12)의 위에 배치되고, 제3 및 제4 투광 세그먼트(S13, S14)의 위에는 배치되지 않은 것으로

도시되어 있지만, 실시 예는 이에 국한되지 않는다. 즉, 반사층(150A)은 제3 또는 제4 투광 세그먼트(S13, S14) 중 적어도 한 곳 위까지도 연장되어 배치될 수 있다. 즉, 제4 투광 세그먼트(S14)의 폭은 '0' 이상일 수 있다.

- [57] 다른 실시 예에 의하면, 도 3에 도시된 바와 같이 투광 전극층(130B)은 제1 및 제4 투광 세그먼트(S11, S14)만을 포함할 수 있다.
- [58] 도 3에 도시된 투광 전극층(130B)의 제1 투광 세그먼트(S11)는 반사층(150B)과 발광 구조물(120) 사이에 배치된다. 이때, 발광 구조물(120) 위에서 제1 투광 세그먼트(S11)와 패시베이션층(140)은 서로 접하여 배치될 수 있다. 즉, 발광 구조물(120) 위에서 제1 투광 세그먼트(S11)의 측부와 패시베이션층(140)의 측부는 서로 접하여 배치될 수 있다.
- [59] 제4 투광 세그먼트(S14)는 제1 투광 세그먼트(S11)로부터 발광 구조물(120)의 두께 방향과 교차하는 방향 예를 들어, 발광 구조물(120)의 두께 방향과 수직인 수평 방향으로 연장되어, 도전형 캡핑층(160B)과 발광 구조물(120) 사이에 배치될 수 있다.
- [60] 한편, 반사층(150A, 150B)은 투광 전극층(130A, 130B)의 상부로부터 패시베이션층(140)의 상부까지 발광 구조물(120)의 두께 방향과 교차하는 방향 예를 들어, 발광 구조물(120)의 두께 방향과 수직인 수평 방향으로 배치될 수 있다. 이와 같이, 실시 예에 의하면, 반사층(150A, 150B)은 투광 전극층(130A, 130B) 위뿐만 아니라 패시베이션층(140)의 위에도 연장되어 배치될 수 있다.
- [61] 또한, 도 2에 예시된 바와 같이, 반사층(150A)의 수평 방향으로의 제1 폭(W1)은 투광 전극층(130A)의 수평 방향으로의 제2 폭(W2)보다 작을 수 있다. 또는, 도 3에 예시된 바와 같이 반사층(150B)의 제1 폭(W1)은 투광 전극층(130B)의 제2 폭(W2)보다 클 수 있다. 제1 및 제2 폭(W1, W2) 각각은 발광 소자 패키지(100A, 100B)의 전체 사이즈에 따라 결정되는 값으로서, 실시 예는 제1 및 제2 폭(W1, W2)의 특정한 값에 국한되지 않는다. 도 2 및 도 3을 참조하면, 반사층(150A, 150B)은 제1 및 제2 반사 세그먼트(S21, S22)를 포함할 수 있다.
- [62] 제1 반사 세그먼트(S21)는 발광 구조물(120), 투광 전극층(130A, 130B) 및 도전형 캡핑층(160A, 160B)과 발광 구조물(120)의 두께 방향으로 중첩되어 배치될 수 있다. 특히, 제1 반사 세그먼트(S21)는 투광 전극층(130A, 130B)의 제1 투광 세그먼트(S11)와 두께 방향으로 중첩되어 배치될 수 있다.
- [63] 일 실시 예에 의하면, 제2 반사 세그먼트(S22)는 도 2에 예시된 바와 같이 제1 반사 세그먼트(S21)로부터 수평 방향으로 연장되어, 발광 구조물(120), 패시베이션층(140), 투광 전극층(130A) 및 도전형 캡핑층(160A)과 두께 방향으로 중첩되어 배치될 수 있다. 특히, 도 2에서 제2 반사 세그먼트(S22)는 투광 전극층(130A)의 제2 투광 세그먼트(S12)와 발광 구조물(120)의 두께 방향으로 중첩되어 배치될 수 있다.
- [64] 다른 실시 예에 의하면, 도 3에 예시된 제2 반사 세그먼트(S22)는 도 2에 예시된 바와 달리 투광 전극층(130B)과 발광 구조물(120)의 두께 방향으로 중첩되어

배치되지 않는다. 즉, 도 3에 도시된 제2 반사 세그먼트(S22)는 도전형 캡핑층(160B), 패시베이션층(140) 및 발광 구조물(120)과 두께 방향으로 중첩되어 배치될 수 있다.

- [65] 반사층(150A, 150B)은 활성층(124)으로부터 방출되는 광을 반사시킬 수 있는 어떠한 물질로도 구현될 수 있다. 예를 들어, 반사층(150A, 150B)은 Ag, Al, Ru, Rh, Pt, Pd 및 이들의 선택적인 합금을 포함할 수 있다. 패시베이션층(140)은 제2 도전형 반도체층(126)의 위로부터 발광 구조물(120)의 측벽을 감싸면서 메사 식각(mesa etching)에 의해 노출된 제1 도전형 반도체층(122) 위까지 배치될 수 있다. 따라서, 제1 전극(170)과 발광 구조물(120)은 패시베이션층(140)에 의해 전기적으로 서로 절연될 수 있다.
- [66] 도 2의 경우, 패시베이션층(140)은 투광 전극층(130A)과 발광 구조물(120)의 사이에도 배치되고, 도전형 캡핑층(160A)의 아래에도 배치된다. 또한, 도 3의 경우, 패시베이션층(140)은 반사층(150B)과 발광 구조물(120)의 사이에도 배치되고, 도전형 캡핑층(160A)의 아래에도 배치될 수 있다. 특히, 도 2와 달리, 도 3의 경우 패시베이션층(140)은 투광 전극층(130B)의 아래에 배치되지 않는다.
- [67] 한편, 도전형 캡핑층(160A, 160B)은 반사층(150A, 150B) 위에 배치될 수 있다. 또한, 도 2 및 도 3에 예시된 바와 같이 도전형 캡핑층(160A, 160B)은 반사층(150A, 150B)의 상부와 측부를 감싸도록 배치될 수 있다. 도전형 캡핑층(160A, 160B)은 반사층(150A, 150B)이 배치된 투광 전극층(130A, 130B)의 측부를 감싸며 배치될 수 있다. 여기서, 도전형 캡핑층(160A, 160B)의 좌측 선단으로부터 발광 구조물(120)의 측벽까지의 제1-1 거리(d11)가 작을수록 발광 구조물(120) 위에 투광 전극층(130A, 130B)과 반사층(150A, 150B)이 더 넓게 배치될 수 있다.
- [68] 예를 들어, 제1-1 거리(d11)가 5 μm 보다 작을 경우 공정상 불량률이 발생할 수 있다. 즉, 공정 마진을 고려할 때, 제1-1 거리(d11)의 최소값은 5 μm 일 수 있다. 또한, 제2 폭(W2)의 값이 고정될 때 제1-1 거리(d11)가 10 μm 보다 클 경우 도전형 캡핑층(160A, 160B)의 두께가 얇아져 캡핑의 역할이 제대로 이루어지지 않아 은(Ag)과 같은 금속의 마이그레이션이 발생할 수 있다. 따라서, 제1-1 거리(d11)는 5 μm 내지 10 μm 일 수 있으나, 실시 예는 이에 국한되지 않는다.
- [69] 제1 전극(170)은 메사 식각에 의해 노출된 제1 도전형 반도체층(122) 위에 배치되어, 제1 도전형 반도체층(122)과 전기적으로 연결될 수 있다. 즉, 제2 도전형 반도체층(126), 활성층(124) 및 제1 도전형 반도체층(122)의 일부를 메사 식각함으로써, 제2 도전형 반도체층(126)과 활성층(124) 관통하여 제1 도전형 반도체층(122)을 노출시키는 제1 관통 홀(TH1)이 형성된다. 이때, 제1 관통 홀(TH1)을 통해 노출된 제1 도전형 반도체층(122) 위에 제1 전극(170)이 형성된다.
- [70] 이해를 돕기 위해 도 1에서 제1 패드(192)와 절연층(180)에서 의해 덮여지는 제1 관통 홀(TH1)은 점선으로 표기되고, 제2 패드(194)에 의해 덮여지는 제2 관통

홀(TH2)은 점선으로 표기된다. 또한, 설명의 편의상, 도 1에서 제1 전극(170)과 제1 관통 홀(TH1)을 동일시하여 표기하였다. 그러나, 제1 관통 홀(TH1)은 후술되는 도 5a 및 도 6b에 도시된 바와 같은 형상을 갖는다. 또한, 도 1의 경우, 제1 관통 홀(TH1)의 개수는 6개인 것으로 도시되어 있지만, 실시 예는 이에 국한되지 않는다. 즉, 제1 관통 홀(TH1)의 개수는 6개보다 많거나 적을 수 있다.

- [71] 실시 예에 의하면, 도전형 캡핑층(160A, 160B)은 제1 전극(170)과 동일한 물질을 포함할 수 있다. 후술되는 바와 같이, 제1 전극(170)과 도전형 캡핑층(160A, 160B)은 동시에 형성될 수 있다.
- [72] 또한, 제1 전극(170)은 오믹 접촉하는 물질을 포함하여 오믹 역할을 수행함으로써 별도의 오믹층(미도시)이 배치될 필요가 없을 수도 있고, 별도의 오믹층이 제1 전극(170) 위 또는 아래에 배치될 수도 있다.
- [73] 도 1, 도 2 및 도 3에 예시된 발광 소자 패키지(100, 100A, 100B)가 후술되는 도 4에 예시된 바와 같이 플립 칩 본딩(flip chip bonding) 구조로 구현될 경우, 활성층(124)에서 방출된 광은 제1 도전형 반도체층(122) 및 상부 기판(110)뿐만 아니라 제1 전극(170)을 통해 출사될 수 있다. 이를 위해, 제1 도전형 반도체층(122) 및 상부 기판(110)뿐만 아니라 제1 전극(170)은 광 투과성을 갖는 물질로 이루어질 수 있다. 이때, 제2 도전형 반도체층(126)은 광 투과성이나 비투과성을 갖는 물질 또는 반사성을 갖는 물질로 이루어질 수 있으나, 실시 예는 특정한 물질에 국한되지 않을 수 있다.
- [74] 즉, 제1 전극(170)과 도전형 캡핑층(160A, 160B) 각각은 활성층(124)에서 방출된 광을 흡수하지 않고 반사시키거나 투과시킬 수 있고, 제1 및 제2 도전형 반도체층(122, 126) 상에 양질로 성장될 수 있는 어느 물질로 형성될 수 있다. 예를 들어, 제1 전극(170)과 도전형 캡핑층(160A, 160B) 각각은 금속으로 형성될 수 있으며, Cr, Cu, Ti, Ag, Ni, Al, Rh, Pd, Ir, Ru, Mg, Zn, Pt, Au 또는 Hf 중 적어도 하나를 포함할 수 있다.
- [75] 또한, 도전형 캡핑층(160A, 160B) 및 제1 전극(170) 각각은 복수의 층으로 이루어질 수 있다. 예를 들어, 도전형 캡핑층(160A, 160B)은 접착층(미도시), 배리어층(미도시) 및 본딩층(미도시)이 순차적으로 적층된 구조를 가질 수 있다. 접착층은 반사층(150A) 및 투광 전극층(130A)와 오믹 접촉하는 물질을 포함할 수 있다. 예를 들어, 접착층은 Cr, Rd 및 Ti 중 적어도 하나의 재료로, 단층 또는 다층 구조로 형성될 수 있다.
- [76] 배리어층은 접착층 위에 배치되며, Ni, Cr, Ti 및 Pt 중 적어도 하나를 포함하는 재료로, 단층 또는 다층으로 형성될 수 있다. 예를 들어, 배리어층은 Cr과 Pt의 합금으로 이루어질 수 있다.
- [77] 또한, 배리어층과 접착층 사이에 Ag 등으로 이루어진 반사층이 개재될 수도 있지만 생략될 수도 있다. 본딩층은 배리어층의 위에 배치되며, Au를 포함할 수 있다.
- [78] 예를 들어, 도전형 캡핑층(160A, 160B) 및 제1 전극(170) 각각은 발광

구조물(120)로부터 제1 및 제2 패드(192, 194)를 바라보는 방향으로 순차적으로 Cr/Al/Ni/Cu/Ni/Ti이 적층된 형태로 구현될 수도 있고, Ti/Al이 적층된 형태로 구현될 수도 있다.

- [79] 또한, 도전형 캡핑층(160A, 160B)의 제3 폭(W3)은 반사층(150A, 150B)의 제1 폭(W1)이나 투광 전극층(130A, 130B)의 제2 폭(W2)보다 클 수 있다.
- [80] 제1-1 거리(d11)가 5 μm 보다 작을 경우 공정상 불량이 발생할 수 있으며, 제1-2 거리(d12)가 5 μm 보다 작을 경우 도전형 캡핑층(160A, 160B)의 측벽과 제1 전극(170)이 접촉하여 불량이 야기될 수 있다. 따라서, 제1-1 및 제1-2 거리(d11, d12) 각각의 최소값은 5 μm 일 수 있다. 이러한 제1-1 거리(d11) 및 제1-2 거리(d12)의 최소값을 만족하는 범위 내에서 발광 소자 패키지(100A, 100B)의 칩 사이즈에 따라 제3 폭(W3)의 최대값이 결정될 수 있다.
- [81] 또한, 제1-3 거리(d13) 및 제1-4 거리(d14) 각각이 5 μm 보다 작을 경우 도전형 캡핑층(160A, 160B)이 캡핑의 역할을 수행할 수 없다. 따라서, 제1-3 및 제1-4 거리(d13, d14) 각각의 최소값은 5 μm 일 수 있다. 이러한 제1-3 거리(d13) 및 제1-4 거리(d14)의 최소값을 만족하는 범위 내에서 발광 소자 패키지(100A, 100B)의 칩 사이즈에 따라 제3 폭(W3)의 최소값이 결정될 수 있다.
- [82] 또한, 절연층(180)은 도전형 캡핑층(160A, 160B)과 제1 패드(192) 사이에 배치되어, 이들(160A, 160B, 192)을 전기적으로 서로 분리시키는 역할을 한다. 또한, 절연층(180)은 제2 패드(194)와 제1 전극(170) 사이에 배치되어 이들(194, 170)을 전기적으로 서로 분리시킬 수 있다. 실시 예에 의한 발광 소자 패키지(100, 100A, 100B)의 경우 도전형 캡핑층(160A, 160B)은 제2 전극의 역할을 수행할 수 있다.
- [83] 또한, 절연층(180)은 분산 브래그 반사층(DBR:Distributed Bragg Reflector)으로 구현될 수 있다. 이 경우, 반사층(150A, 150B) 뿐만 아니라 절연층(180)도 반사 기능을 함으로써, 후술되는 도 4에 도시된 바와 같이 발광 소자 패키지(100, 100A, 100B)가 플립 본딩 구조로 구현될 경우, 활성층(124)에서 방출된 후 제1 및 제2 리드 프레임(212, 214)으로 향하는 광이 더욱 많이 반사될 수 있어 발광 소자 패키지(100, 100A, 100B)의 광 방출 능력이 개선될 수 있다.
- [84] 제1 패드(192)는 절연층(180)을 관통하여 제1 전극(170)에 전기적으로 연결될 수 있다. 제2 패드(194)는 절연층(180)을 관통하여 도전형 캡핑층(160A, 160B)에 전기적으로 연결될 수 있다. 제1 및 제2 패드(192, 194) 각각은 전기적 전도성을 갖는 금속 물질을 포함할 수 있으며, 제1 전극(170) 및 도전형 캡핑층(160A, 160B) 각각의 물질과 동일하거나 다른 물질을 포함할 수 있다.
- [85] 도 4는 플립 칩 본딩 구조를 갖는 발광 소자 패키지(200)의 단면도를 나타낸다.
- [86] 도 4에 도시된 발광 소자 패키지(200)는 도 2에 도시된 발광 소자 패키지(100A), 제1 및 제2 리드 프레임(212, 214), 절연부(220), 제1 및 제2 솔더부(232, 234), 몰딩 부재(240) 및 패키지 몸체(250)를 더 포함할 수 있다. 도 4에 도시된 발광 소자 패키지(200)에 포함되는 발광 소자 패키지(100A)는 도 2와 동일하므로 이에 대한

중복되는 설명을 생략한다.

- [87] 도 4에 도시된 발광 소자 패키지(200)는 도 2에 도시된 발광 소자 패키지(100A)를 포함하는 것으로 예시되어 있지만, 실시 예는 이에 국한되지 않는다. 다른 실시 예에 의하면, 도 4에 도시된 발광 소자 패키지(200)는 도 2에 도시된 발광 소자 패키지(100A) 대신에 도 3에 도시된 발광 소자 패키지(100B)를 포함할 수도 있다.
- [88] 도 4를 참조하면, 도 2에 도시된 발광 소자 패키지(100A)는 캐비티(C)에 배치될 수 있다. 여기서, 캐비티(C)는 제1 및 제2 리드 프레임(212, 214)과 패키지 몸체(250)에 의해 정의될 수 있다. 즉, 캐비티(C)는 패키지 몸체(250)의 내측면과 제1 및 제2 리드 프레임(212, 214)의 각 상부면에 의해 정의될 수 있다. 그러나, 실시 예는 이에 국한되지 않는다.
- [89] 다른 실시 예에 의하면, 도 4에 예시된 바와 달리, 패키지 몸체(250)만으로 캐비티(C)를 형성할 수도 있다. 또는, 상부면이 평평한 패키지 몸체(250) 위에 격벽(barrier wall)(미도시)이 배치되고, 격벽과 패키지 몸체(250)의 상부면에 의해 캐비티가 정의될 수도 있다.
- [90] 패키지 몸체(250)는 EMC(Epoxy Molding Compound) 등으로 구현될 수 있으나, 실시 예는 패키지 몸체(250)의 재질에 국한되지 않는다.
- [91] 제1 솔더부(232)는 제1 패드(192)와 제1 리드 프레임(212) 사이에 배치되어, 이들(192, 212)을 전기적으로 연결하고, 제2 솔더부(234)는 제2 패드(194)와 제2 리드 프레임(214) 사이에 배치되어, 이들(194, 214)을 전기적으로 연결할 수 있다. 제1 및 제2 솔더부(232, 234) 각각은 솔더 페이스트(solder paste) 또는 솔더 볼(solder ball)일 수 있으며, Sn과 같은 물질을 포함하여 구현될 수 있으나, 실시 예는 제1 및 제2 솔더부(232, 234)의 특정한 물질에 국한되지 않는다.
- [92] 전술한 제1 및 제2 솔더부(232, 234)는 제1 및 제2 패드(192, 194)를 통해 제1 및 제2 도전형 반도체층(122, 126)을 제1 및 제2 리드 프레임(212, 214)에 각각 전기적으로 연결시켜, 와이어의 필요성을 없앨 수 있다. 그러나, 다른 실시 예에 의하면, 와이어를 이용하여 제1 및 제2 도전형 반도체층(122, 126)을 제1 및 제2 리드 프레임(212, 214)에 각각 연결시킬 수도 있다.
- [93] 또한, 제1 솔더부(232) 및 제2 솔더부(234)는 생략될 수도 있다. 이 경우, 제1 패드(192)가 제1 솔더부(232)의 역할을 수행하고, 제2 패드(194)가 제2 솔더부(234)의 역할을 수행할 수 있다. 제1 솔더부(232)와 제2 솔더부(234)가 생략될 경우, 제1 패드(192)는 제1 리드 프레임(212)과 직접 연결되고, 제2 패드(194)는 제2 리드 프레임(214)과 직접 연결될 수 있다.
- [94] 제1 및 제2 리드 프레임(212, 214)은 서로 전기적으로 이격되어 배치될 수 있다. 제1 및 제2 리드 프레임(212, 214) 각각은 도전형 물질 예를 들면 금속으로 이루어질 수 있으며, 실시 예는 제1 및 제2 리드 프레임(212, 214) 각각의 물질의 종류에 국한되지 않는다.
- [95] 또한, 패키지 몸체(250)가 도전형 물질 예를 들면 금속 물질로 이루어질 경우,

제1 및 제2 리드 프레임(212, 214)은 패키지 몸체(250)의 일부일 수도 있다. 이 경우에도, 제1 및 제2 리드 프레임(212, 214)을 형성하는 패키지 몸체(250)는 절연부(220)에 의해 서로 전기적으로 분리될 수 있다.

- [96] 절연부(220)는 제1 및 제2 리드 프레임(212, 214) 사이에 배치되어, 제1 및 제2 리드 프레임(212, 214)을 전기적으로 절연시키는 역할을 한다. 패시베이션층(140), 절연층(180) 및 절연부(220) 각각은 SiO_2 , TiO_2 , ZrO_2 , Si_3N_4 , Al_2O_3 , 또는 MgF_2 중 적어도 하나를 포함할 수 있지만, 실시 예는 패시베이션층(140), 절연층(180) 및 절연부(220)의 물질에 국한되지 않는다.
- [97] 또한, 몰딩 부재(240)는 발광 구조물(120), 제1 및 제2 솔더부(232, 234)를 포위하여 보호하도록 이들을 감싸며 배치될 수 있다. 몰딩 부재(240)는 예를 들어 실리콘(Si)으로 구현될 수 있으며, 형광체를 포함하므로 발광 소자 패키지(100A)에서 방출된 광의 파장을 변화시킬 수 있다. 형광체로는 발광 소자 패키지(100A)에서 발생된 빛을 백색광으로 변환시킬 수 있는 YAG계, TAG계, Silicate계, Sulfide계 또는 Nitride계 중 어느 하나의 파장변환수단인 형광물질이 포함될 수 있으나, 실시 예는 형광체의 종류에 국한되지 않는다.
- [98] YAG 및 TAG계 형광물질에는 (Y, Tb, Lu, Sc, La, Gd, Sm) $3(\text{Al, Ga, In, Si, Fe})5(\text{O, S})_{12}:\text{Ce}$ 중에서 선택하여 사용가능하며, Silicate계 형광물질에는 (Sr, Ba, Ca, Mg) $2\text{SiO}_4:(\text{Eu, F, Cl})$ 중에서 선택 사용 가능하다.
- [99] 또한, Sulfide계 형광물질에는 (Ca, Sr) $\text{S}:\text{Eu}$, (Sr, Ca, Ba) $(\text{Al, Ga})_2\text{S}_4:\text{Eu}$ 중에서 선택하여 사용가능하며, Nitride계 형광체는 (Sr, Ca, Si, Al, O) $\text{N}:\text{Eu}$ (예, $\text{CaAlSiN}_4:\text{Eu}$ β - $\text{SiAlON}:\text{Eu}$) 또는 $\text{Ca-}\alpha$ $\text{SiAlON}:\text{Eu}$ 계인 $(\text{Ca}_x\text{M}_y)(\text{Si, Al})_{12}(\text{O, N})_{16}$, 여기서 M은 Eu, Tb, Yb 또는 Er 중 적어도 하나의 물질이며 $0.05 < (x+y) < 0.3$, $0.02 < x < 0.27$ and $0.03 < y < 0.3$, 형광체 성분 중에서 선택하여 사용할 수 있다.
- [100] 적색 형광체로는, N(예, $\text{CaAlSiN}_3:\text{Eu}$)을 포함하는 질화물(Nitride)계 형광체를 사용할 수 있다. 이러한 질화물계 적색 형광체는 황화물(Sulfide)계 형광체보다 열, 수분 등의 외부 환경에 대한 신뢰성이 우수할 뿐만 아니라 변색 위험이 작다.
- [101] 이하, 도 2에 도시된 발광 소자 패키지(100A)의 제조 방법에 대해 첨부된 도 5a 내지 도 5f 및 도 6a 내지 도 6g를 참조하여 다음과 같이 설명한다. 그러나, 도 2에 도시된 발광 소자 패키지(100A)는 도 5a 내지 도 5f 및 도 6a 내지 도 6g에 도시된 방법과 다른 방법에 의해서도 제조될 수 있음은 물론이다. 또한, 도 3에 도시된 발광 소자 패키지(100B)는 도 5a 내지 도 5f 및 도 6a 내지 도 6g에 도시된 방법을 변형하여 제조될 수 있음은 물론이다. 또한, 설명의 편의성과 도면의 복잡성을 피하기 위해, 도 2에 도시된 발광 소자 패키지(100A)에서 투광 전극층(130A)은 제4 투광 세그먼트(S14)를 포함하지 않은 것으로 설명한다.
- [102] 도 5a 내지 도 5f는 도 2에 도시된 발광 소자 패키지(100A)의 제조 방법을 설명하기 위한 공정 평면도를 나타내고, 도 6a 내지 도 6g는 도 2에 도시된 발광 소자 패키지(100A)의 제조 방법을 설명하기 위한 공정 단면도를 나타낸다.
- [103] 도 6a에 도시된 바와 같이, 기판(110) 위에 발광 구조물(120)을 형성한다. 즉,

- 기관(110) 위에 제1 도전형 반도체층(122), 활성층(124) 및 제2 도전형 반도체층(126)을 순차적으로 적층하여 발광 구조물(120)을 형성한다.
- [104] 제1 도전형 반도체층(122)은 제1 도전형 도펀트가 도핑된 III-V 족 또는 II-VI 족 등의 화합물 반도체로 형성될 수 있다. 제1 도전형 반도체층(122)이 n형 반도체층인 경우, 제1 도전형 도펀트는 n형 도펀트로서, Si, Ge, Sn, Se, Te를 포함할 수 있으나 이에 한정되지 않는다.
- [105] 예를 들어, 제1 도전형 반도체층(122)은 $\text{Al}_x\text{In}_y\text{Ga}_{(1-x-y)}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)의 조성식을 갖는 반도체 물질에 의해 형성될 수 있다. 제1 도전형 반도체층(122)은 GaN, InN, AlN, InGaN, AlGaN, InAlGaN, AlInN, AlGaAs, InGaAs, AlInGaAs, GaP, AlGaP, InGaP, AlInGaP, InP 중 어느 하나 이상에 의해 형성될 수 있다.
- [106] 활성층(124)은 단일 우물 구조, 다중 우물 구조, 단일 양자 우물 구조, 다중 양자 우물 구조(MQW: Multi Quantum Well), 양자 선(Quantum-Wire) 구조, 또는 양자 점(Quantum Dot) 구조 중 적어도 어느 하나로 형성될 수 있다.
- [107] 활성층(124)의 우물층/장벽층은 InGaN/GaN, InGaN/InGaN, GaN/AlGaN, InAlGaN/GaN, GaAs(InGaAs)/AlGaAs, GaP(InGaP)/AlGaP 중 어느 하나 이상의 페어 구조로 형성될 수 있으나 이에 한정되지 않는다. 우물층은 장벽층의 밴드갭 에너지보다 낮은 밴드갭 에너지를 갖는 물질로 형성될 수 있다.
- [108] 활성층(124)의 위 또는/및 아래에는 도전형 클래드층(미도시)이 형성될 수 있다. 도전형 클래드층은 활성층(124)의 장벽층의 밴드갭 에너지보다 더 높은 밴드갭 에너지를 갖는 반도체로 형성될 수 있다. 예를 들어, 도전형 클래드층은 GaN, AlGaN, InAlGaN 또는 초격자 구조 등으로 형성될 수 있다. 또한, 도전형 클래드층은 n형 또는 p형으로 도핑될 수 있다.
- [109] 제2 도전형 반도체층(126)은 반도체 화합물로 형성될 수 있으며, III-V 족 또는 II-VI 족 등의 화합물 반도체로 구현될 수 있다. 예컨대, 제2 도전형 반도체층(126)은 $\text{In}_x\text{Al}_y\text{Ga}_{(1-x-y)}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)의 조성식을 갖는 반도체 물질에 의해 형성될 수 있다. 제2 도전형 반도체층(126)에는 제2 도전형 도펀트가 도핑될 수 있다. 제2 도전형 반도체층(126)이 p형 반도체층인 경우, 제2 도전형 도펀트는 p형 도펀트로서, Mg, Zn, Ca, Sr, Ba 등을 포함할 수 있다.
- [110] 이후, 도 5a 및 도 6b를 참조하면, 제2 도전형 반도체층(126), 활성층(124) 및 제1 도전형 반도체층(122)의 일부를 메사 식각하여 제1 도전형 반도체층(122)을 노출시키는 제1 관통홀(TH1)을 형성한다. 도 5a에 예시된 바와 같이, 제1 관통홀(TH1)은 원형 평면 형상으로 제1 도전형 반도체층(122-1)을 노출시키는 제1-1 관통홀(TH11)과 가늘고 긴 스트라이프(stripe) 평면 형상으로 제1 도전형 반도체층(122-1)을 노출시키는 제1-2 관통홀(TH12)을 포함할 수 있다.
- [111] 이후, 도 5b 및 도 6c를 참조하면, 발광 구조물(120)의 측벽(120-1)을 감싸면서 제2 도전형 반도체층(126)의 상부 가장자리로부터 노출된 제1 도전형 반도체층(122-1)의 상부까지 패시베이션층(140)을 형성한다.

패시베이션층(140)은 SiO_2 , TiO_2 , ZrO_2 , Si_3N_4 , Al_2O_3 , 또는 MgF_2 중 적어도 하나를 포함할 수 있지만, 실시 예는 패시베이션층(140)의 물질에 국한되지 않는다. 또한, 패시베이션층(140)은 분산 브래그 반사층의 형태로 형성될 수도 있다.

[112] 이후, 도 5c 및 도 6d를 참조하면, 제2 도전형 반도체층(126)의 상부로부터 패시베이션층(140)의 상부까지 투광 전극층(130A)을 형성한다. 투광 전극층(130A)은 투명 전도성 산화막(TCO)일 수 있다. 예를 들어, 투광 전극층(130A)은 ITO(indium tin oxide), IZO(indium zinc oxide), IZTO(indium zinc tin oxide), IAZO(indium aluminum zinc oxide), IGZO(indium gallium zinc oxide), IGTO(indium gallium tin oxide), AZO(aluminum zinc oxide), ATO(antimony tin oxide), GZO(gallium zinc oxide), IrO_x , RuO_x , RuO_x/ITO , $\text{Ni}/\text{IrO}_x/\text{Au}$, 및 $\text{Ni}/\text{IrO}_x/\text{Au}/\text{ITO}$ 중 적어도 하나로 형성될 수 있으며, 이러한 재료로 한정하지는 않는다.

[113] 이후, 도 5d 및 도 6e를 참조하면, 투광 전극층(130A)의 상부에 반사층(150A)을 형성한다. 여기서, 반사층(150A)은 투광 전극층(130A)의 제1 투광 세그먼트(S11)와, 제2 투광 세그먼트(S12)에 형성될 수 있다. 반사층(150A)은 반사물질 예를 들어, Ag, Al, Ru, Rh, Pt, Pd 및 이들의 선택적인 합금으로 형성될 수 있다.

[114] 이후, 도 5e 및 도 6f를 참조하면, 반사층(150A)을 감싸도록 도전형 캡핑층(160A)을 형성함과 동시에 제1 전극(170)을 형성한다. 이와 같이, 도전형 캡핑층(160A)과 제1 전극(170)은 동일한 물질로 형성될 수 있다.

[115] 제1 전극(170)과 도전형 캡핑층(160A) 각각은 금속으로 형성될 수 있으며, Cr, Cu, Ti, Ag, Ni, Al, Rh, Pd, Ir, Ru, Mg, Zn, Pt, Au, Hf 및 이들의 선택적인 조합으로 형성될 수 있다. 예를 들어, 도전형 캡핑층(160A) 및 제1 전극(170) 각각은 복수의 층으로 이루어질 수 있다. 이때, 도전형 캡핑층(160A) 및 제1 전극(170) 각각은 아래로부터 위로 Cr/Al/Ni/Cu/Ni/Ti의 형태로 구현될 수도 있고, Ti/Al의 형태로 구현될 수도 있다.

[116] 이와 같이, 제1 전극(170)과 도전형 캡핑층(160A)을 동일한 물질에 의해 동시에 형성할 경우, 도전형 캡핑층(160A)을 형성하기 위한 별도의 공정이 요구되지 않으므로 공정의 복잡성을 야기하지 않는다.

[117] 이후, 도 5f 및 도 6g를 참조하면, 제2 전극의 역할을 하는 도전형 캡핑층(160A)의 상부 일부를 노출시키고, 제1 전극(170)의 상부 일부를 노출시키면서 절연층(180)을 형성한다. 절연층(180)은 SiO_2 , TiO_2 , ZrO_2 , Si_3N_4 , Al_2O_3 , 또는 MgF_2 중 적어도 하나로 형성될 수 있지만, 실시 예는 절연층(180)의 물질에 국한되지 않는다.

[118] 도 2에 도시된 단면도에서 제1 및 제2 패드(192, 194)를 제외한 단면도는 도 5f에 도시된 I-I'선을 따라 절개한 경우의 단면도에 해당한다.

[119] 이하, 비교 례에 의한 발광 소자 패키지와 실시 예에 의한 발광 소자 패키지를 다음과 같이 비교하여 설명한다.

- [120] 도 7a 및 도 7b는 비교 레에 의한 발광 소자 패키지의 평면도를 나타내고, 도 8은 도 7a 및 도 7b에 도시된 II-II' 선을 따라 절개한 단면도를 나타낸다.
- [121] 도 7a 및 도 7b 및 도 8을 참조하면, 비교 레에 의한 발광 소자 패키지는 기판(10), 발광 구조물(20), ITO(30), 금속반사층(40) 및 n형 전극(50)으로 구성된다.
- [122] 발광 구조물(20)은 n형 반도체층(22), 발광층(24) 및 p형 반도체층(26)으로 구성된다.
- [123] 도 7a 및 도 7b 및 도 8에 도시된 비교 레에 의한 발광 소자 패키지는 도 2 및 도 3에 도시된 도전형 캡핑층(160A, 160B)을 포함하지 않는다. 이 경우, 금속 반사층(40)에 연결될 솔더의 구성 물질이 금속 반사층(40)으로 확산되어(300, 302), 금속 반사층(40)의 반사 기능이 약해짐으로써, 비교 레에 의한 발광 소자 패키지의 광량은 감소될 수 있다.
- [124] 그러나, 실시 예에 의하면, 제2 솔더부(234)와 반사층(150A, 150B) 사이에 도전형 캡핑층(160A, 160B)을 배치함으로써, 도전형 캡핑층(160A, 160B)의 존재로 인해, 제2 솔더부(234)의 구성 물질이 반사층(150A, 150B)으로 확산됨이 방지될 수 있다. 즉, 도전형 캡핑층(160A, 160B)의 전술한 배리어층은 제2 솔더부(234)의 구성 물질이 반사층(150A, 150B)으로 확산됨을 방지할 수 있다. 이와 같이, 도전형 캡핑층(160A, 160B)의 배리어층이 확산 방지층의 역할을 함으로써 불량을 막을 수 있어, 반사층(150A, 150B)의 반사 기능 저하가 방지됨으로써, 광량의 감소가 방지될 수 있다.
- [125] 또한, 도 8에 도시된 바와 같이 반사층(40)이 ITO(30) 위에 배치될 경우, 반사층(40)을 이루는 물질이 발광 구조물(20)로 마이그레이션(migration)되거나 덩어리짐(agglomeration)이 발생할 수 있고, 반사층(40)이 ITO(30)로부터 박리될 수 있는 문제가 야기될 수 있다. 따라서, 반사층(40)의 폭은 ITO(30)의 폭보다 작아야 한다. 즉, 도 8을 참조하면, 반사층(40)의 좌측 선단으로부터 ITO(30)의 좌측 선단까지의 제3 거리(d3)는 20 μm 를 유지해야 하고, 반사층(40)의 우측 선단으로부터 ITO(30)의 우측 선단까지의 제4 거리(d4)도 20 μm 를 유지해야 한다.
- [126] 그러나, 실시 예에 의한 발광 소자 패키지의 경우 도전형 캡핑층(160A, 160B)이 반사층(150A, 150B)을 감싸도록 배치되기 때문에, 투광 전극층(130A, 130B)의 전면면 반사층(150A, 150B)을 증착할 수 있어, 반사층(150A, 150B)의 증착 면적이 넓어질 수 있다. 예를 들어, 도 8에 도시된 제3 거리(d3)보다 도 2 및 도 3에 도시된 제2 거리(d2)가 더 적다.
- [127] 도 2 및 도 3의 경우 도전형 캡핑층(160A, 160B)이 반사층(150A, 150B)을 감싸도록 배치되기 때문에, 제2 거리(d2)는 0 μm 일 수 있다. 또한, 제2 거리(d2)가 10 μm 보다 클 경우 반사층(150A, 150B)의 면적이 줄어들어 광 손실이 야기될 수 있다. 따라서, 제2 거리(d2)는 0 μm 내지 10 μm 일 수 있으나 실시 예는 이에 국한되지 않는다.

- [128] 또한, 도 2에 도시된 바와 같이 반사층(150A)이 패시베이션층(140) 위에 배치된 투광 전극층(130A)의 상부까지 연장되어 배치되거나, 도 3에 도시된 바와 같이 반사층(150B)이 투광 전극층(130B) 위와 패시베이션층(140) 위에 모두 걸쳐서 배치됨으로써, 반사층(150A, 150B)의 증착 면적이 더욱 넓어질 수 있다. 즉, 도 8에 도시된 제4 거리(d4)는 0 μm 까지 줄어들 수 있다.
- [129] 게다가, 도전형 캡핑층(160A, 160B)이 반사층(150A, 150B)을 감싸도록 배치됨으로써, 반사층(150A, 150B)의 마이그레이션이나 텅어리짐이나 박리 문제가 해결될 수 있다.
- [130] 또한, 제1 전극(170)과 도전형 캡핑층(160A, 160B)이 동시에 형성될 경우, 도전형 캡핑층(160A, 160B)을 형성하기 위한 별도의 공정이 생략되므로, 제조 공정이 단순화되고, 제작 비용이 절감될 수 있다.
- [131] 실시 예에 따른 발광 소자 패키지는 복수 개가 기판 상에 어레이될 수 있고, 발광 소자 패키지의 광 경로 상에 광학 부재인 도광판, 프리즘 시트, 확산 시트 등이 배치될 수 있다. 이러한 발광 소자 패키지, 기판, 광학 부재는 백라이트 유닛으로 기능할 수 있다.
- [132] 또한, 실시 예에 따른 발광 소자 패키지를 포함하는 표시 장치, 지시 장치, 조명 장치로 구현될 수 있다.
- [133] 여기서, 표시 장치는 바텀 커버와, 바텀 커버 상에 배치되는 반사판과, 광을 방출하는 발광 모듈과, 반사판의 전방에 배치되며 발광 모듈에서 발산되는 빛을 전방으로 안내하는 도광판과, 도광판의 전방에 배치되는 프리즘 시트들을 포함하는 광학 시트와, 광학 시트 전방에 배치되는 디스플레이 패널과, 디스플레이 패널과 연결되고 디스플레이 패널에 화상 신호를 공급하는 화상 신호 출력 회로와, 디스플레이 패널의 전방에 배치되는 컬러 필터를 포함할 수 있다. 여기서 바텀 커버, 반사판, 발광 모듈, 도광판, 및 광학 시트는 백라이트 유닛(Backlight Unit)을 이룰 수 있다.
- [134] 또한, 조명 장치는 기판과 실시 예에 따른 발광 소자 패키지를 포함하는 광원 모듈, 광원 모듈의 열을 발산시키는 방열체, 및 외부로부터 제공받은 전기적 신호를 처리 또는 변환하여 광원 모듈로 제공하는 전원 제공부를 포함할 수 있다. 예를 들어, 조명 장치는, 램프, 헤드 램프, 또는 가로등을 포함할 수 있다.
- [135] 헤드 램프는 기판 상에 배치되는 발광 소자 패키지들을 포함하는 발광 모듈, 발광 모듈로부터 조사되는 빛을 일정 방향, 예컨대, 전방으로 반사시키는 리플렉터(reflector), 리플렉터에 의하여 반사되는 빛을 전방으로 굴절시키는 렌즈, 및 리플렉터에 의하여 반사되어 렌즈로 향하는 빛의 일부분을 차단 또는 반사하여 설계자가 원하는 배광 패턴을 이루도록 하는 셰이드(shade)를 포함할 수 있다.
- [136] 이상에서 실시 예를 중심으로 설명하였으나 이는 단지 예시일 뿐 본 발명을 한정하는 것이 아니며, 본 발명이 속하는 분야의 통상의 지식을 가진 자라면 본 실시 예의 본질적인 특성을 벗어나지 않는 범위에서 이상에 예시되지 않은 여러

가지의 변형과 응용이 가능함을 알 수 있을 것이다. 예를 들어, 실시 예에 구체적으로 나타난 각 구성 요소는 변형하여 실시할 수 있는 것이다. 그리고 이러한 변형과 응용에 관계된 차이점들은 첨부된 청구 범위에서 규정하는 본 발명의 범위에 포함되는 것으로 해석되어야 할 것이다.

발명의 실시를 위한 형태

- [137] 발명의 실시를 위한 형태는 전술한 "발명의 실시를 위한 최선의 형태"에서 충분히 설명되었다.

산업상 이용가능성

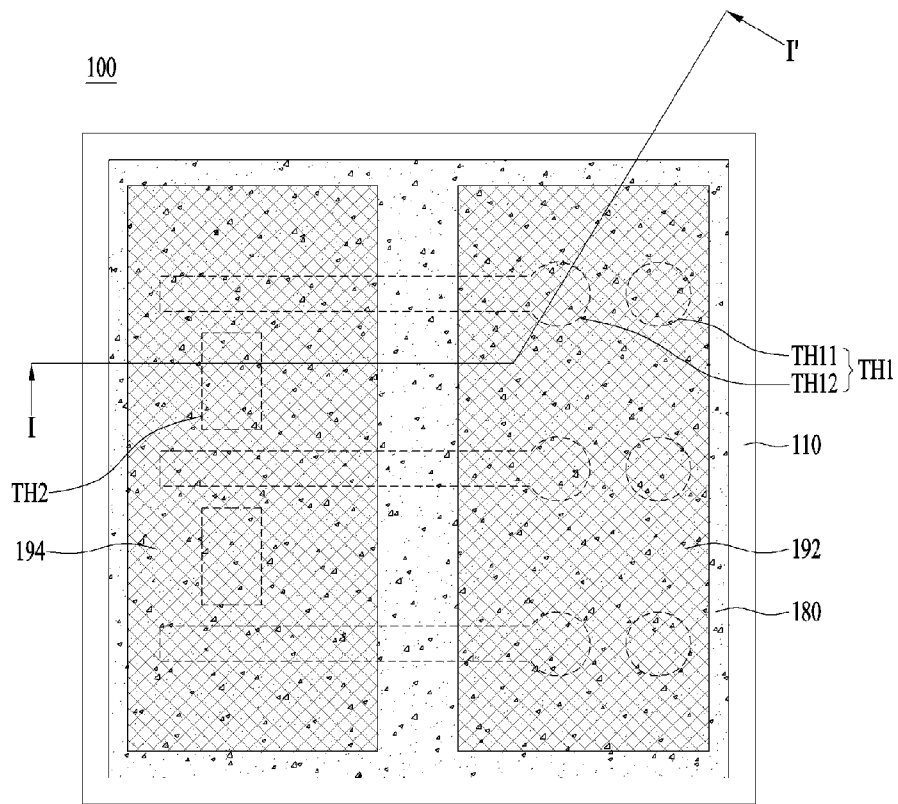
- [138] 실시 예에 의한 발광 소자 패키지는 표시 장치, 지시 장치, 조명 장치에 이용될 수 있다.

청구범위

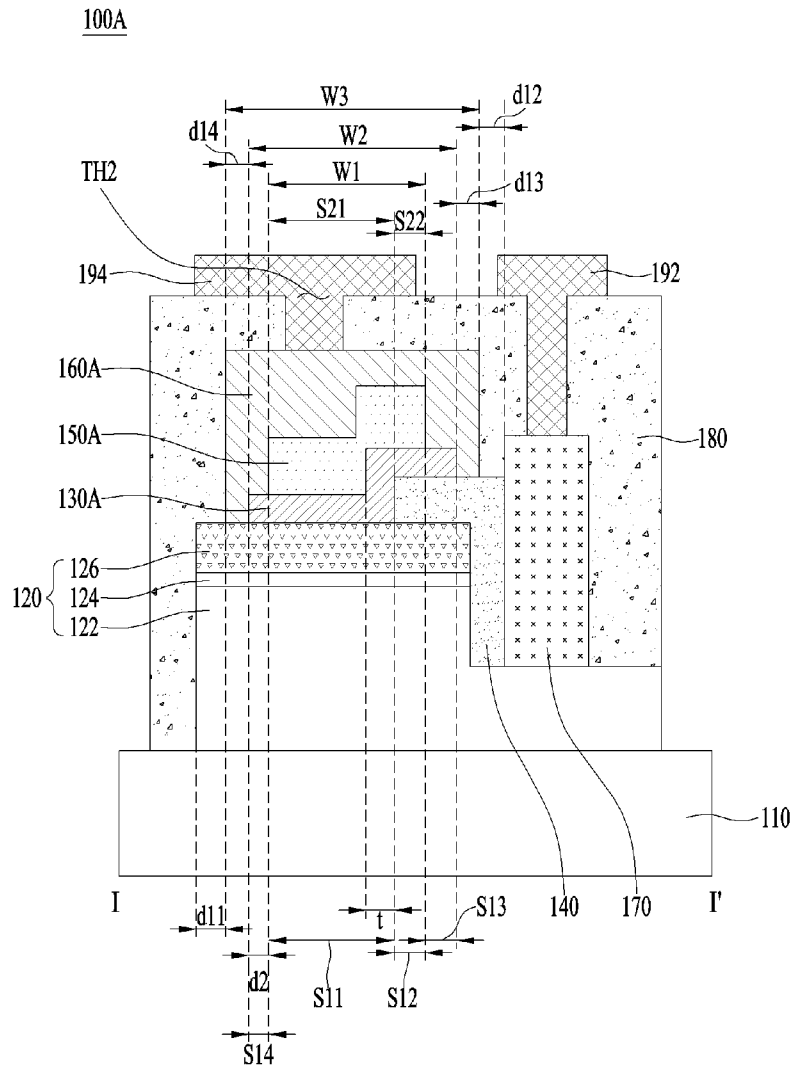
- [청구항 1] 제1 및 제2 도전형 반도체층과 상기 제1 및 제2 도전형 반도체층 사이에 배치된 활성층을 포함하는 발광 구조물;
상기 제2 도전형 반도체층 위에 배치된 투광 전극층;
상기 제2 도전형 반도체층과 메사 노출된 상기 제1 도전형 반도체층 위에 배치된 패시베이션층;
상기 투광 전극층의 상부로부터 상기 패시베이션층의 상부까지 상기 발광 구조물의 두께 방향과 수직한 수평 방향으로 배치된 반사층; 및
상기 반사층 위에 배치된 도전형 캡핑층을 포함하는 발광 소자 패키지.
- [청구항 2] 제1 항에 있어서, 상기 메사 식각에 의해 노출된 제1 도전형 반도체층 위에 배치된 제1 전극을 더 포함하고,
상기 패시베이션층은 상기 발광 구조물의 측부와 상기 제1 전극을 전기적으로 이격시키고,
상기 도전형 캡핑층은 상기 제1 전극과 동일한 물질을 포함하는 발광 소자 패키지.
- [청구항 3] 제2 항에 있어서, 상기 도전형 캡핑층 및 상기 제1 전극 각각은 Cr, Al, Ni, Cu 또는 Ti 중 적어도 하나를 포함하는 발광 소자 패키지.
- [청구항 4] 제3 항에 있어서, 상기 도전형 캡핑층 및 상기 제1 전극 각각은 Cr/Al/Ni/Cu/Ni/Ti 또는 Ti/Al을 포함하는 발광 소자 패키지.
- [청구항 5] 제1 항에 있어서, 상기 도전형 캡핑층의 상기 수평 방향으로의 폭은 상기 투광 전극층의 상기 수평 방향으로의 폭보다 큰 발광 소자 패키지.
- [청구항 6] 제1 항에 있어서, 상기 반사층의 상기 수평 방향으로의 폭은 상기 투광 전극층의 상기 수평 방향으로의 폭보다 큰 발광 소자 패키지.
- [청구항 7] 제1 항에 있어서, 상기 도전형 캡핑층은 상기 반사층의 상부와 측부를 감싸며 배치된 발광 소자 패키지.
- [청구항 8] 제7 항에 있어서, 상기 도전형 캡핑층은 상기 반사층이 배치된 상기 투광 전극층의 측부를 감싸며 배치된 발광 소자 패키지.
- [청구항 9] 제1 항에 있어서, 상기 반사층은
상기 발광 구조물, 상기 투광 전극층 및 상기 도전형 캡핑층과 상기 두께 방향으로 중첩된 제1 반사 세그먼트; 및
상기 제1 반사 세그먼트로부터 상기 수평 방향으로 연장되어, 상기 발광 구조물, 상기 도전형 캡핑층 및 상기 패시베이션층과 상기 두께 방향으로 중첩되는 제2 반사 세그먼트를 포함하는 발광 소자 패키지.
- [청구항 10] 제9 항에 있어서, 상기 제2 반사 세그먼트는 상기 투광 전극층과 상기 두께 방향으로 더 중첩되는 발광 소자 패키지.
- [청구항 11] 제1 항에 있어서, 상기 투광 전극층은
상기 반사층과 상기 발광 구조물 사이에 배치된 제1 투광 세그먼트를

- 포함하는 발광 소자 패키지.
- [청구항 12] 제11 항에 있어서, 상기 제1 투광 세그먼트는 상기 수평 방향으로 상기 패시베이션층과 접하여 배치된 발광 소자 패키지.
- [청구항 13] 제11 항에 있어서, 상기 투광 전극층은
상기 제1 투광 세그먼트로부터 상기 수평 방향으로 연장되어, 상기 반사층과 상기 패시베이션층 사이에 배치된 제2 투광 세그먼트를 더 포함하는 발광 소자 패키지.
- [청구항 14] 제13 항에 있어서, 상기 투광 전극층은
상기 제2 투광 세그먼트로부터 상기 수평 방향으로 연장되어, 상기 도전형 캡핑층과 상기 패시베이션층 사이에 배치된 제3 투광 세그먼트를 더 포함하는 발광 소자 패키지.
- [청구항 15] 제11 항에 있어서, 상기 투광 전극층은
상기 제1 투광 세그먼트로부터 상기 수평 방향으로 연장되어, 상기 도전형 캡핑층과 상기 발광 구조물 사이에 배치된 제4 투광 세그먼트를 더 포함하는 발광 소자 패키지.
- [청구항 16] 제15 항에 있어서, 상기 반사층은 상기 제4 투광 세그먼트 위에 배치된 발광 소자 패키지.
- [청구항 17] 제2 항에 있어서, 상기 발광 소자 패키지는
상기 도전형 캡핑층과 상기 제1 전극 사이에 배치되는 절연층;
상기 절연층을 관통하여 상기 제1 전극에 연결되는 제1 패드; 및
상기 제1 패드와 이격되고 상기 절연층을 관통하여 상기 도전형 캡핑층에 연결되는 제2 패드를 더 포함하는 발광 소자 패키지.
- [청구항 18] 제17 항에 있어서, 상기 발광 소자 패키지는
상기 제1 패드에 연결된 제1 솔더부; 및
상기 제2 패드에 연결된 제2 솔더부를 더 포함하는 발광 소자 패키지.
- [청구항 19] 제18 항에 있어서, 상기 발광 소자 패키지는
서로 전기적으로 이격된 제1 및 제2 리드 프레임; 및
상기 제1 및 제2 리드 프레임 사이에 배치되는 절연부를 포함하고,
상기 제1 솔더부는 상기 제1 리드 프레임과 상기 제1 패드 사이에 배치되고,
상기 제2 솔더부는 상기 제2 리드 프레임과 상기 제2 패드 사이에 배치된 발광 소자 패키지.
- [청구항 20] 제18 항에 있어서, 상기 발광 구조물을 감싸도록 배치된 몰딩 부재를 더 포함하는 발광 소자 패키지.

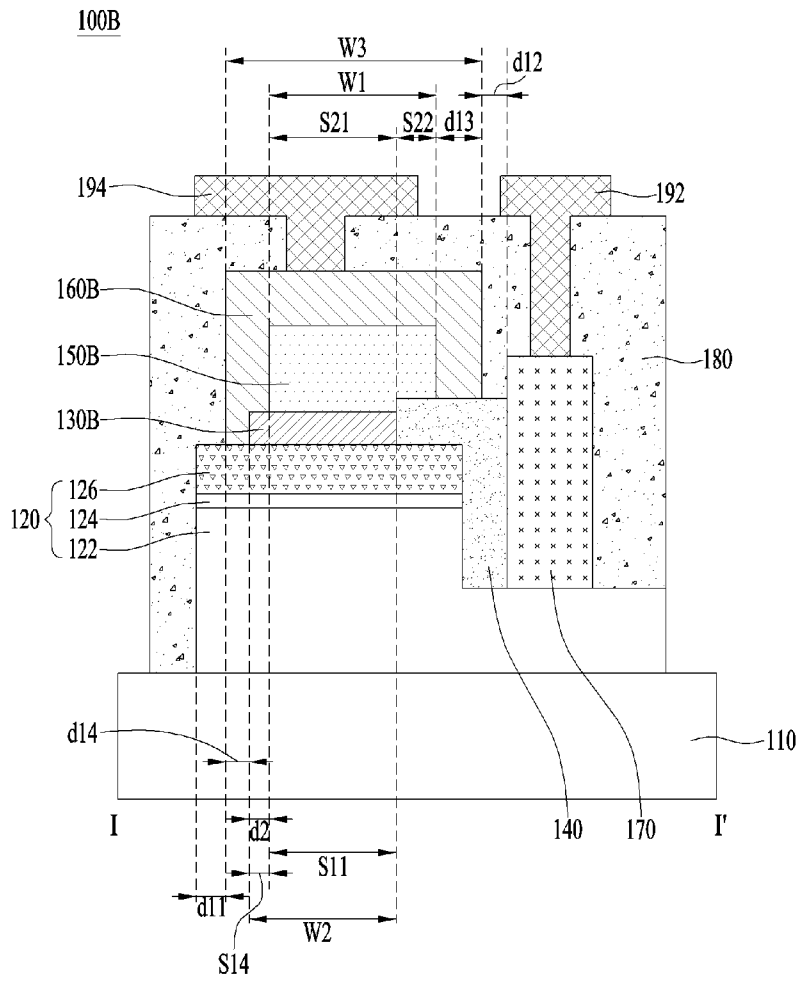
[도 1]



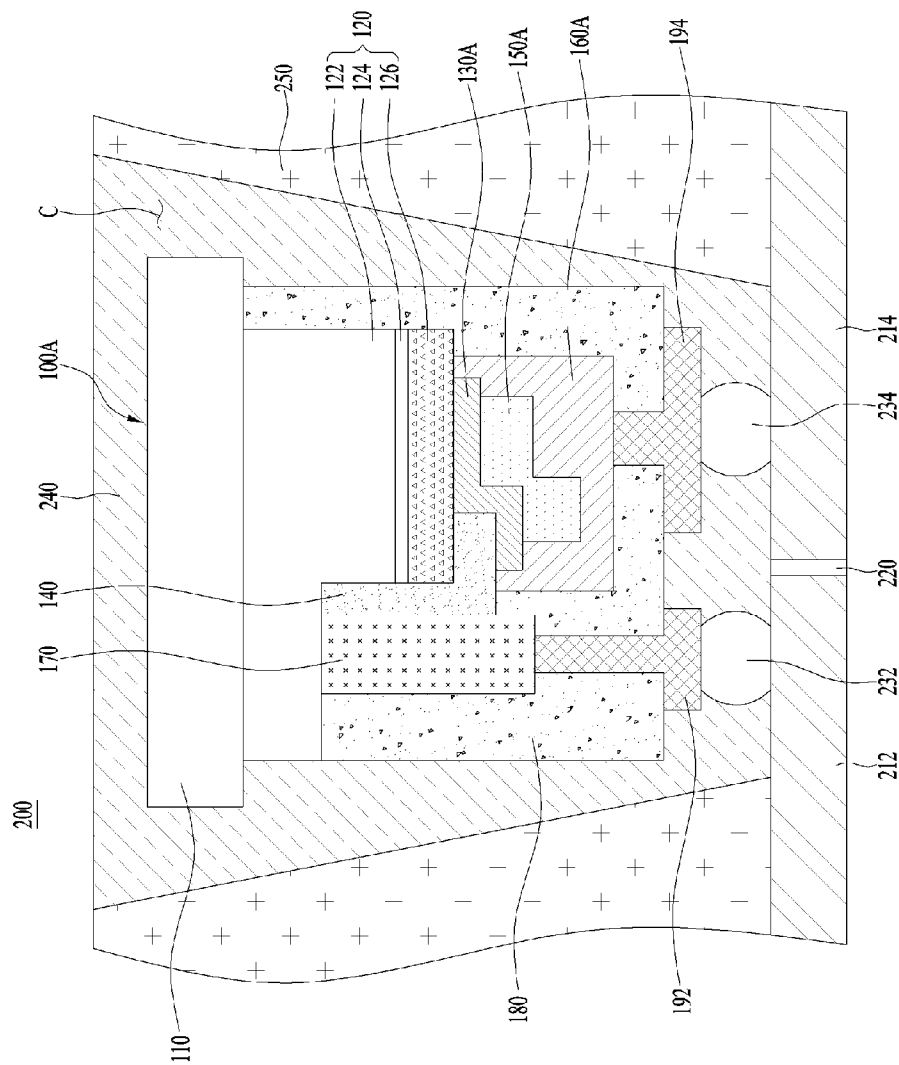
[도2]



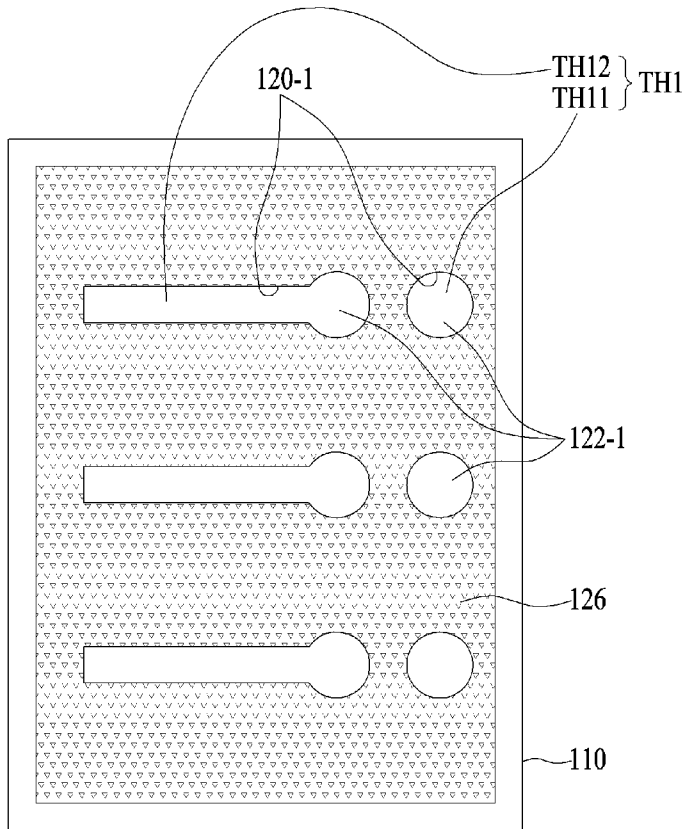
[도3]



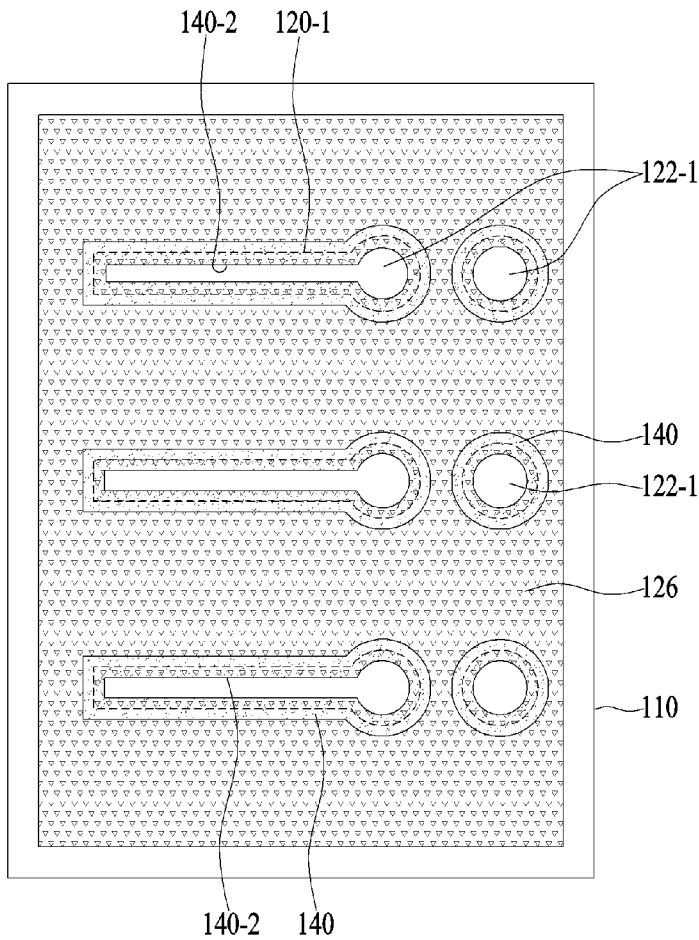
[54]



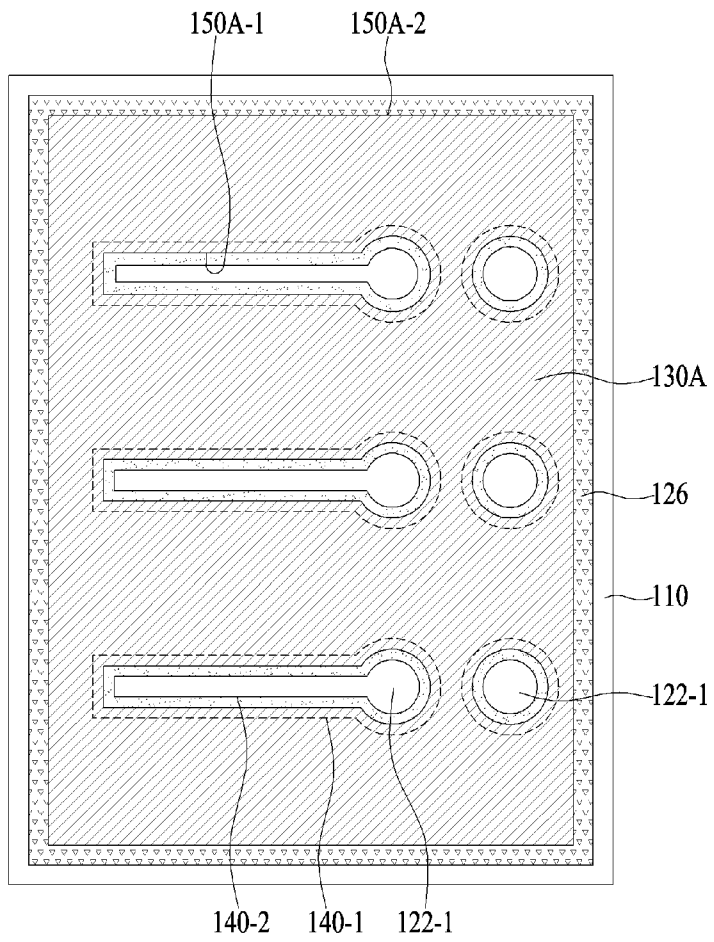
[도5a]



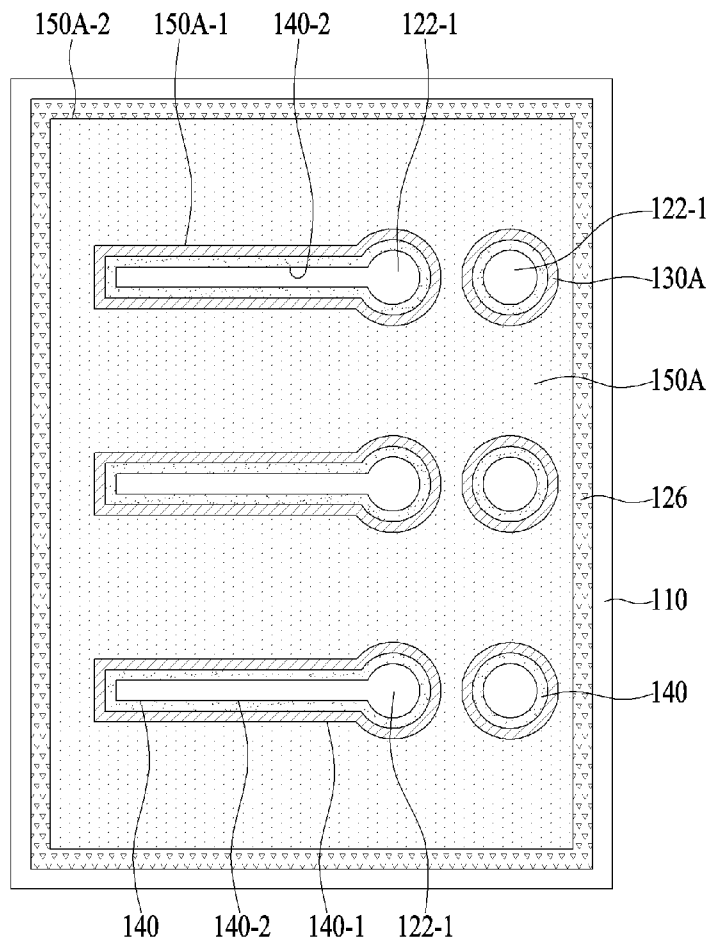
[도5b]



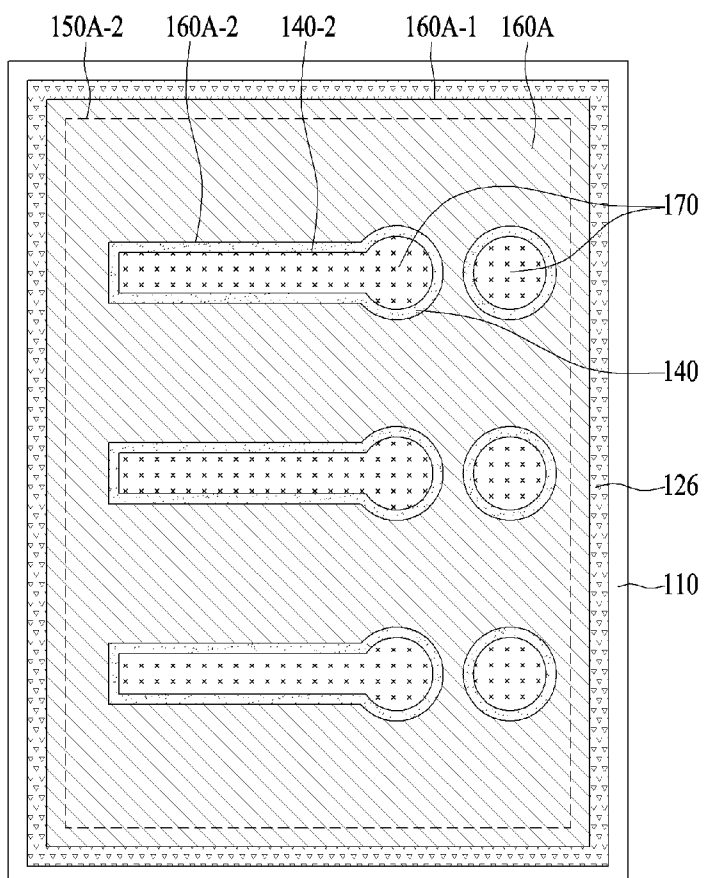
[도5c]



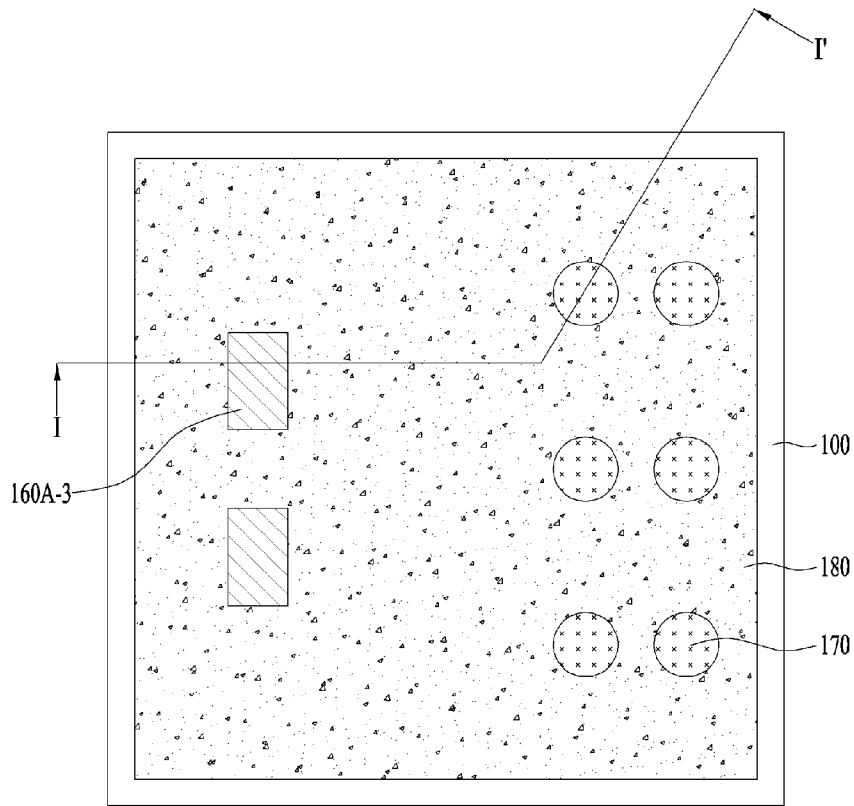
[도5d]



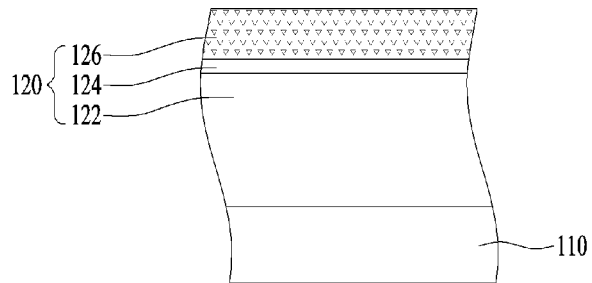
[도5e]



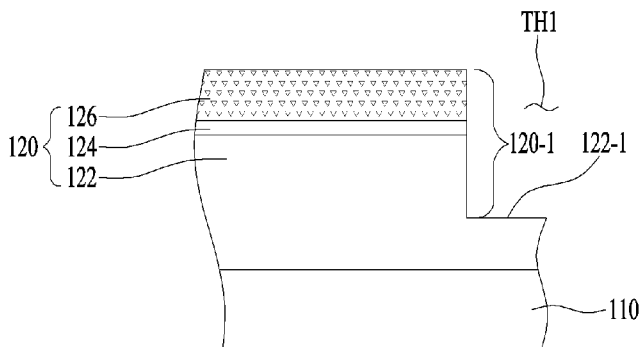
[도5f]



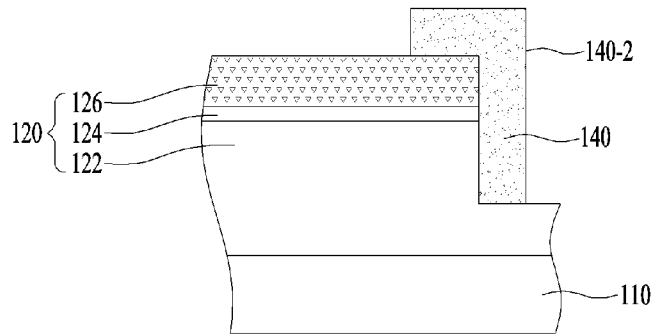
[도6a]



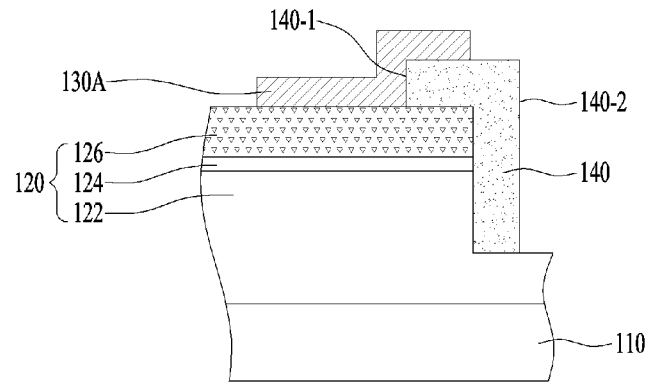
[도6b]



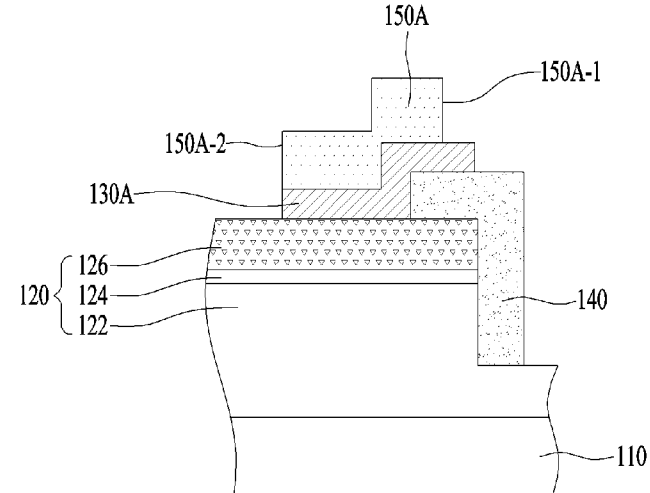
[도6c]



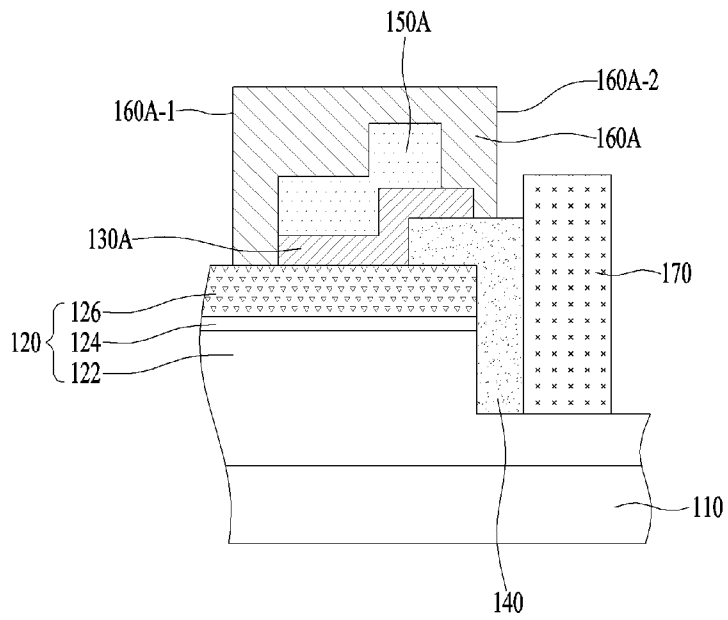
[도6d]



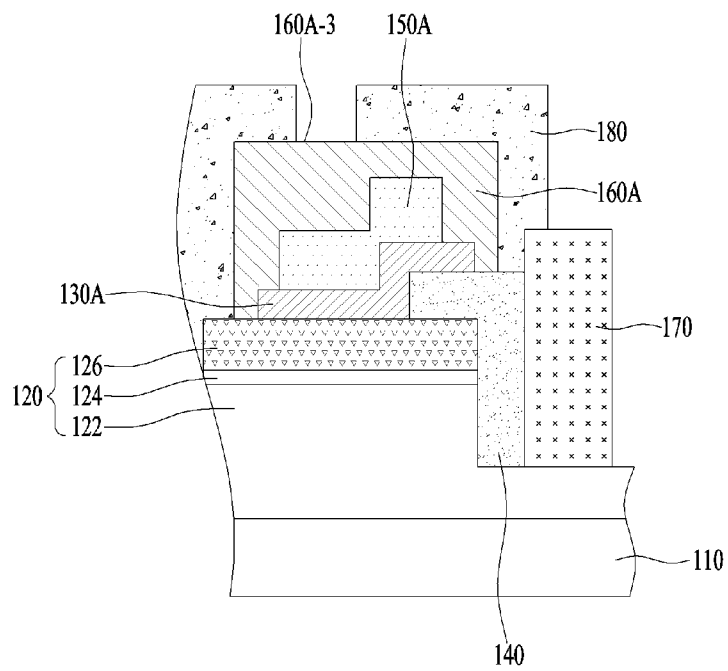
[도6e]



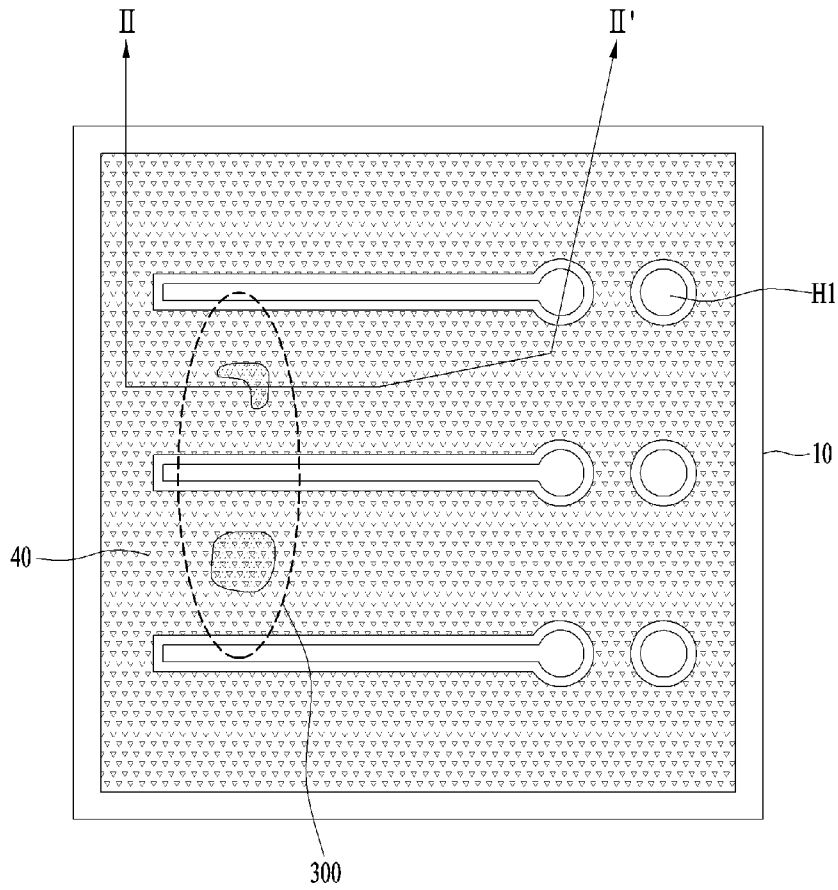
[도6f]



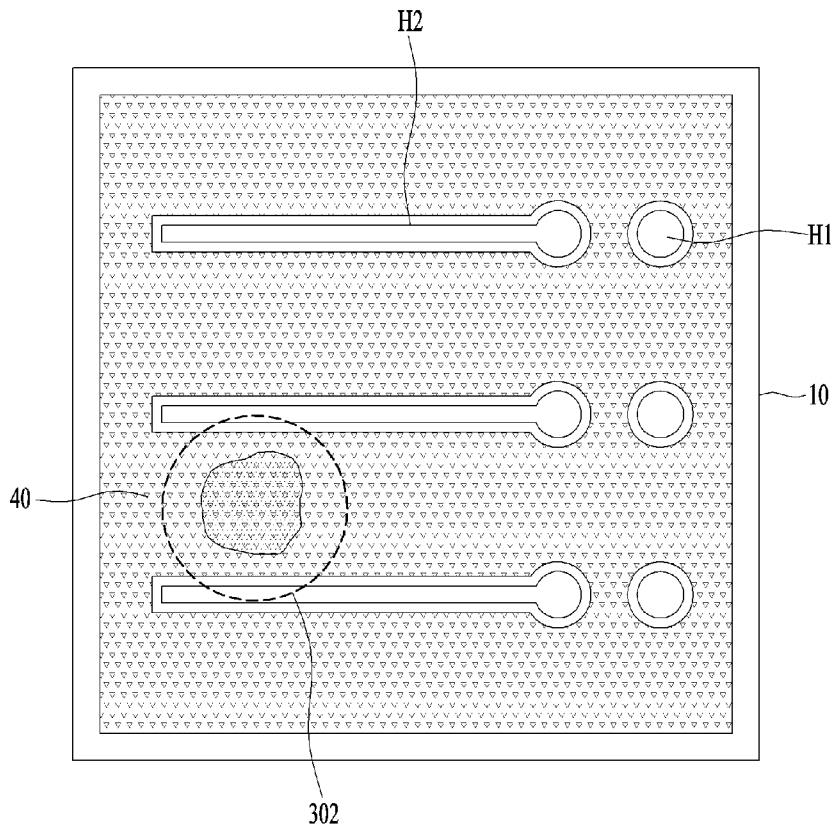
[도6g]



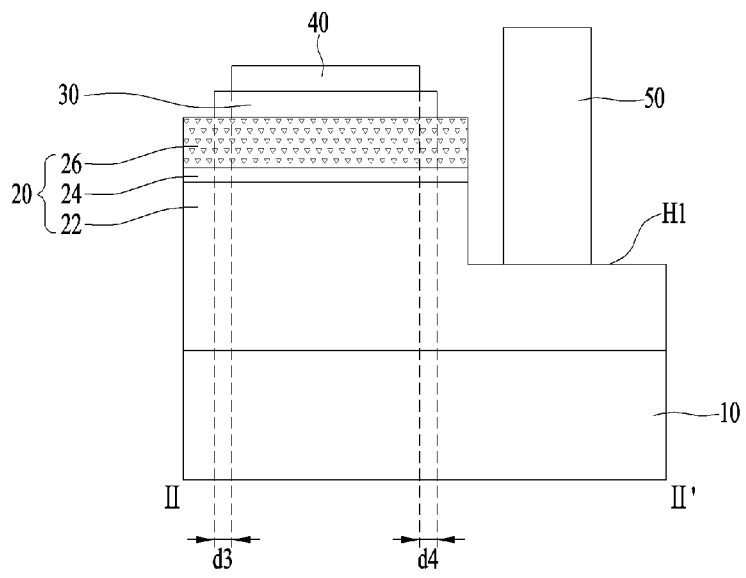
[도7a]



[도7b]



[도8]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2016/007957**A. CLASSIFICATION OF SUBJECT MATTER*****H01L 33/36(2010.01)i, H01L 33/44(2010.01)i, H01L 33/46(2010.01)i, H01L 33/62(2010.01)i, H01L 33/52(2010.01)i***

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 33/36; H01L 33/10; H01L 33/32; H01L 33/48; H01L 33/38; H01L 33/62; H01L 33/44; H01L 33/46; H01L 33/52

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above

Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: reflectance, insulating layer, package, solder, molding, passivation

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	KR 10-2015-0078295 A (ILJIN-LED CO., LTD.) 08 July 2015 See paragraphs [18]-[28], [40]-[50], claims 1-2 and figures 3-5.	1-8,11-12,17-20
A		9-10,13-16
Y	JP 4976849 B2 (ROHM CO., LTD.) 18 July 2012 See paragraphs [18]-[30], claim 1 and figure 1.	1-8,11-12,17-20
Y	KR 10-2013-0067148 A (LG INNOTEK CO., LTD.) 21 June 2013 See paragraphs [50]-[60], claim 1 and figure 1.	8
A	JP 2014-158001 A (TOYODA GOSEI CO., LTD.) 28 August 2014 See paragraphs [28]-[36], claim 1 and figures 1-2.	1-20
A	KR 10-2015-0079532 A (SEOUL VIOSYS CO., LTD.) 08 July 2015 See paragraphs [24]-[39], claim 1 and figures 11-12.	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

07 NOVEMBER 2016 (07.11.2016)

Date of mailing of the international search report

07 NOVEMBER 2016 (07.11.2016)

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex-Daejeon, 189 Seonsa-ro, Daejeon 302-701,
Republic of Korea

Facsimile No. 82-42-472-7140

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2016/007957

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-2015-0078295 A	08/07/2015	US 2015-0188011 A1 WO 2015-102224 A1	02/07/2015 09/07/2015
JP 4976849 B2	18/07/2012	CN 1820378 A KR 10-2007-0041411 A TW 1379433 B US 2006-0273335 A1 US 7375380 B2 WO 2006-006555 A1	16/08/2006 18/04/2007 11/12/2012 07/12/2006 20/05/2008 19/01/2006
KR 10-2013-0067148 A	21/06/2013	NONE	
JP 2014-158001 A	28/08/2014	CN 103996775 A US 2014-0231853 A1 US 9368687 B2	20/08/2014 21/08/2014 14/06/2016
KR 10-2015-0079532 A	08/07/2015	KR 10-1478335 B1 KR 10-1593215 B1 KR 10-2014-0116365 A	02/01/2015 15/02/2016 02/10/2014

A. 발명이 속하는 기술분류(국제특허분류(IPC))

H01L 33/36(2010.01)i, H01L 33/44(2010.01)i, H01L 33/46(2010.01)i, H01L 33/62(2010.01)i, H01L 33/52(2010.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

H01L 33/36; H01L 33/10; H01L 33/32; H01L 33/48; H01L 33/38; H01L 33/62; H01L 33/44; H01L 33/46; H01L 33/52

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: 반사, 절연층, 패키지, 솔더, 몰딩, 패시베이션

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
Y	KR 10-2015-0078295 A (일진엘이디(주)) 2015.07.08 단락 18-28, 40-50, 청구항 1-2 및 도면 3-5 참조.	1-8, 11-12, 17-20
A		9-10, 13-16
Y	JP 4976849 B2 (ROHM CO., LTD.) 2012.07.18 단락 18-30, 청구항 1 및 도면 1 참조.	1-8, 11-12, 17-20
Y	KR 10-2013-0067148 A (엘지이노텍 주식회사) 2013.06.21 단락 50-60, 청구항 1 및 도면 1 참조.	8
A	JP 2014-158001 A (TOYODA GOSEI CO., LTD.) 2014.08.28 단락 28-36, 청구항 1 및 도면 1-2 참조.	1-20
A	KR 10-2015-0079532 A (서울바이오시스 주식회사) 2015.07.08 단락 24-39, 청구항 1 및 도면 11-12 참조.	1-20

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.

☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

“A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

“T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

“E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

“X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

“L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

“Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

“O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

“&” 동일한 대응특허문헌에 속하는 문헌

“P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

국제조사의 실제 완료일

2016년 11월 07일 (07.11.2016)

국제조사보고서 발송일

2016년 11월 07일 (07.11.2016)

ISA/KR의 명칭 및 우편주소

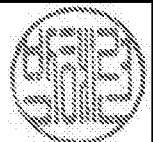
대한민국 특허청
(35208) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)

팩스 번호 +82-42-481-8578

심사관

박혜련

전화번호 +82-42-481-3463



국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2015-0078295 A	2015/07/08	US 2015-0188011 A1 WO 2015-102224 A1	2015/07/02 2015/07/09
JP 4976849 B2	2012/07/18	CN 1820378 A KR 10-2007-0041411 A TW I379433 B US 2006-0273335 A1 US 7375380 B2 WO 2006-006555 A1	2006/08/16 2007/04/18 2012/12/11 2006/12/07 2008/05/20 2006/01/19
KR 10-2013-0067148 A	2013/06/21	없음	
JP 2014-158001 A	2014/08/28	CN 103996775 A US 2014-0231853 A1 US 9368687 B2	2014/08/20 2014/08/21 2016/06/14
KR 10-2015-0079532 A	2015/07/08	KR 10-1478335 B1 KR 10-1593215 B1 KR 10-2014-0116365 A	2015/01/02 2016/02/15 2014/10/02