

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-105409

(P2009-105409A)

(43) 公開日 平成21年5月14日(2009.5.14)

(51) Int.Cl.
H01L 33/00 (2006.01)F I
H01L 33/00テーマコード (参考)
5 F04 I

審査請求 未請求 請求項の数 30 O L 外国語出願 (全 19 頁)

(21) 出願番号 特願2008-272742 (P2008-272742)
 (22) 出願日 平成20年10月23日 (2008.10.23)
 (31) 優先権主張番号 096139780
 (32) 優先日 平成19年10月24日 (2007.10.24)
 (33) 優先権主張国 台湾 (TW)

(71) 出願人 506243208
 アドヴァンスト オプトエレクトロニック
 テクノロジー インコーポレイテッド
 ADVANCED OPTOELECTR
 ONIC TECHNOLOGY INC

台湾国 303 シンチュ カウンティー
 フーコウ タウンシップ シンチュ イ
 ンダストリアル パーク ゴンイェ フィ
 フス ロード ナンバー 13

(74) 代理人 100073184

弁理士 柳田 征史

(74) 代理人 100090468

弁理士 佐久間 剛

最終頁に続く

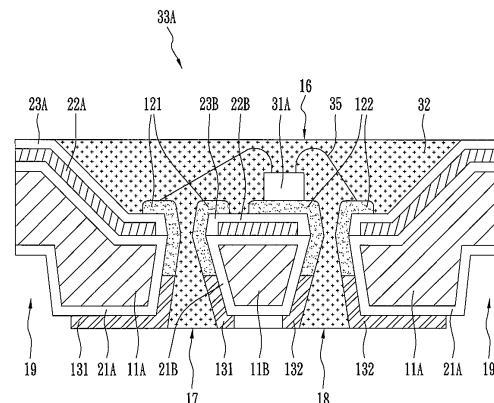
(54) 【発明の名称】 光電デバイスのパッケージ構造及びその製造方法

(57) 【要約】

【課題】信頼性が高く且つ簡単な構造を示す光電デバイス用パッケージ構造を提供する。

【解決手段】光電デバイス用パッケージ構造は、シリコン基板11と、第1の絶縁層21A、21Bと、反射層22A、22Bと、第2の絶縁層23A、23Bと、第1の導電層21と、第2の導電層22と、ダイ31Aとを備える。シリコン基板は第1の面及び第2の面を有する。第1の面は反射開口部を有し、第2の面は、反射開口部に接続された少なくとも2つの電極ピアホールと、電極ピアホールの外側に設けられた複数の凹部とを有する。第1の面、第2の面及び凹部を、第1の絶縁層が覆っている。反射開口部上には反射層が設けられる。反射層上には第2の絶縁層が設けられる。第2の絶縁層の表面には第1の導電層が設けられる。第2の面の表面及び電極ピアホールの内部には第2の導電層が設けられる。反射開口部の内部にはダイが固定され、第1の導電層に電氣的に接続される。

【選択図】図3N



【特許請求の範囲】

【請求項 1】

光電子デバイス用パッケージ構造であって、

第 1 の面及び第 2 の面と、前記第 1 の面に設けられた反射開口部と、前記第 2 の面に設けられ前記反射開口部に接続された複数の電極ビアホールと、前記第 2 の面に設けられ各前記電極ビアホールの外側に配置された少なくとも 1 つの凹部とを有するシリコン基板と

、
前記第 1 の面、前記第 2 の面及び前記凹部を覆う第 1 の絶縁層と、
前記反射開口部上に設けられた反射層と、
前記反射層上に設けられた第 2 の絶縁層と、
前記第 2 の絶縁層の表面に設けられた第 1 の導電層と、
前記第 2 の面上及び前記電極ビアホールの内部に設けられた第 2 の導電層と、
前記反射開口部の内部に固定され前記第 1 の導電層に電氣的に接続されたダイと
を備えることを特徴とするパッケージ構造。

10

【請求項 2】

前記第 1 の絶縁層が酸化シリコンでできていることを特徴とする請求項 1 記載のパッケージ構造。

【請求項 3】

前記第 2 の絶縁層が二酸化シリコン、窒化シリコン又は酸窒化シリコンでできていることを特徴とする請求項 1 記載のパッケージ構造。

20

【請求項 4】

前記反射層がアルミニウム (A l)、銀 (A g)、金 (A u)、スズ (T i)、銅 (C u) 又は白金 (P t) でできていることを特徴とする請求項 1 記載のパッケージ構造。

【請求項 5】

前記反射層の厚さが 300 オングストローム ~ 20,000 オングストロームであることを特徴とする請求項 1 記載のパッケージ構造。

【請求項 6】

前記第 1 の導電層が前記第 2 の導電層まで延在し、前記第 2 の導電層と接続されることを特徴とする請求項 1 記載のパッケージ構造。

【請求項 7】

前記第 1 の導電層及び前記第 2 の導電層が、はんだ付け可能な材料でできていることを特徴とする請求項 1 記載のパッケージ構造。

30

【請求項 8】

前記第 1 の導電層及び前記第 2 の導電層が、銀 (A g)、ニッケル / 金 (N i / A u)、チタン / 金 (T i / A u)、チタン / ニッケル / 金 (T i / N i / A u)、チタン / 銅 / ニッケル / 金 (T i / C u / N i / A u)、チタン / タングステン / 銅 / ニッケル / 金 (T i W / C u / N i / A u)、又はクロム / 銅 / ニッケル / 金 (C r / C u / N i / A u) でできていることを特徴とする請求項 1 記載のパッケージ構造。

【請求項 9】

前記反射開口部に充填された封緘層を更に備えることを特徴とする請求項 1 記載のパッケージ構造。

40

【請求項 10】

前記ダイが、複数のバンプを介して前記第 1 の導電層に電氣的に接続されることを特徴とする請求項 1 記載のパッケージ構造。

【請求項 11】

前記ダイが、複数の金属線を介して前記第 1 の導電層に電氣的に接続されることを特徴とする請求項 1 記載のパッケージ構造。

【請求項 12】

前記少なくとも 1 つの凹部が、前記第 2 の導電層の外側に設けられることを特徴とする請求項 1 記載のパッケージ構造。

50

【請求項 13】

光デバイス用パッケージ構造の製造方法であって、
シリコン基板を設ける工程と、
前記シリコン基板の第1の面に少なくとも1つの反射開口部を形成する工程と、
前記シリコン基板の第2の面に、前記シリコン基板を貫通して前記少なくとも1つの反射開口部に至る複数の電極ビアホールと、該電極ビアホールの外側に設けられた複数の凹部とを形成する工程と、
前記少なくとも1つの反射開口部、前記複数の電極ビアホール及び前記複数の凹部を覆う第1の絶縁層を形成する工程と、
前記少なくとも1つの反射開口部の内部に反射層を形成する工程と、
前記反射層上に第2の絶縁層を形成する工程と、
前記第2の絶縁層上に第1の導電層を形成する工程と、
前記シリコン基板の前記第2の面上及び前記電極ビアホールの内部に第2の導電層を形成する工程と、
前記反射開口部の内部にダイを固定し、該ダイを前記第1の導電層に電氣的に接続する工程と
を備えることを特徴とする方法。

10

【請求項 14】

前記第1の絶縁層が、高温酸化プロセスによって形成された酸化シリコンでできていることを特徴とする請求項13記載の方法。

20

【請求項 15】

前記第2の絶縁層が、蒸着プロセスによって付着された二酸化シリコン、窒化シリコン又は酸窒化シリコンでできていることを特徴とする請求項13記載の方法。

【請求項 16】

前記第1の導電層及び前記第2の導電層が、電気めっき法、蒸発法又は化学めっき法によって形成されることを特徴とする請求項13記載の方法。

【請求項 17】

前記第1の導電層が前記第2の導電層に接続されることを特徴とする請求項13記載の方法。

【請求項 18】

前記ダイが、フリップチップ法によって前記反射開口部の内部に固定されることを特徴とする請求項13記載の方法。

30

【請求項 19】

前記ダイが、ワイヤボンディング法によって前記第1の導電層に電氣的に接続されることを特徴とする請求項13記載の方法。

【請求項 20】

前記反射開口部及び前記電極ビアホールの内部に封緘層を充填する工程を更に備えることを特徴とする請求項13記載の方法。

【請求項 21】

光デバイス用パッケージ構造の製造方法であって、
シリコン基板を設ける工程と、
前記シリコン基板の第1の面にエッチングを施して反射開口部を形成する工程と、
前記シリコン基板の第2の面にエッチングを施して2つの電極ビアホール及び複数の凹部を形成する工程であって、前記2つの電極ビアホールが前記シリコン基板を貫通して前記反射開口部に至るものであり、前記第1の面が前記第2の面の反対側にあり、前記凹部が前記電極ビアホールの外側に設けられる工程と、
前記反射開口部、前記複数の電極ビアホール及び前記複数の凹部を覆う第1の絶縁層を形成する工程と、
前記反射開口部上に反射層を形成する工程と、
前記反射層上に第2の絶縁層を形成する工程と、

40

50

前記 2 つの電極ビアホール上に、2 つの電極パッドとして機能し前記反射層から電氣的に絶縁される第 1 の導電層を形成する工程と、

前記第 2 の面の下方及び前記 2 つの電極ビアホールの内部に第 2 の導電層を形成する工程と

を備えることを特徴とする方法。

【請求項 2 2】

前記第 1 の絶縁層が、高温酸化プロセスによって形成された酸化シリコンであることを特徴とする請求項 2 1 記載の方法。

【請求項 2 3】

前記反射層が、銀 (A g)、アルミニウム (A l)、金 (A u) 又はスズ (T i) でできていることを特徴とする請求項 2 1 記載の方法。

【請求項 2 4】

前記反射層が、電気めっき法、蒸発法又は電子ビームエピタキシー法によって形成されることを特徴とする請求項 2 3 記載の方法。

【請求項 2 5】

前記第 1 の導電層及び前記第 2 の導電層が、はんだ付け可能な材料でできていることを特徴とする請求項 2 1 記載の方法。

【請求項 2 6】

前記第 1 の導電層及び前記第 2 の導電層が、パターン転写エッチング又はリフトオフプロセスによって形成されることを特徴とする請求項 2 5 記載の方法。

【請求項 2 7】

前記第 2 の絶縁層が、物理蒸着 (P V D) 法によって形成された酸化シリコンでできていることを特徴とする請求項 2 1 記載の方法。

【請求項 2 8】

前記第 2 の面にエッチングを施す前記工程が、前記シリコン基板を貫通して前記反射開口部に至る 4 つの電極ビアホールを形成するものであることを特徴とする請求項 2 1 記載の方法。

【請求項 2 9】

前記第 1 の導電層が 4 つの電極パッドとして機能し、前記第 2 の導電層が前記 4 つの電極ビアホールの内部に設けられ前記第 1 の導電層と電氣的に接続されることを特徴とする請求項 2 8 記載の方法。

【請求項 3 0】

前記光電デバイスが発光ダイオードであることを特徴とする請求項 2 1 記載の方法。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、光電デバイス用パッケージ構造及びその製造方法に関し、特に、シリコン基板を用いた発光ダイオード (L E D) のパッケージング及び製造方法に関する。

【背景技術】

【0 0 0 2】

様々な光電デバイスのうち、L E D は、そのコンパクトなサイズ、高い照明効率、及び長寿命により、将来の最適な光源として期待されている。更に、液晶ディスプレイ (L C D) 及びフルカラーディスプレイの発達により、今では、標示灯や屋外広告ディスプレイ等といった従来の用途だけでなく、携帯電話やパーソナル・デジタル・アシスタント (P D A) 等といった消費者向けエレクトロニクス製品にも白色 L E D が用いられている。

【0 0 0 3】

現在、L E D の研究開発は、光抽出効率の改善及び放熱問題の解消に焦点があてられている。光抽出効率については、エピタキシープロセス、チッププロセス及びパッケージングプロセスの全てを改良して L E D 性能を高めることができる。放熱問題は、主に、パッケージ構造及びパッケージ材料の両方の進歩に伴ってパッケージングプロセスを改良する

10

20

30

40

50

ことによって解決される。

【0004】

例えば、LEDの幾つかのパッケージングタイプの1つである、反射カップ型パッケージの光抽出効率、光反射率を高めることができる。更に、反射カップの設計を適切に修正することによって、放熱効率を改善することができる。特許文献1にはそのような修正された設計が示されており、特許文献2及び特許文献3も同じ目的を有する。更に、特許文献4には、パッケージ基板に代わるシリコン基板80が開示されている。図1に示されるように、シリコン基板80上には、MEMS（微小電気機械システム）プロセスによって複数の反射カップ81が形成される。絶縁層82及び金属層83が順にシリコン基板80を包んでおり、電極831及び832が金属層80に隣接して形成される。各反射カップ81の内部にはLEDダイ84が取り付けられており、LEDダイ84は、ボンディングワイヤによって対応する反射カップ81に電氣的に接続されている。エポキシ樹脂85は、対応する反射カップ81内のLEDダイ84を封緘することによって保護する。各反射カップ81の各側には2つの非貫通孔86がある。しかし、特許文献4は2つの非貫通孔の目的には言及していない。

10

【0005】

図2は、図1のデバイスの製造プロセスの流れ図である。ステップS91に示されるように、まず、これらの工程のためにシリコン基板80が設けられる。次に、ステップS92に示されるように、ウェットエッチングによって、シリコン基板80の第1の面に複数の反射キャビティが形成される。ステップS93を参照すると、ドライエッチングによって、第1の面の反対側の第2の面に電極ガイドホールが形成される。ステップS94に示されるように、熱酸化法又は熱窒化法によって、シリコン基板80の表面に絶縁層が付着される。絶縁層は SiO_2 又は Si_3N_4 で作られ得る。次に、ステップS95に示されるように、電気めっき法によって、絶縁層上に導電層が付着される。最後に、ステップS96に示されるように、反射キャビティ上に反射層が形成され、その反対側の面にレーザ処理によって電極831及び832が配置される。

20

【0006】

上述のシリコン基板上のLEDの構造には、幾つかの短所がある。まず、反射層と電極とが同じ材料でできている。現在のところ、反射性及びはんだ性の両方を同時に最適化するのに適した金属はない。更に、様々なLEDはそれぞれ異なる波長で発光し、金属の反射効率は発光波長に直接関係するので、それに従って、電極に最適な材料は様々に変わる。はんだは、電極の材料としては好ましいが、可視光を反射する材料としては適していない。Au、Ag、Pd及びPtは、より良好な反射材料であるが、いずれも電極材料としては適していない。

30

【0007】

更に、一番下のガイドホールの形成にはドライエッチング法が用いられるが、エッチングされたパターンは、後続のプロセスにおける適合性が高くない。更に、金属層は反射面を形成するためのレーザ処理を要し、その結果、製造コストが増加する。

【0008】

本願出願人は、特許文献5において、上述の従来技術の問題の大半を解決している。しかし、特許文献5で用いられているシリコン基板の抵抗率は、 $800\ \Omega \cdot \text{cm}$ を超えるものである必要がある。そうでなければ、はんだが電極からシリコン基板の側面へと流れて、短絡を生じ得る。しかし、高抵抗率のシリコン基板の製造コストは、低抵抗率のシリコン基板よりも遥かに高いので、これは特許文献5の主な短所である。

40

【特許文献1】米国特許第6,562,643号明細書

【特許文献2】米国特許第6,268,660号明細書

【特許文献3】米国特許出願公開第2004/0218390明細書

【特許文献4】米国特許第6,531,328号明細書

【特許文献5】台湾特許出願公開第200834970号明細書

【発明の開示】

50

【発明が解決しようとする課題】**【0009】**

従って、オプトエレクトロニクス市場においては、上述の問題を解決する、信頼性が高く且つ簡単な構造を示す高出力光電デバイス又はLED技術の必要性がある。

【課題を解決するための手段】**【0010】**

本発明は、光電デバイス用パッケージ構造及びその製造方法を提供する。放熱効率を高めるために、パッケージ基板としてシリコン基板を用いる。更に、この基板には、MEMSプロセスを効果的に適用できる。

【0011】

10

また、本発明は、各光電デバイスの電極の外側に凹部が設けられた、光電デバイス用パッケージ構造及びその製造方法を提供する。絶縁層が凹部を囲んでおり、はんだが電極からシリコン基板の側面に流れられないようにすることで、短絡が防止される。

【0012】

また、本発明は、製造コストが大きく低減されるように、低い抵抗率を有する低コストのシリコン基板をパッケージ構造に用いた、低コストの光電デバイス用パッケージ構造及びその製造方法を提供する。

【0013】

本発明は、反射層及び電極にそれぞれ異なる材料を使用可能にする。反射層の材料は、電極材料の選択に影響を与えることなく、特定の波長の光を反射するための要件に基づいて選択される。従って、反射層及び電極にそれぞれ最適な材料が選択される。

20

【0014】

本発明は、後続のプロセスウインドウのためのより多くの余裕を残すために、デバイスの底部に電極ビアホールを形成するためにウェットエッチング技術を用い得る。

【0015】

また、本発明は、反射層の金属を酸化、硫化、又は他の化学物質との反応から保護するための絶縁層を提供する。絶縁層の厚さを調節して、特定の光線の建設的干渉を生じさせることもできる。

【0016】

本発明の一実施形態による光電デバイス用パッケージ構造は、シリコン基板と、第1の絶縁層と、反射層と、第2の絶縁層と、第1の導電層と、第2の導電層と、ダイとを備える。シリコン基板は第1の面と第2の面とを有し、第1の面は第2の面の反対側にある。第1の面は反射開口部を有し、第2の面は、反射開口部に接続された少なくとも2つの電極ビアホールと、各電極ビアホールの外側に配置された凹部とを有する。第1の面、第2の面及び凹部を、第1の絶縁層が覆っている。反射開口部上には反射層が設けられている。反射層上には第2の絶縁層が設けられている。第2の絶縁層の表面には第1の導電層が設けられている。第2の面の表面及び電極ビアホールの内部には、第2の導電層が設けられている。反射開口部の内部にはダイが固定され、ダイは第1の導電層に電氣的に接続されている。

30

【0017】

好ましくは、第1の絶縁層は酸化シリコンでできており、第2の絶縁層は二酸化シリコン、窒化シリコン又は酸窒化シリコンでできている。

40

【0018】

好ましくは、反射層はアルミニウム(Al)、銀(Ag)、金(Au)、スズ(Ti)、銅(Cu)又は白金(Pt)で作られ、反射層の厚さは300オングストローム~20,000オングストロームである。

【0019】

好ましくは、第1の導電層は第2の導電層まで延在し、第2の導電層と接続される。第1の導電層及び第2の導電層は、例えば、銀(Ag)、ニッケル/金(Ni/Au)、チタン/金(Ti/Au)、チタン/ニッケル/金(Ti/Ni/Au)、チタン/銅/ニ

50

ッケル／金（Ti／Cu／Ni／Au）、チタン／タングステン／銅／ニッケル／金（TiW／Cu／Ni／Au）、又はクロム／銅／ニッケル／金（Cr／Cu／Ni／Au）等といった、はんだ付け可能な材料でできている。

【0020】

本発明のこの実施形態のパッケージ構造は、反射開口部に充填された封緘層を更に備える。

【0021】

好ましくは、ダイは複数のパンプを介して第1の導電層に電氣的に接続される。

【0022】

本発明の別の実施形態による光電デバイス用パッケージ構造は、シリコン基板と、第1の絶縁層と、金属層と、第2の絶縁層と、電極層と、ダイとを備える。シリコン基板は第1の面及び第2の面を有し、第1の面は第2の面の反対側であり、第1の面は反射開口部を有し、第2の面は、反射開口部に接続された複数の電極ビアホールを有し、第2の面には、各電極ビアホールの外側に配置された少なくとも1つの凹部が形成される。第1の面、第2の面及び凹部を、第1の絶縁層が覆っている。反射開口部の内部には、反射領域及び導電領域を有する金属層が設けられる。反射領域上には第2の絶縁層が設けられる。第1の絶縁層の表面及び電極ビアホールの内部には電極層が設けられる。反射開口部の内部にはダイが固定され、ダイは金属層の導電領域に電氣的に接続される。

10

【0023】

好ましくは、反射領域はアルミニウム（Al）、銀（Ag）、金（Au）、スズ（Ti）、銅（Cu）又は白金（Pt）でできている。

20

【0024】

好ましくは、電極層は金属層の導電領域に接続され、電極層及び金属層は、例えば、銀（Ag）、ニッケル／金（Ni／Au）、チタン／金（Ti／Au）、チタン／ニッケル／金（Ti／Ni／Au）、チタン／銅／ニッケル／金（Ti／Cu／Ni／Au）、チタン／タングステン／銅／ニッケル／金（TiW／Cu／Ni／Au）、又はクロム／銅／ニッケル／金（Cr／Cu／Ni／Au）等といった、はんだ付け可能な材料でできている。

【0025】

本発明の別の実施形態による光電デバイス用パッケージ構造の製造方法は、シリコン基板を設ける工程と、シリコン基板の第1の面に少なくとも1つの反射開口部を形成する工程と、シリコン基板の第2の面に、シリコン基板を貫通して少なくとも1つの反射開口部に至る複数の電極ビアホールと、該電極ビアホールの外側に設けられた複数の凹部とを形成する工程と、少なくとも1つの反射開口部、複数の電極ビアホール及び複数の凹部を覆う第1の絶縁層を形成する工程と、少なくとも1つの反射開口部の内部に反射層を形成する工程と、反射層上に第2の絶縁層を形成する工程と、第2の絶縁層上に第1の導電層を形成する工程と、シリコン基板の第2の面上及び電極ビアホールの内部に第2の導電層を形成する工程と、反射開口部の内部にダイを固定し、該ダイを第1の導電層に電氣的に接続する工程とを備える。

30

【0026】

好ましくは、第1の絶縁層は、高温酸化プロセスによって形成された酸化シリコンでできおり、第2の絶縁層は、蒸着プロセスによって付着された二酸化シリコン、窒化シリコン又は酸窒化シリコンでできている。

40

【0027】

好ましくは、第1の導電層及び第2の導電層は、電気めっき法、蒸発法又は化学めっき法によって形成され、第1の導電層は第2の導電層に接続される。

【0028】

好ましくは、ダイは、フリップチップ法又はワイヤボンディング法によって反射開口部の内部に固定される。

【0029】

50

好ましくは、この実施形態の製造方法は、反射開口部及び電極ビアホールの内部に封緘層を充填する工程を更に備える。

【0030】

本発明の別の実施形態による光電デバイス用パッケージ構造の製造方法は、シリコン基板を設ける工程と、シリコン基板の第1の面に少なくとも1つの反射開口部を形成する工程と、シリコン基板の第2の面に、シリコン基板を貫通して少なくとも1つの反射開口部に至る複数の電極ビアホールと、該電極ビアホールの外側に配置された凹部とを形成する工程と、少なくとも1つの反射開口部、複数の電極ビアホール及び複数の凹部を覆う第1の絶縁層を形成する工程と、少なくとも1つの反射開口部の内部に、反射領域と導電領域とを有する金属層を形成する工程と、反射領域に第2の絶縁層を形成する工程と、シリコン基板の第2の面上及び電極ビアホールの内部に電極層を形成する工程と、反射開口部の内部にダイを固定し、ダイを第1の導電領域と電氣的に接続する工程とを備える。

10

【0031】

好ましくは、金属層及び電極層は、電気めっき法、蒸発法又は化学めっき法によって形成される。

【0032】

本発明の別の実施形態による光電デバイス用パッケージ構造は、シリコン基板と、第1の絶縁層と、反射層と、第2の絶縁層と、第1の導電層と、第2の導電層とを備える。シリコン基板は、互いに反対側にある第1の面及び第2の面を有し、第1の面は反射開口部を有し、第2の面は、反射開口部に接続された少なくとも2つの電極ビアホールを有し、第2の面は、各電極ビアホールの外側に配置された少なくとも1つの凹部も有する。第1の面、第2の面及び凹部を、第1の絶縁層が覆っている。反射開口部上には反射層が設けられる。反射層上には第2の絶縁層が設けられる。少なくとも2つの電極ビアホール上には第1の導電層が設けられ、第1の導電層は2つの電極パッドとして機能し、反射層から電氣的に絶縁される。第2の面の下方及び少なくとも2つの電極ビアホールの内部には第2の導電層が設けられる。

20

【0033】

好ましくは、第1の導電層及び第2の導電層は、はんだ付け可能な材料で作られ、第1の導電層は第2の導電層に電氣的に接続される。

【0034】

好ましくは、第1の導電層及び第2の導電層は、パターン転写エッチング又はリフトオフプロセスによって形成される。

30

【発明を実施するための最良の形態】

【0035】

添付の図面に従って本発明を説明する。

【0036】

図3A～3Oは、本発明の光電デバイスの製造方法の一実施形態の流れ図を示す。図3Aに示されるように、上面である第1の面111と下面である第2の面112とを有するシリコン基板11が設けられる。シリコン基板11は、低い抵抗率($< 200 \Omega \cdot \text{cm}$)を有する5インチ、6インチ、8インチ又は12インチのシリコンウェハであり得る。シリコン基板11は、 $< 100 >$ 結晶方位面を有し得る。シリコンは、結晶化プロセスに応じて、単結晶シリコン、ポリシリコン及びアモルファスシリコンに分類できる。シリコン基板11によって提供される幾つかの重要な長所は、大きな放熱性と、よく発達した半導体プロセス又はMEMSプロセスに対する適性である。

40

【0037】

図3Bに示されるように、次に、シリコン基板11は、誘電層12及び13(又は絶縁層)によって被覆される。図3Bに示されている工程は、プラズマ化学蒸着(PECVD)法を用いた付着プロセスによって達成できる。誘電層12及び13の材料は、耐シリコン(anti-silicon)異方性エッチング液によってエッチング可能なものが選択される。耐シリコン異方性エッチング液としては、カリウム(KOH)、水酸化テトラメチルアンモ

50

ニウム (T M A H)、エチレンジアミンピロカテコール (E D P) 又は N_2H_4 が選択され得る。誘電層 1 2 及び 1 3 の材料は、窒化シリコン (Si_3N_4)、二酸化シリコン又は酸窒化シリコンであり得る。この実施形態では、誘電層 1 2 及び 1 3 は窒化シリコンでできている。図 3 C に示されるように、次に、誘電層 1 2 及び 1 3 は、パターンを有するフォトレジスト層 1 4 及び 1 5 によってそれぞれ被覆される。

【 0 0 3 8 】

図 3 D に示されるように、次に、誘電層 1 2 及び 1 3 のフォトレジスト層 1 4 及び 1 5 によって被覆されていない部分がエッチングによって除去される。次に、フォトレジスト層 1 4 及び 1 5 も除去される。図 3 E に示されるように、第 1 の面 1 1 1 の誘電層 1 2 によって被覆されていない部分がエッチングで除去され、複数の反射開口部 1 6 が形成される。同様に、第 2 の面 1 1 2 の誘電層 1 3 によって被覆されていない部分がエッチングで除去され、複数の電極ビアホール 1 7 及び 1 8 及び複数の凹部 1 9 が形成される。

10

【 0 0 3 9 】

図 3 E 及び図 3 F に示されるように、次に、残っている誘電層 1 2 及び 1 3 が除去される。残っているシリコン基板 1 1 は、複数の基部 1 1 B 及び複数のカップ部 1 1 A を有する。誘電層 1 2 及び 1 3 が窒化シリコンでできている場合には、残っている誘電層 1 2 及び 1 3 をエッチングで除去するために、加熱したリン酸が選択され得る。図 3 G に示されるように、次に、基部 1 1 A 及びカップ部 1 1 B を、酸素が豊富な高温環境に或る時間だけさらし、基部 1 1 A 及びカップ部 1 1 B を被覆する第 1 の絶縁層 2 1 A 及び 2 1 B を形成する。この実施形態では、第 1 の絶縁層 2 1 A 及び 2 1 B は、シリコンに対する良好な接着性を有し且つ誘電性要件を満たす二酸化シリコンでできている。

20

【 0 0 4 0 】

酸素又は水蒸気下におけるシリコンの酸化反応を記述する化学反応関数は以下の通りである。

【 0 0 4 1 】

ドライ酸化： Si (固体) + O_2 (気体) → SiO_2 (固体)。

【 0 0 4 2 】

ウェット酸化： Si (固体) + $2H_2O$ (気体) → SiO_2 (固体) + $2H_2$ (気体)。

【 0 0 4 3 】

この実施形態では、第 1 の絶縁層 2 1 A 及び 2 1 B は、ウェット酸化反応で生成される高温酸化物であり、反応温度は $900 \sim 1100$ である。反応時間が短いことから、第 1 の絶縁層 2 1 A 及び 2 1 B の厚さは $30 \sim 100$ オングストロームである。

30

【 0 0 4 4 】

図 3 H ~ 図 3 I に示されるように、次に、第 1 の絶縁層 2 1 A 及び 2 1 B が反射層 2 2 A 及び 2 2 B によって被覆される。これは、物理蒸着 (P V D) 法を用いた付着プロセスによって達成できる。図 3 I に示されるように、次に、反射層 2 2 A 及び 2 2 B が、 P E C V D 法によって生成されるパッシベーション層である第 2 の絶縁層 2 3 A 及び 2 3 B によって被覆される。二酸化シリコン、窒化シリコン又は酸窒化シリコンで作られ得る第 2 の絶縁層 2 3 A 及び 2 3 B の主な目的は、反射層 2 2 A 及び 2 2 B の金属を酸化から保護することである。

40

【 0 0 4 5 】

酸窒化シリコンは、二酸化シリコン及び窒化シリコンと類似の特性を有する。酸窒化シリコンは、窒化シリコンよりも滑らかな応力を有すると共に、水及び不純物に対する非透過性が二酸化シリコンよりも良好である。従って、酸窒化シリコンは、しばしば保護層の材料として用いられる。酸窒化シリコンは、低圧化学蒸着 (L P C V D) 法を用いて高温環境 (> 850) で付着させることもできるが、シリコン基板の金属層の汚染を防止するために、保護層として機能する酸窒化シリコンの反応温度は、 400 以下であることが必要である。従って、今日の酸窒化シリコンの付着プロセスは P E C V D 法によって達成される。

【 0 0 4 6 】

50

図 3 J ~ 図 3 K に示されるように、次に、第 2 の絶縁層 2 3 A 及び 2 3 B の表面に導電層 1 2 1 及び 1 2 2 が形成され、導電層 1 2 1 及び 1 2 2 は第 1 の絶縁層 2 1 A 及び 2 1 B の表面まで延在する。導電層 1 2 1 及び 1 2 2 は、はんだ付け可能な材料でできており、その材料は、後に続くパッケージングプロセスに従って選択され、銀 (Ag)、ニッケル/金 (Ni/Au)、チタン/金 (Ti/Au)、チタン/ニッケル/金 (Ti/Ni/Au)、チタン/銅/ニッケル/金 (Ti/Cu/Ni/Au)、チタン/タングステン/銅/ニッケル/金 (TiW/Cu/Ni/Au)、又はクロム/銅/ニッケル/金 (Cr/Cu/Ni/Au) であり得る。導電層 1 2 1 及び 1 2 2 のパターン転写は、フォトリソグラフィプロセス (即ち、エッチングによってパターンが転写される) 又はリフトオフプロセスによって達成できる。導電層 1 2 1 及び 1 2 2 の形成は、電気めっき法、蒸発法又は化学めっき法によって達成できる。

10

【0047】

反射層 2 2 A 及び 2 2 B の主な目的は、光電デバイスの輝度を高めることである。反射層 2 2 A 及び 2 2 B の材料は、異なる波長要件に応じて、例えば、アルミニウム/ニッケル/金 (Al/Ni/Au) 等といった導電層 1 2 1 及び 1 2 2 と同じものであってもよく、又は、例えば、アルミニウム (Al)、銀 (Ag)、金 (Au)、スズ (Sn)、銅 (Cu) 又は白金 (Pt) 等といった、導電層 1 2 1 及び 1 2 2 とは異なるものであってもよい。反射層 2 2 A 及び 2 2 B の厚さは 300 ~ 20,000 オングストロームである。

【0048】

図 3 K に示されるように、次に、バックエンド電極 1 3 1 及び 1 3 2 が第 1 の絶縁層 2 1 A 及び 2 1 B の下部上に設けられる。電極 1 3 1 は導電層 1 2 1 に電氣的に接続され、電極 1 3 2 は導電層 1 2 2 に電氣的に接続される。電極 1 3 1 及び 1 3 2 は、例えば、金 (Au)、ニッケル/金 (Ni/Au)、チタン/金 (Ti/Au)、チタン/ニッケル/金 (Ti/Ni/Au)、チタン/銅/ニッケル/金 (Ti/Cu/Ni/Au)、チタン/タングステン/銅/ニッケル/金 (TiW/Cu/Ni/Au)、又はクロム/銅/ニッケル/金 (Cr/Cu/Ni/Au) 等といった、はんだ付け可能な材料又は良好な導電性を有する任意の材料で作られ得る。電極 1 3 1 及び 1 3 2 のパターン転写は、フォトリソグラフィプロセス (即ち、エッチングによってパターンが転写される) 又はリフトオフプロセスによって達成できる。導電性電極 1 3 1 及び 1 3 2 の形成は、電気めっき法、蒸発法又は化学めっき法によって達成できる。

20

30

【0049】

図 3 L に示されるように、次に、複数の光半導体ダイ 3 1 A が導電層 1 2 2 の反射開口部 1 6 内に固定され、ワイヤボンディング法によって導電層 1 2 1 及び 1 2 2 に電氣的に接続される。即ち、複数の光半導体ダイ 3 1 A は、金属線 3 5 によって導電層 1 2 1 及び 1 2 2 に電氣的に接続される。

【0050】

図 3 M ~ 図 3 N に示されるように、次に、電極ビアホール 1 7 及び 1 8 をテープ接着剤 3 9 でシールした後に、反射開口部 1 6 並びに電極ビアホール 1 7 及び 1 8 の内部に封緘層 3 2 が形成される。封緘層 3 2 が固化されたら、テープ接着剤 3 9 は除去される。テープ接着剤 3 9 以外に、封緘層 3 2 が電極ビアホール 1 7 から漏出するのを防止するために、例えば板材やモールド等といった他の封緘シール材料を用いることも可能である。最後に、図 3 N に示されるように、基部 1 1 B が切り離されて単一の光電デバイス 3 3 A が形成される。光電デバイス 3 3 A の各側であって電極ビアホール 1 7 及び 1 8 の外側には、少なくとも 1 つの凹部 1 9 がある。光電デバイス 3 3 A がプリント基板にはんだ付けされる際に、第 1 の絶縁層 2 1 A によって被覆されている凹部 1 9 は、はんだが漏れてカップ部 1 1 A (シリコン基板) の側面に流れて短絡を生じ得るのを防止できる。即ち、凹部 1 9 は、絶縁層 2 1 A によって被覆されていないカップ部 1 1 A の側面にはんだが流れないように、はんだの漏出を抑えることができる。カップ部 1 1 A 及び基部 1 1 B に低抵抗率のシリコン基板が用いられる場合には、はんだの漏出によって生じる光電デバイス 3 3 A

40

50

の短絡問題は特に深刻である。この実施形態では、この問題が完全に解決される。

【 0 0 5 1 】

図 1 を参照すると、非貫通孔 8 6 の外側に、シリコン基板のまだ露出している部分があることがわかる。従って、はんだの漏出は、非貫通孔 8 6 内では完全に抑えられない。その代わりに、はんだは、シリコン基板の絶縁層によって被覆されていない部分に流れ、短絡を生じる。一方、この実施形態では、はんだがカップ部 1 1 A の側面に流れないように、凹部 1 9 がはんだの漏出を抑えることができる。更に、図 1 に示されている従来技術の構造と、本実施形態の構造とは、多くの点で異なっており、これは本発明の特許性を示すものである。

【 0 0 5 2 】

図 4 A に示されるように、ワイヤボンディング以外に、フリップチップ法によって、ダイ 3 1 B を固定して導電層 1 2 1 及び 1 2 2 に電氣的に接続することもできる。電極ビアホール 1 7 及び 1 8 の外側に、複数の凹部 1 9 ' が配置されていることがわかる。図 4 B に示されるように、次に、テープ接着剤 3 9 によって電極ビアホール 1 7 及び 1 8 をシールし、反射開口部 1 6 並びに電極ビアホール 1 7 及び 1 8 の内部に封緘層 3 2 が形成される。封緘層 3 2 が固化したら、テープ接着剤 3 9 は除去される。最後に、図 4 C に示されるように、基部 1 1 B が切り離されて単一の光電デバイス 3 3 B が形成される。ダイ 3 1 B は、複数のパンプ 3 4 を介して導電層 1 2 1 及び 1 2 2 に電氣的に接続される。

【 0 0 5 3 】

導電層 1 2 1 及び 1 2 2 並びに反射層 2 2 A 及び 2 2 B は、異なる工程で付着される。しかし、図 5 及び図 6 に示されるように、これらの層は、1 回の付着プロセスで形成することもできる。図 5 は、ワイヤボンディング法を用いたパッケージ構造を示す。図 6 は、フリップチップ法を用いたパッケージ構造を示す。導電層 1 2 1 ' 及び 1 2 2 ' 並びに反射層 2 2 A ' は、1 回の付着プロセスで形成される。即ち、これらの層は同じ材料でできている。

【 0 0 5 4 】

図 7 A ~ 図 7 I は、本発明の光電デバイスの製造方法の別の実施形態の流れ図を示す。図 7 A に示されるように、上面である第 1 の面 7 1 1 と下面である第 2 の面 7 1 2 とを有するシリコン基板 7 1 が設けられる。シリコン基板 7 1 は、5 インチ、6 インチ、8 インチ又は 1 2 インチのシリコンウェハであり得る。シリコン基板 7 1 は、< 1 0 0 > 結晶方位面を有し得る。シリコン基板 7 1 によって提供される幾つかの重要な長所は、大きな放熱性と、よく発達した半導体プロセス又は M E M S プロセスに対する適性である。

【 0 0 5 5 】

図 7 B に示されるように、シリコン基板 7 1 の第 1 の面 7 1 1 には、ウェットエッチング技術によって反射開口部 7 6 が形成され、反射開口部 7 6 の各側方には、ウェットエッチング技術によって第 2 の面 7 1 2 に 2 つの凹部 7 9 が形成される。ウェットエッチング工程のエッチング液としては、カリウム (K O H) が選択され得る。図 7 B の工程は、例えば、フォトレジストのコーティング、軽い焼成、露光、現像、強い焼成、シリコン基板のエッチング、及びフォトレジストの除去等といったフォトリソグラフィプロセス、即ち、エッチング法によってパターンを転写することを含む。ウェットエッチング技術の等方性に起因して、反射開口部 7 6 及び凹部 7 9 のエッチングプロファイルは調節可能である。

【 0 0 5 6 】

図 7 C に示されるように、次に、シリコン基板 7 1 の第 2 の面 7 1 2 に、ウェットエッチング技術によって電極ビアホール 7 7 及び 7 8 が形成される。電極ビアホール の 数 は 2 つに限定されず、2 つより多くてもよい。例えば、2 つより多い発光デバイスが組み込まれる場合には、電極ビアホール 7 7 及び 7 8 の数は 4 つ又は 6 つであり得る。電極ビアホール 7 7 及び 7 8 はウェットエッチング技術によって形成されるので、その開口部を実質的により大きくすることができ、次のプロセスウインドウのための余裕が生じる。同様に、図 7 C の工程もフォトリソグラフィプロセスを含む。

10

20

30

40

50

【 0 0 5 7 】

図 7 D に示されるように、次に、酸化シリコン層がシリコン基板 7 1 を被覆し、第 1 の絶縁層 7 2 1 として機能する。酸化シリコン層の形成は、高温酸化法又は化学蒸着 (C V D) 法によって達成できる。高温酸化法によって形成される酸化シリコンは、よりコンパクトな構造を示すので、高温酸化法が好ましい。この実施形態では、高温酸化法は、高温酸化法又は高温ウェット酸化法であり得る。第 1 の絶縁層 7 2 1 は窒化シリコンで作ることも可能である。

【 0 0 5 8 】

図 7 E に示されるように、次に、反射開口部 7 6 の内部に反射層 7 2 2 が形成される。反射層 7 2 2 は、用いられる光の波長に応じて、銀 (A g)、アルミニウム (A l)、金 (A u) 又はスズ (S n) で作られ得る。反射層 7 2 2 は、電気めっき法、蒸発法、又は電子ビームエピタキシー法によって形成され得る。反射層 7 2 2 はシリコン基板 7 1 の第 1 の面 7 1 1 のみに形成されるので、プロセス条件は比較的単純である。更に、必要に応じて、反射層 7 2 2 の形成後に、別のエッチング技術によって、反射開口部 7 6 の外側の反射層 7 2 2 の部分を除去する工程があってもよい。

【 0 0 5 9 】

図 7 F に示されるように、次に、反射層 7 2 2 を被覆する第 2 の絶縁層 7 2 3 が形成される。第 2 の絶縁層 7 2 3 は、酸化シリコン又は窒化シリコンで作られ得るものであり、P V D 法によって形成される。酸化シリコンは P E C V D 法によって形成でき、窒化シリコンは L P C V D 法によって形成できる。第 2 の絶縁層 7 2 3 の厚さを調節することで、特定の光の建設的干渉を生じさせることができる。第 2 の絶縁層 7 2 3 は反射層 7 2 2 を被覆し、反射性の金属、特に、酸化しやすいアルミニウム又はスズで構成される反射性の金属の酸化、硫化、又は他の化学反応を防止する。

【 0 0 6 0 】

図 7 G に示されるように、次に、第 1 の金属層がフロントエンド電極 7 4 1 及び 7 4 2 として形成される。フロントエンド電極 7 4 1 及び 7 4 2 は、主にはんだ付けによって発光デバイスに接続されるので、フロントエンド電極 7 4 1 及び 7 4 2 の材料は、例えば、ワイヤボンディングやフリップチップパッケージングプロセス等といったパッケージングプロセスに応じて、はんだ付け可能な材料として選択され得る。フロントエンド電極 7 4 1 及び 7 4 2 は、電気めっき法又は蒸発法によって形成できる。フロントエンド電極 7 4 1 及び 7 4 2 のパターンは、パターン転写エッチング又はリフトオフプロセスによって形成できる。リフトオフプロセスはパターン転写エッチングプロセスと似ているが、異なる工程順を有する。リフトオフプロセスの手順は以下の通りである。フォトレジスト層を形成し、露光し、現像し、フォトレジスト層上に金属層を形成し、フォトレジスト層上の金属層と共にフォトレジスト層を除去する。即ち、リフトオフプロセスには、金属層のエッチング工程がない。しかし、パターン転写エッチングプロセス又はリフトオフプロセスのいずれも、従来のレーザプロセスよりも成熟しておりコスト効果が高いプロセスである。

【 0 0 6 1 】

フロントエンド電極 7 4 1 及び 7 4 2 並びに反射層 7 2 2 は、第 2 の絶縁層 7 2 3 によって電氣的に絶縁され、これにより、電力漏えいによって生じるデバイスの損傷が防止される。

【 0 0 6 2 】

図 7 H に示されるように、次に、第 2 の金属層がバックエンド電極 7 5 1 及び 7 5 2 として形成される。バックエンド電極 7 5 1 及び 7 5 2 は、はんだ付け可能な材料又は任意の通常の電極材料で作られ得る。バックエンド電極 7 5 1 及び 7 5 2 は、フロントエンド電極 7 4 1 及び 7 4 2 と同じ方法で形成される。一方、バックエンド電極 7 5 1 及び 7 5 2 のパターン転写は、フロントエンド電極 7 4 1 及び 7 4 2 と同じ方法又は異なる方法で達成できる。バックエンド電極 7 5 1 及び 7 5 2 は電極ビアホール 7 7 及び 7 8 を埋め、フロントエンド電極 7 4 1 及び 7 4 2 と電氣的に接続する。

【 0 0 6 3 】

10

20

30

40

50

図 7 I に示されるように、次に、LED ダイ 3 1 A がワイヤボンディングで接続され、エポキシでできた封緘層 3 2 によって被覆される。封緘層 3 2 には、例えば、イットリウム・アルミニウム・ガーネット (YAG) やケイ酸系等といった蛍光粉末を添加できる。ケイ酸系の主な化学式は A_2SiO_4 であり、A は、ストロンチウム (Sr)、カルシウム (Ca)、バリウム (Ba)、マグネシウム (Mg)、亜鉛 (Zn) 又はカドミウム (Cd) の少なくとも 1 つである。封緘層 3 2 の充填は、トランスファー成形法又は粘性体注入 (glob injecting) 法によって達成できる。

【0064】

図 8 に示されるように、LED ダイ 3 1 B はフリップチップ実装され、エポキシによって被覆される。封緘層 3 2 には、例えば、イットリウム・アルミニウム・ガーネット (YAG) やケイ酸系等といった蛍光粉末が添加され得る。封緘層 3 2 の充填は、トランスファー成形法又は粘性体注入法によって達成できる。

【0065】

上述の本発明の実施形態は、単に説明を意図するものである。添付の特許請求の範囲から逸脱することなく、当業者によって多くの別の実施形態が考案され得る。

【図面の簡単な説明】

【0066】

【図 1】従来の LED のパッケージ構造を示す図

【図 2】図 1 のパッケージ構造を製造するための流れ図

【図 3 A】本発明の光電デバイスの製造方法の一実施形態の流れ図

【図 3 B】本発明の光電デバイスの製造方法の一実施形態の流れ図

【図 3 C】本発明の光電デバイスの製造方法の一実施形態の流れ図

【図 3 D】本発明の光電デバイスの製造方法の一実施形態の流れ図

【図 3 E】本発明の光電デバイスの製造方法の一実施形態の流れ図

【図 3 F】本発明の光電デバイスの製造方法の一実施形態の流れ図

【図 3 G】本発明の光電デバイスの製造方法の一実施形態の流れ図

【図 3 H】本発明の光電デバイスの製造方法の一実施形態の流れ図

【図 3 I】本発明の光電デバイスの製造方法の一実施形態の流れ図

【図 3 J】本発明の光電デバイスの製造方法の一実施形態の流れ図

【図 3 K】本発明の光電デバイスの製造方法の一実施形態の流れ図

【図 3 L】本発明の光電デバイスの製造方法の一実施形態の流れ図

【図 3 M】本発明の光電デバイスの製造方法の一実施形態の流れ図

【図 3 N】本発明の光電デバイスの製造方法の一実施形態の流れ図

【図 3 O】本発明の光電デバイスの製造方法の一実施形態の流れ図

【図 4 A】本発明の光電デバイスの製造方法の別の実施形態の流れ図

【図 4 B】本発明の光電デバイスの製造方法の別の実施形態の流れ図

【図 4 C】本発明の光電デバイスの製造方法の別の実施形態の流れ図

【図 5】本発明のパッケージ構造の一実施形態を示す図

【図 6】本発明のパッケージ構造の別の実施形態を示す図

【図 7 A】本発明の光電デバイスの製造方法の別の実施形態の流れ図

【図 7 B】本発明の光電デバイスの製造方法の別の実施形態の流れ図

【図 7 C】本発明の光電デバイスの製造方法の別の実施形態の流れ図

【図 7 D】本発明の光電デバイスの製造方法の別の実施形態の流れ図

【図 7 E】本発明の光電デバイスの製造方法の別の実施形態の流れ図

【図 7 F】本発明の光電デバイスの製造方法の別の実施形態の流れ図

【図 7 G】本発明の光電デバイスの製造方法の別の実施形態の流れ図

【図 7 H】本発明の光電デバイスの製造方法の別の実施形態の流れ図

【図 7 I】本発明の光電デバイスの製造方法の別の実施形態の流れ図

【図 8】本発明のパッケージ構造の別の実施形態を示す図

【符号の説明】

10

20

30

40

50

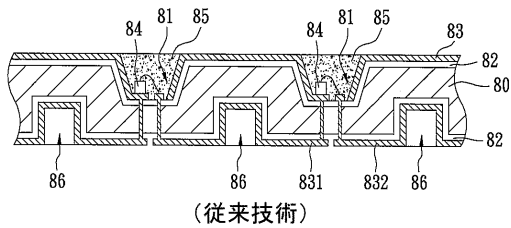
【 0 0 6 7 】

- 1 1、7 1 シリコン基板
 1 1 A カップ部
 1 1 B 基部
 1 2、1 3、1 2 1、1 2 2、1 2 1'、1 2 2' 誘電層
 1 4、1 5 フォトリソグスト層
 1 6、7 6 反射開口部
 1 7、1 8、7 7、7 8 電極ビアホール
 1 9、1 9'、7 9 凹部
 2 1 A、2 1 B、7 2 1 第 1 の絶縁層
 2 2 A、2 2 B、2 2 A'、7 2 2 反射層
 2 3 A、2 3 B、7 2 3 第 2 の絶縁層
 3 1 A ダイ
 3 2 封緘層
 3 3 A 光電デバイス
 3 4 パンプ
 3 5 金属線
 1 1 1、7 1 1 第 1 の面
 1 1 2、7 1 2 第 2 の面
 1 3 1、1 3 2、7 5 1、7 5 2 バックエンド電極
 7 4 1、7 4 2 フロントエンド電極

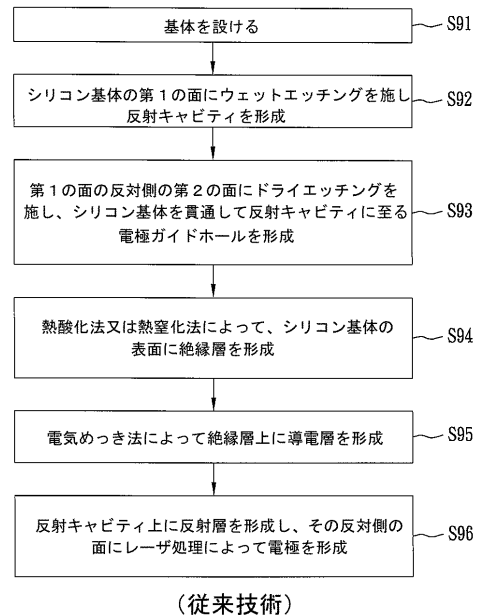
10

20

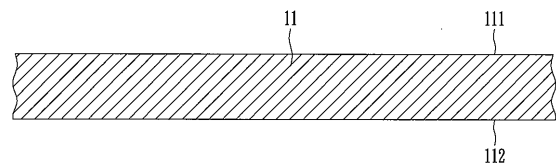
【 図 1 】



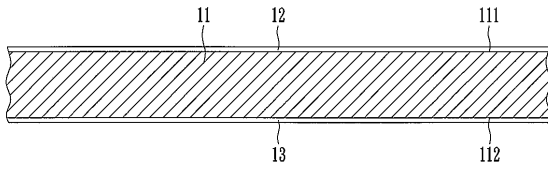
【 図 2 】



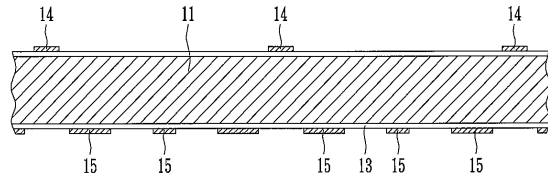
【 図 3 A 】



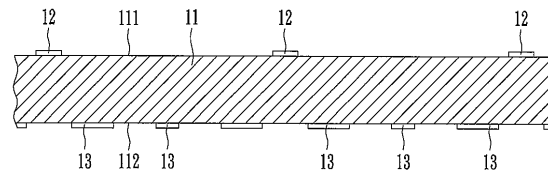
【図 3 B】



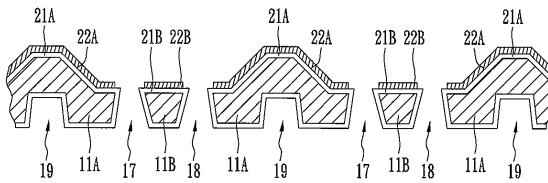
【図 3 C】



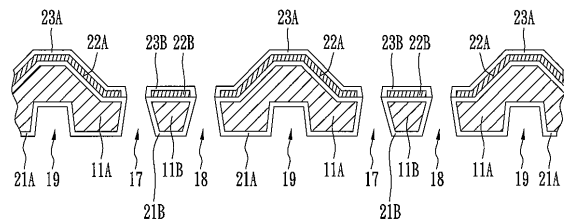
【図 3 D】



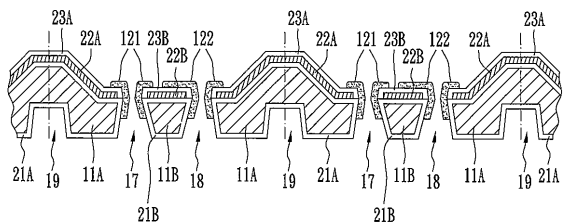
【図 3 H】



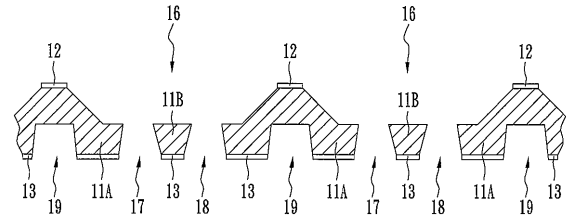
【図 3 I】



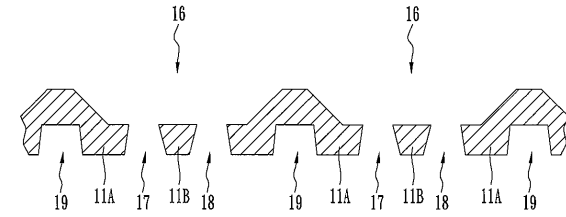
【図 3 J】



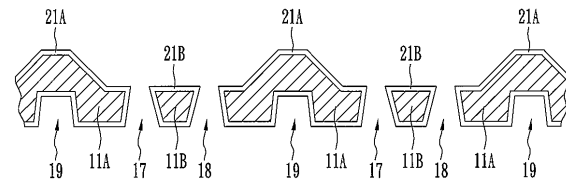
【図 3 E】



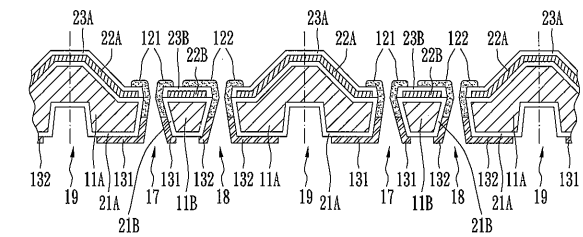
【図 3 F】



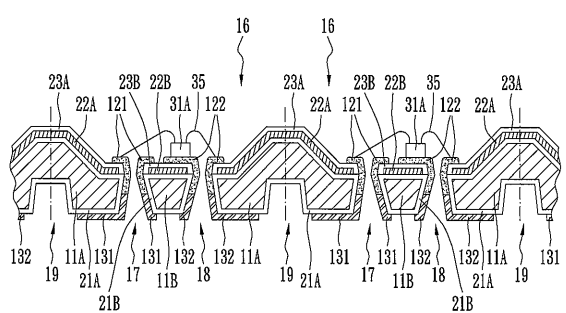
【図 3 G】



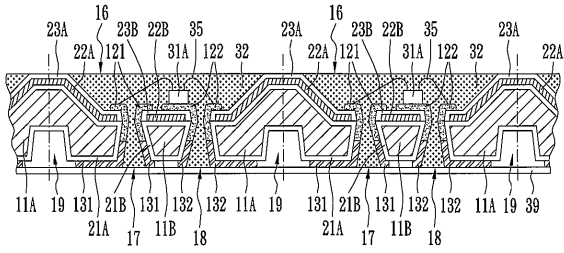
【図 3 K】



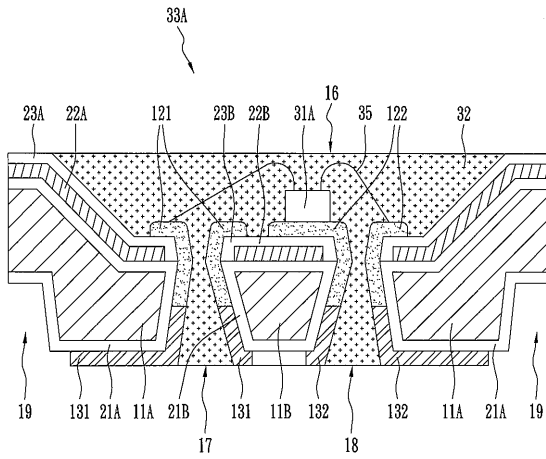
【図 3 L】



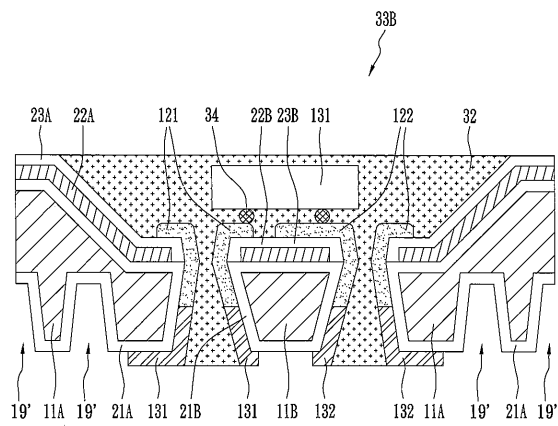
【 図 3 M 】



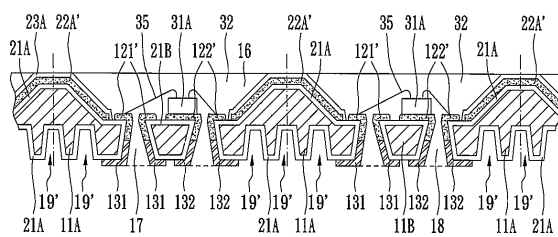
【 図 3 N 】



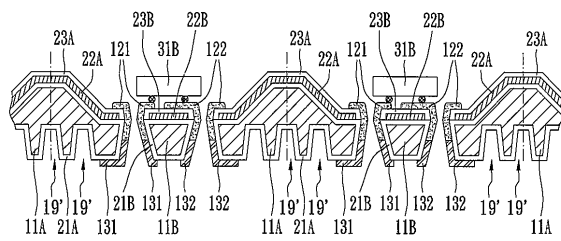
【 図 4 C 】



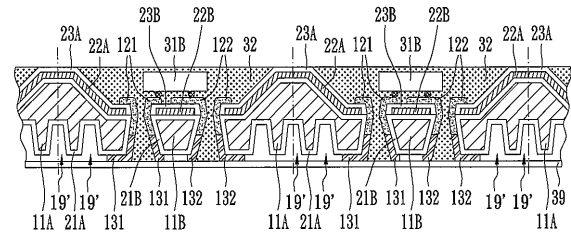
【 図 5 】



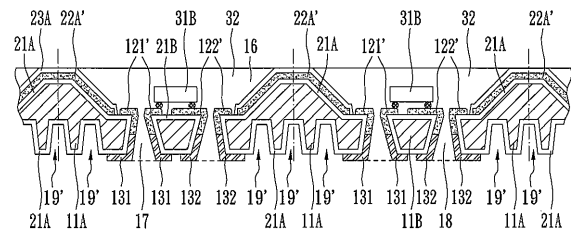
【 図 4 A 】



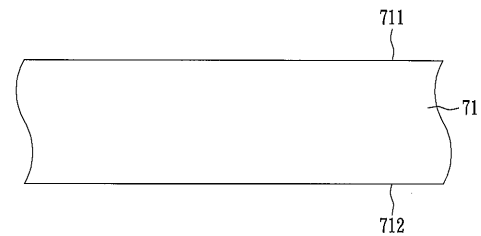
【 図 4 B 】



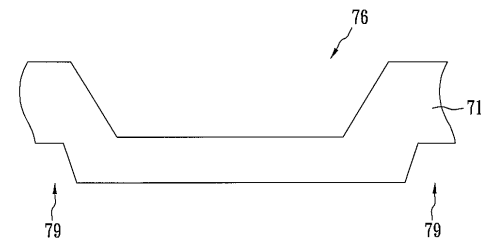
【 図 6 】



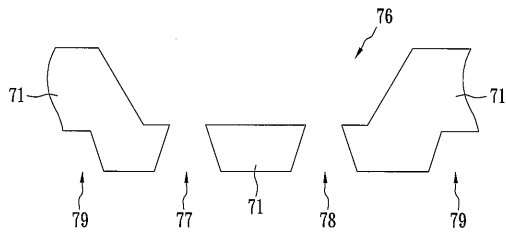
【 図 7 A 】



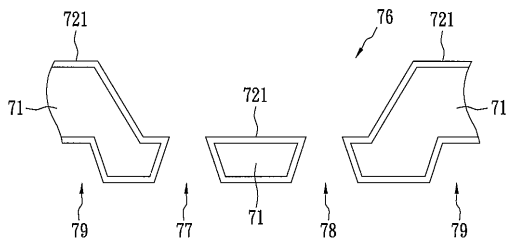
【圖 7 B】



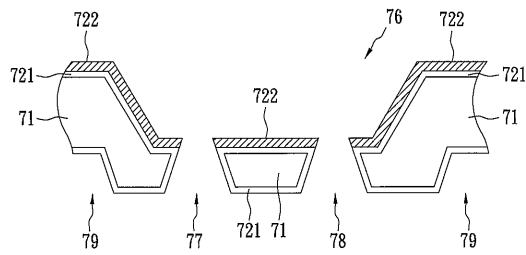
【図 7 C】



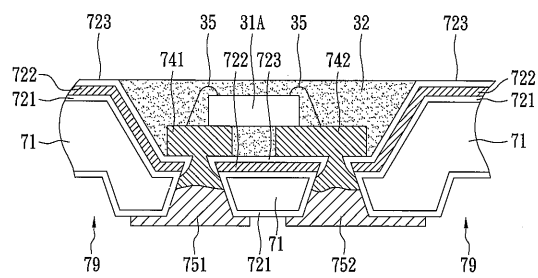
【図 7 D】



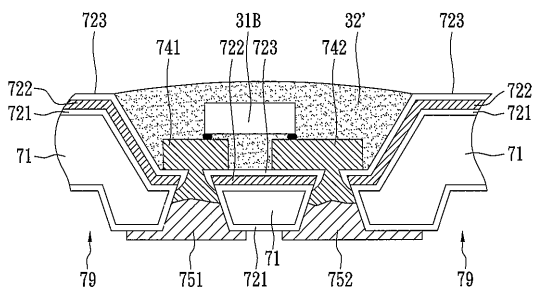
【図 7 E】



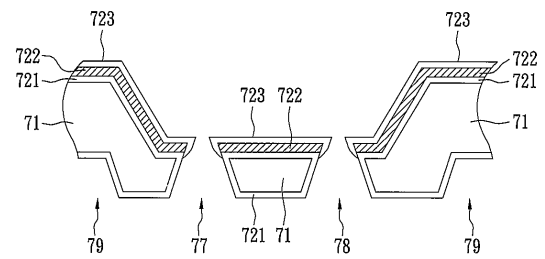
【図 7 I】



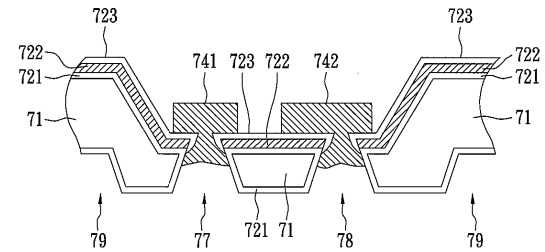
【図 8】



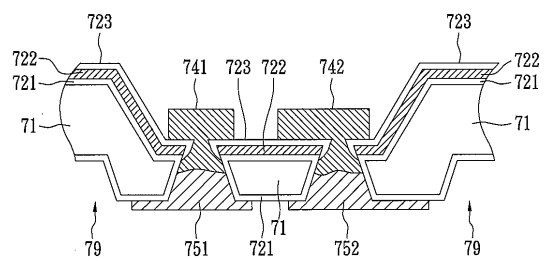
【図 7 F】



【図 7 G】



【図 7 H】



フロントページの続き

- (72)発明者 ツェン ウェン リアン
台湾国 3 0 0 シンチュ シティー ミンフウ ロード レイン 3 9 3 アリー 1 4 ナン
バー 3 2
- (72)発明者 チェン ルン シン
台湾国 3 0 5 シンチュ カウンティー シンブウ タウンシップ ヘピン ストリート ナン
バー 2 8 6
- (72)発明者 ツァン ジェン シーフン
台湾国 2 4 7 タイペイ カウンティー ルウジョウ シティー チャン - アン ストリート
ナンバー 2 5 0 8 エフ
- F ターム(参考) 5F041 AA43 DA12 DA19 DA34 DA36 FF11

【外国語明細書】
2009105409000001.pdf