



(12) 发明专利

(10) 授权公告号 CN 101364392 B

(45) 授权公告日 2012. 12. 19

(21) 申请号 200810130345. 3

(22) 申请日 2008. 07. 11

(30) 优先权数据

10-2007-0078578 2007. 08. 06 KR

(73) 专利权人 三星电子株式会社

地址 韩国京畿道水原市

(72) 发明人 金圣万 李洪雨 许命九 金希骏

(74) 专利代理机构 北京铭硕知识产权代理有限公司 11286

代理人 郭鸿禧 张军

(51) Int. Cl.

G09G 3/36 (2006. 01)

G11C 19/18 (2006. 01)

审查员 卫研研

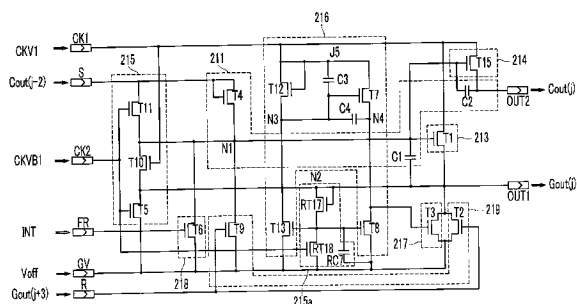
权利要求书 4 页 说明书 9 页 附图 6 页

(54) 发明名称

栅极驱动电路和具有该栅极驱动电路的显示装置

(57) 摘要

本发明提供了一种栅极驱动电路和具有该栅极驱动电路的显示装置,上拉单元在一帧的第一时间段期间利用第一时钟信号来上拉当前的栅极信号。连接到上拉单元的上拉驱动器从前面的级中的一个级接收进位信号,以导通上拉单元。下拉单元从后面的级中的一个级接收栅极信号,将当前的栅极信号释放到截止电压电平,并截止上拉单元。保持器将当前的栅极信号保持在电压电平。逆变器响应第一时钟信号导通/截止保持器。波动防止器具有共接到上拉单元的输出端的源极和栅极以及连接到逆变器的输入端的漏极,并包括用于防止波动被施加到逆变器的波动防止二极管。



1. 一种栅极驱动电路,包括多个依赖地连接的级,其中,所述级中的一个或多个级包括:

上拉单元,用于在一帧中的第一时间段期间响应第一时钟信号来上拉当前的栅极信号;

上拉驱动器,连接到上拉单元,上拉驱动器从前面的级中的一个级接收进位信号,并导通上拉单元;

下拉单元,用于从后一级接收栅极信号,下拉单元将当前的栅极信号释放到截止电压电平,并截止上拉单元;

保持器,用于将当前的栅极信号保持在截止电压电平;

逆变器,用于响应第一时钟信号来导通或截止保持器;

波动防止器,具有连接到逆变器的输入端的输出端,并防止噪声传输到逆变器,

其中,波动防止器包括由晶体管组成的波动防止二极管,所述晶体管具有共接到上拉单元的输出端的源极端和栅极端以及连接到逆变器的输入端的漏极端。

2. 如权利要求 1 所述的栅极驱动电路,其中,波动防止器还包括波动防止晶体管,所述波动防止晶体管具有:漏极端,连接到波动防止二极管的漏极端;源极端,连接到用于施加截止电压的截止电压端;栅极端,连接到用于施加第二时钟信号的第二时钟信号端,第二时钟信号的相位与第一时钟信号的相位相反。

3. 如权利要求 2 所述的栅极驱动电路,其中,上拉单元包括第一上拉单元,第一上拉单元的输出端连接到当前的栅极线。

4. 如权利要求 3 所述的栅极驱动电路,其中,第一上拉单元的输出端连接到波动防止二极管的源极端和栅极端。

5. 如权利要求 1 所述的栅极驱动电路,其中,逆变器包括:

第一逆变器晶体管,第一逆变器晶体管的漏极端连接到用于施加第一时钟信号的第一时钟信号端,第一逆变器晶体管的源极端连接到截止电压端,第一逆变器晶体管的栅极端连接到波动防止二极管的漏极端;

第二逆变器晶体管,第二逆变器晶体管的栅极端连接到波动防止二极管漏极端,第二逆变器晶体管的源极端连接到截止电压端,第二逆变器晶体管的漏极端连接到保持器的控制端;

波动防止电容器,连接在第二逆变器晶体管的栅极端和源极端之间。

6. 一种栅极驱动电路,包括多个依赖地连接的级,其中,所述级中的一个或多个级包括:

上拉单元,用于在一帧中的第一时间段期间响应第一时钟信号来上拉当前的栅极信号;

上拉驱动器,连接到上拉单元,上拉驱动器从前面的级中的一个级接收进位信号,并导通上拉单元;

下拉单元,用于从后一级接收栅极信号,下拉单元将当前的栅极信号释放到截止电压电平,并截止上拉单元;

保持器,用于将当前的栅极信号保持在截止电压电平;

逆变器,用于响应第一时钟信号来导通或截止保持器;

波动防止器,具有连接到逆变器的输入端的输出端,并防止噪声传输到逆变器;

进位电路,进位电路用于在第一时间段期间利用第一时钟信号上拉当前的进位信号,进位电路的输出端连接到后一级的上拉驱动器,

其中,波动防止器包括由晶体管组成的波动防止二极管,所述晶体管具有共接到进位电路的输出端的源极端和栅极端以及连接到逆变器的输入端的漏极端。

7. 一种栅极驱动电路,包括多个依赖地连接的级,其中,所述级中的一个或多个级包括:

上拉单元,用于在一帧中的第一时间段期间响应第一时钟信号来上拉当前的栅极信号,其中,上拉单元包括第一上拉单元,第一上拉单元的输出端连接到当前的栅极线;

上拉驱动器,连接到上拉单元,上拉驱动器从前面的级中的一个级接收进位信号,并导通上拉单元;

下拉单元,用于从后一级接收栅极信号,下拉单元将当前的栅极信号释放到截止电压电平,并截止上拉单元;

保持器,用于将当前的栅极信号保持在截止电压电平;

逆变器,用于响应第一时钟信号来导通或截止保持器;

波动防止器,具有连接到逆变器的输入端的输出端,并防止噪声传输到逆变器,

其中,上拉单元还包括第二上拉单元,第二上拉单元的输入端连接到第一上拉单元的输入端,波动防止器包括由晶体管组成的波动防止二极管,所述晶体管具有共接到第二上拉单元的输出端的源极端和栅极端以及连接到逆变器的输入端的漏极端。

8. 一种显示装置,包括:

显示单元,用于响应栅极信号和数据信号显示图像;

数据驱动器,用于向显示单元提供数据信号;

栅极驱动电路,包括多个依赖地连接的级并顺序地向显示单元输出栅极信号,其中,

栅极驱动电路的级包括:

上拉单元,用于在一帧中的第一时间段期间响应第一时钟信号来上拉当前的栅极信号;

上拉驱动器,连接到上拉单元,上拉驱动器从前面的级中的一个级接收进位信号,并导通上拉单元;

下拉单元,用于从后一级接收栅极信号,下拉单元将当前的栅极信号释放到截止电压电平,并截止上拉单元;

保持器,用于将当前的栅极信号保持在截止电压电平;

逆变器,用于响应第一时钟信号来导通或截止保持器;

波动防止器,具有连接到逆变器的输出端,并防止噪声传输到逆变器,

其中,波动防止器包括由晶体管组成的波动防止二极管,所述晶体管具有共接到上拉单元的输出端的源极端和栅极端以及连接到逆变器的输入端的漏极端。

9. 如权利要求8所述的显示装置,其中,波动防止器还包括波动防止晶体管,所述波动防止晶体管具有:漏极端,连接到波动防止二极管的漏极端;源极端,连接到用于施加截止电压的截止电压端;栅极端,连接到用于施加第二时钟信号的第二时钟信号端,第二时钟信号的相位与第一时钟信号的相位相反。

10. 如权利要求 9 所述的显示装置,其中,上拉单元包括第一上拉单元,第一上拉单元的输出端连接到当前的栅极线。

11. 如权利要求 10 所述的显示装置,其中,第一上拉单元的输出端连接到波动防止二极管的源极端和栅极端。

12. 如权利要求 8 所述的显示装置,其中,逆变器包括:

第一逆变器晶体管,第一逆变器晶体管的漏极端连接到用于施加第一时钟信号的第一时钟信号端,第一逆变器晶体管的源极端连接到截止电压端,第一逆变器晶体管的栅极端连接到波动防止二极管的漏极端;

第二逆变器晶体管,第二逆变器晶体管的栅极端连接到波动防止二极管漏极端,第二逆变器晶体管的源极端连接到截止电压端,第二逆变器晶体管的漏极端连接到保持器的控制端;

波动防止电容器,连接在第二逆变器晶体管的栅极端和源极端之间。

13. 一种显示装置,包括:

显示单元,用于响应栅极信号和数据信号显示图像;

数据驱动器,用于向显示单元提供数据信号;

栅极驱动电路,包括多个依赖地连接的级并顺序地向显示单元输出栅极信号,其中,栅极驱动电路的级包括:

上拉单元,用于在一帧中的第一时间段期间响应第一时钟信号来上拉当前的栅极信号;

上拉驱动器,连接到上拉单元,上拉驱动器从前面的级中的一个级接收进位信号,并导通上拉单元;

下拉单元,用于从后一级接收栅极信号,下拉单元将当前的栅极信号释放到截止电压电平,并截止上拉单元;

保持器,用于将当前的栅极信号保持在截止电压电平;

逆变器,用于响应第一时钟信号来导通或截止保持器;

波动防止器,具有连接到逆变器的输出端,并防止噪声传输到逆变器;

进位电路,进位电路用于在第一时间段期间利用第一时钟信号上拉当前的进位信号,进位电路的输出端连接到后面的级中的一个级的上拉驱动器,

其中,波动防止器包括由晶体管组成的波动防止二极管,所述晶体管具有共接到进位电路的输出端的源极端和栅极端以及连接到逆变器的输入端的漏极端。

14. 一种显示装置,包括:

显示单元,用于响应栅极信号和数据信号显示图像;

数据驱动器,用于向显示单元提供数据信号;

栅极驱动电路,包括多个依赖地连接的级并顺序地向显示单元输出栅极信号,其中,栅极驱动电路的级包括:

上拉单元,用于在一帧中的第一时间段期间响应第一时钟信号来上拉当前的栅极信号,其中,上拉单元包括第一上拉单元,第一上拉单元的输出端连接到当前的栅极线;

上拉驱动器,连接到上拉单元,上拉驱动器从前面的级中的一个级接收进位信号,并导通上拉单元;

下拉单元,用于从后一级接收栅极信号,下拉单元将当前的栅极信号释放到截止电压电平,并截止上拉单元;

保持器,用于将当前的栅极信号保持在截止电压电平;

逆变器,用于响应第一时钟信号来导通或截止保持器;

波动防止器,具有连接到逆变器的输出端,并防止噪声传输到逆变器,

其中,上拉单元还包括第二上拉单元,第二上拉单元的输入端连接到第一上拉单元的输入端,波动防止器包括由晶体管组成的波动防止二极管,所述晶体管具有共接到第二上拉单元的输出端的源极端和栅极端以及连接到逆变器的输入端的漏极端。

栅极驱动电路和具有该栅极驱动电路的显示装置

技术领域

[0001] 本发明涉及一种栅极驱动电路和具有该栅极驱动电路的显示装置。更具体地讲，本发明涉及一种用于提高高温可靠性的栅极驱动电路和具有该栅极驱动电路的显示装置。

背景技术

[0002] 通常，液晶显示器包括液晶面板，液晶面板具有下基底、面向下基底的上基底以及形成在下基底和上基底之间并显示图像的液晶层。

[0003] 液晶面板包括多条栅极线、多条数据线以及连接到栅极线和数据线的多个像素。用于向栅极线顺序地输出栅极信号的栅极驱动电路通过薄膜工艺形成在液晶面板上。

[0004] 通常，栅极驱动电路包括移位寄存器，多个级在移位寄存器中依赖地连接。每一级包括多个驱动晶体管，以向对应的栅极线输出栅极电压。具体地讲，所述级具有连接到栅极线并输出栅极电压的上拉晶体管，栅极电压的输出连接到后一级的输入端并用于控制后一级的驱动。此外，设置用于将栅极信号保持在截止电压电平的保持器和用于导通 / 截止保持器的逆变器 (inverter)。当栅极线产生噪声时，连接到栅极线的逆变器对保持器产生异常输出。因此，在后一级栅极信号以及在当前级产生失真信号。

[0005] 在该背景技术部分公开的上述信息仅用于促进理解本发明的背景，因此，它可包含不形成对本领域普通技术人员来讲在该国家已经公知的现有技术的信息。

发明内容

[0006] 本发明致力于提供一种优点在于提高可靠性和驱动余量 (drive margin) 的栅极驱动电路。

[0007] 本发明还致力于提供一种具有该栅极驱动电路的显示装置。

[0008] 在本发明的一个方面中，一种栅极驱动电路包括多个依赖地连接的级，所述级中的每一级包括上拉单元、上拉驱动器、下拉单元、保持器、逆变器和波动防止器。上拉单元在一帧中的第一时间段期间利用第一时钟信号来上拉当前的栅极信号。连接到上拉单元的上拉驱动器从前面的级中的一个级接收进位信号，并导通上拉单元。下拉单元从后面的级中的一个级接收栅极信号，将当前的栅极信号释放到截止电压电平，并截止上拉单元。保持器将当前的栅极信号保持在截止电压的电平。逆变器响应第一时钟信号来导通或截止保持器。波动防止器具有连接到逆变器的输出端，并防止噪声传输到逆变器。

[0009] 波动防止器可包括由晶体管组成的波动防止二极管，所述晶体管具有共接到上拉单元的输出端的源极和栅极以及连接到逆变器的输入端的漏极，并防止波动被施加到逆变器。

[0010] 该栅极驱动电路还可包括波动防止晶体管，该波动防止晶体管具有：漏极，连接到波动防止二极管的漏极；源极，连接到用于施加截止电压的截止电压端；栅极，连接到用于施加第二时钟信号的第二时钟信号端，第二时钟信号的相位与第一时钟信号的相位相反。

[0011] 上拉单元可包括第一上拉单元，第一上拉单元的输出端连接到当前的栅极线。第

一上拉单元的输出端可连接到波动防止二极管的源极端和栅极端。

[0012] 该栅极驱动电路可包括进位电路,进位电路用于在第一时间段期间利用第一时钟信号上拉当前的进位信号,进位电路的输出端连接到后一级的上拉驱动器。进位电路的输出端可连接到波动防止二极管的源极端和栅极端。

[0013] 上拉单元还可包括第二上拉单元,第二上拉单元的输入端连接到第一上拉单元的输入端。第二上拉单元的输出端可连接到波动防止二极管的源极端和栅极端。

[0014] 该逆变器可包括:第一逆变器晶体管,第一逆变器晶体管的漏极连接到用于施加第一时钟信号的第一时钟信号端,源极连接到截止电压端,栅极连接到波动防止二极管的漏极;第二逆变器晶体管,第二逆变器晶体管的栅极连接到波动防止二极管的漏极,源极连接到截止电压端,漏极连接到保持器的控制端;波动防止电容器,连接在第二逆变器晶体管的栅极和源极之间。

[0015] 根据该栅极驱动电路和具有该栅极驱动电路的显示装置,波动防止器防止波动信号被施加到逆变器,从而改进了由不良的逆变器输出导致发生的噪声。此外,提高了栅极驱动电路的可靠性并提高了显示质量。

附图说明

[0016] 图 1 示出了根据本发明第一示例性实施例的液晶显示器的框图。

[0017] 图 2 示出了根据本发明第一示例性实施例的用在栅极驱动电路中的第一移位寄存器和第二移位寄存器的框图。

[0018] 图 3 示出了图 2 中示出的移位寄存器的每一级的电路图。

[0019] 图 4 示出了图 3 中的相应的级的操作的波形图。

[0020] 图 5 示出了根据本发明第二示例性实施例的移位寄存器的每一级的电路图。

[0021] 图 6 示出了根据本发明第三示例性实施例的移位寄存器的每一级的电路图。

具体实施方式

[0022] 以下,参照附图更加充分地描述本发明,附图中示出了本发明的示例性实施例。如本领域技术人员所认识的,在所有不脱离本发明的精神或范围的情况下,可以以各种不同的方式修改所描述的实施例。

[0023] 在附图中,为了清晰起见,夸大了层、膜、面板、区域等的厚度。在整个说明书中,相同的标号表示相同的元件。将理解的是,当诸如层、膜、区域或基底等的元件被称为“在”另一元件“上”时,它可以直接在该另一元件上,或者也可存在中间元件。相反,当元件被称作“直接在”另一元件“上”时,不存在中间元件。

[0024] 现在将参照附图详细地描述本发明的示例性实施例。

[0025] 图 1 示出了根据本发明第一示例性实施例的液晶显示器的框图。

[0026] 如图 1 所示,液晶显示器包括:液晶面板 300;第一移位寄存器 400L 和第二移位寄存器 400R,连接到液晶面板 300;数据驱动器 500;灰度电压发生器 800,连接到数据驱动器 500;时序控制器 600,用于控制第一移位寄存器 400L、第二移位寄存器 400R、数据驱动器 500 和灰度电压发生器 800;电压发生器 700。

[0027] 液晶面板 300 包括作为等效电路的多条显示信号线 (G1-Gn 和 D1-Dm) 与被布置成

矩阵形式且连接到多条显示信号线的多个单位像素 PX。

[0028] 这里,显示信号线 (G1-Gn 和 D1-Dm) 包括用于传输栅极导通信号的多条栅极线 (G1-Gn) 和用于传输数据信号的多条数据线 (D1-Dm)。栅极线 (G1-Gn) 沿着行方向布置且基本上彼此平行,数据线 (D1-Dm) 沿着列方向布置且基本上彼此平行。

[0029] 单位像素 PX 包括连接到显示信号线 (G1-Gn 和 D1-Dm) 的开关、连接到开关的液晶电容器以及存储电容器。存储电容器是可选的。

[0030] 如果期望得到彩色显示,则对红色像素、绿色像素和蓝色像素中的每个设置红色滤色器、绿色滤色器和蓝色滤色器以及开关。此外,滤色器通常形成在第二显示面板的对应的区域上,然而,它们可以形成在第一显示面板的像素电极的下方或上方。

[0031] 用于使光偏振的偏振器 (未示出) 设置在液晶面板 300 的第一显示面板和第二显示面板中的至少一个外表面上。

[0032] 灰度电压发生器 800 产生与单位像素的透射率有关的成对的两个灰度电压。这两个灰度电压是正电压和负电压。相对于共电压 Vcom,正电压和负电压具有数据电压的相反的极性,并在反转驱动 (inversion drive) 的情形下被分别地和交替地施加到液晶面板。

[0033] 被布置到液晶面板 300 的第一侧和第二侧的第一移位寄存器 400L 和第二移位寄存器 400R 连接到栅极线 (G1-Gn),并向栅极线 (G1-Gn) 施加栅极导通信号。

[0034] 连接到液晶面板 300 的数据线 (D1-Dm) 的数据驱动器 500 基于由灰度电压发生器 800 提供的电压产生多个灰度电压,选择所产生的灰度电压,并将灰度电压作为数据信号施加到单位像素,并且数据驱动器 500 通常包括多个 IC。

[0035] 时序控制器 600 产生用于控制第一移位寄存器 400L、第二移位寄存器 400R 和数据驱动器 500 的控制信号,并将对应的控制信号提供到第一移位寄存器 400L、第二移位寄存器 400R 和数据驱动器 500。

[0036] 电压发生器 700 产生多个驱动电压,包括例如栅极截止电压 (Voff) 和共电压 Vcom。

[0037] 下面描述通过液晶显示器进行的显示操作。

[0038] 时序控制器 600 从外部图形控制器 (未示出) 接收 RGB 图像信号 R、G 和 B 以及用于控制 RGB 图像信号的输入控制信号,例如垂直同步信号 Vsync、水平同步信号 Hsync、主时钟信号 MCLK 和数据使能信号 DE。时序控制器 600 基于输入控制信号产生栅极控制信号 CONT1 和数据控制信号 CONT2,根据液晶面板 300 的操作条件处理图像信号 R、G 和 B,向第一移位寄存器 400L 和第二移位寄存器 400R 提供栅极控制信号 CONT1,并向数据驱动器 500 提供数据控制信号 CONT2 和处理过的图像数据 R'、G' 和 B'。

[0039] 这里,栅极控制信号 CONT1 包括用于指示栅极导通信号间隔的输出开始的第一开始信号 (STV1) 和第二开始信号 (STV2)、第一时钟信号 (CKV1) 和第二时钟信号 (CKV2)、第一反转时钟信号 (CKVB1) 和第二反转时钟信号 (CKVB2) 以及用于控制栅极导通信号的宽度的输出使能信号 OE。

[0040] 数据控制信号 CONT2 包括用于指示图像数据 R'、G' 和 B' 的输入开始的水平同步开始信号 STH、用于向数据线 (D1-Dm) 施加对应的数据电压的数据加载信号 (TP)、用于将数据电压相对于共电压 Vcom 的极性 (在下文中,被称作数据电压的极性) 反转的反转信号 RVS 以及数据时钟信号 HCLK。

[0041] 数据驱动器 500 根据由时序控制器 600 提供的数据控制信号 CONT2 顺序地接收与一行单位像素对应的图像数据 R' 、 G' 和 B' ，从灰度电压中选择与各个图像数据 R' 、 G' 和 B' 对应的灰度电压，从而将图像数据 R' 、 G' 和 B' 转换成对应的数据电压。

[0042] 第一移位寄存器 400L 和第二移位寄存器 400R 根据栅极控制信号 CONT1 将栅极导通信号施加到栅极线 ($G1-Gn$)，以导通连接到栅极线 ($G1-Gn$) 的开关。

[0043] 当栅极导通信号被施加到栅极线 ($G1-Gn$) 中的一条栅极线且连接到该栅极线的一行的开关被导通时（这个时间段被称作“1H”或“1 个水平周期”），数据驱动器 500 将数据电压供给到对应的数据线 ($D1-Dm$)。被供给到数据线 ($D1-Dm$) 的数据电压通过导通的开关被施加到对应的单位像素。

[0044] 液晶分子根据由像素电极和公共电极产生的电场的变化来改变它们的布置，因此穿过液晶层的光的偏振改变。偏振的改变被示出为根据附于第一显示面板和第二显示面板的偏振器（未示出）的透光率的改变。

[0045] 以相同的方式，在一帧期间，栅极导通信号被顺序地施加到栅极线 ($G1-Gn$)，以将数据电压施加到全部的单位像素。当一帧结束时，另一帧开始，被施加到数据驱动器 500 的反转信号 RVS 的状态被控制（帧反转），使得被施加到单位像素的数据电压的极性可以与前一帧的极性相反。在这种情况下，流过一条数据线的的数据电压的极性可根据反转信号 RVS 的特性在一帧内改变（行反转），施加到一个像素行的数据电压的极性可以不同（点反转）。

[0046] 首先，参照图 2 至图 4，描述根据本发明第一示例性实施例的用于栅极驱动电路的移位寄存器。

[0047] 图 2 示出了根据本发明第一示例性实施例的用在栅极驱动电路中的第一移位寄存器和第二移位寄存器的框图。图 3 是图 2 中的移位寄存器的每一级的电路图，图 4 示出了图 3 中的相应的级的波形时序操作。

[0048] 参照图 2，第一移位寄存器 400L 连接到多条栅极线 ($G1-Gn$) 的一端，第二移位寄存器 400R 连接到栅极线 ($G1-Gn$) 的另一端。在这种情况下，第二移位寄存器 400R 和第一移位寄存器 400L 一起被同时导通，使得分别由第一移位寄存器 400L 和第二移位寄存器 400R 输出的栅极导通信号 ($Gout1$ 、 $\dots$ 、 $Gout(j)$) 被同时提供到对应的栅极线。

[0049] 第一移位寄存器 400L 包括用于顺序地输出栅极导通信号 ($Gout1$ 、 $\dots$ 、 $Gout(j)$) 的多个左级 ($STL1$ 、 $\dots$ 、 $STL(j)$)，第二移位寄存器 400R 包括用于顺序地输出栅极导通信号 ($Gout1$ 、 $\dots$ 、 $Gout(j)$) 的多个右级 ($STR1$ 、 $\dots$ 、 $STR(j)$)。在这种情况下，左奇数级 ($STL1$ 、 $STL3$ 、 $STL5$) 依赖地彼此连接，左偶数级 ($STL2$ 、 $STL4$ 、 $STL6$) 依赖地彼此连接。此外，右奇数级 ($STR1$ 、 $STR3$ 、 $STR5$) 依赖地彼此连接，右偶数级 ($STR2$ 、 $STR4$ 、 $STR6$) 依赖地彼此连接。

[0050] 这里，如图 4 所示，被施加到第一栅极线 ($G1$) 的栅极导通信号 ($Gout1$) 包括预充电时间段 P1 和主充电时间段 (M1)，被施加到第二栅极线 ($G2$) 的栅极导通信号 ($Gout2$) 被延迟预充电时间段 P1。

[0051] 第一移位寄存器 400L 和第二移位寄存器 400R 具有相同的构造。因此，将仅描述第一移位寄存器 400L，将不对第二移位寄存器 400R 进行描述。

[0052] 多个左级 ($STL1$ 、 $\dots$ 、 $STL(j)$) 包括第一时钟信号端 (CK1)、第二时钟信号端 (CK2)、设置端 (S)、重置端 (R)、截止电压端 (GV)、帧重置端 (FR)、栅极输出端 (OUT1) 和进位输出

端 (OUT2)。

[0053] 如图 2 和图 4 所示,第一时钟信号 (CKV1)、第一反转时钟信号 (CKVB1)、第一开始信号 (STV1) 和栅极截止信号 (Voff) 被提供到左奇数级 (STL1、STL3、STL5),第二时钟信号 (CKV2)、第二反转时钟信号 (CKVB2)、第二开始信号 (STV2) 和栅极截止信号 (Voff) 被提供到左偶数级 (STL2、STL4、STL6)。

[0054] 这里,第一反转时钟信号 (CKVB1) 具有与第一时钟信号 (CKV1) 的相位相反的相位,第二反转时钟信号 (CKVB2) 具有与第二时钟信号 (CKV2) 的相位相反的相位。此外,第二时钟信号 (CKV2) 被延迟第一时钟信号 (CKV1) 的一个周期 T 的 $1/4$,即时间段 $T/4$;第二反转时钟信号 (CKVB2) 被延迟第一反转时钟信号 (CKVB1) 的一个周期 T 的 $1/4$,即时间段 $T/4$ 。

[0055] 此外,不同于前一进位信号的第一开始信号 (STV1) 被输入到左级 (STL1) 的设置端 (S),第二开始信号 (STV2) 被输入到左级 (STL2) 的设置端 (S)。在这种情况下,第二开始信号 (STV2) 被延迟第一开始信号 (STV1) 的 $T/4$ 时间段。

[0056] 不同于后一栅极导通信号的第一开始信号 (STV1) 被输入到最后一级 (STL(j)) 的重置端 (R)。

[0057] 例如,对于相应的级 (STL1、 $\dots$ 、STL(j)),前一级 (STL1) 的进位信号和后一级 (STL6) 的栅极导通信号 (Gout6) 被输入到左第三级 (STL3) 的设置端 (S) 和重置端 (R),第一反转时钟信号 (CKVB1) 和第一时钟信号 (CKV1) 被输入到第一时钟信号端 (CK1) 和第二时钟信号端 (CK2),栅极截止信号 Voff 被输入到截止电压端 (GV),初始化信号 (INT) 被输入到帧重置端 (FR)。栅极输出端 (OUT1) 输出栅极导通信号 (Gout3),进位输出端 (OUT2) 输出进位信号。最后一级 (STL(j)) 的进位信号是初始化信号,并被提供到相应的级 (STL1、 $\dots$ 、STL(j))。这里,第一移位寄存器 400L 和第二移位寄存器 400R 的左级和右级具有相同的构造。

[0058] 最后一级 (STL(j)) 以及在倒数第二级 (STL(j-1)) 和倒数第三级 (STL(j-2)) 可用作哑级 (dummy stage),在这种情况下,级 (STL(j)、STL(j-1) 和 STL(j-2)) 的输出端连接到不用于驱动显示装置的哑栅极线,或者可以连接到前面的级 (STL(j-3)、STL(j-4) 和 STL(j-5)) 的重置端 (R)。此外,倒数第二级的进位输出端 (OUT2) 可被设置成不连接。哑级用于提供用于顺序地操作第一移位寄存器 400L 和第二移位寄存器 400R 的相应的级的信号。

[0059] 图 3 示出了移位寄存器的每一级的电路图。

[0060] 参照图 3,所述级包括上拉驱动器 211、下拉单元 219、上拉单元 213、进位输出单元 214、波动改进器 (ripple improver) 215、逆变器 216、保持器 217、波动防止器 215a 和重置单元 218。

[0061] 上拉驱动器 211 包括开关 (T4)、第一电容器 C1 和第二电容器 C2。开关 T4 的栅极和源极连接到设置端 (S),漏极连接到第一节点 N1。第一电容器 C1 连接在第一节点 N1 和第二节点 N2 之间,第二电容器 C2 连接在第一节点 N1 和进位输出端 (OUT2) 之间。上拉驱动器 211 从前面的级中的一个级接收进位信号,并导通上拉单元 213。

[0062] 下拉单元 219 从后面的级中的一级接收栅极信号,将当前的栅极信号释放到截止电压 Voff,并截止上拉单元 213。

[0063] 下拉单元 219 包括下拉开关 (T2) 和开关 (T9), 下拉开关 (T2) 具有连接到重置端 (R) 的栅极、连接到截止电压端 (GV) 的源极和连接到栅极输出端 (OUT1) 的漏极, 开关 (T9) 具有连接到重置端 (R) 的栅极、连接到截止电压端 (GV) 的源极和连接到第一节点 N1 的漏极。在这种情况下, 开关 (T9) 的长宽比 (aspect ratio) 可被设置成处于开关 (T1) 的长宽比 $1/20$ 至 $1/10$ 之间。这里, 响应后一级的栅极输出信号 (Gout(j+3)), 下拉开关 (T2) 通过由截止电压端 (GV) 供给的截止电压 V_{off} 下拉被第一时钟信号 (CKV1) 上拉的当前的栅极电压。也就是说, 在第一间隔之后下拉开关 (T2) 导通, 并将当前的栅极电压减小至低状态。此外, 响应后一级的栅极输出信号 (Gout(j+3)), 开关 (T9) 将上拉单元 213 的开关 (T1) 的栅极端电压减小至由截止电压端 (GV) 供给的截止电压 V_{off} , 以截止开关 (T1)。

[0064] 上拉单元 213 包括上拉开关 (T1), 上拉开关 (T1) 具有连接到第一节点 N1 的栅极、连接到第一时钟信号端 (CK1) 的源极和连接到栅极输出端 (OUT1) 的漏极。这里, 上拉开关 (T1) 的漏极是上拉单元 213 的输出端。因此, 上拉单元 213 将被时钟信号 (CKV1) 上拉的栅极导通信号 (Gout(j)) 输出到栅极输出端 (OUT1), 其中, 通过第一时钟信号端 (CK1) 提供时钟信号 (CKV1)。

[0065] 进位输出单元 214 包括进位开关 (T15), 进位开关 (T15) 具有连接到第一节点 N1 的栅极、连接到第一时钟信号端 (CK1) 的源极和连接到进位输出端 (OUT2) 的漏极。因此, 进位输出单元 214 将被时钟信号 (CKV1) 上拉的进位信号 (Cout(j)) 输出到进位输出端 (OUT2), 其中, 通过第一时钟信号端 (CK1) 提供时钟信号 (CKV1)。此外, 如另一个示例性实施例, 可由上拉单元 213 的输出端输出进位信号, 而不采用进位开关 (T15)。

[0066] 波动改进器 215 包括串联连接在设置端 (S) 和截止电压端 (GV) 之间的多个开关 (T11、T10 和 T5)。开关 (T11) 具有连接到第二时钟信号端 (CK2) 的栅极、连接到设置端 (S) 的源极和连接到第一节点 N1 的漏极。开关 (T10) 具有连接到第一时钟信号端 (CK1) 的栅极、连接到第二节点 N2 的源极和连接到第一节点 N1 的漏极。开关 (T5) 具有连接到第二时钟信号端 (CK2) 的栅极、连接到截止电压端 (GV) 的源极和连接到第二节点 N2 的漏极。

[0067] 开关 (T10) 响应第一时钟信号 (CKV1) 将第二节点 N2 的信号提供到第一节点 N1, 从而防止由栅极输出端 (OUT1) 输出的栅极信号 (Gout(j)) 的波动。开关 (T11) 响应通过第二时钟信号端 (CK2) 提供的第一反转时钟信号 (CKVB1) 将另一级的进位信号 (Cout(j)) 提供到第一节点 N1, 从而防止由栅极输出端 (OUT1) 输出的栅极信号 (Gout(j)) 的波动。此外, 开关 (T5) 响应通过第二时钟信号端 (CK2) 提供的第一反转时钟信号 (CKVB1) 将栅极截止信号 V_{off} 提供到第二节点 N2, 从而防止由栅极输出端 (OUT1) 输出的栅极信号 (Gout(j)) 的波动。

[0068] 保持器 217 具有连接到逆变器 216 的控制端并包括开关 (T3)。开关 (T3) 具有作为保持器 217 的控制端并连接到逆变器 216 的第四节点 (N4) 的栅极、连接到截止电压端 (GV) 的源极和连接到栅极输出端 (OUT1) 的漏极。

[0069] 逆变器 216 包括多个开关 (T12、T7、T13 和 T8) 以及第三电容器 (C3) 和第四电容器 (C4), 并导通或截止保持器 217 的开关 (T3)。

[0070] 开关 (T12) 的栅极和源极连接到第一时钟信号端 (CK1), 开关 (T12) 的漏极连接到第三节点 (N3)。开关 (T7) 具有连接到第三节点 (N3) 的栅极、连接到第一时钟信号端 (CK1) 的源极和连接到第四节点 (N4) 的漏极。第三电容器 (C3) 连接在第一时钟信号端 (CK1) 和

第三节点 (N3) 之间,第四电容器 (C4) 连接在第三节点 (N3) 和第四节点 (N4) 之间。此外,开关 (T13) 的栅极通过波动防止二极管 (RT17) 连接到第二节点 N2,开关 (T13) 源极连接到截止电压端 (GV),开关 (T13) 漏极连接到第三节点 (N3),开关 (T8) 的栅极通过波动防止二极管 (RT17) 连接到第二节点 N2,开关 (T8) 源极连接到截止电压端 (GV),开关 (T8) 漏极连接到第四节点 (N4)。

[0071] 开关 (T12、T7) 响应第一时钟信号 (CKV1) 而导通,从而将第一时钟信号 (CKV1) 输出到第三节点 (N3) 和第四节点 (N4),在这种情况下,高电平栅极导通信号 (Gout(j)) 通过栅极输出端 (OUT1) 被输出。开关 (T13、T8) 导通,使得第三节点 (N3) 和第四节点 (N4) 被释放到栅极截止信号 Voff。这里,开关 (T3) 被维持为截止。

[0072] 当低电平栅极导通信号 (Gout(j)) 通过栅极输出端 (OUT1) 被输出时,开关 (T13、T8) 截止。在这种情况下,开关 (T12、T7) 导通,从而将高电平时钟信号 (CKV1) 施加到第四节点 (N4),保持器 217 的开关 (T3) 响应时钟信号 (CKV1) 将栅极截止信号 Voff 输出到栅极输出端 (OUT1)。因此,通过保持器 217 使栅极输出端 (OUT1) 保持成具有栅极截止信号 Voff。

[0073] 重置单元 218 连接到上拉驱动器 211,并包括开关 (T6),开关 (T6) 具有连接到帧重置端 (FR) 的栅极、连接到截止电压端 (GV) 的源极和连接到第一节点 N1 的漏极。开关 (T6) 响应最后一级的进位信号 (Cout(j)) 通过设置端 (S) 释放作为栅极截止信号 Voff 输入的噪声。

[0074] 因此,第二节点 N2 通过输出栅极截止信号 Voff 并截止开关 (T1、T15) 来重置输出端 (OUT1、OUT2)。

[0075] 波动防止器 215a 具有波动防止二极管 (RT17) 和波动防止开关 (RT18),波动防止二极管 (RT17) 连接到逆变器 216 的开关 (T8、T13) 的栅极。波动防止二极管 (RT17) 具有连接到波动防止开关 (RT18) 的漏极的漏极以及共接到第二节点 N2 的源极和栅极。波动防止开关 (RT18) 具有连接到第二时钟信号端 (CK2) 的栅极和连接到截止电压端 (GV) 的源极。此外,波动防止电容器 (RC7) 连接在逆变器 216 的开关 (T8) 的栅极和源极之间。

[0076] 这里,当波动通过栅极输出端 (OUT1) 被施加到第二节点 N2 时,波动防止二极管 (RT17) 通过波动防止二极管 (RT17) 的阈值电压来减弱波动电压,从而减小了被提供到逆变器 216 的输入端 (T8 和 T13 的栅极) 的波动电压影响。此外,通过极性与作为栅极导通信号的输入信号的第一时钟信号 (CKV1) 的极性相反的第一反转时钟信号 (CKVB1) 来操作波动防止开关 (RT18),以将逆变器 216 的输入端 (T8 和 T13 的栅极) 重置成栅极截止信号 Voff,从而消除波动影响。此外,波动防止电容器 (RC7) 连接在逆变器 216 的开关 (T8) 的栅极和源极之间,用来吸收被施加到逆变器 216 的输入端 (T8 和 T13 的栅极) 的波动电压。

[0077] 因此,当由连接到多条栅极线的寄生电容器导致的栅极输出端 (OUT1) 的电压发生变化时,可通过波动防止二极管 (RT17)、波动防止开关 (RT18) 和波动防止电容器 (RC7) 来改进由逆变器 216 和保持器 217 导致的异常输出。此外,可通过改进逆变器 216 和保持器 217 的不良输出来减少当前的栅极电压的信号变化。此外,因为当前的栅极 (OUT) 信号作为进位信号被传输到后一级,所以可获得全部的级的栅极驱动电路的可靠性,并提高了显示质量。

[0078] 参照图 3 和图 4,下面描述相应的级的操作。

[0079] 参照图 3 和图 4, 当在时间 t_1 , 开关 (T4) 响应第一开始信号 (STV1) 或另一级的进位信号而导通时, 第一电容器 (C1) 和第二电容器 (C2) 被充电。此时, 高电平的第一时钟信号 (CKV1) 被施加到第一时钟信号端 (CK1), 使得上拉单元 213 的开关 (T1) 和进位输出单元 214 的开关 (T15) 被导通。因此, 被提供到第一时钟信号端 (CK1) 的高电平的第一时钟信号 (CKV1) 通过栅极输出端 (OUT1) 和进位输出端 (OUT2) 被分别输出成为栅极导通信号 (Gout(j)) 和进位信号 (Cout(j))。在这种情况下, 第一节点 N1 在栅极启动时间段 (b) 中具有第一电压电平, 开关 (T1) 导通, 在 2H 期间维持栅极启动时间段 (b)。

[0080] 在时间 t_2 , 开关 (T1) 维持为导通, 被提供到第一时钟信号端 (CK1) 的时钟信号 (CKV1) 通过栅极输出端 (OUT1) 作为栅极截止信号 (Gout(j)) 被输出。在这种情况下, 第一节点 N1 在第一栅极禁止时间段 (c) 中具有小于第一电压电平的第二电压电平, 在 1H 期间维持第一栅极禁止时间段 (c)。这里, 第一栅极禁止时间段 (c) 表示直到另一级的栅极导通信号 (Gout(j+3)) 被输入到开关 (T9) 的栅极为止的时间段。

[0081] 在时间 t_3 , 当开关 (T9) 响应另一级的栅极导通信号 (Gout(j+3)) 而导通时, 第一节点 N1 在第二栅极禁止时间段 (d) 期间被释放到小于第二电压电平的第三电压电平, 即栅极截止信号 Voff。在这种情况下, 充在第一电容器 (C1) 和第二电容器 (C2) 中的电荷通过开关 (T9) 被释放成为栅极截止信号 Voff。

[0082] 开关 (T2) 将第二节点的电压电平下拉至栅极截止信号的电压电平。当另一级的栅极导通信号 (Gout(j+3)) 被提供到每一级的重置端 (R) 时, 第一节点被控制在第二栅极禁止时间段期间具有栅极截止信号 Voff 的电压, 从而截止开关 (T1), 开关 (T2) 导通, 以将栅极截止信号 Voff 输出到第二节点。如另一示例性实施例, 当不设置开关 (T2) 时, 开关 (T9) 可用作开关 (T2)。因此, 可通过将占据栅极驱动电路上的最大空间的开关 (T2) 去除, 来减小液晶面板中栅极驱动电路占据的空间, 因此, 可获得栅极驱动电路的工艺余量 (process margin)。

[0083] 图 5 示出了根据本发明第二示例性实施例的移位寄存器的每一级的电路图。

[0084] 级包括上拉驱动器 211、下拉单元 219、上拉单元 213、进位输出单元 214、波动改进器 215、逆变器 216、保持器 217、波动防止器 215a 和重置单元 218。

[0085] 在本发明的第二示例性实施例中, 除波动防止器 215a 和进位输出单元 214 之外的元件对应于本发明第一示例性实施例中的元件, 没有必要对它们进行描述。

[0086] 波动防止器 215a 的波动防止二极管 (RT17) 的源极和栅极可共接到进位输出单元 214 的输出端。因为进位输出单元 214 的输出端不直接连接到栅极线, 所以防止了由栅极信号的改变导致的波动电压影响逆变器 216。然而, 因为进位输出单元 214 会产生波动电压, 所以设置波动防止器 215a 以防止波动电压影响逆变器 216。

[0087] 波动防止器 215a 的另一电路的构造对应于第一示例性实施例的构造。本发明的第二示例性实施例可获得与本发明的第一示例性实施例的效果相同的效果。

[0088] 图 6 是根据本发明第三示例性实施例的移位寄存器的每一级的电路图。

[0089] 所述级包括上拉驱动器 211、下拉单元 219、上拉单元 213、第二上拉单元 (RT19)、进位输出单元 214、波动改进器 215、逆变器 216、保持器 217、波动防止器 215a 和重置单元 218。

[0090] 在本发明的第三示例性实施例中, 除波动防止器 215a 和第二上拉单元 (RT19) 之

外的元件对应于本发明第一示例性实施例中的元件,没有必要对它们进行描述。

[0091] 波动防止器 215a 的波动防止二极管 (RT17) 的源极和栅极可共接到第二上拉单元 (RT19) 的输出端。第二上拉单元 (RT19) 包括分别连接到上拉单元 213 的栅极和源极的栅极和源极以及连接到波动防止二极管的漏极。因为本发明的第三实施例中还包括第二上拉单元 (RT19), 所以防止了由于栅极信号的改变而失真的信号被输入到波动防止器 215a。然而, 因为第二上拉单元 (RT19) 会产生波动电压, 所以设置波动防止器 215a 以防止波动电压影响逆变器 216。

[0092] 波动防止器 215a 的另一电路的构造对应于第一示例性实施例的构造。本发明的第三示例性实施例获得了与本发明的第一示例性实施例的效果相同的效果。

[0093] 根据本发明示例性实施例的栅极驱动电路和包括该栅极驱动电路的显示装置将二极管、晶体管和电容器中的至少一个添加到逆变器的波动防止器, 从而防止在每一级中由栅极电压的波动导致逆变器的不良驱动, 因此通过二极管的阈值电压减小了由栅极电压的波动导致的被提供到逆变器的影响。

[0094] 因此, 波动防止二极管的输入电极和栅电极共接到栅极线, 输出电极连接到逆变器的晶体管。具体地讲, 还可提高栅极驱动电路抵抗在高温条件下产生的栅极信号的波动的可靠性。

[0095] 虽然结合当前被认为是实践性的示例性实施例的内容描述了本发明, 但是应当理解, 本发明不限于公开的实施例, 而是相反, 本发明意图覆盖包括在权利要求的精神和范围内的各种修改和等价布置。

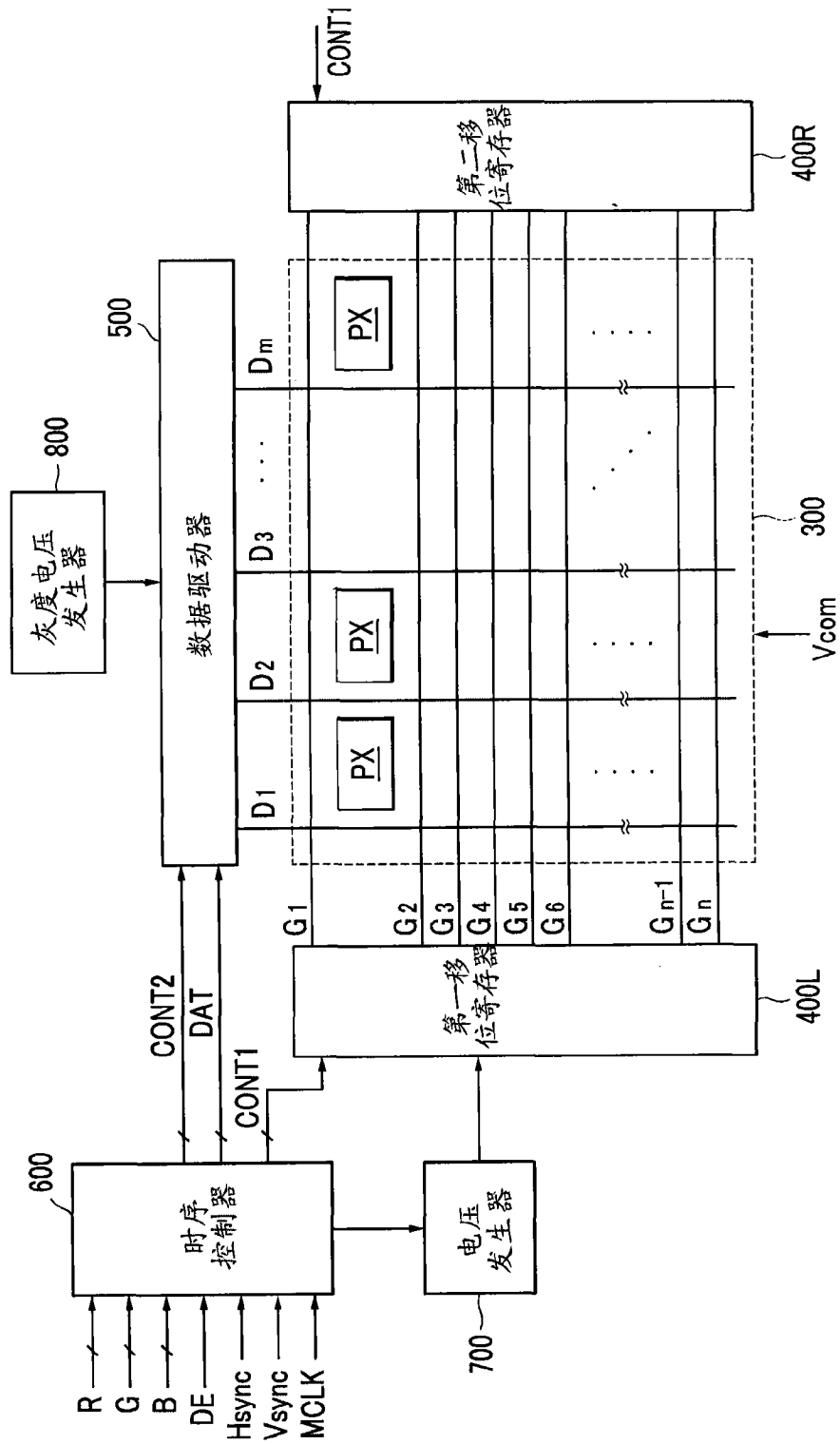


图1

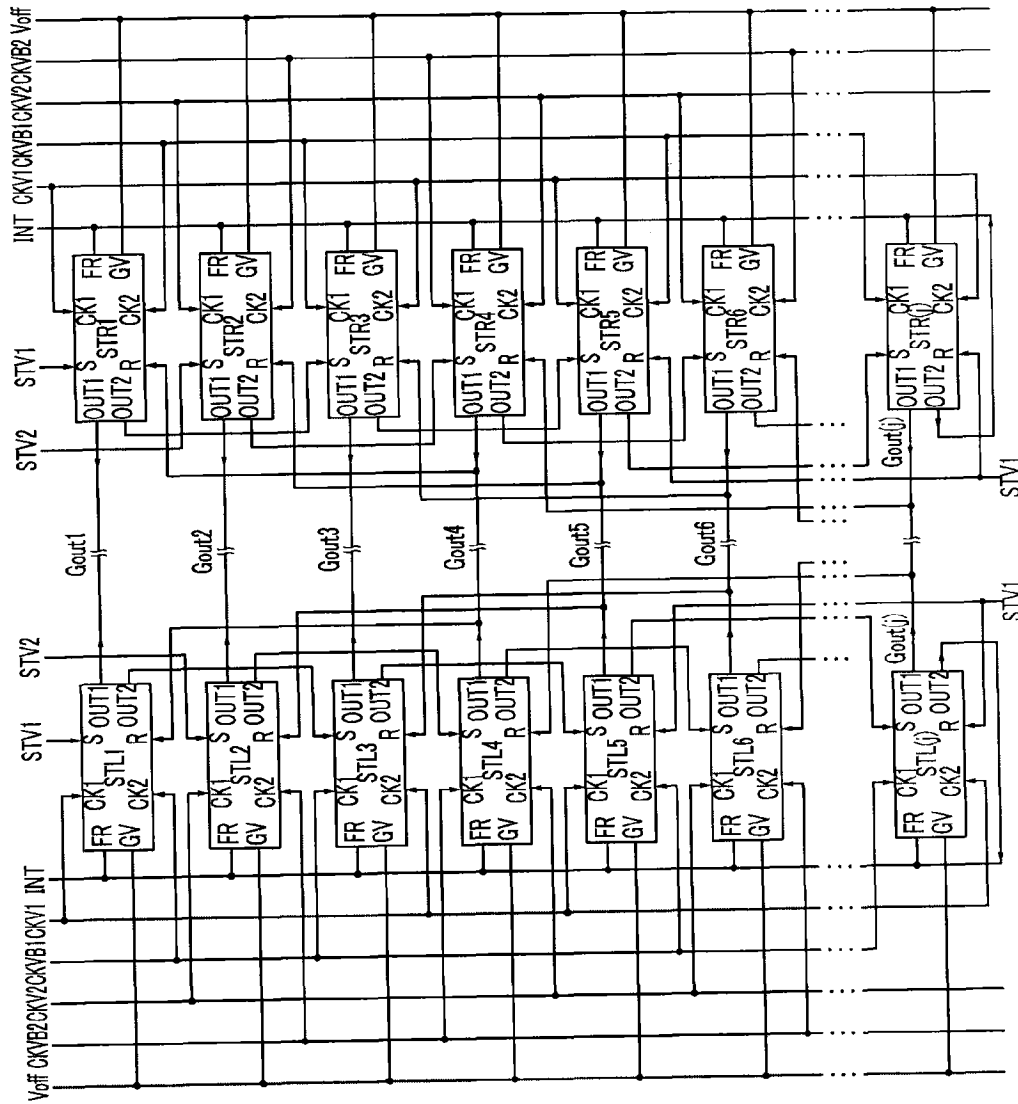


图 2

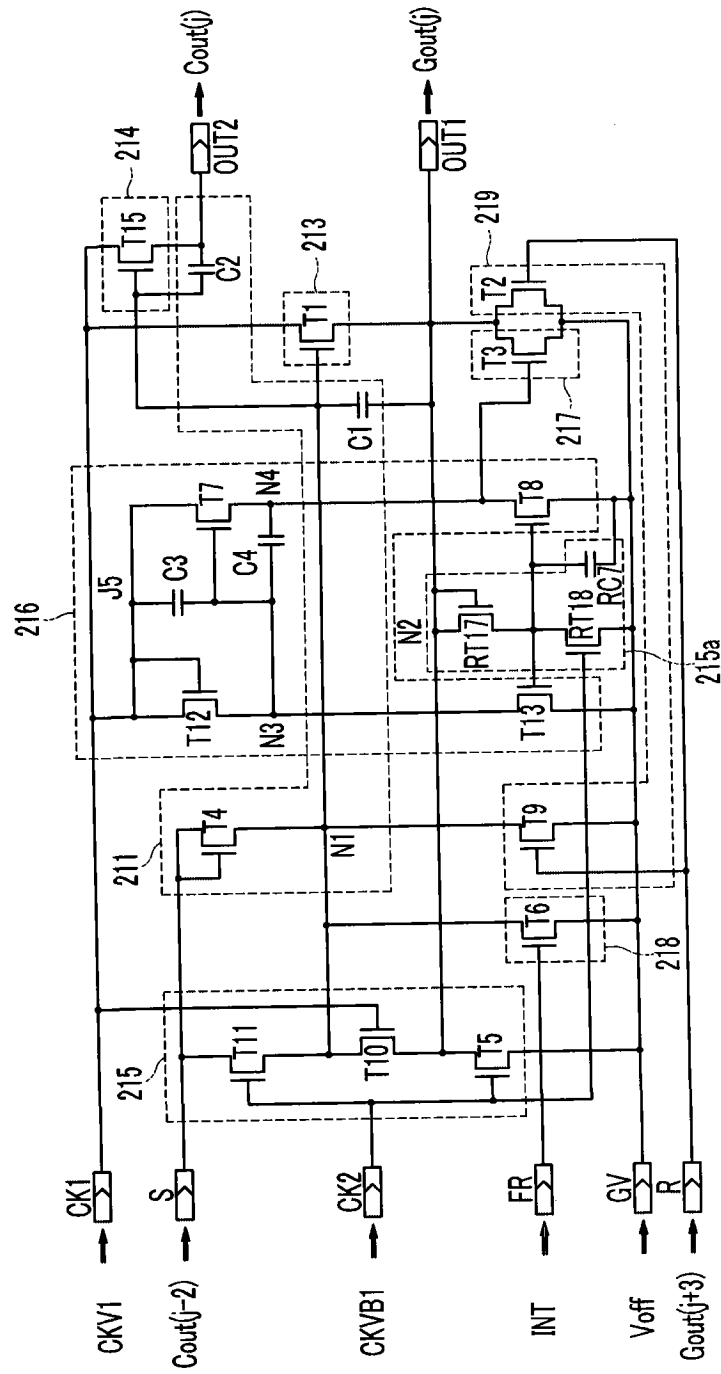


图 3

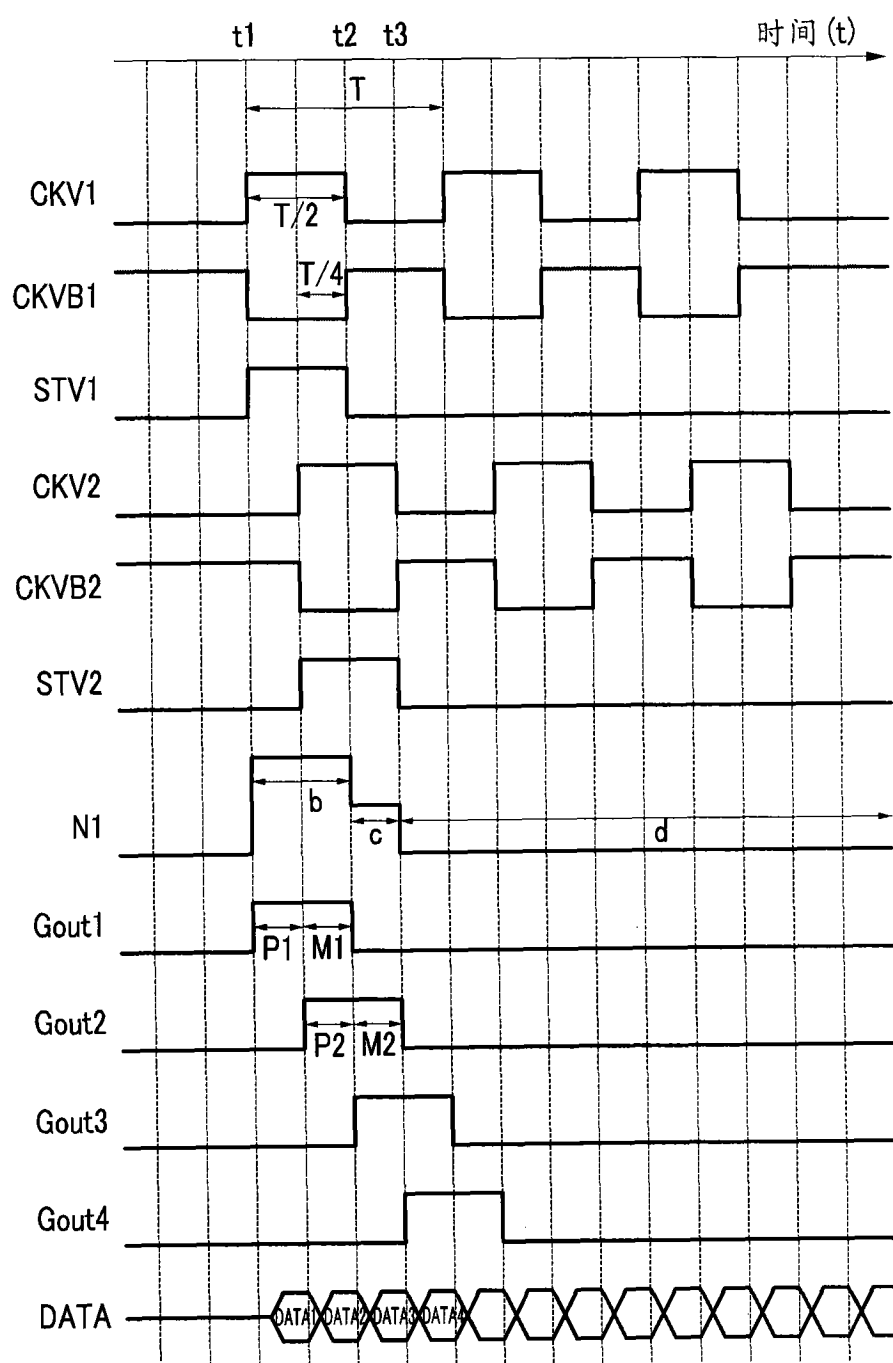


图 4

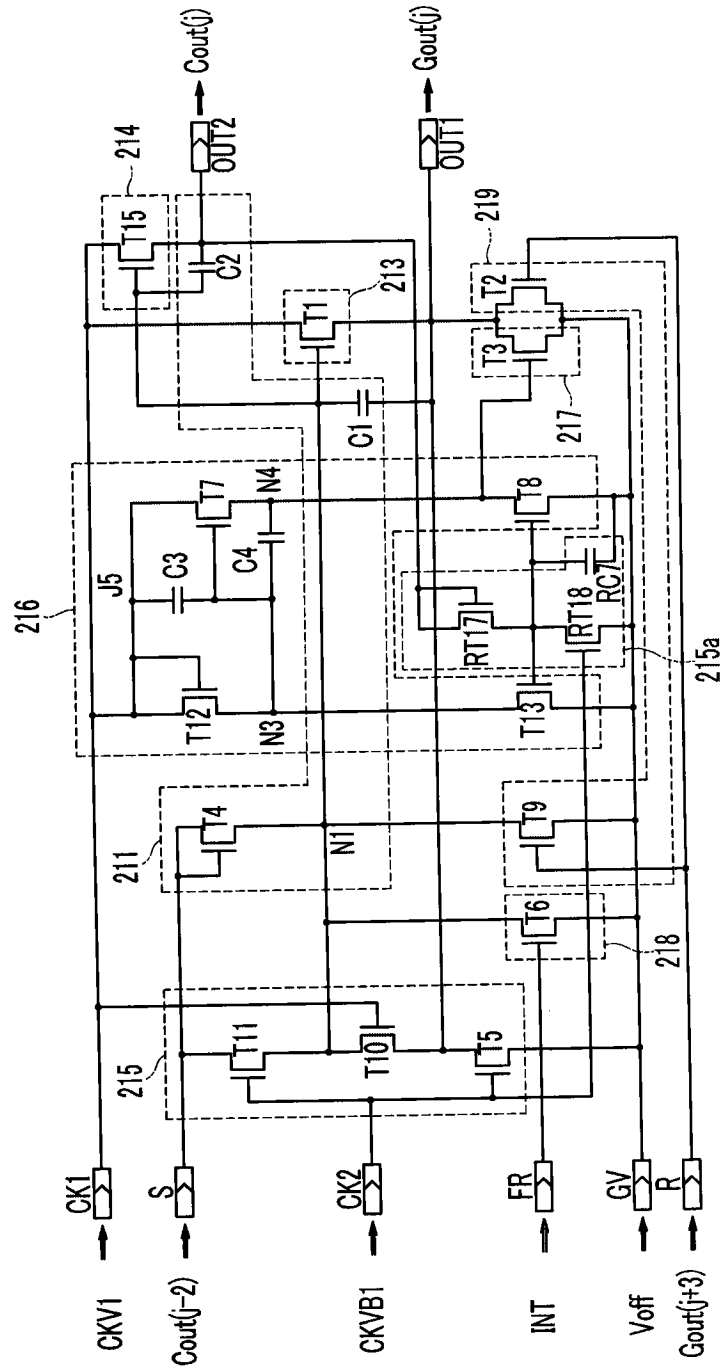


图 5

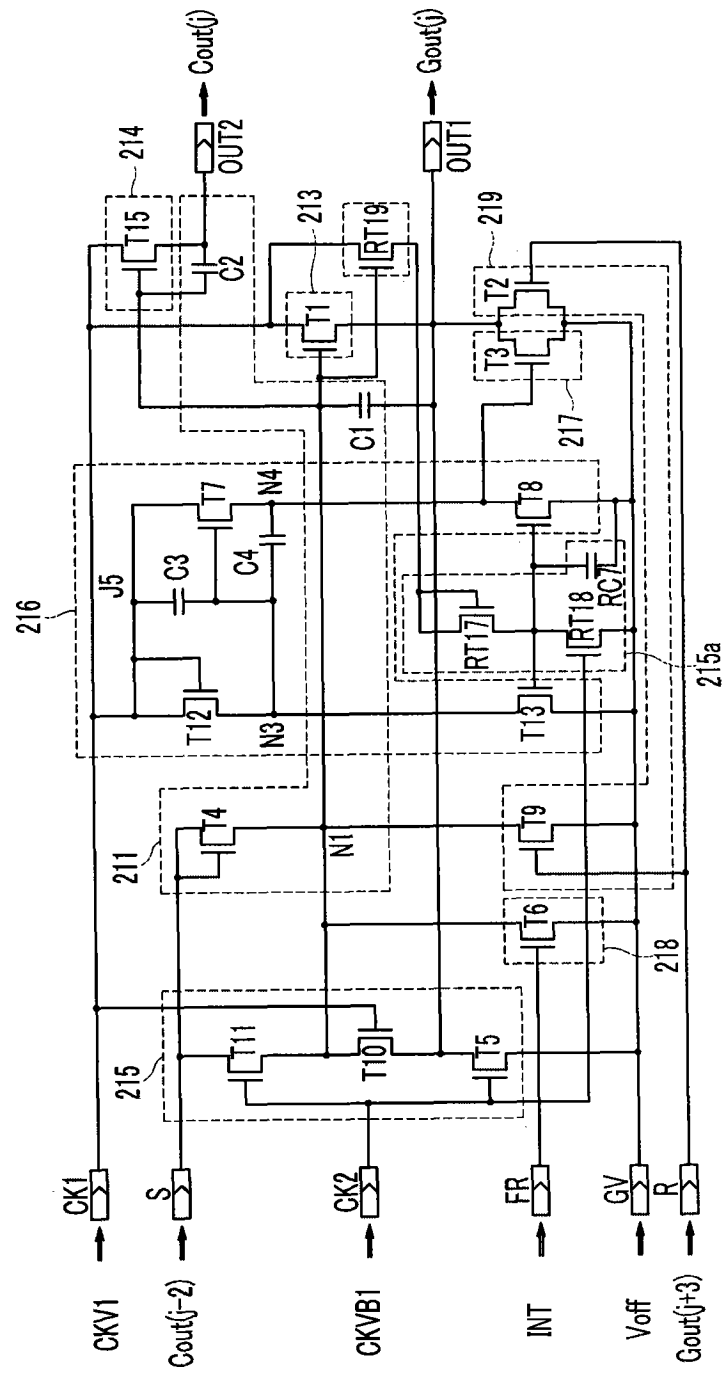


图 6