

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局(43) 国际公布日
2015年1月29日 (29.01.2015) WIPO | PCT

(10) 国际公布号

WO 2015/010348 A1

- (51) 国际专利分类号: G02F 1/1368 (2006.01) G02F 1/133 (2006.01)
- (21) 国际申请号: PCT/CN2013/080976
- (22) 国际申请日: 2013年8月7日 (07.08.2013)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权: 201310320358.8 2013年7月26日 (26.07.2013) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道9-2号, Guangdong 518132 (CN)。
- (72) 发明人: 薛景峰 (XUE, Jingfeng); 中国广东省深圳市光明新区塘明大道9-2号, Guangdong 518132 (CN)。 许哲豪 (HSU, Je-Hao); 中国广东省深圳市光明新区塘明大道9-2号, Guangdong 518132 (CN)。 姚晓慧 (YAO, Xiaohui); 中国广东省深圳市光明新区塘明大道9-2号, Guangdong 518132 (CN)。
- (74) 代理人: 深圳市威世博知识产权代理事务所 (普通合伙) (CHINA WISPRO INTELLECTUAL PROPERTY LLP.); 中国广东省深圳市南山区高新区粤兴三道8号中国地质大学产学研基地中地大楼A806, Guangdong 518057 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO,

[见续页]

(54) Title: ARRAY SUBSTRATE AND LIQUID CRYSTAL DISPLAY PANEL

(54) 发明名称: 一种阵列基板及液晶显示面板

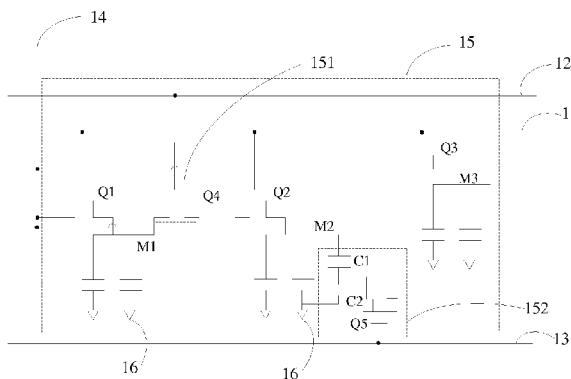


图 5 / FIG. 5

(57) Abstract: An array substrate. Each pixel unit (15) comprises a first pixel electrode (M1), a second pixel electrode (M2) and a third pixel electrode (M3), and each pixel unit (15) comprises a first control circuit (151) and a second control circuit (152), wherein the first control circuit (151) acts on the first pixel electrode (M1), so that the first pixel electrode (M1) is in the state of an image displaying a corresponding black picture in a 3D display mode; and the second control circuit (152) acts on the second pixel electrode (M2) and the third pixel electrode (M3), so as to change the voltage difference between the second pixel electrode (M2) and the third pixel electrode (M3), thereby being able to reduce the colour difference at a large viewing angle, improve the aperture ratio in a 2D display mode and reduce 3D binocular signal crosstalk, and being able to reduce the number of data drivers (607) at the same time, which is beneficial to reducing costs. Also provided is a liquid crystal display panel.

(57) 摘要:

[见续页]



RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, 本国际公布:
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, — 包括国际检索报告(条约第 21 条(3))。
TG)。

一种阵列基板，其中，每个像素单元（15）包括第一像素电极（M1）、第二像素电极（M2）以及第三像素电极（M3），并且每个像素单元（15）包括第一控制电路（151）和第二控制电路（152），第一控制电路（151）作用于第一像素电极（M1），以使得第一像素电极（M1）在3D显示模式下处于显示对应黑画面的图像的状态，第二控制电路（152）作用于第二像素电极（M2）和第三像素电极（M3），以改变第二像素电极（M2）和第三像素电极（M3）之间的电压差。从而，能够减小大视角下的颜色差异，提高2D显示模式下的开口，降低3D双眼信号串扰，同时能减少数据驱动器（607）的数量，有利于降低成本。还提供了一种液晶显示面板。

一种阵列基板及液晶显示面板

[1] 【技术领域】

[2] 本发明涉及液晶显示技术领域，特别是涉及一种阵列基板及液晶显示面板。

[3] 【背景技术】

[4] VA (Vertical Alignment, 垂直配向) 型液晶显示面板具有响应速度快、对比度高等优点，是目前液晶显示面板的主流发展方向。但是，在不同的视角下，液晶分子的排列指向并不相同，使得液晶分子的有效折射率也不相同，由此会引起透射光强的变化，具体表现为斜视角下透光能力降低，斜视角方向和正视角方向所表现的颜色不一致，发生色差，因此在大视角下会观察到颜色失真。为了改善大视角下的颜色失真，在像素设计中，将一个像素分为主像素区和子像素区，每个像素区分为4个domain (畴，指液晶分子的指向矢基本相同的微小区域)，由此每个像素分为8个domain，通过控制主像素区和子像素区的电压不相同，以使得两个像素区中的液晶分子排列不相同，进而改善大视角下的颜色失真，以达到LCS (Low Color Shift, 低色偏) 的效果。

[5] 在3D FPR (Film-type Patterned Retarder, 偏光式) 立体显示技术中，相邻两行像素分别对应观看者的左眼和右眼，以分别产生对应左眼的左眼图像和对应右眼的右眼图像，观看者的左右眼分别接收到相应的左眼图像和右眼图像后，通过大脑对左右眼图像进行合成以使得观看者感受到立体显示效果。而左眼图像和右眼图像容易发生串扰，会导致观看者看到重叠的影像，影响了观看效果。为了避免双眼图像信号发生串扰，在相邻两行像素之间采用BM (Black Matrix, 黑色矩阵) 遮蔽的方式来阻挡发生串扰的信号，以降低双眼信号串扰。然而，采用此种方式会导致2D显示模式下的开口率大大降低，降低了2D显示模式下的显示亮度。

[6] 上述LCS设计中，将一个像素分为主像素区和次像素区的技术方案能够同时解决2D显示模式下的开口率和3D显示模式下的双眼信号串扰问题，即在2D显示模式下控制主像素区和次像素区均正常显示2D图像，而在3D显示模式下使主像素

区显示黑画面以等效于BM，用于降低双眼信号串扰，使次像素区正常显示3D图像。然而，在3D显示模式下，由于主像素区显示黑画面，即在3D显示模式下只有一个次像素区正常显示3D图像，而无法达到LCS效果，在大视角下仍然会观察到颜色失真。

[7] 为了解决上述问题，参阅图1和图2，现有技术中，将一个像素划分为三个子像素区A、B、C，每个子像素区分为4个domain。每个像素采用两条数据线和两条扫描线进行驱动。在2D显示模式下，通过GateN_1同时控制薄膜晶体管1、2、3导通，DataN_1对子像素区A输入相应的数据信号，DataN_2对子像素区B和子像素区C输入相应的数据信号，使得三个子像素区A、B、C正常显示2D图像，由此能够提高2D显示模式下的开口率，而通过DataN_1和DataN_2能够分别对子像素区A和子像素区B、子像素区C输入不同的数据信号以使得子像素区A与子像素区B、子像素区C的电压不相同，之后通过GateN_2控制薄膜晶体管4导通，在电容C1的作用下使得子像素区B和子像素区C的电压不相同，由此使得三个子像素区A、B、C的电压各不相同，进而达到2D显示模式下的LCS效果。在3D显示模式下，通过GateN_1同时控制薄膜晶体管1、2、3导通，DataN_1对子像素区A输入相应的数据信号以使得子像素区A显示黑画面，DataN_2对子像素区B和子像素区C输入相应的数据信号以使得子像素区B和子像素区C显示3D图像，从而在相邻两行像素中，一行像素中显示左眼图像的子像素区B和子像素区C与另一行像素中显示右眼图像的子像素区B和子像素区C之间具有显示黑画面的子像素区A，显示黑画面的子像素区A等效于BM，从而能够降低3D双眼信号串扰。之后，通过GateN_2控制薄膜晶体管4导通，在电容5的作用下使得子像素区B和子像素区C的电压不相同，由此实现3D显示模式下的LCS效果。

[8] 通过上述技术方案，能够解决2D显示模式下的开口率和3D显示模式下的双眼信号串扰问题，同时也能够在2D显示模式下和3D显示模式下实现LCS效果。然而，上述技术方案中，每个像素需要两条数据线驱动，相应地会增加数据驱动器的数量，不利于成本降低。

[9] **【发明内容】**

[10] 本发明主要解决的技术问题是提供一种阵列基板及液晶显示面板，能够减小大

视角下的颜色差异，提高2D显示模式下的开口，降低3D双眼信号串扰，同时能够减少数据驱动器的数量，有利于降低成本。

[11] 为解决上述技术问题，本发明采用的一个技术方案是：提供一种阵列基板，包括多条第一扫描线、多条第二扫描线、多条第三扫描线、多条数据线、多个行列排列的像素单元以及用于输入公共电压的公共电极，每个像素单元对应一条第一扫描线、一条第二扫描线、一条第三扫描线以及一条数据线；所有第二扫描线在阵列基板的外围区域电性连接，每个像素单元包括第一像素电极、第二像素电极以及第三像素电极，以及分别作用于第一像素电极、第二像素电极和第三像素电极的第一开关、第二开关以及第三开关，每个像素单元还包括第一控制电路和第二控制电路，对应本像素单元的数据线分别通过第一开关、第二开关以及第三开关与第一像素电极、第二像素电极以及第三像素电极连接，以提供数据信号，第一开关、第二开关以及第三开关在第一扫描线输入第一扫描信号时导通；第一控制电路与公共电极连接，第一控制电路在第二扫描线输入第二扫描信号时控制第一像素电极和公共电极之间的电压差为零，以使得第一像素电极处于显示对应黑画面的图像的状态，第二控制电路在第三扫描线输入第三扫描信号时作用于第二像素电极和第三像素电极，以改变第二像素电极和第三像素电极之间的电压差；其中，在2D显示模式下，第一像素电极、第二像素电极以及第三像素电极在对应本像素单元的第一扫描线和数据线的作用下处于显示对应2D画面的图像的状态，第一控制电路在第二扫描线输入第四扫描信号时控制第一像素电极处于显示对应2D画面的图像的状态，随后对应本像素单元第三扫描线输入第三扫描信号控制第二控制电路作用于第二像素电极和第三像素电极，第二像素电极和第三像素电极之间的电压差在第二控制电路的作用下改变，以使得第一像素电极、第二像素电极以及第三像素电极两两之间存在不为零的电压差；在3D显示模式下，第二扫描线输入第二扫描信号以控制第一控制电路作用于第一像素电极，第二像素电极和第三像素电极在对应本像素单元的第一扫描线和数据线的作用下处于显示对应3D画面的图像的状态，第一像素电极在第一控制电路的作用下处于显示对应黑画面的图像的状态，随后第三扫描线输入第三扫描信号以控制第二控制电路作用于第二像素电极和第三像素

电极，第二像素电极和第三像素电极之间的电压差在第二控制电路的作用下改变，以使得第二像素电极和第三像素电极之间存在不为零的电压差。

- [12] 其中，第一控制电路包括第四开关，第四开关包括控制端、第一端以及第二端，第四开关的控制端连接第二扫描线，第四开关的第一端连接第一像素电极，第四开关的第二端连接公共电极，在第二扫描线输入第二扫描信号时第四开关导通，以使得第一像素电极和公共电极电性连接，第四开关在其导通时间内控制第一像素电极和公共电极之间的电压差为零。
- [13] 其中，第二控制电路包括第五开关、第一分压电容和第二分压电容，第五开关包括控制端、第一端以及第二端，第五开关的控制端连接第三扫描线，第五开关的第一端与第一分压电容的一端连接，第一分压电容的另一端与第二像素电极连接，第五开关的第二端与第三像素电极连接，第二分压电容的一端与第一分压电容的一端连接，第二分压电容的另一端与公共电极连接，在第三扫描线输入第三扫描信号时第五开关导通，以使得第二像素电极和第三像素电极之间的电压差通过第一分压电容和第二分压电容改变。
- [14] 其中，第一分压电容由形成第一扫描线的金属和形成数据线的金属所构成，第二分压电容由形成第一扫描线的金属和透明电极所构成。
- [15] 为解决上述技术问题，本发明采用的另一个技术方案是：提供一种阵列基板，包括多条第一扫描线、多条第二扫描线、多条第三扫描线、多条数据线、多个行列排列的像素单元以及用于输入公共电压的公共电极，每个像素单元对应一条第一扫描线、一条第二扫描线、一条第三扫描线以及一条数据线；每个像素单元包括第一像素电极、第二像素电极以及第三像素电极，以及分别作用于第一像素电极、第二像素电极和第三像素电极的第一开关、第二开关以及第三开关，每个像素单元还包括第一控制电路和第二控制电路，对应本像素单元的数据线分别通过第一开关、第二开关以及第三开关与第一像素电极、第二像素电极以及第三像素电极连接，以提供数据信号，第一开关、第二开关以及第三开关在第一扫描线输入第一扫描信号时导通；第一控制电路在第二扫描线输入第二扫描信号时作用于第一像素电极，以使得第一像素电极处于显示对应黑画面的图像的状态，第二控制电路在第三扫描线输入第三扫描信号时作用于第二像

素电极和第三像素电极，以改变第二像素电极和第三像素电极之间的电压差；其中，在2D显示模式下，第一像素电极、第二像素电极以及第三像素电极在对应本像素单元的第一扫描线和数据线的作用下处于显示对应2D画面的图像的状态，第一控制电路在第二扫描线输入第四扫描信号时控制第一像素电极处于显示对应2D画面的图像的状态，随后第三扫描线输入第三扫描信号控制第二控制电路作用于第二像素电极和第三像素电极，第二像素电极和第三像素电极之间的电压差在第二控制电路的作用下改变，以使得第一像素电极、第二像素电极以及第三像素电极两两之间存在不为零的电压差；在3D显示模式下，第二扫描线输入第二扫描信号以控制第一控制电路作用于第一像素电极，第二像素电极和第三像素电极在对应本像素单元的第一扫描线和数据线的作用下处于显示对应3D画面的图像的状态，第一像素电极在第一控制电路的作用下处于显示对应黑画面的图像的状态，随后第三扫描线输入第三扫描信号以控制第二控制电路作用于第二像素电极和第三像素电极，第二像素电极和第三像素电极之间的电压差在第二控制电路的作用下改变，以使得第二像素电极和第三像素电极之间存在不为零的电压差。

- [16] 其中，第一控制电路与公共电极连接，第一控制电路在第二扫描线输入第二扫描信号时控制第一像素电极和公共电极之间的电压差为零，以使得第一像素电极处于显示对应黑画面的图像的状态。
- [17] 其中，第一控制电路包括第四开关，第四开关包括控制端、第一端以及第二端，第四开关的控制端连接第二扫描线，第四开关的第一端连接第一像素电极，第四开关的第二端连接公共电极，在第二扫描线输入第二扫描信号时第四开关导通，以使得第一像素电极和公共电极电性连接，第四开关在其导通时间内控制第一像素电极和公共电极之间的电压差为零。
- [18] 其中，第二控制电路包括第五开关、第一分压电容和第二分压电容，第五开关包括控制端、第一端以及第二端，第五开关的控制端连接第三扫描线，第五开关的第一端与第一分压电容的一端连接，第一分压电容的另一端与第二像素电极连接，第五开关的第二端与第三像素电极连接，第二分压电容的一端与第一分压电容的一端连接，第二分压电容的另一端与公共电极连接，在第三扫描线

输入第三扫描信号时第五开关导通，以使得第二像素电极和第三像素电极之间的电压差通过第一分压电容和第二分压电容改变。

[19] 其中，第一分压电容由形成第一扫描线的金属和形成数据线的金属所构成，第二分压电容由形成第一扫描线的金属和透明电极所构成。

[20] 其中，所有第二扫描线在阵列基板的外围区域电性连接。

[21] 为解决上述技术问题，本发明采用的又一个技术方案是：提供一种液晶显示面板，包括多个第一扫描驱动器、至少一个第二扫描驱动器、多个第三扫描驱动器、多个数据驱动器、阵列基板、彩色滤光基板以及位于阵列基板和彩色滤光基板之间的液晶层；阵列基板包括多条第一扫描线、多条第二扫描线、多条第三扫描线、多条数据线、多个行列排列的像素单元以及用于输入公共电压的公共电极，每个像素单元对应一条第一扫描线、一条第二扫描线、一条第三扫描线以及一条数据线；每个第一扫描驱动器与一条第一扫描线连接以对第一扫描线输入第一扫描信号，至少一个第二扫描驱动器与第二扫描线连接以对第二扫描线输入第二扫描信号和第四扫描信号，每个第三扫描驱动器与一条第三扫描线连接以对第三扫描线输入第三扫描信号，每个数据驱动器与一条数据线连接以对数据线输入数据信号；每个像素单元包括第一像素电极、第二像素电极以及第三像素电极，以及分别作用于第一像素电极、第二像素电极和第三像素电极的第一开关、第二开关以及第三开关，每个像素单元还包括第一控制电路和第二控制电路，对应本像素单元的数据线分别通过第一开关、第二开关以及第三开关与第一像素电极、第二像素电极以及第三像素电极连接，以提供数据信号，第一开关、第二开关以及第三开关在第一扫描线输入第一扫描信号时导通；第一控制电路在第二扫描线输入第二扫描信号时作用于第一像素电极，以使得第一像素电极处于显示对应黑画面的图像的状态，第二控制电路在第三扫描线输入第三扫描信号时作用于第二像素电极和第三像素电极，以改变第二像素电极和第三像素电极之间的电压差；其中，在2D显示模式下，第一像素电极、第二像素电极以及第三像素电极在对应本像素单元的第一扫描线和数据线的作用下处于显示对应2D画面的图像的状态，第一控制电路在第二扫描线输入第四扫描信号时控制第一像素电极处于显示对应2D画面的图像的状态，随后第三扫

描线输入第三扫描信号控制第二控制电路作用于第二像素电极和第三像素电极，第二像素电极和第三像素电极之间的电压差在第二控制电路的作用下改变，以使得第一像素电极、第二像素电极以及第三像素电极三者之间存在不为零的电压差；在3D显示模式下，第二扫描线输入第二扫描信号以控制第一控制电路作用于第一像素电极，第二像素电极和第三像素电极在对应本像素单元的第一扫描线和数据线的作用下处于显示对应3D画面的图像的状态，第一像素电极在第一控制电路的作用下处于显示对应黑画面的图像的状态，随后第三扫描线输入第三扫描信号以控制第二控制电路作用于第二像素电极和第三像素电极，第二像素电极和第三像素电极之间的电压差在第二控制电路的作用下改变，以使得第二像素电极和第三像素电极之间存在不为零的电压差。

- [22] 其中，第一控制电路与公共电极连接，第一控制电路在第二扫描线输入第二扫描信号时控制第一像素电极和公共电极之间的电压差为零，以使得第一像素电极处于显示对应黑画面的图像的状态。
- [23] 其中，第一控制电路包括第四开关，第四开关包括控制端、第一端以及第二端，第四开关的控制端连接第二扫描线，第四开关的第一端连接第一像素电极，第四开关的第二端连接公共电极，在第二扫描线输入第二扫描信号时第四开关导通，以使得第一像素电极和公共电极电性连接，第四开关在其导通时间内控制第一像素电极和公共电极之间的电压差为零。
- [24] 其中，第二控制电路包括第五开关、第一分压电容和第二分压电容，第五开关包括控制端、第一端以及第二端，第五开关的控制端连接第三扫描线，第五开关的第一端与第一分压电容的一端连接，第一分压电容的另一端与第二像素电极连接，第五开关的第二端与第三像素电极连接，第二分压电容的一端与第一分压电容的一端连接，第二分压电容的另一端与公共电极连接，在第三扫描线输入第三扫描信号时第五开关导通，以使得第二像素电极和第三像素电极之间的电压差通过第一分压电容和第二分压电容改变。
- [25] 其中，第一分压电容由形成第一扫描线的金属和形成数据线的金属所构成，第二分压电容由形成第一扫描线的金属和透明电极所构成。
- [26] 其中，所有第二扫描线在阵列基板的外围区域电性连接。

[27] 本发明的有益效果是：区别于现有技术的情况，本发明的阵列基板，每个像素单元使用一条第一扫描线、一条第二扫描线、一条第三扫描线以及一条数据线驱动，相较于现有技术减少了数据线的数量，进而相应减少数据驱动器的数量，有利于降低生产成本。此外，每个像素单元包括第一控制电路和第二控制电路，第一控制电路在第二扫描线输入第二扫描信号时作用于第一像素电极，以使得第一像素电极处于对应显示黑画面的电压状态，第二控制电路在第三扫描线输入第三扫描信号时作用于第二像素电极和第三像素电极，以改变第二像素电极和第三像素电极之间的电压差。在2D显示模式下，第二扫描线控制第一控制电路，以使得第一控制电路控制第一像素电极处于对应显示2D画面的电压状态，从而使得第一像素电极在2D显示模式下处于显示对应2D画面的图像的状态，即第一像素电极、第二像素电极和第三像素电极均处于显示对应2D画面的图像的状态，由此提高了开口率，而第三扫描线控制第二控制电路，以使得第二控制电路作用于第二像素电极和第三像素电极，以使得第一像素电极、第二像素电极以及第三像素电极两两之间存在不为零的电压差，由此能够减小2D显示模式下大视角的颜色差异；在3D显示模式下，第二扫描线控制第一控制电路作用于第一像素电极，以使得第一像素电极处于显示对应黑画面的图像的状态，通过处于显示对应黑画面的图像的状态的第一像素电极能够阻挡错误的左眼图像和右眼图像，由此能够减小3D双眼信号串扰，而第三扫描线控制第二控制电路作用于第二像素电极和第三像素电极，以改变第二像素电极和第三像素电极之间的电压差，以使得第二像素电极与第三像素电极之间具有不为零的电压差，由此能够减小3D显示模式下大视角的颜色差异。

[28] 【附图说明】

[29] 图1是现有技术中一种阵列基板的像素结构示意图；

[30] 图2是图1中的像素结构的等效电路图；

[31] 图3是本发明阵列基板一实施方式的结构示意图；

[32] 图4是图3的阵列基板中，像素单元一实施方式的结构示意图；

[33] 图5是图4的像素单元的结构的等效电路图；

[34] 图6是本发明液晶显示面板一实施方式的侧视结构示意图；

- [35] 图7是图6的液晶显示面板一实施方式的俯视结构示意图，其中，图中只示出液晶显示面板中的阵列基板与驱动器。
- [36] **【具体实施方式】**
- [37] 下面将结合附图和实施方式对本发明进行详细说明。
- [38] 参阅图3-图5，本发明阵列基板的一实施方式中，阵列基板包括多条第一扫描线11、多条第二扫描线12、多条第三扫描线13、多条数据线14以及多个行列排列的像素单元15。阵列基板还包括用于输入公共电压的公共电极16。每个像素单元15对应一条第一扫描线11、一条第二扫描线12、一条第三扫描线13以及数据线14。
- [39] 其中，参阅图5，每个像素单元15包括第一像素电极M1、第二像素电极M2以及第三像素电极M3，以及分别作用于第一像素电极M1、第二像素电极M2以及第三像素电极M3的第一开关Q1、第二开关Q2以及第三开关Q3。第一开关Q1的控制端、第二开关Q2的控制端以及第三开关Q3的控制端均与对应本像素单元15的第一扫描线11电性连接，以接收第一扫描信号；第一开关Q1的输入端、第二开关Q2的输入端以及第三开关Q3的输入端均与对应本像素单元15的数据线14电性连接；第一开关Q1的输出端与第一像素电极M1电性连接，第二开关Q2的输出端与第二像素电极M2电性连接，第三开关Q3的输出端与第三像素电极M3电性连接。在第一扫描线11输入第一扫描信号时，第一开关Q1、第二开关Q2以及第三开关Q3导通，数据线14分别通过第一开关Q1、第二开关Q2以及第三开关Q3对第一像素电极M1、第二像素电极M2以及第三像素电极M3提供数据信号，从而驱动第一像素电极M1、第二像素电极M2以及第三像素电极M3工作。本实施方式中，第一开关Q1、第二开关Q2和第三开关Q3均为薄膜晶体管，其控制端对应为薄膜晶体管的栅极，其输入端对应为薄膜晶体管的源极，其输出端对应为薄膜晶体管的漏极。当然，在其他实施方式中，第一开关Q1、第二开关Q2和第三开关Q3也可以是三极管、达林顿管等，此处不进行限定。
- [40] 其中，所有第二扫描线12在阵列基板的外围区域（像素区域之外的区域）电性连接。当然，在其他实施方式中，所有第二扫描线12也可以在阵列基板的内部区域（像素区域）电性连接，或者，所有第二扫描线12也可以是相互独立，对

此不作具体限定。

[41] 在液晶显示技术中，液晶显示面板实现显示的原理是通过使阵列基板中的像素电极和彩色滤光基板中的公共电极之间存在一定的电压差，从而使像素电极能够正常显示相应的图像，当阵列基板中的像素电极和彩色滤光基板中的公共电极之间的电压差为零时，像素电极显示对应黑画面的图像。而彩色滤光基板中的公共电极所施加的公共电压与阵列基板中的公共电极所施加的公共电压相同。
。

[42] 本实施方式中，像素单元还包括第一控制电路151和第二控制电路152。第二扫描线12与第一控制电路151电性连接以控制第一控制电路151，第一控制电路151与第一像素电极M1和公共电极16连接。第一控制电路151在第二扫描线12输入第二扫描信号时作用于第一像素电极M1，以控制第一像素电极M1和公共电极16之间的电压差为零，使得第一像素电极处于对应显示黑画面的电压状态。第三扫描线13与第二控制电路152连接以控制第二控制电路152，第二控制电路152在第三扫描线输入第三扫描信号时作用于第二像素电极M2和第三像素电极M3，以改变第二像素电极M2和第三像素电极M3之间的电压差。

[43] 具体地，第一控制电路151包括第四开关Q4，第四开关Q4包括控制端、第一端和第二端。其中，第四开关Q4的控制端与第二扫描线12电性连接，第四开关Q4的第一端与第一像素电极M1电性连接，第四开关Q4的第二端与公共电极16电性连接。第二扫描线12输入第二扫描信号时第四开关Q4导通，第四开关Q4在其导通的时间内控制第一像素电极M1和公共电极16之间的电压差为零，以使得第一像素电极M1处于对应显示黑画面的电压状态。第二控制电路152包括第五开关Q5、第一电容元件C1以及第二分压电容C2。其中，第一分压电容C1由形成第一扫描线11的金属和形成数据线14的金属所构成，第二分压电容C2由形成第一扫描线11的金属和透明电极所构成。第五开关Q5包括控制端、第一端和第二端。第五开关Q5的控制端与第三扫描线13电性连接，第五开关Q5的第一端与第一分压电容C1的一端连接，第一分压电容C1的另一端与第二像素电极M2连接，第五开关Q5的第二端与第三像素电极M3连接，第二分压电容C2的一端与第一分压电容C1的一端连接，第二分压电容C2的另一端与公共电极连接。第三扫描线13输

入第三扫描信号时第五开关Q5导通，第二像素电极M2通过第一分压电容C1和第五开关Q5与第三像素电极M3连接，在第一分压电容C1、第二分压电容C2以及第五开关Q5的作用下第二像素电极M2的电压和第三像素电极的电压均发生改变，从而改变第二像素电极M2和第三像素电极M3之间的电压差。本实施方式的第四开关Q4和第五开关Q5均为薄膜晶体管，第四开关Q4的控制端和第五开关Q5的控制端对应为薄膜晶体管的栅极，第四开关Q4的第一端和第五开关Q5的第一端对应为薄膜晶体管的源极，第四开关Q4的第二端和第五开关Q5的第二端对应为薄膜晶体管的漏极。

[44] 在其他实施方式中，第四开关Q4和第五开关Q5也可以是三极管、达林顿管等晶体管，此处不进行限制。

[45] 通过本实施方式的阵列基板，能够减小2D显示模式和3D显示模式下大视角下的颜色差异，并能够提高2D显示模式下的开口率，降低3D双眼信号串扰。

[46] 在2D显示模式下，公共电极16输入固定不变的公共电压，对一行像素单元15进行扫描时，首先对第一扫描线11输入第一扫描信号以控制第一开关Q1、第二开关Q2以及第三开关Q3导通，数据线14通过第一开关Q1、第二开关Q2以及第三开关Q3对第一像素电极M1、第二像素电极M2以及第三像素电极M3输入数据信号，以使得第一像素电极M1、第二像素电极M2以及第三像素电极M3处于显示对应2D画面的图像的状态。在此显示模式下，第二扫描线12输入低电平（-2~-12V）的第四扫描线信号以控制第四开关Q4断开，例如输入-6V的低电平扫描信号，使得第四开关Q4在2D显示模式下保持断开的状态，从而使得第一像素电极M1与公共电极16不连通，进而使得第一像素电极M1处于对应显示2D画面的电压状态。即在2D显示模式下，三个像素电极M1、M2、M3均正常处于显示对应2D画面的图像的状态，由此能够提高2D显示模式下的开口率。

[47] 此时，第一像素电极M1、第二像素电极M2以及第三像素电极M3具有相同的电压，此时三者之间的电压差为零。随后，第一扫描线11停止输入扫描信号，三个开关Q1、Q2、Q3断开，第三扫描线13输入第三扫描信号以控制第五开关Q5导通。在正极性（即数据信号大于公共电压）反转驱动期间，在第五开关Q5导通时使得第三像素电极M3的部分电荷转移至第一分压电容C1和第二分压电容C2中

，使得第三像素电极M3的电压降低，并且第二像素电极M2的电压通过第一分压电容C1而增加，从而使得第二像素电极M2和第三像素电极M3的电压发生改变并且两者电压不相同，从而使得第二像素电极M1和第三像素电极M3之间的电压差发生改变，即两者电压差不再为零。此种情况下，第一像素电极M1的电压仍然维持前一刻数据线14输入数据信号时的电压，而第二像素电极M2的电压增加，第三像素电极M3的电压减小，从而使得第一像素电极M1、第二像素电极M2以及第三像素电极M3两两之间的电压均不相同，第一像素电极M1、第二像素电极M2和第三像素电极M3两两之间存在不为零的电压差。在负极性（数据信号小于公共电压）反转驱动期间，在第五开关Q5导通时第一分压电容C1和第二分压电容C2的部分电荷会转移至第三像素电极M3中，使得第三像素电极M3的电压增加，并且第二像素电极M2的电压通过第一分压电容C1减小，从而使得第二像素电极M2和第三像素电极M3的电压发生改变并且两者电压不相同，从而使得第二像素电极M1和第三像素电极M3之间的电压差发生改变，即两者电压差不再为零。此种情况下，第一像素电极M1的电压仍然维持前一刻数据线14输入数据信号时的电压，而第二像素电极M2的电压减小，第三像素电极M3的电压增加，从而使得第一像素电极M1、第二像素电极M2以及第三像素电极M3两两之间的电压均不相同，第一像素电极M1、第二像素电极M2和第三像素电极M3两两之间存在不为零的电压差。因此，不管是正极性反转还是负极性反转，在第五开关Q5导通时在第一分压电容C1和第二分压电容C2的作用下都能够使得第二像素电极M2和第三像素电极M3之间的电压差发生改变，进而使得三个像素电极M1、M2、M3之间的电压差不为零。而第一像素电极M1、第二像素电极M2以及第三像素电极M3三者之间的电压均不相同，从而使得第一像素电极M1、第二像素电极M2和第三像素电极M3分别对应的液晶区域中液晶分子的偏转也不相同，由此能够减小2D显示模式下在大视角观看时所观察到的颜色差异，减小色彩失真。

[48] 在3D显示模式下，公共电极16输入固定不变的公共电压，第二扫描线12输入高电平（0v~33v）的第二扫描信号以控制第四开关Q4导通，例如输入10V的高电平扫描信号，使得第四开关Q4在3D显示模式下保持导通的状态。对第一扫描线11输入第一扫描信号以控制第一至第三开关Q1、Q2、Q3导通，数据线14分别通

过三个开关Q1、Q2、Q3输入数据信号至第一像素电极M1、第二像素电极M2以及第三像素电极M3中。

[49] 此时由于第四开关Q4处于导通状态，从而使得第一像素电极M1和公共电极16电性连接，而由于正负极性反转的驱动方式，使得第一像素电极M1和公共电极16在电性连接时两者之间发生电荷转移，第一像素电极M1的电压向公共电极16的电压靠拢。具体而言，当正极性反转时，第一像素电极M1的电压大于公共电极16的公共电压，使得第一像素电极M1的部分电荷转移至公共电极16中，第一像素电极M1的电压减小，并最终减小至与公共电极16相同的电压，第二像素电极M1和公共电极16达到电荷平衡状态。公共电极16的电压仍然保持不变，第二像素电极M1所转移的电荷通过公共电极16释放。当负极性反转时，第一像素电极M1的电压小于公共电极16的公共电压，使得公共电极16的部分电荷转移至第一像素电极M1中，第一像素电极M1的电压增加，并最终增加至与公共电极16相同的电压，第一像素电极M1和公共电极16达到电荷平衡状态。通过控制第四开关Q4在导通时的电流通过能力来控制第一像素电极M1和公共电极16之间的电荷转移速度，从而在第四开关Q4的控制作用下，在第四开关Q4导通的时间内使第一像素电极M1和公共电极16达到电荷平衡，即两者电压相同，从而使得第一像素电极M1和公共电极16之间的电压差为零，进而使得第一像素电极M1处于对应显示黑画面的电压状态，即第一像素电极M1的电压处于与公共电极16的公共电压相同的状态。因此，在数据线14输入数据信号至第一像素电极M1、第二像素电极M2以及第三像素电极M3时，第一像素电极M1在第四开关Q4的导通作用下其电压与公共电极16的电压相同而使得第一像素电极M1处于显示对应黑画面的图像的状态，第二像素电极M2和第三像素电极M3则正常处于显示对应3D画面的图像的状态。此时第二像素电极M2和第三像素电极M3具有相同的电压。

[50] 随后，第一扫描线11停止输入第一扫描信号，使得第一开关Q1、第二开关Q2以及第三开关Q3断开，第三扫描线13输入第三扫描信号以控制第五开关Q5的导通，第二像素电极M2的电压通过第一分压电容C1的作用增加（或减小），第三像素电极M3通过第一分压电容C1和第二分压电容C2的作用减小（或增加），从而使得第二像素电极M2和第三像素电极M3的电压均发生改变，进而使得第二像

素电极M2和第三像素电极M3的电压不相同，即第二像素电极M2和第三像素电极M3之间存在不为零的电压差，从而能够减小3D显示模式下在大视角观看时所观察到的颜色差异，减小色彩失真。具体的原理过程可参考上述2D显示模式的过程，此处不进行一一赘述。

- [51] 此外，本实施方式中，第一像素电极M1、第二像素电极M2以及第三像素电极M3沿列方向依次排列，相邻两行像素单元15分别显示对应3D画面的左眼图像和右眼图像。在3D显示模式下，通过第四开关Q4的作用使得第一像素电极M1处于显示对应黑画面的图像的状态，该处于显示对应黑画面的图像的状态的第一像素电极M1等效于黑矩阵，从而使得相邻两行像素单元15中，显示左眼图像的像素电极（一行像素单元中的第二像素电极和第三像素电极）和显示右眼图像的像素电极（另一行像素单元中的第二像素电极和第三像素电极）之间存在一黑矩阵，通过该黑矩阵阻挡左眼图像和右眼图像的串扰信号，从而能够降低3D显示模式下的双眼信号串扰。
- [52] 当然，在备选实施方式中，三个像素电极也可以沿行方向排列，此时相邻两列像素单元分别显示对应3D画面的左眼图像和右眼图像。通过处于显示对应黑画面的图像的状态的第一像素电极，能够减少3D显示模式下的双眼信号串扰。第二控制电路也可以不包括第二分压电容，即第一分压电容不通过第二分压电容与公共电极连接，并且第一分压电容也不与公共电极连接，此时当第五开关导通时，第三像素电极的电压通过第二分压电容减小，第二像素电极的电压通过第一分压电容增大，第三像素电极所减少的电压与第二像素电极所增加的电压基本相同。通过这种方式，同样能够改变第二像素电极和第三像素电极之间的电压差，以使得三个像素电极的电压不相同，由此减小大视角下的所观察到的颜色差异，获得更好的低色偏效果。
- [53] 通过上述方式，本实施方式的阵列基板，在第一控制电路151和第二控制电路152的作用下，能够提高2D显示模式的开口率，减少3D显示模式下的双眼信号串扰，同时能够减小两种显示模式下在大视角所观察的颜色差异，增大广视角。并且，与现有技术相比，本实施方式只需一条数据线14驱动相应的一个像素单元15，减少了数据线的使用量，由此减少了数据驱动芯片的数量，例如当现有

技术需要n个数据驱动芯片驱动时，采用本发明的阵列基板则只需使用n/2个数据驱动芯片。虽然本实施方式增加了一条第二扫描线12，相应也会增加扫描驱动芯片的数量，然而扫描驱动芯片与数据驱动芯片相比更为便宜，因此也能够有效降低生产成本。进一步地，本实施方式的阵列基板，所有的第二扫描线12在阵列基板的外围区域电性连接，由此只需一个扫描驱动芯片即可对第二扫描线12进行扫描，进一步降低了成本。

[54] 另外，在备选实施方式中，第一控制电路也可以不与公共电极连接，而是与一具有恒压输出的参考电压源连接，该参考电压源所输出的恒定电压与公共电极的公共电压相同。此时第四开关的第一端连接第一像素电极，第二端连接该参考电压源，在第二扫描线控制第四开关导通时第一像素电极和参考电压源之间发生电荷转移，从而使得第一像素电极的电压与参考电压源的电压相同，进而使得第一像素电极和公共电极之间的电压差为零，使得第一像素电极产生对应显示黑画面的电压信号。

[55] 在备选实施方式中，第一控制电路也可以在第二扫描线输入第二扫描信号时控制第一像素电极的数据信号完全释放，使得第一像素电极上没有可用于显示的数据信号，进而使得第一像素电极处于显示对应黑画面的图像的状态。例如，第一控制电路可以是一开关元件，使第一像素电极通过该开关元件接地，第一控制电路在第二扫描线输入第二扫描信号时使第一像素电极和地端电连接，从而使得第一像素电极通过地端放电，进而使得第一像素电极处于显示对应黑画面的图像的状态。

[56] 此外，上述实施方式中第二控制电路使用两个分压电容改变第二像素电极和第三像素电极的电压，在其他实施方式中，也可以通过两个分压电阻实现。即第二控制电路包括一受控开关和串联在一起的两个分压电阻，此时，使第二像素电极连接电阻串的一端，电阻串的另一端接地，受控开关的一端连接在两个电阻之间，受控开关的另一端与第三像素电极连接。当第三扫描线控制受控开关导通时，第二像素电极的电压通过两个分压电阻的分压后降低，而第三像素电极通过一个分压电阻的分压后降低，第二像素电极的电压降低的程度大于第三像素电极的电压降低的程度，因此在两个分压电阻的作用下第二像素电极和第

三像素电极的电压均降低，当因降低的程度不同而使得第二像素电极和第三像素电极的电压也不相同，因此也能够使得三个像素电极之间的电压均不相同，从而达到低色偏的效果。

[57] 参阅图6，本发明液晶显示面板的一实施方式中，液晶显示面板包括阵列基板601、彩色滤光基板602以及位于阵列基板601和彩色滤光基板602之间的液晶层603。其中，阵列基板601为图3所示的阵列基板。此外，本实施方式的液晶显示面板还包括多个第一扫描驱动器604、一个第二扫描驱动器605、多个第三扫描驱动器606以及多个数据驱动器607。在其他实施方式中，阵列基板601也可以为上述任一实施方式的阵列基板。

[58] 参阅图7，图7是图6的液晶显示面板的俯视结构示意图。其中，每个第一扫描驱动器604与一条第一扫描线11连接以对第一扫描线11输入第一扫描信号；第二扫描驱动器605与所有第二扫描线12连接以对所有的第二扫描线输入第二扫描信号和第四扫描信号；每个第三扫描驱动器606与一条第三扫描线13连接以对第三扫描线13输入第三扫描信号；每个数据驱动器606与一条数据线14连接以对数据线输入数据信号。通过第一扫描驱动器604、第二扫描驱动器605、第三扫描驱动器606以及数据驱动器607以共同驱动液晶显示面板显示。第一扫描驱动器604、第二扫描驱动器605、第三扫描驱动器606可以采用扫描驱动芯片实现，当然也可以通过分立元件所构成的扫描驱动电路实现，数据驱动器607可以采用数据驱动芯片实现，当然同样也可以通过分立元件所构成的数据驱动电路实现。本实施方式的液晶显示面板，与现有技术相比，不仅能够提高2D显示模式的开口率，减少3D显示模式下的双眼信号串扰，同时能够减小两种显示模式下在大视角所观察的颜色差异，增大广视角，并且能够减少数据驱动器的数量，有效降低成本。

[59] 此外，在其他实施方式中，所有第二扫描线也可以相互独立，此时液晶显示面板也可以包括多个第二扫描驱动器，并使每个扫描驱动器与一条第二扫描线连接。

[60] 以上所述仅为本发明的实施方式，并非因此限制本发明的专利范围，凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换，或直接或间接运用

在其他相关的技术领域，均同理包括在本发明的专利保护范围内。

权利要求书

[权利要求 1]

一种阵列基板，其中，包括多条第一扫描线、多条第二扫描线、多条第三扫描线、多条数据线、多个行列排列的像素单元以及用于输入公共电压的公共电极，每个所述像素单元对应一条第一扫描线、一条第二扫描线、一条第三扫描线以及一条数据线；所有所述第二扫描线在所述阵列基板的外围区域电性连接，每个所述像素单元包括第一像素电极、第二像素电极以及第三像素电极，以及分别作用于所述第一像素电极、第二像素电极和第三像素电极的第一开关、第二开关以及第三开关，每个所述像素单元还包括第一控制电路和第二控制电路，对应本像素单元的所述数据线分别通过所述第一开关、第二开关以及第三开关与所述第一像素电极、第二像素电极以及第三像素电极连接，以提供数据信号，所述第一开关、第二开关以及第三开关在所述第一扫描线输入第一扫描信号时导通；所述第一控制电路与所述公共电极连接，所述第一控制电路在所述第二扫描线输入第二扫描信号时控制所述第一像素电极和所述公共电极之间的电压差为零，以使得所述第一像素电极处于显示对应黑画面的图像的状态，所述第二控制电路在所述第三扫描线输入第三扫描信号时作用于所述第二像素电极和第三像素电极，以改变所述第二像素电极和第三像素电极之间的电压差；其中，在2D显示模式下，所述第一像素电极、第二像素电极以及第三像素电极在对应本像素单元的所述第一扫描线和所述数据线的作用下处于显示对应2D画面的图像的状态，所述第一控制电路在所述第二扫描线输入第四扫描信号时控制所述第一像素电极处于显示对应2D画面的图像的状态，随后对应本像素单元所述第三扫描线输入第三扫描信号控制所述第二控制电路作用于第二像素电极和第三像素电极，所述第二像素电极和第三像素电极之间的电压差在所述第二控制电路的作用下改变，以使得所述第一像素

电极、第二像素电极以及第三像素电极两两之间存在不为零的电压差；在3D显示模式下，所述第二扫描线输入第二扫描信号以控制所述第一控制电路作用于所述第一像素电极，所述第二像素电极和第三像素电极在对应本像素单元的所述第一扫描线和数据线的作用下处于显示对应3D画面的图像的状态，所述第一像素电极在所述第一控制电路的作用下处于显示对应黑画面的图像的状态，随后所述第三扫描线输入第三扫描信号以控制所述第二控制电路作用于第二像素电极和第三像素电极，所述第二像素电极和第三像素电极之间的电压差在所述第二控制电路的作用下改变，以使得所述第二像素电极和第三像素电极之间存在不为零的电压差。

[权利要求 2]

根据权利要求1所述的阵列基板，其中，
所述第一控制电路包括第四开关，所述第四开关包括控制端、第一端以及第二端，所述第四开关的控制端连接所述第二扫描线，所述第四开关的第一端连接第一像素电极，所述第四开关的第二端连接所述公共电极，在所述第二扫描线输入第二扫描信号时所述第四开关导通，以使得所述第一像素电极和所述公共电极电性连接，所述第四开关在其导通时间内控制所述第一像素电极和所述公共电极之间的电压差为零。

[权利要求 3]

根据权利要求1所述的阵列基板，其中，
所述第二控制电路包括第五开关、第一分压电容和第二分压电容，所述第五开关包括控制端、第一端以及第二端，所述第五开关的控制端连接所述第三扫描线，所述第五开关的第一端与所述第一分压电容的一端连接，所述第一分压电容的另一端与所述第二像素电极连接，所述第五开关的第二端与所述第三像素电极连接，所述第二分压电容的一端与所述第一分压电容的一端连接，所述第二分压电容的另一端与所述公共电极连接，在所述第三扫描线输入第三扫描信号时所述第五开关导通，以使得所述第二像素

电极和第三像素电极之间的电压差通过所述第一分压电容和第二分压电容改变。

[权利要求 4]

根据权利要求3所述的阵列基板，其中，

所述第一分压电容由形成所述第一扫描线的金属和形成所述数据线的金属所构成，所述第二分压电容由形成所述第一扫描线的金属和透明电极所构成。

[权利要求 5]

一种阵列基板，其中，包括多条第一扫描线、多条第二扫描线、多条第三扫描线、多条数据线、多个行列排列的像素单元以及用于输入公共电压的公共电极，每个所述像素单元对应一条第一扫描线、一条第二扫描线、一条第三扫描线以及一条数据线；

每个所述像素单元包括第一像素电极、第二像素电极以及第三像素电极，以及分别作用于所述第一像素电极、第二像素电极和第三像素电极的第一开关、第二开关以及第三开关，每个所述像素单元还包括第一控制电路和第二控制电路，对应本像素单元的所述数据线分别通过所述第一开关、第二开关以及第三开关与所述第一像素电极、第二像素电极以及第三像素电极连接，以提供数据信号，所述第一开关、第二开关以及第三开关在所述第一扫描线输入第一扫描信号时导通；

所述第一控制电路在所述第二扫描线输入第二扫描信号时作用于所述第一像素电极，以使得所述第一像素电极处于显示对应黑画面的图像的状态，所述第二控制电路在所述第三扫描线输入第三扫描信号时作用于所述第二像素电极和第三像素电极，以改变所述第二像素电极和第三像素电极之间的电压差；

其中，在2D显示模式下，所述第一像素电极、第二像素电极以及第三像素电极在对应本像素单元的所述第一扫描线和所述数据线的作用下处于显示对应2D画面的图像的状态，所述第一控制电路在所述第二扫描线输入第四扫描信号时控制所述第一像素电极处于显示对应2D画面的图像的状态，随后对应本像素单元所述第三

扫描线输入第三扫描信号控制所述第二控制电路作用于第二像素电极和第三像素电极，所述第二像素电极和第三像素电极之间的电压差在所述第二控制电路的作用下改变，以使得所述第一像素电极、第二像素电极以及第三像素电极两两之间存在不为零的电压差；在3D显示模式下，所述第二扫描线输入第二扫描信号以控制所述第一控制电路作用于所述第一像素电极，所述第二像素电极和第三像素电极在对应本像素单元的所述第一扫描线和数据线的作用下处于显示对应3D画面的图像的状态，所述第一像素电极在所述第一控制电路的作用下处于显示对应黑画面的图像的状态，随后所述第三扫描线输入第三扫描信号以控制所述第二控制电路作用于第二像素电极和第三像素电极，所述第二像素电极和第三像素电极之间的电压差在所述第二控制电路的作用下改变，以使得所述第二像素电极和第三像素电极之间存在不为零的电压差。

[权利要求 6]

根据权利要求5所述的阵列基板，其中，
所述第一控制电路与所述公共电极连接，所述第一控制电路在所述第二扫描线输入第二扫描信号时控制所述第一像素电极和所述公共电极之间的电压差为零，以使得所述第一像素电极处于显示对应黑画面的图像的状态。

[权利要求 7]

根据权利要求6所述的阵列基板，其中，
所述第一控制电路包括第四开关，所述第四开关包括控制端、第一端以及第二端，所述第四开关的控制端连接所述第二扫描线，所述第四开关的第一端连接第一像素电极，所述第四开关的第二端连接所述公共电极，在所述第二扫描线输入第二扫描信号时所述第四开关导通，以使得所述第一像素电极和所述公共电极电性连接，所述第四开关在其导通时间内控制所述第一像素电极和所述公共电极之间的电压差为零。

[权利要求 8]

根据权利要求5所述的阵列基板，其中，

所述第二控制电路包括第五开关、第一分压电容和第二分压电容，所述第五开关包括控制端、第一端以及第二端，所述第五开关的控制端连接所述第三扫描线，所述第五开关的第一端与所述第一分压电容的一端连接，所述第一分压电容的另一端与所述第二像素电极连接，所述第五开关的第二端与所述第三像素电极连接，所述第二分压电容的一端与所述第一分压电容的一端连接，所述第二分压电容的另一端与所述公共电极连接，在所述第三扫描线输入第三扫描信号时所述第五开关导通，以使得所述第二像素电极和第三像素电极之间的电压差通过所述第一分压电容和第二分压电容改变。

[权利要求 9]

根据权利要求8所述的阵列基板，其中，
所述第一分压电容由形成所述第一扫描线的金属和形成所述数据线的金属所构成，所述第二分压电容由形成所述第一扫描线的金属和透明电极所构成。

[权利要求 10]

根据权利要求5所述的阵列基板，其中，
所有所述第二扫描线在所述阵列基板的外围区域电性连接。

[权利要求 11]

一种液晶显示面板，其中，包括多个第一扫描驱动器、至少一个第二扫描驱动器、多个第三扫描驱动器、多个数据驱动器、阵列基板、彩色滤光基板以及位于所述阵列基板和彩色滤光基板之间的液晶层；

所述阵列基板包括多条第一扫描线、多条第二扫描线、多条第三扫描线、多条数据线、多个行列排列的像素单元以及用于输入公共电压的公共电极，每个所述像素单元对应一条第一扫描线、一条第二扫描线、一条第三扫描线以及一条数据线；

每个所述第一扫描驱动器与一条所述第一扫描线连接以对所述第一扫描线输入第一扫描信号，所述至少一个第二扫描驱动器与所述第二扫描线连接以对所述第二扫描线输入第二扫描信号和第四扫描信号，每个所述第三扫描驱动器与一条所述第三扫描线连接

以对所述第三扫描线输入第三扫描信号，每个所述数据驱动器与一条所述数据线连接以对所述数据线输入数据信号；

每个所述像素单元包括第一像素电极、第二像素电极以及第三像素电极，以及分别作用于所述第一像素电极、第二像素电极和第三像素电极的第一开关、第二开关以及第三开关，每个所述像素单元还包括第一控制电路和第二控制电路，对应本像素单元的所述数据线分别通过所述第一开关、第二开关以及第三开关与所述第一像素电极、第二像素电极以及第三像素电极连接，以提供数据信号，所述第一开关、第二开关以及第三开关在所述第一扫描线输入第一扫描信号时导通；

所述第一控制电路在所述第二扫描线输入第二扫描信号时作用于所述第一像素电极，以使得所述第一像素电极处于显示对应黑画面的图像的状态，所述第二控制电路在所述第三扫描线输入第三扫描信号时作用于所述第二像素电极和第三像素电极，以改变所述第二像素电极和第三像素电极之间的电压差；

其中，在2D显示模式下，所述第一像素电极、第二像素电极以及第三像素电极在对应本像素单元的所述第一扫描线和所述数据线的作用下处于显示对应2D画面的图像的状态，所述第一控制电路在所述第二扫描线输入第四扫描信号时控制所述第一像素电极处于显示对应2D画面的图像的状态，随后所述第三扫描线输入第三扫描信号控制所述第二控制电路作用于第二像素电极和第三像素电极，所述第二像素电极和第三像素电极之间的电压差在所述第二控制电路的作用下改变，以使得所述第一像素电极、第二像素电极以及第三像素电极两两之间存在不为零的电压差；在3D显示模式下，所述第二扫描线输入第二扫描信号以控制所述第一控制电路作用于所述第一像素电极，所述第二像素电极和第三像素电极在对应本像素单元的所述第一扫描线和数据线的作用下处于显示对应3D画面的图像的状态，所述第一像素电极在所述第一控制

电路的作用下处于显示对应黑画面的图像的状态，随后所述第三扫描线输入第三扫描信号以控制所述第二控制电路作用于第二像素电极和第三像素电极，所述第二像素电极和第三像素电极之间的电压差在所述第二控制电路的作用下改变，以使得所述第二像素电极和第三像素电极之间存在不为零的电压差。

[权利要求 12]

根据权利要求11所述的液晶显示面板，其中，
所述第一控制电路与所述公共电极连接，所述第一控制电路在所述第二扫描线输入第二扫描信号时控制所述第一像素电极和所述公共电极之间的电压差为零，以使得所述第一像素电极处于显示对应黑画面的图像的状态。

[权利要求 13]

根据权利要求12所述的液晶显示面板，其中，
所述第一控制电路包括第四开关，所述第四开关包括控制端、第一端以及第二端，所述第四开关的控制端连接所述第二扫描线，所述第四开关的第一端连接第一像素电极，所述第四开关的第二端连接所述公共电极，在所述第二扫描线输入第二扫描信号时所述第四开关导通，以使得所述第一像素电极和所述公共电极电性连接，所述第四开关在其导通时间内控制所述第一像素电极和所述公共电极之间的电压差为零。

[权利要求 14]

根据权利要求11所述的液晶显示面板，其中，
所述第二控制电路包括第五开关、第一分压电容和第二分压电容，所述第五开关包括控制端、第一端以及第二端，所述第五开关的控制端连接所述第三扫描线，所述第五开关的第一端与所述第一分压电容的一端连接，所述第一分压电容的另一端与所述第二像素电极连接，所述第五开关的第二端与所述第三像素电极连接，所述第二分压电容的一端与所述第一分压电容的一端连接，所述第二分压电容的另一端与所述公共电极连接，在所述第三扫描线输入第三扫描信号时所述第五开关导通，以使得所述第二像素电极和第三像素电极之间的电压差通过所述第一分压电容和第二

分压电容改变。

- [权利要求 15] 根据权利要求14所述的液晶显示面板，其中，
所述第一分压电容由形成所述第一扫描线的金属和形成所述数据
线的金属所构成，所述第二分压电容由形成所述第一扫描线的金
属和透明电极所构成。
- [权利要求 16] 根据权利要求11所述的液晶显示面板，其中，
所有所述第二扫描线在所述阵列基板的外围区域电性连接。

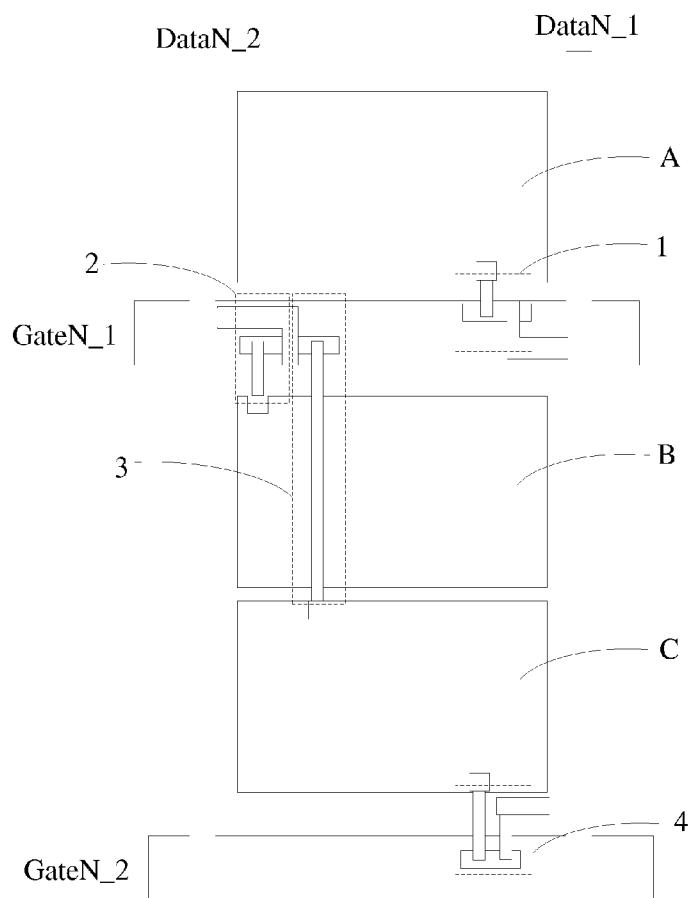


图 1

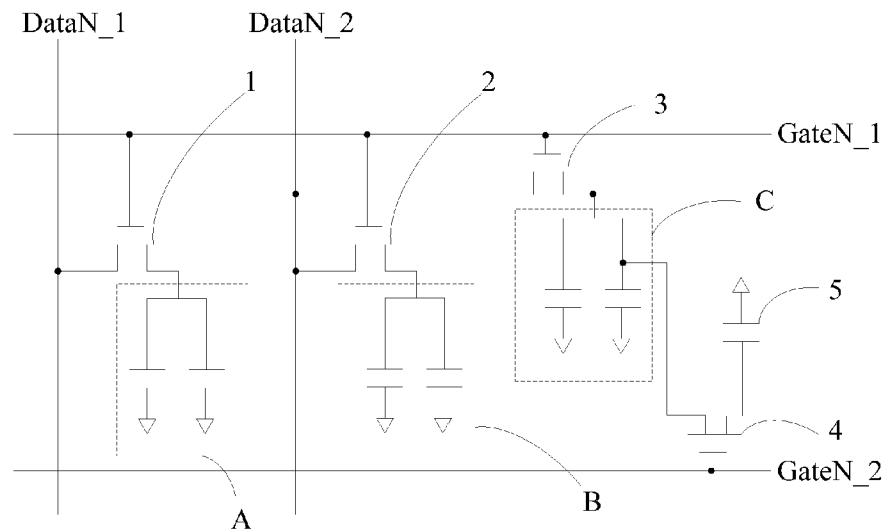


图 2

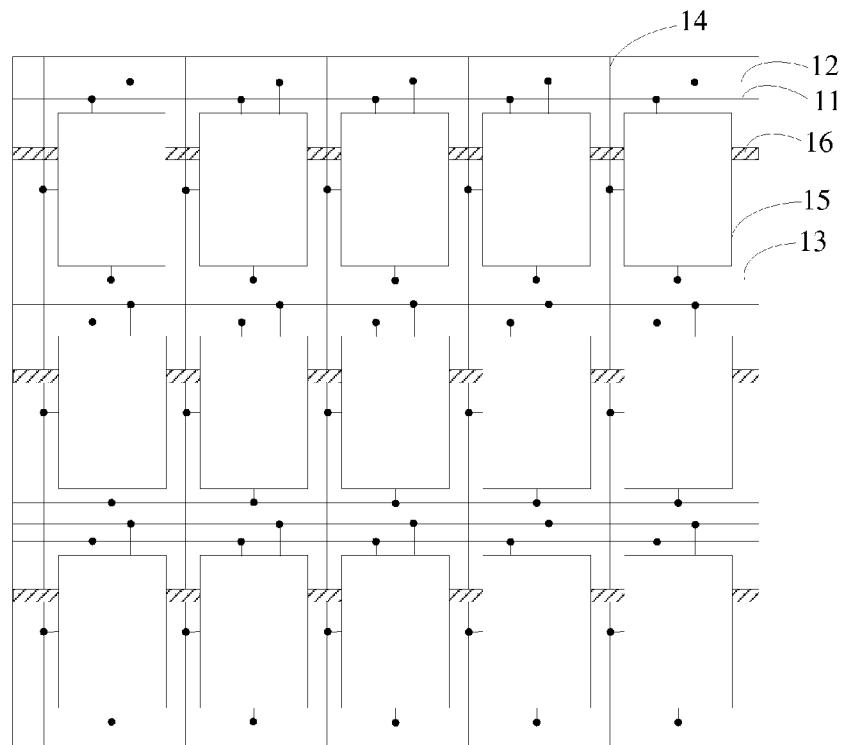


图 3

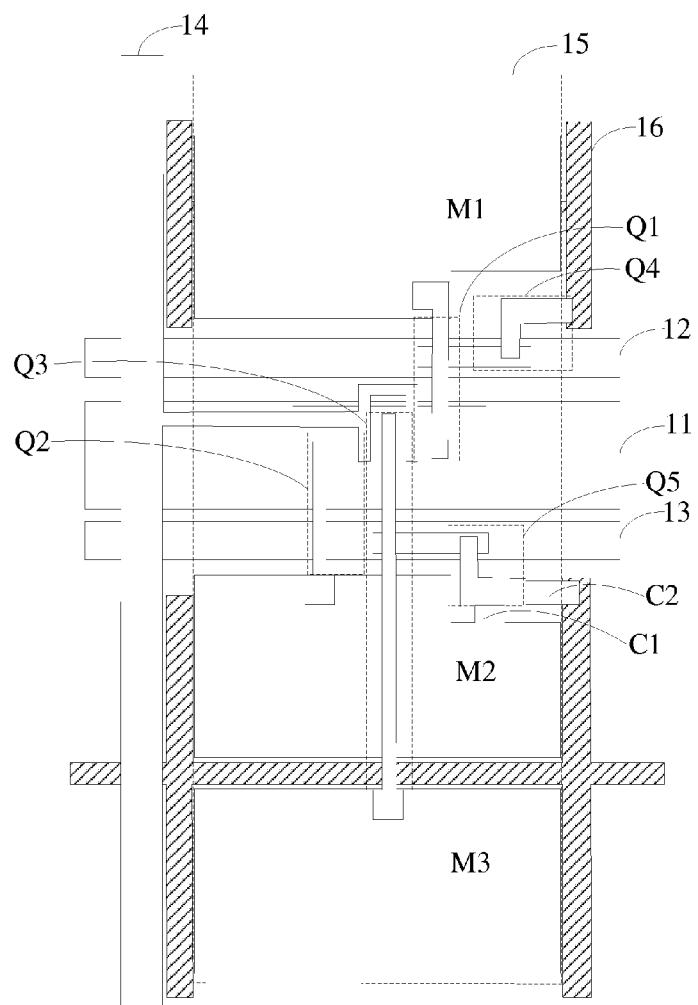


图 4

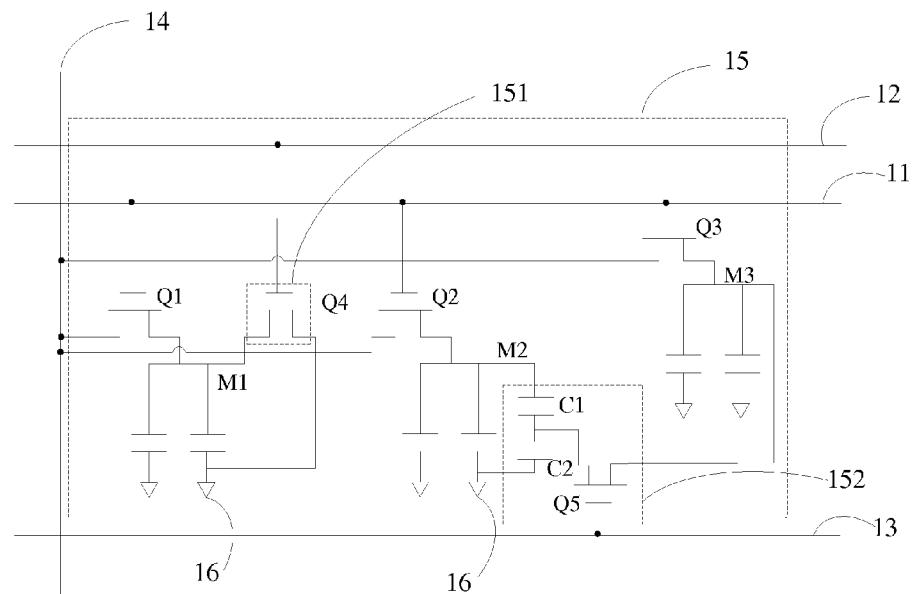


图 5

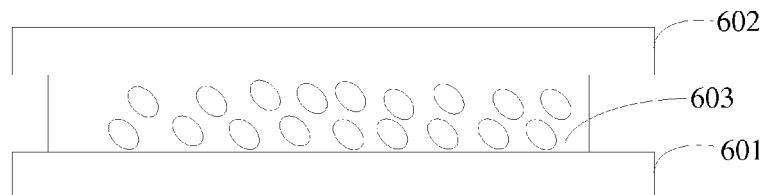


图 6

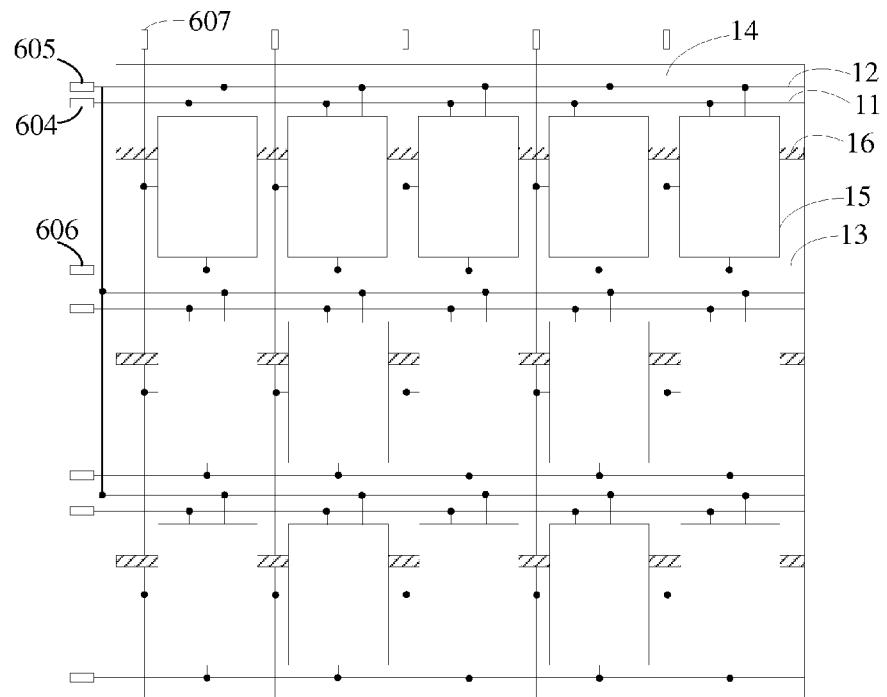


图 7

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2013/080976

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1368 (2006.01) i; G02F 1/133 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNTXT, CNABS, VEN: tft, black, dark, transistor, two dimensional, electrode, switch, electric potential, "2D", "3D", stereo+, stere+, pixel?, three?dimensional, voltage, common+, plan+, 3 dimensional, third

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 102915716 A (AU OPTRONICS CORP.), 06 February 2013 (06.02.2013), description, paragraphs 59-65, and figures 1-7	1-16
A	CN 102608792 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 25 July 2012 (25.07.2012), the whole document	1-16
A	CN 103123430 A (AU OPTRONICS CORP.), 29 May 2013 (29.05.2013), the whole document	1-16
A	CN 102540599 A (LG DISPLAY CO., LTD.), 04 July 2012 (04.07.2012), the whole document	1-16
A	KR 1224461 B1 ((GLDS) LG DISPLAY CO., LTD.), 22 January 2013 (22.01.2013), the whole document	1-16

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:	"T"	later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X"	document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y"	document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&"	document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means		
"P" document published prior to the international filing date but later than the priority date claimed		

Date of the actual completion of the international search 25 April 2014 (25.04.2014)	Date of mailing of the international search report 06 May 2014 (06.05.2014)
---	---

Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer CUI, Shuangkui Telephone No.: (86-10) 62085581
--	--

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/CN2013/080976

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 102915716 A	06 February 2013	US 2014035968 A1	06 February 2014
CN 102608792 A	25 July 2012	WO 2013143166 A1	03 October 2013
CN 103123430 A	29 May 2013	None	
CN 102540599 A	04 July 2012	DE 102011055927 A1	21 June 2012
		US 8654159 B2	18 February 2014
		KR 20120069346 A	28 June 2012
		US 2012154467 A1	21 June 2012
KR 1224461 B1	22 January 2013	None	

国际检索报告

国际申请号

PCT/CN2013/080976

A. 主题的分类

G02F 1/1368(2006.01)i; G02F 1/133(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G02F

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNTXT;CNABS;VEN:tft, 画素, 第3, 三维, 平面, 黑, 暗, 第三, 象素, 3维, 晶体管, 立体, 二维, 电极, 像素, 共, 公, 开关, 电压, 电位, "2D", "3D", stereo+, stere+, pixel?, three?dimensional, voltage, common +, plan+, 3 dimensional, third

C. 相关文件

类型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN 102915716A ((友达光电股份有限公司)) 2013年 2月 06日 (2013 - 02 - 06) 说明书第59-65段, 图1-7	1-16
A	CN 102608792A ((深圳市华星光电技术有限公司)) 2012年 7月 25日 (2012 - 07 - 25) 全文	1-16
A	CN 103123430A ((友达光电股份有限公司)) 2013年 5月 29日 (2013 - 05 - 29) 全文	1-16
A	CN 102540599A ((乐金显示有限公司)) 2012年 7月 04日 (2012 - 07 - 04) 全文	1-16
A	KR 1224461B1 ((GLDS) LG DISPLAY CO LTD) 2013年 1月 22日 (2013 - 01 - 22) 全文	1-16

 其余文件在C栏的续页中列出。 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“&” 同族专利的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

国际检索实际完成的日期

2014年 4月 25日

国际检索报告邮寄日期

2014年 5月 06日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)

中国北京市海淀区蓟门桥西土城路6号

100088 中国

传真号 (86-10)62019451

受权官员

崔双魁

电话号码 (86-10)62085581

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2013/080976

检索报告引用的专利文件		公布日 (年/月/日)		同族专利		公布日 (年/月/日)
CN	102915716A	2013年 2月 06日	US	2014035968A1		2014年 2月 06日
CN	102608792A	2012年 7月 25日	WO	2013143166A1		2013年 10月 03日
CN	103123430A	2013年 5月 29日		无		
CN	102540599A	2012年 7月 04日	DE	102011055927A1		2012年 6月 21日
			US	8654159B2		2014年 2月 18日
			KR	20120069346A		2012年 6月 28日
			US	2012154467A1		2012年 6月 21日
KR	1224461B1	2013年 1月 22日		无		

表 PCT/ISA/210 (同族专利附件) (2009年7月)