

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第4054802号
(P4054802)

(45) 発行日 平成20年3月5日(2008.3.5)

(24) 登録日 平成19年12月14日(2007.12.14)

(51) Int.Cl.

F I

G O 6 F 21/22 (2006.01)

G O 6 F 21/24 (2006.01)

G O 6 F 9/06 6 6 O G

G O 6 F 9/06 6 6 O L

G O 6 F 12/14 5 6 O C

請求項の数 6 (全 15 頁)

(21) 出願番号	特願2004-368525 (P2004-368525)	(73) 特許権者	000001007
(22) 出願日	平成16年12月20日(2004.12.20)		キヤノン株式会社
(65) 公開番号	特開2006-178544 (P2006-178544A)		東京都大田区下丸子3丁目30番2号
(43) 公開日	平成18年7月6日(2006.7.6)	(74) 代理人	100076428
審査請求日	平成16年12月20日(2004.12.20)		弁理士 大塚 康德
		(74) 代理人	100112508
			弁理士 高柳 司郎
		(74) 代理人	100115071
			弁理士 大塚 康弘
		(74) 代理人	100116894
			弁理士 木村 秀二
		(72) 発明者	榎本 寿
			東京都大田区下丸子3丁目30番2号 キ
			ヤノン株式会社内

最終頁に続く

(54) 【発明の名称】 データ処理装置及びそのプログラム更新方法

(57) 【特許請求の範囲】

【請求項 1】

互いにデータの送受信が可能な複数のCPUを有するデータ処理装置であって、
外部より供給される、暗号化されたヘッダ及びプログラムを含むプログラム更新用データを受信する受信手段と、
前記受信手段により受信された前記プログラム更新用データのヘッダを復号及び認証して前記プログラムの供給先のCPUを特定し、特定された前記CPUに前記暗号化されたプログラムを供給する供給手段とを有し、
前記供給先のCPUは、
前記供給手段により供給された前記暗号化されたプログラムを復号及び認証する復号認証手段を有し、
前記復号認証手段により復号及び認証されたプログラムを用いて当該CPUのプログラムを更新することを特徴とするデータ処理装置。

【請求項 2】

前記複数のCPUは、前記プログラム更新用データを受信するための第1CPU、前記第1CPUから供給される前記プログラム更新用データの供給対象先となり得る複数のSUBCPUを含み、前記供給先CPUは前記複数のSUBCPUのいずれかであることを特徴とする請求項1に記載のデータ処理装置。

【請求項 3】

前記複数のSUBCPUのそれぞれは、当該SUBCPUの識別番号、前記暗号化され

10

20

たプログラム更新用データを復号及び認証するための復号認証秘密キーと、前記プログラム更新用データの復号及び認証を行うための運用プログラムを記憶するメモリを有することを特徴とする請求項 2 に記載のデータ処理装置。

【請求項 4】

前記複数の S U B C P U のそれぞれは、更に、更新したプログラムのバージョン情報を前記メモリに記憶することを特徴とする請求項 3 に記載のデータ処理装置。

【請求項 5】

互いにデータの送受信が可能な複数の C P U を有するデータ処理装置におけるプログラム更新方法であって、

受信手段が、外部より供給される、暗号化されたヘッダ及びプログラムを含むプログラム更新用データを受信する受信工程と、

供給手段が、前記受信工程で受信された前記プログラム更新用データのヘッダを復号及び認証して前記プログラムの供給先の C P U を特定し、特定された前記 C P U に前記暗号化されたプログラムを供給する供給工程と、

復号認証手段が、前記供給工程により供給された前記暗号化されたプログラムを復号及び認証する復号認証工程とを有し、

前記復号認証工程で復号及び認証されたプログラムを用いて当該 C P U のプログラムを更新することを特徴とするデータ処理装置におけるプログラム更新方法。

【請求項 6】

前記複数の C P U のそれぞれは、更に、更新したプログラムのバージョン情報を前記メモリに記憶することを特徴とする請求項 5 に記載のプログラム更新方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、複数の C P U を有し、これら複数の C P U により制御されるデータ処理装置及びそのプログラム更新方法に関するものである。

【背景技術】

【0002】

複数の C P U を用いて処理を行うマルチ C P U 構成のコンピュータ機器において、各 C P U で実行されるプログラムを更新するためにプログラム更新用データを外部から供給することにより、プログラムの更新を行う技術が提案されている（特許文献 1）。これによれば、その供給されたプログラム更新用データがどの C P U 用のプログラムであるかを判定し、その判定結果に基づいてその動作プログラムを更新する必要がある。このような更新対象のプログラムを実行する C P U を検知する方法として、マルチ C P U 全体を統括しているコントローラ C P U が、そのプログラム更新用データに含まれている C P U 識別子により、どの C P U 用の更新用データであるかを判断し、その更新用データを対応する C P U に送信することが記載されている。具体的には、コントローラ C P U は、プログラム更新データを供給する外部の更新データ出力装置から出力されたプログラム更新データの所定の位置に格納されている C P U 指定番号と、その C P U 指定番号に対応するプログラム更新用データの本体アドレス情報とに基づいて、そのプログラム更新用データ本体を読み出し、その指定番号に対応する C P U に送信して、その C P U のプログラムの更新作業を行っている。

【特許文献 1】特開 2 0 0 1 - 3 4 5 4 3 号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

しかしながら上記従来例では、その C P U 指定番号に基づいて、対応する C P U がどれであるかを判断しているため、プログラム更新用データに対する正当性の確認まではなされていない。このため例えば、プログラム更新用データの欠損或は破壊、又は第三者による捏造等によって、送信先及びプログラム更新用データそのものが不正となっている場合

には、そのプログラム更新用データによりＣＰＵのプログラムを更新すると、システムが誤動作したり動作不能になるという虞がある。

【０００４】

本発明は上記問題点に鑑みてなされたもので、外部より供給される、暗号化されたプログラム更新用データを復号して認証し、その認証したプログラムによりＣＰＵにより実行されるプログラムを更新するデータ処理装置及びそのプログラム更新方法を提供することにある。

【課題を解決するための手段】

【０００５】

本発明の一態様に係るデータ処理装置は以下のような構成を備える。即ち、
互いにデータの送受信が可能な複数のＣＰＵを有するデータ処理装置であって、
外部より供給される、暗号化されたヘッダ及びプログラムを含むプログラム更新用データを受信する受信手段と、

10

前記受信手段により受信された前記プログラム更新用データのヘッダを復号及び認証して前記プログラムの供給先のＣＰＵを特定し、特定された前記ＣＰＵに前記暗号化されたプログラムを供給する供給手段とを有し、

前記供給先のＣＰＵは、

前記供給手段により供給された前記暗号化されたプログラムを復号及び認証する復号認証手段を有し、

前記復号認証手段により復号及び認証されたプログラムを用いて当該ＣＰＵのプログラムを更新することを特徴とする。

20

【０００６】

本発明の一態様に係るデータ処理装置におけるプログラム更新方法は以下のような工程を備える。即ち、

互いにデータの送受信が可能な複数のＣＰＵを有するデータ処理装置におけるプログラム更新方法であって、

受信手段が、外部より供給される、暗号化されたヘッダ及びプログラムを含むプログラム更新用データを受信する受信工程と、

供給手段が、前記受信工程で受信された前記プログラム更新用データのヘッダを復号及び認証して前記プログラムの供給先のＣＰＵを特定し、特定された前記ＣＰＵに前記暗号化されたプログラムを供給する供給工程と、

30

復号認証手段が、前記供給工程により供給された前記暗号化されたプログラムを復号及び認証する復号認証工程とを有し、

前記復号認証工程で復号及び認証されたプログラムを用いて当該ＣＰＵのプログラムを更新することを特徴とする。

【発明の効果】

【０００７】

本発明によれば、不正なプログラムによりＣＰＵのプログラムが更新されることによる誤動作の発生や動作不良の発生を防止できるという効果がある。

【発明を実施するための最良の形態】

40

【０００８】

以下、添付図面を参照して本発明の好適な実施の形態を詳しく説明する。

【０００９】

図１は、本発明の実施の形態に係るプログラム更新機能を有するマルチＣＰＵシステムの構成を示すブロック図である。尚、このようなマルチＣＰＵシステムは、例えばコンピュータ機器（ＰＣ）等のような情報処理装置、またはレーザビームプリンタやインクジェットプリンタなどの画像形成装置、通信装置、複写機、複写機能に通信機能等を備えた多機能複合機などの制御回路として採用される。

【００１０】

図１において、プログラム更新用データ出力装置（以下、更新用データ出力装置）１０

50

1 は、マルチCPUシステムのCPUのプログラム更新用データを供給する。コントローラCPUボード102は、このマルチCPUシステムに供給されるプログラム更新用データの受信及び、その更新結果を報告する処理を行っている。このコントローラCPUボード102は更新用データ出力装置101と接続され、この更新用データ出力装置101から供給されるプログラム更新用データを受信し、このマルチCPUシステムを構成するSUBCPUボードの対応するSUBCPUに、そのプログラム更新用データを供給する。ここでは具体的には、コントローラCPUボード102に最も隣接しているSUBCPUボードシステム103のSUBCPUボード104のSUBCPU1(191)に、そのプログラム更新用データを供給する。

【0011】

10

SUBCPUボードシステム103は、このマルチCPUシステムを構成している複数のSUBCPUボード104、105を有し、各SUBCPUボードによる制御処理を実行している。このSUBCPUボードシステム103は、コントローラCPUボード102から供給されるプログラム更新用データに従って、それぞれ対応するSUBCPUボード104、105において、SUBCPUの動作プログラムを更新することができる。尚、SUBCPUボード104は、シリアル通信制御部112によってコントローラCPU102との間でデータの送受信を行うことができ、シリアル通信制御部111によりSUBCPUボード105のシリアル通信制御部116との間でデータの送受信を行うことができる。尚、ここでは1つのSUBCPUボードシステム103のみを示しているが、これ以外のSUBCPUボードシステムが設けられていても良く、また1つのSUBCPU

20

【0012】

以下、各部の構成を説明する。

【0013】

コントローラCPUボード102は、このボード102全体の制御を司るコントローラCPU106、このCPU106により実行されるプログラムを記憶しているメモリ106a、更新用データ出力装置101との間でデータの送受信を行う通信制御部107、SUBCPUボードシステム103との間でデータのやり取りを行うシリアル通信制御部108を備えている。

【0014】

30

SUBCPUボード104は、このボード104全体の制御を司るSUBCPU1(109)、このSUBCPU1(109)により実行されるプログラムを記憶している不揮発メモリ113、SUBCPU1(109)による制御処理時に各種データを一時的に記憶するRAM110、コントローラCPUボード102との間でデータの送受信を行うシリアル通信制御部112、SUBCPUボード105との間でデータの送受信を行うシリアル通信制御部111を備えている。

【0015】

SUBCPUボード105も同様に、このボード105全体の制御を司るSUBCPU2(114)、このSUBCPU2(114)により実行される動作プログラムを記憶している不揮発メモリ117、SUBCPU2(114)による制御処理時に各種データを一時的に記憶するRAM115、SUBCPUボード104との間でデータの送受信を行うシリアル通信制御部116を備えている。

40

【0016】

図2は、本実施の形態に係るプログラム更新機能を有するマルチCPUシステムにおける不揮発メモリ113、117の内容を説明する図である。尚、この実施の形態では、不揮発メモリ113、117の基本データ構成は実質的に同一とする。

【0017】

この不揮発メモリ113、117は、プログラム更新用データによって書き換え可能な書換え可能ブロック(第1記憶ブロック)202と、書き換え不可能なブロック(第2記憶ブロック)203とに分割されている。これは、例えば不揮発メモリとしてフラッシュ

50

メモリを使用している場合、各メモリ領域毎に書き換えの可能／不可能を予め設定しておくことにより、これら第1及び第2ブロックを設定することができる。書き換え可能な第1記憶ブロック202には、通常動作時に、そのSUBCPUボードのSUBCPUが実行する動作プログラム204と、この動作プログラム204のバージョン番号205が格納されている。

【0018】

また書き換え不可能な第2記憶ブロック203には、この不揮発メモリに記憶されている動作プログラム204を実行するSUBCPUを識別するためのCPU指定番号206と、対象となる暗号化されたプログラムを復号及び認証するための復号・認証秘密キー207と、動作プログラム204を更新するための運用プログラム208とが格納されている。

10

【0019】

図3は、本実施の形態において、更新用データ出力装置101から供給されるプログラム更新用データの内容を説明する図である。

【0020】

図3において、301は、本実施の形態に係るマルチCPUシステムに供給される動作プログラム更新用データを示している。尚、この動作プログラム更新用データ301は、このマルチCPUシステムが備えているSUBCPUボードのSUBCPUを指定し、そのSUBCPUにより実行される動作プログラムの更新したい数(ここでは、N)の更新プログラムを含んでいる。

20

【0021】

ヘッダ復号用データ302は、プログラムを更新するSUBCPUを指定するCPU指定番号を含むヘッダ303を復号する際に使用されるデータである。このヘッダ303は、このヘッダ復号用データ302と、SUBCPUボード104の不揮発メモリ113に記憶されている復号・認証秘密キー207(図2)、運用プログラム208によってSUBCPUボード104で復号され、認証データ0(304)と不揮発メモリ113に含まれる復号・認証秘密キー207と運用プログラム208とによってSUBCPUボード104で認証される。これによりSUBCPUボード104のSUBCPU1(109)は、この動作プログラム更新用データ301の送信先を特定することができる。

【0022】

30

尚、ここでは、ヘッダ303と、本文に相当するプログラム更新用データ1, 2, ~N(306, 308, 310)とその認証データ1, 2, ~N(307, 309, 311)とは、それぞれ別々(ヘッダ用、本文用)の復号用データによって暗号化されている。そして認証データ0(304)は、ヘッダの復号用データ302の他に、本文に相当するプログラムデータの一部を認証対象とすることにより、本文のプログラム更新用データとヘッダとがそれぞれ別々のアルゴリズム/秘密キーの場合でも、容易に全てのデータを認証できる構成となっている。

【0023】

本文用の復号用データ305は、それ以降の暗号化されたプログラム更新用データ1~N(306, 308, 310)、及びそれぞれに対応する暗号化された認証データ1~N(307, 309, 311)を復号する際に使用されるデータである。またプログラム更新用データ1~Nのそれぞれは、復号された後、その対応する認証データを用いて認証される。

40

【0024】

図4は、本発明の実施の形態に係るマルチCPUシステムにおけるプログラム更新処理を説明するフローチャートである。この処理は、更新用データ出力装置101よりコントローラCPU106に対してプログラム更新作業指示及びプログラム更新用データが送信されることによって開始される。

【0025】

まずステップS401で、コントローラCPU106は、SUBCPU1(109)に

50

対し、CPU指定番号を含むプログラム更新作業の開始を指示するコマンドを送信する。次にステップS402で、コントローラCPU106は、更新用データ出力装置101より受信したプログラム更新用データ301を、SUBCPUボード104のSUBCPU1(109)に送信する。これによりSUBCPU1(109)は、その受信したプログラム更新用データ301をRAM110に格納する。次にステップS403で、SUBCPU1(109)は、CPU指定番号を含むヘッダ303を、その認証データ0(304)とヘッダ復号用データ302を用いて復号してプレインテキスト化したヘッダ303を得て認証する。またこの際、本文の復号用データ305を用いて、ヘッダ303以外の本文を復号し、この本文に含まれるプログラムの更新指示コマンドに含まれるSUBCPUの指定番号を得る。

10

【0026】

次にステップS404で、SUBCPU1(109)は、このプレインテキスト化したヘッダ303と、動作プログラムの更新指示コマンドに含まれるSUBCPUの指定番号とが一致するか否かを判定する。ここで一致しない場合、即ち、ヘッダと本文との整合性が取れていない場合はステップS406に進み、SUBCPU1(109)は、コントローラCPU106にエラーを通知して、一連のプログラム更新作業を終了させる。

【0027】

一方ステップS404で、ヘッダと本文とでSUBCPUの指定番号が一致する場合はステップS405に進み、SUBCPU1(109)は、そのプレインテキスト化されたヘッダ303に含まれるCPUの指定番号が、不揮発メモリ117或は113の第2ブロック203に保存されたCPU指定番号206とが一致しているか否かを判断し、一致する場合、即ち、そのCPU指定番号に該当するSUBCPUが、このSUBCPUボードシステム103に含まれている場合はステップS407に進んで、その後のプログラム更新動作を継続するが、一致しない場合には、ステップS406に進み、コントローラCPU106にエラーを通知して一連のプログラム更新作業を終了させる。なお、ここでSUBCPU1は、不揮発メモリ117の第2ブロック203に保存されたCPU指定番号206を、SUBCPU2に対して問い合わせる事で知る事ができる。尚、ここではSUBCPUボードは、104と105の2種類しか示されていないが、それ以上の場合には、このステップS405で、ヘッダ303に含まれるCPUの指定番号と、それだけ分の不揮発メモリ113の第2ブロック203に保存されたCPU指定番号206とが一致して

20

30

【0028】

ステップS407では、SUBCPU1(109)は、SUBCPUの指定番号に該当するSUBCPUが搭載されているSUBCPUボードの不揮発メモリの書き換え可能ブロック202に格納されているバージョン番号205を取得する。これは各SUBCPUボードに搭載されているシリアル通信制御部を介して行われる。そして、そのバージョン番号205と、プログラム更新用データに含まれるバージョン番号とを比較し、SUBCPUの指定番号が一致し、且つ、バージョン番号が一致しないかどうか、即ち、同じバージョン番号であれば更新の必要がないため、バージョンが一致するかどうかを判定する。この条件を満足しない場合はステップS408に進み、コントローラCPU106にプログラム更新の必要が無い旨を通知して処理を終了する。

40

【0029】

一方ステップS407で、この条件が満足されるとステップS409に進み、SUBCPU1(109)は、SUBCPUの指定番号が示すSUBCPU(ここでは例えばSUBCPU2(114)とする)にプログラム更新作業を指示するコマンドを送信する。そして、そのSUBCPU2(114)に、その本文の復号用データ305～認証データN(311)までを送信する。これによりCPU指定番号で示されるSUBCPUボードに、そのプログラム更新用データが送信されてプログラムが復号され、そのSUBCPUボードの動作プログラムが更新される。但し、ここでSUBCPUボード104だけが存在している場合には、SUBCPU1(109)がSUBCPUの指定番号に該当しなけれ

50

ば、ステップS 4 0 9以降の処理が実行されることはないことはもちろんである。

【0030】

ステップS 4 0 9では、そのCPU指定番号に該当するSUBCPU2(114)が、そのプログラム更新用データを受信して、そのSUBCPUボード105のRAM115に格納する。そしてステップS 4 1 0で、そのSUBCPU2(114)は、その本文の復号用データ305、暗号化されたプログラム更新用データ306、認証データ307と、そのボードの不揮発メモリ117に記憶されている復号・認証秘密キー207と運用プログラム208とを使用して、そのプログラム更新用データ306及び認証データ307を復号してプレインテキスト化されたプログラム更新用データ及び認証データを得る。そして、この復号されたプログラム更新用本文データを認証データを使って認証する。なお、このステップS 4 1 0では、その指定されたSUBCPU2(114)は、プログラム更新用データ1(306)～プログラム更新用データN(310)の全てに対して復号及び認証処理を実行する。

10

【0031】

次にステップS 4 1 1で、そのSUBCPU2(114)は、ステップS 4 1 0で復号したプログラム更新用データの認証に成功したかどうかを判定する。認証に失敗した場合はステップS 4 0 6に進み、SUBCPU1(109)にエラーを通知してプログラム更新作業を終了する。これによりSUBCPU1(109)は、コントローラCPU106にエラーを通知してプログラム更新作業を終了する。

【0032】

20

一方、ステップS 4 1 1で、プログラム更新用データの認証に成功した場合はステップS 4 1 2に進み、SUBCPU2(114)は、そのプログラム更新用データを、そのSUBCPUボード105の不揮発メモリ117の書き換え可能な第1記憶ブロック202に書き込む。このとき、その動作プログラムのバージョン番号をバージョン番号205に記憶する。そしてステップS 4 1 3で、その書き込み結果をSUBCPU1(109)に通知して、そのSUBCPUボード105のプログラム更新作業を終了する。

【0033】

これによりSUBCPU1(109)は、コントローラCPU106に、そのプログラムの更新結果を通知する。またコントローラCPU106は、更新用データ出力装置101に対して、その更新結果を通知することにより、プログラム更新作業を終了する。

30

【0034】

以上説明したように本実施の形態1に係るマルチCPUシステムによれば、プログラム更新用データの破壊、改竄による不正な不揮発メモリの更新、別のCPU用のプログラム更新用データによる動作プログラムの更新といった事態の発生を防止できる。また、このような動作プログラムの誤った更新による、システムの誤動作や動作不良などの発生を防止できるという効果がある。

【0035】

[実施の形態2]

次に本発明の実施の形態2について説明する。前述の実施の形態1は、プリンタ等の電子機器に予め組み込まれ、各々のCPUの通信経路内の位置及び機能が決まっているマルチCPUシステムにおけるプログラム更新処理を念頭にして説明したが、この実施の形態2では、例えばパーソナルコンピュータ(PC)等の拡張ボードの様に、マルチCPUシステムにおいて、SUBCPUの通信経路内の位置及び機能が確定されていない場合での処理について説明する。尚、この実施の形態2に係るマルチCPUシステムのハードウェア構成は前述の実施の形態1の場合と同様であるため、その説明を省略する。

40

【0036】

図5は、本発明の実施の形態2に係るマルチCPUシステムにおけるプログラム更新処理を説明するフローチャートである。

【0037】

尚、この実施の形態2では、マルチCPUシステムにおけるプログラム更新用データ3

50

01において、SUBCPUの指定番号を含むヘッダ303及び認証データ0(304)は、ヘッダ復号用データ302とSUBCPU指定番号が示すSUBCPUの不揮発メモリの第2記憶ブロック203に含まれる復号・認証秘密キー207、運用プログラム208によって復号されて、プレインテキストが得られる。また、こうして復号されたヘッダ303は、その復号された認証データ0(304)と復号・認証秘密キー207と運用プログラム208とによって認証される。この処理は、更新用データ出力装置101よりコントローラCPU106に対してプログラム更新作業指示及びプログラム更新用データが送信されることによって開始される。

【0038】

まずステップS501で、コントローラCPU106はその受信したプログラム更新作業指示に従ってSUBCPU1(109)に対して、プログラム更新作業の開始を指示する。またこれによりSUBCPU1(109)は、SUBCPU2(114)に対して、プログラム更新作業の開始を指示する。次にステップS502で、コントローラCPU106は、その受信した動作プログラム更新用データ301をSUBCPU1(109)に送信する。またSUBCPU1(106)も、その送られてきた動作プログラム更新用データ301をSUBCPU2(114)に送信する。そしてステップS503で、SUBCPU1(109)とSUBCPU2(114)は、その受信したプログラム更新用データ301のヘッダ303とヘッダ用認証データ0(304)とを復号してプレインテキストにした後、そのヘッダの認証を行う。

【0039】

ステップS504では、SUBCPU1(109)及びSUBCPU2(114)は、そのプレインテキストとなったプログラム更新データのヘッダに含まれるCPUの指定番号と、各々のSUBCPUボードの不揮発メモリ112, 113の書き換え不可能な第2記憶ブロック203に格納されたCPU指定番号206と一致するかどうかを判定する。一致する場合はステップS506に進み、その後のプログラム更新作業を続行するが、一致しない場合にはステップS505に進み、その後の各々のプログラム更新作業を終了させる。即ち、ステップS505で、SUBCPU1(109)はコントローラCPU106にエラーを通知して、SUBCPUシステム103によるプログラム更新作業が終了する。

【0040】

一方ステップS504で、SUBCPUの指定番号と、不揮発メモリに格納されたCPU指定番号206とが一致すると(ここではSUBCPU2(114)が該当するものとする)ステップS506に進み、暗号化された本文復号用データ305、プログラム更新用データ306, 認証データ307と、不揮発メモリに記憶されている復号・認証秘密キー207と運用プログラム208によって、プログラム更新用データ306、認証データ307を復号してプレインテキスト化されたデータを取得する。そして、この復号したプログラム更新用データを認証データ307を使って認証する。そしてこれ以降、その指定されたSUBCPUは、ステップS506を繰り返し実行して、プログラム更新用データ1~Nまでの全てについて復号及び認証を行う。

【0041】

こうしてステップS507で、指定されたSUBCPU2(114)が、その認証に成功したかどうかを判定し、認証に失敗するとステップS5050に進み、その指定SUBCPU2(114)は、SUBCPU1(109)にエラーを通知してプログラム更新作業を終了する。これによりSUBCPU1(109)は、そのエラーをコントローラCPU106に通知してプログラム更新作業を終了する。

【0042】

一方ステップS507で、プログラム更新用データの認証に成功した場合はステップS508に進み、そのSUBCPU2(114)は、プログラム更新用データを不揮発メモリ117の書き換え可能な第1記憶ブロック202の動作プログラム204に書き込む。このとき、その動作プログラムのバージョン番号をバージョン番号205に記憶する。そ

10

20

30

40

50

してステップS510に進み、その書き込み結果をSUBCPU1(109)に通知して、プログラム更新作業を終了する。これによりSUBCPU1(109)は、コントローラCPU106に、その更新結果を通知する。また、更にコントローラCPU106は、更新用データ出力装置101に対して、その更新結果を通知することにより、プログラム更新作業を終了する。

【0043】

以上説明したように本実施の形態2によれば、マルチCPUシステムにおけるSUBCPUの配置に、より自由度を持たせることができ、このようなシステムにおいても前述の実施の形態1と同様に、プログラム更新用データの破壊、不正な改竄による動作プログラムの更新、別のCPU用の動作プログラムにより誤って更新する等の誤った動作プログラムの更新を防止できる。これにより、誤った動作プログラムが起動されることによるシステムの誤動作や動作不良の発生を防止できる。

【0044】

[実施の形態3]

次に本発明の実施の形態3について説明する。この実施の形態3では、各々のSUBCPUのCPU番号の通信経路上の位置が既知である場合、1つのプログラム更新データで複数のCPU番号を持つSUBCPUの動作プログラムを更新する場合で説明する。尚、この実施の形態3に係るマルチCPUシステムのハードウェア構成及び不揮発メモリのデータ構成は前述の実施の形態1, 2と同様であるためその説明を省略する。

【0045】

図6は、本発明の実施の形態3に係るプログラム更新用データのデータ構成を説明する図である。

【0046】

この実施の形態3に係るプログラム更新用データ601は、SUBCPU1(109)用のプログラム更新用データ603と、SUBCPU2(114)用のプログラム更新用データ604、CPU指定番号及び指定番号のプログラム更新データが存在するデータ位置を示すヘッダ606と、このヘッダ606を復号するに必要なヘッダ復号用データ605と、復号されたヘッダ606を認証するに必要な認証データ0(607)が、前述の実施の形態に係るプログラム更新用データ301に追加されている。

【0047】

ここで、SUBCPU1(109)用のプログラム更新用データ603及びヘッダデータ602は、SUBCPU1(109)により復号・認証が可能な対称アルゴリズム及び秘密キーで暗号化されている。またSUBCPU2(114)用のプログラム更新用データ604は、SUBCPU2(114)によって復号・認証が可能な対称アルゴリズム及び秘密キーで暗号化されている。更に、ヘッダの認証データ607は、SUBCPU1(109)用のプログラム更新用データ603の少なくとも一部と、SUBCPU2(114)用のプログラム更新用データ604の少なくとも一部のデータを認証対象として構成されている。

【0048】

図7は、本実施の形態3に係るマルチCPUシステムにおけるプログラム更新処理を説明するフローチャートである。この処理は、更新用データ出力装置101よりコントローラCPU106に対してプログラム更新作業指示及びプログラム更新用データが送信されることによって開始される。

【0049】

まずステップS701で、コントローラCPU106は、更新用データ出力装置101よりの更新指示に応じて、SUBCPU1(109)にプログラムの更新を指示する。次にステップS702で、コントローラCPU106は、SUBCPU1(109)にプログラム更新用データ601を送信する。次にステップS703で、SUBCPU1(109)は、そのプログラム更新用データのヘッダデータ602を復号し、SUBCPU1(109)用のプログラム更新データ603の少なくとも一部、SUBCPU2(114)

用のプログラム更新用データ604の少なくとも一部とともに認証する。次にステップS704では、ヘッダデータ602の認証に成功し、且つそのヘッダに含まれるCPU指定番号を示すSUBCPUが、SUBCPUシステム103の中に存在するか否かを判定する。存在する場合はステップS706に進むが、そうでない場合はステップS705に進み、SUBCPU1(109)はコントローラCPU106にエラーを通知して、プログラム処理を終了する。

【0050】

一方、存在する場合はステップS706で、SUBCPU1(109)はヘッダで指定されているCPU指定番号のSUBCPU(ここではSUBCPU2(114)とする)にプログラムの更新を指示する。そしてステップS707で、SUBCPU1(109)は、そのヘッダで指定されているCPU指定番号とアドレス情報とに基づいて、SUBCPU2(114)にプログラム更新用データを送信する。次にステップS708で、SUBCPU1(109)からプログラム更新指示とプログラム更新用データを受信したSUBCPU2(114)は、その受信したプログラム更新データのヘッダと認証データとを復号して、プレインテキストのプログラム更新データ及びヘッダを取得する。そして認証データを使って、そのヘッダを認証する。

【0051】

その結果、ステップS709で、SUBCPU2(114)は、その認証が成功し、且つプレインテキストとなったプログラム更新データのヘッダに含まれるCPU指定番号と、そのSUBCPUボード105の不揮発メモリ117の第2記憶ブロック203に格納されたCPU指定番号206とが一致するかを判定する。一致したときはステップS710に進むが、一致しない場合にはステップS715に進み、SUBCPU1(109)にエラーを通知してプログラム更新作業を終了させる。

【0052】

ステップS710では、SUBCPU2(114)は、そのプログラム更新データ604を復号して認証する。次にステップS711で、SUBCPU2(114)は、認証に成功したかどうかを判定し、成功した場合はステップS712に進むが、そうでない場合にはステップS715に進み、SUBCPU1(109)にエラーを通知してプログラム更新作業を終了する。

【0053】

ステップS712では、SUBCPU2(114)は、プログラム更新データによって不揮発メモリ117の書き換え可能な第1記憶ブロック202の動作プログラム204を更新する。このとき、その動作プログラムのバージョン番号をバージョン番号205に記憶する。次にステップS713で、SUBCPU2(114)は、その更新作業の処理結果をSUBCPU1(109)に通知する。そしてステップS705で、SUBCPU1(109)は、そのSUBCPU2(114)からの更新結果をコントローラCPU106に通知する。

【0054】

尚、ここではSUBCPUボードが2種類の場合で説明したが、それ以上のSUBCPUボードが含まれている場合であっても、ヘッダに含まれているCPU番号に応じてSUBCPU1(109)がSUBCPUを指定することにより、上述の実施の形態と同様にして、その指定されたSUBCPUの動作プログラムが更新されることは言うまでもない。

【0055】

上記説明したように本実施の形態3によれば、プログラム更新用データの破壊、不正な改竄による動作プログラムの更新、別のCPU用の動作プログラムで誤って更新するといった事態の発生を防止できる。これにより、不正なプログラム更新用データによる動作プログラムの更新に伴う、システムの誤動作やデータの破損などの発生を防止できるという効果がある。

【0056】

〔他の実施形態〕

以上、本発明の実施の形態を詳述したが、本発明は、複数の機器から構成されるシステムに適用しても良いし、または一つの機器からなる装置に適用しても良い。

【0057】

なお本発明は、前述した実施の形態の機能を実現するソフトウェアのプログラムを、システム或いは装置に直接或いは遠隔から供給し、そのシステム或いは装置のコンピュータが、その供給されたプログラムコードを読み出して実行することによっても達成される場合を含む。その場合、プログラムの機能を有していれば、その形態はプログラムである必要はない。従って、本発明の機能処理をコンピュータで実現するために、該コンピュータにインストールされるプログラムコード自体も本発明を実現するものである。つまり、本発明には、本発明の機能処理を実現するためのコンピュータプログラム自体も含まれる。その場合、プログラムの機能を有していれば、オブジェクトコード、インタプリタにより実行されるプログラム、OSに供給するスクリプトデータ等、プログラムの形態を問わない。

10

【0058】

プログラムを供給するための記憶媒体としては、例えば、フロッピー（登録商標）ディスク、ハードディスク、光ディスク、光磁気ディスク、MO、CD-ROM、CD-R、CD-RW、磁気テープ、不揮発性のメモ리카ード、ROM、DVD（DVD-ROM、DVD-R）などがある。その他のプログラムの供給方法としては、クライアントコンピュータのブラウザを用いてインターネットのホームページに接続し、該ホームページから本発明のコンピュータプログラムそのもの、もしくは圧縮され自動インストール機能を含むファイルをハードディスク等の記憶媒体にダウンロードすることによっても供給できる。また本発明のプログラムを構成するプログラムコードを複数のファイルに分割し、それぞれのファイルを異なるホームページからダウンロードすることによっても実現可能である。つまり本発明の機能処理をコンピュータで実現するためのプログラムファイルを複数のユーザに対してダウンロードさせるWWWサーバも、本発明のクレームに含まれるものである。

20

【0059】

また本発明のプログラムを暗号化してCD-ROM等の記憶媒体に格納してユーザに配布し、所定の条件を満足するユーザに対してインターネットを介してホームページから暗号化を解く鍵情報をダウンロードさせ、その鍵情報を使用することにより暗号化されたプログラムを実行してコンピュータにインストールさせて実現することも可能である。

30

【0060】

またコンピュータが、読み出したプログラムを実行することによって、前述した実施形態の機能が実現される他、そのプログラムの指示に基づき、コンピュータ上で稼動しているOSなどが、実際の処理の一部または全部を行ない、その処理によっても前述した実施形態の機能が実現され得る。

【0061】

さらに、記録媒体から読み出されたプログラムが、コンピュータに挿入された機能拡張ボードやコンピュータに接続された機能拡張ユニットに備わるメモリに書き込まれた後、そのプログラムの指示に基づき、その機能拡張ボードや機能拡張ユニットに備わるCPUなどが実際の処理の一部または全部を行ない、その処理によっても前述した実施形態の機能が実現される。

40

【図面の簡単な説明】

【0062】

【図1】本発明の実施の形態に係るマルチCPUシステムの構成を説明するブロック図である。

【図2】本発明の実施の形態に係るSUBCPUボードの不揮発メモリのデータ構成を説明する図である。

【図3】本発明の実施の形態1、2に係るプログラム更新用データの構成を説明する図で

50

ある。

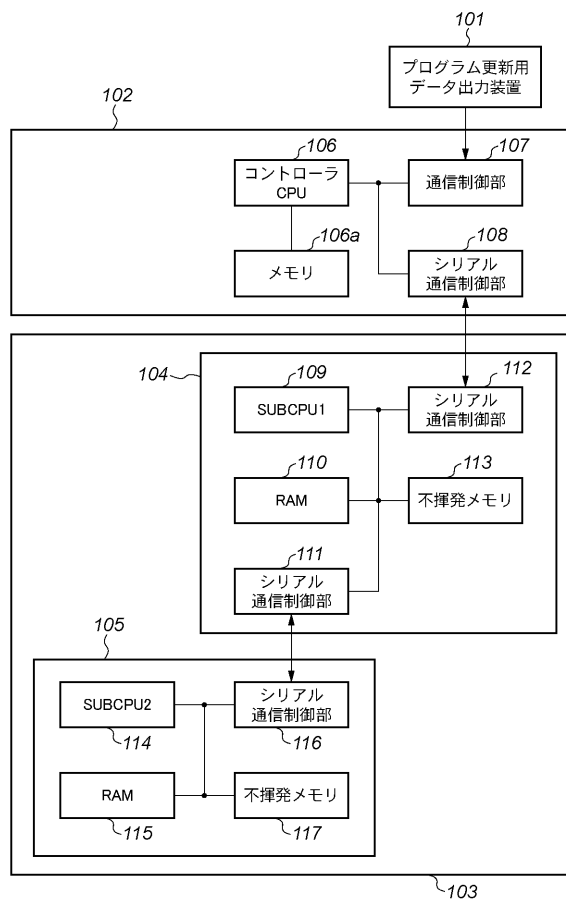
【図 4】本発明の実施の形態 1 に係るマルチ CPU システムにおけるプログラム更新処理を説明するフローチャートである。

【図 5】本発明の実施の形態 2 に係るマルチ CPU システムにおけるプログラム更新処理を説明するフローチャートである。

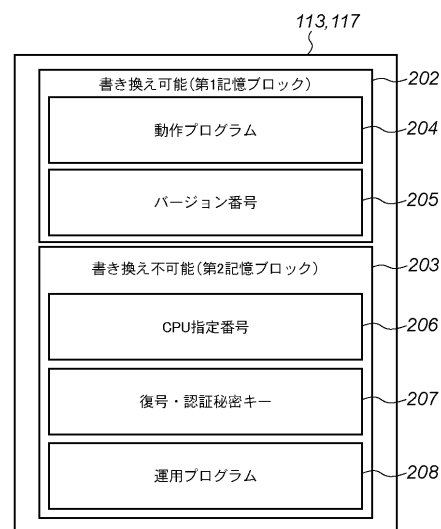
【図 6】本発明の実施の形態 3 に係るプログラム更新用データの構成を説明する図である。

【図 7】本発明の実施の形態 3 に係るマルチ CPU システムにおけるプログラム更新処理を説明するフローチャートである。

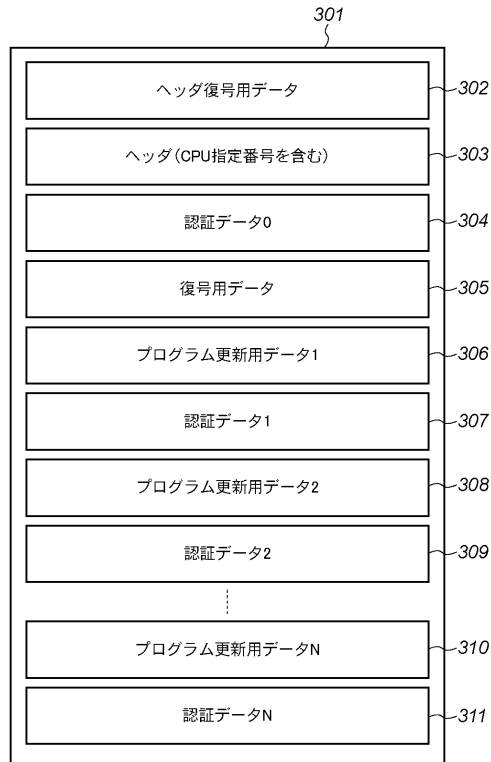
【図 1】



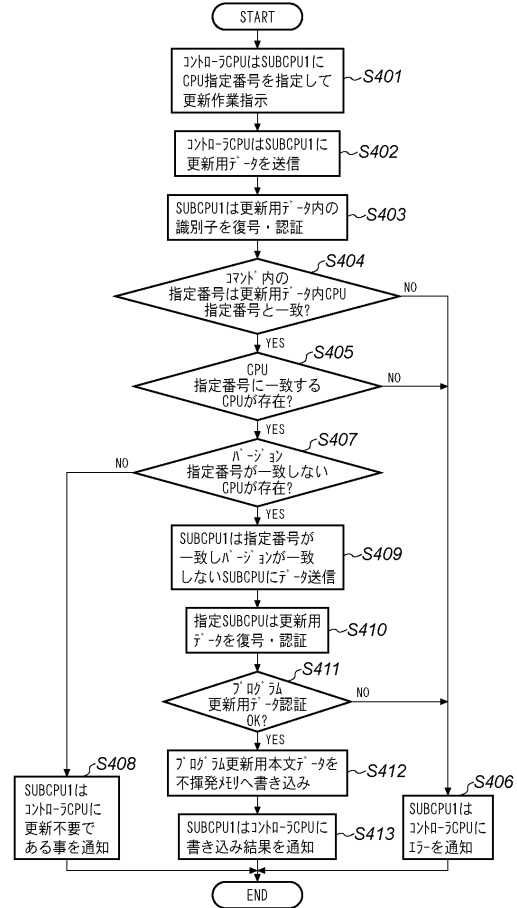
【図 2】



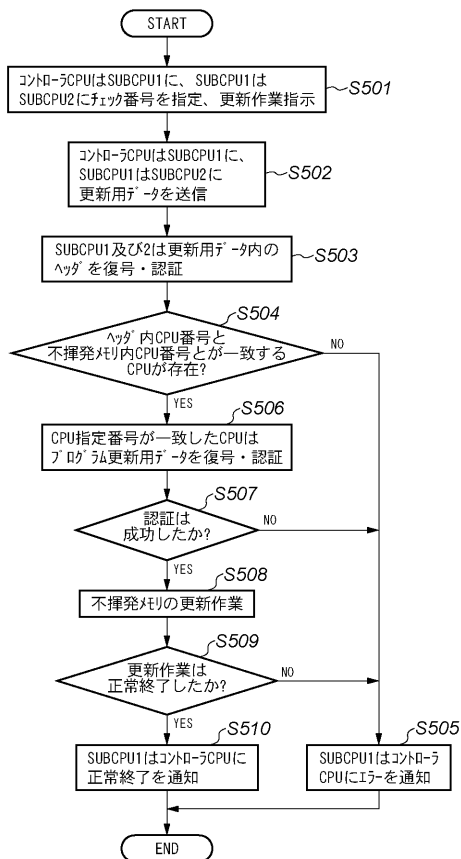
【図 3】



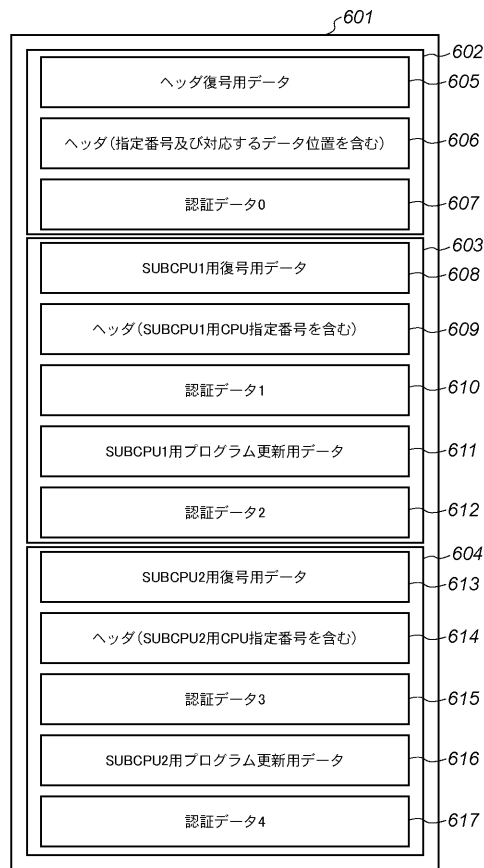
【図 4】



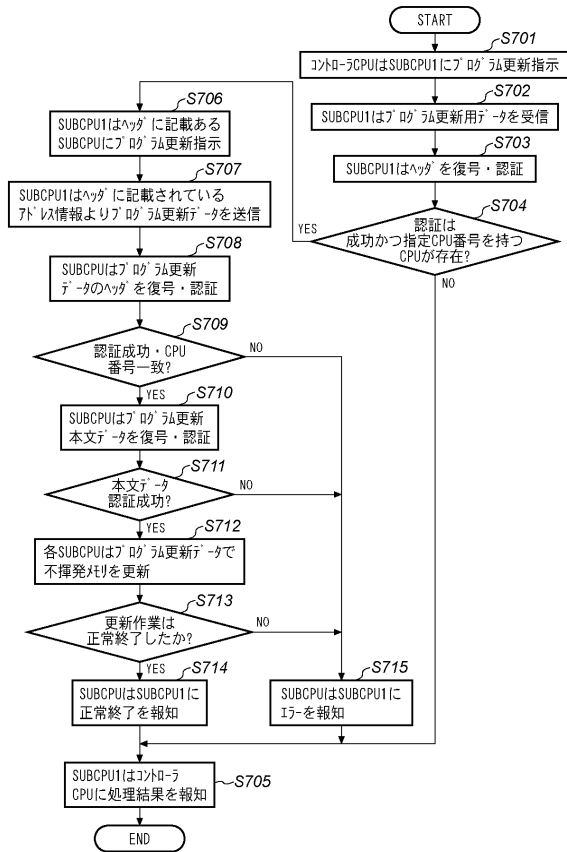
【図 5】



【図 6】



【図 7】



フロントページの続き

審査官 宮司 卓佳

(56)参考文献 特開 2 0 0 3 - 2 4 1 9 9 1 (J P , A)
特開 2 0 0 4 - 3 0 3 2 0 9 (J P , A)
特開 2 0 0 4 - 3 0 3 0 7 4 (J P , A)
特開 2 0 0 3 - 2 0 2 9 3 1 (J P , A)
特開 2 0 0 4 - 1 9 2 2 7 8 (J P , A)
欧州特許出願公開第 0 1 3 2 9 7 8 9 (E P , A 1)
特開平 1 1 - 1 8 4 6 8 9 (J P , A)
特開 2 0 0 3 - 3 3 7 6 3 2 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
G 0 6 F 2 1 / 2 2
G 0 6 F 2 1 / 2 4