

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年4月2日(02.04.2020)

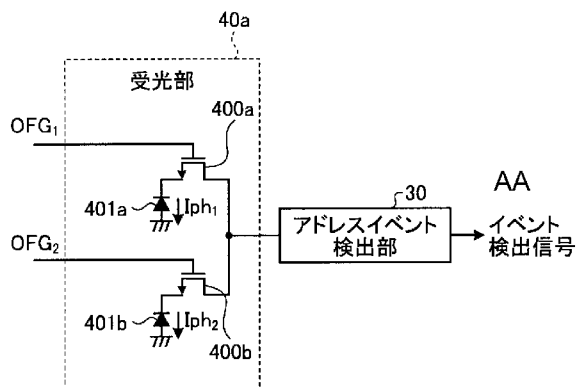


(10) 国際公開番号
WO 2020/066433 A1

- (51) 国際特許分類:
H04N 5/3745 (2011.01) *H04N 5/355* (2011.01)
H01L 27/146 (2006.01) *H04N 5/378* (2011.01)
H01L 31/10 (2006.01)
- (21) 国際出願番号: PCT/JP2019/033616
- (22) 国際出願日: 2019年8月28日(28.08.2019)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2018-186127 2018年9月28日(28.09.2018) JP
- (71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目1番1号 Kanagawa (JP).
- (72) 発明者: 比津 和樹(HIZU, Kazuki); 〒2430014 神奈川県厚木市旭町四丁目1番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).
- (74) 代理人: 特許業務法人酒井国際特許事務所(SAKAI INTERNATIONAL PATENT OFFICE); 〒1000013 東京都千代田区霞が関3丁目8番1号 虎の門三井ビルディング Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,

(54) Title: SOLID-STATE IMAGING ELEMENT, SOLID-STATE IMAGING ELEMENT CONTROL METHOD, AND ELECTRONIC APPARATUS

(54) 発明の名称: 固体撮像素子、固体撮像素子の制御方法および電子機器



30 Address event detection unit
40a Light-receiving unit
AA Event detection signal

(57) Abstract: This solid-state imaging element is provided with a plurality of pixels (20a) arrayed in a 2-dimensional lattice, and a control unit (115). The pixels include: a first light-receiving element (401a) which outputs a first optical current corresponding to received light; a second light-receiving element (401b) which outputs a second optical current corresponding to received light; a conversion unit (300) which converts a current into a voltage; an output unit (320, 330) which detects an event on the basis of a change in the voltage obtained by conversion by the conversion unit, and outputs a detection signal indicating a detection result of the detection; and a switch unit (113a) which performs switching to switch the current to be converted into voltage by the conversion unit between the first optical current and the second optical current. The control unit controls the switching by the switch unit.



WO 2020/066433 A1

NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

一 国際調査報告 (条約第21条(3))

(57) 要約: 固体撮像素子は、2次元格子状に配列された複数の画素(20a)と、制御部(115)と、を備える。画素は、受光した光に応じた第1の光電流を出力する第1の受光素子(401a)と、受光した光に応じた第2の光電流を出力する第2の受光素子(401b)と、電流を電圧に変換する変換部(300)と、変換部により変換された電圧の変化に基づきイベントを検出し、検出による検出結果を示す検出信号を出力する出力部(320、330)と、変換部により電圧に変換する電流を第1の光電流と第2の光電流とで切り替える切り替えを行う切替部(113a)と、を含む。制御部は、切替部による切り替えを制御する。

明 細 書

発明の名称：

固体撮像素子、固体撮像素子の制御方法および電子機器

技術分野

[0001] 本発明は、固体撮像素子、固体撮像素子の制御方法および電子機器に関する。

背景技術

[0002] CMOS (Complementary Metal Oxide Semiconductor) などを用いた固体撮像装置において、画素アドレス毎に、その画素における受光素子が受光した光量が閾値を超えた旨をアドレスイベントとしてリアルタイムに検出する検出回路を画素毎に設けた、非同期型の固体撮像素子が提案されている（例えば特許文献1）。このように、画素毎にアドレスイベントを検出する固体撮像素子は、DVS (Dynamic Vision Sensor) と呼ばれる。

先行技術文献

特許文献

[0003] 特許文献1：特表2017-535999号公報

発明の概要

発明が解決しようとする課題

[0004] このDVSのような非同期型の固体撮像素子を用いることで、既存の、垂直同期信号などの同期信号に同期した画像データを撮像する同期型の固体撮像素子を用いる場合に対して、より高速な応答が可能となる。そのため、非同期型の固体撮像素子のより多様な活用方法が求められている。

[0005] 本開示は、アドレスイベントの検出を行う固体撮像素子をより多様に活用可能とすることを目的とする。

課題を解決するための手段

[0006] 本開示に係る固体撮像素子は、2次元格子状に配列された複数の画素と、

制御部と、を備え、画素は、受光した光に応じた第1の光電流を出力する第1の受光素子と、受光した光に応じた第2の光電流を出力する第2の受光素子と、電流を電圧に変換する変換部と、変換部により変換された電圧の変化に基づきイベントを検出し、検出による検出結果を示す検出信号を出力する出力部と、変換部により電圧に変換する電流を第1の光電流と第2の光電流とで切り替える切り替えを行う切替部と、を含み、制御部は、切替部による切り替えを制御する。

図面の簡単な説明

[0007] [図1]実施形態に係る固体撮像素子を適用した電子機器としての撮像装置の一例の構成を概略的に示す図である。

[図2]第1の実施形態に適用可能な固体撮像素子の一例の構成を示すブロック図である。

[図3]第1の実施形態に係る固体撮像素子を2層構造の積層型CISにより形成した例を示す図である。

[図4]第1の実施形態に適用可能な画素アレイ部の一例の構成を示すブロック図である。

[図5]第1の実施形態に係る受光部の一例の構成を示す図である。

[図6A]感度が異なる複数の受光素子を含む画素の例を示す図である。

[図6B]感度が異なる複数の受光素子を含む画素の例を示す図である。

[図7]第1の実施形態に係る画素アレイ部における配線の例を概略的に示す図である。

[図8]第1の実施形態に適用可能なアドレスイベント検出部の構成をより詳細に示す図である。

[図9]第1の実施形態に適用可能なアドレスイベント検出部の動作を説明するための図である。

[図10]第1の実施形態に係る電流電圧変換部において用いられるトランジスタの $V_g - I_d$ 特性の例を示す図である。

[図11]第1の実施形態に適用可能な電流電圧変換部の入出力特性の例を示す

図である。

[図12A]第1の実施形態に係る、低感度の受光素子と通常感度の受光素子とを用いてアドレスイベント検出を行う制御を説明するための図である。

[図12B]第1の実施形態に係る、低感度の受光素子と通常感度の受光素子とを用いてアドレスイベント検出を行う制御を説明するための図である。

[図13]第1の実施形態に係る、リミッタを適用した電流電圧変換部の構成の例を示す図である。

[図14]第1の実施形態に係る電流電圧変換部の入出力特性の例を示す図である。

[図15]第1の実施形態に係る、アドレスイベント検出処理に用いる受光素子を切り替える必要の無い例について説明するための図である。

[図16]第1の実施形態に係る、アドレスイベント検出処理に用いる受光素子を切り替える必要の無い例について説明するための図である。

[図17]第1の実施形態に係る、アドレスイベント検出処理に用いる受光素子を切り替える必要がある例について説明するための図である。

[図18]第1の実施形態に係る、アドレスイベント検出処理に用いる受光素子を切り替える必要がある例について説明するための図である。

[図19]第1の実施形態の変形例に係る画素アレイ部における配線の例を概略的に示す図である。

[図20]第2の実施形態に係る画素の一例の構成を示す図である。

[図21]第2の実施形態に係る受光部の駆動方法の例を示すタイムチャートである。

[図22A]第2の実施形態に適用可能な受光素子の構成の例を示す図である。

[図22B]第2の実施形態に適用可能な受光素子の構成の例を示す図である。

[図22C]第2の実施形態に適用可能な受光素子の構成の例を示す図である。

[図23]遮光パターンが設けられた画素において受光素子に光が入射される様子を模式的に示す図である。

[図24]第3の実施形態に係る固体撮像素子の一例の構成を示すブロック図で

ある。

[図25]第3の実施形態に係る画素アレイ部の一例の構成を示すブロック図である。

[図26]第3の実施形態に係る画素の一例の構成を示す図である。

[図27]第3の実施形態に係る画素アレイ部における配線の例を概略的に示す図である。

[図28A]第3の実施形態に係る受光部の制御を説明するための図である。

[図28B]第3の実施形態に係る受光部の制御を説明するための図である。

[図29]第3の実施形態に係る固体撮像素子における処理の例を示すタイミングチャートである。

[図30]第3の実施形態に係る、電圧差分に基づく低感度PDと通常感度PDとの切替方法を説明するための図である。

[図31]第3の実施形態に係る、電圧差分に基づく低感度PDと通常感度PDとの切替方法を説明するための図である。

[図32]第3の実施形態に係る、画素に受光される光量が増加している場合の光電流 I_{ph} の切り替え動作を示す一例のフローチャートである。

[図33]第3の実施形態に係る、画素に受光される光量が減少している場合の光電流 I_{ph} の切り替え動作を示す一例のフローチャートである。

発明を実施するための形態

[0008] 以下、本開示の実施形態について、図面に基づいて詳細に説明する。なお、以下の各実施形態において、同一の部位には同一の符号を付することにより、重複する説明を省略する。

[0009] [実施形態]

(各実施形態に適用可能な電子機器の構成例)

図1は、各実施形態に係る固体撮像素子を適用した電子機器としての撮像装置の一例の構成を概略的に示す図である。図1において、撮像装置1は、光学系10と、固体撮像素子11と、記憶部12と、制御部13と、を含む。光学系10は、1以上のレンズと、オートフォーカス機構および絞り機構

などの各機構と、を含み、被写体からの光を固体撮像素子 1 1 の受光面に導く。

[0010] 固体撮像素子 1 1 は、それぞれ入射した光を光電変換により電気信号に変換して出力する複数の受光素子を含む画素と、これら画素を駆動する駆動回路と、を含む。固体撮像素子 1 1 は、さらに、画素から出力された信号に対して所定の信号処理を施して出力データとして出力する信号処理部を含む。

[0011] 記憶部 1 2 は、固体撮像素子 1 1 から出力される出力データを記憶媒体に記憶する。記憶部 1 2 は、フラッシュメモリやハードディスクドライブといった不揮発性の記憶媒体を適用することができる。これに限らず、記憶媒体に、D R A M (Dynamic Random Access Memory) などの揮発性の記憶媒体を適用することもできる。

[0012] 制御部 1 3 は、固体撮像素子 1 1 を制御して、固体撮像素子 1 1 に対して、上述の出力データを出力する撮像動作を実行させる。

[0013] [第 1 の実施形態]

第 1 の実施形態について説明する。図 2 は、上述した固体撮像素子 1 1 に対応する、第 1 の実施形態に適用可能な固体撮像素子 1 1 a の一例の構成を示すブロック図である。図 2 に示されるように、固体撮像素子 1 1 a は、画素アレイ部 1 1 0 a と、カラムアービタ 1 1 1 と、ローアービタ 1 1 2 と、駆動回路 1 1 3 a と、信号処理部 1 1 4 a と、制御部 1 1 5 と、を備える。

[0014] 画素アレイ部 1 1 0 a は、複数の画素が 2 次元格子状に配列される。以下、図 2 における水平方向の配列を「行（ロー）」とし、行に対して垂直方向の配列を「列（カラム）」と呼ぶ。

[0015] 画素アレイ部 1 1 0 a に含まれる各画素は、それぞれ受光した光に応じた光電流を出力する複数の受光素子と、複数の受光素子から出力された光電流の変化量に基づきアドレスイベントの検出を行うアドレスイベント検出部と、を含む。各画素は、アドレスイベントの発生に応じて、リクエストをカラムアービタ 1 1 1 およびローアービタ 1 1 2 に出力する。

[0016] カラムアービタ 1 1 1 およびローアービタ 1 1 2 は、画素アレイ部 1 1 0

aに含まれる各画素から出力されるリクエストに応じて協働して調停を行い、特定の画素から出力されるイベント検出信号を選択する。図2の例では、選択されたイベント検出信号が、カラムアービタ111から出力されている。また、カラムアービタ111およびローアービタ112は、選択したイベント検出信号を出力した画素を特定するためのアドレス情報を、当該イベント検出信号と共に出力する。

[0017] 駆動回路113aは、画素のそれぞれを駆動して、各画素に対してアドレスイベント検出を実行させる。図2の例では、駆動回路113aが画素アレイ部110aに含まれる各画素を行単位に駆動するように示されているが、実際には、画素アレイ部110aに含まれる各画素は、行方向および列方向にそれぞれ駆動され、画素毎にアドレスイベント検出動作を実行可能となっている。

[0018] カラムアービタ111から出力されたイベント検出信号およびアドレス情報は、信号処理部114aに供給される。信号処理部114aは、イベント検出信号およびアドレス情報に基づき、画像認識処理といった信号処理を実行する。信号処理部114aは、処理結果を示すイベント検出データを出力データとして出力し、記憶部120に供給する。

[0019] 図2を用いて説明した固体撮像素子11aは、例えば、複数の半導体チップが積層されて形成された積層型CIS(Contact Image Sensor)として形成することができる。一例として、固体撮像素子11aを、半導体チップを2層に積層した2層構造により形成することができる。

[0020] 図3は、第1の実施形態に係る固体撮像素子11aを2層構造の積層型CISにより形成した例を示す図である。図3の構造では、第1層の半導体チップに、例えば受光素子を含む受光チップ201を形成し、第2層の半導体チップに、受光素子から出力される光電流に基づきアドレスイベントの検出を行うアドレスイベント検出部を含む検出チップ202を形成している。図3の右側に示されるように、第1層の半導体チップと、第2層の半導体チップとを電氣的に接触させつつ貼り合わせることで、1つの素子としての固体

撮像素子 1 1 a が形成される。

[0021] 図 4 は、第 1 の実施形態に適用可能な画素アレイ部 1 1 0 a の一例の構成を示すブロック図である。図 4 の上側に示されるように、画素アレイ部 1 1 0 a は、二次元格子状に配列された複数の画素 2 0 a を含む。図 4 の下側に示されるように、各画素 2 0 a は、アドレスイベント検出部 3 0 と、受光部 4 0 a と、を含む。

[0022] 受光部 4 0 a は、複数の受光素子を含む。複数の受光素子のそれぞれは、入射された光を光電変換して光電流を生成する。受光部 4 0 a は、駆動回路 1 1 3 a の制御に従い、複数の受光素子から選択された受光素子が生成した光電流を、アドレスイベント検出部 3 0 に供給する。

[0023] アドレスイベント検出部 3 0 は、受光部 4 0 a から供給された光電流の変化量が閾値を超えたか否かを判定し、判定結果に基づきアドレスイベントの有無を検出する。アドレスイベントは、例えば、光電流の変化量が ON 閾値を超えた旨を示すアップイベントと、当該変化量が OFF 閾値を下回った旨を示すダウンイベントとを含む。また、アドレスイベントの検出を示すイベント検出信号は、例えば、アップイベントの検出結果を示す 1 ビットと、ダウンイベントの検出結果を示す 1 ビットからなる。なお、アドレスイベント検出部 3 0 は、アップイベントのみを検出することもできる。

[0024] アドレスイベント検出部 3 0 は、アドレスイベントの発生を検出すると、カラムアービタ 1 1 1 およびローアービタ 1 1 2 に対して、アドレスイベントの発生を示すイベント検出信号の送信をリクエストする。アドレスイベント検出部 3 0 は、この要求に対する応答をカラムアービタ 1 1 1 およびローアービタ 1 1 2 から受け取ると、アドレス検出信号をカラムアービタ 1 1 1 を介して信号処理部 1 1 4 a に供給する。

[0025] 図 5 は、第 1 の実施形態に係る受光部 4 0 a の一例の構成を示す図である。図 5 において、受光部 4 0 a は、それぞれ例えばフォトダイオード (P D) からなる 2 つの受光素子 4 0 1 a および 4 0 1 b を含む。

[0026] 受光素子 4 0 1 a は、カソードが接地接続され、アノードが N 型 MOS ト

ランジスタによるトランジスタ400aのソースに接続される。トランジスタ400aのドレインは、アドレスイベント検出部30に接続される。トランジスタ400aのゲートには、信号 OFG_1 が供給される。トランジスタ400aは、信号 OFG_1 がハイ(High)状態でオンとなり、信号 OFG_1 がロー(Low)状態でオフとなる。トランジスタ400aがオンの状態で、受光素子401aから出力される光電流 I_{ph1} がアドレスイベント検出部30に供給される。

[0027] 同様に、受光素子401bは、カソードが接地接続され、アノードがN型MOSトランジスタによるトランジスタ400bのソースに接続される。トランジスタ400bのドレインは、上述したトランジスタ400aのドレインと共通して、アドレスイベント検出部30に接続される。トランジスタ400bのゲートには、信号 OFG_2 が供給される。トランジスタ400bは、信号 OFG_2 がハイ状態でオンとなり、ロー状態でオフとなる。トランジスタ400bがオンの状態で、受光素子401bから出力される光電流 I_{ph2} がアドレスイベント検出部30に供給される。

[0028] ここで、第1の実施形態では、受光素子401aは、受光素子401bよりも感度が低い。すなわち、受光素子401aと受光素子401bとに同一の光量の光が入射された場合、受光素子401aから出力される光電流 I_{ph1} の電流値は、受光素子401bから出力される光電流 I_{ph2} の電流値より小さい($I_{ph1} < I_{ph2}$)。

[0029] 図6Aおよび図6Bは、感度が異なる受光素子401aおよび401bを含む画素20aの例を示す図である。なお、図6Aおよび図6Bにおいて、受光素子401aおよび401bは、それぞれ PD_1 および PD_2 としても記載されている。

[0030] 図6Aは、受光素子401aおよび401bにおける受光部の面積を異ならせて、感度差を形成する例である。図6Aの例では、受光素子401aの受光部の面積を、受光素子401bの受光部の面積より小さくしている。この場合、同一の光量の光が受光素子401aおよび401bに入射された場

合に、受光素子401aにおいて、受光素子401aよりも少なく光電変換が行われることになる。したがって、受光素子401aの光に対する感度は、受光素子401bよりも低くなる。

[0031] 図6Bは、受光素子401aおよび401bを同一の構成とし、受光部の面積を同一とする一方で、受光素子401aの受光部の一部（図6Bの例では半分）をマスクなどにより遮光した例である。この場合、受光素子401aに照射された光は、開口領域Aにおいて受光部に入射され、遮光領域Bにおいては受光部に入射されない。したがって、受光素子401aおよび401bの受光部の面積が実質的に異ならされることになり、図6Aの例と同様に、受光素子401aの光に対する感度は、受光素子401bよりも低くなる。

[0032] 図7は、第1の実施形態に係る画素アレイ部110aにおける配線の例を概略的に示す図である。駆動回路113aは、制御部115の制御に従い信号OFG₁およびOFG₂を生成し、生成したこれら信号OFG₁およびOFG₂を、各画素20aに供給する。図7の例では、駆動回路113aは、画素アレイ部110aに二次元格子状に配列される各画素20aに対して、行毎に信号OFG₁およびOFG₂を生成している。

[0033] また、各画素20aは、要求および応答の送受信のために、行単位でローアビタ112に接続される。それと共に、各画素20aは、要求および応答の送受信、ならびに、イベントの検出を示すイベント検出信号およびアドレス情報の供給のために、列単位でカラムアビタ111に接続される。

[0034] 例えば、カラムアビタ111は、画素20aから供給されたイベント検出信号およびアドレス情報を、制御部115に供給する。制御部115は、カラムアビタ111から供給されたイベント検出信号およびアドレス情報に基づき、信号OFG₁およびOFG₂のハイ／ロー状態を切り替えるべき行を特定する。制御部115は、特定された行における信号OFG₁およびOFG₂のハイ／ロー状態の切り替えの指示を、駆動回路113aに供給する。駆動回路113aは、この指示に応じて、当該行における信号OFG₁およびOF

G_2 のハイ／ロー状態を切り替える。

- [0035] なお、図7の例では、信号 $OF G_1$ および $OF G_2$ が、画素アレイ部110aに含まれる各画素20aの行単位で供給されているが、これはこの例に限定されない。例えば、信号 $OF G_1$ および $OF G_2$ を画素アレイ部110aに含まれる全ての画素20aに対して一括して供給してもよいし、画素アレイ部110aを、所定数の画素20aを含む複数のブロックに分割し、このブロック単位で信号 $OF G_1$ および $OF G_2$ を供給してもよい。
- [0036] 図8は、第1の実施形態に適用可能なアドレスイベント検出部30の構成をより詳細に示す図である。図8において、アドレスイベント検出部30は、電流電圧変換部300と、バッファアンプ310と、減算部320と、量子化器330と、を含む。
- [0037] 電流電圧変換部300は、N型MOSトランジスタによるトランジスタ301および303と、P型MOSトランジスタによるトランジスタ302と、を含む。ここでは、受光素子401aがフォトダイオードであるものとして説明する。図8では、説明のため、受光部40aに含まれる受光素子401aおよび401bのうち受光素子401aのみを示すと共に、トランジスタ400aの記載を省略している。
- [0038] N型のトランジスタ301のソースは、受光素子401aに接続され、ドレインは電源端子に接続される。P型のトランジスタ302およびN型のトランジスタ303は、電源端子と接地端子との間において、直列に接続される。また、トランジスタ302のドレインとトランジスタ303のドレインとの接続点は、トランジスタ301のゲートとバッファアンプ310の入力端子とに接続される。また、トランジスタ302のゲートには、所定のバイアス電圧 V_{bs} が印加される。
- [0039] それぞれN型のトランジスタ301および303のドレインは、電源側に接続されており、それぞれソースフォロワを形成している。これらのループ状に接続された2つのソースフォロワにより、受光素子401aから出力される光電流は、その対数の電圧信号に変換される。また、トランジスタ30

2は、一定の電流をトランジスタ303に供給する。

[0040] 受光素子401aから出力された光電流が電流電圧変換部300により電圧に変換された電圧信号は、バッファアンプを介して減算部320に供給される。減算部320は、コンデンサそれぞれ容量 C_1 および C_2 を有するコンデンサ321および322と、スイッチ部323と、インバータ324と、を含む。

[0041] コンデンサ321の一端は、バッファアンプの出力端子に接続され、他端は、インバータ324の入力端に接続される。コンデンサ322は、インバータ324に並列に接続される。スイッチ部323は、行駆動信号に従い、コンデンサ322の両端を接続する経路を、オン状態およびオフ状態で切り替える。インバータ324は、コンデンサ321を介して入力された電圧信号を反転する。インバータ324は、反転した信号を、量子化器330に供給する。

[0042] スイッチ部323をオン状態とすると、コンデンサ321のバッファアンプ側に、バッファアンプの出力信号である電圧信号 V_{init} が入力され、コンデンサ321のインバータ324側が仮想接地端子となる。この仮想接地端子の電位を便宜上、ゼロとする。このとき、コンデンサ321に蓄積されている電荷 Q_{init} は、コンデンサ321の容量 C_1 に基づき、次式(1)により表される。一方、コンデンサ322の両端は、スイッチ部323により短絡されているため、その蓄積電荷がゼロとなる。

$$Q_{init} = C_1 \times V_{init} \quad \dots (1)$$

[0043] 次に、スイッチ部323がオフ状態とされて、コンデンサ321のバッファアンプ側の電圧が変化して V_{after} になったものとする。この場合、コンデンサ321に蓄積される電荷 Q_{after} は、次式(2)により表される。

$$Q_{after} = C_1 \times V_{after} \quad \dots (2)$$

[0044] 一方、コンデンサ322に蓄積される電荷 Q_2 は、インバータ324の出力電圧を V_{out} とすると、次式(3)により表される。

$$Q_2 = -C_2 \times V_{out} \quad \dots (3)$$

[0045] このとき、コンデンサ321および322の総電荷量は変化しないため、次式(4)の関係が成立する。

$$Q_{init} = Q_{after} + Q_2 \quad \dots (4)$$

[0046] 式(4)に、式(1)～式(3)を代入して変形すると、次式(5)が得られる。

$$V_{out} = -(C_1 / C_2) \times (V_{after} - V_{init}) \quad \dots (5)$$

[0047] 式(5)は、電圧信号の減算動作を表し、減算結果の利得は、コンデンサ321および322の容量の比 C_1 / C_2 となる。通常、利得を最大化することが望まれるため、コンデンサ321の容量 C_1 を大きく、また、コンデンサ322の容量 C_2 を小さく設計することが好ましい。一方、コンデンサ322の容量 C_2 が小さすぎると、kTCノイズが増大し、ノイズ特性が悪化するおそれがある。そのため、コンデンサ322の容量 C_2 の削減は、ノイズを許容することができる範囲に制限される。また、減算部320を含むアドレスイベント検出部30が各画素20に搭載されるため、コンデンサ321および322の容量 C_1 および C_2 には、面積上の制約がある。これらを考慮して、コンデンサ321および322の容量 C_1 および C_2 の値が決定される。

[0048] 量子化器330は、ON閾値およびOFF閾値の2つの閾値を用いて、アップイベント、ダウンイベントおよびイベント検出無し、の3状態を検出する。そのため、量子化器330は、1.5ビット量子化器と呼ばれる。

[0049] (実施形態に適用可能なイベント検出処理)

図9は、図8に示したアドレスイベント検出部30の動作を説明するための図である。図9の上側および下側の図において、横軸は時間を表し、縦軸は電圧を表す。図9の上側の図は、電流電圧変換部300の出力電圧 V_p の例を示している。また、図9の下側の図は、上側の出力電圧 V_p の変化に対応する、減算部320の出力電圧である電圧 V_{diff} の様子を示している。電圧 V_{diff} は、上述した式(5)における電圧 V_{out} に対応する。

[0050] また、図9の下側において、OFF閾値およびON閾値は、それぞれダウンイベントおよびアップイベントの検出のための、電圧 V_{diff} に対する閾値で

ある。電圧 V_{diff} が OFF 閾値を正方向に超えた場合に、アップイベント検知、ON 閾値を負方向に超えた場合に、ダウンイベント検知とされる。また、電圧 V_{diff} が OFF 閾値未満、且つ、ON 閾値を超える値の場合、イベント検出無しとされる。

[0051] 電流電圧変換部 300 から出力された出力電圧 V_p は、バッファアンプを介して減算部 320 に入力される。先ず、例えば受光素子 401a の受光量が増加し、電流電圧変換部 300 から出力される出力電圧 V_p が増加する場合について説明する。

[0052] 説明のため、図 9 において、時点 t_0 は、減算部 320 において、スイッチ部 323 がオン状態からオフ状態に切り替えられた直後であるものとする。すなわち、スイッチ部 323 がオン状態とされると、コンデンサ 322 の両端が短絡され、コンデンサ 322 がリセットされる。コンデンサ 322 がリセットされると、減算部 320 の出力の電圧 V_{diff} がリセットレベルになる。行駆動回路 110 は、減算部 320 の出力の電圧 V_{diff} をリセットレベルとした直後に、スイッチ部 323 をオフ状態に切り替える。

[0053] この時点 t_0 から出力電圧 V_p が増加し、時点 t_1 で、出力電圧 V_p の時点 t_0 における出力電圧 V_p に対する差分である電圧 V_{diff} が負方向に ON 閾値を超えたものとする。この場合、量子化器 330 から、アップイベント検出を示すイベント検出信号が出力される。それと共に、このイベント検出信号に応じて、行駆動回路 110 によりスイッチ部 323 がオン状態に切り替えられ、減算部 320 の出力がリセットレベルとされる。行駆動回路 110 は、減算部 320 の出力をリセットレベルとした直後に、スイッチ部 323 をオフ状態に切り替える。

[0054] 次に、受光素子 401a の受光量が減少し、電流電圧変換部 300 から出力される出力電圧 V_p が減少する場合について説明する。図 9 の上側の例では、時点 t_2 において、出力電圧 V_p の変化が増加から減少に転じ、時点 t_3 で、その時点での出力電圧 V_p と、時点 t_3 の直前に閾値（この場合は ON 閾値）を超えたと判定された際の出力電圧 V_p と、の差分が正方向に OFF 閾値

を超えている。したがって、量子化器330から、ダウンイベント検出を示すイベント検出信号が出力される。それと共に、このイベント検出信号に応じて、行駆動回路110によりスイッチ部323がオン状態に切り替えられ、減算部320の出力がリセットレベルとされる。行駆動回路110は、減算部320の出力をリセットレベルとした直後に、スイッチ部323をオフ状態に切り替える。

[0055] アドレスイベント検出部30は、上述したように電流電圧変換部300の出力電圧 V_p の差分をON閾値およびOFF閾値と比較することで、受光素子401aが受光した光の光量変化に応じたイベント検出信号を出力することができる。

[0056] なお、図9の上側において、電圧 V_p' は、電流電圧変換部300の出力電圧 V_p の変化を、図9の下側、すなわち、量子化器330の出力に応じて書き換えたものである。電圧 V_p' の変化と電圧 V_{diff} に基づくON閾値およびOFF閾値による判定結果から、量子化器330は、換言すれば、電圧 V_p' の、ON閾値およびOFF閾値毎の変化の立ち上がりと立ち下がりとを検出しているといえる。

[0057] (第1の実施形態のより具体的な説明)

次に、第1の実施形態に係る固体撮像素子11aにおける動作について、より具体的に説明する。図10は、第1の実施形態に係る電流電圧変換部300(図8参照)において用いられる、N型のMOSトランジスタであるトランジスタ301の $V_g - I_d$ 特性の例を示す図である。図10において、横軸がゲート電圧 V_g 、縦軸が対数表示によるドレイン電流 $I_d(I_n)$ をそれぞれ示している。

[0058] トランジスタ301の $V_g - I_d$ 特性は、図10に示されるように、ゲート電圧 V_g の増加に従い、OFF(オフ)領域からサブスレッショルド領域に移行し、さらに、サブスレッショルド領域から飽和領域に移行する。OFF領域は、ゲート電圧 V_g の増加に対してドレイン電流 I_d が略一定の領域である。サブスレッショルド領域は、ゲート電圧 V_g の増加に従いドレイン

電流 I_d が対数的に増加する領域である。飽和領域は、ゲート電圧 V_g の増加に従いドレイン電流 I_d が略線形に増加する領域である。

[0059] 上述した電流電圧変換部 300 は、このサブスレッショルド領域の特性を利用して、受光素子 401 a から出力される光電流 I_{ph} を対数変換により電圧に変換して出力電圧 V_p を得ている。したがって、サブスレッショルド領域のゲート電圧 V_g の範囲に対応する範囲 420 が、受光素子 401 a から出力される光電流 I_{ph} の検出範囲となる。このように、アドレスイベント検出部 30 における光検出範囲（ダイナミックレンジ）は、電流電圧変換を行うトランジスタのサブスレッショルド領域の電流範囲に制限されてしまう。

[0060] 図 11 は、第 1 の実施形態に適用可能な電流電圧変換部 300 の入出力特性の例を示す図である。横軸は、受光素子 401 a または 401 b から出力される光電流 I_{ph} を対数表示し、縦軸は、電流電圧変換部 300 の出力電圧 V_p を示している。なお、この図 11 は、図 10 のグラフの縦軸と横軸とを入れ替えた図に対応する。

[0061] 図 11 において、特性線 PD_1 および PD_2 は、図 5 を用いて説明した低感度の受光素子 401 a の特性例と、通常感度の受光素子 401 b の特性例と、をそれぞれ示す。また、図 11 において、暗電流レベルは、受光素子 401 a および 401 b において発生する暗電流を電圧に変換した電圧レベルである。特性線 PD_1 および PD_2 に示されるように、暗電流レベルは、電流電圧変換部 300 の出力電圧 V_p の下限値となる。

[0062] 上述したように、低感度の受光素子 401 a は、通常感度の受光素子 401 b と同一光量の光が入射された場合に出力される光電流 I_{ph_1} の電流値が、受光素子 401 b から出力される光電流 I_{ph_2} の電流値より小さい。すなわち、低感度の受光素子 401 a は、大光量の光が入射しても、出力される光電流 I_{ph_1} が小さい。そのため、受光素子 401 a の特性線 PD_1 は、受光素子 401 b の特性線 PD_2 に対して、光電流 I_{ph} の大きい方向（図 11 における右方向）にシフトする。

- [0063] 換言すれば、トランジスタ301の I_d-V_g 特性においてサブスレッシヨルド領域から飽和領域に移行する飽和点の電圧に対応する、受光素子401aによる光電流 I_{ph_1} の電流値aが、受光素子401bによる光電流 I_{ph_2} の電流値bに対して大きい側にシフトする。第1の実施形態では、アドレスイベント検出のための光検出を、低感度の受光素子401aと通常感度の受光素子401bとを併用して実行する。これにより、図11に示されるように、通常感度の受光素子401bのみによる光検出範囲420bを、低感度の受光素子401aによる光検出範囲を含めた光検出範囲420aまで拡張することが可能となる。
- [0064] 図12Aおよび図12Bは、第1の実施形態に係る、低感度の受光素子401aと、通常感度の受光素子401bとを用いてアドレスイベント検出を行う制御を説明するための図である。
- [0065] 図12Aは、受光素子401aから出力される光電流 I_{ph_1} に基づきアドレスイベント検出部30によりアドレスイベント検出を行う例について示している。図12Aに示されるように、トランジスタ400aのゲートに供給される信号 OFG_1 をハイ状態とし、トランジスタ400bのゲートに供給される信号 OFG_2 をロー状態とする。これにより、トランジスタ400aがオン、トランジスタ400bがオフとされ、受光素子401aから出力される光電流 I_{ph_1} と、受光素子401bから出力される光電流 I_{ph_2} と、のうち、光電流 I_{ph_1} がトランジスタ400aを介してアドレスイベント検出部30に供給される。
- [0066] 図12Bは、受光素子401bから出力される光電流 I_{ph_2} に基づきアドレスイベント検出部30によりアドレスイベント検出を行う例について示している。図12Bに示されるように、トランジスタ400aのゲートに供給される信号 OFG_1 をロー状態とし、トランジスタ400bのゲートに供給される信号 OFG_2 をハイ状態とする。これにより、トランジスタ400aがオフ、トランジスタ400bがオンとされ、受光素子401aから出力される光電流 I_{ph_1} と、受光素子401bから出力される光電流 I_{ph_2} と、のうち

、光電流 I_{ph_2} がトランジスタ 400b を介してアドレスイベント検出部 30 に供給される。

[0067] アドレスイベント検出部 30 は、このように、光電流 I_{ph_1} および I_{ph_2} のうち、信号 $OF G_1$ および $OF G_2$ に応じて選択された光電流 $I_{ph_{det}}$ に基づきイベント検出信号を出力する。

[0068] 次に、第 1 の実施形態に係る、受光素子 401a から出力される光電流 I_{ph_1} と、受光素子 401b から出力される光電流 I_{ph_2} と、から、アドレスイベント検出部 30 がアドレスイベント検出を行うために用いる光電流 $I_{ph_{det}}$ を選択する処理について説明する。

[0069] 第 1 の実施形態では、電流電圧変換部 300 の出力電圧 V_p にリミッタを用いて電圧制限を掛けることで、光電流 I_{ph_1} および I_{ph_2} に基づき光電流 $I_{ph_{det}}$ の選択を行う。

[0070] 図 13 は、第 1 の実施形態に係る、リミッタを適用した電流電圧変換部 300a の構成の例を示す図である。なお、図 13 は、図 8 に示したアドレスイベント検出部 30 におけるバッファアンプ 310 と、減算部 320 と、量子化器 330 と、を省略している。

[0071] 図 13 において、第 1 の実施形態に係る電流電圧変換部 300a は、図 8 の電流電圧変換部 300 に対して、リミッタとして P 型の MOS トランジスタであるトランジスタ 304 を追加した構成となっている。より具体的には、トランジスタ 304 のソースを、電流電圧変換部 300a のイベント検出信号の出力経路、すなわち、トランジスタ 302 および 303 の各ドレインと、トランジスタ 301 のゲートと、の接続点に接続し、トランジスタ 304 のドレインを接地接続する。

[0072] この構成において、トランジスタ 304 のゲートに所定のリミット電圧 L_t を供給することで、電流電圧変換部 300a から出力されるイベント検出信号の電圧値の上限を、当該リミット電圧 L_t に応じた電圧に制限できる。以下では、電流電圧変換部 300a から出力されるイベント検出信号の電圧値の上限がリミット電圧 L_t に制限されるものとして説明を行う。

[0073] 図14は、第1の実施形態に係る電流電圧変換部300aの入出力特性の例を示す図である。上述した図11と同様に、横軸は、受光素子401aまたは401bから出力される光電流 I_{ph} を対数表示し、縦軸は、電流電圧変換部300の出力電圧 V_p を示している。図14に示されるように、電流電圧変換部300aの入出力特性は、図11の電流電圧変換部300の入出力特性における出力電圧 V_p がリミット電圧 L_t により制限された特性となっている。

[0074] すなわち、低感度の受光素子401aの光電流 I_{ph_1} に基づく出力電圧 V_p は、図14において特性線403aで示されるように、トランジスタ301の I_d-V_g 特性においてサブスレッシュヨルド領域から飽和領域に移行する飽和点の電圧に対応する、受光素子401aによる光電流 I_{ph_1} の電流値aにおいて、リミット電圧 L_t に制限される。同様に、通常感度の受光素子401bの光電流 I_{ph_2} に基づく出力電圧 V_p も、当該飽和点の電圧に対応する、受光素子401bによる光電流 I_{ph_2} の電流値bにおいて、リミット電圧 L_t に制限される。

[0075] 第1の実施形態に係る固体撮像素子11aでは、アドレスイベント検出処理の仕組みを用いて、アドレスイベント検出に用いる光電流 $I_{ph_{det}}$ を、低感度の受光素子401aから出力される光電流 I_{ph_1} と、通常感度の受光素子401bから出力される光電流 I_{ph_2} とで切り替える。この第1の実施形態に係る切り替え処理について、図15～図18を用いて説明する。なお、ここでは、初期状態として、信号 OFG_1 がハイ状態とされ、低感度の受光素子401aから出力される光電流 I_{ph_1} がアドレスイベント検出部30aに供給されているものとする。

[0076] 先ず、図15および図16を用いて、アドレスイベント検出処理に用いる受光素子を切り替える必要の無い例について説明する。図15は、低感度の受光素子401aから出力される光電流 I_{ph_1} の変化の例を示す図である。図15の例では、光電流 I_{ph_1} の変化の両端が暗電流レベルとリミット電圧 L_t とで規定される検出範囲の両端に掛かっていない。

[0077] 図16は、図15の光電流 I_{ph1} の変化に対応する、固体撮像素子11aにおける処理の例を示すタイミングチャートである。図16において、チャート(a₁)は、低感度の受光素子401a(低感度PD)から出力される光電流 I_{ph1} の変化の例を示す。また、これと同時に、通常感度の受光素子401b(通常感度PD)においても光電流 I_{ph2} が出力されており、この光電流 I_{ph2} の変化の例を、図16のチャート(b₁)に示す。

[0078] なお、これらチャート(a₁)および(b₁)は、光電流 I_{ph1} および I_{ph2} の変化を相対的に示すものである。低感度PDが受光する光量と、通常感度PDが受光する光量の相対的な変化は対応するものとなり、チャート(a₁)および(b₁)に例示されるように、低感度PDの光電流 I_{ph1} の変化と、通常感度PDの光電流 I_{ph2} の変化は、相対的に同一となる。一方、同一タイミングにおける光電流 I_{ph1} と光電流 I_{ph2} の絶対値は、異なり、例えば光電流 I_{ph2} の絶対値が光電流 I_{ph1} の絶対値より大きな値となる。

[0079] 図16において、チャート(e₁)は、アドレスイベント検出部30aから出力されるイベント検出信号の例を示す。この例では、チャート(a₁)に示される低感度PDの光電流 I_{ph1} の変化に対応したイベント検出信号が、時点 t_{10} 、 t_{11} および t_{12} において出力されている。チャート(c₁)および(d₁)は、それぞれローアービタ112およびカラムアービタ111における、当該低感度PDおよび通常感度PDを含む画素20aから出力されたイベント検出信号に対する調停の例を示す。それぞれ、ハイ状態で、チャート(e₁)に示されるイベント検出信号が選択される。

[0080] 図16において、チャート(f₁)および(g₁)は、それぞれ信号 OFG_1 および OFG_2 の状態を示す。当初、信号 OFG_1 がハイ状態、信号 OFG_2 がロー状態とされ、チャート(a₁)に示した低感度PDから出力される光電流 I_{ph1} がアドレスイベント検出部30に供給される。

[0081] ここで、例えば時点 t_{12} から時点 t_{13} の間の期間において、低感度PDにおける光電流 I_{ph1} の変化量が所定量を超えたものとする。例えば、制御部115は、カラムアービタ111からイベント検出信号を取得し、取得したイ

ベント検出信号に基づき、低感度PDにおける光電流 I_{ph1} と、当該光電流 I_{ph1} の変化量とを予測する。制御部115は、予測された光電流 I_{ph1} の変化量が所定量を超えた場合に、信号 OFG_1 をロー状態、信号 OFG_2 をハイ状態に切り替える（時点 t_{13} ）。これにより、通常感度PDの光電流 I_{ph2} がアドレスイベント検出部30に供給される。

[0082] この場合、アドレスイベント検出部30は、時点 t_{13} に信号 OFG_1 および OFG_2 が切り替えられる直前の低感度PDの光電流 I_{ph1} と、時点 t_{13} で信号 OFG_1 および OFG_2 が切り替えられた状態での通常感度PDの光電流 I_{ph2} とを比較した結果を、光電流 I_{ph} の変化量として求めることになる。アドレスイベント検出部30は、この変化量がOFF閾値を正方向に超えた場合にダウンイベントを検出し、ON閾値を負方向に超えた場合にアップイベントを検出する（図9参照）。

[0083] 図16の例では、アドレスイベント検出部30は、変化量がOFF閾値を正方向に超えたとしてアップイベントを検出し、イベント検出信号を出力する（時点 t_{14} ）。カラムアービタ111およびローアービタ112は、この時点 t_{14} でのイベント検出信号を選択する。制御部115は、カラムアービタ111からこのイベント検出信号を取得すると、信号 OFG_1 をハイ状態に戻し（時点 t_{15} ）、信号 OFG_2 をロー状態に戻す（時点 t_{16} ）。以降、アドレスイベント検出部30は、初期状態において選択された低感度PDを継続して用いて、アドレスイベント検出を行う（例えば時点 t_{17} ）。

[0084] 次に、図17および図18を用いて、アドレスイベント検出処理に用いる受光素子を切り替える必要がある例について説明する。図17は、上述した図15に対応し、低感度の受光素子401aから出力される光電流 I_{ph1} の変化の例を示す図である。図17の例では、光電流 I_{ph1} の変化の下端が暗電流レベルに掛かっている。この場合、光電流 I_{ph1} の変化の要因となる光量の変化量は、光電流 I_{ph1} の変化量に示される光量変化量より大きい可能性がある。

[0085] 図18は、図17の光電流 I_{ph1} の変化に対応する、固体撮像素子11a

における処理の例を示すタイミングチャートである。なお、図18における各チャート(a₂)～(g₂)の意味は、上述した図16の各チャート(a₁)～(g₁)と同様であるので、ここでの説明を省略する。また、図18の例においても、上述した図16と同様に、チャート(e₂)に示されるように、低感度PDの光電流I_{ph1}の変化に対応したイベント検出信号が、時点t₂₀、t₂₁およびt₂₂において出力されている。

[0086] 図18において、チャート(f₂)および(g₂)に示されるように、当初、信号OFG₁がハイ状態、信号OFG₂がロー状態とされ、チャート(a₂)に示した低感度PDから出力される光電流I_{ph1}がアドレスイベント検出部30に供給される。

[0087] ここで、例えば時点t₂₂から時点t₂₃の間の期間において、低感度PDにおける光電流I_{ph1}の変化量が所定量を超えたものとする。例えば、制御部115は、図16における説明と同様に、カラムアービタ111から取得したイベント検出信号に基づき、低感度PDにおける光電流I_{ph1}と、当該光電流I_{ph1}の変化量とを予測する。制御部115は、予測された光電流I_{ph1}の変化量が所定量を超えた場合に、信号OFG₁をロー状態、信号OFG₂をハイ状態に切り替える(時点t₂₃)。これにより、通常感度PDの光電流I_{ph2}がアドレスイベント検出部30に供給される。

[0088] 図18の例では、アドレスイベント検出部30は、変化量がON閾値およびOFF閾値をそれぞれ所定に超えていないとして、イベント検出無しとし、図18において点線にて囲まれる範囲に示されるように、イベント検出信号を出力しない。これにより、低感度PDがアドレスイベント検出の対象外とされ、通常感度PDがアドレスイベント検出の対象とされる。図18の例では、アドレスイベント検出部30は、図18のチャート(b₂)に示される通常感度PDの光電流I_{ph2}に基づきアドレスイベント検出を行い、時点t₂₄で変化量がOFF閾値を正方向に超えたとしてダウンイベントを検出し、イベント検出信号を出力する。

[0089] カラムアービタ111およびローアービタ112は、この時点t₂₄でのイベ

ント検出信号を選択する。制御部115は、カラムアービタ111からこのイベント検出信号を取得しても信号 $OF G_1$ のロー状態と、信号 $OF G_2$ のハイ状態とを維持し、時点 t_{23} において低感度PDから切り替えられた通常感度PDを用いて、アドレスイベント検出を行う。

[0090] このように、第1の実施形態では、アドレスイベント検出に用いる光電流 $I_{ph_{det}}$ を、低感度PD（受光素子401a）が出力する光電流 I_{ph_1} と、通常感度PD（受光素子401b）が出力する光電流 I_{ph_2} とで切り替える制御を、アドレスイベント検出のための構成を利用して実行することができる。

[0091] （第1の実施形態の変形例）

次に、第1の実施形態の変形例について説明する。上述した第1の実施形態では、信号 $OF G_1$ および $OF G_2$ を、画素アレイ部110aに含まれる各画素20aの行単位で供給している。そのため、各画素20aにおいて、信号 $OF G_1$ および $OF G_2$ による選択状態を保持できない。第1の実施形態の変形例では、各画素20aに対する信号 $OF G_1$ および $OF G_2$ による選択状態を保持可能とする。

[0092] 図19は、第1の実施形態の変形例に係る画素アレイ部110bにおける配線の例を概略的に示す図である。図19において、画素アレイ部110bは、上述した画素20aが二次元格子状に配列されると共に、各画素20aに対して、スイッチ21の端子 T_{m_1} および T_{m_2} が接続される。図5を参照し、例えば、スイッチ21の端子 T_{m_1} は、画素20aに含まれる受光部40aにおけるトランジスタ400aのゲートに接続され、端子 T_{m_2} は、当該受光部40aにおけるトランジスタ400bのゲートに接続される。

[0093] 駆動回路113bは、制御部115の制御に従い行単位で信号 $OF G$ を生成し、生成した信号 $OF G$ を、各画素20aに接続されるスイッチ21の共通端子 T_c を介して、各画素20aに供給する。スイッチ21は、駆動回路113bから供給される選択信号 SL に従い、端子 T_{m_1} および T_{m_2} のうち何れかを選択する。駆動回路113bは、制御部115の制御に従い、各画素

20aに対応する各選択信号SLを生成し、行毎に、各画素20aに接続されるスイッチ21に供給する。なお、図19では、選択信号SLsとして、複数の選択信号SLが供給されることを示している。

[0094] 以上の構成において、各スイッチ21における、ある選択信号SLに従った端子Tm₁およびTm₂の選択状態を、次の選択信号SLが供給されるまで保持する。これにより、各画素20aにおける、低感度の受光素子401aによる光電流I_{ph1}と、通常感度の受光素子401bによる光電流I_{ph2}と、の選択状態を維持できる。

[0095] なお、図19の例では、スイッチ21が画素20aの外部に設けられるように示しているが、これはこの例に限定されず、スイッチ21を画素20aの内部に設けてもよい。また、上述では、各画素20aに対してそれぞれ選択信号SLを供給するように説明したが、これはこの例に限定されない。例えば、各画素20aに対応して、特定のビット列に応じてスイッチ21の端子Tm₁およびTm₂を切り替える論理回路を設けてもよい。こうすることで、選択信号SLsを供給するための信号線数を削減することが可能である。さらに、上述では、1つの画素20aに対して1つのスイッチ21を接続しているが、これはこの例に限定されず、1つのスイッチ21を複数の画素20aで共有することも可能である。

[0096] [第2の実施形態]

次に、第2の実施形態について説明する。上述した第1の実施形態では、1つの画素に、感度の異なる複数の受光素子を配している。これに対して、第2の実施形態では、1つの画素に、感度の略同一の複数の受光素子を配した構成としている。

[0097] 図20は、第2の実施形態に係る画素20bの一例の構成を示す図である。図20において、画素20bは、受光部40bと、電流電圧変換部300と、を含む。電流電圧変換部300は、図8を用いて説明した電流電圧変換部300と同様の構成を有するため、ここでの説明を省略する。なお、図20の電流電圧変換部300に、図13を用いて説明したリミッタ（トランジ

スタ304)を追加してもよい。

[0098] 図20において、受光部40bは、感度が略同一の受光素子401cおよび401dを含む。図5の構成と同様に、受光素子401cは、カソードが接地接続され、アノードがN型MOSトランジスタによるトランジスタ400aのソースに接続される。トランジスタ400aのドレインは、電流電圧変換部300のトランジスタ301のソースとトランジスタ303のゲートとが接続される接続点に接続される。トランジスタ400aのゲートは、信号 $OF G_1$ が供給される。

[0099] 同様に、受光素子401dは、カソードが接地接続され、アノードがN型MOSトランジスタによるトランジスタ400bのソースに接続される。トランジスタ400bのドレインは、上述したトランジスタ400aのドレインと共通して、電流電圧変換部300のトランジスタ301のソースとトランジスタ303のゲートとが接続される接続点に接続される。トランジスタ400bのゲートは、信号 $OF G_2$ が供給される。

[0100] 図21は、第2の実施形態に係る受光部40bの駆動方法の例を示すタイムチャートである。図21において、チャート(h)および(i)は、それぞれ信号 $OF G_1$ および $OF G_2$ の状態を示し、チャート(j)は、電流電圧変換部300から出力される出力電圧 V_p を示している。

[0101] 第2の実施形態では、図21に示すように、信号 $OF G_1$ のハイ状態およびロー状態と、信号 $OF G_2$ のハイ状態およびロー状態と、を時分割で交互に切り替える。例えば制御部115は、この切り替えのタイミングに同期して、電流電圧変換部300から出力される出力電圧 V_p を取得し、信号 $OF G_1$ がハイ状態での出力電圧 V_{p_1} と、信号 $OF G_2$ がハイ状態での出力電圧 V_{p_2} と、を比較し、出力電圧 V_{p_1} および V_{p_2} の差分406を求める。これは、受光素子401cから出力される光電流 I_{ph_1} と、受光素子401dから出力される光電流 I_{ph_2} と、の差分を求める処理に相当する。制御部115は、この差分406をイベント検出信号として扱い、制御部115または外部において解析する。

- [0102] 受光素子401cおよび401dの構成を工夫することで、差分406の解析結果から、様々な情報を得ることが可能である。図22A、図22Bおよび図22Cは、第2の実施形態に適用可能な受光素子401cおよび401dの構成の例を示す図である。
- [0103] 図22Aは、受光素子401cおよび401dを並列して配置した画素20b(a)の例を示す。この場合、差分406に基づき、画像のエッジに関する情報を取得することができる。この場合、1つの受光素子のみを含む画素を用いる場合と比較して、より高精度にエッジ検出を行うことが可能である。
- [0104] 図22Bは、受光素子401cおよび401dを並列および隣接させて配置し、さらに、受光素子401cおよび401dの隣接部分を遮光パターン407を用いて遮光した画素20b(b)の例を示す。遮光パターン407は、例えばメタル遮光パターンである。図22Bの画素20b(b)では、当該画素20b(b)に入射された光は、遮光パターン407により遮光されていない開口部から、受光素子401cおよび401dに受光される。
- [0105] 図23は、図22Bの画素20b(b)において受光素子401cおよび401dに光が入射される様子を模式的に示す図である。図23の例では、画素20b(b)において、隣接されて配置された受光素子401cおよび401d上に遮光パターン407が設けられ、画素20b(b)に対応してレンズ440が設けられている。レンズ440は、例えばOCL(On Chip Lense)である。
- [0106] レンズ440に対して入射された光は、画素20b(b)に照射されるが、この光は、遮光パターン407により遮光され、図23上で受光素子401cの右側と、受光素子401dの左側には入射されない。レンズ440の図23上で左側の光409aが受光素子401cの遮光されていない左側に入射され。右側の光409bが受光素子401dの遮光されていない右側に入射される。
- [0107] この構成を利用することで、画素20b(b)を、像面位相差画素として

活用できる。像面位相差画素は、通常、受光素子の受光面の例えば左側 $1/2$ の領域を開口した開口フィルタが積層された画素と、他の受光素子の受光面の右側 $1/2$ の領域を開口した開口フィルタが積層された画素と、の2画素を1組とし、この2画素に受光された光の位相差に基づき測距を行うようにしたものである。図22Bの構成を利用することで、1つの画素20b (b) により像面位相差画素を形成することが可能となる。

[0108] 図22Cは、受光素子401cおよび401dに対して偏光フィルタ408を偏光方向を異ならせて設けた画素20b (c) の例を示す。偏光フィルタ408は、光が透過するスリットを平行に多数設けたメタル遮光パターンにより形成できる。このように、画素20b (c) に含まれる受光素子401cおよび401dの偏光方向を異ならせることで、1つの画素20b (c) により偏光を検出することが可能となる。

[0109] さらに、例えば図22Aの画素20b (a) の構成において、受光素子401cから出力される光電流と、受光素子401dから出力される光電流との差分に基づきアドレスイベントを検出することが可能である。

[0110] すなわち、上述したように、例えば制御部115は、信号 OFG_1 がハイ状態からロー状態に移行する際に、受光素子401cから出力される光電流 I_{ph} が変換された出力電圧 V_{p1} を取得する。信号 OFG_1 がロー状態に移行されると、信号 OFG_2 がハイ状態に移行される。制御部115は、信号 OFG_2 がこのハイ状態からロー状態に移行する際に、受光素子401dから出力される光電流 I_{ph} が変換された出力電圧 V_{p2} を取得する。制御部115は、これら出力電圧 V_{p1} および V_{p2} の差分406を求め、この差分406がON閾値またはOFF閾値をそれぞれ所定の方法に超えた場合に、アドレスイベントが検出されたとする。

[0111] このように、同一の感度を持つ受光素子401cおよび401dを含む画素20bは、多様な用途に活用が可能である。

[0112] [第3の実施形態]

次に、第3の実施形態について説明する。上述した第1の実施形態および

その変形例、ならびに、第2の実施形態では、受光素子から出力された光電流 I_{ph} の変化に基づきアドレスイベント検出を行っていた。第3の実施形態は、受光素子から出力された光電流 I_{ph} の絶対値に対応する画素信号をさらに用いて、アドレスイベント検出を行う。

[0113] 図24は、図1を用いて説明した固体撮像素子11に対応する、第3の実施形態に係る固体撮像素子の一例の構成を示すブロック図である。図24において、固体撮像素子11cは、画素アレイ部110cと、コラムアービタ111と、ローアービタ112と、行駆動回路113cと、信号処理部114cと、制御部115と、列駆動回路116と、を備える。行駆動回路113cは、図2に示した駆動回路113aの機能を含む。

[0114] 画素アレイ部110cは、図2を用いて説明した画素アレイ部110aと同様に、複数の画素が二次元格子状に配列される。そして、画素のそれぞれは、それぞれ受光した光に応じた光電流 I_{ph} を出力する複数の受光素子と、複数の受光素子から出力された光電流 I_{ph} の変化量に基づきアドレスイベントの検出を行うアドレスイベント検出部と、光電流 I_{ph} の絶対値に応じた電圧のアナログ信号である画素信号を生成する画素信号生成部と、を含む。

[0115] 行駆動回路113cは、図2の駆動回路113aの機能に加えて、画素のそれぞれを駆動して画素信号を列駆動回路116に出力させる機能を有する。列駆動回路116は、列毎のAD(Analog to Digital)変換器と、この列毎のAD変換器を行方向にスキャンする駆動回路と、を含む。列毎のAD変換器を、コラムADC(AD Converter)と呼ぶ。列駆動回路116は、コラムADCを行方向にスキャンすることで、各AD変換器によりデジタル方式の信号に変換された画素信号を、行単位で出力する。列駆動回路116から出力された画素信号は、信号処理部114cに供給される。

[0116] 信号処理部114cは、列駆動回路116から供給されたデジタル方式の画素信号に対して、CDS(Correlated Double Sampling)処理、AGC(Auto Gain Control)処理などの所定の信号処理を実行する。また、カラ

ムアービタ 111 から供給されたイベント検出信号に対して、画像認識処理といった信号処理を実行する。信号処理部 114c は、処理結果を示すデータとイベント検出信号とを、記憶部 120 に供給する。

[0117] 図 25 は、第 3 の実施形態に係る画素アレイ部 110c の一例の構成を示すブロック図である。図 25 の上側に示されるように、画素アレイ部 110c は、二次元格子状に配列された複数の画素 20c を含む。図 25 の下側に示されるように、各画素 20c は、アドレスイベント検出部 30 と、受光部 40c と、画素信号生成部 41 と、を含む。

[0118] 受光部 40c は、複数の受光素子を含み、入射された光を光電変換して光電流 I_{ph} を生成する。受光部 40c は、行駆動回路 113c の制御に従い、画素信号生成部 41 およびアドレスイベント検出部 30 の何れかに、生成した光電流 I_{ph} を供給する。

[0119] アドレスイベント検出部 30 は、アドレスイベントの発生を検出すると、カラムアービタ 111 およびローアービタ 112 に対して、アドレスイベントの発生を示すイベント検出信号の送信を要求する。アドレスイベント検出部 30 は、この要求に対する応答をカラムアービタ 111 およびローアービタ 112 から受け取ると、アドレス検出信号を行駆動回路 113c および信号処理部 114c に供給する。

[0120] なお、アドレスイベント検出部 30 は、図 13 を用いて説明した、リミッタにより出力電圧 V_p の上限をリミット電圧 L_t に制限する電流電圧変換部 300a を含む。

[0121] 画素信号生成部 41 は、受光部 40c から供給された光電流 I_{ph} に応じた電圧の信号を、画素信号として生成する。画素信号生成部 41 は、生成した画素信号を、垂直信号線を介して列駆動回路 116 に供給する。

[0122] 図 26 は、第 3 の実施形態に係る画素 20c の一例の構成を示す図である。図 26 において、受光部 40c は、それぞれ例えばフォトダイオードからなる 2 つの受光素子 401a および 401b と、N 型 MOS トランジスタである トランジスタ 400a、400b、402a および 402b と、を含む

。また、画素信号生成部41は、浮遊拡散層413と、それぞれN型MOSトランジスタであるリセットトランジスタ410、増幅トランジスタ411および選択トランジスタ412と、を含む。

[0123] 受光部40cにおいて、受光素子401aは、カソードが接地接続され、アノードがN型MOSトランジスタによるトランジスタ400aのソースと、N型MOSトランジスタによるトランジスタ402aのドレインとに接続される。トランジスタ400aのドレインは、アドレスイベント検出部30に接続される。トランジスタ402aのソースは、画素信号生成部41における浮遊拡散層413に接続される。

[0124] トランジスタ400aのゲートには、信号 $OF G_1$ が供給される。トランジスタ400aは、信号 $OF G_1$ がハイ状態でオンとなり、信号 $OF G_1$ がロー状態でオフとなる。また、トランジスタ400bのゲートには、信号 $OF G_2$ が供給される。トランジスタ400bは、信号 $OF G_2$ がハイ状態でオンとなり、信号 $OF G_2$ がロー状態でオフとなる。トランジスタ400aがオンの状態で、受光素子401aから出力される光電流 I_{ph1} がアドレスイベント検出部30に供給される。同様に、トランジスタ400bがオンの状態で、受光素子401bから出力される光電流 I_{ph2} がアドレスイベント検出部30に供給される。

[0125] トランジスタ402aのゲートには、信号 $TR G_1$ が供給される。トランジスタ402aは、信号 $TR G_1$ がハイ状態でオンとなり、信号 $OF G_1$ がロー状態でオフとなる。また、トランジスタ402bのゲートには、信号 $TR G_2$ が供給される。トランジスタ402bは、信号 $TR G_2$ がハイ状態でオンとなり、信号 $TR G_2$ がロー状態でオフとなる。トランジスタ402aがオンの状態で、受光素子401aから出力される光電流 I_{ph1} が画素信号生成部41に供給される。同様に、トランジスタ402bがオンの状態で、受光素子401bから出力される光電流 I_{ph2} が画素信号生成部41に供給される。

[0126] 画素信号生成部41において、浮遊拡散層413は、電荷を蓄積して蓄積した電荷の量に応じた電圧を生成する。リセットトランジスタ410は、行

駆動回路 113c から供給されるリセット信号 RST に従い浮遊拡散層 413 の電荷量を初期化する。増幅トランジスタ 411 は、浮遊拡散層 413 の電圧を増幅する。選択トランジスタ 412 は、行駆動回路 113c からの選択信号 SEL に従い、増幅トランジスタ 411 により増幅された電圧の信号を画素信号 SIG として、垂直信号線 VSL を介して列駆動回路 116 に出力する。

[0127] なお、受光素子 401a は、受光素子 401b に対して感度が低くされる。以下、適宜、受光素子 401a を低感度 PD と呼び、受光素子 401b を通常感度 PD と呼ぶ。

[0128] 図 27 は、第 3 の実施形態に係る画素アレイ部 110c における配線の例を概略的に示す図である。図 7 を用いて説明した第 1 の実施形態に係る画素アレイ部 110a の駆動回路 113a と同様に、行駆動回路 113c は、制御部 115 の制御に従い信号 OFG₁ および OFG₂ を生成し、生成したこれら信号 OFG₁ および OFG₂ を、各画素 20c に供給する。図 27 の例では、行駆動回路 113c は、画素アレイ部 110c に二次元格子状に配列される各画素 20c に対して、行毎に信号 OFG₁ および OFG₂ を生成している。

[0129] 行駆動回路 113c は、さらに、制御部 115 の制御に従い信号 TRG₁ および TRG₂ を生成し、生成したこれら信号 TRG₁ および TRG₂ を、各画素 20c に供給する。図 27 の例では、行駆動回路 113c は、画素アレイ部 110c に二次元格子状に配列される各画素 20c に対して、行毎に信号 TRG₁ および TRG₂ を生成している。

[0130] また、各画素 20c の垂直信号線 VSL が、画素アレイ部 110c に配列される各画素 20c の列毎に、列駆動回路 116 に接続される。

[0131] なお、図 27 では省略されているが、行駆動回路 113c は、さらにまた、制御部 115 の制御に従い、上述したリセット信号 RST および選択信号 SEL を、画素アレイ部 110c に二次元格子状に配列される各画素 20c に対して、行毎に生成する。行駆動回路 113c は、生成したリセット信号 RST および選択信号 SEL を、各画素 20c に供給する。

- [0132] 図28Aおよび図28Bは、第3の実施形態に係る受光部40cの制御を説明するための図である。図28Aは、低感度PDである受光素子401aから出力される光電流 I_{ph1} に基づきアドレスイベント検出部30によりアドレスイベント検出を行う場合の例を示している。図28Aに示されるように、トランジスタ400aのゲートに供給される信号 $OF G_1$ をハイ状態とし、トランジスタ400bのゲートに供給される信号 $OF G_2$ をロー状態とする。また、トランジスタ402aのゲートに供給される信号 $TR G_1$ をロー状態とし、トランジスタ402bのゲートに供給される信号 $TR G_2$ をハイ状態とする。
- [0133] これにより、トランジスタ400aがオン、トランジスタ400bがオフとされると共に、トランジスタ402aがオフ、トランジスタ402bがオンとされる。低感度PDである受光素子401aから出力される光電流 I_{ph1} と、通常感度PDである受光素子401bから出力される光電流 I_{ph2} と、のうち、光電流 I_{ph1} がトランジスタ400aを介してアドレスイベント検出部30に供給され、光電流 I_{ph2} がトランジスタ402bを介して画素信号生成部41に供給される。
- [0134] 図28Bは、通常感度PDである受光素子401bから出力される光電流 I_{ph2} に基づきアドレスイベント検出部30によりアドレスイベント検出を行う場合の例を示している。図28Bに示されるように、トランジスタ400aのゲートに供給される信号 $OF G_1$ をロー状態とし、トランジスタ400bのゲートに供給される信号 $OF G_2$ をハイ状態とする。また、トランジスタ402aのゲートに供給される信号 $TR G_1$ をハイ状態とし、トランジスタ402bのゲートに供給される信号 $TR G_2$ をロー状態とする。
- [0135] これにより、トランジスタ400aがオフ、トランジスタ400bがオンとされると共に、トランジスタ402aがオン、トランジスタ402bがオフとされる。低感度PDである受光素子401aから出力される光電流 I_{ph1} と、通常感度PDである受光素子401bから出力される光電流 I_{ph2} と、のうち、光電流 I_{ph1} がトランジスタ400bを介してアドレスイベント

検出部30に供給され、光電流 I_{ph_2} がトランジスタ402aを介して画素信号生成部41に供給される。

[0136] 図29は、第3の実施形態に係る固体撮像素子11cにおける処理の例を示すタイミングチャートである。図29において、チャート(k)および(n)は、行駆動回路113cにおいて生成されるリセット信号RSTおよび選択信号SELの例を示す。チャート(o)は、垂直信号線VSLにおける画素信号の電圧の例を示す。

[0137] また、図29において、チャート(l)および(m)は、行駆動回路113cにおいて生成される信号TRG₁およびTRG₂の例を示し、チャート(s)および(t)は、行駆動回路113cにおいて生成される信号OFG₁およびOFG₂の例を示している。

[0138] さらに、図29において、チャート(r)は、アドレスイベント検出部30から出力されるイベント検出信号の例を示す。チャート(p)および(q)は、それぞれローアービタ112およびカラムアービタ111における、チャート(r)に示されるイベント検出信号に対する調停の例を示す。それぞれ、ハイ状態で、チャート(r)に示されるイベント検出信号が選択される。

[0139] 図29において、初期状態として信号OFG₁がハイ状態、信号OFG₂がロー状態とされて、低感度PDから出力される光電流 I_{ph_1} がアドレスイベント検出部30に供給される。図29の例では、低感度PDにおける光電流 I_{ph_1} の変化量が所定量を超えたとき、時点 t_{30} で、アドレスイベント検出部30からイベント検出信号が出力されている。制御部115は、カラムアービタ111からこのイベント検出信号を取得し、取得したイベント検出信号に応じて、信号OFG₁をロー状態とするよう行駆動回路113cに指示する。行駆動回路113cは、この指示に従い、信号OFG₁をロー状態とする(時点 t_{31})。

[0140] 行駆動回路113cは、制御部115からの指示に従い、時点 t_{40} で、リセット信号RSTおよび信号TRG₁をハイ状態として、低感度PD(受光素子

401a) および浮遊拡散層413をリセットする。さらに、行駆動回路113cは、制御部115からの指示に従い、時点 t_{41} で、リセット信号RSTおよび信号TRG₂をハイ状態として、通常感度PD(受光素子401b)および浮遊拡散層413をリセットする。

[0141] このように、時点 t_{40} および t_{41} を含む期間510は、画素信号SIGの電圧読み出し動作における露光開始のシーケンスである。期間510の間、選択信号SELはロー状態が維持されているため、画素信号SIGの垂直信号線VSLへの出力は行われない。

[0142] 時点 t_{41} から所定時間の経過後の時点 t_{42} において、行駆動回路113cは、制御部115からの指示に従い、選択信号SELをハイ状態として、画素信号SIGの垂直信号線VSLへの出力を開始させる。行駆動回路113cは、選択信号SELのハイ状態を、通常感度PD(受光素子401b)によるCDS読み出しが終了する時点 t_{49} まで維持する。

[0143] 行駆動回路113cは、時点 t_{42} の直後の時点 t_{44} において、リセット信号RSTをハイ状態とし、時点 t_{45} で信号TRG₁をハイ状態とする。低感度PD(受光素子401a)から出力される光電流 I_{ph1} に基づく画素信号SIG₁が垂直信号線VSLを介して列駆動回路116に供給され、低感度PDのCDS読み出しが行われる(期間511a)。

[0144] 次に、行駆動回路113cは、低感度PDのCDS読み出しが終了した時点 t_{46} の直後の時点 t_{47} において、リセット信号RSTをハイ状態とし、時点 t_{48} で信号TRG₂をハイ状態とする。通常感度PD(受光素子401b)から出力される光電流 I_{ph2} に基づく画素信号SIG₂が垂直信号線VSLを介して列駆動回路116に供給され、通常感度PDのCDS読み出しが行われる(期間511b)。

[0145] このように、期間511aおよび511bを含む期間511は、画素信号SIGの電圧読み出し動作における読み出しのシーケンスである。

[0146] ここで、行駆動回路113cは、期間510において信号TRG₁がハイ状態とされた時点 t_{40} から、期間511において信号TRG₁がハイ状態とされる

時点 t_{44} までの時間 520a と、期間 510 において信号 TRG_2 がハイ状態とされた時点 t_{41} から、期間 511 において信号 TRG_2 がハイ状態とされる時点 t_{48} までの時間 520b と、を等しくし、低感度 PD (受光素子 401a) の露光時間と、通常感度 PD (受光素子 401b) の露光時間とを揃える。

[0147] 行駆動回路 113c は、通常感度 PD の CDS 読み出しが終了すると、選択信号 SEL をロー状態とし、画素信号生成部 41 からの画素信号 SIG の出力を停止させる。

[0148] 制御部 115 は、列駆動回路 116 から、期間 511a において読み出された画素信号 SIG_1 と、期間 511b において読み出された画素信号 SIG_2 とを取得する。制御部 115 は、取得したこれら画素信号 SIG_1 および SIG_2 に基づき、低感度 PD (受光素子 401a) の光電流 I_{ph_1} と、通常感度 PD (受光素子 401b) の光電流 I_{ph_2} とのうち、アドレスイベント検出部 30 においてアドレスイベント検出に用いる光電流 $I_{ph_{det}}$ を選択する。

[0149] ここでは、制御部 115 は、通常感度 PD の光電流 I_{ph_2} を、アドレスイベント検出部 30 においてアドレスイベント検出に用いる光電流 $I_{ph_{det}}$ として選択したものとする。行駆動回路 113c は、この選択に応じた制御部 115 からの指示に従い、時点 t_{32} で、信号 OFG_1 をロー状態、信号 OFG_2 をハイ状態とし、通常感度 PD (受光素子 401b) から出力される光電流 I_{ph_2} をアドレスイベント検出部 30 に供給させる。

[0150] 図 29 の例では、通常感度 PD における光電流 I_{ph_2} の変化量が所定量を超えたとされ、時点 t_{33} で、アドレスイベント検出部 30 からイベント検出信号が出力されている。

[0151] 第 3 の実施形態では、制御部 115 は、アドレスイベント検出部 30 がアドレスイベント検出を実行するタイミング (図 29 において点線枠で示す) を固定的とし、アドレスイベント検出部 30 によるアドレスイベント検出を一定周期で実行するように制御する。すなわち、アドレスイベント検出実行の 1 周期は、期間 510 および 511 による画素信号の読み出し動作と、当該読み出し動作に基づくアドレスイベント検出とを含む。

[0152] 図30および図31は、第3の実施形態に係る、電圧差分に基づく低感度PDと通常感度PDとの切替方法を説明するための図である。なお、図30および図31は、上述した図14と対応する図であって、横軸および縦軸、ならびに、特性線403aおよび403bの意味は、図14と共通であるので、ここでの説明を省略する。

[0153] 図30は、光量が増加している場合に、アドレスイベント検出部30が用いる光電流 $I_{ph_{det}}$ を通常感度PD（受光素子401b）が出力する光電流 I_{ph_2} から低感度PD（受光素子401a）が出力する光電流 I_{ph_1} に切り替える動作の例を示している。

[0154] 図30において、当初、信号 OFG_1 がロー状態、信号 OFG_2 がハイ状態とされ、アドレスイベント検出部30が用いる光電流 $I_{ph_{det}}$ として、通常感度PDの光電流 I_{ph_2} が選択されているものとする。ステップS10において、画素20cに受光される光の光量の上昇が検知される。第3の実施形態では、制御部115は、例えば、図29の期間511において読み出された画素信号SIGに基づき、光量が増加しているか否かを判定する。これに限らず、制御部115は、アドレスイベント検出部30に含まれる電流電圧変換部300aの出力電圧 V_p に基づき光量の増加を判定してもよい。

[0155] 制御部115は、光量が増加していると判定すると、アドレスイベント検出部30に含まれる電流電圧変換部300aの出力電圧 V_p がリミット電圧 L_t によるリミット領域に入ったか否かを判定する。制御部115は、例えばステップS11で出力電圧 V_p がリミット領域に入ったと判定した場合、アドレスイベント検出部30によるアップイベントの検出と同期して、アドレスイベント検出部30がアドレスイベント検出に用いる光電流 $I_{ph_{det}}$ を、低感度PDの光電流 I_{ph_1} に切り替えて出力電圧 V_p を取得する。

[0156] そして、制御部115は、取得した低感度PDの光電流 I_{ph_1} による出力電圧 V_p （電圧 $V_{p_{low}}$ とする）と、ステップS11で判定に用いた出力電圧 V_p （電圧 $V_{p_{nml}}$ とする）とを比較する。比較の結果、電圧 $V_{p_{low}}$ と電圧 $V_{p_{nml}}$ との差分が所定以下であれば、制御部115は、信号 OFG_1 をハイ状態、信

号 $OF G_2$ をロー状態として、アドレスイベント検出部 30 がアドレスイベント検出に用いる光電流 $I_{ph_{det}}$ を、光電流 I_{ph_2} から光電流 I_{ph_1} に切り替える（ステップ S 1 2）。

[0157] 図 3 1 は、光量が減少している際に、アドレスイベント検出部 30 が用いる光電流 $I_{ph_{det}}$ を低感度 PD（受光素子 401 a）が出力する光電流 I_{ph_1} から通常感度 PD（受光素子 401 b）が出力する光電流 I_{ph_2} に切り替える動作の例を示している。

[0158] 図 3 1 において、当初、信号 $OF G_1$ がハイ状態、信号 $OF G_2$ がロー状態とされ、アドレスイベント検出部 30 が用いる光電流 $I_{ph_{det}}$ として、低感度 PD の光電流 I_{ph_1} が選択されているものとする。ステップ S 2 0 において、画素 20 c に受光される光の光量の減少が、例えば図 2 9 の期間 5 1 1 において読み出された画素信号 SIG に基づき検知される。

[0159] 制御部 115 は、光量が減少していると判定すると、アドレスイベント検出部 30 に含まれる電流電圧変換部 300 a の出力電圧 V_p が暗電流レベルによる暗電流領域に入ったか否かを判定する。制御部 115 は、例えばステップ S 2 1 で出力電圧 V_p が暗電流領域に入ったと判定した場合、アドレスイベント検出部 30 によるダウンイベントの検出と同期して、アドレスイベント検出部 30 がアドレスイベント検出に用いる光電流 $I_{ph_{det}}$ を、通常感度 PD の光電流 I_{ph_2} に切り替えて出力電圧 V_p を取得する。

[0160] そして、制御部 115 は、取得した通常感度 PD の光電流 I_{ph_2} による出力電圧 V_p （電圧 $V_{p_{nml}}$ ）と、ステップ S 2 1 で判定に用いた出力電圧 V_p （電圧 $V_{p_{low}}$ ）とを比較する。比較の結果、電圧 $V_{p_{nml}}$ と電圧 $V_{p_{low}}$ との差分が所定以下であれば、制御部 115 は、信号 $OF G_1$ をロー状態、信号 $OF G_2$ をハイ状態として、アドレスイベント検出部 30 がアドレスイベント検出に用いる光電流 $I_{ph_{det}}$ を、光電流 I_{ph_1} から光電流 I_{ph_2} に切り替える（ステップ S 2 2）。

[0161] 図 3 2 は、図 3 0 を用いて説明した、第 3 の実施形態に係る、画素 20 c に受光される光量が増加している場合の光電流 I_{ph} の切り替え動作を示す

一例のフローチャートである。なお、図32のフローチャートによる処理に先立って、信号 $OF G_1$ がロー状態、信号 $OF G_2$ がハイ状態とされ、アドレスイベント検出部30がアドレスイベント検出に用いる光電流 $I_{ph_{det}}$ として通常感度PDの光電流 I_{ph_2} が選択されているものとする。

- [0162] ステップS100で、制御部115は、例えば画素信号SIGに基づき、画素20cに受光される光量が増加しているか否かを判定する。制御部115は、増加していないと判定した場合（ステップS100、「No」）、処理をステップS100に戻す。一方、制御部115は、画素20cに受光される光量が増加していると判定した場合（ステップS100、「Yes」）、処理をステップS101に移行させる。
- [0163] ステップS101で、制御部115は、電圧変換部300aの出力電圧 V_p （電圧 $V_{p_{nml}}$ ）がリミット領域に入ったか否かを判定する。制御部115は、電圧 $V_{p_{nml}}$ がリミット領域に入っていないと判定した場合（ステップS101、「No」）、処理を例えばステップS100に戻す。一方、制御部115は、電圧 $V_{p_{nml}}$ がリミット領域に入っていると判定した場合（ステップS101、「Yes」）、処理をステップS102に移行させる。
- [0164] ステップS102で、制御部115は、通常感度PDの光電流 I_{ph_2} に基づく電圧 $V_{p_{nml}}$ を取得する。次のステップS103で、制御部115は、信号 $OF G_1$ をハイ状態、信号 $OF G_2$ をロー状態とし、アドレスイベント検出部30に供給される光電流 I_{ph} を、低感度PDの光電流 I_{ph_1} に切り替える。次のステップS104で、制御部115は、低感度PDの光電流 I_{ph_1} に基づく電圧 $V_{p_{low}}$ を取得する。
- [0165] 次のステップS105で、制御部115は、例えばステップS100、ステップS101の期間に通常感度PDの光電流 I_{ph_2} に基づき検出したイベントに同期して、ステップS102で取得した電圧 $V_{p_{nml}}$ と、ステップS104で取得した電圧 $V_{p_{low}}$ との差分を検出する。
- [0166] 次のステップS106で、制御部115は、ステップS105で検出された差分が所定値以下であるか否かを判定する。制御部115は、差分が所定

値以下であると判定した場合（ステップS106、「Yes」）、処理をステップS107に移行させる。ステップS107で、制御部115は、信号 $OF G_1$ をハイ状態、信号 $OF G_2$ をロー状態とし、アドレスイベント検出部30がアドレスイベント検出に用いる光電流 $I_{ph_{det}}$ として、低感度PDの光電流 I_{ph_1} を選択する。

[0167] 一方、制御部115は、ステップS106で差分が所定値を超えると判定した場合（ステップS106、「No」）、処理をステップS108に移行させる。ステップS108で、制御部115は、信号 $OF G_1$ および $OF G_2$ の状態を維持し、アドレスイベント検出部30がアドレスイベント検出に用いる光電流 $I_{ph_{det}}$ として、通常感度PDの光電流 I_{ph_2} を選択する。

[0168] ステップS107またはステップS108の処理が終了すると、図32のフローチャートによる一連の処理が終了される。

[0169] 図33は、図31を用いて説明した、第3の実施形態に係る、画素20cに受光される光量が減少している場合の光電流 I_{ph} の切り替え動作を示す一例のフローチャートである。なお、図33のフローチャートによる処理に先立って、信号 $OF G_1$ がハイ状態、信号 $OF G_2$ がロー状態とされ、アドレスイベント検出部30がアドレスイベント検出に用いる光電流 $I_{ph_{det}}$ として低感度PDの光電流 I_{ph_1} が選択されているものとする。

[0170] ステップS200で、制御部115は、例えば画素信号SIGに基づき、画素20cに受光される光量が減少しているか否かを判定する。制御部115は、減少していないと判定した場合（ステップS200、「No」）、処理をステップS200に戻す。一方、制御部115は、画素20cに受光される光量が減少していると判定した場合（ステップS200、「Yes」）、処理をステップS201に移行させる。

[0171] ステップS201で、制御部115は、電流電圧変換部300aの出力電圧 V_p （電圧 $V_{p_{low}}$ ）が暗電流領域に入ったか否かを判定する。制御部115は、電圧 $V_{p_{low}}$ が暗電流領域に入っていないと判定した場合（ステップS201、「No」）、処理を例えばステップS200に戻す。一方、制御部11

5は、電圧 $V_{p_{low}}$ が暗電流領域に入っていると判定した場合（ステップS201、「Yes」）、処理をステップS202に移行させる。

[0172] ステップS202で、制御部115は、低感度PDの光電流 I_{ph1} に基づく電圧 $V_{p_{low}}$ を取得する。次のステップS203で、制御部115は、信号 $OF G_1$ をロー状態、信号 $OF G_2$ をハイ状態とし、アドレスイベント検出部30に供給される光電流 I_{ph} を、通常感度PDの光電流 I_{ph2} に切り替える。次のステップS204で、制御部115は、通常感度PDの光電流 I_{ph2} に基づく電圧 $V_{p_{nml}}$ を取得する。

[0173] 次のステップS205で、制御部115は、例えばステップS200、ステップS201の期間に低感度PDの光電流 I_{ph1} に基づき検出したダウンイベントに同期して、ステップS202で取得した電圧 $V_{p_{low}}$ と、ステップS204で取得した電圧 $V_{p_{nml}}$ との差分を検出する。

[0174] 次のステップS206で、制御部115は、ステップS205で検出された差分が所定値以下であるか否かを判定する。制御部115は、差分が所定値以下であると判定した場合（ステップS206、「Yes」）、処理をステップS207に移行させる。ステップS207で、制御部115は、信号 $OF G_1$ をロー状態、信号 $OF G_2$ をハイ状態とし、アドレスイベント検出部30がアドレスイベント検出に用いる光電流 $I_{ph_{det}}$ として、通常感度PDの光電流 I_{ph2} を選択する。

[0175] 一方、制御部115は、ステップS206で差分が所定値を超えると判定した場合（ステップS206、「No」）、処理をステップS208に移行させる。ステップS208で、制御部115は、信号 $OF G_1$ および $OF G_2$ の状態を維持し、アドレスイベント検出部30がアドレスイベント検出に用いる光電流 $I_{ph_{det}}$ として、低感度PDの光電流 I_{ph1} を選択する。

[0176] ステップS207またはステップS208の処理が終了すると、図33のフローチャートによる一連の処理が終了される。

[0177] このように、第3の実施形態では、画素20cに受光される光の光量を画素信号SIGに基づき判定して、判定結果に基づきアドレスイベント検出部

30がアドレスイベント検出に用いる光電流 $I_{ph_{det}}$ を光電流 I_{ph_1} および I_{ph_2} から選択している。そのため、光電流 $I_{ph_{det}}$ を光電流 I_{ph_1} および I_{ph_2} から選択する処理を、より高精度に実行できる。

[0178] なお、本明細書に記載された効果はあくまで例示であって限定されるものではなく、また他の効果があってもよい。

[0179] なお、本技術は以下のような構成も取ることができる。

(1)

2次元格子状に配列された複数の画素と、
制御部と、
を備え、
前記画素は、
受光した光に応じた第1の光電流を出力する第1の受光素子と、
受光した光に応じた第2の光電流を出力する第2の受光素子と、
電流を電圧に変換する変換部と、
前記変換部により変換された前記電圧の変化に基づきイベントを検出し、
該検出による検出結果を示す検出信号を出力する出力部と、
前記変換部により電圧に変換する電流を前記第1の光電流と前記第2の光電流とで切り替える切り替えを行う切替部と、
を含み、
前記制御部は、
前記切替部による前記切り替えを制御する
固体撮像素子。

(2)

前記第1の受光素子は、前記第2の受光素子と比較して低感度であり、
前記制御部は、
前記画素に照射される光量の変化量に基づき前記切り替えを制御する
前記(1)に記載の固体撮像素子。

(3)

前記画素は、

前記第 1 の光電流または前記第 2 の光電流の絶対値に基づき画素信号を生成する生成部をさらに含み、

前記制御部は、

前記画素信号に基づき前記切り替えを制御する

前記 (1) または (2) に記載の固体撮像素子。

(4)

前記制御部は、

前記画素に照射される光量の変化量に基づきさらに前記切り替えを制御し

、
前記画素信号に基づく前記切り替えの制御と、前記光量の変化量に基づく前記切り替えの制御と、を、一定の周期で繰り返して実行する

前記 (3) に記載の固体撮像素子。

(5)

前記変換部は、

前記変換された電圧の上限値を設定するリミッタを含み、

前記切替部は、

前記変換部により変換された電圧と、前記上限値に基づき規定される電圧範囲と、に基づき前記切り替えを制御する

前記 (1) 乃至 (4) の何れかに記載の固体撮像素子。

(6)

前記制御部は、

前記第 1 の光電流が所定以下の場合に、前記変換部により電圧に変換する電流を該第 1 の光電流から前記第 2 の光電流へ切り替えるように前記切り替えを制御する

前記 (1) 乃至 (5) の何れかに記載の固体撮像素子。

(7)

前記第 1 の受光素子と前記第 2 の受光素子は、同等の感度を有し、

前記制御部は、
前記切り替えを時分割で制御する
前記（１）に記載の固体撮像素子。

（８）

前記検出部は、
前記第１の光電流と前記第２の光電流との差分に基づき前記イベントを検
出する
前記（７）に記載の固体撮像素子。

（９）

前記第１の受光素子の受光状態と前記第２の受光素子の受光状態とが異な
る
前記（７）または（８）に記載の固体撮像素子。

（１０）

前記第１の受光素子と前記第２の受光素子とに異なる遮光パターンを設け
る
前記（９）に記載の固体撮像素子。

（１１）

前記切替部は、
前記切り替えを制御された状態を前記画素毎に保持する
前記（１）乃至（１０）の何れかに記載の固体撮像素子。

（１２）

画素に含まれる第１の受光素子が受光した光に応じた第１の光電流を出力
する第１の出力ステップと、
前記画素に含まれる第２の受光素子が受光した光に応じた第２の光電流を
出力する第２の出力ステップと、
前記画素に含まれる変換部が電流を電圧に変換する変換ステップと、
前記画素に含まれる検出部が前記変換ステップにより変換された前記電圧
の変化に基づきイベントを検出し、該検出による検出結果を示す検出信号を

出力する検出ステップと、

前記画素に含まれる切替部が前記変換ステップにより電圧に変換する電流を前記第 1 の光電流と前記第 2 の光電流とで切り替える切り替えステップと

、

前記切り替えステップを制御する制御ステップとを有する

固体撮像素子の制御方法。

(13)

2次元格子状に配列された複数の画素と、

制御部と、

を備え、

前記画素は、

受光した光に応じた第 1 の光電流を出力する第 1 の受光素子と、

受光した光に応じた第 2 の光電流を出力する第 2 の受光素子と、

電流を電圧に変換する変換部と、

前記変換部により変換された前記電圧の変化に基づきイベントを検出し、該検出による検出結果を示す検出信号を出力する出力部と、

前記変換部により電圧に変換する電流を前記第 1 の光電流と前記第 2 の光電流とで切り替える切り替えを行う切替部と、

を含み、

前記制御部は、

前記切替部による前記切り替えを制御する

固体撮像素子固体撮像素子と、

前記変換部により変換された前記電圧に基づく信号を記憶する記憶部とを有する電子機器。

符号の説明

[0180] 1 撮像装置

11, 11a, 11c 固体撮像素子

20 a, 20 b, 20 b (a), 20 b (b), 20 b (c), 20 c 画素

21 スイッチ

30 アドレスイベント検出部

40 a, 40 b, 40 c 受光部

41 画素信号生成部

110 a, 110 b, 110 c 画素アレイ部

111 カラムアービタ

112 ローアービタ

113 a, 113 b 駆動回路

113 c 行駆動回路

115 制御部

116 列駆動回路

401 a, 401 b, 401 c, 401 d 受光素子

300, 300 a 電流電圧変換部

407 遮光パターン

408 偏光フィルタ

請求の範囲

- [請求項1] 2次元格子状に配列された複数の画素と、
制御部と、
を備え、
前記画素は、
受光した光に応じた第1の光電流を出力する第1の受光素子と、
受光した光に応じた第2の光電流を出力する第2の受光素子と、
電流を電圧に変換する変換部と、
前記変換部により変換された前記電圧の変化に基づきイベントを検出し、該検出による検出結果を示す検出信号を出力する出力部と、
前記変換部により電圧に変換する電流を前記第1の光電流と前記第2の光電流とで切り替える切り替えを行う切替部と、
を含み、
前記制御部は、
前記切替部による前記切り替えを制御する
固体撮像素子。
- [請求項2] 前記第1の受光素子は、前記第2の受光素子と比較して低感度であり、
前記制御部は、
前記画素に照射される光量の変化量に基づき前記切り替えを制御する
請求項1に記載の固体撮像素子。
- [請求項3] 前記画素は、
前記第1の光電流または前記第2の光電流の絶対値に基づき画素信号を生成する生成部をさらに含み、
前記制御部は、
前記画素信号に基づき前記切り替えを制御する
請求項1に記載の固体撮像素子。

- [請求項4] 前記制御部は、
前記画素に照射される光量の変化量に基づきさらに前記切り替えを制御し、
前記画素信号に基づく前記切り替えの制御と、前記光量の変化量に基づく前記切り替えの制御と、を、一定の周期で繰り返して実行する請求項3に記載の固体撮像素子。
- [請求項5] 前記変換部は、
前記変換された電圧の上限値を設定するリミッタを含み、
前記切替部は、
前記変換部により変換された電圧と、前記上限値に基づき規定される電圧範囲と、に基づき前記切り替えを制御する
請求項1に記載の固体撮像素子。
- [請求項6] 前記制御部は、
前記第1の光電流が所定以下の場合に、前記変換部により電圧に変換する電流を該第1の光電流から前記第2の光電流へ切り替えるように前記切り替えを制御する
請求項1に記載の固体撮像素子。
- [請求項7] 前記第1の受光素子と前記第2の受光素子は、同等の感度を有し、
前記制御部は、
前記切り替えを時分割で制御する
請求項1に記載の固体撮像素子。
- [請求項8] 前記出力部は、
前記第1の光電流と前記第2の光電流との差分に基づき前記イベントを検出する
請求項7に記載の固体撮像素子。
- [請求項9] 前記第1の受光素子の受光状態と前記第2の受光素子の受光状態とが異なる
請求項7に記載の固体撮像素子。

- [請求項10] 前記第1の受光素子と前記第2の受光素子とに異なる遮光パターンを設ける
請求項9に記載の固体撮像素子。
- [請求項11] 前記切替部は、
前記切り替えを制御された状態を前記画素毎に保持する
請求項1に記載の固体撮像素子。
- [請求項12] 画素に含まれる第1の受光素子が受光した光に応じた第1の光電流を出力する第1の出力ステップと、
前記画素に含まれる第2の受光素子が受光した光に応じた第2の光電流を出力する第2の出力ステップと、
前記画素に含まれる変換部が電流を電圧に変換する変換ステップと、
、
前記画素に含まれる検出部が前記変換ステップにより変換された前記電圧の変化に基づきイベントを検出し、該検出による検出結果を示す検出信号を出力する検出ステップと、
前記画素に含まれる切替部が前記変換ステップにより電圧に変換する電流を前記第1の光電流と前記第2の光電流とで切り替える切り替えステップと、
前記切り替えステップを制御する制御ステップと
を有する
固体撮像素子の制御方法。
- [請求項13] 2次元格子状に配列された複数の画素と、
制御部と、
を備え、
前記画素は、
受光した光に応じた第1の光電流を出力する第1の受光素子と、
受光した光に応じた第2の光電流を出力する第2の受光素子と、
電流を電圧に変換する変換部と、

前記変換部により変換された前記電圧の変化に基づきイベントを検出し、該検出による検出結果を示す検出信号を出力する出力部と、

前記変換部により電圧に変換する電流を前記第1の光電流と前記第2の光電流とで切り替える切り替えを行う切替部と、

を含み、

前記制御部は、

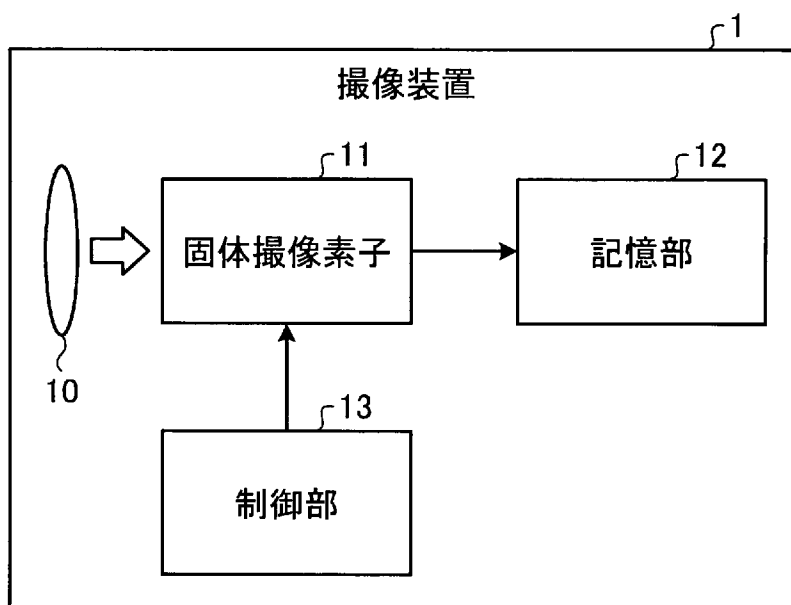
前記切替部による前記切り替えを制御する

固体撮像素子固体撮像素子と、

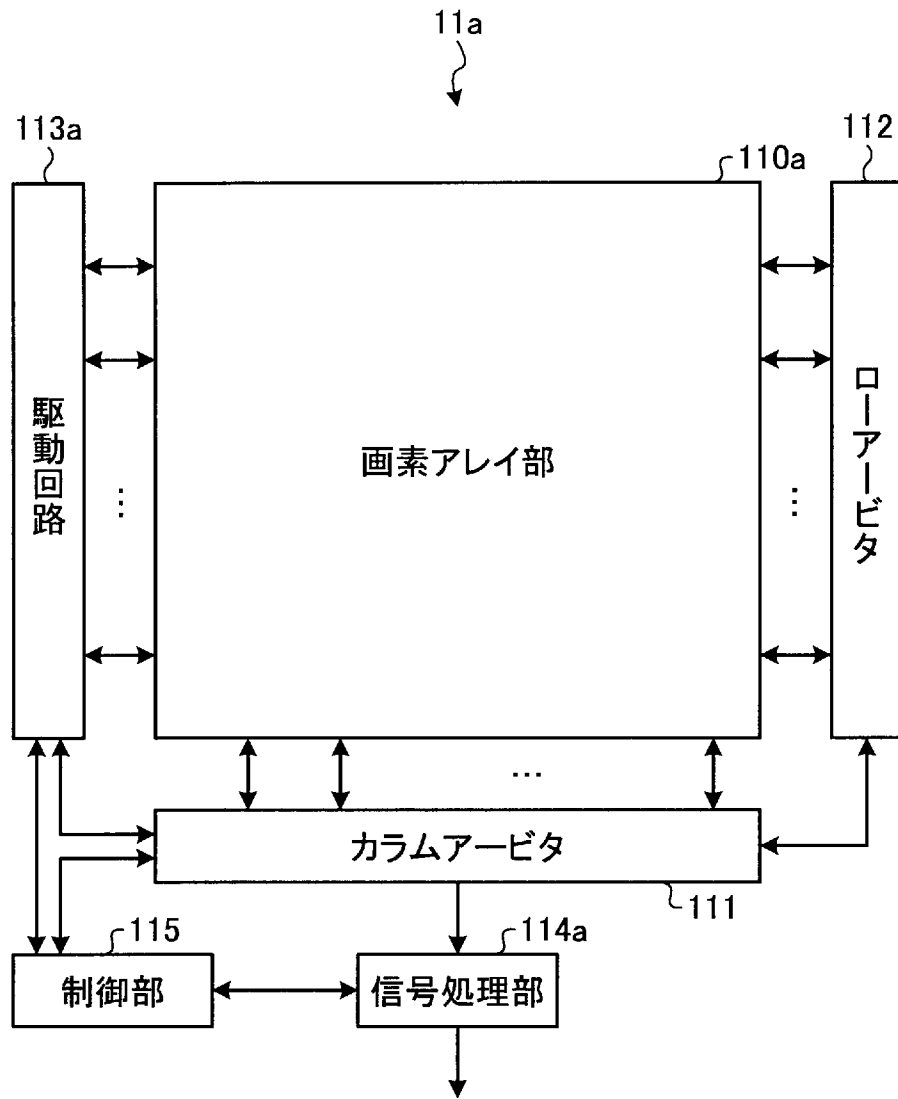
前記変換部により変換された前記電圧に基づく信号を記憶する記憶部と

を有する電子機器。

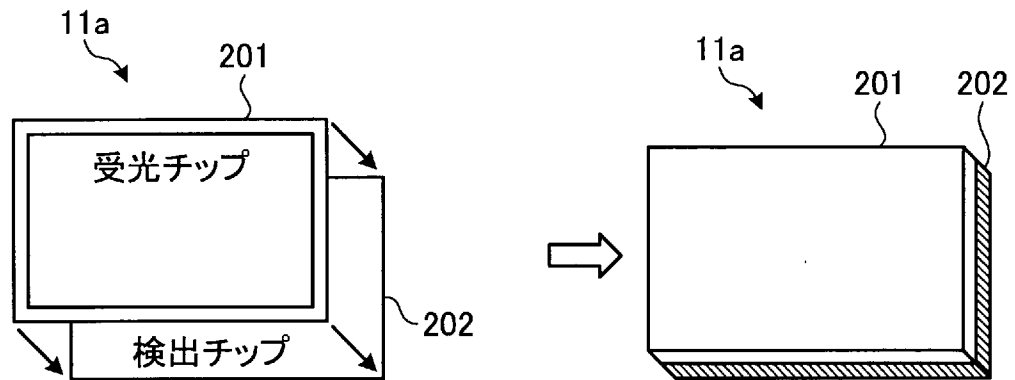
[図1]



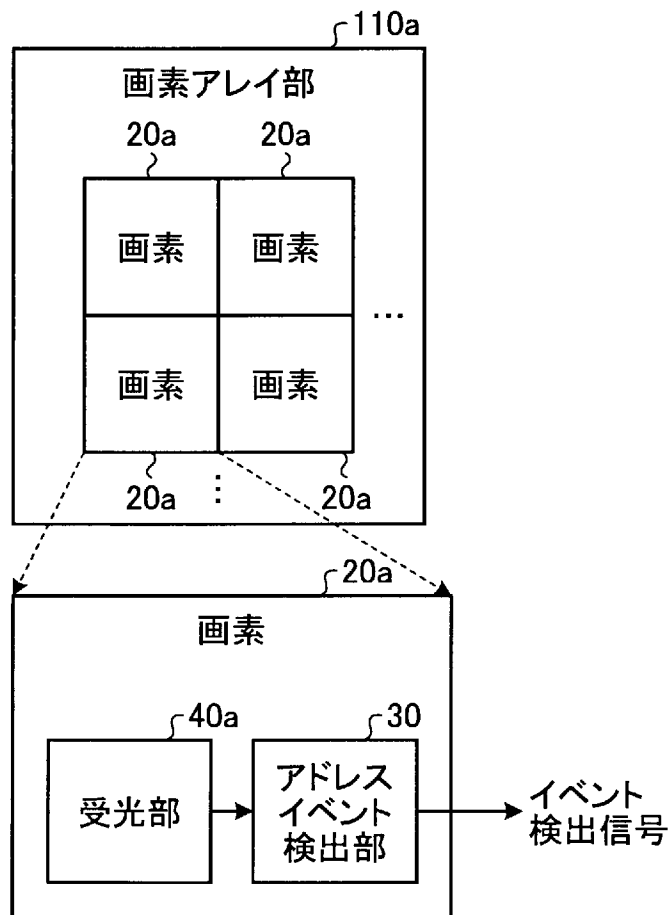
[図2]



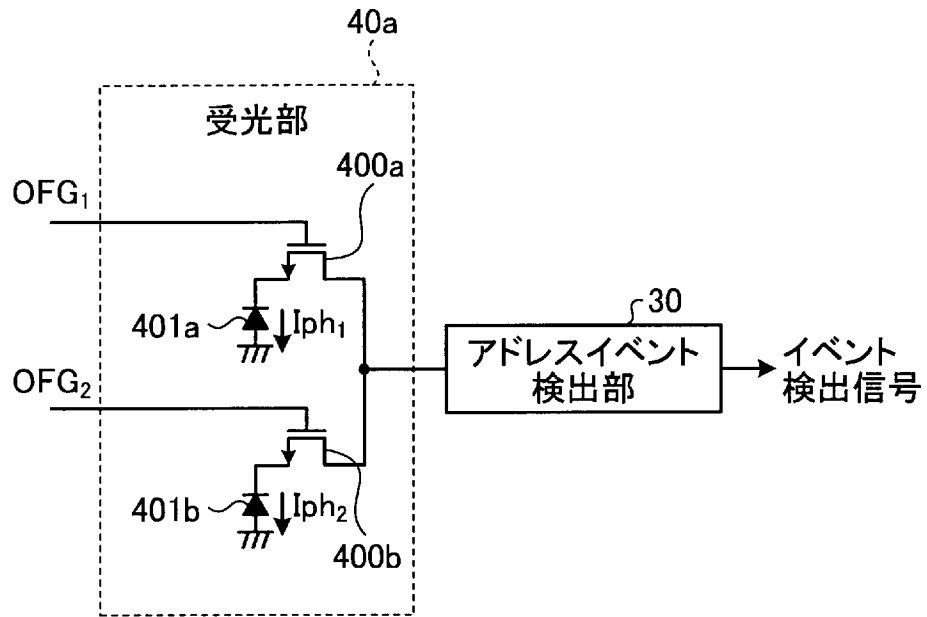
[図3]



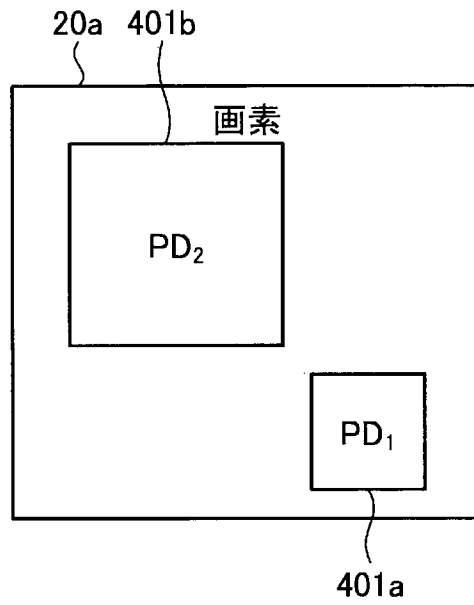
[図4]



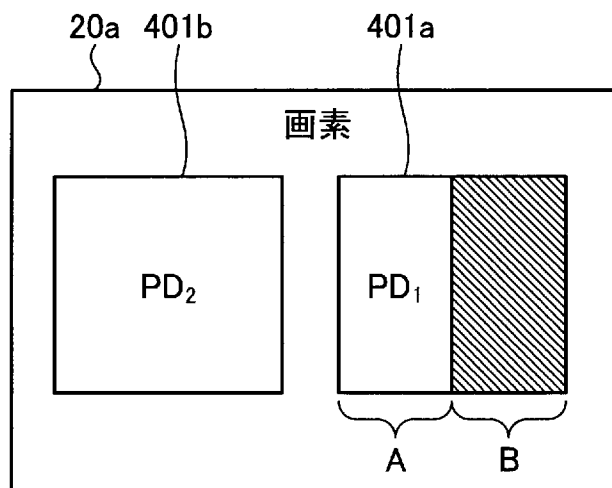
[図5]



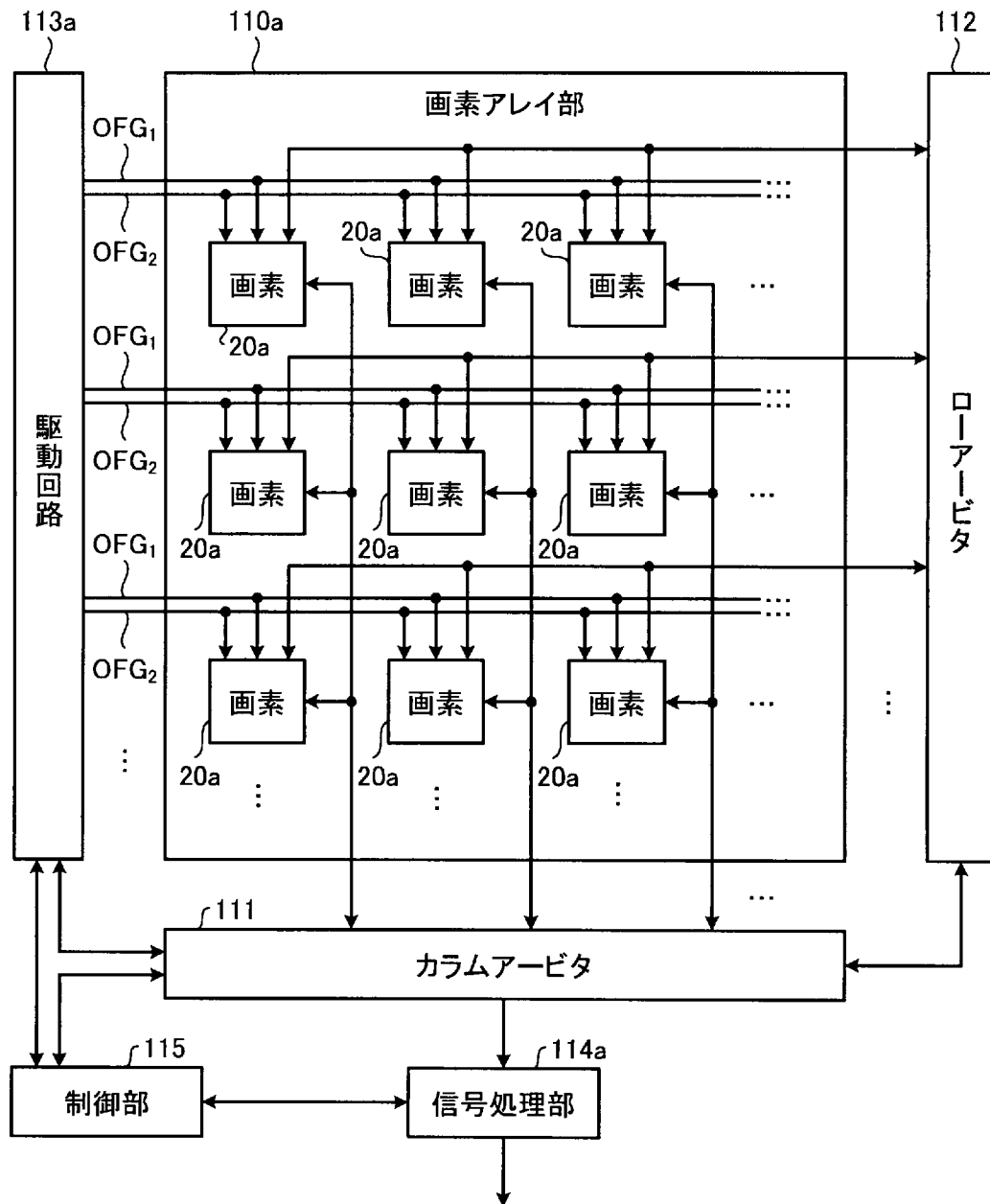
[図6A]



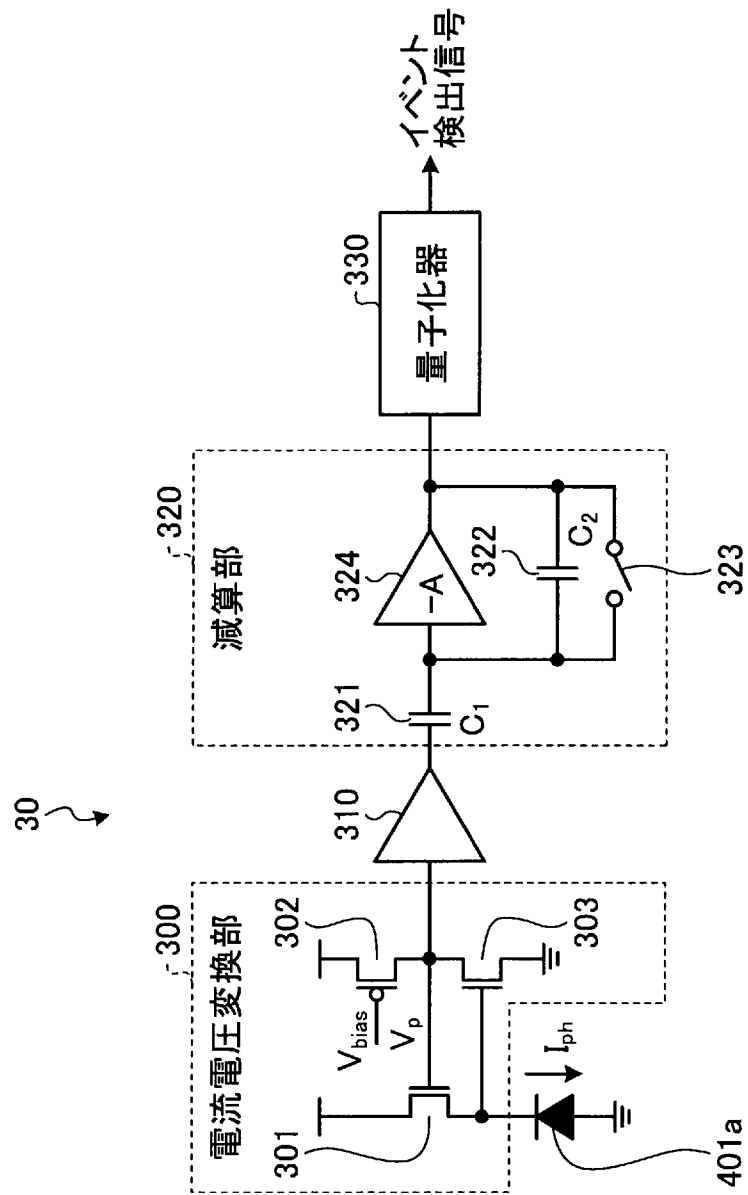
[図6B]



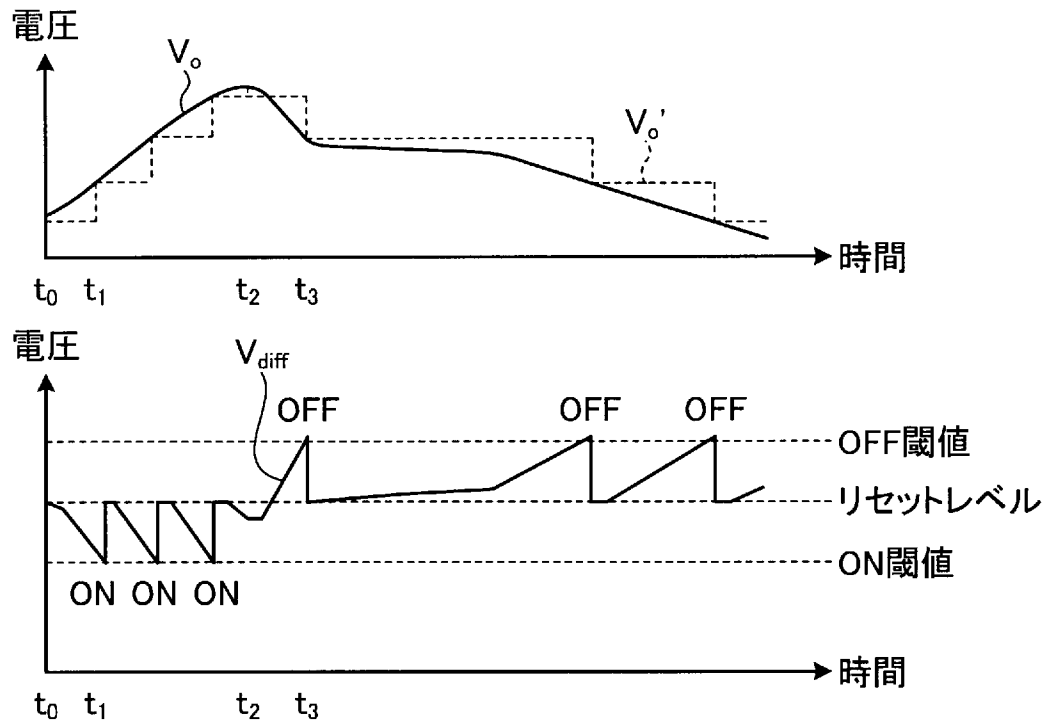
[図7]



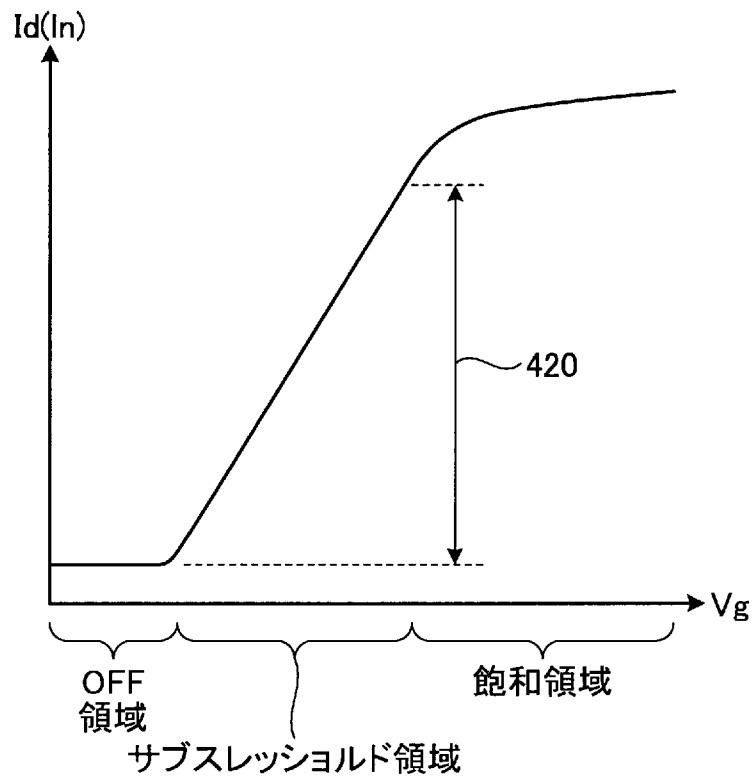
[図8]



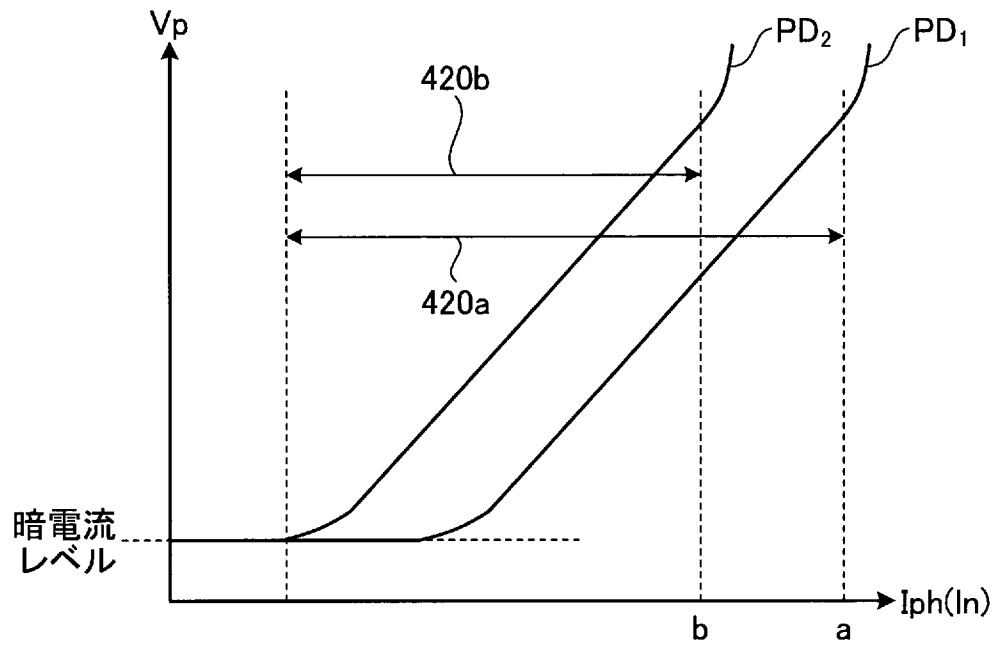
[図9]



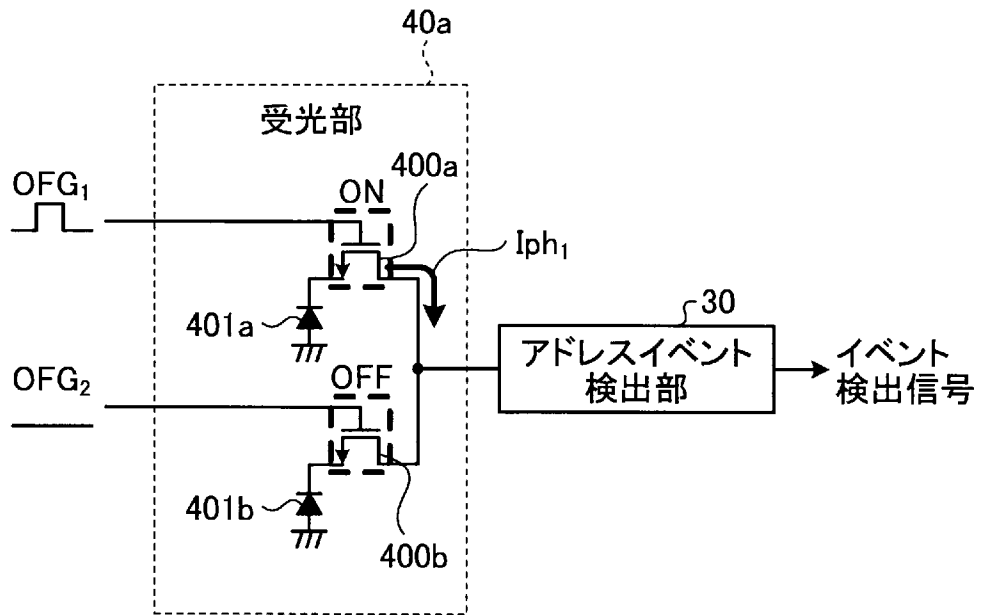
[図10]



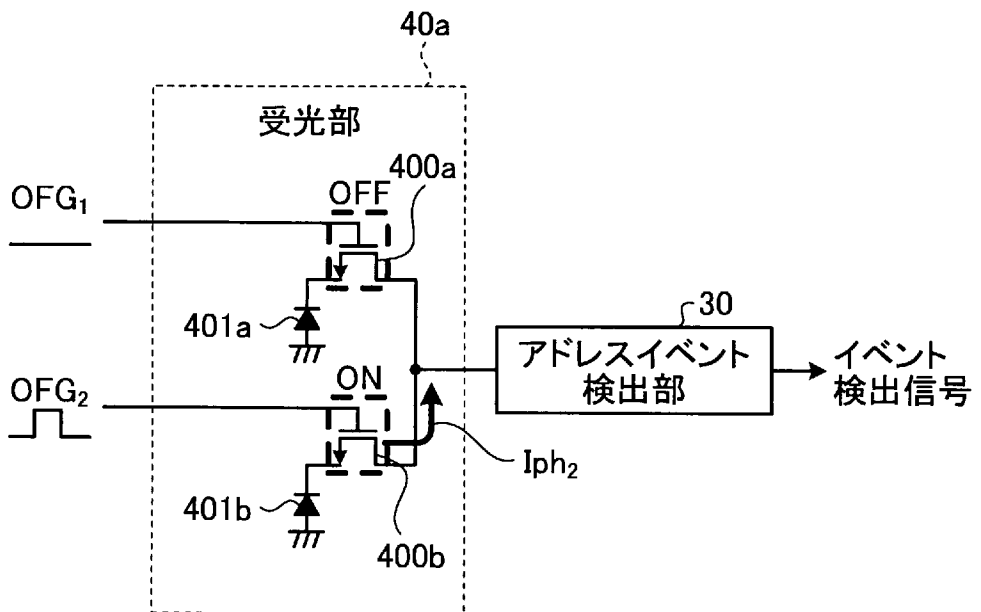
[図11]



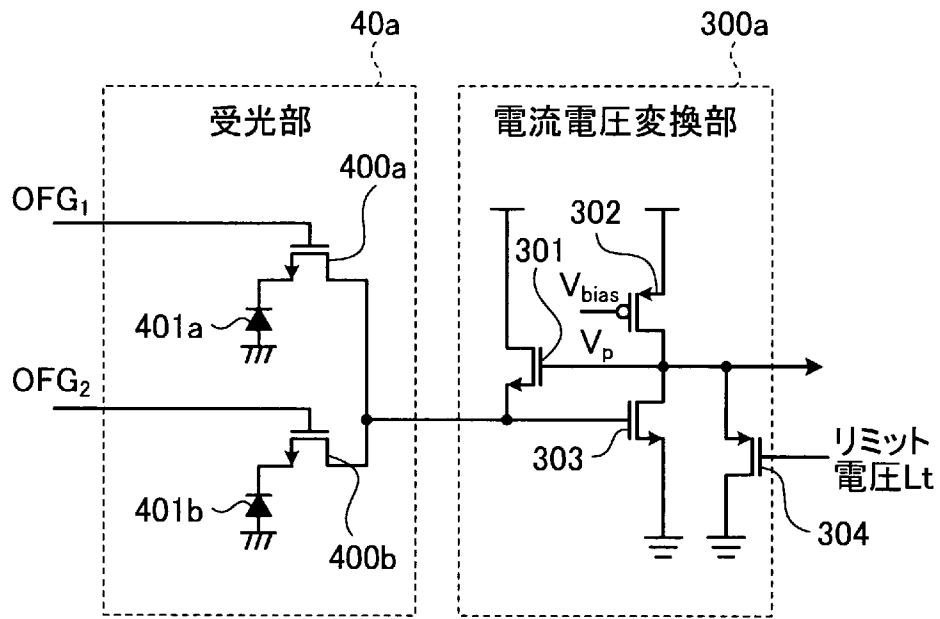
[図12A]



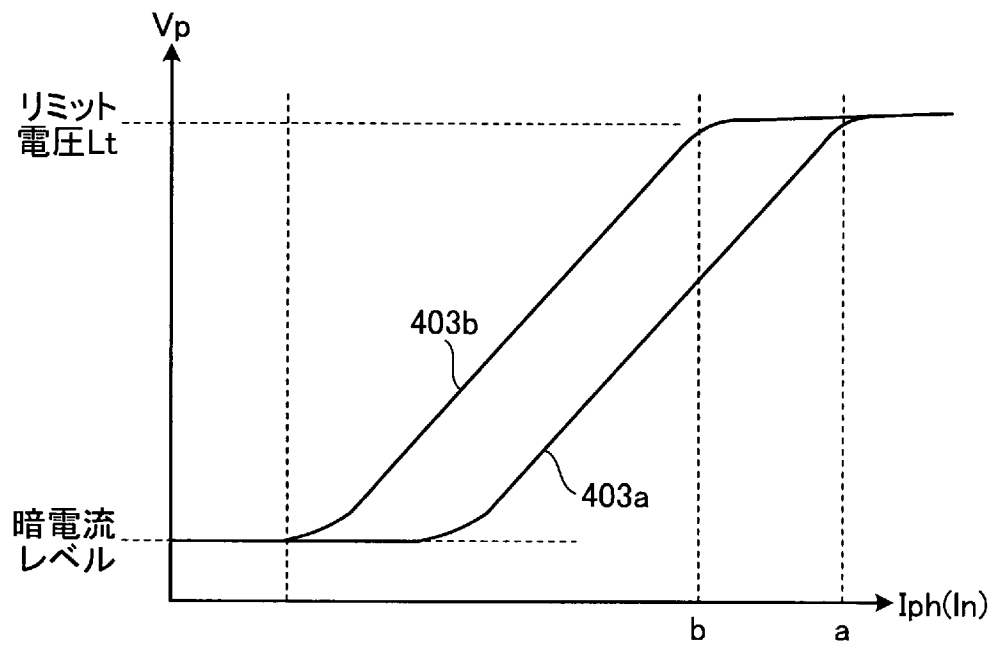
[図12B]



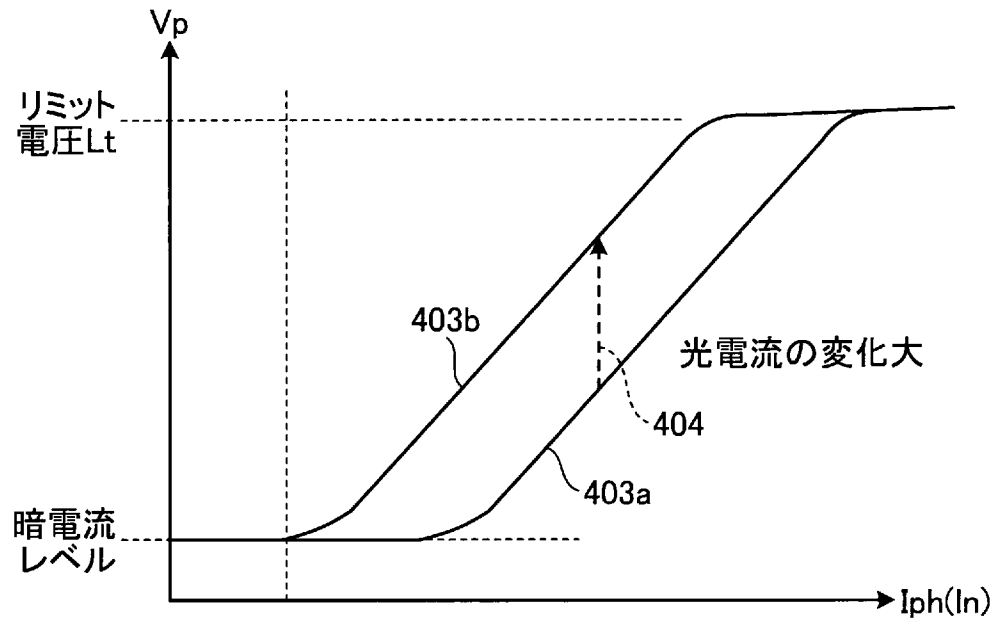
[図13]



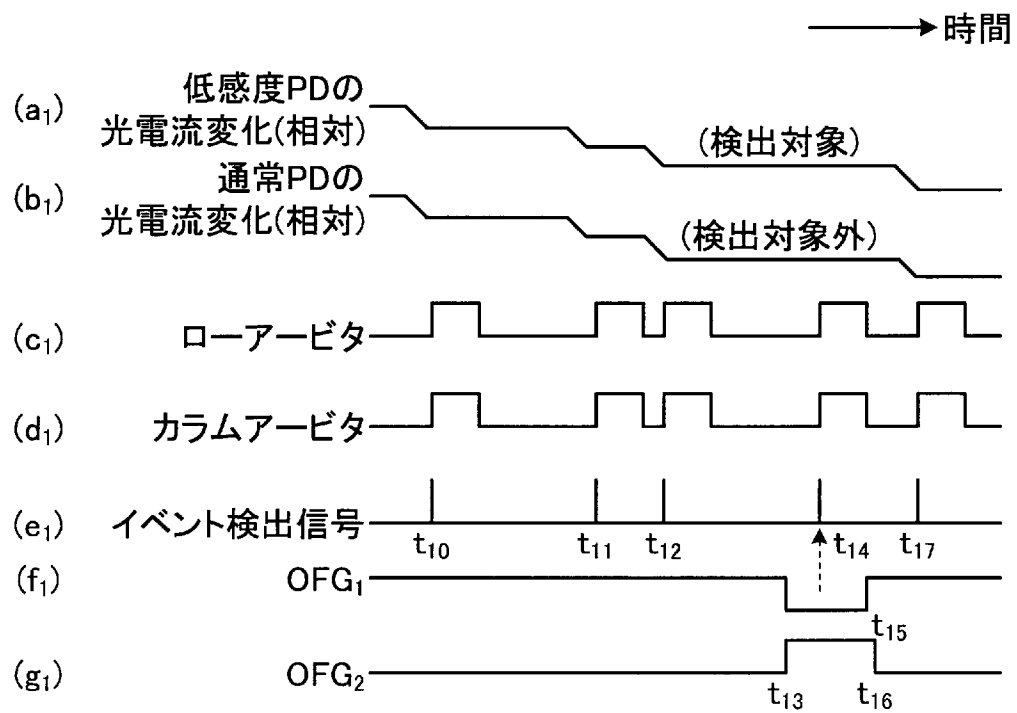
[図14]



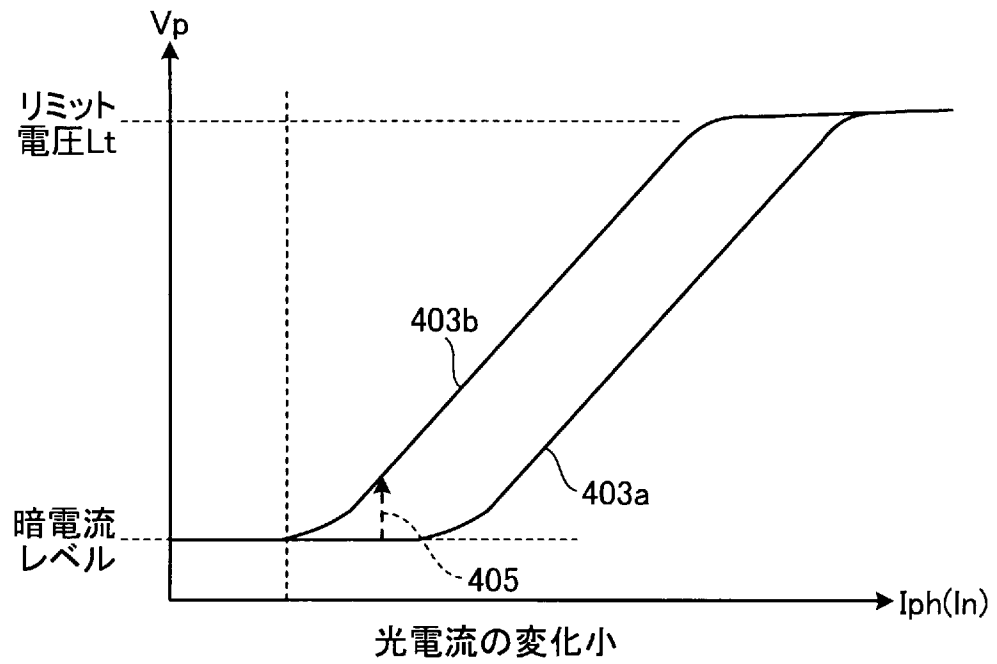
[図15]



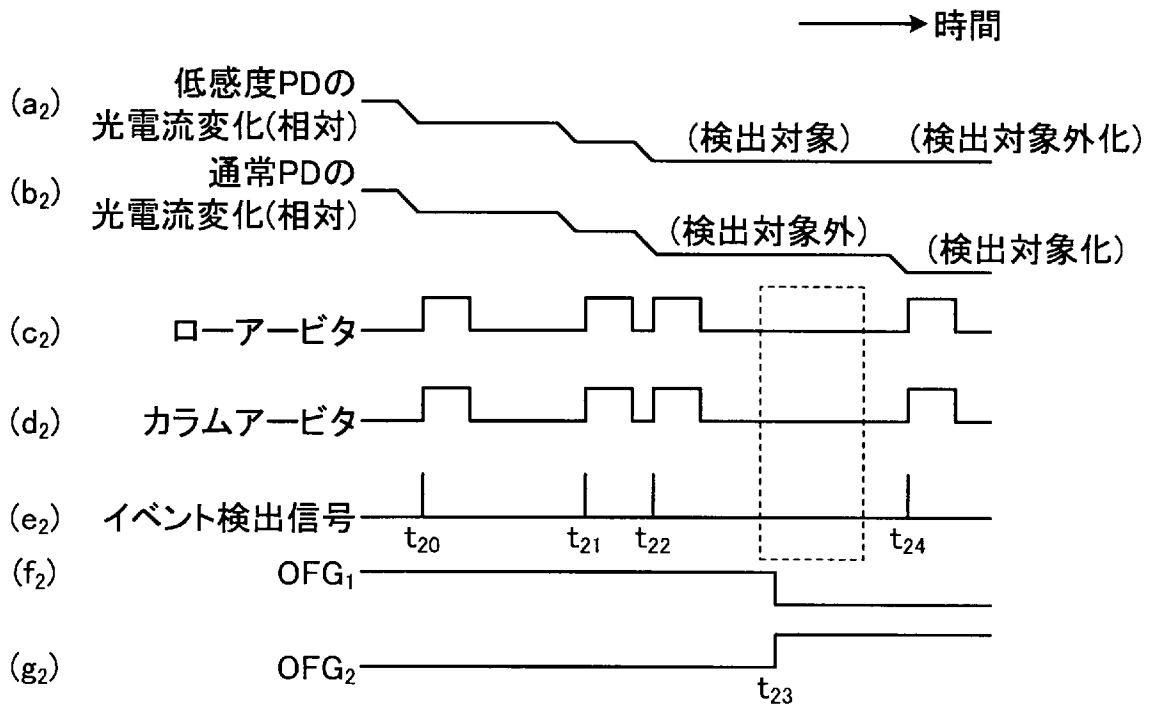
[図16]



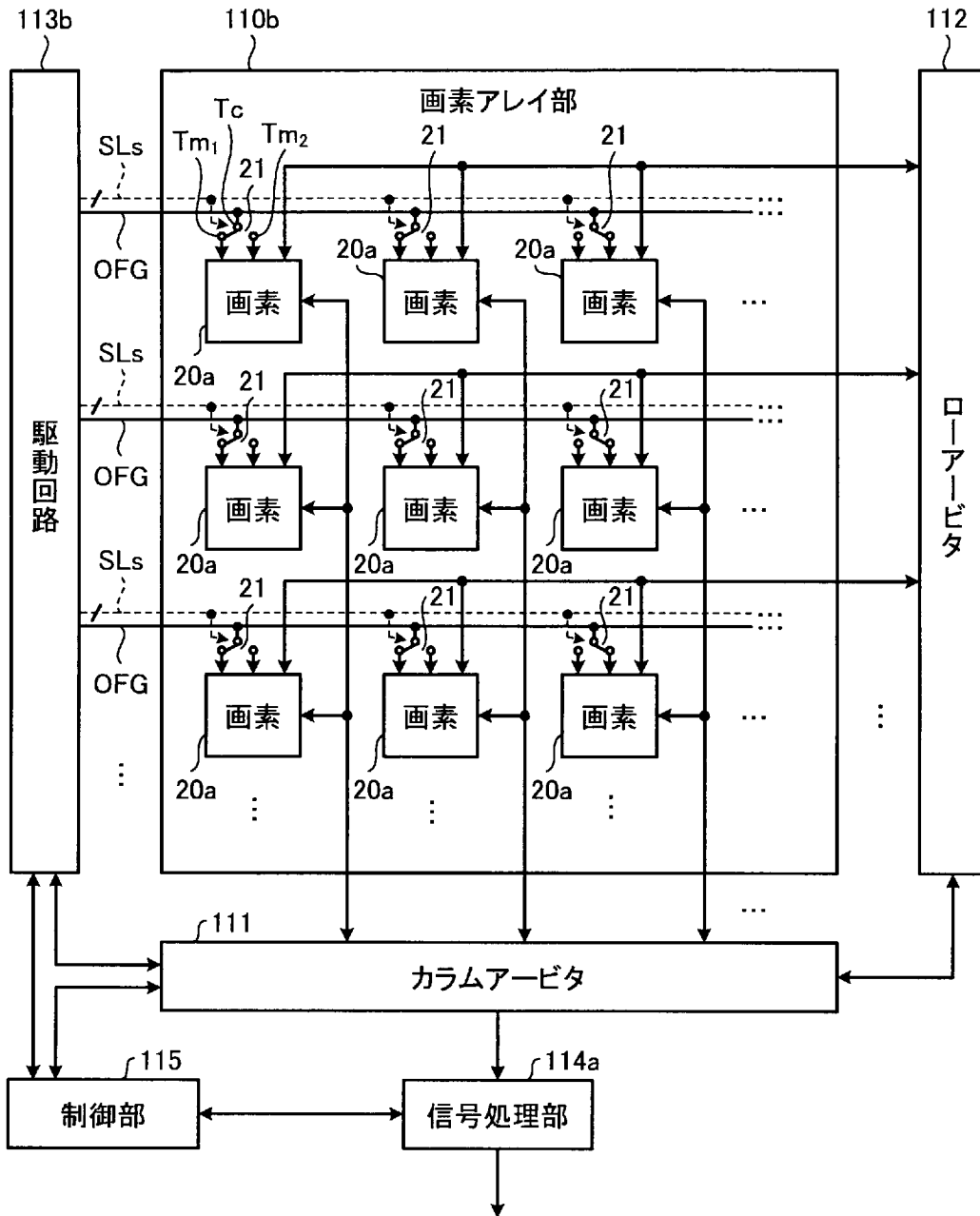
[図17]



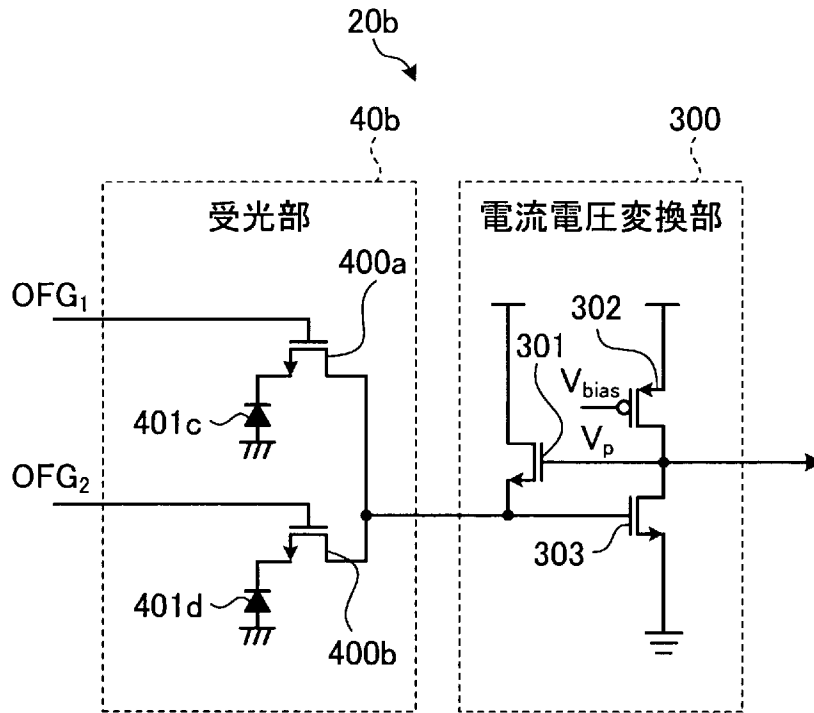
[図18]



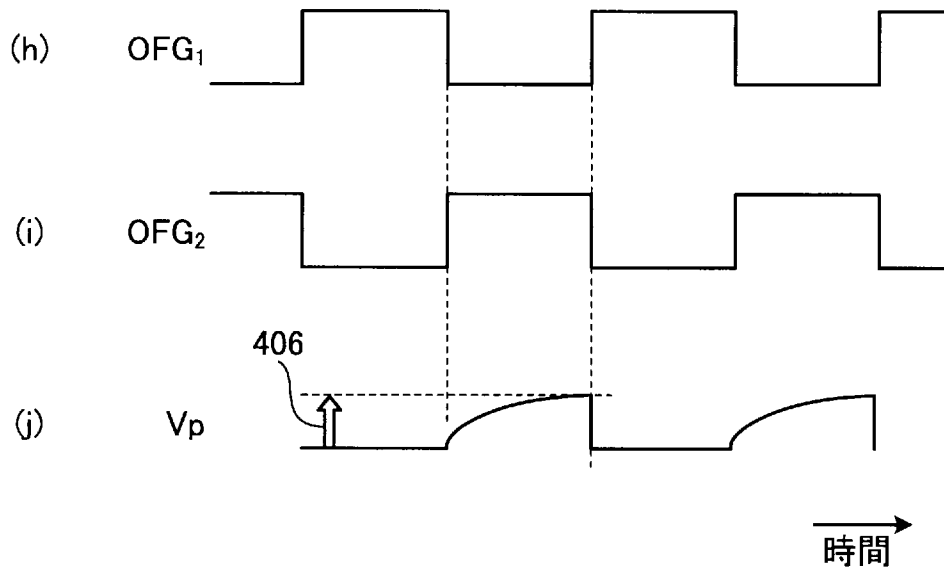
[図19]



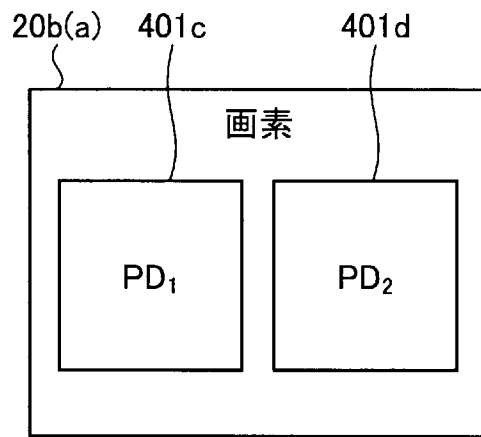
[図20]



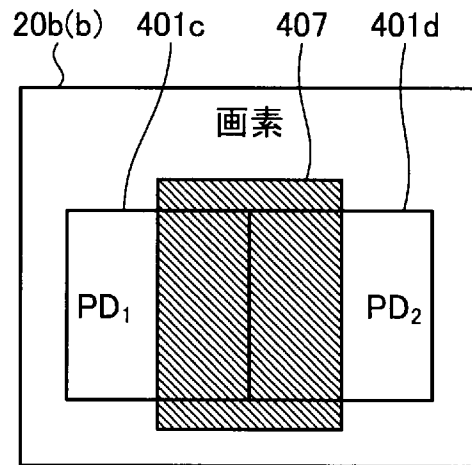
[図21]



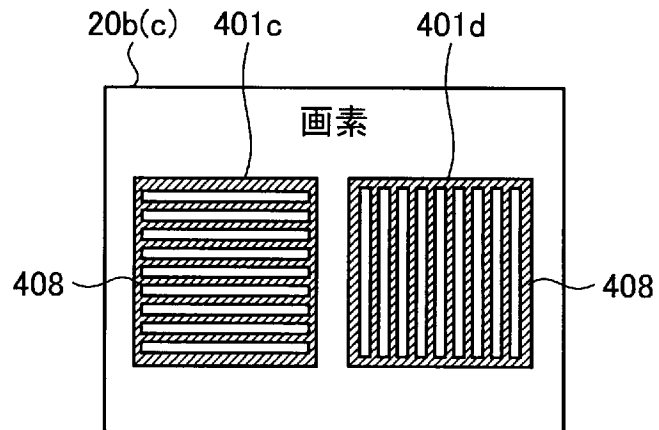
[図22A]



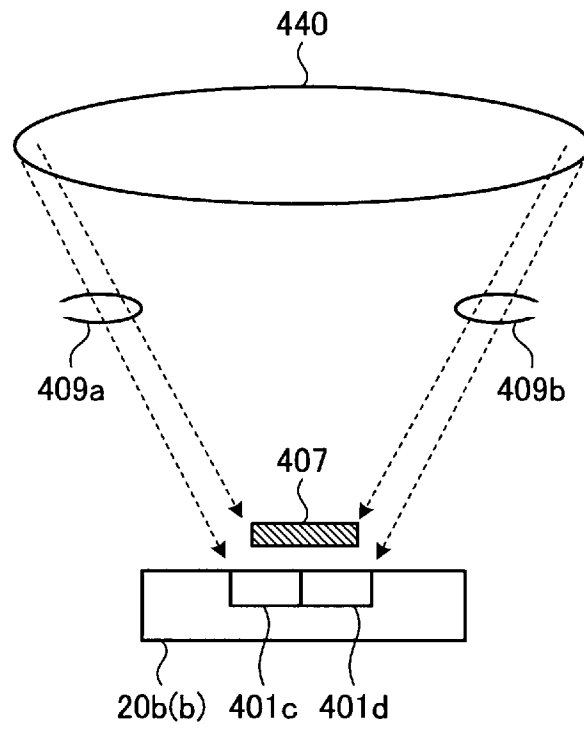
[図22B]



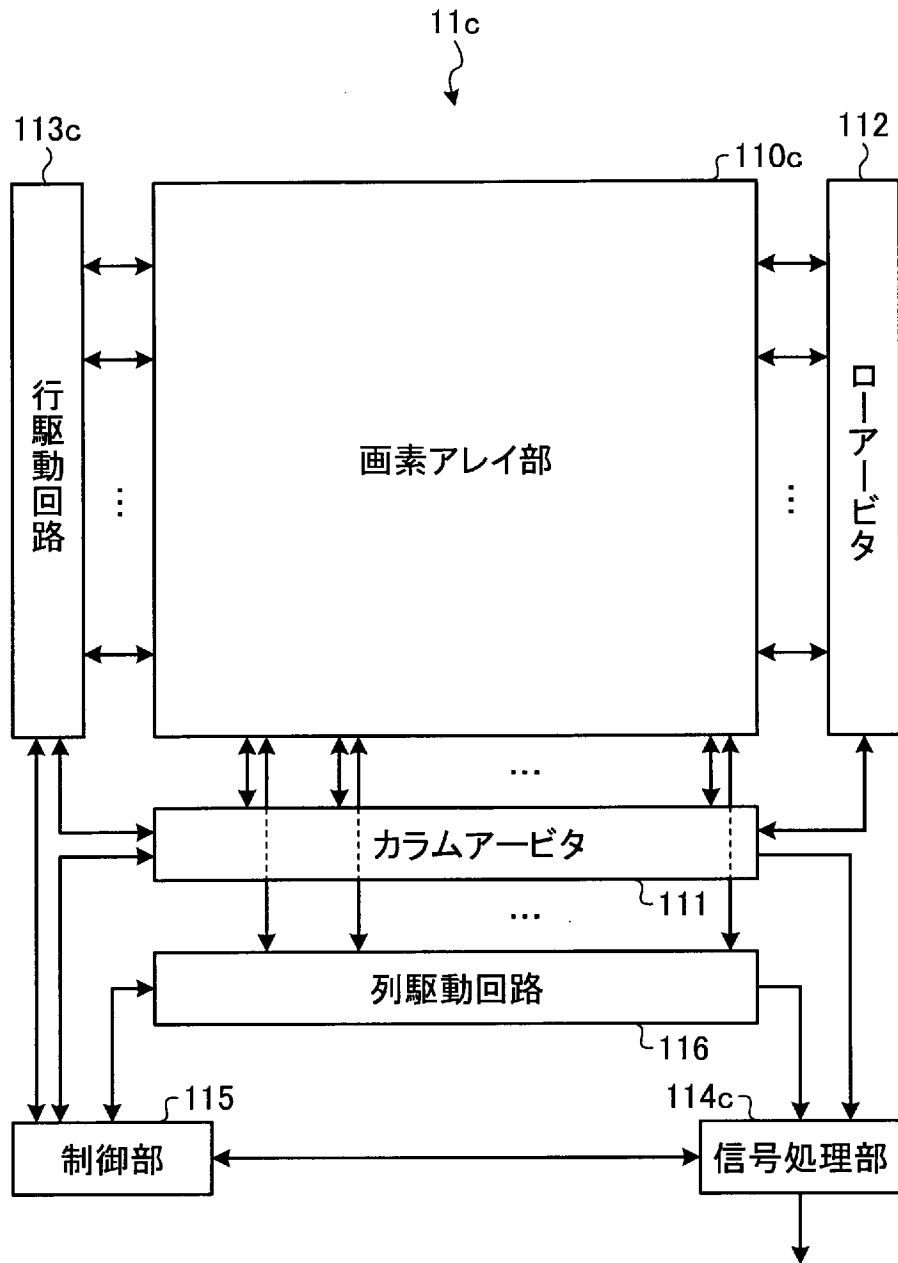
[図22C]



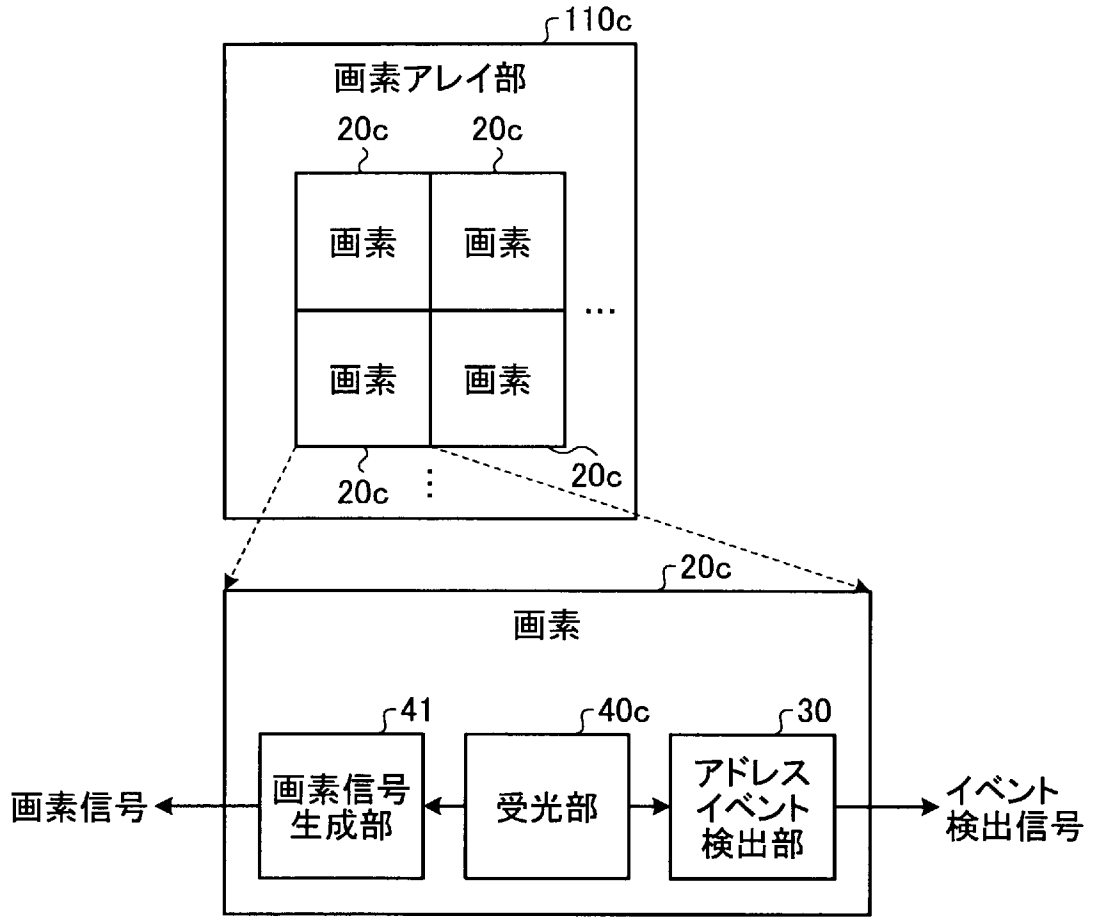
[図23]



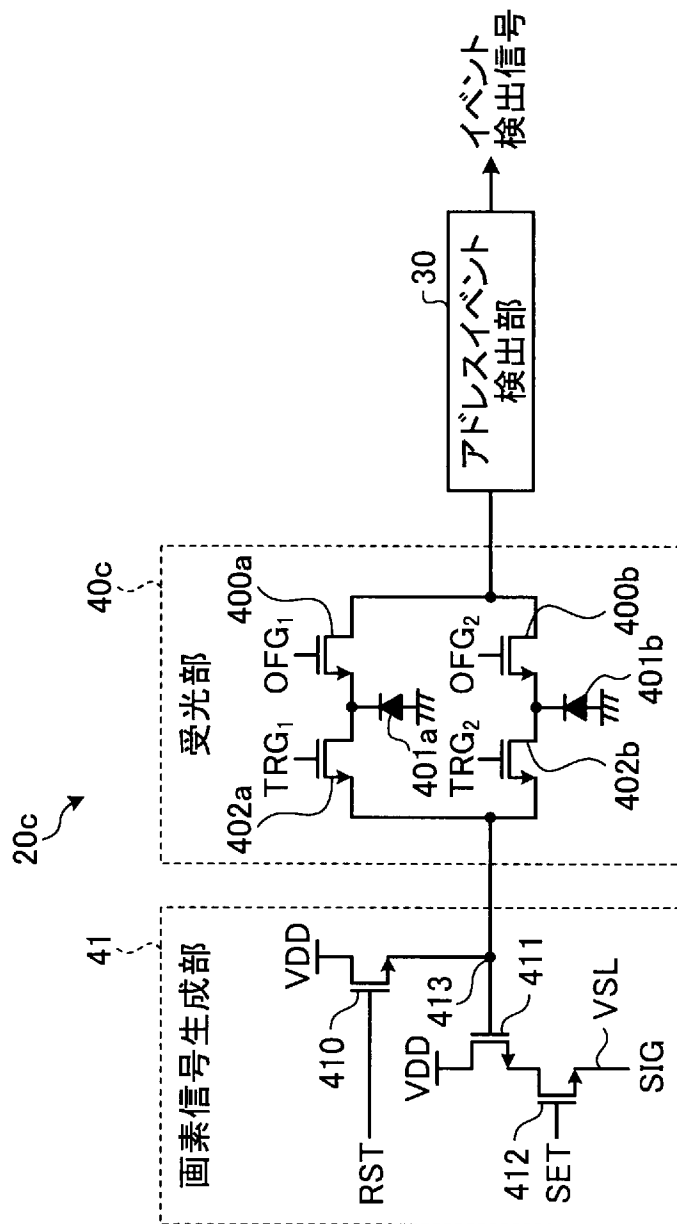
[図24]



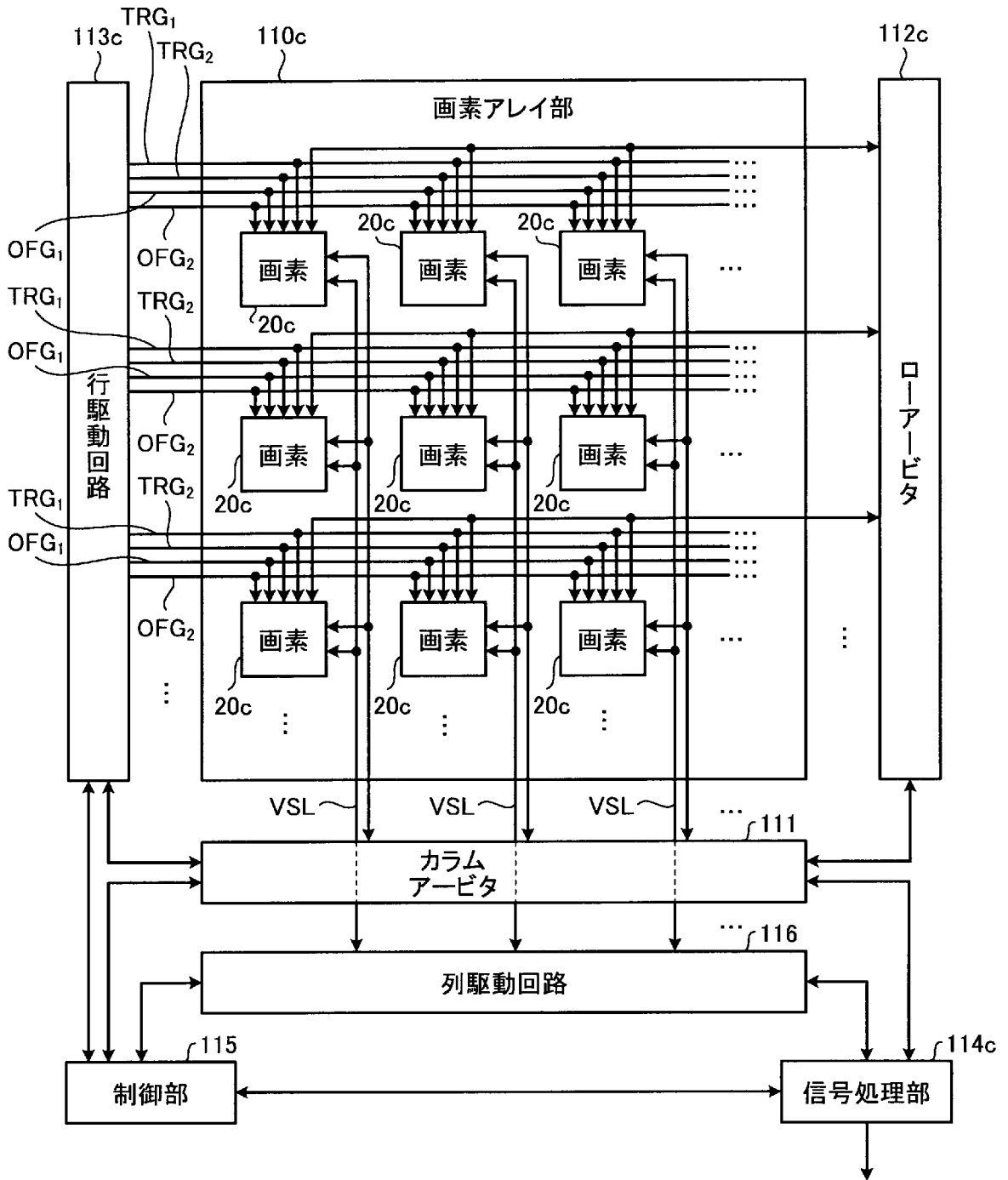
[図25]



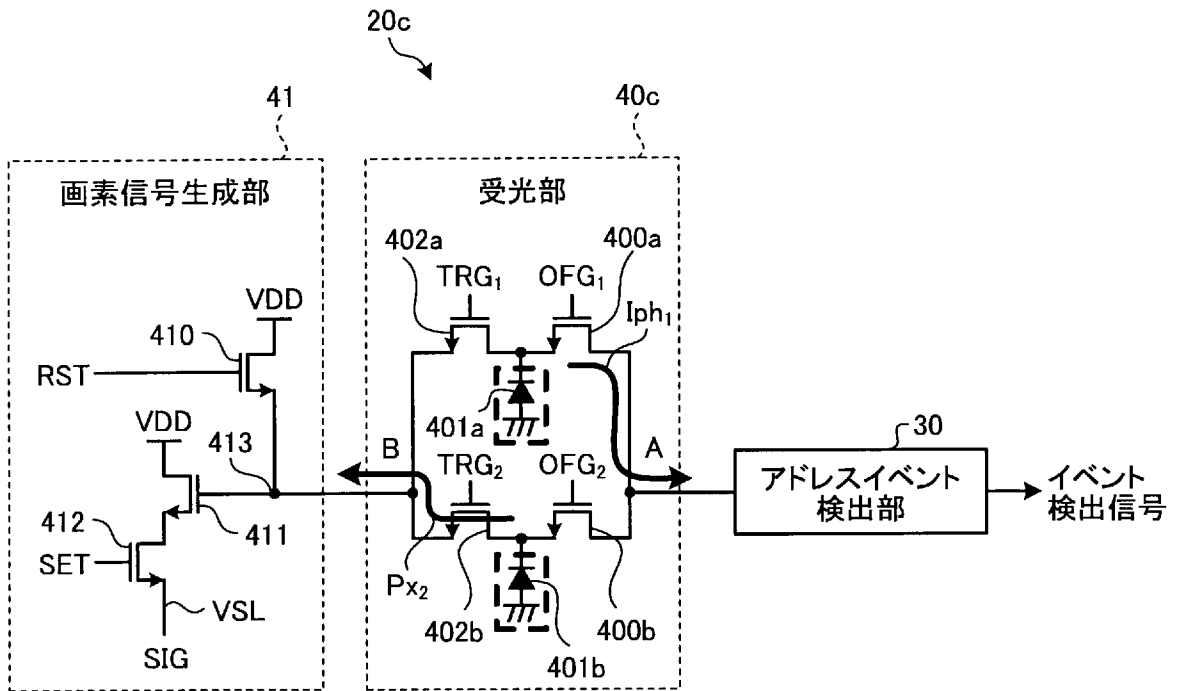
[図26]



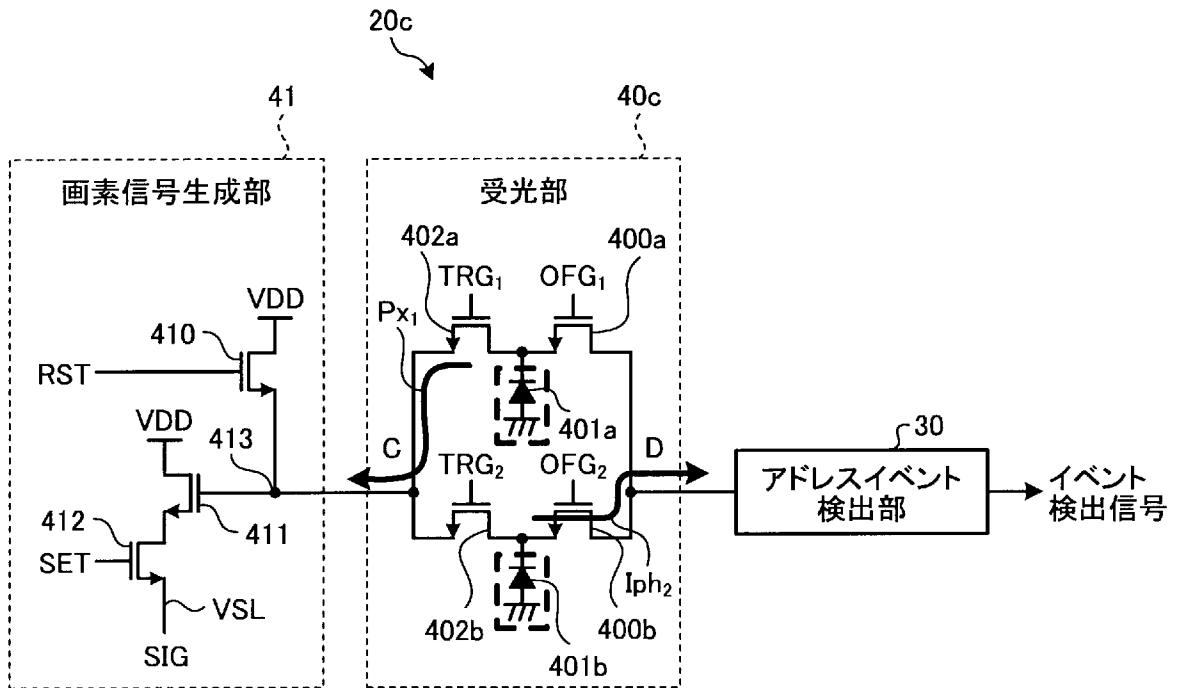
[図27]



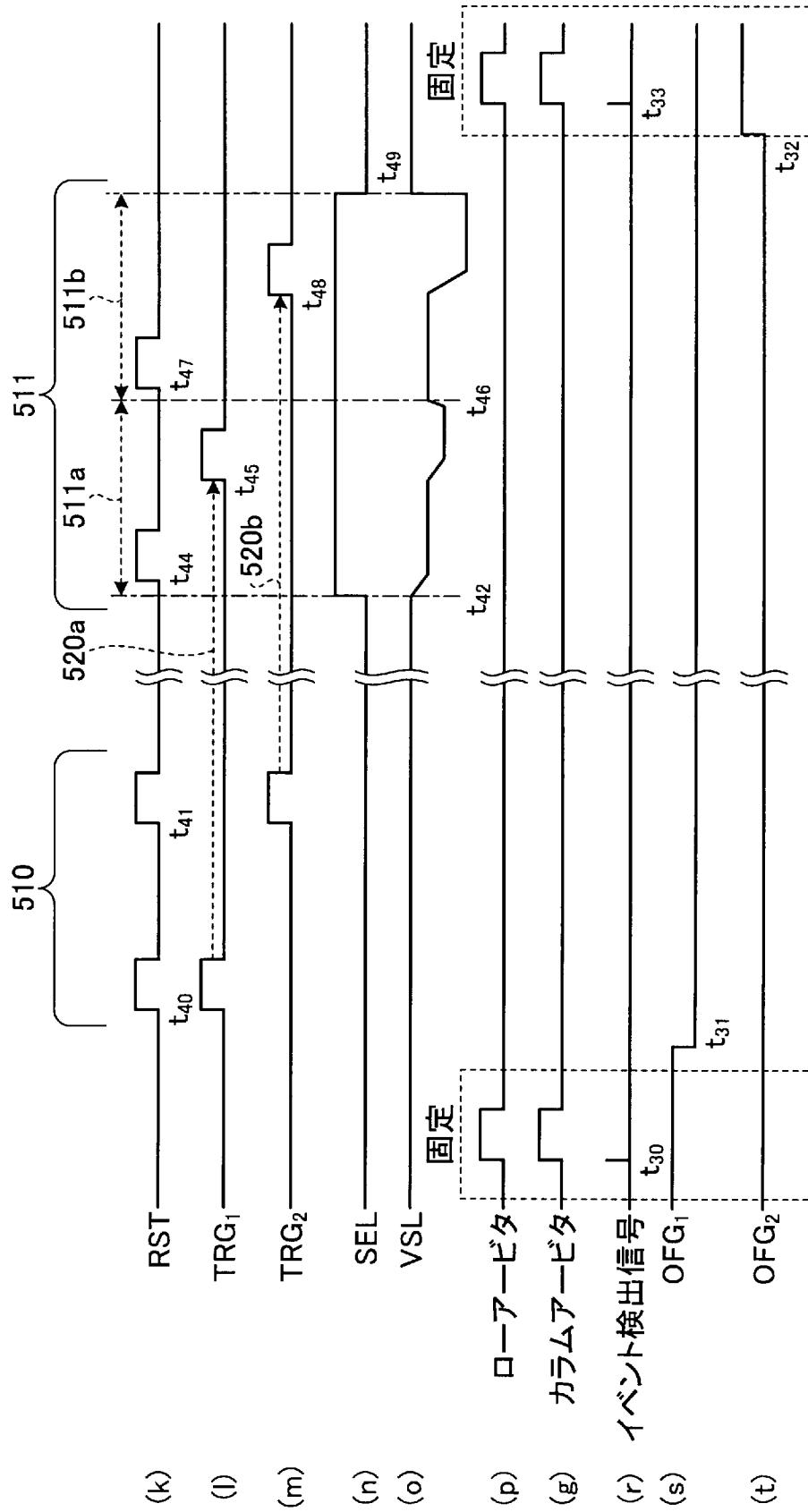
[図28A]



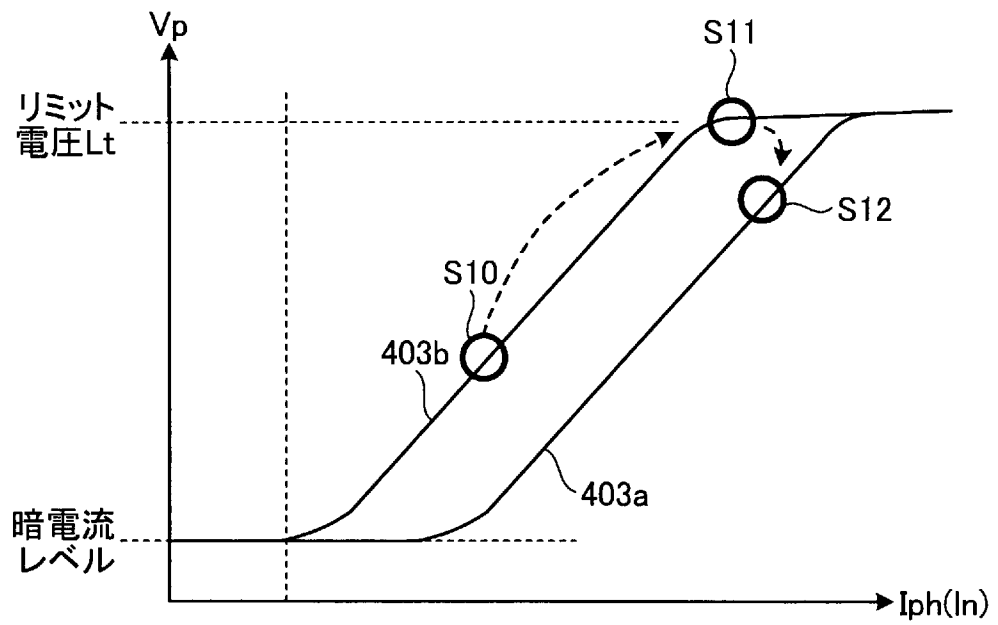
[図28B]



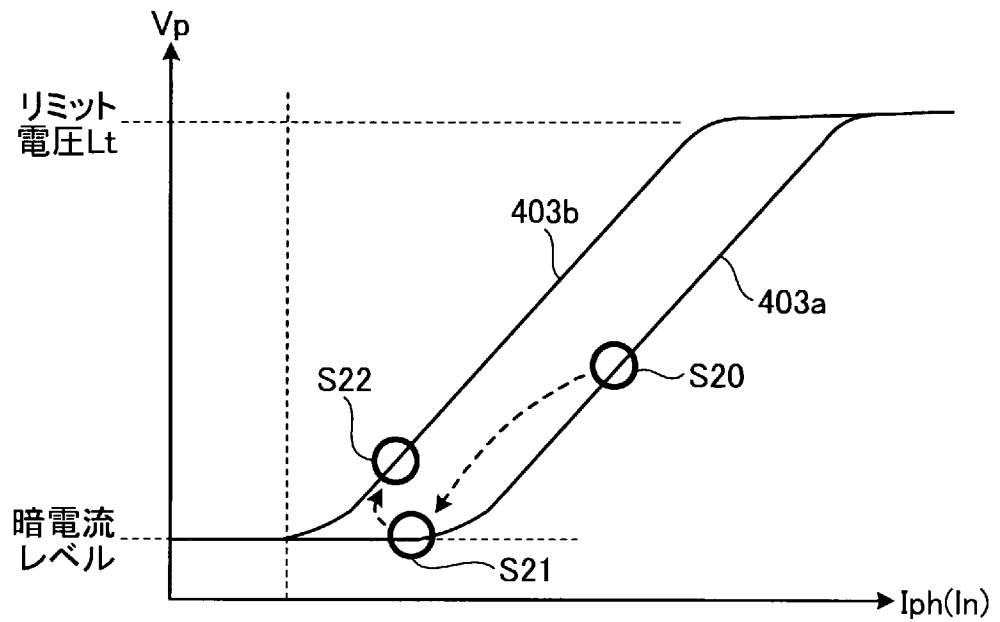
[図29]



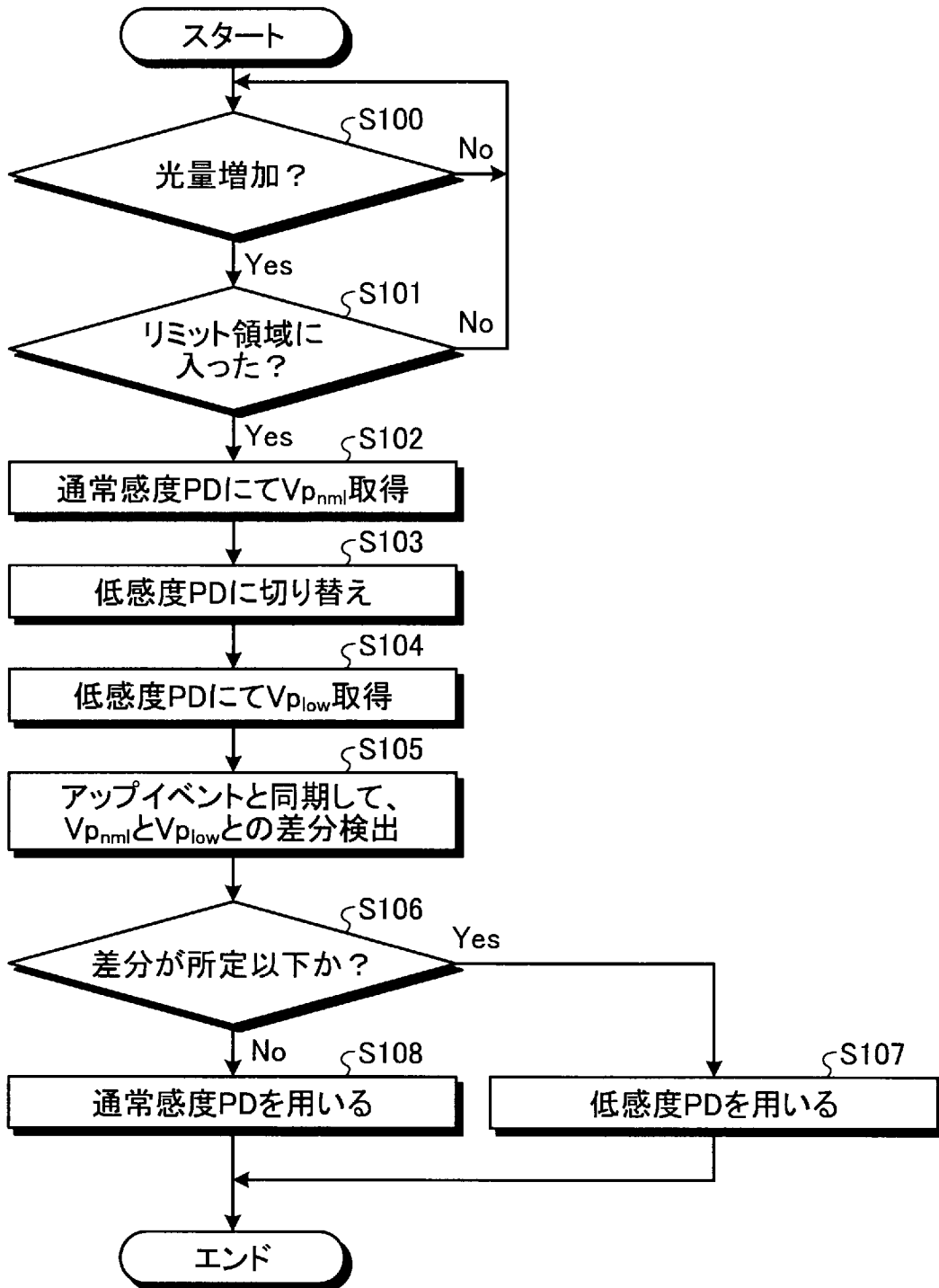
[図30]



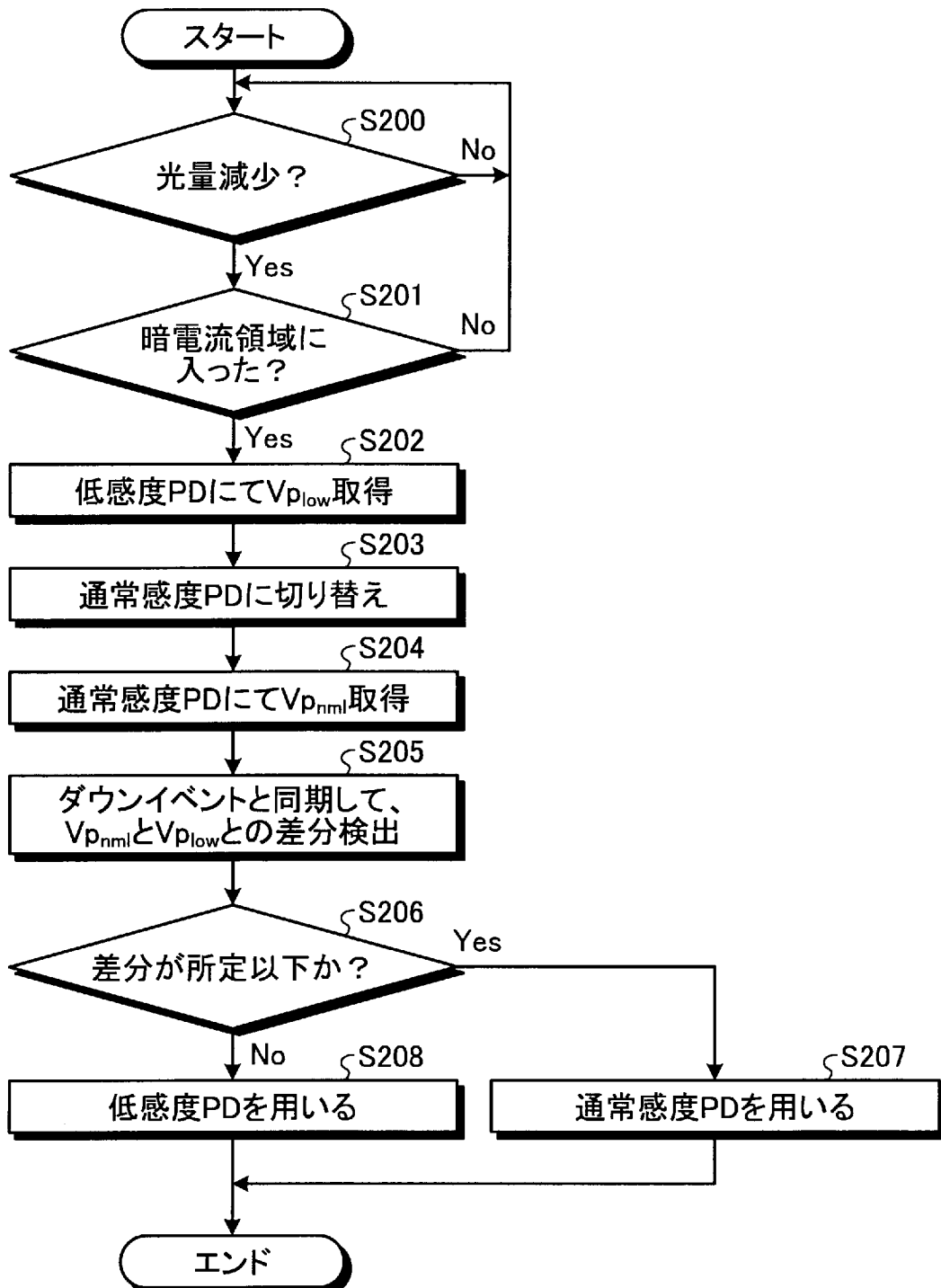
[図31]



[図32]



[図33]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/033616

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H04N5/3745 (2011.01) i, H01L27/146 (2006.01) i, H01L31/10 (2006.01) i, H04N5/355 (2011.01) i, H04N5/378 (2011.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H04N5/3745, H01L27/146, H01L31/10, H04N5/355, H04N5/378

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2019
Registered utility model specifications of Japan	1996-2019
Published registered utility model applications of Japan	1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2018/0167570 A1 (SAMSUNG ELECTRONICS CO., LTD.) 14 June 2018, entire text & KR 10-2018-0068720 A	1-13
A	US 2015/0069218 A1 (SAMSON ELECTRONICS CO., LTD.) 12 March 2015, entire text & KR 10-2015-0029285 A	1-13

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	
“A” document defining the general state of the art which is not considered to be of particular relevance	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“E” earlier application or patent but published on or after the international filing date	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“O” document referring to an oral disclosure, use, exhibition or other means	“&” document member of the same patent family
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 11.11.2019	Date of mailing of the international search report 19.11.2019
---	--

Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer Telephone No.
--	---

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/033616

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2017-535999 A (QUALCOMM INCORPORATED) 30 November 2017, entire text & US 2016/0094796 A1, entire text & CN 107079115 A	1-13

<p>A. 発明の属する分野の分類 (国際特許分類 (IPC))</p> <p>Int.Cl. H04N5/3745(2011.01)i, H01L27/146(2006.01)i, H01L31/10(2006.01)i, H04N5/355(2011.01)i, H04N5/378(2011.01)i</p>															
<p>B. 調査を行った分野</p> <p>調査を行った最小限資料 (国際特許分類 (IPC))</p> <p>Int.Cl. H04N5/3745, H01L27/146, H01L31/10, H04N5/355, H04N5/378</p>															
<p>最小限資料以外の資料で調査を行った分野に含まれるもの</p> <table style="width:100%; border-collapse: collapse;"> <tr> <td style="width:30%;">日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2019年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2019年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2019年</td> </tr> </table>				日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2019年	日本国実用新案登録公報	1996-2019年	日本国登録実用新案公報	1994-2019年				
日本国実用新案公報	1922-1996年														
日本国公開実用新案公報	1971-2019年														
日本国実用新案登録公報	1996-2019年														
日本国登録実用新案公報	1994-2019年														
<p>国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)</p>															
<p>C. 関連すると認められる文献</p> <table border="1" style="width:100%; border-collapse: collapse;"> <thead> <tr> <th style="width:10%;">引用文献の カテゴリー*</th> <th style="width:70%;">引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示</th> <th style="width:20%;">関連する 請求項の番号</th> </tr> </thead> <tbody> <tr> <td style="text-align:center;">A</td> <td>US 2018/0167570 A1 (SAMSUNG ELECTRONICS CO., LTD.) 2018.06.14, 全文 & KR 10-2018-0068720 A</td> <td style="text-align:center;">1-13</td> </tr> <tr> <td style="text-align:center;">A</td> <td>US 2015/0069218 A1 (SAMSON ELECTRONICS CO., LTD.) 2015.03.12, 全文 & KR 10-2015-0029285 A</td> <td style="text-align:center;">1-13</td> </tr> </tbody> </table>				引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	A	US 2018/0167570 A1 (SAMSUNG ELECTRONICS CO., LTD.) 2018.06.14, 全文 & KR 10-2018-0068720 A	1-13	A	US 2015/0069218 A1 (SAMSON ELECTRONICS CO., LTD.) 2015.03.12, 全文 & KR 10-2015-0029285 A	1-13			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号													
A	US 2018/0167570 A1 (SAMSUNG ELECTRONICS CO., LTD.) 2018.06.14, 全文 & KR 10-2018-0068720 A	1-13													
A	US 2015/0069218 A1 (SAMSON ELECTRONICS CO., LTD.) 2015.03.12, 全文 & KR 10-2015-0029285 A	1-13													
<p><input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。</p>		<p><input type="checkbox"/> パテントファミリーに関する別紙を参照。</p>													
<p>* 引用文献のカテゴリー</p> <p>「A」 特に関連のある文献ではなく、一般的技術水準を示すもの</p> <p>「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</p> <p>「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)</p> <p>「O」 口頭による開示、使用、展示等に言及する文献</p> <p>「P」 国際出願日前で、かつ優先権の主張の基礎となる出願</p>		<p>の日の後に公表された文献</p> <p>「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの</p> <p>「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</p> <p>「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</p> <p>「&」 同一パテントファミリー文献</p>													
<p>国際調査を完了した日</p> <p style="text-align:center;">11.11.2019</p>		<p>国際調査報告の発送日</p> <p style="text-align:center;">19.11.2019</p>													
<p>国際調査機関の名称及びあて先</p> <p style="text-align:center;">日本国特許庁 (ISA/J P) 郵便番号 100-8915 東京都千代田区霞が関三丁目4番3号</p>		<table border="1" style="width:100%; border-collapse: collapse;"> <tr> <td colspan="2">特許庁審査官 (権限のある職員)</td> <td style="width:10%; text-align:center;">5V</td> <td style="width:10%; text-align:center;">8391</td> </tr> <tr> <td colspan="2" style="text-align:center;">橋 高志</td> <td colspan="2"></td> </tr> <tr> <td colspan="2">電話番号 03-3581-1101</td> <td colspan="2">内線 3571</td> </tr> </table>		特許庁審査官 (権限のある職員)		5V	8391	橋 高志				電話番号 03-3581-1101		内線 3571	
特許庁審査官 (権限のある職員)		5V	8391												
橋 高志															
電話番号 03-3581-1101		内線 3571													

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2017-535999 A (クアルコム, インコーポレイテッド) 2017. 11. 30, 全文 & US 2016/0094796 A1, 全文 & CN 107079115 A	1-13