

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年2月27日(27.02.2020)



(10) 国際公開番号
WO 2020/039909 A1

(51) 国際特許分類:
H04N 5/378 (2011.01) *H04N 5/357* (2011.01)
H01L 27/146 (2006.01) *H04N 5/374* (2011.01)

(21) 国際出願番号: PCT/JP2019/030784

(22) 国際出願日: 2019年8月5日(05.08.2019)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2018-156686 2018年8月23日(23.08.2018) JP

(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目1番4号 Kanagawa (JP).

(72) 発明者: 鈴木 史継 (SUZUKI, Fumitsugu); 〒2430014 神奈川県厚木市旭町四丁目1番4号

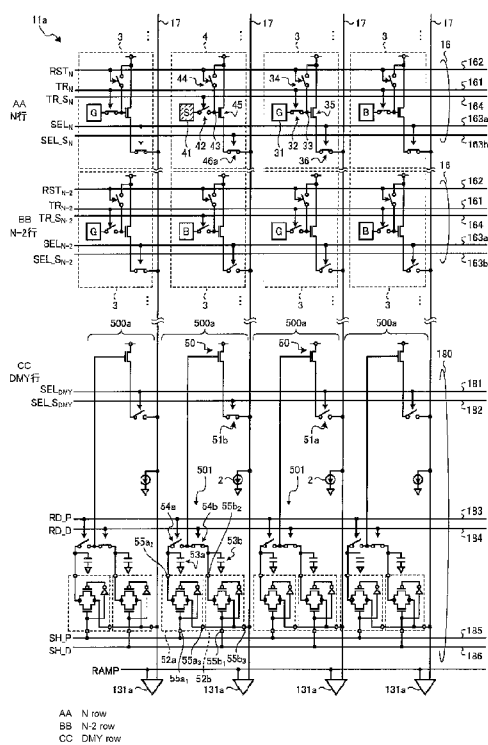
番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

(74) 代理人: 特許業務法人酒井国際特許事務所 (SAKAI INTERNATIONAL PATENT OFFICE); 〒1000013 東京都千代田区霞が関3丁目8番1号 虎の門三井ビルディング Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(54) Title: SOLID-STATE IMAGING ELEMENT AND ELECTRONIC DEVICE

(54) 発明の名称: 固体撮像素子および電子機器



(57) Abstract: The present invention comprises: first and second pixels (31, 41) which are connected to a vertical signal line (17); a holding unit (501) which is connected to the vertical signal line and holds a pixel signal appearing on the vertical signal line; a first signal line (16) which is connected to the first and second pixels and to which a first control signal for controlling the readout of a pixel signal to the vertical signal line is input from the first and second pixels; second signal lines (185, 186) which are connected to the holding unit and to which a second control signal for holding the pixel signal read out to the vertical signal line in the holding unit is input; third signal lines (183, 184) that are connected to the holding unit and to which a third control signal for controlling the readout of the pixel signals held by the holding unit to the vertical signal line is input; and a control unit (19) which is connected to the first to third signal lines and outputs the first to third control signals to the first to third signal lines, respectively.



WO 2020/039909 A1

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

- 一 国際調査報告 (条約第21条(3))

(57) 要約 : 垂直信号線 (17) に接続される第1および第2の画素 (31、41) と、垂直信号線に接続され、垂直信号線に現れた画素信号を保持する保持部 (501) と、第1および第2の画素に接続され、第1および第2の画素から垂直信号線への画素信号の読み出しを制御する第1の制御信号が入力される第1の信号線 (16) と、保持部に接続され、垂直信号線に読み出された画素信号を保持部に保持させる第2の制御信号が入力される第2の信号線 (185、186) と、保持部に接続され、保持部が保持する画素信号の垂直信号線への読み出しを制御する第3の制御信号が入力される第3の信号線 (183、184) と、第1～第3の信号線が接続され、第1～第3の制御信号を、第1～第3の信号線にそれぞれ出力する制御部 (19) と、を備える。

明 細 書

発明の名称： 固体撮像素子および電子機器

技術分野

[0001] 本発明は、固体撮像素子および電子機器に関する。

背景技術

[0002] CMOS (Complementary Metal Oxide Semiconductor)などを用いた固体撮像素子を備える撮像装置では、高輝度な被写体を撮像した場合、A/D (Analog to Digital)変換部の一斉反転による電源ノイズの影響によって、撮像画像上で左右方向に延びる帯状のラインノイズ、いわゆるストリーキングが発生する。このストリーキングを補正する方法として、水平遮光部の出力信号を用いて検出した各ラインの信号レベルと黒レベルとを用いて、各ラインのストリーキング補正信号を求める技術が知られている（例えば特許文献1参照）。

先行技術文献

特許文献

[0003] 特許文献1：特開2008-236271号公報

発明の概要

発明が解決しようとする課題

[0004] ところで、CMOS型の固体撮像素子では、赤外光を受光するための画素や像面位相差を検出するための画素などの特殊画素を、水平ライン上に所定の間隔で配置することがある。このように特殊画素が配置された固体撮像素子を用いて高輝度な被写体を撮像した場合、被写体像の位置に関わらず、特殊画素が配置された撮像画像の水平ライン上にストリーキングが発生する。しかしながら、特許文献1の技術では、特殊画素に起因するストリーキングについて何ら考慮されていなかった。

[0005] 本開示は、特殊画素に起因するストリーキングを軽減可能な固体撮像素子および電子機器を提供することを目的とする。

課題を解決するための手段

[0006] 上記目的を達成するために、本開示の固体撮像素子は、垂直信号線に接続される第1の画素と、垂直信号線に接続される第2の画素と、垂直信号線に接続され、垂直信号線に現れた画素信号を保持する保持部と、第1の画素および第2の画素に接続され、第1の画素および第2の画素から垂直信号線への画素信号の読み出しを制御する第1の制御信号が入力される第1の信号線と、保持部に接続され、垂直信号線に読み出された画素信号を保持部に保持させる第2の制御信号が入力される第2の信号線と、保持部に接続され、保持部が保持する画素信号の垂直信号線への読み出しを制御する第3の制御信号が入力される第3の信号線と、第1の信号線、第2の信号線および第3の信号線が接続され、第1の制御信号を第1の信号線に出力し、第2の制御信号を第2の信号線に出力し、第3の制御信号を第3の信号線に出力する制御部と、を備える。

図面の簡単な説明

[0007] [図1]本開示の第1の実施形態に適用可能な固体撮像素子および当該固体撮像素子を用いた電子機器の概略的な構成例を示すブロック図である。

[図2]第1の実施形態に適用可能な画素アレイ部の回路構成の一部を示す図である。

[図3A]ベイヤ配列をより具体的に示す図である。

[図3B]ベイヤ配列の画素Bを特殊画素と置き換えた例を示す図である。

[図4]撮像装置による画素信号の読み出しを模式的に示すタイミングチャートである。

[図5]特殊画素が配置された特殊画素行の画素信号の読み出しを模式的に示す図である。

[図6]通常画素が配置された通常画素行の画素信号の読み出しを模式的に示す図である。

[図7]特殊画素が配置された特殊画素行の画素信号の読み出しを模式的に示す図である。

[図8]画素としては通常画素のみが配置され、特殊画素が配置されていない画素アレイ部を含む、既存技術による撮像装置の概略構成を模式的に示す図である。

[図9]既存技術による撮像装置を用いて高輝度な被写体を撮像した際の画像データに対応する撮像画像の一例を模式的に示す図である。

[図10]既存技術による、特殊画素が配置された画素アレイ部を含む撮像装置の構成を概略的に示す図である。

[図11]既存技術による、特殊画素が配置された画素アレイ部を含む撮像装置を用いて高輝度な被写体を撮像した際の画像データに対応する撮像画像の一例を模式的に示す図である。

[図12]既存技術による、選択行が通常画素行である場合の動作を示す一例のタイミングチャートである。

[図13]既存技術による、画素アレイ部における複数の通常画素が配置された通常画素行を抜粋して示す図である。

[図14]既存技術による、選択行が特殊画素行である場合の動作を示す一例のタイミングチャートである。

[図15]既存技術による、画素アレイ部における、それぞれ複数の通常画素と特殊画素とが配置された特殊画素行を抜粋して示す図である。

[図16]第1の実施形態に係る撮像装置における画素アレイ部の一例の構成を示す図である。

[図17]図17は、第1の実施形態に係る撮像装置の動作を示す一例のタイミングチャートである。

[図18]第1の実施形態の第1の変形例に係る撮像装置における画素アレイ部の一例の構成を示す図である。

[図19]第1の実施形態の第2の変形例に係る撮像装置における画素アレイ部の一例の構成を示す図である。

[図20]第1の実施形態の第3の変形例に係る撮像装置における画素アレイ部の一例の構成を示す図である。

[図21]第2の実施形態に係る電子機器の一例の構成を示すブロック図である。

[図22]本開示に係る撮像装置の使用例を示す図である。

発明を実施するための形態

[0008] 以下、本開示の実施形態について、図面に基づいて詳細に説明する。なお、以下の各実施形態において、同一の部位には同一の符号を付することにより、重複する説明を省略する。

[0009] [第1の実施形態]

(第1の実施形態に適用可能な固体撮像素子および電子機器の構成例)

図1は、本開示の第1の実施形態に適用可能な固体撮像素子、および、当該固体撮像素子を用いた電子機器の概略的な構成例を示すブロック図である。図1において、撮像装置1は、画素アレイ部11と、垂直走査部12と、A/D変換部13と、参照信号生成部14と、水平走査部15と、画素信号線16と、垂直信号線17と、出力部18と、制御部19と、を含む。

[0010] 画素アレイ部11は、受光した光に対して光電変換を行う光電変換部を有する画素が水平方向（行方向）および垂直方向（列方向）に2次元マトリクス状に配置されてなる。光電変換部は、フォトダイオードなどを用いて構成される。

[0011] また、画素アレイ部11には、行毎に画素信号線16（第1の信号線）が接続され、列毎に垂直信号線17が接続される。画素信号線16の画素アレイ部11と接続されない端部は、垂直走査部12に接続される。画素信号線16は、画素から画素信号を読み出す際の駆動パルスなどの制御信号を垂直走査部12から画素アレイ部11へ伝送する。垂直信号線17の画素アレイ部11と接続されない端部は、A/D(Analog to Digital)変換部13に接続される。垂直信号線17は、画素から読み出された画素信号をA/D変換部13へ伝送する。

[0012] 垂直走査部12は、制御部19の制御のもと、画素アレイ部11の選択された画素行の画素信号線16に駆動パルスを含む各種信号を供給することに

よって、画素信号等を垂直信号線17へ出力させる。垂直走査部12は、例えばシフトレジスタやアドレスデコーダ等を用いて構成される。

[0013] A/D変換部13は、垂直信号線17毎に設けられたカラムA/D変換部131と、信号処理部132と、を有する。

[0014] カラムA/D変換部131は、垂直信号線17を介して画素から出力された画素信号に対して、ノイズ低減を行う相関二重サンプリング(CDS: Correlated Double Sampling)処理のためのカウント処理を実行する。カラムA/D変換部131は、コンパレータ131aと、カウンタ部131bと、を有する。

[0015] コンパレータ131aは、P相(Preset Phase)期間において、垂直信号線17を介して画素から入力された画素信号と、参照信号生成部14から供給されたランプ信号RAMPとを比較し、この比較結果をカウンタ部131bへ出力する。ここで、P相期間とは、CDS処理において画素信号のリセットレベルを検出する期間である。また、ランプ信号RAMPとは、例えば、レベル(電圧値)が一定の傾きで低下する信号、または、レベルが階段状に低下する鋸波状の信号である。コンパレータ131aは、ランプ信号RAMPのレベルが画素信号のレベルより大である場合、High(ハイ)の差信号をカウンタ部131bへ出力する。また、コンパレータ131aは、ランプ信号RAMPのレベルが画素信号のレベルと同一またはそれ以下となった場合、出力を反転させ、Low(ロー)の差信号をカウンタ部131bへ出力する。なお、ランプ信号RAMPのレベルは、コンパレータ131aの出力が反転した後、所定値にリセットされる。

[0016] カウンタ部131bは、P相期間において、コンパレータ131aから入力された差信号に応じて、ランプ信号RAMPが電圧降下を開始してから画素信号と同一またはそれ以下のレベルとなるまでの時間をダウンカウントし、このカウント結果を信号処理部132へ出力する。また、カウンタ部131bは、D相(Data Phase)期間において、コンパレータ131aから入力された差信号に応じて、ランプ信号RAMPが電圧降下を開始してから画素信

号と同一またはそれ以下のレベルとなるまでの時間をアップカウントし、このカウント結果を信号処理部132へ出力する。ここで、D相期間とは、CDS処理において画素信号の信号レベルを検出する検出期間である。

[0017] 信号処理部132は、カウンタ部131bから入力されるP相期間のカウント結果と、D相期間のカウント結果とに基づいてCDS処理およびA/D変換処理を行ってデジタルの画像データを生成し、出力部18へ出力する。

[0018] 参照信号生成部14は、制御部19から入力される制御信号に基づいて、ランプ信号RAMPを生成し、この生成したランプ信号RAMPをA/D変換部13のコンパレータ131aへ出力する。参照信号生成部14は、例えばD/A変換回路等を用いて構成される。

[0019] 水平走査部15は、制御部19の制御のもと、各カラムA/D変換部131を所定の順番で選択する選択走査を行うことによって、各カラムA/D変換部131が一時的に保持しているカウント結果を信号処理部132へ順次出力させる。水平走査部15は、例えばシフトレジスタやアドレスデコーダ等を用いて構成される。

[0020] 出力部18は、信号処理部132から入力された画像データに対して所定の信号処理を行って撮像装置1の外部へ出力する。

[0021] 制御部19は、垂直走査部12、A/D変換部13、参照信号生成部14および水平走査部15などの駆動制御を行う。制御部19は、例えばタイミングジェネレータ等を用いて構成される。制御部19は、垂直走査部12、A/D変換部13、参照信号生成部14および水平走査部15の動作の基準となる各種の駆動信号を生成する。

[0022] このように構成された撮像装置1は、カラムA/D変換部131が列毎に配置されたカラムAD方式のCMOS(Complementary Metal Oxide Semiconductor)イメージセンサである。なお、図1においては、A/D変換部13が1つであるが、例えば画素アレイ部11の上下方向に2つのA/D変換部13を設け、画素アレイ部11の奇数列と偶数列とを上下方向に分割して画素信号を出力させてもよい。

- [0023] 図2は、第1の実施形態に適用可能な画素アレイ部11の回路構成の一部を示す図である。
- [0024] 図2に示すように、画素アレイ部11は、定電流源2と、画素3（以下、「通常画素3」という）と、画素4（以下、「特殊画素4」という）と、を有する。画素アレイ部11は、複数の通常画素3および複数の特殊画素4が所定の配置パターンをなして2次元マトリクス状に並んでおり、特殊画素4が所定の画素行に所定の間隔で配置されている。各通常画素3には、画素信号線16として、第1の転送信号線161、リセット信号線162および行選択信号線163が接続される。また、各特殊画素4には、画素信号線16として、リセット信号線162、行選択信号線163および第2の転送信号線164が接続される。
- [0025] 定電流源2は、各垂直信号線17に設けられる。また、定電流源2は、Nチャンネル型のMOS (metal-oxide-semiconductor field-effect) トランジスタ（以下、「NMOS」と略称する）などを用いて構成される。定電流源2は、一端側が接地され、他端側が垂直信号線17に接続される。
- [0026] 通常画素3は、画素アレイ部11上において2次元マトリクス状に配置される。通常画素3は、光電変換部31と、転送スイッチ32と、フローティングディフュージョン33（以下、「FD33」と略称する）と、リセットスイッチ34と、増幅トランジスタ35と、行選択スイッチ36と、を有する。
- [0027] 光電変換部31は、受光した光に対して光電変換を行って画像用の信号電荷を生成する。光電変換部31は、例えばPN接合のフォトダイオードを用いて構成される。光電変換部31は、アノード端子が接地されると共に、カソード端子が転送スイッチ32を介してFD33と接続される。なお、第1の実施形態では、光電変換部31が第1の光電変換部として機能する。
- [0028] 転送スイッチ32は、一端が光電変換部31に接続され、他端がFD33に接続される。さらに、転送スイッチ32は、第1の転送信号線161が接続される。転送スイッチ32は、第1の転送信号線161を介して転送パル

STRが供給された場合、オン状態（閉状態）となり、光電変換部31で光電変換された信号電荷をFD33へ転送する。

[0029] FD33は、光電変換部31から転送された信号電荷を一時的に保持すると共に、その電荷量に応じた電圧に変換する。

[0030] リセットスイッチ34は、一端がFD33に接続され、他端が電源電圧に接続される。さらに、リセットスイッチ34は、リセット信号線162に接続される。リセットスイッチ34は、リセット信号線162を介してリセットパルスRSTが供給された場合、オン状態となり、FD33の電荷を電源電圧へ排出することによって、FD33の電位を所定電位にリセットする。

[0031] 増幅トランジスタ35は、一端が電源電圧に接続され、他端が行選択スイッチ36に接続される。さらに、増幅トランジスタ35のゲート端には、FD33が接続される。増幅トランジスタ35は、垂直信号線17を介して接続されている定電流源2とともにソースフォロアとして機能する。増幅トランジスタ35は、リセットスイッチ34によってリセットされた後のFD33の電位に応じたレベルを示すリセット信号（リセットレベル）を垂直信号線17へ出力する。また、増幅トランジスタ35は、転送スイッチ32によって光電変換部31から信号電荷が転送された後のFD33に保持された信号電荷の電荷量に応じたレベルを示す画像用の画素信号を垂直信号線17へ出力する。

[0032] 行選択スイッチ36は、一端が増幅トランジスタ35に接続され、他端が垂直信号線17に接続される。さらに、行選択スイッチ36は、行選択信号線163に接続される。行選択スイッチ36は、行選択信号線163から行選択信号SELが供給された場合、オン状態となり、増幅トランジスタ35から出力されるリセット信号または画素信号（第1の信号）を垂直信号線17へ出力する。

[0033] 垂直信号線17の一端は、A/D変換部13のコンパレータ131aまたは131a__Sに接続される。図2の例では、特殊画素4が接続される垂直信号線17に接続されるコンパレータ131aを、コンパレータ131a__

Sとして示している。

[0034] このように構成された通常画素3の転送スイッチ32、リセットスイッチ34、増幅トランジスタ35および行選択スイッチ36は、例えばNMOSまたはPチャンネル型のMOSトランジスタ（PMOSと略称する）を用いて構成される。また、通常画素3は、光電変換部31の受光面に積層されるR（赤色）フィルタ、G（緑色）フィルタおよびB（青色）フィルタの何れか1つのカラーフィルタを備える。通常画素3は、画素アレイ部11上において、ベイヤ配列を構成する。

[0035] 以下においては、Gフィルタが受光面に積層された光電変換部31を画素G、Rフィルタが受光面に積層された光電変換部31を画素R、Bフィルタが受光面に積層された光電変換部31を画素Bとして説明する。図3Aは、ベイヤ配列をより具体的に示す図である。図3Aに例示されるように、ベイヤ配列は、それぞれ1つの画素Rおよび画素Bと、2つの画素Gとを含む組により構成される。

[0036] 特殊画素4は、所定の画素行に所定の間隔で配置される。例えば特殊画素4は、所定の画素行において画素Gと交互に配置される。具体的には、図2に示すように、特殊画素4は、所定の画素行における通常画素3のベイヤ配列の画素Bに相当する位置であって、同じ行の画素Gと隣接する位置に順次配置される。図3Bは、図3Aに示したベイヤ配列の画素Bを特殊画素4（画素S）と置き換えた例を示す図である。図3Bに示す画素Sを含む配列は、それぞれ1つの画素R、画素G、画素Bおよび画素Sを含む組により構成される。

[0037] 特殊画素4は、通常画素3と同様の構成を有し、光電変換部41と、転送スイッチ42と、フローティングディフュージョン43（以下、単に「FD43」という）と、リセットスイッチ44と、増幅トランジスタ45と、行選択スイッチ46と、を有する。特殊画素4は、光電変換部41の受光面に積層される特殊フィルタを備える。また、特殊画素4は、転送スイッチ42が第2の転送信号線164に接続され、第2の転送信号線164から転送パ

ルスTR_Sが供給される。これら以外の特殊画素4の構成は、通常画素3と同様である。なお、第1の第1の実施形態では、光電変換部41が第2の光電変換部として機能する。

[0038] 特殊画素4は、フルカラー画像を形成するために可視光領域において色情報と輝度情報とを取得するための画素（例えば画素R、画素G、画素B）以外の画素である。特殊画素4の例としては、赤外光画素、白画素、モノクロ画素、黒画素、偏光画素および像面位相差画素が挙げられる。赤外光画素は、光電変換部41の受光面に赤外光を受光可能な赤外フィルタが積層されている。白画素は、光電変換部41の受光面に赤色、緑色および青色の全ての可視光を受光可能なホワイトフィルタが積層されている。モノクロ画素は、光電変換部41の受光面に透明なフィルタが積層されている。黒画素は、光電変換部41の受光面に遮光フィルタが積層されている。偏光画素は、偏光光を受光するための偏光素子を用いた画素である。

[0039] 像面位相差画素は、光電変換部41の受光面に所定の領域のみ開口された開口フィルタが積層されている。より具体的には、像面位相差画素は、光電変換部41の受光面の例えば左側1/2の領域を開口した開口フィルタが積層された画素と、他の光電変換部41の受光面の右側1/2の領域を開口した開口フィルタが積層された画素と、の2画素を1組とし、この2画素に受光された光の位相差に基づき測距を行うようにしたものである。

[0040] このように、特殊画素4が受光した光を光電変換した画素信号は、通常画素3が受光した光を光電変換した画素信号とは異なる機能を実現できる。以下、図面においては、特殊画素4または特殊画素4の光電変換部41を「S」として表現する。

[0041] 次に、上述した撮像装置1における画素信号の読み出し方法について説明する。図4は、撮像装置1による画素信号の読み出しを模式的に示すタイミングチャートである。図4において、横軸が時間を示す。また、図4において、上段に垂直同期パルスの出力タイミングを示し、中段に垂直走査部12における水平同期パルスの出力タイミングを示す。図4においては、撮像装

置 1 が 1 フレームの画素信号を読み出す場合を示している。

- [0042] 図 4 に示すように、制御部 19 は、まず、例えば撮像装置 1 の外部から入力される垂直同期パルスおよび水平同期パルスに従って、画素アレイ部 11 の特殊画素 4 が配置された特殊画素行から特殊画素 4 の画素信号（第 2 の信号）を順次読み出す。例えば、図 5 に示すように、制御部 19 は、垂直走査部 12 に特殊画素行における第 2 の転送信号線 164 を介して High（ハイ）状態の転送パルス TR_S を特殊画素 4 に供給させ、通常画素 3 をオフした状態で、特殊画素 4 から画素信号を読み出す。この場合、通常画素 3 は、光を受光して信号電荷を蓄積する蓄積状態（露光状態）となる。
- [0043] 全ての特殊画素行の特殊画素 4 から画素信号（第 2 の信号）を読み出した後、制御部 19 は、画素アレイ部 11 の行毎に各通常画素 3 から画素信号（第 1 の信号）を順次読み出す。具体的には、制御部 19 は、通常画素行および特殊画素行から各通常画素 3 の画素信号を順次読み出す。制御部 19 は、通常画素 3 のみ配置された通常画素行から画素信号を読み出す場合、例えば、図 6 に示すように、垂直走査部 12 が第 1 の転送信号線 161 を介して High 状態の転送パルス TR を通常画素 3 に供給する。
- [0044] また、制御部 19 は、特殊画素 4 が配置された特殊画素行の通常画素 3 から画素信号を読み出す場合、図 7 に示すように、垂直走査部 12 が第 1 の転送信号線 161 を介して High 状態の転送パルス TR のみを通常画素 3 に供給する。即ち、制御部 19 は、特殊画素行における特殊画素 4 の転送スイッチ 42 をオフした状態で、通常画素 3 のみから画素信号を順次読み出す。このとき、特殊画素 4 は、転送スイッチ 42 がオフした状態のため、黒レベル相当（電源電圧相当）の出力となる。なお、特殊画素 4 の画素信号は、例えば撮像装置 1 の外部に設けられた画像処理装置などによって周辺画素の画素信号を用いたデモザイキング処理などを行うことによって補間される。
- [0045] このように、撮像装置 1 は、先ず、全ての特殊画素行から特殊画素 4 の画素信号を読み出した後に、画素アレイ部 11 の行毎に各通常画素 3 から画素信号を順次読み出す読み出し方法を行う。以下、この読み出し方法を分割読

み出しという。

[0046] (既存技術におけるストリーキングの発生について)

次に、既存技術による撮像装置におけるストリーキングの発生について説明する。図8は、画素としては通常画素3のみが配置され、特殊画素4が配置されていない画素アレイ部11を含む、既存技術による撮像装置1aの概略構成を模式的に示す図である。図9は、図8の撮像装置1aを用いて高輝度な被写体を撮像した際の画像データに対応する撮像画像の一例を模式的に示す図である。なお、図8において、垂直方向における左側の2列の各通常画素3を遮光して遮光画素VOPBとするとともに、最下位の水平方向の各通常画素を遮光して遮光画素VOPBとする。

[0047] 図8に示す撮像装置1aは、画角の一部の領域において高輝度な被写体を撮像した場合、A/D変換部13の一斉反転による電源ノイズの影響を受ける。このため、図9に示すように、画像P1には、被写体領域OB1近傍にストリーキングST1が発生する。一方、図9の例では、暗領域BP2（背景領域）には、ストリーキングは発生していない。

[0048] 図10は、既存技術による、2次元マトリクス状に配置される通常画素3に対して、所定の行に所定の間隔で特殊画素4が配置された画素アレイ部11を含む撮像装置1bの構成を概略的に示す図である。この場合において、特殊画素4は、所定の位置の通常画素3と置き換えて配置される。

[0049] 図11は、上述した図9と対応する図であって、図10の撮像装置1bを用いて高輝度な被写体を撮像した際の画像データに対応する撮像画像の一例を模式的に示す図である。図11に示されるように、画角の一部の領域において高輝度な被写体を撮像した場合、A/D変換部13の一斉反転による電源ノイズの影響を受け、画像P1には、被写体領域OB1近傍にストリーキングST1が発生し、さらに、暗領域BP2の特殊画素行にストリーキングST2が発生する。

[0050] このストリーキングST2が発生する理由を説明する。特殊画素行では、画素信号の振幅の大きい通常画素3の数（出力画素の数）が通常画素行より

少ない。このため、特殊画素行では、電源ノイズ量が異なることでストリーキングST2が発生する。なお、図10および図11では、説明を簡略化するため、特殊画素行が画素アレイ部11上に1行のみ設けられた例について説明したが、特殊画素行が画素アレイ部11上に複数行設けられている場合、複数のストリーキングST2が発生する。

[0051] また、図示は省略するが、被写体領域OB1においても、特殊画素行にストリーキングが発生する場合がある。

[0052] (既存技術による撮像装置の動作)

次に、上述した、既存技術による撮像装置1bの動作について説明する。なお、以下においては、上述した分割読み出しによって画素アレイ部11における全ての特殊画素行の特殊画素4から画素信号が読み出された後に、通常画素3から画素信号を読み出す画像生成の動作について説明する。

[0053] 図12および図13を用いて、選択行が通常画素行である場合の動作について説明する。図12は、既存技術による、選択行が通常画素行である場合の動作を示す一例のタイミングチャートである。また、図13は、既存技術による、画素アレイ部11における複数の通常画素3が配置された通常画素行を抜粋して示す図である。

[0054] 図12に示すように、制御部19は、時点 t_{100} で選択行の行選択信号SELをHigh状態として、当該選択行の各行選択スイッチ36をオン状態とする。この行選択信号SELのHigh状態は、選択行の画素信号の読み出しが終了する時点 t_{105} まで維持される。

[0055] 次に、制御部19は、時点 t_{101} で、選択行のリセットパルスRSTをHigh状態とする。この結果、選択行の増幅トランジスタ35は、リセットスイッチ34によってリセットされた後のFD33の電荷量に基づくリセット信号を垂直信号線17へ出力する。リセットパルスRSTは、時点 t_{102} でLow状態とされる。

[0056] その後の時点 t_{103} で、制御部19は、選択行の転送パルスTRおよび転送パルスTR_Sの各々をHigh状態とし、時点 t_{104} で各転送パルスをLow状

態とする。この時点 t_{103} から時点 t_{104} までの期間、図 8 に示すように、選択行の各転送スイッチ 32 は、オン状態となる。この結果、増幅トランジスタ 35 は、光電変換部 31 が受光して光電変換した信号電荷の電荷量に応じた画素信号 V_{SL} を垂直信号線 17 へ出力する。この場合、画素信号 V_{SL} のレベルは、所定の電位（黒レベル）から信号電荷の電荷量に応じて低下する。

[0057] 次に、図 14 および図 15 を用いて、選択行が特殊画素行である場合の動作について説明する。図 14 は、既存技術による、選択行が特殊画素行である場合の動作を示す一例のタイミングチャートである。また、図 15 は、既存技術による、画素アレイ部 11 における、それぞれ複数の通常画素 3 と特殊画素 4 とが配置された特殊画素行を抜粋して示す図である。

[0058] 図 14 に示すように、制御部 19 は、時点 t_{110} で選択行の行選択信号 SEL を $High$ 状態として、当該選択行の各通常画素の各行選択スイッチ 36 と、各特殊画素 4 の各行選択スイッチ 46 と、をオン状態とする。この行選択信号 SEL の $High$ 状態は、選択行の画素信号の読み出しが終了する時点 t_{115} まで維持される。

[0059] 次に、制御部 19 は、時点 t_{111} で、選択行のリセットパルス RST を $High$ 状態とする。この結果、選択行の増幅トランジスタ 35 は、リセットスイッチ 34 によってリセットされた後の FD_{33} の電荷量に基づくリセット信号を垂直信号線 17 へ出力する。また、選択行の増幅トランジスタ 45 は、リセットスイッチ 44 によってリセットされた後の FD_{43} の電荷量に基づくリセット信号を垂直信号線 17 へ出力する。リセットパルス RST は、時点 t_{112} で Low 状態とされる。

[0060] その後の時点 t_{113} で、制御部 19 は、選択行の転送パルス TR を $High$ 状態とし、時点 t_{114} で転送パルス TR を Low 状態とする。また、制御部 19 は、選択行の転送パルス TR_S については、時点 t_{115} まで Low 状態を維持する。

[0061] 通常画素 3 において、時点 t_{113} から時点 t_{114} までの期間、図 15 に示すように、選択行の各転送スイッチ 32 は、オン状態となる。この結果、増幅トラン

ンジスタ35は、光電変換部31が受光して光電変換した信号電荷の電荷量に応じた画素信号VSLを垂直信号線17へ出力する。この場合、画素信号VSLのレベルは、所定の電位（黒レベル）から信号電荷の電荷量に応じて低下する。このときの通常画素3による画素信号VSLを、図15において画素信号VSL_Nとして示している。

[0062] 一方、特殊画素4では、転送パルスTR_SがLow状態のままなので、図15に示すように、選択行の各転送スイッチ42においてオフ状態が維持される。その結果、光電変換部41からFD43への電荷の転送が行われず、FD43の蓄電電荷がリセットレベルのままとなる。したがって、選択行の増幅トランジスタ45から垂直信号線17に対し、リセット信号のレベルの信号が画素信号VSL_Sとして出力される。この画素信号VSL_Nのレベルは、図15に例示されるように、電源ノイズの影響によって低下すること無く、一定値（黒レベル）を維持する。このため、画素アレイ部11の所定の行において所定の間隔で特殊画素4が配置された場合、特殊画素4の画素信号VSL_Sのレベルの影響により、ストリーキングが発生する。

[0063]（第1の実施形態に係る撮像装置）

次に、第1の実施形態に係る撮像装置について説明する。図16は、第1の実施形態に係る撮像装置1における画素アレイ部11aの一例の構成を示す図である。画素アレイ部11aは、上述の図1に示す撮像装置1における画素アレイ部11として適用されるものである。

[0064] 図16において、画素アレイ部11aは、図2で説明した画素アレイ部11aに対してダミー行（DMY行）が追加される。また、画素アレイ部11aは、それぞれ複数の通常画素3と特殊画素4とが配列される行（例えば図16のN行）と、複数の通常画素3が配列され特殊画素4が配列されない行（例えば図16のN+2行）とに、図2の行選択信号線163に代えて、行選択信号線163aおよび163bが配置される。行選択信号線163aは、特殊画素4を含まない列において、各通常画素3に接続される。一方、行選択信号線163bは、特殊画素4を含む列において、各通常画素3および

各特殊画素4に接続される。

- [0065] なお、図16において、特殊画素4が配置されるN行と、通常画素3として画素Bが配置されるN-2行とを記載し、通常画素3として画素Gおよび画素Rが配置されるN-1行の記載は省略している。N-1行においても、N-2行と同様に、特殊画素4を含まない列において行選択信号線163aが各通常画素3に接続され、特殊画素4を含む列において行選択信号線164bが各通常画素3に接続される。また、図16の例では、特殊画素4は、ベイヤ配列における画素Bに対応する位置に配置される。
- [0066] ダミー行は、各垂直信号線17に対応して、ダミー部500aを含む。各ダミー部500aは、バッファ部をソースフォロワンプにより構成するトランジスタ50と、ダミー選択スイッチ51aまたは51bと、保持部501と、を含む。また、ダミー部500aには、ダミー行信号線180として、ダミー行選択信号線181および182と、読み出し制御線183および184（第3の信号線）と、保持制御線185および186（第2の信号線）と、が接続される。
- [0067] 第1の実施形態では、トランジスタ50は、例えばMOS型トランジスタであって、電源電圧がドレインに接続され、保持部501にゲートが接続され、ダミー選択スイッチ51aまたは51bの一端にソースが接続される。ダミー選択スイッチ51aおよび51bの他端は、垂直信号線17に接続される。このように、トランジスタ50は、MOS型トランジスタによるソースフォロワンプとして用いられている。
- [0068] 特殊画素4を含まない列に対応するダミー部500aにおいて、ダミー選択スイッチ51aは、ダミー行選択信号線181に接続される。ダミー選択スイッチ51aは、ダミー行選択信号線181を介して供給されるダミー行選択信号SEL_{DMY}がHigh（ハイ）状態でオン状態となる。同様に、特殊画素4を含む列に対応するダミー部500aにおいて、ダミー選択スイッチ51bは、ダミー行選択信号線182に接続される。ダミー選択スイッチ51bは、ダミー行選択信号線182を介して供給されるダミー行選択信号SE

L_S_{DMY} がHigh (ハイ) 状態でオン状態となる。

- [0069] 各保持部501は、アナログスイッチ52aと、キャパシタ53aと、保持選択スイッチ54aと、を含むP相保持部と、アナログスイッチ52bと、キャパシタ53bと、保持選択スイッチ54bと、を含むD相保持部と、を有する。
- [0070] P相保持部において、アナログスイッチ52aは、保持制御線185が端子55a1に接続される。アナログスイッチ52aは、保持制御線185に供給される保持制御パルス SH_P がHigh状態で、端子55a2と端子55a3との間を双方向に接続する。アナログスイッチ52aの端子55a2が、保持選択スイッチ54aの一端と、キャパシタ53aの一端と、に接続される。キャパシタ53aの他端は、接地電位とされる。保持選択スイッチ54aの他端は、トランジスタ50のゲートに接続される。読み出し制御線183が保持選択スイッチ54aに接続される。保持選択スイッチ54aは、読み出し制御線183から供給される読み出し制御信号 RD_P がHigh状態でオン状態とされる。また、アナログスイッチ52aの端子55a3が垂直信号線17に接続される。
- [0071] D相保持部も、上述のP相保持部と同様の構成を有する。すなわち、D相保持部において、アナログスイッチ52bは、保持制御線186が端子55b1に接続され、保持制御線186に供給される保持制御パルス SH_D がHigh状態で、端子55b2と端子55b3との間を双方向に接続する。アナログスイッチ52bの端子55b2が、保持選択スイッチ54bの一端と、他端が接地電位とされるキャパシタ53bの一端と、に接続される。保持選択スイッチ54bの他端は、上述した保持選択スイッチ54aと共通して、トランジスタ50のゲートに接続される。読み出し制御線184が保持選択スイッチ54bに接続され、読み出し制御線184から供給される読み出し制御信号 RD_D がHigh状態でオン状態とされる。また、アナログスイッチ52bの端子55b3が、上述したアナログスイッチ52aの端子55a3と共通して、垂直信号線17に接続される。

[0072] 第1の実施形態では、上述した画素アレイ部11aの動作を制御することで、特殊画素4の出力を、特殊画素4が配置されない行における、特殊画素4と同一の垂直信号線17に接続され、且つ、ベイヤ配列において当該特殊画素4に対応する位置の通常画素3の出力により置き換えることができる。

[0073] (第1の実施形態に係る撮像装置の動作)

次に、第1の実施形態に係る撮像装置1の動作について説明する。なお、上述と同様に、以下においては、図4を用いて説明した分割読み出しによって画素アレイ部11aにおける全ての特殊画素行の特殊画素4から画素信号が読み出された後に、通常画素3から画素信号を読み出す画像生成の動作について説明する。

[0074] 図17は、第1の実施形態に係る撮像装置の動作を示す一例のタイミングチャートである。ここで、図17は、特殊画素4のD相の出力を、当該特殊画素4と同一の列、且つ、ベイヤ配列において当該特殊画素4に対応する位置に配置される通常画素3(画素B)のD相の出力と置き換える例について示している。なお、各行の読み出しは、各行をN-2行、N-1行、N行の順に選択行として選択して行われるが、図17では、N-2行およびN行の読み出し動作について示し、N-1行の読み出し動作に関する記載を省略している。

[0075] 先ず、特殊画素4が含まれない行である、N-2行の読み出し動作について説明する。

[0076] 制御部19は、N-2行の読み出し期間内において、ダミー行選択信号SEL_{DMY}のLow状態を維持する。そのため、特殊画素4が配置されない列のダミー部500aにおけるダミー選択スイッチ51aがオフ状態(開状態)を維持し、キャパシタ53aおよび53bに保持される電圧は、垂直信号線17に供給されない。また、制御部19は、ダミー行選択信号SEL_{MDY}も、N-2行の読み出し期間内は、Low状態とする。したがって、特殊画素4が配置される列のダミー部500aにおけるダミー選択スイッチ51bもオフ状態を維持し、当該期間中は、キャパシタ53aおよび53bに保持され

る電圧が垂直信号線 17 に供給されない。

[0077] 制御部 19 は、 $N-2$ 行の読み出し期間の開始に応じて、時点 t_{00} で行選択信号 SEL_{N-2} および SEL_S_{N-2} をそれぞれ High 状態とし、行選択スイッチ 36 および 46a をそれぞれオン状態とする。次に、制御部 19 は、時点 t_{01} から時点 t_{02} の期間、リセットパルス RST を High 状態とする。この結果、選択行である $N-2$ 行の増幅トランジスタ 35 は、リセットスイッチ 34 によってリセットされた後の $FD33$ の蓄積電荷に基づくリセット信号を垂直信号線 17 へ出力する。

[0078] 制御部 19 は、時点 t_{02} でリセットパルス RST を Low 状態としてから所定時間後（例えば画素信号 VSL が安定したと見做されるタイミング）の時点 t_{03} で、読み出し制御信号 RD_P を High 状態とすると共に、保持制御パルス SH_P を時点 t_{04} までの間 High 状態とする。これにより、保持選択スイッチ 54a がオン状態とされると共に、アナログスイッチ 52a において端子 55a₂ と端子 55a₃ とが接続される。ダミー選択スイッチ 51b は、オフ状態を維持しているため、リセット信号の電圧がキャパシタ 53a に保持される。

[0079] 制御部 19 は、時点 t_{04} の所定時間後の時点 t_{05} から時点 t_{06} の期間、 $N-2$ 行の転送パルス TR および転送パルス TR_S の各々を High 状態とする。この時点 t_{05} から時点 t_{06} までの期間、 $N-2$ 行の通常画素 3 に含まれる各転送スイッチ 32 がオン状態となる。この結果、増幅トランジスタ 35 は、光電変換部 31 が受光して光電変換した信号電荷の電荷量に応じた画素信号 VSL を垂直信号線 17 へ出力する。この場合、画素信号 VSL のレベルは、所定の電位（黒レベル）から信号電荷の電荷量に応じて低下する。

[0080] 制御部 19 は、時点 t_{06} の所定時間後（例えば画素信号 VSL が低下状態で安定したと見做されるタイミング）の時点 t_{07} から時点 t_{08} の期間、保持制御パルス SH_D を High 状態とする。これにより、保持選択スイッチ 54b がオン状態とされると共に、アナログスイッチ 52b において端子 55b₂ と端子 55b₃ とが接続される。ダミー選択スイッチ 51b は、オフ状態を維

持しているため、画素信号VSLの電圧がキャパシタ53bに保持される。

[0081] 制御部19は、時点 t_{09} で行選択信号SEL_{N-2}およびSEL__S_{N-2}をそれぞれLow状態として、N-2行の読み出し期間を終了させる。

[0082] 次に、図17において記載が省略されている、N-1行の読み出し動作について、概略的に説明する。

[0083] N-1行は、画素としては通常画素3のみが含まれ、特殊画素4は含まれない。また、N-1行の画素の配列は、ベイヤ配列における画素Gおよび画素Bが配置されるN-2行とは異なり、画素Rおよび画素Gが配置される。すなわち、N-1行の画素の配置は、ベイヤ配列における画素Gおよび画素Bのうち画素Bが特殊画素4である画素Sに置き換えられたN行の配置と対応しない配置となる。

[0084] N-1行の読み出し動作は、上述したN-2行の読み出し動作と、保持制御パルスSH__PおよびSH__D以外は、略同一である。すなわち、N-1行の読み出し動作において、保持制御パルスSH__PおよびSH__Dは、Low状態が維持される。したがって、N-1行の読み出し動作において、リセット信号の電圧のキャパシタ53aへの保持と、画素信号VSLの電圧のキャパシタ53bへの保持と、が行われない。すなわち、キャパシタ53aおよび53bに保持される各電圧は、N-2行の読み出し動作においてそれぞれ保持された、リセット信号の電圧および画素信号VSLの電圧が維持される。

[0085] 次に、特殊画素4が含まれる行である、N行の読み出し動作について説明する。

[0086] 制御部19は、N-2行の読み出し期間内において、ダミー行選択信号SEL_{DMY}のLow状態を維持する。そのため、特殊画素4が配置されない列のダミー部500aにおけるダミー選択スイッチ51aがオフ状態を維持し、キャパシタ53aおよび53bに保持される電圧は、垂直信号線17に供給されない。また、制御部19は、ダミー行選択信号SEL__S_{DMY}について、N行の読み出し期間の開始から後述する時点 t_{24} まで、Low状態とする。したが

って、特殊画素4が配置される列のダミー部500aにおけるダミー選択スイッチ51bは、時点 t_{24} までオフ状態とされ、N行の読み出し期間の開始から時点 t_{24} までの期間中は、キャパシタ53aおよび53bに保持される電圧が垂直信号線17に供給されない。

[0087] さらに、制御部19は、N行の読み出し期間内において、保持制御パルスSH__PおよびSH__DをLow状態に維持する。

[0088] 制御部19は、読み出し期間の開始に応じて、時点 t_{20} で行選択信号SEL_NおよびSEL__S_NをそれぞれHigh状態とし、行選択スイッチ36および46aをそれぞれオン状態とする。

[0089] 次に、制御部19は、時点 t_{21} から時点 t_{22} の期間、リセットパルスRSTをHigh状態とする。この結果、選択行であるN行の、通常画素3に含まれる増幅トランジスタ35は、リセットスイッチ34によってリセットされた後のFD33の蓄積電荷に基づくリセット信号を垂直信号線17へ出力する。同様に、N行の、特殊画素に含まれる増幅トランジスタ45は、リセットスイッチ44によってリセットされた後のFD43の蓄積電荷に基づくリセット信号を垂直信号線17へ出力する。このリセットパルスRSTがHigh状態とされる時点 t_{21} が、P相の開始タイミングとなる。

[0090] ここで、読み出し制御信号RD__Pは、直前の行であるN-1行の読み出し期間において、上述のN-2行と同様に、時点 t_{03} に対応するタイミングでHigh状態とされている。一方、上述したように、ダミー行選択信号SEL__S_{DMY}は、時点 t_{24} まで、Low状態とされている。したがって、特殊画素4が配置される列のダミー部500aにおけるダミー選択スイッチ51bもオフ状態を維持し、当該期間中は、キャパシタ53aおよび53bに保持される電圧が垂直信号線17に供給されない。

[0091] 制御部19は、時点 t_{23} で、読み出し制御信号RD__PをLow状態とする。時点 t_{23} は、例えば、画素信号VSLが安定したと見做されるタイミングである。

[0092] 制御部19は、時点 t_{23} の所定時間後の時点 t_{24} から時点 t_{25} の期間、N行の

、通常画素3に供給される転送パルスTRをHigh状態とする。この時点 t_{24} から時点 t_{25} までの期間、N行の、各通常画素3に含まれる各転送スイッチ32は、オン状態となる。この結果、増幅トランジスタ35は、光電変換部31が受光して光電変換した信号電荷の電荷量に応じた画素信号VSLを垂直信号線17へ出力する。この場合、画素信号VSLのレベルは、所定の電位（黒レベル）から信号電荷の電荷量に応じて低下する。すなわち、時点 t_{24} が、P相からD相への遷移タイミングとなる。

[0093] 一方、制御部19は、時点 t_{24} から時点 t_{25} の期間、N行の、特殊画素4に供給される転送パルスTR_Sを、Low状態に維持する。したがって、N行の、各特殊画素4に含まれる各転送スイッチ42のオフ状態が維持され、光電変換部41が受光して光電変換した信号電荷の電荷量に応じた画素信号VSLは、垂直信号線17に出力されない。

[0094] 制御部19は、さらに、時点 t_{24} でダミー行選択信号SEL_{S_{DMY}}をHigh状態とする。それと共に、制御部19は、時点 t_{24} において、読み出し制御信号RD_DをHigh状態とし、さらに、行選択信号SEL_{S_N}をLow状態とする。

[0095] この時点 t_{24} における転送パルスTR_S、ダミー行選択信号SEL_{S_{DMY}}、読み出し制御信号RD_D、および、行選択信号SEL_{S_N}による一連の動作により、行選択スイッチ46aがオフ状態、ダミー選択スイッチ51bがオン状態、保持選択スイッチ54bがオン状態とされる。また、保持制御パルスSH_Dは、N行の読み出し期間内においてLow状態が維持され、アナログスイッチ52bにおいて、端子55b₂と端子55b₃とが接続されない。これにより、特殊画素4による画素信号VSLが垂直信号線17に出力されず、且つ、キャパシタ53bに保持される電圧が、トランジスタ50を介して垂直信号線17に出力される。

[0096] 上述したように、N行の読み出し動作時において、キャパシタ53bには、N-2行の読み出し動作において、画素Bである通常画素3から出力された画素信号VSLの電圧が保持されている。したがって、N行の読み出し動

作において、垂直信号線 17 には、特殊画素 4 から出力される画素信号 V S L の代わりに、N - 2 行の読み出し動作における、当該特殊画素 4 とベイヤ配列における位置が対応し、且つ、当該特殊画素 4 にベイヤ配列単位で隣接する、画素 B である通常画素 3 から出力された画素信号 V S L の電圧が供給されることになる。

[0097] なお、N 行において、FD 33 の電圧は、図 17 に電圧 FD_{N_N} として例示されるように、N - 2 行の FD 33 の電圧 (FD_{N-2}) と同様、通常のシーケンスに従い変化する。画素信号 V S L $_N$ も、N - 2 行と同様に、通常のシーケンスに従い変化する。

[0098] 一方、特殊画素 4 では、N 行の読み出しの時点 t_{24} において行選択信号 S E L $_S_N$ が L o w 状態とされているため行選択スイッチ 46 a がオフ状態とされ、FD 43 の電圧が垂直信号線 17 に出力されない。そのため、図 17 に電圧 FD_{N_S} として例示されるように、リセット信号の電圧が維持される。画素信号 V S L $_S$ は、FD 43 からの出力が行われないので、画素信号 V S L $_N$ と比べて、速く電圧が低下する。

[0099] 制御部 19 は、時点 t_{26} において読み出し制御信号 R D $_D$ を L o w 状態として保持選択スイッチ 54 b をオフ状態とし、キャパシタ 53 b からの読み出しを終了させる。また、制御部 19 は、時点 t_{26} において行選択信号 S E L $_N$ を L o w 状態として、N - 2 行の読み出し期間を終了させる。

[0100] このように、第 1 の実施形態に係る撮像装置 1 は、画素アレイ部 11 a の特殊画素 4 が含まれる列において、当該特殊画素 4 とベイヤ配列における位置が対応し、ベイヤ配列単位で隣接する、N - 2 行の通常画素 3 (画素 B) から読み出された画素信号 V S L を保持部 501 に保持する。そして、撮像装置 1 は、特殊画素 4 が含まれる N 行における読み出し動作時に、特殊画素 4 からの画素信号 V S L の読み出しを行わずに、保持部 501 に保持された、通常画素 3 から読み出された画素信号 V S L を、垂直信号線 17 に供給する。

[0101] 第 1 の実施形態に係る撮像装置 1 は、この動作により、特殊画素 4 に起因

するストリーキングの軽減が可能となる。より具体的には、第1の実施形態に係る撮像装置1は、N行における特殊画素4の画素信号VSLを、電源ノイズの影響が少ない出力から、N-2行における、当該特殊画素4とベイヤ配列の位置が対応し、ベイヤ配列単位で隣接する通常画素3（画素B）による画素信号VSLに置き換えることができる。したがって、画素として通常画素3のみを含む行と、画素として通常画素3および特殊画素4を含む行とで、画素信号VSLの出力レベルを揃えることができ、特殊画素4に起因するストリーキングを軽減することが可能である。

[0102] 例えば、特許文献1では、イメージセンサにおいて水平遮光部を確保し、垂直遮光部の黒レベルの出力信号に基づきストリーキング補正量を行毎に求めることで、ストリーキングを抑制している。しかしながら、特許文献1の方法では、ランダムノイズによる横筋の影響を軽減するために、水平遮光部の領域を大きく確保する必要があった。また、そのため、画素アレイ部が形成される単位チップ当たりの面積が増加し、ウェハ単位の取れ高が少なくなり、コストが嵩んでしまうことになる。

[0103] これに対して、本開示によれば、大規模画素面積（水平遮光部）を有するストリーキング補正機能を実装すること無しに、画素構成を含まないダミー行の追加と、各スイッチ制御と、によりストリーキングの軽減を実現している。そのため、画素アレイ部が形成される単位チップ当たりの面積を抑制することができ、コストの増加が抑えられる。

[0104] なお、上述では、特殊画素4のD相の出力を通常画素3のD相の出力と置き換える例について説明したが、これはこの例に限定されない。すなわち、第1の実施形態に係る撮像装置1は、特殊画素4のP相の出力を、通常画素3のP相の出力と置き換えることも可能である。この場合、例えば、制御部19は、N行の読み出し動作において、読み出し制御信号RD__Pを、時点 t_{20} またはそれ以前においてLow状態とし、時点 t_{24} でHigh状態とする。また、制御部19は、N行の読み出し期間内で読み出し制御信号RD__DのLow状態を維持する。さらに、制御部19は、行選択信号SEL__S_Nを

、時点 t_{20} では *Low* 状態とし、時点 t_{24} で *High* 状態とする。

[0105] このように読み出し動作を制御することで、 N 行の読み出し動作における P 相の期間に、 $N - 2$ 行の読み出し動作時にキャパシタ $53a$ に保持されたリセット信号の電圧が、垂直信号線 17 に供給され、特殊画素 4 の P 相の出力が、通常画素 3 の P 相の出力に置き換えられる。

[0106] さらにまた、特殊画素 4 の P 相および D 相それぞれの出力を、通常画素 3 の P 相および D 相の出力と置き換えるようにもできる。この場合には、制御部 19 は、 N 行の読み出し動作において、読み出し制御信号 RD_P を、時点 t_{20} において *High* 状態とし、時点 t_{23} で *Low* 状態とすると共に、読み出し制御信号 RD_D を、時点 t_{24} において *High* 状態とし、時点 t_{26} で *Low* 状態とする。また、制御部 19 は、ダミー行選択信号 SEL_S_{DMY} を、 N 行の読み出し期間中、*High* 状態に維持する。

[0107] このように読み出し動作を制御することで、 N 行の読み出し動作における P 相の期間に、 $N - 2$ 行の読み出し動作時にキャパシタ $53a$ に保持されたリセット信号の電圧が、垂直信号線 17 に供給され、特殊画素 4 の P 相の出力が、通常画素 3 の P 相の出力に置き換えられる。さらに、当該 N 行の読み出し動作における D 相の期間に、 $N - 2$ 行の読み出し動作時にキャパシタ $53b$ に保持された画素信号 VSL の電圧が、垂直信号線 17 に供給され、特殊画素 4 の D 相の出力が、通常画素 3 の D 相の出力に置き換えられる。

[0108] また、上述では、 $N - 1$ 行の読み出し動作においてリセット信号の電圧のキャパシタ $53a$ への保持と、画素信号 VSL の電圧のキャパシタ $53b$ への保持とを行わない例について説明したが、これはこの例に限定されない。すなわち、通常画素 3 のみが含まれる $N - 1$ 行の読み出し動作において、リセット信号および画素信号 VSL の各電圧の各キャパシタ $53a$ および $53b$ への保持を行うこともできる。この場合の $N - 1$ 行の読み出し動作は、上述した $N - 2$ 行の読み出し動作と同様であるので、ここでの説明を省略する。

[0109] 例えば、通常画素 3 および特殊画素 4 の配置によっては、 $N - 1$ 行におい

て各電圧を各キャパシタ53aおよび53bに保持し、N行において、各キャパシタ53aおよび53bに保持した各電圧を垂直信号線17に供給するような動作が有効となる。

[0110] (第1の実施形態の第1の変形例)

次に、第1の実施形態の第1の変形例について説明する。図18は、第1の実施形態の第1の変形例に係る撮像装置1における画素アレイ部11bの一例の構成を示す図である。図18に示す画素アレイ部11bは、キャパシタ53aまたは53bに保持される電圧を垂直信号線17に供給する際のバッファ部を、図16の画素アレイ部11aにおけるトランジスタ50に代えて、ボルテージフォロワアンプ70により構成した例である(ダミー部500b)。なお、図18では、ボルテージフォロワアンプ70に対して供給される電源の経路が省略されている。

[0111] 上述の図16の例では、キャパシタ53aまたは53bに保持された電圧が、トランジスタ50を介して垂直信号線17に供給されていた。そのため、垂直信号線17に供給される電圧は、キャパシタ53aまたは53bに保持された電圧に対して減衰したものとなっていた。

[0112] これに対して、第1の実施形態の第1の変形例では、図18に示すように、キャパシタ53aまたは53bに保持された電圧をボルテージフォロワアンプ70を介して垂直信号線17に供給するようにしている。そのため、キャパシタ53aまたは53bに保持された電圧を、減衰を極力抑えて垂直信号線17に供給することができる。第1の実施形態の第1の変形例では、これにより、画素として通常画素3のみを含む行と、画素として通常画素3および特殊画素4を含む行とで、画素信号VSLの出力レベルをより高精度に揃えることができ、特殊画素4に起因するストリーキングを効果的に軽減することが可能である。

[0113] なお、図18の構成における各通常画素3および各特殊画素4からの読み出し動作は、上述した第1の実施形態で図17を用いて説明した動作と同一であるので、ここでの説明を省略する。

[0114] (第1の実施形態の第2の変形例)

次に、第1の実施形態の第2の変形例について説明する。図19は、第1の実施形態の第2の変形例に係る撮像装置1における画素アレイ部11cの一例の構成を示す図である。図19に示す画素アレイ部11cは、図16の画素アレイ部11aに対して、画素アレイ部11aの外部から所定電圧のダミー電圧 V_{DMY} を供給するダミー電圧線187を追加し、ダミー電圧 V_{DMY} をソースフォロワアンプを構成するトランジスタ50のゲートに供給可能としたものである。

[0115] 図19に示すダミー部500cにおいて、スイッチ60の一端がダミー電圧線187に接続され、他端がトランジスタ50のゲートに接続される。また、スイッチ61の一端が、スイッチ60の他端とトランジスタ50のゲートとの接続点に接続され、他端が、保持部501における保持選択スイッチ54aの他端と保持選択スイッチ54bの他端との接続点に接続される。

[0116] 例えば制御部19は、スイッチ60のオン/オフ状態と、スイッチ61のオン/オフ状態とを排他に制御する。スイッチ60をオフ状態、スイッチ61をオフ状態とした場合は、図17を用いて説明した読み出し動作と同様の動作が可能である。

[0117] 一方、スイッチ60がオン状態、スイッチ61がオフ状態で、トランジスタ50のゲートに、ダミー電圧線187から供給されるダミー電圧 V_{DMY} が供給される。例えばN行の読み出し動作時に、この状態でダミー選択スイッチ51bをオン状態とし、特殊画素4の行選択スイッチ46aをオフ状態とすることで、ダミー電圧 V_{DMY} がトランジスタ50を介して垂直信号線17に供給され、特殊画素4の画素信号 V_{SL} をダミー電圧 V_{DMY} により置き換えることができる。

[0118] ダミー電圧 V_{DMY} は、予め定められた電圧であるため、N-2行の読み出し動作においてキャパシタ53aまたは53bに保持された電圧を、特殊画素4の画素信号 V_{SL} と置き換える場合に比べて、ストリーキング軽減の精度が低くなる。一方で、読み出し制御信号 RD_P および RD_D 、保持制御パ

ルスSH_PおよびSH_Dによる制御が不要となるため、例えば制御部19の負荷を軽減させることが可能である。

[0119] スイッチ60および61の何れをオン状態とするかは、例えば、制御部19の負荷、装置の消費電力、撮像装置1の利用目的などに応じて適宜、選択することが可能である。

[0120] (第1の実施形態の第3の変形例)

次に、第1の実施形態の第3の変形例について説明する。図20は、第1の実施形態の第3の変形例に係る撮像装置1における画素アレイ部11dの一例の構成を示す図である。図20に示す画素アレイ部11dは、図19の画素アレイ部11cのトランジスタ50を、ボルテージフォロワンプ70に置き換えた例である(ダミー部500d)。

[0121] すなわち、図20に示す画素アレイ部11dは、スイッチ60の一端がダミー電圧 V_{DMY} を供給するためのダミー電圧線187に接続され、他端がボルテージフォロワンプ70の入力端に接続される。また、スイッチ61の一端が、スイッチ60の他端とボルテージフォロワンプ70の入力端との接続点に接続され、他端が、保持部501における保持選択スイッチ54aの他端と保持選択スイッチ54bの他端との接続点に接続される。

[0122] 第1の実施形態の第3の変形例に係る画素アレイ部11dの動作および効果は、上述した第1の実施形態の第2の変形例に係る画素アレイ部11cの動作および効果と同様であるので、ここでの説明を省略する。また、画素アレイ部11dにおいて、画素アレイ部11cのトランジスタ50をボルテージフォロワンプ70に置き換えたことによる効果は、第1の実施形態の第1の変形例による効果と同様であるので、ここでの説明を省略する。

[0123] [第2の実施形態]

次に、本開示の第2の実施形態について説明する。第2の実施形態は、上述した第1の実施形態およびその各変形例に係る技術を適用した電子機器の構成例について説明する。図21は、第2の実施形態に係る電子機器の一例の構成を示すブロック図である。

[0124] 図21において、電子機器100は、光学系1000と、撮像装置1001と、信号処理回路1002と、メモリ1003と、モニタ1004と、を備えている。図21においては、撮像装置1001として、上述した本開示の撮像装置1を、電子機器100に設けた場合の実施形態を示す。ここで、電子機器100としては、デジタルスチルカメラ、デジタルビデオカメラ、撮像機能付きの携帯電話やスマートフォンなどを適用することができる。

[0125] 光学系1000は、被写体からの像光（入射光）を撮像装置1001の撮像面上に結像させる。これにより、信号電荷が一定期間、撮像装置1001内に蓄積される。信号処理回路1002は、撮像装置1001から出力された信号に対して各種の信号処理を行う。信号処理が行われた映像信号は、メモリ1003などの記憶媒体に記憶させることができる。また、当該映像信号を、モニタ1004に出力することもできる。

[0126] [第3の実施形態]

次に、本開示に係る技術を適用した撮像装置の使用例について説明する。

図22は、上述した本開示に係る撮像装置1の使用例を示す図である。

[0127] 上述した撮像装置は、例えば、以下のように、可視光や、赤外光、紫外光、X線等の光をセンシングする様々なケースに使用することができる。

[0128] ・デジタルカメラや、撮影機能付きの携帯機器等の、鑑賞の用に供される画像を撮影する装置。

・自動停止等の安全運転や、運転者の状態の認識等のために、自動車の前方や後方、周囲、車内等を撮影する車載用センサ、走行車両や道路を監視する監視カメラ、車両間等の測距を行う測距センサ等の、交通の用に供される装置。

・ユーザのジェスチャを撮影して、そのジェスチャに従った機器操作を行うために、TVや、冷蔵庫、エアコンディショナ等の家電に供される装置。

・内視鏡や、赤外光の受光による血管撮影を行う装置等の、医療やヘルスケアの用に供される装置。

・防犯用途の監視カメラや、人物認証用途のカメラ等の、セキュリティの用

に供される装置。

・肌を撮影する肌測定器や、頭皮を撮影するマイクروسコープ等の、美容の用に供される装置。

・スポーツ用途等向けのアクションカメラやウェアラブルカメラ等の、スポーツの用に供される装置。

・畑や作物の状態を監視するためのカメラ等の、農業の用に供される装置。

[0129] なお、本明細書に記載された効果はあくまで例示であって限定されるものではなく、また他の効果があってもよい。

[0130] なお、本技術は以下のような構成も取ることができる。

(1)

垂直信号線に接続される第1の画素と、

前記垂直信号線に接続される第2の画素と、

前記垂直信号線に接続され、前記垂直信号線に現れた画素信号を保持する保持部と、

前記第1の画素および前記第2の画素に接続され、該第1の画素および該第2の画素から前記垂直信号線への画素信号の読み出しを制御する第1の制御信号が入力される第1の信号線と、

前記保持部に接続され、前記垂直信号線に読み出された画素信号を該保持部に保持させる第2の制御信号が入力される第2の信号線と、

前記保持部に接続され、該保持部が保持する画素信号の前記垂直信号線への読み出しを制御する第3の制御信号が入力される第3の信号線と、

前記第1の信号線、前記第2の信号線および前記第3の信号線が接続され、前記第1の制御信号を該第1の信号線に出力し、前記第2の制御信号を該第2の信号線に出力し、前記第3の制御信号を該第3の信号線に出力する制御部と、

を備える固体撮像素子。

(2)

前記制御部は、

前記第 1 の画素から前記垂直信号線に読み出された画素信号を前記保持部に保持させるための前記第 2 の制御信号を前記第 2 の信号線に出力し、

前記第 2 の画素から画素信号を読み出す際に、前記保持部に保持される画素信号を読み出すための前記第 3 の制御信号を前記第 3 の信号線に出力する前記 (1) に記載の固体撮像素子。

(3)

前記制御部は、

前記第 2 の画素から画素信号を読み出す際に、前記保持部に保持された画素信号に含まれる P 相出力および D 相出力のうち、該 D 相出力を前記垂直信号線に出力させるための前記第 3 の制御信号を前記第 3 の信号線に出力する前記 (1) または (2) に記載の固体撮像素子。

(4)

前記制御部は、

前記第 2 の画素から画素信号を読み出す際に、前記保持部にされた前記画素信号に含まれる P 相出力および D 相出力のうち、該 P 相出力を前記垂直信号線に出力させるための前記第 3 の制御信号を前記第 3 の信号線に出力する前記 (1) または (2) に記載の固体撮像素子。

(5)

前記第 2 の画素から画素信号を読み出す際に、前記保持部にされた前記画素信号に含まれる P 相出力と D 相出力とを前記垂直信号線に出力させるための前記第 3 の制御信号を前記第 3 の信号線に出力する前記 (1) または (2) に記載の固体撮像素子。

(6)

前記第 2 の画素は、

複数の色の配置に基づく組において前記第 1 の画素が配置される色の位置に対応する、他の該組の位置に配置される前記 (1) 乃至 (5) の何れかに記載の固体撮像素子。

(7)

前記第 1 の画素は、

受光した光を画像用の第 1 の信号に変換して画素信号として出力し、

前記第 2 の画素は、

受光した光を前記第 1 の信号と機能が異なる第 2 の信号に変換して画素信号として出力する

前記 (1) 乃至 (6) の何れかに記載の固体撮像素子。

(8)

前記保持部と前記垂直信号線との間に接続される、ボルテージフォロワンプを用いたバッファ部さらに備える

前記 (1) 乃至 (7) の何れかに記載の固体撮像素子。

(9)

前記保持部に保持される画素信号と、外部から供給される所定電圧の信号と、のうち一方を、前記保持部と前記垂直信号線との間に接続されるバッファ部に供給するように切り替える切替部をさらに備える

前記 (1) 乃至 (8) の何れかに記載の固体撮像素子。

(10)

垂直信号線に接続される第 1 の画素と、

前記垂直信号線に接続される第 2 の画素と、

前記垂直信号線に接続され、前記垂直信号線に現れた画素信号を保持する保持部と、

前記第 1 の画素および前記第 2 の画素に接続され、該第 1 の画素および該第 2 の画素から前記垂直信号線への画素信号の読み出しを制御する第 1 の制御信号が入力される第 1 の信号線と、

前記保持部に接続され、前記垂直信号線に読み出された画素信号を該保持部に保持させる第 2 の制御信号が入力される第 2 の信号線と、

前記保持部に接続され、該保持部が保持する画素信号の前記垂直信号線への読み出しを制御する第 3 の制御信号が入力される第 3 の信号線と、

前記第 1 の信号線、前記第 2 の信号線および前記第 3 の信号線が接続され

、前記第 1 の制御信号を該第 1 の信号線に出力し、前記第 2 の制御信号を該第 2 の信号線に出力し、前記第 3 の制御信号を該第 3 の信号線に出力する制御部と、

前記第 1 の画素および前記第 2 の画素から前記垂直信号線を介して読み出された画素信号に対して画像処理を施して出力する出力部と、
を備える電子機器。

(1 1)

前記制御部は、

前記第 1 の画素から前記垂直信号線に読み出された画素信号を前記保持部に保持させるための前記第 2 の制御信号を前記第 2 の信号線に出力し、

前記第 2 の画素から画素信号を読み出す際に、前記保持部に保持される画素信号を読み出すための前記第 3 の制御信号を前記第 3 の信号線に出力する前記 (1 0) に記載の電子機器。

(1 2)

前記制御部は、

前記第 2 の画素から画素信号を読み出す際に、前記保持部に保持された画素信号に含まれる P 相出力および D 相出力のうち、該 D 相出力を前記垂直信号線に出力させるための前記第 3 の制御信号を前記第 3 の信号線に出力する前記 (1 0) または (1 1) に記載の電子機器。

(1 3)

前記制御部は、

前記第 2 の画素から画素信号を読み出す際に、前記保持部にされた前記画素信号に含まれる P 相出力および D 相出力のうち、該 P 相出力を前記垂直信号線に出力させるための前記第 3 の制御信号を前記第 3 の信号線に出力する前記 (1 0) または (1 1) に記載の電子機器。

(1 4)

前記第 2 の画素から画素信号を読み出す際に、前記保持部にされた前記画素信号に含まれる P 相出力と D 相出力とを前記垂直信号線に出力させるため

の前記第3の制御信号を前記第3の信号線に出力する
前記(10)または(11)に記載の電子機器。

(15)

前記第2の画素は、
複数の色の配置に基づく組において前記第1の画素が配置される色の位置
に対応する、他の該組の位置に配置される
前記(10)乃至(14)の何れかに記載の電子機器。

(16)

前記第1の画素は、
受光した光を画像用の第1の信号に変換して画素信号として出力し、
前記第2の画素は、
受光した光を前記第1の信号と機能が異なる第2の信号に変換して画素信
号として出力する
前記(10)乃至(15)の何れかに記載の電子機器。

(17)

前記保持部と前記垂直信号線との間に接続される、ボルテージフォロワ
ンプを用いたバッファ部さらに備える
前記(10)乃至(16)の何れかに記載の電子機器。

(18)

前記保持部に保持される画素信号と、外部から供給される所定電圧の信号
と、のうち一方を、前記保持部と前記垂直信号線との間に接続されるバッ
ファ部に供給するように切り替える切替部をさらに備える
前記(10)乃至(17)の何れかに記載の電子機器。

符号の説明

- [0131] 1 撮像装置
3 通常画素
4 特殊画素
13 A/D変換部

- 19 制御部
 - 31, 41 光電変換部
 - 32, 42 転送スイッチ
 - 33, 43 フローティングディフュージョン
 - 35, 45 増幅トランジスタ
 - 36, 46 行選択スイッチ
 - 51a, 51b ダミー選択スイッチ
 - 52a, 52b アナログスイッチ
 - 53a, 53b キャパシタ
 - 54a, 54b 保持選択スイッチ
 - 500a, 500b, 500c, 500d ダミー部
 - 501 保持部

請求の範囲

[請求項1]

垂直信号線に接続される第1の画素と、
前記垂直信号線に接続される第2の画素と、
前記垂直信号線に接続され、前記垂直信号線に現れた画素信号を保持する保持部と、
前記第1の画素および前記第2の画素に接続され、該第1の画素および該第2の画素から前記垂直信号線への画素信号の読み出しを制御する第1の制御信号が入力される第1の信号線と、
前記保持部に接続され、前記垂直信号線に読み出された画素信号を該保持部に保持させる第2の制御信号が入力される第2の信号線と、
前記保持部に接続され、該保持部が保持する画素信号の前記垂直信号線への読み出しを制御する第3の制御信号が入力される第3の信号線と、
前記第1の信号線、前記第2の信号線および前記第3の信号線が接続され、前記第1の制御信号を該第1の信号線に出力し、前記第2の制御信号を該第2の信号線に出力し、前記第3の制御信号を該第3の信号線に出力する制御部と、
を備える固体撮像素子。

[請求項2]

前記制御部は、
前記第1の画素から前記垂直信号線に読み出された画素信号を前記保持部に保持させるための前記第2の制御信号を前記第2の信号線に出力し、
前記第2の画素から画素信号を読み出す際に、前記保持部に保持される画素信号を読み出すための前記第3の制御信号を前記第3の信号線に出力する
請求項1に記載の固体撮像素子。

[請求項3]

前記制御部は、
前記第2の画素から画素信号を読み出す際に、前記保持部に保持さ

れた画素信号に含まれるP相出力およびD相出力のうち、該D相出力を前記垂直信号線に出力させるための前記第3の制御信号を前記第3の信号線に出力する

請求項1に記載の固体撮像素子。

[請求項4] 前記制御部は、

前記第2の画素から画素信号を読み出す際に、前記保持部に保持された画素信号に含まれるP相出力およびD相出力のうち、該P相出力を前記垂直信号線に出力させるための前記第3の制御信号を前記第3の信号線に出力する

請求項1に記載の固体撮像素子。

[請求項5] 前記第2の画素から画素信号を読み出す際に、前記保持部に保持された画素信号に含まれるP相出力とD相出力とを前記垂直信号線に出力させるための前記第3の制御信号を前記第3の信号線に出力する

請求項1に記載の固体撮像素子。

[請求項6] 前記第2の画素は、

複数の色の配置に基づく組において前記第1の画素が配置される色の位置に対応する、他の該組の位置に配置される

請求項1に記載の固体撮像素子。

[請求項7] 前記第1の画素は、

受光した光を画像用の第1の信号に変換して画素信号として出力し

、

前記第2の画素は、

受光した光を前記第1の信号と機能が異なる第2の信号に変換して画素信号として出力する

請求項1に記載の固体撮像素子。

[請求項8] 前記保持部と前記垂直信号線との間に接続される、ボルテージフォロワンプを用いたバッファ部さらに備える

請求項1に記載の固体撮像素子。

[請求項9] 前記保持部に保持される画素信号と、外部から供給される所定電圧の信号と、のうち一方を、前記保持部と前記垂直信号線との間に接続されるバッファ部に供給するように切り替える切替部をさらに備える請求項1に記載の固体撮像素子。

[請求項10] 垂直信号線に接続される第1の画素と、
前記垂直信号線に接続される第2の画素と、
前記垂直信号線に接続され、前記垂直信号線に現れた画素信号を保持する保持部と、
前記第1の画素および前記第2の画素に接続され、該第1の画素および該第2の画素から前記垂直信号線への画素信号の読み出しを制御する第1の制御信号が入力される第1の信号線と、
前記保持部に接続され、前記垂直信号線に読み出された画素信号を該保持部に保持させる第2の制御信号が入力される第2の信号線と、
前記保持部に接続され、該保持部が保持する画素信号の前記垂直信号線への読み出しを制御する第3の制御信号が入力される第3の信号線と、
前記第1の信号線、前記第2の信号線および前記第3の信号線が接続され、前記第1の制御信号を該第1の信号線に出力し、前記第2の制御信号を該第2の信号線に出力し、前記第3の制御信号を該第3の信号線に出力する制御部と、
前記第1の画素および前記第2の画素から前記垂直信号線を介して読み出された画素信号に対して画像処理を施して出力する出力部と、
を備える電子機器。

[請求項11] 前記制御部は、
前記第1の画素から前記垂直信号線に読み出された画素信号を前記保持部に保持させるための前記第2の制御信号を前記第2の信号線に出力し、
前記第2の画素から画素信号を読み出す際に、前記保持部に保持さ

れる画素信号を読み出すための前記第3の制御信号を前記第3の信号線に出力する

請求項10に記載の電子機器。

[請求項12] 前記制御部は、

前記第2の画素から画素信号を読み出す際に、前記保持部に保持された画素信号に含まれるP相出力およびD相出力のうち、該D相出力を前記垂直信号線に出力させるための前記第3の制御信号を前記第3の信号線に出力する

請求項10に記載の電子機器。

[請求項13] 前記制御部は、

前記第2の画素から画素信号を読み出す際に、前記保持部に保持された画素信号に含まれるP相出力およびD相出力のうち、該P相出力を前記垂直信号線に出力させるための前記第3の制御信号を前記第3の信号線に出力する

請求項10に記載の電子機器。

[請求項14] 前記第2の画素から画素信号を読み出す際に、前記保持部に保持された画素信号に含まれるP相出力とD相出力とを前記垂直信号線に出力させるための前記第3の制御信号を前記第3の信号線に出力する

請求項10に記載の電子機器。

[請求項15] 前記第2の画素は、

複数の色の配置に基づく組において前記第1の画素が配置される色の位置に対応する、他の該組の位置に配置される

請求項10に記載の電子機器。

[請求項16] 前記第1の画素は、

受光した光を画像用の第1の信号に変換して画素信号として出力し、

前記第2の画素は、

受光した光を前記第1の信号と機能が異なる第2の信号に変換して

画素信号として出力する

請求項 10 に記載の電子機器。

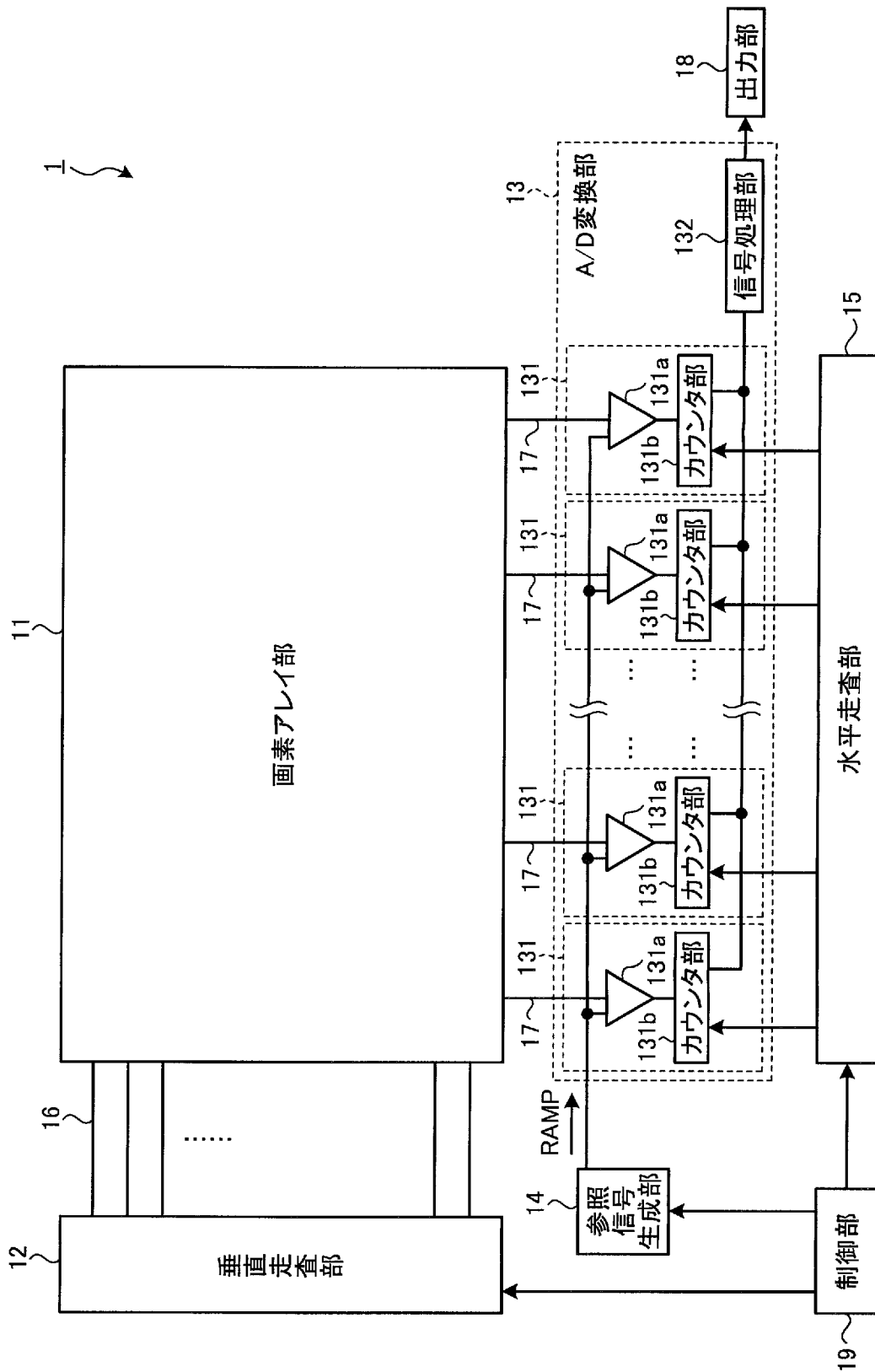
[請求項17] 前記保持部と前記垂直信号線との間に接続される、ボルテージフォロワアンプを用いたバッファ部さらに備える

請求項 10 に記載の電子機器。

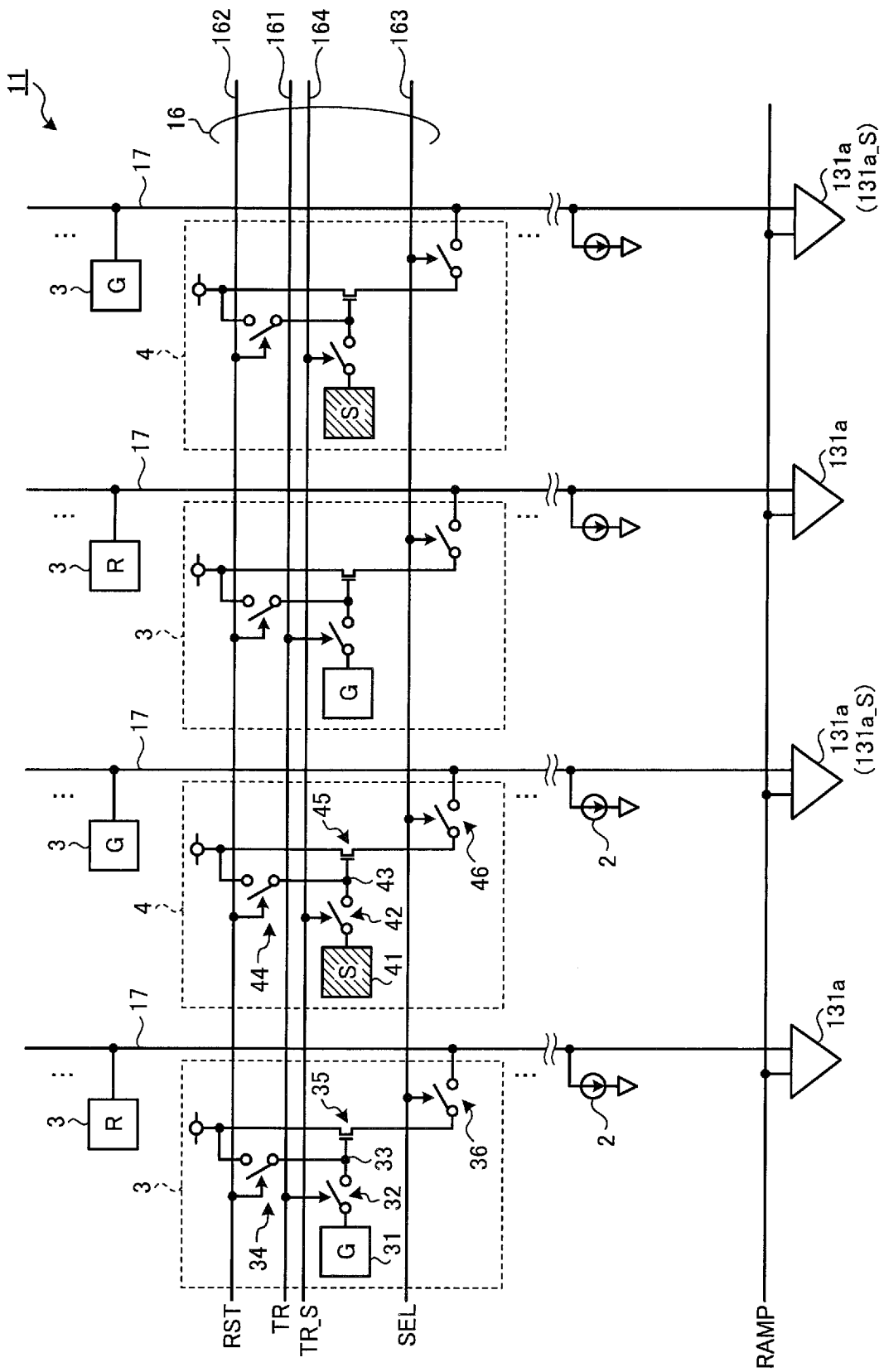
[請求項18] 前記保持部に保持される画素信号と、外部から供給される所定電圧の信号と、のうち一方を、前記保持部と前記垂直信号線との間に接続されるバッファ部に供給するように切り替える切替部をさらに備える

請求項 10 に記載の電子機器。

[図1]



[図2]



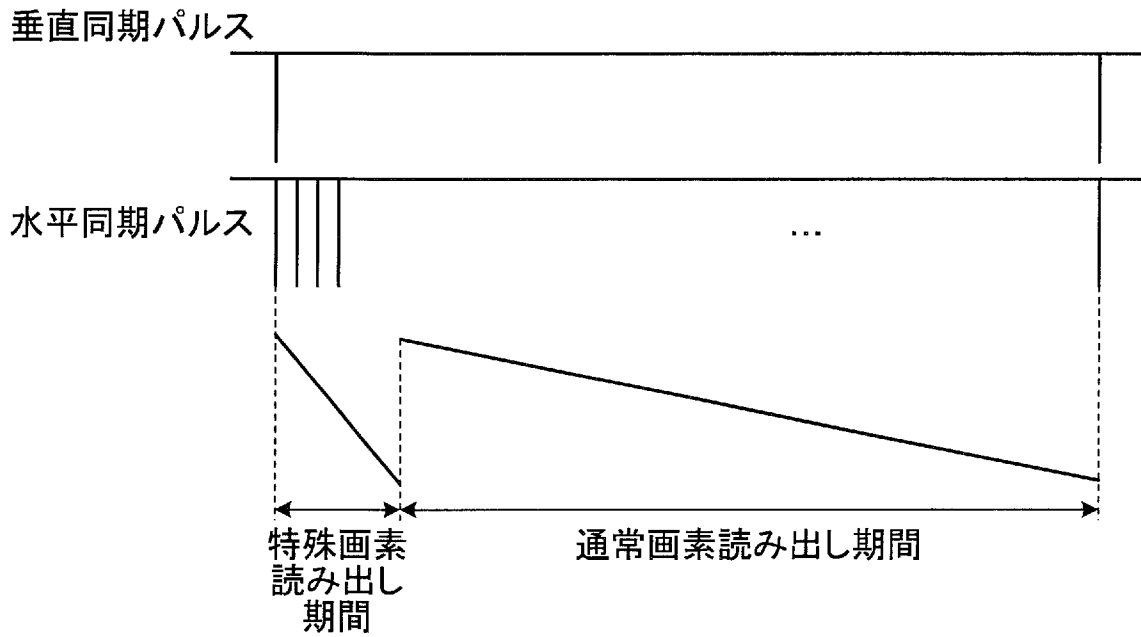
[図3A]

G	B
R	G

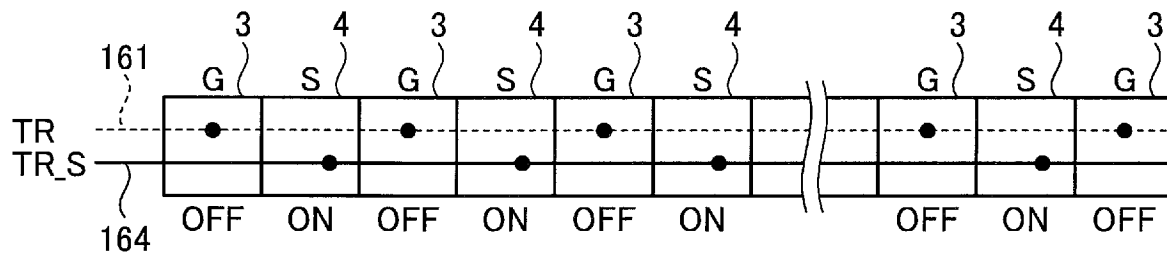
[図3B]

G	S
R	G

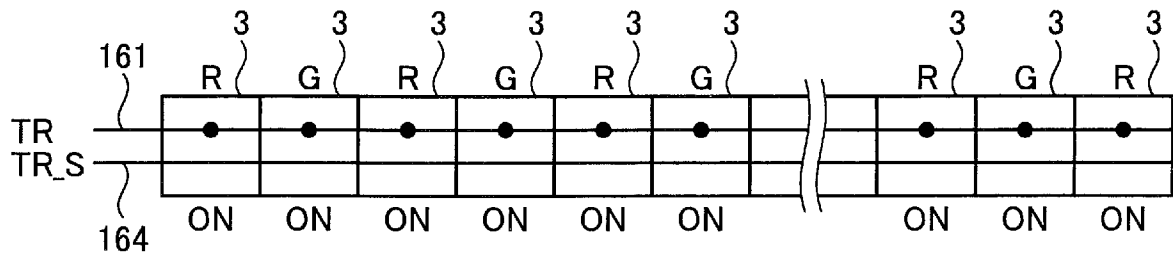
[図4]



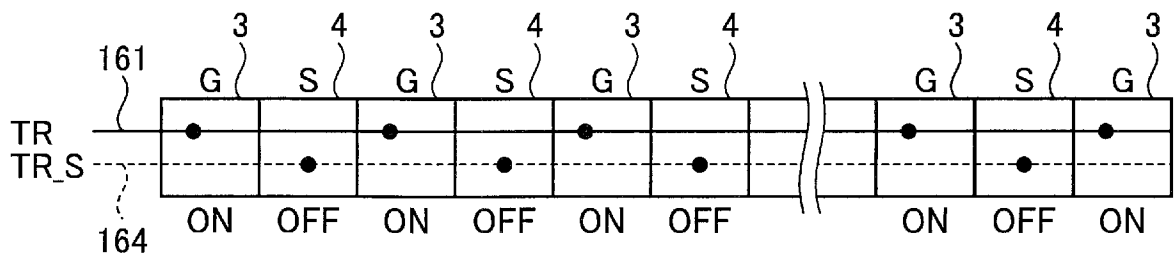
[図5]



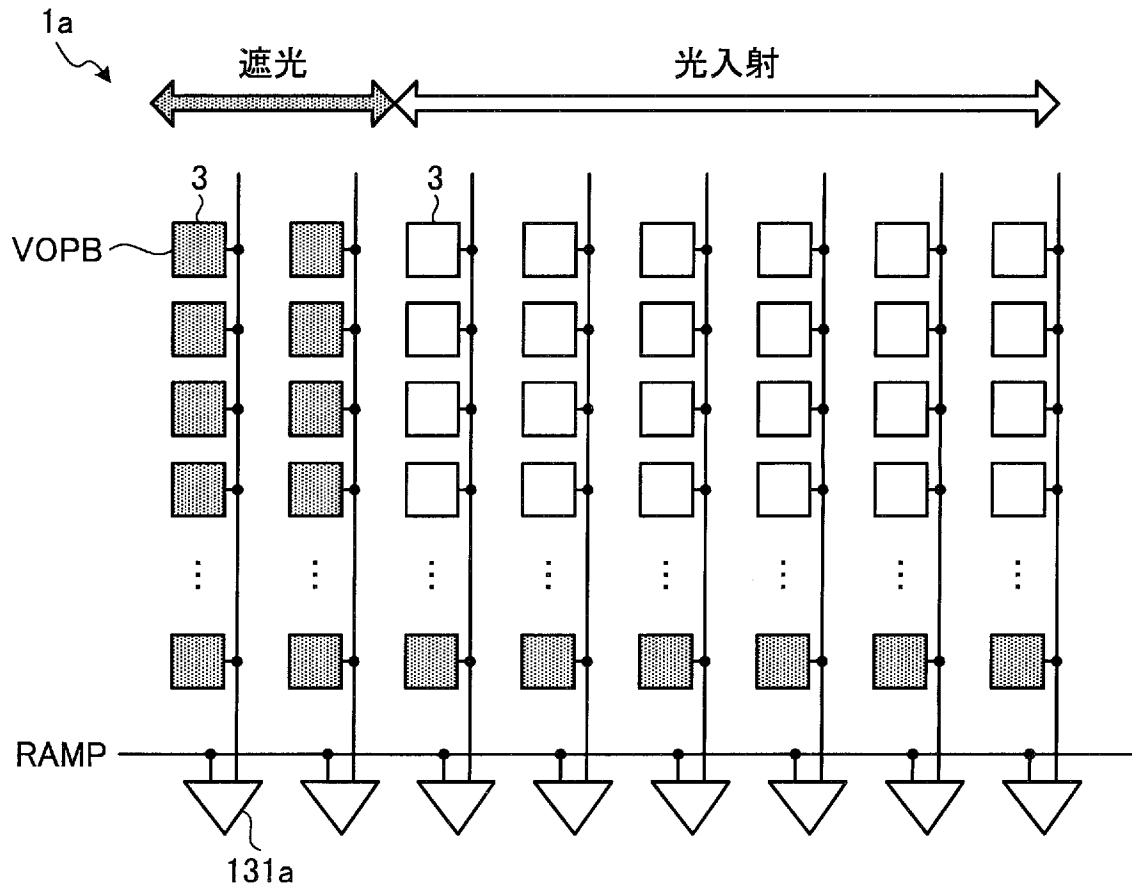
[図6]



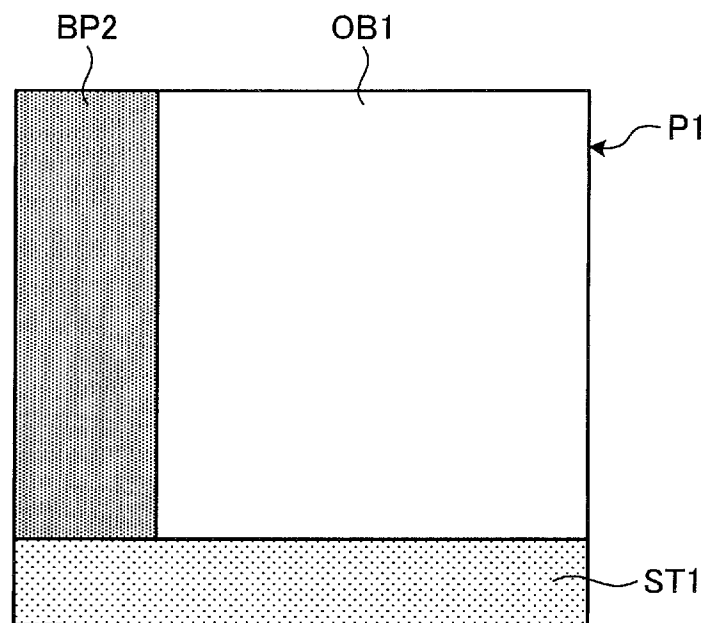
[図7]



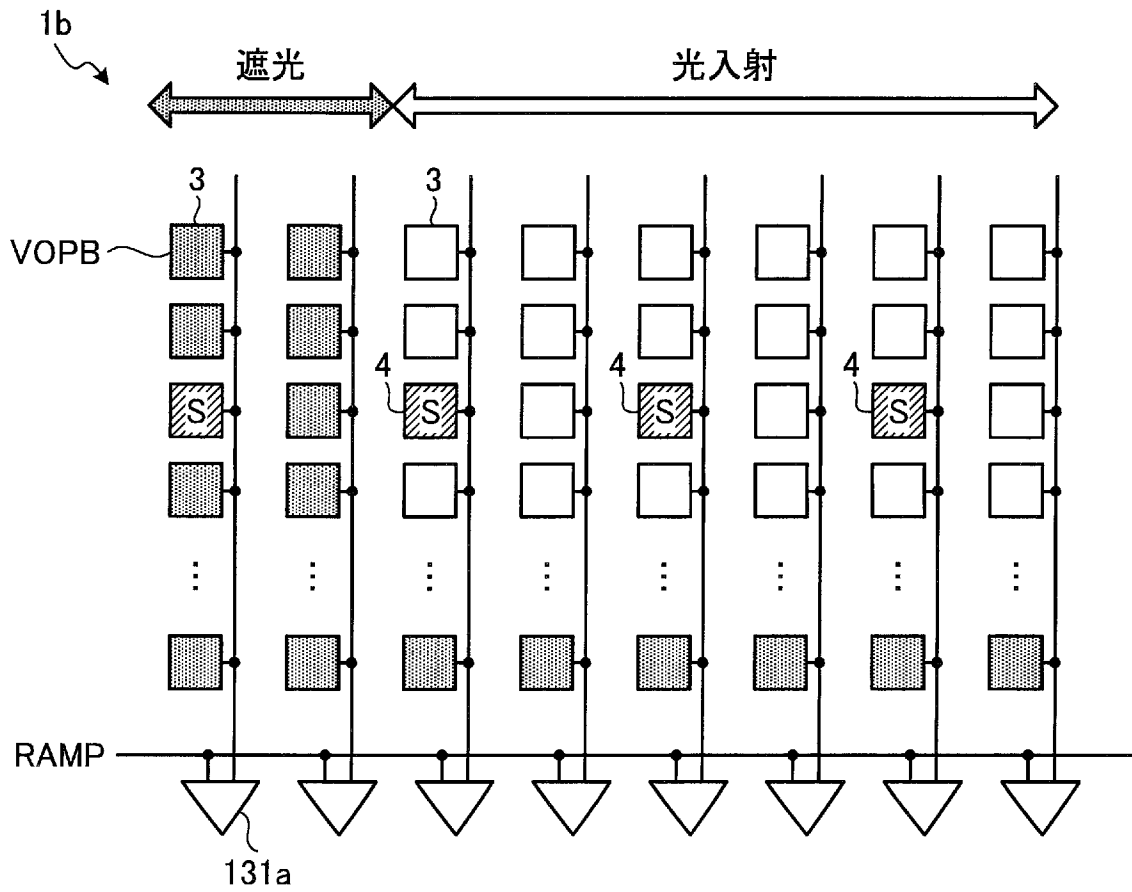
[図8]



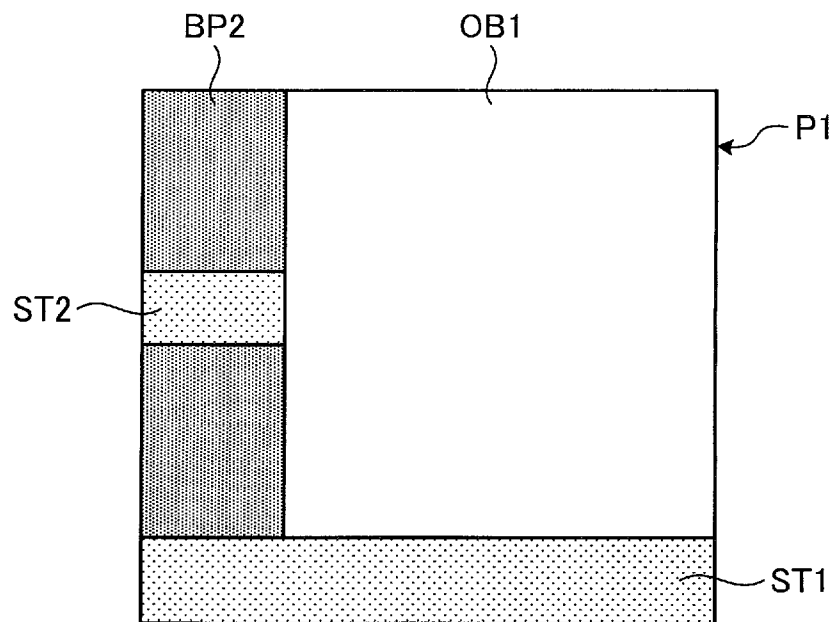
[図9]



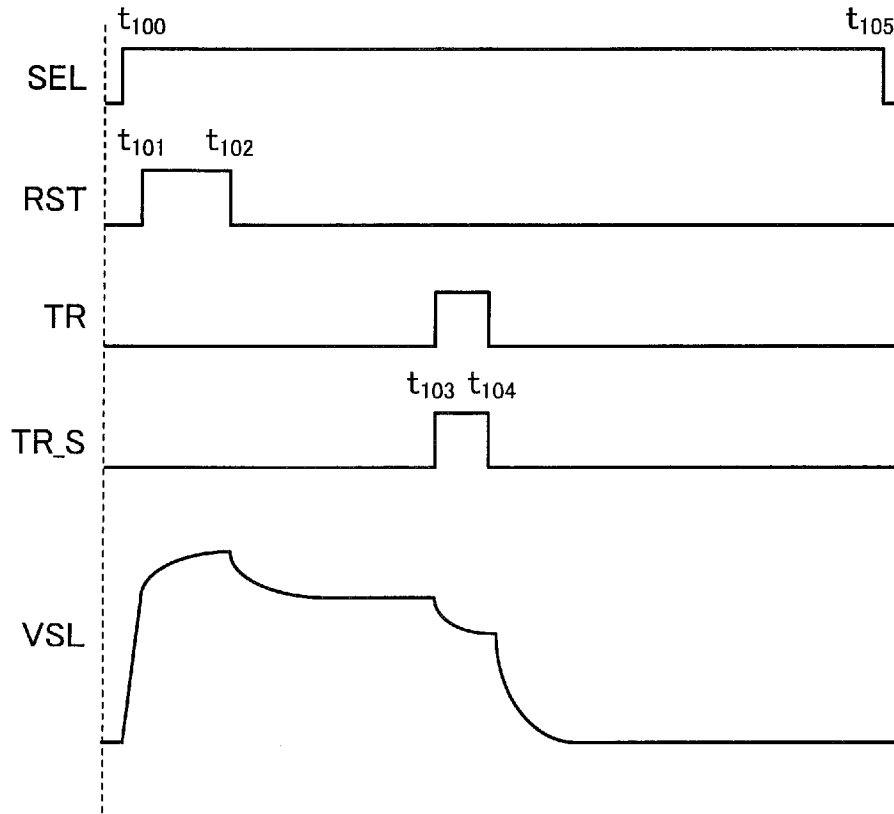
[図10]



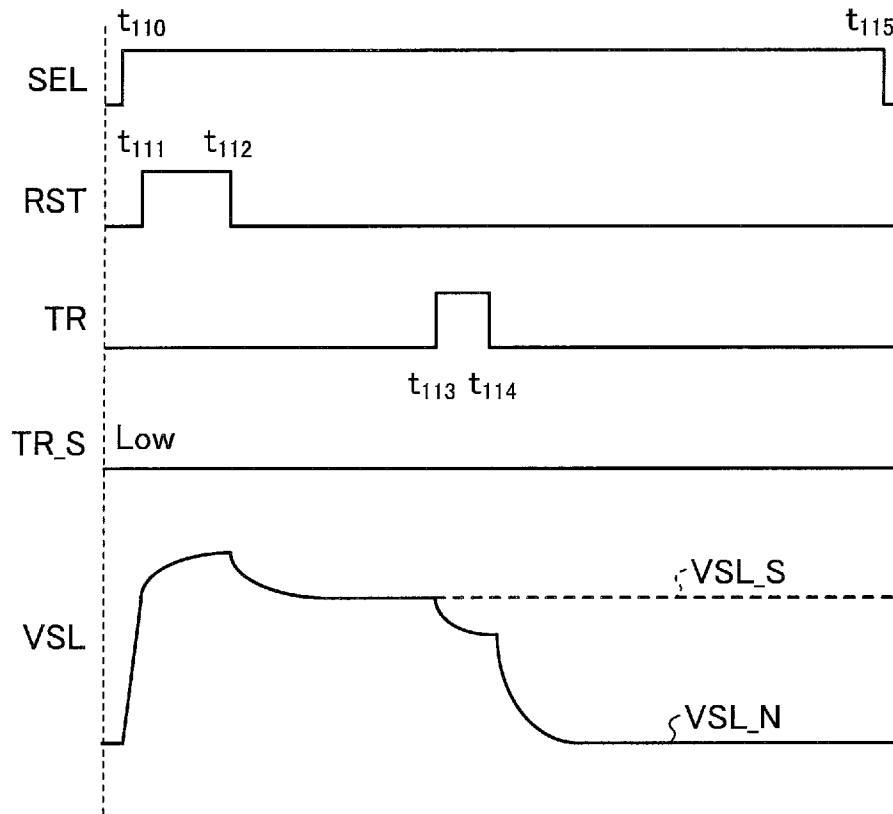
[図11]



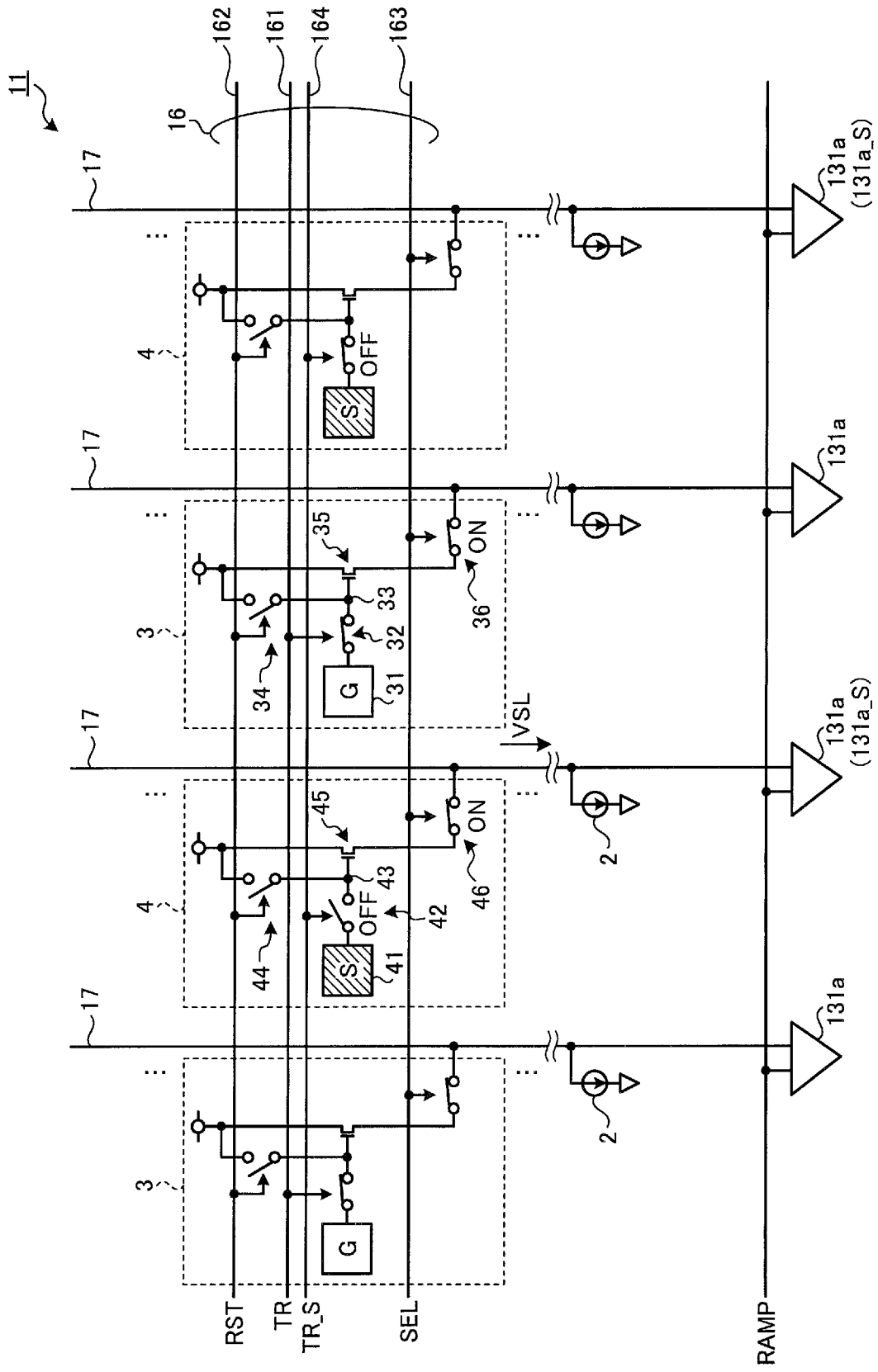
[図12]



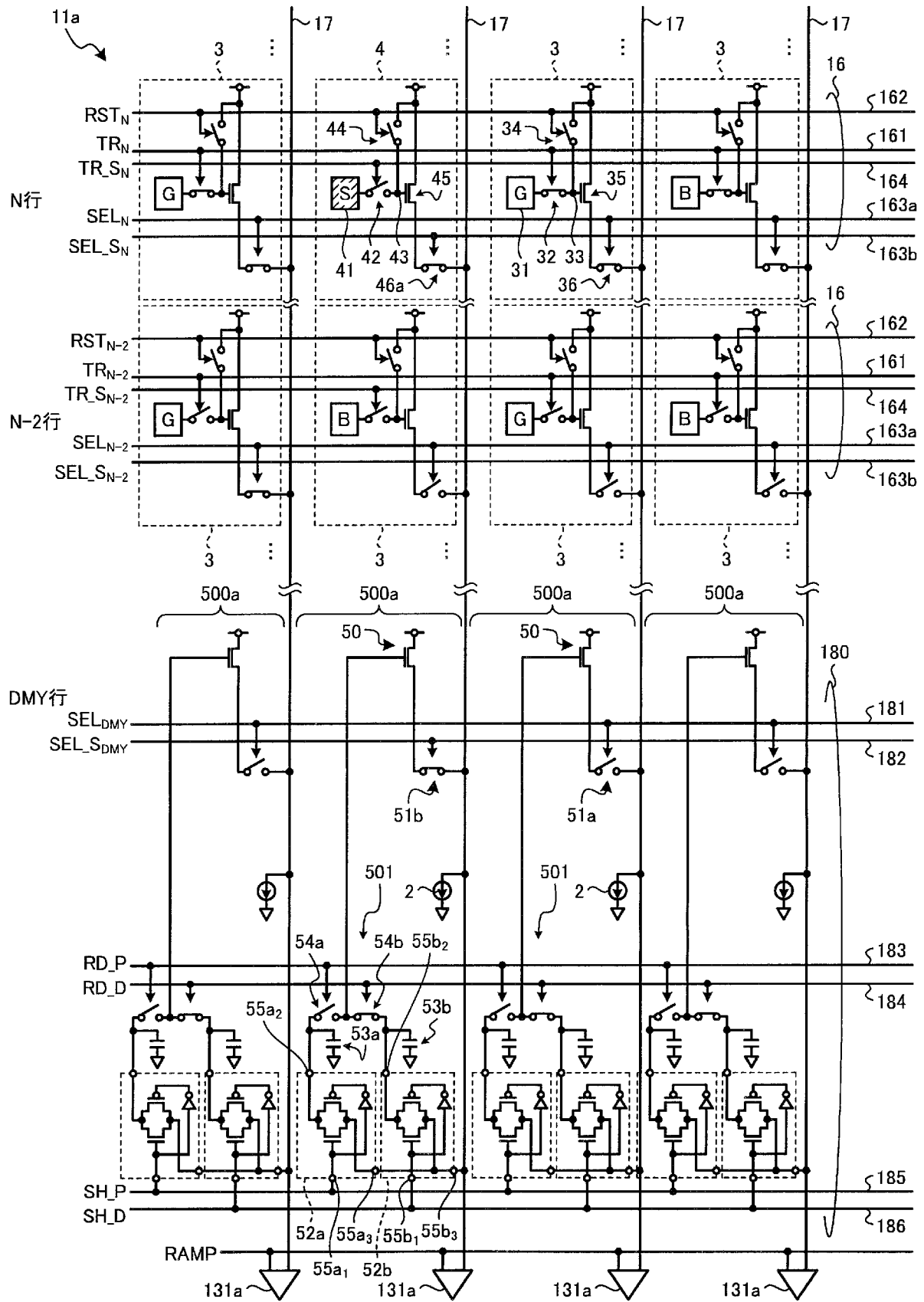
[図14]



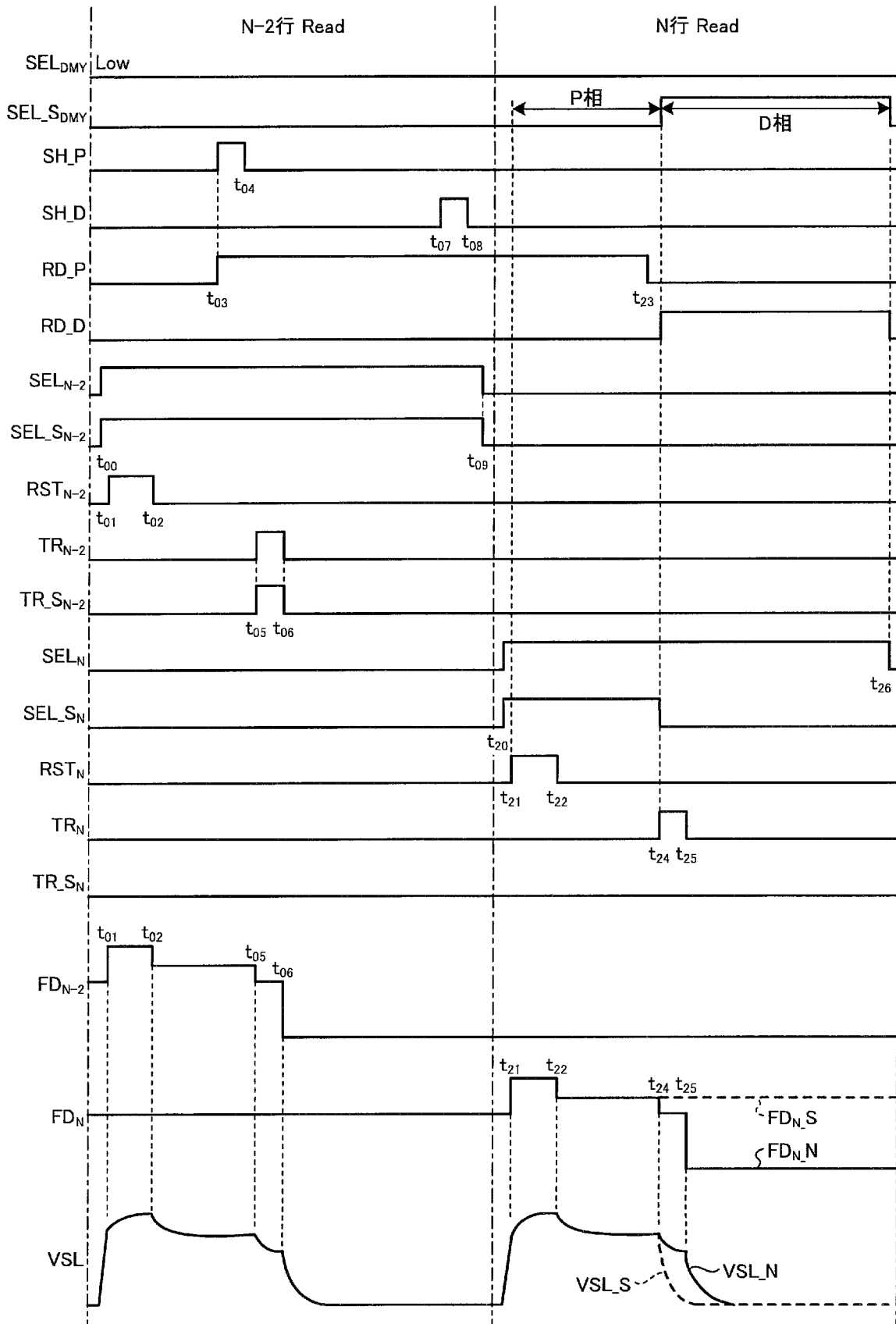
[図15]



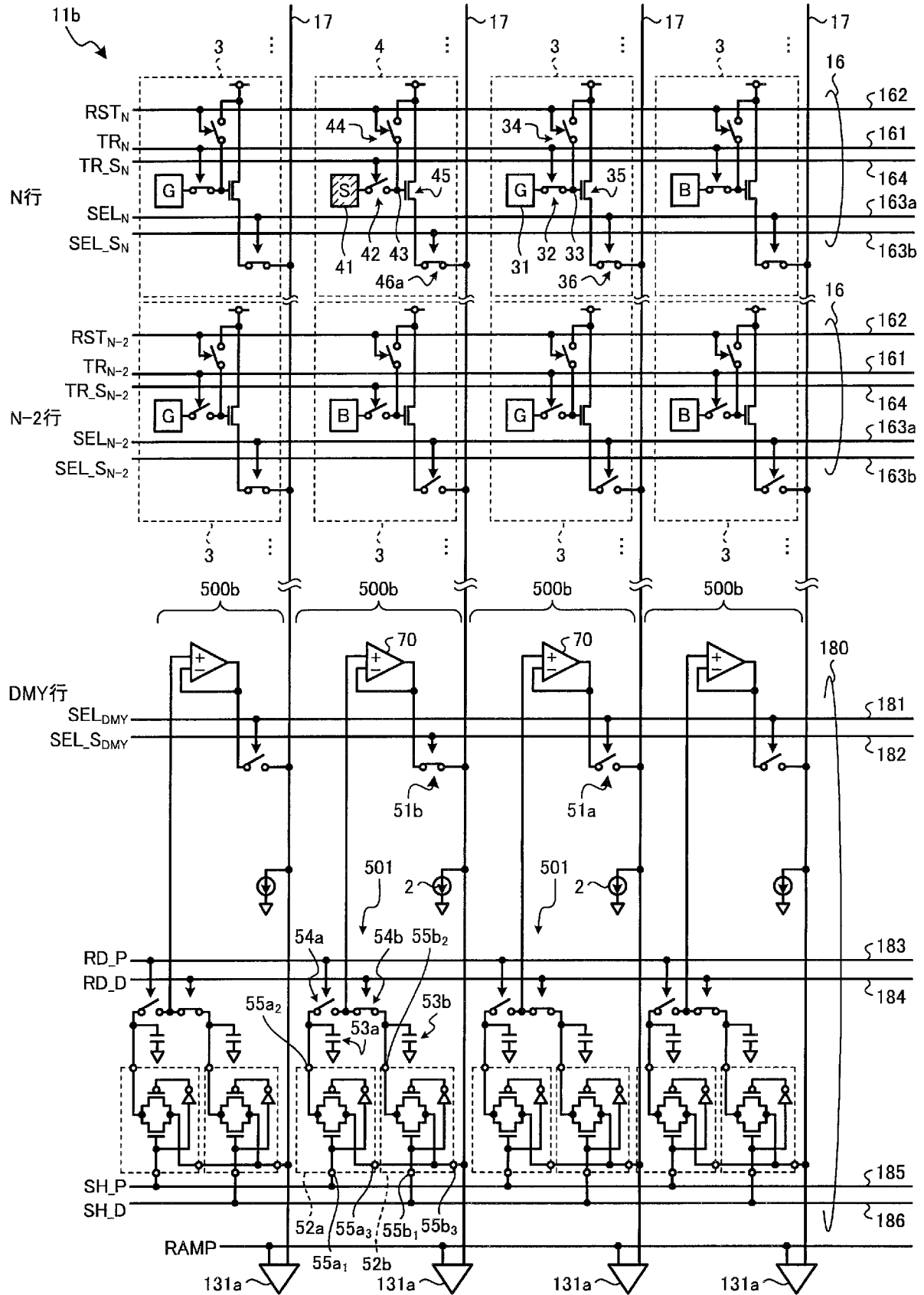
[図16]



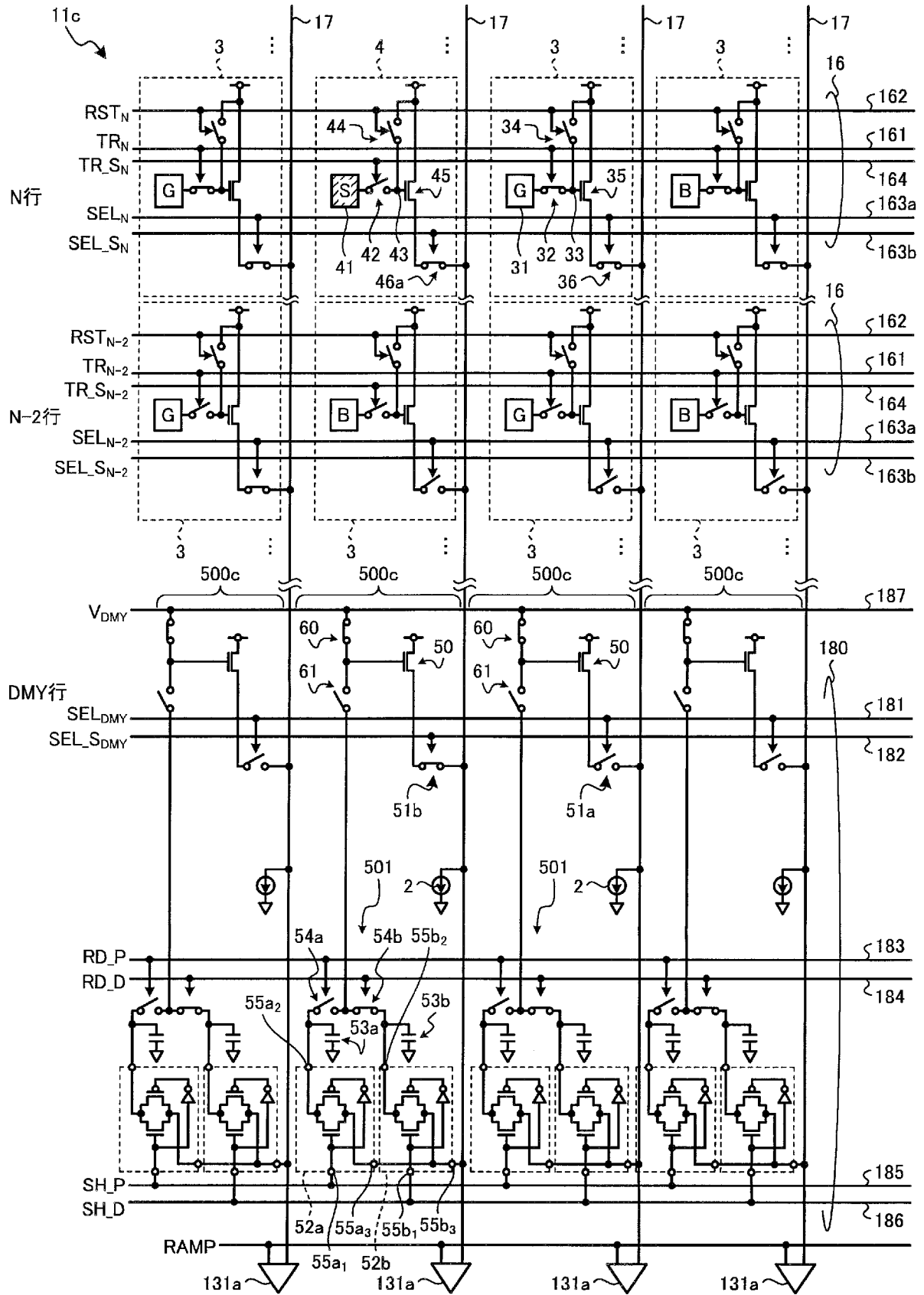
[図17]



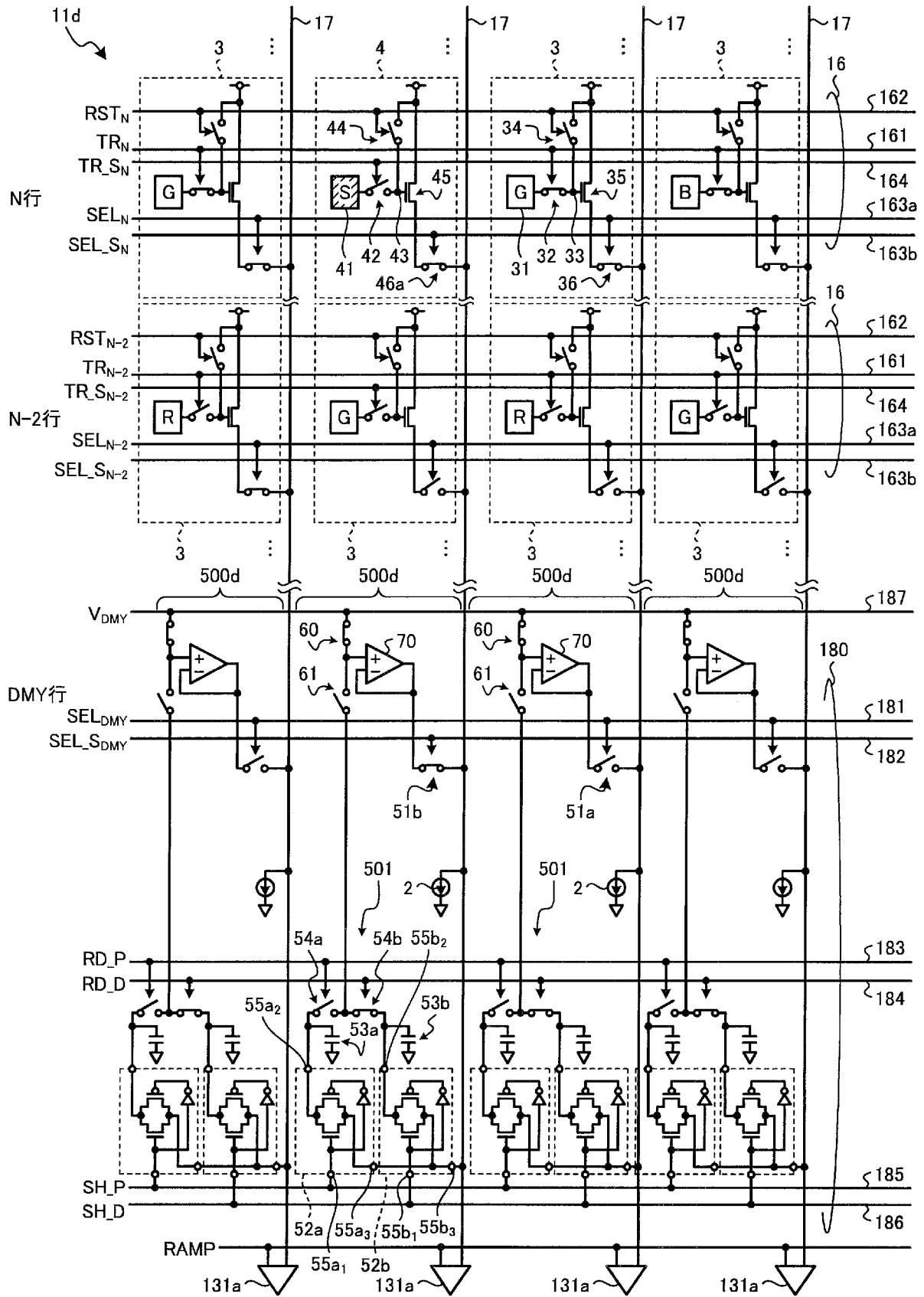
[図18]



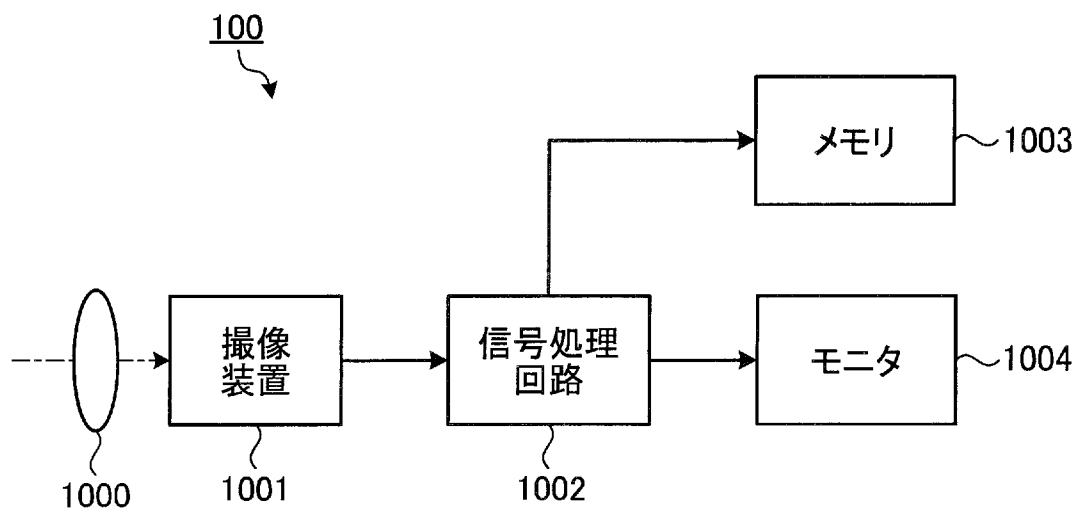
[図19]



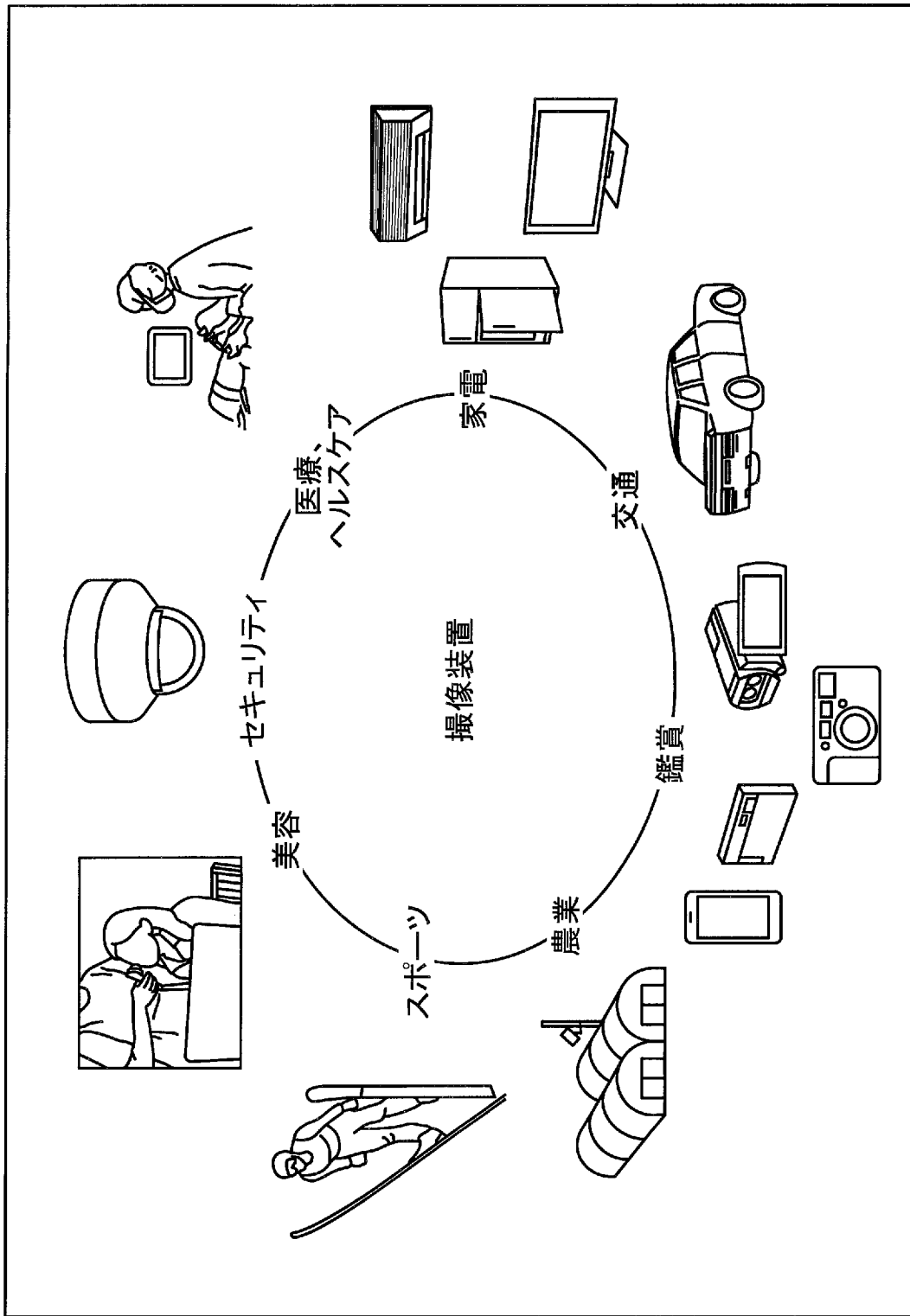
[図20]



[図21]



[図22]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/030784

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H04N5/378 (2011.01) i, H01L27/146 (2006.01) i, H04N5/357 (2011.01) i, H04N5/374 (2011.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl. H04N5/378, H01L27/146, H04N5/357, H04N5/374

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2019
Registered utility model specifications of Japan	1996-2019
Published registered utility model applications of Japan	1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2016-213740 A (CANON INC.) 15 December 2016, paragraphs [0014]-[0146] (Family: none)	1-8, 10-17 9, 18
Y	JP 2008-252605 A (SONY CORPORATION) 16 October 2008, fig. 1 & US 2008/0239124 A1, fig. 1	1-8, 10-17
Y	JP 2016-82453 A (CANON INC.) 16 May 2016, fig. 10 & US 2016/0112663 A1, fig. 10	6, 15

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 04.10.2019	Date of mailing of the international search report 15.10.2019
---	--

Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer Telephone No.
--	---

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/030784

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2014-239289 A (SONY CORPORATION) 18 December 2014 & US 2014/0362271 A1	1-18
A	JP 2010-130398 A (SONY CORPORATION) 10 June 2010 & US 2010/0134667 A1	1-18

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H04N5/378(2011.01)i, H01L27/146(2006.01)i, H04N5/357(2011.01)i, H04N5/374(2011.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H04N5/378, H01L27/146, H04N5/357, H04N5/374

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2016-213740 A (キヤノン株式会社) 2016.12.15, 段落 [0014]-[0146] (ファミリーなし)	1-8, 10-17 9, 18
Y	JP 2008-252605 A (ソニー株式会社) 2008.10.16, 図1 & US 2008/0239124 A1, 図1	1-8, 10-17
Y	JP 2016-82453 A (キヤノン株式会社) 2016.05.16, 図10 & US 2016/0112663 A1, 図10	6, 15

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日

04.10.2019

国際調査報告の発送日

15.10.2019

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
 郵便番号 100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

松永 隆志

5V

4228

電話番号 03-3581-1101 内線 3571

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2014-239289 A (ソニー株式会社) 2014. 12. 18, & US 2014/0362271 A1	1-18
A	JP 2010-130398 A (ソニー株式会社) 2010. 06. 10, & US 2010/0134667 A1	1-18