



(19)  
Bundesrepublik Deutschland  
Deutsches Patent- und Markenamt

(10) **DE 695 33 765 T2** 2005.11.03

(12)

## Übersetzung der europäischen Patentschrift

(97) **EP 0 698 865 B1**

(21) Deutsches Aktenzeichen: **695 33 765.3**

(96) Europäisches Aktenzeichen: **95 111 964.3**

(96) Europäischer Anmeldetag: **28.07.1995**

(97) Erstveröffentlichung durch das EPA: **28.02.1996**

(97) Veröffentlichungstag

der Patenterteilung beim EPA: **17.11.2004**

(47) Veröffentlichungstag im Patentblatt: **03.11.2005**

(51) Int Cl.7: **H04N 5/335**

(30) Unionspriorität:

**282246**      **29.07.1994**      **US**

(73) Patentinhaber:

**Pitney Bowes, Inc., Stamford, Conn., US**

(74) Vertreter:

**HOFFMANN & EITLE, 81925 München**

(84) Benannte Vertragsstaaten:

**DE, FR, GB**

(72) Erfinder:

**Lee, Young W, Orange, Connect. 06477, US; Moh, Sungwon, Wilton, Connect. 06897, US; Muller, Arno, Westport, Connect. 06880, US**

(54) Bezeichnung: **Steuermodul für ladungsgekoppelte Anordnung**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

**Beschreibung**

**[0001]** Die vorliegende Erfindung betrifft ein Ladungskopplungs-Abtastvorrichtungssystem, spezieller, ein Mikroprozessorkontrollsystem, wie eines von denen, die zur Kontrolle eines elektronischen Frankiermaschinensystems verwendet werden, das einen Mikroprozessorkontroller besitzt, der durch ein Ein/Ausgabeinterface in Verbindung mit der Ladungskopplungsvorrichtung ist.

**[0002]** Ein Kontrollsystem zur Kontrolle der Operation einer Ladungskopplungsvorrichtung ist in der US-A-4 992 137 beschrieben.

**[0003]** In elektronischen Frankiermaschinensystemen (EPM), und anderen ähnlichen Vorrichtungen ist es üblich, Ladungskopplungsvorrichtungen (CCD) für verschiedene Abtastaufgaben zu verwenden. Speziell ist es üblich, CCD's zum Abtasten verschiedener Zustände von verschiedenen Komponenten einer elektronischen Frankiermaschine zu verwenden und die abgetastete Information an das Mikroprozessorkontrollsystem der elektronischen Frankiermaschine zu übermitteln. Es ist auch üblich, ein spezielles Kontrollsystem für jedes elektronische Frankiermaschinensystem zu entwickeln, d. h., jedes Messmodell hat ein Kontrollsystem, das ein einmalig spezifiziertes Mikroprozessorsystem, ASIC (Application Specified Integrated Circuit – Anwendung spezifizierter integrierter Schaltkreis), Speichervorrichtungen und eine Vielzahl von anderen elektronischen Komponenten besitzt. Als eine Konsequenz wird das CCD-Interface einmal für jedes Messmodell spezifiziert, um mit der speziellen zu verwendeten CCD zu arbeiten. Folglich ist das Kontrollsystem für jede Messmodellserie relativ unstandardisiert.

**[0004]** Es ist eine Aufgabe der vorliegenden Erfindung, ein Ladungskopplungsvorrichtungskontrollmodul zur Verfügung zu stellen, das programmierbar ist, das CCD-Kontrollmodul als Antwort auf programmierbare Kontrollsignale zu aktivieren.

**[0005]** Es ist eine weitere Aufgabe der vorliegenden Erfindung ein elektronischen Frankiermaschinen-Mikroprozessorkontrollsystem zur Verfügung zu stellen, das zur Kontrolle der Operation einer Vielfalt von elektronischen Messmodellen geeignet ist, die beliebige von einer Vielfalt von Ladungskopplungs-Abtastvorrichtungen besitzen, die mit der Arbeitsweise der elektronischen Frankiermaschine verbunden sind, worin das Mikroprozessorkontrollsystem leicht zu programmieren sein sollte, um jede einzelne der Vielfalt von Ladungskopplungsvorrichtungen zu steuern.

**[0006]** Gemäß der Erfindung wird ein Kontrollsystem zur Steuerung der Operation einer Ladungskopplungsvorrichtung zur Verfügung gestellt, wobei

die Operation der Ladungskopplungsvorrichtung auf ein Schiebetaktsignal einer gegebenen Frequenz und ein Schiebeaktivierungssignal reagiert, das Kontrollsystem Mittel zur Generierung einer Vielzahl von Schiebetaktsignalen besitzt, wobei jedes der Schiebetaktsignale eine unterschiedliche Frequenz besitzt, Registermittel zur Speicherung einer Vielzahl von Kontrollbits, die der Vielzahl von Schiebetaktsignalen entsprechen, Schaltungsmittel zur Auswahl eines der Schiebetaktsignale als Antwort auf den Zustand der Kontrollbits und zur Leitung des ausgewählten Schiebetaktsignals an einen Einzeltakteingang der Ladungskopplungsvorrichtung, und Mittel (**1326**) zur Generierung des Schiebetaktsignals und zur Leitung des Schiebeaktivierungssignals an die Ladungskopplungsvorrichtung zusammen mit der Anwesenheit des ausgewählten Schiebetaktsignals.

**[0007]** In einer bevorzugten Ausführung besteht ein Kontrollsystem für EPM aus einem programmierbaren Mikroprozessor, der in Buskommunikation mit einer Vielzahl von nicht flüchtigen Speichereinheiten steht, zur Berechnung der Postgebühr, die von der Druckeinheit als Antwort auf die Programmierung gedruckt wird. Der programmierbare Mikroprozessor ist auch in Buskommunikation mit einem ROM oder programmierbaren Speicher, einem Direktzugriffsspeicher (RAM – random access memory), und einem Anwendung spezifischen integriertem Schaltkreis (ASIC).

**[0008]** Der ASIC besteht aus einer beliebigen Anzahl von Systemmodulen, d. h., Mikroprozessorschnittstellenmodul, Adressendekodermodul, Unterbrechungskontrollermodul, Taktmodul, Zeitgebermodul, Sicherheitsmodul mit permanentem Speicher, Druckermodul, Kommunikationsmodul, Druckkopfkontrollermodul, Modul für das graphische Interface und CCD-Interfacemodul.

**[0009]** Der ASIC enthält weiterhin eine Vielzahl von adressierbaren Registern, auf die, während des Einschaltens des Systemstroms, vom Mikroprozessor zugegriffen wird und in die die verschiedenen Arbeitsparameter für jedes Modul aus dem Programmspeicher einschließlich des CCD-Interfaces geschrieben werden. Auch schreibt der Mikroprozessor während des Einschaltens des Stromes Daten in bestimmte ASIC-Register, die bestimmte Arbeitsmoduszustände für interne ASIC-Funktionen festlegen. Die Programmierfähigkeit des ASIC in dieser Sache erlaubt die Anpassung des ASIC-Moduls an Kundenwünsche, einschließlich des CCD-Interfacemoduls, unter der Kontrolle der Software für das spezielle Frankiermaschinensystem. In diese Sache könnte ein Standard ASIC im Kontrollsystem zur Unterstützung der Systemkontrolle für eine Vielfalt von Messsystemen und Konfigurationen verwendet werden.

**[0010]** Der CCD-Sensorinterfacemodul erzeugt ei-

nen programmierbaren Pixeltaktgeber und einen Datentransferimpuls für die CCD-Sensorvorrichtung. Es liefert auch einen 64-Bitpuffer, um das Sammeln von Pixelinformation von der CCD-Sensorvorrichtung zu erlauben, und um sie an einen unter Mikroprozessorkontrolle stehenden Speicher zu übertragen. Der Pixeltaktgeber ist auf 1 MHz, 500 KHz, 250 KHz, 125 KHz oder 62.5 KHz programmierbar. Der Datentransferimpuls ist auf 2048 effektive Pixel festgelegt. Der 64-Bitpuffer ist doppelt gepuffert, um eine ununterbrochene Sammlung der Pixelinformation zu unterstützen.

**[0011]** Die Erfindung wird durch Bezug auf die beiliegenden Abbildungen mit Hilfe eines Beispiels besser verstanden, worin:

**[0012]** [Fig. 1](#) ein Schema eines Mikrokontrollersystems ist, das einen programmierbaren ASIC zur Kontrolle der Operation einer Frankiermaschine mit thermischen Druck, im Einklang mit der vorliegenden Erfindung, besitzt.

**[0013]** [Fig. 2](#) ein Schema eines ASIC im Einklang mit der vorliegenden Erfindung ist; und

**[0014]** [Fig. 3](#) ist ein Schema der diskreten Logik eines CCD-Interfacemoduls im Einklang mit der vorliegenden Erfindung.

**[0015]** Mit Bezug auf die [Fig. 1](#), besteht ein Mikroprozessorkontrollsystem, allgemein mit **11** bezeichnet, das bevorzugt dazu gedacht ist, eine Frankiermaschine mit thermischen Druck zu kontrollieren (nicht gezeigt), aus einem Mikroprozessor **13**, Eingabebus **17** und einer Verbindung mit einem Anwendungsspezifischem Integriertem Schaltkreis (ASIC) **15** und einer Vielzahl von Speichereinheiten (MU). Der ASIC **15** besteht aus einer Anzahl integrierter Schaltkreise, zum Beispiel einem ASIC Signalmanager **19**, Adressendekoder **20**, Taktgeber **1100**, Zeitgebermodul **600**, universellen asynchronen Empfänger und einem Übertragungsmodul (UART) **300**, einer Benutzer I/O **1200**, Tastatur und einem Bildschirminterface, einer Unterbrechungskontrolle **700**, einem Druckkopfkontrollermodul **900**, einer Ver- und Entschlüsselungsmaschine **800**, einem Speichercontroller **400**, einem Mehrfach-PWM-Generator und einem Sensorinterface **500**, einem Ladungskopplungsvorrichtungensinterface **1300** und einem Sloganinterface **200**. Es sollte anerkannt werden, dass es in der Erwägung der vorliegenden Erfindung ist, dass die IC-Module, die den ASIC **15** bilden, variieren können und dass die hier identifizierten Module gedacht sind, eine bevorzugte Ausführung darzustellen.

**[0016]** Der ASIC hat einen internen Datenbus (IDB) und eine Vielzahl von Kontrollleitungen CL. Bestimmte Module sind mit einem Puffer **50** über einen internen Bus IB in Verbindung. Der Puffer **50** besitzt eine

Busverbindung mit einem Koppler **23**. Der Koppler **23** ist mit verschiedenen Messvorrichtungen, wie dem Tastaturbildschirm KDI, Druckkopfpuffer/Antrieb PHB und den Motorantriebern **550**, die die Motoren **552** antreiben und dem CCD **1310** in Verbindung. In [Fig. 1](#) sind die Busleitungen IDB und IB und die Kontrollleitungen zum Zwecke der Klarheit in vereinfachter Weise dargestellt.

**[0017]** Bezugnehmend auf die Abbildungen [Fig. 1](#) und [Fig. 2](#), ist der Mikroprozessor **13** in der bevorzugten Ausführung ein Motorola Modell MC68E0000, der die Kontrollsignale zwischen dem Mikroprozessor **13** und dem Mikroprozessorinterfaceschaltkreis **19** auf dem ASIC entlang des I/O-Busse IR weitergibt. Der Kontrollsystemadressbus wird vom ASIC Adressendekoder **20** aufgenommen. Als Antwort auf bestimmte Adressen vom Mikroprozessor, generiert der Adressendekoder die notwendigen Kontrollsignale für den internen ASIC Kontrollbus CL, um die Module im Einklang mit der Adresseninstruktion vom Mikroprozessor **13** zu aktivieren. Daten niedriger Ordnung vom Systembus **17** werden vom Interface **19** empfangen und auf den internen Datenbus platziert, um in das ASIC Register **8** abgelegt zu werden, wenn vom Adressendekoder als Antwort auf die Adresseninstruktion vom Mikroprozessor berechtigt. Die im ASIC Register **8** abgelegten Daten sind die Arbeitsparameter für die Module und werden von den Modulen adressiert, wenn die Module vom Adressendekoder **20** berechtigt wurden. Es wird auf eine vollständigere Beschreibung des Mikroprozessorkontrollsystems in EP-A-0 657 817 hingewiesen.

**[0018]** Bezugnehmend auf die [Fig. 3](#), enthält das CCD-Module ein CCD-Kontrollregister **1322**, das Eingabe vom internen Datenbus IDB des ASIC **13** empfängt, wenn ein Schreibberechtigungskontrollsignal vom Adressenkontroller **20** durch ein OR-Gate **1324** vorhanden ist. Die Ausgabekontrollbits (b0, b1, b2) vom CCD-Kontrollregister **1322** werden an den Multiplexer **1334** geleitet, der, abhängig vom Zustand der Ausgabekontrollbits (b0, b1, b2), eine der Eingaberverschiebungstaktfrequenzen (1 MHz, 500 KHz, 250 KHz, 125 KHz oder 62.5 KHz) auswählt. Die Verschiebungstaktfrequenzen werden von einer Teilkette **1333** geliefert, die eine beliebiger geeigneter Zeitmultiplexschaltkreis sein kann. Die Ausgabe des Multiplexers **1334** wird zusammen mit einem der Kontrollbits (b4) vom CCD-Kontrollregister **1322** an ein UND Gatter **1344** geleitet. Die Ausgabe vom UND Gatter **1344** stellt dann das ausgewählte Verschiebungstaktsignal dem CCD-Sensor **1310** zur Verfügung.

**[0019]** Die Ausgabe vom Kontrollregister **1322** wird auch an ein Verschiebungsaktivierungs-Flip-Flop **1326** geleitet. Die Ausgabe vom Verschiebungsaktivierungs-Flip-Flop **1326** liefert das Verschiebungsaktivierungssignal an den CCD-Sensor **1310**. Die

Schreibaktivierung des Verschiebungsaktivierungs-Flip-Flop **1326** wird durch ein ODER Gatter **1332** als Antwort auf ein Kontrollsignal vom Adressendekoder **20** geliefert. Die Ausgabe vom CCD-Sensor **310** wird über einen externen Bus **1314** an einen A/D-Konverter **1338** geleitet, und von dort an einen CCD-Pufferschieberegister **1336**.

[0020] Das Lesen aus dem CCD-Pufferschieberegister **1336** wird durch ein Gatter **1340** aktiviert, welches Gatter **1340** durch die Anwesenheit eines Kontrollsignals vom Adressendekoder **20** und ein Lesekontrollsignal vom Mikroprozessor, geliefert als Eingabesignal an das UND-Gatter **1342**, aktiviert wird. Es wird bemerkt, dass ein Lesen des CCD-Kontrollregisters durch ein Kontrollsignal vom Adressendekoder **20** ausgelöst werden kann, und durch ein Lesekontrollsignal vom Mikroprozessor, das der Eingabe eines UND Gatters **1330** präsentiert wird. Die Ausgabe des UND Gatters **1330** aktiviert ein Gatter **1328** die CCD-Kontrollregisterzustände auf den internen Bus des ASIC zu bringen.

[0021] In Arbeit erzeugt das CCD-Sensorinterface **1300** ein programmierbaren Verschiebungspixeltakt, wie oben beschrieben, und ein Verschiebungsaktivierungssignal für eine CCD-Sensorvorrichtung **1310**. Der Puffer **1336** verschiebt 8 Bits zu einem Zeitpunkt, um die Sammlung der Pixelinformation von der CCD-Sensorvorrichtung zu erlauben, und sie an einen Speicher zu liefern. Der Datenübertragungsimpuls wird von der CCD-Sensorvorrichtung auf 2048 effektive Pixel festgelegt. Während der Verschiebungsaktivierungsimpuls aktiviert wird, wird eine CCD-Datenübertragungs(CDT)marke durch Aktivierung des Flip-Flop **1350** gesetzt. Das Startverschiebungstaktkommando vom Adressendekoder zum ODER Gatter **1322** wird eingegeben, der Verschiebungsaktivierungsimpuls wird vom deaktivierten Zustand aktiviert, anzeigend, dass die Verschiebungsaktivierung in Arbeit ist, gefolgt von einem 2086 Verschiebungstakt. Am Ende der 2086 Verschiebungstakte gezählt vom 32-Bit Zähler, wird der Verschiebungsaktivierungsimpuls deaktiviert, damit anzeigend, dass die Datenübertragung abgeschlossen ist.

[0022] Wenn der 32-Bitpuffer **1336** gefüllt ist, setzt der CCD-Interfaceschaltkreis eine ‚CCD-Daten vorhanden‘ (CDA) Marke. Die CDA-Marke wird gelöscht, wenn der Prozessor auf den 32-Bitpuffer **1336** zugreift. Wenn auf den 32-Bitpuffer **1336** vom Prozessor nicht zugegriffen wurde, bevor das nächste Datenbyte verfügbar ist, wird eine CCD-Überlauffehler(COE)marke gesetzt. Die COE-Marke wird gelöscht, nachdem der Prozessor die Marke erkannt hat. Am Ende der 2086 Verschiebungstakte wird die CDT-Marke gelöscht, anzeigend, dass die Datenübertragung abgeschlossen ist. Es sollte verstanden werden, dass die Marken CDT, COE und CDA in gewöhnlichen Registern empfangen werden, auf die

vom Mikroprozessor **12** in jeder geeigneten konventionellen Weise zugegriffen werden kann.

## Patentansprüche

1. Ein Steuersystem zur Steuerung des Arbeitsprozesses einer Ladungskopplungsspeichervorrichtung, wobei der Arbeitsprozess dieser Ladungskopplungsspeichervorrichtung auf ein Verschiebungstakt-signal einer gegebenen Frequenz und auf ein Verschiebungsermächtigungssignal antwortet, wobei das Steuersystem Mittel (**1333**) zur Erzeugung einer Vielzahl von Verschiebungstakt-signalen besitzt, und jedes der Verschiebungstakt-signale eine unterschiedliche Frequenz besitzt, und Registermittel (**1322**) zur Speicherung einer Vielzahl von Steuerbits, und Schaltungsmittel (**1334**, **1344**) zur Auswahl eines der Verschiebungstakt-signale als Antwort auf den Zustand der Steuerbits und zum Leiten des ausgewählten Verschiebungstakt-signals an einen einzelnen Takteingang der Ladungsspeichervorrichtung, und Mittel (**1326**) zur Erzeugung des Verschiebungsermächtigungssignals und zur Leitung des Verschiebungsermächtigungssignals an die Ladungskopplungsspeichervorrichtung zusammen mit der Anwesenheit das ausgewählten Verschiebungstakt-signals.

2. Ein Steuersystem nach Anspruch 1, weiterhin Verschiebungspuffermittel (**1336**) enthaltend zum Empfang von Daten aus der Ladungskopplungsspeichervorrichtung und zum Speichern von Daten darin und zum Verschieben von Daten aus dem Puffer als Antwort auf das ausgewählte Verschiebungstakt-signal, das auch an die Verschiebungspuffermittel (**1336**) gerichtet ist.

3. Ein Steuersystem nach Anspruch 1 oder 2, wobei das Steuersystem einen Programmspeicher beinhaltet, der ein Steuerprogramm darin gespeichert hat, und Prozessormittel, die auf das Steuerprogramm reagieren, zur Erzeugung einer Vielzahl von Steuerbits im Einklang mit dem Steuerprogramm und einer Vielzahl von Steuersignalen im Einklang mit dem Steuerprogramm, Registermittel, die Steuerregistermittel (**1322**) sind, zur Speicherung ausgewählter Bits der Steuerbits als Antwort auf ein erstes der Steuersignale.

4. Ein Steuersystem nach Anspruch 3, wobei die Prozessormittel einen programmierbaren Mikroprozessor (**13**) enthalten, einen Adressendecoder (**20**), einen Daten- (**17**) und Adressenbus (**18**), wobei der Datenbus (**17**) mit dem Mikroprozessor (**13**) und den Steuerregistermitteln (**1322**) verbunden ist, und der Adressenbus (**18**) mit dem Mikroprozessor (**13**) und dem Adressendecoder (**20**) verbunden ist, wobei der Mikroprozessor (**13**) angeordnet ist, um durch das Steuerprogramm programmiert zu werden, um die Steuerbits auf dem Datenbus (**17**) zu platzieren und eine erste Adresse auf dem Adressenbus

(18) zu generieren, der als Antwort darauf den Adressendecoder (20) veranlasst, ein erstes Steuersignal zu generieren, das die Steuerregistermittel (1322) ermächtigt, die Steuerbits zu speichern, und wobei der Mikroprozessor (13) angeordnet ist, um durch das Steuerprogramm programmiert zu werden, um eine zweite Adresse auf dem Adressenbus (18) zu generieren, die als Antwort darauf den Adressendecoder (20) veranlasst, ein erstes Steuersignal zu generieren, das die Steuerregistermittel (1326) ermächtigt, das Verschiebungsermächtigungssignal zu generieren.

5. Ein Steuersystem nach Anspruch 2 oder nach Anspruch 3 oder 4, als vom Anspruch 2 abhängig, wobei die Verschiebungspuffermittel (1336) so angeordnet sind, dass sie ermächtigt sind Daten aus den Verschiebungspuffermitteln als Antwort auf ein drittes Steuersignal vom Adressendecoder (20) als Antwort auf eine dritte Adresse aus dem Mikroprozessor (13) zu verschieben.

6. Ein Steuersystem nach einem jedem der vorhergehenden Ansprüche und in einer operativen Verbindung mit einer Ladungskopplungsspeichervorrichtung.

7. Eine Frankiermaschinensystem, das eine Frankiermaschine, eine Ladungskopplungsvorrichtung zum Aufspüren von Zuständen von Komponenten der Frankiermaschine und ein Steuersystem gemäß jedem vorhergehendem Anspruch zur Steuerung des Arbeitsprozesses der Ladungskopplungsvorrichtung enthält.

Es folgen 3 Blatt Zeichnungen

Anhängende Zeichnungen

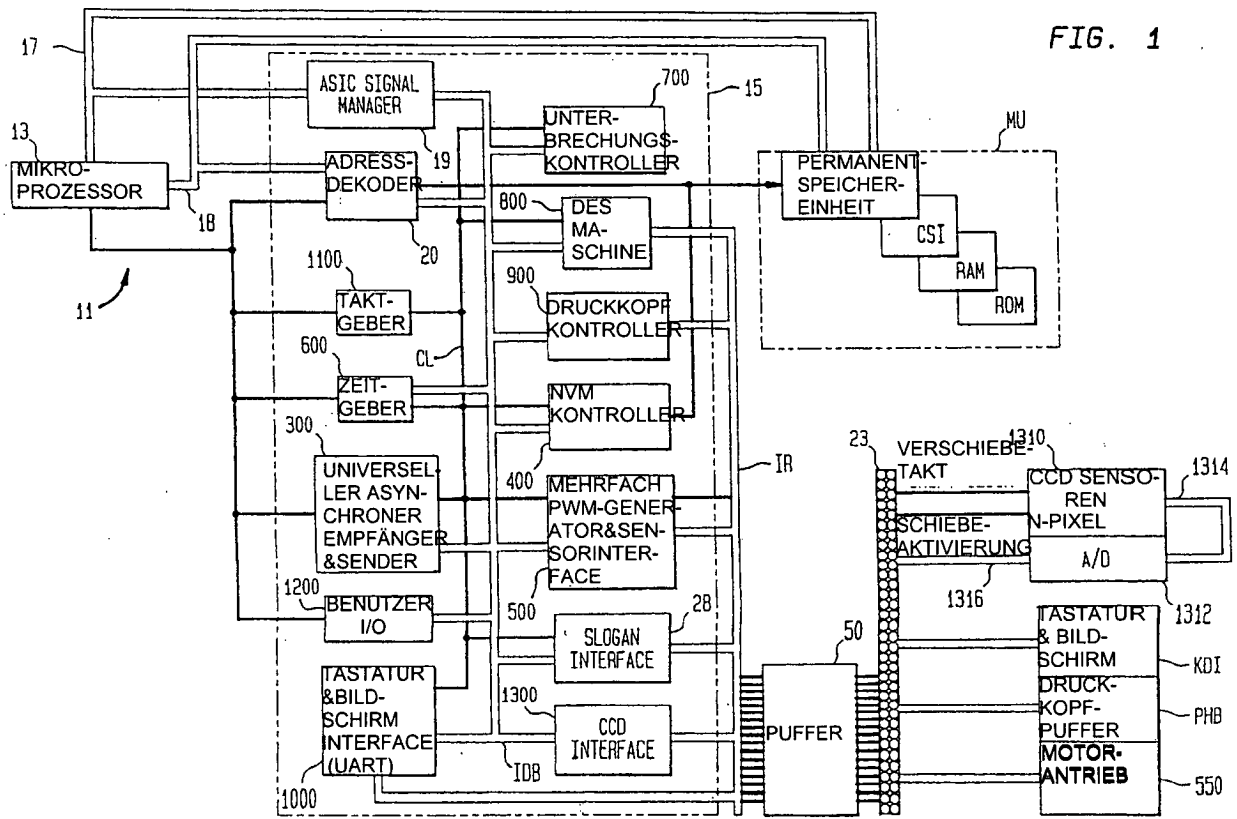
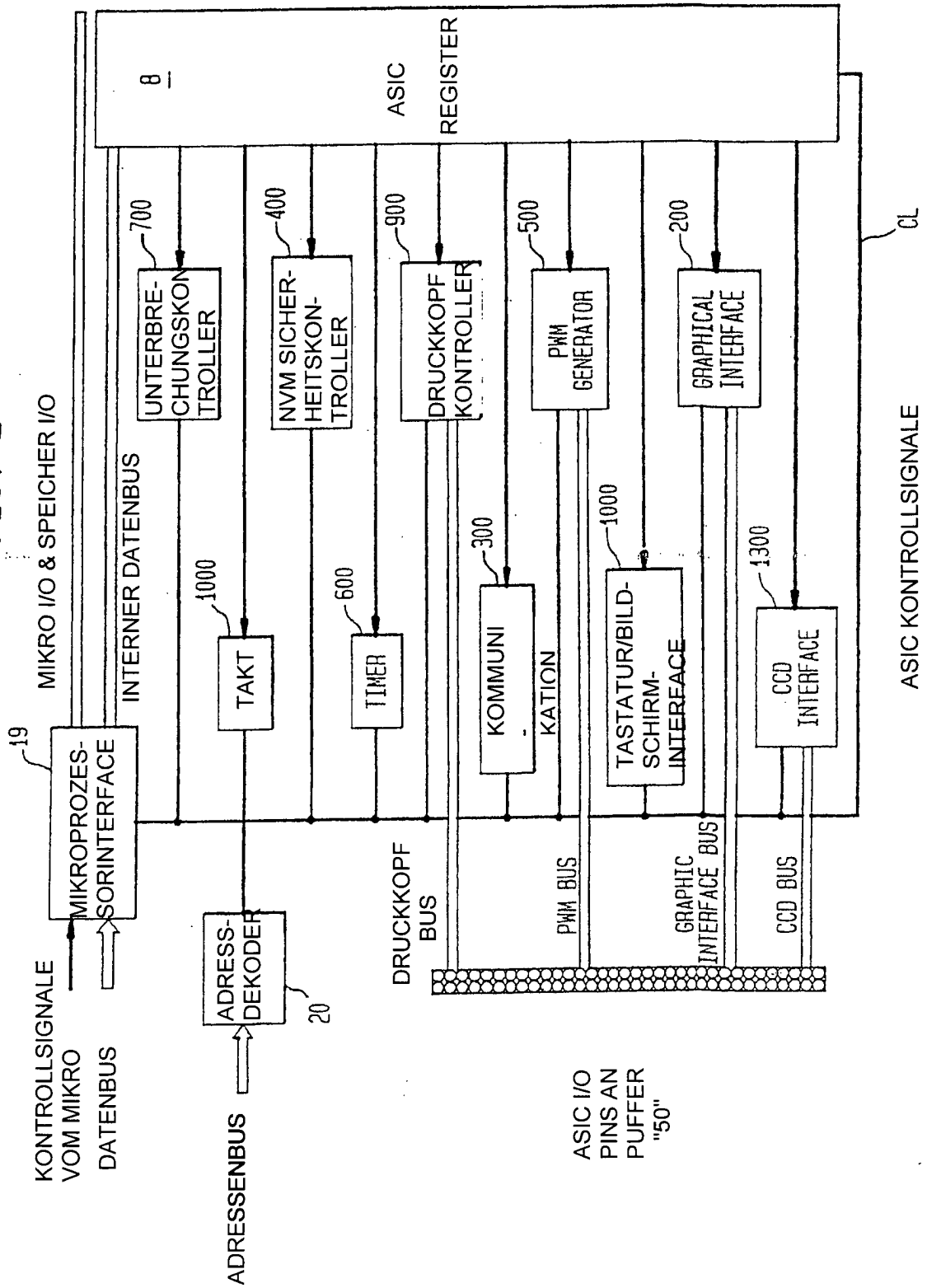


FIG. 2



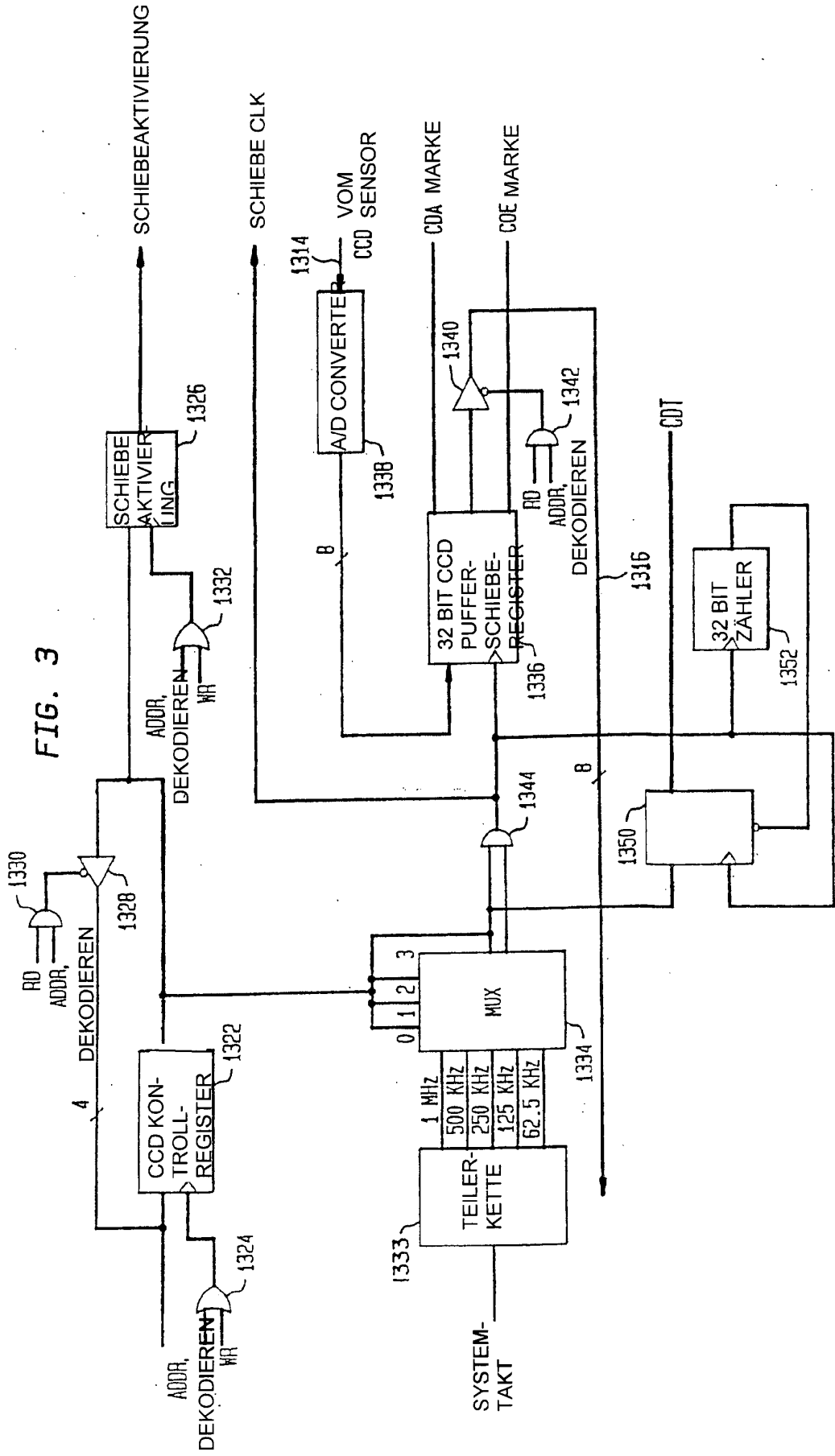


FIG. 3