

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局



(43) 国际公布日
2009 年 9 月 11 日 (11.09.2009)

PCT

(10) 国际公布号
WO 2009/109088 A1

(51) 国际专利分类号:
H04J 3/06 (2006.01)

(21) 国际申请号: PCT/CN2008/072095

(22) 国际申请日: 2008 年 8 月 21 日 (21.08.2008)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
200810083109.0 2008 年 3 月 3 日 (03.03.2008) CN

(71) 申请人 (对除美国外的所有指定国): 中兴通讯股份有限公司 (ZTE CORPORATION) [CN/CN]; 中国广东省深圳市南山区高新技术产业园科技南路中兴通讯大厦, Guangdong 518057 (CN)。

(72) 发明人: 及

(75) 发明人/申请人 (仅对美国): 向际鹰 (XIANG, Jiy-ing) [CN/CN]; 中国广东省深圳市南山区高新技术产业园科技南路中兴通讯大厦, Guangdong 518057 (CN)。 李宗安 (LI, Zongan) [CN/CN]; 中国广东省深圳市南山区高新技术产业园科技南路中兴通讯大厦, Guangdong 518057 (CN)。

(74) 代理人: 北京康信知识产权代理有限责任公司 (KANGXIN PARTNERS, P.C.); 中国北京市海淀区

知春路甲 48 号盈都大厦 A 座 16 层, Beijing 100098 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

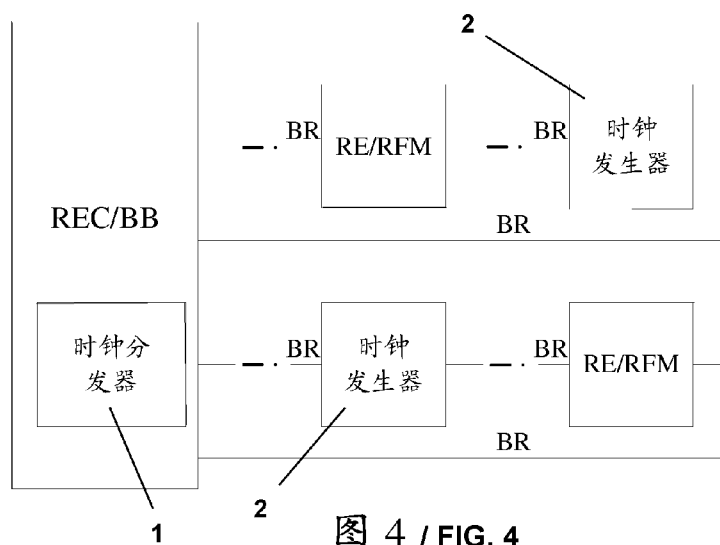
(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 欧洲 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

(54) Title: CLOCK SYNCHRONOUS SYSTEM

(54) 发明名称: 时钟同步系统



1 clock distributor
2 clock generator

(57) Abstract: A clock synchronous system, which is used to realize the synchronization between a RF module and a baseband module in the base station, includes: one or several clock generators, which is/are setup at side of the RF module, is/are used to generate the synchronous signals based on the clock signals from the outside and send the synchronous signals to the clock distributor; the clock distributor, which is setup at side of the baseband module, is used to generate the synchronous clock based on the synchronous signal from one generator or one of several clock generators, and adjust the synchronous clock according to the communication delay between the clock generators sending output synchronous signals and the clock distributor, and send the adjusted synchronous clock to the RF module and the baseband module to realize the synchronization between the RF module and the baseband module.

[见续页]

WO 2009/109088 A1

(57) 摘要:

一种时钟同步系统，用于实现基站内的射频模块与基带模块之间的同步，包括：一个或多个时钟发生器，位于射频模块侧，用于根据来自外部的时钟信号生成同步信号，并将同步信号发送至时钟分发器；时钟分发器，位于基带模块侧，用于根据来自一个或多个时钟发生器之一的同步信号生成同步时钟，根据输出同步信号的时钟发生器与时钟分发器之间的通信延时对同步时钟进行调整，并将调整后的同步时钟发送至射频模块和基带模块，以实现射频模块与基带模块的同步。

时钟同步系统

技术领域

本发明涉及通信领域，更具体地涉及一种时钟同步系统。

背景技术

5 无线基站从功能上可以分为两个部分：射频设备控制部分（Radio Equipment Control，简称 REC）或称基带（Base Band，简称 BB）部分、以及射频设备（Radio Equipment，简称 RE）或称射频模块（Radio Frequency module，简称 RFM）部分。上述基带部分与射频模块部分也可以分别称为 BBU 和 RRU，但本质上还是指基带数字部分和射频部分两个部分。在下文
10 中，上述基带部分与射频模块部分分别用 REC/BB 及 RE/RFM 表示。

 一个 REC/BB 可以对应多个 RE/RFM。在物理位置上，REC/BB 可以与 RE/RFM 一起设置，也可以分开设置。两者之间采用标准或非标准的接口形式。典型的标准接口有通用公共射频接口（Common Public Radio Interface，简称 CPRI）和开放式基站架构创始组织（Open Base Station Architecture
15 Initiative，简称 OBSAI）接口，在下文中，将基带射频接口统称为 BR（Base Band and Radio Frequency）接口，它可以是 CPRI、OBSAI，也可以是自定义协议接口。

 无线基站往往要求全网同步，即 REC/BB 和所有的 RE/RFM 同步，而在现有技术中，解决全网同步的方法是在 REC/BB 侧放置一个时钟分发器，
20 然后通过 REC/BB 侧的时钟分发器，把时钟分发到所有 RE/RFM 中去，如图 1 所示。

 图 2 为现有 CPRI 的网络架构图。从图 2 中可以看出，时钟源位于 REC，时钟通过 Z.0.0（start of hyper-frame，K28.5，超帧的起始）、Z.64.0（Hyper-frame number，超帧号）、Z.128.0/Z.192.0（NodeB frame number，
25 节点 B 帧号）等消息字段在 CPRI 接口上传输，RE 从 CPRI 接口上接收这些消息并通过这些消息保持全网同步。

 图 3 为现有 OBSAI 的网络架构图。从图 3 中可以看出，BB 模块中有一个控制时钟模块（Control & Clock module，图中简称为 Con. & Clock），负

责产生基准时钟，然后通过 RP3 接口，用 K28.7、帧时钟突发（Frame clock burst）、系统帧时间（system frame time，简称 SFN）、时间戳（time stamp）等字段或消息把同步信号传输到 RFM。然后 RFM 再根据获得的同步信息保持与其它网元的同步。

- 5 上述时钟源位于 REC/BB，通过基带射频接口分发到 RE/RFM 的技术方案存在如下问题：部分时钟接收器（例如 GPS）依赖于天线，而 REC/BB 所处的位置往往不适于放置天线。因此需要从适于放天线的位置连接天线到 REC/BB，这带来工程方面的复杂性甚至使得网络建设变得不可行。

- 10 一种改进的技术是将时钟接收机（例如 GPS）放在基带外部，然后通过专用电缆将时钟同步信号传送到基带。这种改进技术的缺点在于，仍然需要增加时钟/同步信号传送的电缆，这实际上与增加接收天线一样会带来工程的不便，同时，若采用该技术，还应该相应地在基带部分需要增加防雷等电路，以及长距离传输的可靠性也是个问题。

可以看出，上述技术都存在工程安装困难、成本高、可靠性低等问题。

15 发明内容

鉴于以上所述的一个或多个问题，本发明旨在提供一种时钟同步系统，以在不依赖于天线、且不增加专用线缆的条件下实现基站的射频侧与基带侧的同步。

- 20 根据本发明的时钟同步系统，用于实现基站内的射频模块与基带模块之间的同步，包括：一个或多个时钟发生器，位于射频模块侧，用于根据来自外部的时钟信号生成同步信号，并将同步信号发送至时钟分发器；以及时钟分发器，位于基带模块侧，用于根据来自一个或多个时钟发生器之一的同步信号生成同步时钟，根据输出同步信号的时钟发生器与时钟分发器之间的通信延时对同步时钟进行调整，并将调整后的同步时钟发送至射频侧和基带侧，以实现射频模
25 块与基带模块的同步。

其中，时钟发生器包括：时钟接收单元，用于接收来自外部的时钟信号，并将时钟信号发送至同步产生单元；同步产生单元，用于根据时钟信号生成同步信号，并将同步信号发送至时钟发生器的基带射频接口处。

其中，时钟发生器还包括：协议终结单元，用于对时钟发生器和时钟分发器之间的基带射频接口协议进行设置。

其中，时钟分发器包括：仲裁单元，用于生成用于选择来自多个时钟发生器之一的同步信号的选择规则；发生器选择单元，用于根据仲裁单元生成的选择规则，从选择的多个同步信号中选择用于生成同步时钟的同步信号；时钟锁定单元，用于获取发生器选择单元选择的同步信号，并根据获取的同步信号生成同步时钟，根据输出同步信号的时钟发生器与时钟分发器之间的通信延时对同步时钟进行调整；以及时钟驱动单元，用于获取时钟锁定单元调整后的同步时钟，并将调整后的同步时钟发送至射频模块和基带模块。

10 其中，发生器选择单元包括：同步质量检测单元，用于从来自多个时钟发生器的多个同步信号中检测出质量符合要求的一个或多个同步信号；同步信号存储单元，用于存储同步质量检测单元检测出的一个或多个同步信号。在当前同步信号不可用的情况下，发生器选择单元从同步信号存储单元中选择一个同步信号发送至时钟分发器。

15 其中，时钟发生器还用于测量其与时钟分发器之间的通信延时，并将其与时钟分发器之间的通信延时通知给时钟分发器。时钟分发器还用于根据所接收的同步信号的源地址，向延迟计算器询问输出同步信号的时钟发生器与时钟分发器之间的通信延时。

其中，时钟发生器是独立网元或是位于基站的基带模块内部的附属网元。
20 多个时钟发生器之间的网络拓扑关系为星形、链形、环形、或树形。时钟分发器在刚上电的情况下处于自由振荡状态。

通过本发明，可以在不依赖于天线、且不增加专用线缆的条件下实现基站的射频侧与基带侧的同步。

附图说明

25 此处所说明的附图用来提供对本发明的进一步理解，构成本申请的一部分，本发明的示意性实施例及其说明用于解释本发明，并不构成对本发明的不当限定。在附图中：

图 1 是现有的基站中的时钟同步系统的架构图；

图 2 是现有的 CPRI 的网络架构图;

图 3 是现有的 OBSAI 的网络架构图;

图 4 是根据本发明实施例的基站中的时钟同步系统的网络架构图(时钟发生器独立);

5 图 5 是根据本发明实施例的基站中的时钟同步系统的网络架构图(时钟发生器内置于 RE/RFM);

图 6 是根据本发明实施例的时钟发生器的功能框图;

图 7 是根据本发明实施例的时钟发生器的数据处理过程的示意图;

图 8 是根据本发明实施例的同步信号流的格式的示意图;

10 图 9 是根据本发明实施例的时钟分发器的逻辑框图; 以及

图 10 是根据本发明实施例的时钟发生器选择器的逻辑框图。

具体实施方式

根据本发明实施例的用于实现基站的射频侧与基带侧同步的系统包括:
一个或多个位于射频 (RE/RFM) 侧的时钟发生器 (Time generator)、和一个
15 位于基带 (REC/BB) 侧的时钟分发器 (Time distributor)。

其中, 时钟发生器可以是独立网元, 也可以位于 RE/RFM 内部。时钟分发器与时钟发生器之间通过已有的基带射频接口来进行通信, 不需要增加专用的传输线。时钟分发器可以与一个或多个射频链路通信, 每个射频链路可以有一个或多个时钟发生器。其中, 多个时钟发生器之间的网络拓补关系
20 可以是星形/链形/环形/树形。

其中, 时钟发生器主要包括时钟接收器 (Time Receiver, 即时钟接收单元)、同步产生器 (Sync Generator, 即同步产生单元)、以及基带射频接口协议终结器 (BR protocol terminator, 即协议终结单元)。

其中, 时钟接收器接收时钟信号并送往同步产生器。同步产生器根据时钟信号生成同步信号, 并将产生的同步信号插入到基带射频接口之中。其中,
25 时钟接收器对于数据流信号透传至下一级。同步产生器所产生的同步信号流

(Sync flow) 可以具有多种属性, 能够标记源地址, 能够标记时间戳。

其中, 时钟分发器主要包括激活时钟发生器选择器 (Time generator selector, 即发生器选择单元)、仲裁器 (Arbiter, 即仲裁单元)、时钟锁定器 (Clock locker, 即时钟锁定单元)、以及时钟驱动器 (Clock driver, 即时钟
5 驱动单元)。

其中, 激活时钟发生器选择器内部包括多个同步质量检测器 (Quality inspector, 即同步质量检测单元), 还包括一个候选同步流池 (Candidate pool, 即同步信号存储单元)。

其中, 同步质量检测器对来自多条链路的多个同步流进行检测, 将检测
10 出的符合质量要求的同步流送到同步流池 (同步流的状态可以是“正常”, “异常”或“可用但处于保持 (hold) 状态”等, 这里的符合质量要求指的是处于“正常”状态的同步流)。激活时钟发生器选择器根据仲裁器生成的选择规则对多个同步流进行选择, 并且某一时间只选择一个同步流。

其中, 时钟锁定器根据被选择的同步流产生同步时钟, 并根据延时量进行
15 调整, 调整后将同步时钟送往时钟驱动器, 时钟驱动器再将同步时钟送往基带及射频单元。

其中, 时钟发生器需要能够测量到基带 REC/BB 之间的传输延迟; 或者
激活时钟发生器选择器需要能够根据同步信号的源地址向延迟计算器 (Delay
calculator) 询问源节点的延迟, 使得时钟锁定器可根据这一延迟对同步信号
20 进行调整。

其中, 在当前同步流不可用时, 激活时钟发生器选择器自动从候选流中
选择另一个同步流。时钟分发器在加电时, 处于自由振荡状态, 当第一个正
常的 Sync flow 被检测到, 并被锁定, 同时延迟数据被正确获得, 则时钟分
发器正常输出, 向 BR 接口插入激活同步流。RE/RFM 根据激活同步流 (active
25 sync flow) 对信号进行同步。

下面参考附图, 详细说明本发明的具体实施方式。

图 4 和图 5 是根据本发明实施例的时钟同步系统的网络架构图。从图中
可以看出, 时钟发生器不再位于 REC/BB 中, 而是位于基带至射频链路中。
其中, 图 4 中的时钟发生器是一个独立部件, 而图 5 中的时钟发生器是内置

于射频单元 RE/RFM 中的。

图 4 和图 5 中的 BR 为从基带至射频的接口, BR 接口可以是增强的 CPRI 接口 (作改进, 支持时钟发生器), 也可以是增强的 OBSAI RP3 接口 (作改进, 支持时钟发生器), 也可以是自定义的基带/射频接口。BR 接口可以连接多个部件, 各部件之间可以是星形/链形/环型/树形的拓补结构。时钟发生器对其余部件的接口是 BR 接口, 在整个网络上可以有不止一个时钟发生器, 甚至在同一个 BR 链 (或环) 上也可以有多于一个时钟发生器。时钟分发器仍然位于 REC/BB, 以便于统一管理来自多个时钟发生器输出的时钟。

图 6 是根据本发明实施例的时钟发生器的功能框图。如图 6 所示, 该时钟发生器的工作原理是: Serdes (串行/解串器) 和 BR protocol terminator 终结 BR 接口的物理层以及层 2/层 3 协议, 并将所得到的数据传送给缓存 (Buffer)。Time Receiver 接收时钟信号, 在确认所接收到的时钟稳定可靠之后, 产生同步信号, Time Receiver 可以是 GPS 接收机, 或 IEEE1588 终端, 或其它形式的时钟接收机。时钟接收器产生的同步信号被送往 Sync Generator。如果时钟发生器不内置于 RE/RFM, 则对于上级 BR 接口输入的数据流 (Data flow), 透传到下一级, 不作处理。否则, 根据 RE/RFM 的要求处理并传送数据流。

图 7 是根据本发明实施例的时钟发生器的数据处理过程的示意图。如图 7 所示, 对于上级 BR 接口输入的控制/OAM (Operation/Administration and Maintenance, 操作/管理和维护) 流, 判断是否属于自己, 如果属于自己, 则转到操作与管理消息处理器 (OAM message processor) 中去处理。否则透传到下一级。Sync Generator 根据 BR 接口协议的要求, 产生同步信息流 (Sync flow), 插入到 BR 接口之中。对于来自上一级的 Sync flow, 透传至下一级。

其中, Sync flow 是在 REC/BB 与 RE/RFM 或时钟发生器之间传递的一种消息, 它与其它消息和数据一起, 被复用在基带射频接口 BR 之中。图 8 给出了 Sync flow 的一种可能格式的示例。在该示例中, 包含下述字段:

Attribute: 标记消息的属性, 可以有激活 (Active) 状态, 可以有被动 (Passive) 状态。其中, 未经过修正的消息为 Passive 状态, 反之为 Active 状态。Active 状态的消息一定是从 REC/BB 发出的。

Period: 标记消息的周期, 例如是 1 秒 1 次还是 10ms 1 次等。

Source Address: 标记产生该 Sync flow 的 Time generator 的源节点地址,

如果 Time generator 内置于 RE/RFM，则它与 RE/RFM 的地址一样。

Sync Identification: 同步消息体。

ToD/Time stamp: Time of day 或时间戳，用于标记长时间。

Reserved: 保留。

- 5 由于同一个网络中可能存在多个时间源，因此 Sync Generator 需要在同步信息流中标志自己的身份（源地址）。这个地址（例如 RFS_ID）可以在系统加电时，按照与 RE/RFM 网络相同的规则，从系统中获取。

时钟发生器与普通的 RE/RFM 一样，需要参与并配合系统延时的测量。时钟分发器位于 REC/BB 一侧，它之所以位于 REC/BB 侧而非 RE/RFM 侧，
10 是因为只有 REC/BB 才能够从多个时钟源中唯一地选择出激活时钟。

图 9 是根据本发明实施例的时钟分发器的逻辑框图。如图 9 所示，时钟分发器包括一个激活时钟发生器选择器、一个仲裁器、一个时钟发生器、以及一个时钟驱动器。

- 15 在同一个系统中，Sync flow 可以来自多个源，甚至在同一条射频链路上，也可以有多个时钟源在同时工作，所以 Time distributor 要从多个时钟源中选择一个作为激活同步流（Selected Sync）。

首先，多个 BR 协议的终结器终结 BR 协议，解析出其中的 Sync flow 信号，并送往 Time generator selector 进行选择。其中，根据 Time Generator 的实际布署情况，每一个射频链路中都可以解析出 0 个、1 个、或多个 Sync
20 flow。除来自 BR 接口的同步流之外，还允许本地有一个或多个 Time receiver，它所得到的同步信号与 BR 接口的同步信号同等看待。

图 10 是根据本发明实施例的时钟发生器选择器的逻辑框图。如图 10 所示，在 Time generator selector 内部，包含多个同步质量检测器，还包含一个候选同步信号池。

- 25 输入的 Sync flow 流首先被送到同步质量检测器，同步质量检测器检测每个被标记为“passive”的同步流（对于标记为 Active 的同步流，不需要处理），对于其中正常的同步流，被送到 Candidate pool（候选同步信号池）中去，异常的同步流被丢弃。这里，“时钟质量”可以不止“正常”、“异常”两

个状态，还可以有其它状态，例如“可用但处于保持（hold）状态”等。

进入候选同步信号池的信号，根据仲裁器预先确定的规则，选择出唯一一个激活同步信号 Selected sync flow。

其中，仲裁器生成的选择规则可以为选择序号最小的链路中序号最小的
5 正常同步流，也可以为选择延迟最小的同步流，也可采用本地优先的原则。

Time generator selector 所输出的 Selected sync flow 进入时钟锁定器，它根据同步信号来产生系统所需要的各种时钟，Clock locker 可以由多个锁相环（Phase-Locked Loop，简称 PLL）电路组成。

Clock locker 所产生的时钟被送到 Clock driver，分发至系统中需要同步
10 时钟的各个部件，例如基带射频接口（BR）单元、基带调制解调单元等等。

从图 4 或图 5 的网络结构图中可以看出，Time generator 所接收到的时钟可能需要经过长距离传输才能到达 REC/BB，所以这些时钟到达分发点之前已经有了偏差。

BR 接口上，可以测量信号在链路中传输的时间，BR 接口上的每个节
15 点都可以计算到 REC/BB 的延迟。同理，挂在 BR 接口上的时钟发生器也能够计算出到 REC/BB 的延迟，这个延迟数据通过消息告知 REC/BB。

当 Time generator selector 接收到选择的同步流之后，根据同步信号的源地址向延迟计算器发出请求。Delay calculator 查出对应该源地址的节点的延迟，发送给 Clock locker，后者根据延迟数量对输出的全局同步信号进行修正
20 （例如，通知基带调制解调单元提前发射，通知基带调制解调单元修正搜索范围，通知 RE/RFM 修正基准时间等）。

如前所述，仲裁器根据一定规则选择激活的同步流。当被选择的 Selected sync flow 不可用时，系统能够自动从 Candidate pool 中选择另一个 sync flow，并同步到新的 Sync flow。在 Sync flow 发生切换以后，Clock locker 要根据新的
25 的延时量对同步信号进行修正。

当 Candidate pool 为空时，表明无正常 Sync flow 可用，此时除向上报警外，Clock locker 进入自由振荡状态，相应的，BR 接口上的各个节点也跟随 REC/BB 振荡，各节点之间的数据传输仍然正常，但是全网的同步无法维持。

在加电瞬间,为维持正常工作,需要先将 candidate pool 清空,此时 Clock locker 处于自由振荡状态, BR 接口上的各个节点也跟随 REC/BB 振荡。当第一个正常的 Sync flow 被检测到时, Time generator selector 随即输出这一信号并传给 Clock locker, Clock locker 试图锁定到这个信号, 在锁定成功后, 而且源节点的延迟被成功获取之后, 给出锁定指示, 并将修正后的同步消息插入到 BR 接口中去, 插入到 BR 中去的同步消息被标记为 “active”。

当下述 3 个条件任何一个不满足时, Clock locker 不输出 Active sync flow: 输入的 Selected sync flow 必须有效; Clock locker 必须锁定; Selected sync flow 所对应的延迟必须正常。

10 当 RE/RFM 接收到 Sync flow 以后, 它首先要作出判断: 一类 Sync flow 可能来自于上级的 Clock locker, 这一类的 Sync flow 是没有经过 REC/BB 校正过的, 其 Attribute 被标记为 Passive, RE/RFM 对这一类同步信号只透传到下一级, 不处理; 另一类 Sync flow 是由 REC/BB 的 Time distributor 校准以后发出的, 这一类 Sync flow 的 Attribute 被标记为 Active。同一时间段只有一条 Active 的 Sync flow。REC/BB 根据这个 Active sync flow 来校准自己的
15 时钟, 使之与 REC/BB 以及其它 RE/RFM 同步。

以上所述仅为本发明的实施例而已, 并不用于限制本发明, 对于本领域的技术人员来说, 本发明可以有各种更改和变化。凡在本发明的精神和原则之内, 所作的任何修改、等同替换、改进等, 均应包含在本发明的权利要求
20 范围之内。

权利要求书

1. 一种时钟同步系统,用于实现基站内的射频模块与基带模块之间的同步,其特征在于,包括:

一个或多个时钟发生器,位于所述射频模块侧,用于根据来自外部的时钟信号生成同步信号,并将所述同步信号发送至时钟分发器;以及

所述时钟分发器,位于所述基带模块侧,用于根据来自所述一个或多个时钟发生器之一的同步信号生成同步时钟,根据输出所述同步信号的时钟发生器与所述时钟分发器之间的通信延时对所述同步时钟进行调整,并将调整后的同步时钟发送至所述射频模块和所述基带模块,以实现所述射频模块与所述基带模块的同步。

2. 根据权利要求1所述的系统,其特征在于,所述时钟发生器包括:

时钟接收单元,用于接收来自外部的所述时钟信号,并将所述时钟信号发送至同步产生单元;

所述同步产生单元,用于根据所述时钟信号生成所述同步信号,并将所述同步信号发送至所述时钟发生器的基带射频接口处。

3. 根据权利要求1所述的系统,其特征在于,所述时钟发生器还包括:

协议终结单元,用于对所述时钟发生器和所述时钟分发器之间的基带射频接口协议进行设置。

4. 根据权利要求1所述的系统,其特征在于,所述时钟分发器包括:

仲裁单元,用于生成用于选择来自所述多个时钟发生器之一的所述同步信号的选择规则;

所述发生器选择单元,用于根据所述仲裁单元生成的所述选择规则,从接收的多个同步信号中选择用于生成所述同步时钟的所述同步信号;

所述时钟锁定单元,用于获取所述发生器选择单元选择的所述同步信号,并根据获取的所述同步信号生成所述同步时钟,根据输出所述同步信号的时钟发生器与所述时钟分发器之间的通信延时对所述同步时钟进行调整;以及

所述时钟驱动单元，用于获取所述时钟锁定单元调整后的同步时钟，并将所述调整后的同步时钟发送至所述射频模块和所述基带模块。

5. 根据权利要求 4 所述的系统，其特征在于，所述发生器选择单元包括：

同步质量检测单元，用于从来自所述多个时钟发生器的所述多个同步信号中检测出质量符合要求的一个或多个同步信号；

同步信号存储单元，用于存储所述同步质量检测单元检测出的所述一个或多个同步信号。

6. 根据权利要求 5 所述的系统，其特征在于，在当前同步信号不可用的情况下，所述发生器选择单元从所述同步信号存储单元中选择一个同步信号发送至所述时钟分发器。

7. 根据权利要求 1 至 6 中任一项所述的系统，其特征在于，所述时钟发生器还用于测量其与所述时钟分发器之间的通信延时，并将其与所述时钟分发器之间的通信延时通知给所述时钟分发器。

8. 根据权利要求 1 至 6 中任一项所述的系统，其特征在于，所述时钟分发器还用于根据所接收的所述同步信号的源地址，向延迟计算器询问输出所述同步信号的时钟发生器与所述时钟分发器之间的通信延时。

9. 根据权利要求 7 所述的系统，其特征在于，所述时钟发生器是独立网元或是位于所述基站的基带模块内部的附属网元。

10. 根据权利要求 9 所述的系统，其特征在于，所述多个时钟发生器之间的网络拓扑关系为星形、链形、环形、或树形。

11. 根据权利要求 10 所述的系统，其特征在于，所述时钟分发器在刚上电的情况下处于自由振荡状态。

12. 根据权利要求 8 所述的系统，其特征在于，所述时钟发生器是独立网元或是位于所述基站的基带模块内部的附属网元。

13. 根据权利要求 12 所述的系统，其特征在于，所述多个时钟发生器之间的网络拓扑关系为星形、链形、环形、或树形。

14. 根据权利要求 13 所述的系统，其特征在于，所述时钟分发器在刚上电的情况下处于自由振荡状态。



图 1

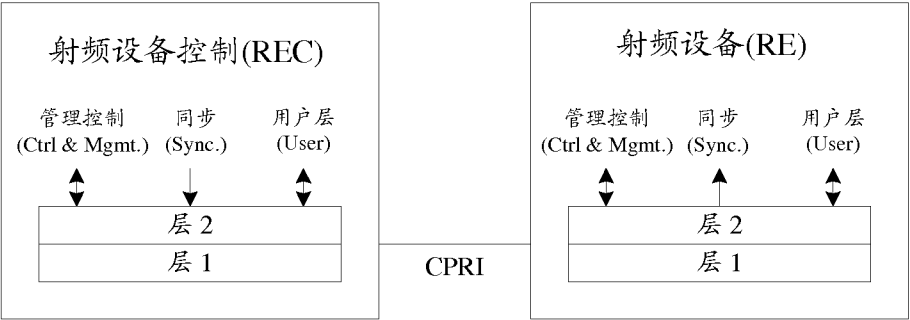


图 2

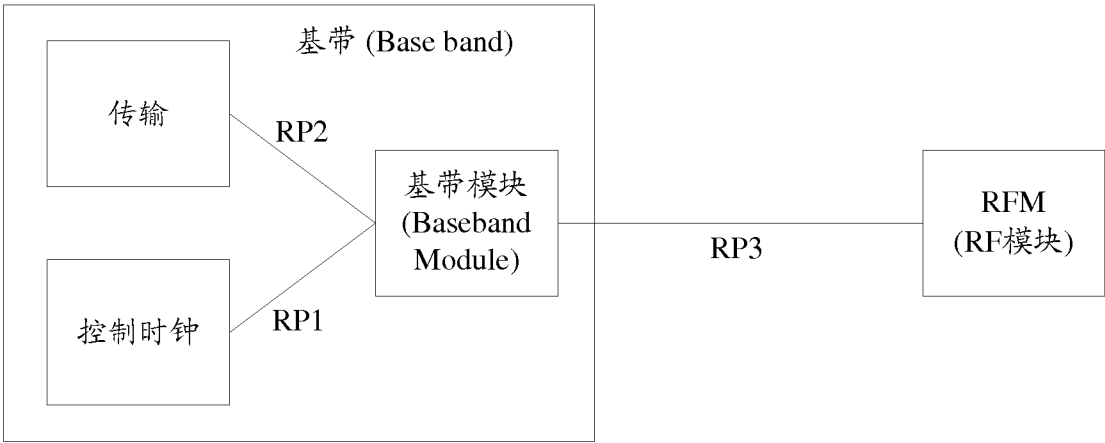


图 3

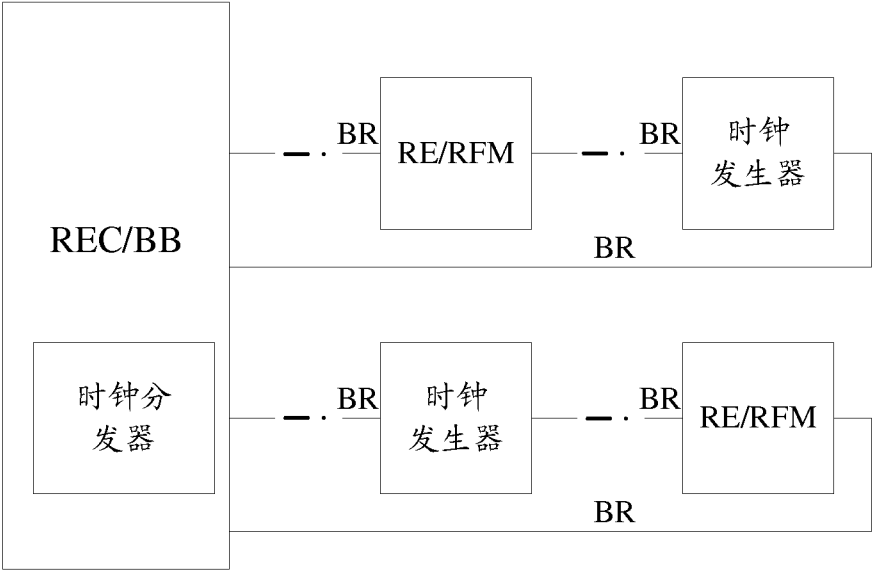


图 4

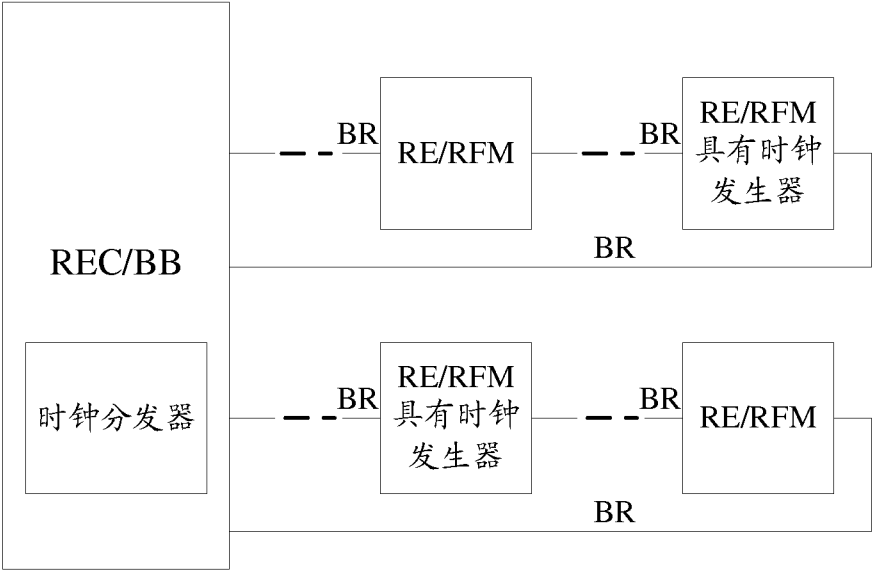


图 5

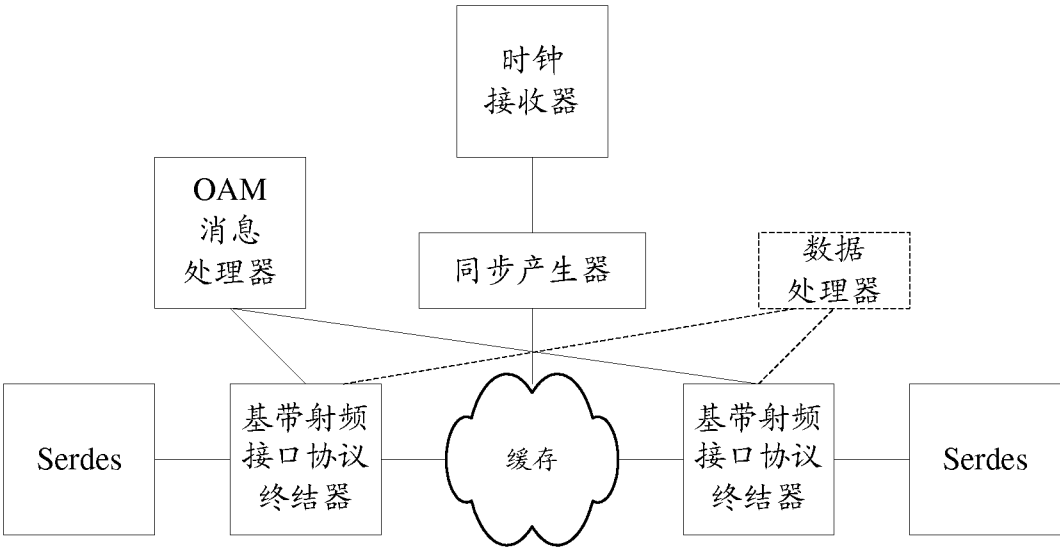


图 6

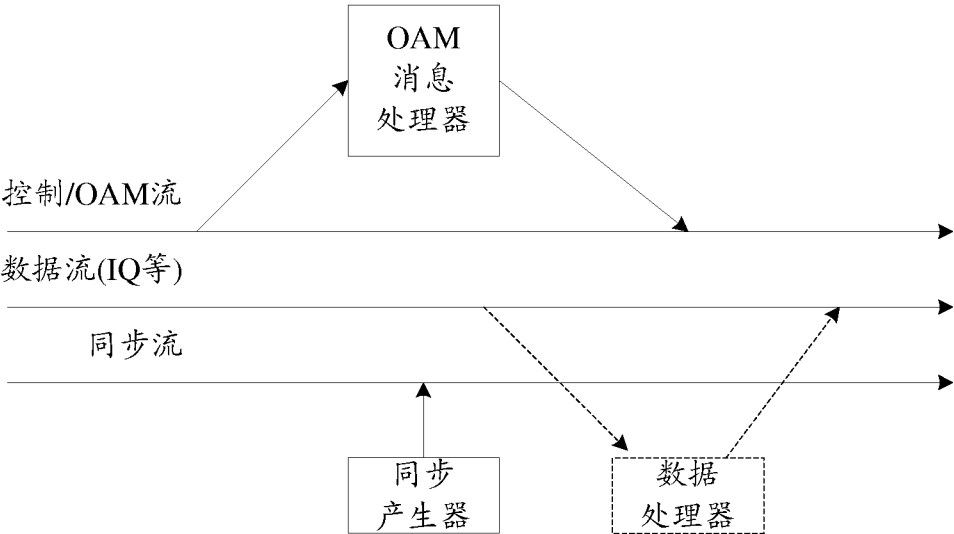


图 7

属性 (Attribute)	周期 (Period)	源节点地址 (Source Address)	同步消息体 (Sync Identification)	时间戳 (ToD / Time stamp)	保留 (Reserved)
-------------------	----------------	---------------------------	--------------------------------	---------------------------	------------------

图 8

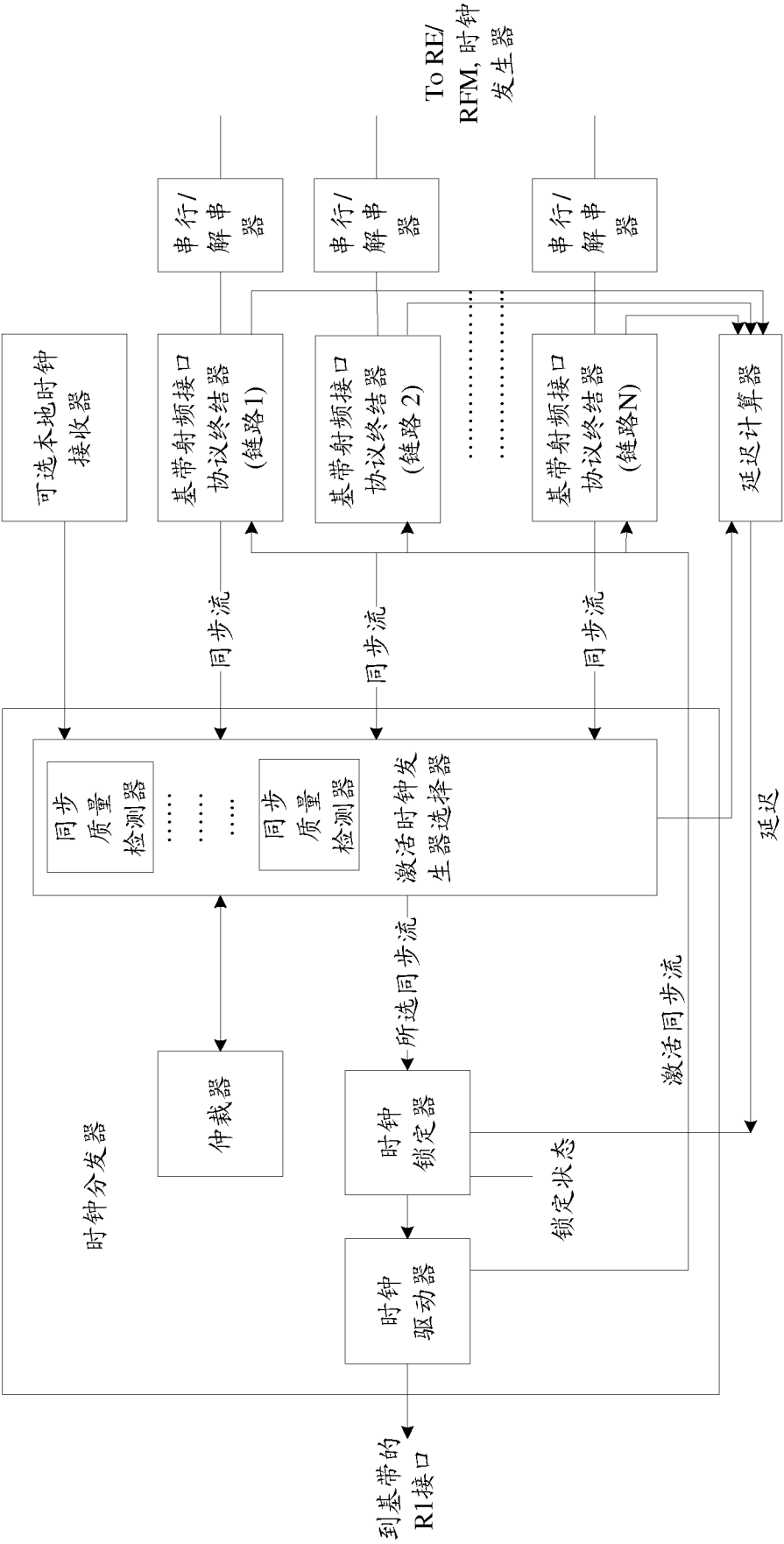


图 9

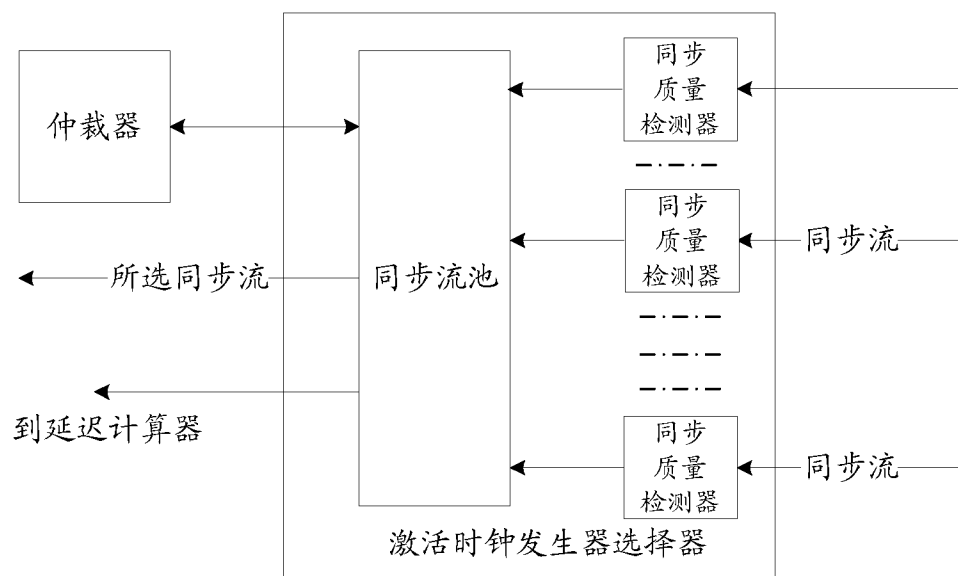


图 10

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2008/072095

A. CLASSIFICATION OF SUBJECT MATTER H04J 3/06 (2006.01) i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC: H04J 3/-, H04Q 7/- Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) WPI,EPODOC,PAJ,CPRS,CNKI: clock synchronous synchronization base station BS baseband radio frequency RF delay		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO2007124995A1 (SIEMENS AKTIENGESELLSCHAFT) 08 Nov. 2007 (08.11.2007) the description page 3 line 4-page 7 line 28	1-14
A	CN1728600A (HUAWEI TECHNOLOGIES CO LTD) 01 Feb. 2006 (01.02.2006) the whole document	1-14
A	CN1247437A (HUAWEI TECH CO LTD SHENZHEN CITY) 15 Mar. 2000 (15.03.2000) the whole document	1-14
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim (S) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family		
Date of the actual completion of the international search 26 Nov. 2008 (26.11.2008)		Date of mailing of the international search report 11 Dec. 2008 (11.12.2008)
Name and mailing address of the ISA/CN The State Intellectual Property Office, the P.R.China 6 Xitucheng Rd., Jimen Bridge, Haidian District, Beijing, China 100088 Facsimile No. 86-10-62019451		Authorized officer LIANG Ting Telephone No. (86-10)62411290

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2008/072095

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
WO2007124995A1	08.11.2007	DE102006019475A1	31.10.2007
		DE102006019475B4	28.08.2008
CN1728600A	01.02.2006	none	
CN1247437A	15.03.2000	CN1093723C	30.10.2002

国际检索报告

国际申请号

PCT/CN2008/072095

A. 主题的分类

H04J 3/06 (2006.01) i

按照国际专利分类表(IPC)或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: H04J 3/-, H04Q 7/-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

WPI,EPODOC,PAJ: clock synchronous synchronization base station BS baseband radio frequency RF delay

CPRS,CNKI: 时钟 同步 基站 基带 射频 时延 延时 延迟 迟延 时差

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	WO2007124995A1 (西门子公司) 08.11 月 2007 (08.11.2007) 说明书第 3 页第 4 行-第 7 页第 28 行	1-14
A	CN1728600A (华为技术有限公司) 01.2 月 2006 (01.02.2006) 全文	1-14
A	CN1247437A (深圳市华为技术有限公司) 15.3 月 2000 (15.03.2000) 全文	1-14

☐ 其余文件在 C 栏的续页中列出。

☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

26.11 月 2008 (26.11.2008)

国际检索报告邮寄日期

11.12 月 2008 (11.12.2008)

中华人民共和国国家知识产权局(ISA/CN)

中国北京市海淀区蓟门桥西土城路 6 号 100088

传真号: (86-10)62019451

受权官员

梁婷

电话号码: (86-10) 62411290

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2008/072095

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
WO2007124995A1	08.11.2007	DE102006019475A1	31.10.2007
		DE102006019475B4	28.08.2008
CN1728600A	01.02.2006	无	
CN1247437A	15.03.2000	CN1093723C	30.10.2002