

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 2 区分
 【発行日】平成 17 年 9 月 29 日 (2005.9.29)

【公開番号】特開 2005-93625 (P2005-93625A)
 【公開日】平成 17 年 4 月 7 日 (2005.4.7)
 【年通号数】公開・登録公報 2005-014
 【出願番号】特願 2003-323871 (P2003-323871)
 【国際特許分類第 7 版】

H 0 1 L 27/12
 G 0 2 F 1/1368
 H 0 1 L 21/336
 H 0 1 L 21/762
 H 0 1 L 27/00
 H 0 1 L 29/786

【F I】

H 0 1 L 27/12 B
 H 0 1 L 27/12 C
 G 0 2 F 1/1368
 H 0 1 L 27/00 3 0 1 W
 H 0 1 L 21/76 D
 H 0 1 L 29/78 6 2 7 D
 H 0 1 L 29/78 6 1 9 B
 H 0 1 L 29/78 6 1 7 L

【手続補正書】
 【提出日】平成 17 年 7 月 27 日 (2005.7.27)
 【手続補正 1】
 【補正対象書類名】特許請求の範囲
 【補正対象項目名】全文
 【補正方法】変更
 【補正の内容】
 【特許請求の範囲】
 【請求項 1】

第 1 の基体上に多孔質層、薄膜半導体層、当該薄膜半導体層を用いた半導体デバイスが順次形成されて第 2 の基体に接着又は接合され、その後、前記多孔質層の部分で前記第 1 の基体から分離された第 2 の基体側の分離面を加工対象とし、前記前記薄膜半導体層を部分的に除去することにより、半導体デバイスと他の半導体デバイスとの間を電氣的に絶縁する工程と、

分離面側に絶縁物を形成する工程と
 を含むことを特徴とする薄膜半導体デバイスの製造方法。

【請求項 2】

陽極化性により第 1 の基体表面に形成された多孔質層表面に更に形成された薄膜半導体層を用いて半導体デバイスを加工する工程と、

半導体デバイスと他の半導体デバイスとの間に配線を形成する工程と、

前記半導体デバイスと第 2 の基体とを接着又は接合する工程と、

前記第 2 の基体に接着又は接合された半導体デバイスを、前記第 1 の基体から分離する工程と、

分離面側から前記薄膜半導体層を部分的に除去し、半導体デバイスと他の半導体デバイスとの間を電氣的に絶縁する工程と、

分離面側に絶縁物を形成する工程と
を含むことを特徴とする薄膜半導体デバイスの製造方法。

【請求項 3】

陽極化性により第 1 の基体表面に形成された多孔質層表面に更に形成された薄膜半導体層を用いて半導体デバイスを加工する工程と、
半導体デバイスと他の半導体デバイスとの間に配線を形成する工程と、
前記配線の上部に、遮光層を形成する工程と、
前記半導体デバイスと第 2 の基体とを接着又は接合する工程と、
前記第 2 の基体に接着又は接合された半導体デバイスを、前記第 1 の基体から分離する工程と、
分離面側から前記薄膜半導体層を部分的に除去し、半導体デバイスと他の半導体デバイスとの間を電氣的に絶縁する工程と、
分離面側に絶縁物を形成する工程と
を含むことを特徴とする薄膜半導体デバイスの製造方法。

【請求項 4】

陽極化性により第 1 の基体表面に形成された多孔質層表面に更に形成された薄膜半導体層を用いて半導体デバイスを加工する工程と、
半導体デバイスと他の半導体デバイスとの間に配線を形成する工程と、
前記半導体デバイスと第 2 の基体とを接着又は接合する工程と、
前記第 2 の基体に接着又は接合された半導体デバイスを、前記第 1 の基体から分離する工程と、
分離面側から前記薄膜半導体層を部分的に除去し、半導体デバイスと他の半導体デバイスとの間を電氣的に絶縁する工程と、
分離面側に絶縁物を形成する工程と
分離面側に遮光層を形成する工程と
を含むことを特徴とする薄膜半導体デバイスの製造方法。

【請求項 5】

請求項 1 ～ 4 の何れかに記載の薄膜半導体デバイスの製造方法において、
前記半導体デバイスは、前記薄膜半導体層の両側に形成されるキャパシタの層構造の一部を含む
ことを特徴とする薄膜半導体デバイスの製造方法。

【請求項 6】

請求項 2 ～ 4 の何れかに記載の薄膜半導体デバイスの製造方法において、
前記接着又は接合する工程は、薄膜半導体層と第 2 の基体との間に接着性の材料を添加して接着させるものである
ことを特徴とする薄膜半導体デバイスの製造方法。

【請求項 7】

請求項 2 ～ 4 の何れかに記載の薄膜半導体デバイスの製造方法において、
前記接着又は接合する工程は、薄膜半導体層の表面と第 2 の基体の表面とを接した状態で加熱するものである
ことを特徴とする薄膜半導体デバイスの製造方法。

【請求項 8】

請求項 1 ～ 4 の何れかに記載の薄膜半導体デバイスの製造方法において、
分離面側から前記薄膜半導体層を部分的に除去し、半導体デバイスと他の半導体デバイスとの間を電氣的に絶縁する工程は、
半導体デバイスにマスクをかぶせてエッチング除去する工程、又は、レーザー照射により薄膜半導体層を切断する工程を含む
ことを特徴とする薄膜半導体デバイスの製造方法。

【請求項 9】

膜厚が数百 ～ 略 1 μm の薄膜半導体層を用いて形成された半導体デバイスと、

前記薄膜半導体層を除去することにより前記半導体デバイス間を電氣的に絶縁したアイランド構造と

を有することを特徴とする薄膜半導体デバイス。

【請求項 10】

膜厚が数百 ~ 略 1 μm の薄膜半導体層を用いてダブルゲート構造の M I S (Metal Insulator Semiconductor) トランジスタを形成した

ことを特徴とする薄膜半導体デバイス。

【請求項 11】

請求項 9 又は 10 に記載の薄膜半導体デバイスにおいて、

前記薄膜半導体層を用いて両面キャパシタを形成した

ことを特徴とする薄膜半導体デバイス。

【請求項 12】

膜厚が数百 ~ 略 1 μm の薄膜半導体層を用いて形成した M I S (Metal Insulator Semiconductor) トランジスタと、

前記薄膜半導体を用いて形成した両面キャパシタと、

対向電極を形成する透明電極と、

前記透明電極対間に配置された液晶層と

を有することを液晶ディスプレイ。