

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局



(43) 国际公布日
2011 年 12 月 15 日 (15.12.2011)

PCT

(10) 国际公布号
WO 2011/153816 A1

(51) 国际专利分类号:
H01L 29/78 (2006.01) H01L 21/336 (2006.01)
H01L 21/8238 (2006.01)

(21) 国际申请号: PCT/CN2011/000729

(22) 国际申请日: 2011 年 4 月 25 日 (25.04.2011)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201010197984.9 2010 年 6 月 10 日 (10.06.2010) CN

(71) 申请人 (对除美国外的所有指定国): 复旦大学
(FUDAN UNIVERSITY) [CN/CN]; 中国上海市杨浦区
邯郸路 220 号, Shanghai 200433 (CN)。

(72) 发明人: 及

(75) 发明人/申请人 (仅对美国): 朴颖华 (PIAO,
Yinghua) [CN/CN]; 中国上海市杨浦区邯郸路 220
号, Shanghai 200433 (CN)。葛亮 (GE, Liang) [CN/
CN]; 中国上海市杨浦区邯郸路 220 号, Shanghai
200433 (CN)。吴东平 (WU, Dongping) [CN/CN];
中国上海市杨浦区邯郸路 220 号, Shanghai 200433
(CN)。张世理 (ZHANG, Shili) [CN/CN]; 中国上海

市杨浦区邯郸路 220 号, Shanghai 200433 (CN)。张
卫 (ZHANG, Wei) [CN/CN]; 中国上海市杨浦区邯
郸路 220 号, Shanghai 200433 (CN)。

(74) 代理人: 上海晨皓知识产权代理事务所 (普通合
伙) (SHANGHAI CHENHAO INTELLECTUAL
PROPERTY LAW FIRM GENERAL PARTNER-
SHIP); 中国上海市黄浦区制造局路 787 号二幢
202B 室, Shanghai 200011 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家
保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB,
BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR,
CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB,
GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP,
KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS,
LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,
MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL,
PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV,
SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC,
VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ,
BY, KG, KZ, MD, RU, TJ, TM), 欧洲 (AL, AT, BE,

[见续页]

(54) Title: FIELD EFFECT TRANSISTOR AND MANUFACTURING METHOD THEREOF

(54) 发明名称: 一种场效应晶体管及其制备方法

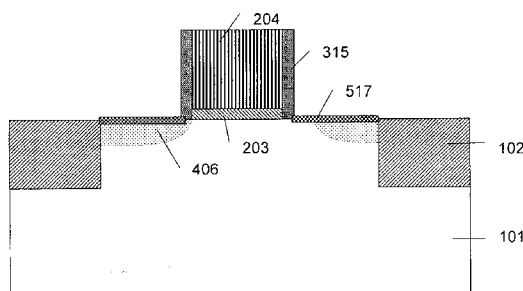


图 8 / Fig. 8

(57) Abstract: An asymmetric type field effect transistor and a manufacturing method thereof are provided. The field effect transistor comprises: a semiconductor substrate (101); a gate stacking structure; side-walls (315), a source region and a drain region (406); and shallow trench isolations (102). The gate stacking structure includes a gate dielectric layer (203) formed on the semiconductor substrate (101) and an electrode layer (204) formed on the gate dielectric layer (203). The source region and the drain region (406) are asymmetric, one of the source and drain regions is provided with a PN junction, the other source and drain region is provided with a mixed junction including a Schottky junction and a PN junction.

(57) 摘要:

提供了一种不对称型场效应晶体管及其制备方法。所述场效应晶体管包括: 半导体衬底 (101), 栅极堆叠结构, 侧墙 (315), 源区和漏区 (406), 以及浅沟槽隔离 (102)。所述栅极堆叠结构包括形成在半导体衬底 (101) 上的栅极电介质层 (203) 和形成在栅极电介质层 (203) 上的电极层 (204)。所述源区与漏区 (406) 不对称, 其一由 PN 结构成, 另外一个由混合结构成, 所述混合结构由肖特基结和 PN 结构成。



BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR,
HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL,
PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF,
CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD,
TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

说明书

一种场效应晶体管及其制备方法

技术领域

本发明属于微电子器件技术领域，涉及半导体器件和相关工艺制备方法，更具体的说，涉及场效应晶体管及其制备方法。

背景技术

MOS 场效应晶体管（MOSFET）是金属-氧化物-半导体场效应晶体管的简称，是利用电场效应来控制半导体中电流的一种半导体器件，只依靠一种载流子参与导电，故又称为单极型晶体管。MOS 场效应晶体管可以用半导体硅、锗为材料，也可用化合物半导体砷化镓等材料制作，目前以使用硅材料的最多。通常 MOS 场效应晶体管由半导体衬底、源区和漏区、栅氧化层以及栅电极等几个主要部分组成，其基本结构一般是一个四端器件，它的中间部分是由金属-绝缘体-半导体组成的 MOS 电容结构，MOS 电容的两侧分别是源区和漏区，在正常的工作状态下，载流子将从源区流入，从漏区流出，绝缘层上为栅极，在栅极上施加电压，可以改变绝缘层中的电场强度，控制半导体表面电场，从而改变半导体表面沟道的导电能力。

常规 MOS 场效应晶体管的源区和漏区是纯粹重掺杂 PN 结结构。这种 PN 结可以采用扩散、离子注入等制造工艺，将一定数量的杂质掺入半导体衬底在场效应晶体管的源区和漏区形成。然而，具有这种源漏结构的场效应晶体管其串联电阻比较大，短沟道效应严重，且不易按比例缩小。

如果将金属硅化物源漏来代替传统的重掺杂 PN 结源漏并应用在未来超缩微化的 CMOS 器件中，将会在一定程度上提高场效应晶体管的性能。金属硅化物源漏是指金属硅化物作为场效应的源极和漏极并且金属硅化物和硅衬底之间形成肖特基结，其主要优势是低的寄生电阻，优良的按比例缩小特性，简便的工艺制造，低的热预算以及抗闩锁效应或者绝缘体上的硅（SOI）里的浮体效应。然而，纯粹由肖特基结组成源漏的场效应晶体管也有许多潜在的问题，肖特基结常存在额外的漏电流和软击穿，这种源漏结构的场效应晶体管的可靠性目前还没有得到很好的研究。

混合结由肖特基结和 PN 结混合构成，具有工作电流高、开关速度快、漏电流小，击穿电压高等优点。

发明内容

本发明的目的是提出一种工作电流高、开关速度快、漏电流小的不对称型源漏场效应晶体管及其制备方法。

本发明提出的场效应晶体管，包括半导体衬底、栅极结构、分别为混合结和 PN 结的源区和漏区，所述源区与漏区结构不对称，其一由 PN 结构成，另外一个由混合结构成，所述混合结由肖特基结和 PN 结混合构成。

优选地，所述肖特基结由金属半导体化合物和所述半导体衬底接触构成，所述 PN 结是通过注入与所述半导体衬底掺杂类型不同的杂质离子并通过随后的热退火形成。

优选地，所述混合结中的所述金属半导体化合物与所述半导体衬底形成肖特基结，并同时与所述半导体衬底中的所述源区或漏区中的高掺杂区域形成欧姆接触。

优选地，所述半导体衬底是硅、锗、锗硅合金、SOI 结构或 GOI 结构，所述半导体衬底的掺杂浓度在 1×10^{14} 到 $1 \times 10^{19} \text{cm}^{-3}$ 之间。

优选地，所述场效应晶体管进一步包括形成在所述半导体衬底中的浅槽隔离结构、位于所述栅极结构两侧的侧墙结构。

优选地，所述的金属半导体化合物为硅化镍、锗化镍、硅化钴、锗化钴、硅化钛、锗化钛、硅化铂、锗化铂中的任意一种或者它们之中几种的混合物。

本发明的另一目的是提供一种制备上述不对称型源漏场效应晶体管的方法，包括如下步骤：

a, 提供一个半导体衬底，用浅槽隔离工艺形成隔离结构；

b, 形成第一绝缘介质层，接着在所述第一绝缘介质层上形成一个电极层，然后通过光刻、刻蚀工艺对所述电极层和所述第一绝缘层进行图形化刻蚀从而形成栅极结构及其两侧的源极区域和漏极区域；

c, 淀积形成第二绝缘介质层；

d, 利用选择性各向异性刻蚀工艺对所述第二绝缘介质层进行刻蚀，从而沿着所述栅极结构两侧形成侧墙结构；

e, 进行离子注入，选择注入角度 α 使得源极区域或漏极区域部分有离子到达，进行退火使注入的离子激活，在源极区域和漏极区域形成 PN 结；

f, 淀积一金属层，退火后所述金属层和所述源极区域和漏极区域内暴露出来的所述半导体衬底反应形成金属半导体化合物导体层，除去未与上述半导体衬底反应的所述金属层。

本发明提供另一种制备所述不对称型源漏场效应晶体管的方法，包括如下步骤：

a, 提供一个半导体衬底，用浅槽隔离工艺形成隔离结构；

b, 形成第一绝缘介质层, 接着在所述第一绝缘介质层上形成一个电极层, 然后通过光刻、刻蚀工艺对所述电极层和所述第一绝缘层进行图形化刻蚀从而形成栅极结构及其两侧的源极区域和漏极区域;

c, 进行第一次离子注入, 选择注入角度 α 使得源极区域或漏极区域部分有离子到达, 进行退火使注入的离子激活, 在源极区域和漏极区域形成PN结;

d, 淀积形成第二绝缘介质层;

e, 利用选择性各向异性刻蚀工艺对所述第二绝缘介质层进行刻蚀, 从而沿着所述栅极结构两侧形成侧墙结构, 侧墙结构的厚度应小于栅极结构的高度与 $\tan\alpha$ 的乘积;

f, 淀积一金属层, 退火后所述金属层和所述源极区域和漏极区域内暴露出来的所述半导体衬底反应形成金属半导体化合物导体层, 除去未与上述半导体衬底反应的所述金属层。

优选地, 以上两种方法中所述半导体衬底是硅、锗、锗硅合金、SOI结构或GOI结构。

优选地, 以上两种方法所述第一绝缘介质层为二氧化硅、氮化硅、氧化铝或铅基高介电常数介质材料。

优选地, 以上两种方法所述的电极层包含至少一个导电层, 所述导电层为多晶硅、氮化钛、氮化钽、钨金属、金属硅化物中的任意一种或者为它们之间的多层结构。

优选地, 以上两种方法通过所述离子注入在所述半导体衬底中形成的杂质峰值浓度不低于 $1 \times 10^{19} \text{cm}^{-3}$ 。

优选地, 以上两种方法所述金属层为镍、钴、钛、铂中的任意一种或者为它们之间的混合物。

优选地, 以上两种方法所述金属半导体化合物导体层为硅化镍、锗化镍、硅化钴、锗化钴、硅化钛、锗化钛、硅化铂、锗化铂中的任意一种或者它们之中几种的混合物。

本发明具有工作电流高、开关速度快、漏电流小, 击穿电压高等优点。

这些目标以及本发明的内容和特点, 将经过下面的附图说明进行详细的讲解。

附图说明

图1是本发明一个实例中使用的半导体衬底在形成浅槽隔离结构后的截面示意图。

图2是继图1后在半导体衬底上形成第一绝缘介质层和电极层后的截面示意图。

图3是继图2后通过光刻和刻蚀方法形成栅极结构后的截面示意图。

图4是继图3后淀积形成第二绝缘介质层后的截面示意图。

图5是继图4后进行刻蚀步骤形成侧墙结构后的截面示意图。

图 6 是继图 5 后进行离子注入并退火后的截面示意图。

图 7 是继图 6 后淀积金属层后的截面示意图。

图 8 是继图 7 后退火并除去金属层后形成的不对称型源漏场效应晶体管的截面示意图。

图 9 是继图 3 后进行离子注入并退火后的截面示意图。

图 10 是继图 9 后淀积形成第二绝缘介质层后的截面示意图。

图 11 是继图 10 后进行刻蚀步骤形成侧墙结构后的截面示意图。

图 12 是继图 11 后淀积金属层后的截面示意图。

图 13 是继图 12 后退火并除去金属层后形成的不对称型源漏场效应晶体管的截面示意图。

具体实施方式

下面结合附图对本发明提出的不对称型源漏场效应晶体管结构与制造工艺进行详细的描述。后面的描述中，相同的附图标记表示相同的组件，对其重复描述将省略。在后面的参考附图中，为了方便说明，放大或者缩小了不同层和区域的尺寸，所以所示大小并不一定代表实际尺寸，也不反映尺寸的比例关系。

应当注意的是在不偏离本发明的精神和范围的情况下还可以构成许多有很大差别的实施例。应当理解，除了如所附的权利要求所限定的，本发明不限于在说明书中所述的具体实例。

图 1 是本发明一个实例中使用的半导体衬底形成浅槽隔离结构后的截面示意图。首先准备硅衬底 101 并完成生长前的各项工艺如清洗和去除硅表面的天然二氧化硅薄层等。在该实例中，所述的半导体衬底为单晶硅。然后使用浅槽隔离工艺在晶体管周围制造隔离结构 102。

如图 2 所示，首先在衬底上形成第一绝缘介质层 203。然后再在第一绝缘介质层 203 上形成一层电极层 204。

如图 3 所示，通过光刻和刻蚀工艺对电极层和第一绝缘介质层进行图形化处理，从而形成栅极结构及其两侧的源极区域和漏极区域。

如图 4 所示，继续淀积形成第二绝缘介质层 305。然后利用干法刻蚀工艺对该绝缘介质层进行各向异性刻蚀，从而沿着栅极结构两侧形成侧墙结构 315，此时截面形状如图 5 所示。

如图 6 所示，进行离子注入，选择注入角度 α 使得源极区域或漏极区域部分有离子到

达, 进行退火使注入的离子激活, 在半导体衬底中形成掺杂类型与衬底相反的区域 406, 406 与硅衬底 101 形成 PN 结。

如图 7 所示, 在衬底上淀积一金属层 507, 507 为镍、钴、钛、铂中的任意一种或者为它们之间的混合物, 退火后 507 和源极区域、漏极区域曝露出来的衬底反应生成金属半导体化合物。

如图 8 所示, 除去剩余未反应的金属层 507 后金属半导体化合物导体层 517 裸露出来, 517 为硅化镍、锗化镍、硅化钴、锗化钴、硅化钛、锗化钛、硅化铂、锗化铂中的任意一种或者为它们之间的混合物。在不偏离本发明精神的基础上, 也可以选用其他工艺方法形成导体层 517。

下面描述根据本发明制备不对称型源漏场效应晶体管的又一个实例:

图 1 是本发明一个实例中使用的半导体衬底形成浅槽隔离结构后的截面示意图。首先准备硅衬底 101 并完成生长前的各项工艺如清洗和去除硅表面的天然二氧化硅薄层等。在该实例中, 所述的半导体衬底为单晶硅。然后使用浅槽隔离工艺在晶体管周围制造隔离结构 102。

如图 2 所示, 首先在衬底上形成第一绝缘介质层 203。然后再在第一绝缘介质层 203 上形成一层电极层 204。

如图 3 所示, 通过光刻和刻蚀工艺对电极层和第一绝缘介质层进行图形化处理, 从而形成栅极结构及其两侧的源极区域和漏极区域。

如图 9 所示, 进行离子注入, 选择注入角度, 使得源极区域或漏极区域部分有离子到达, 进行退火使注入的离子激活, 在半导体衬底中形成掺杂类型与衬底相反的区域 606, 606 与 101 形成 PN 结。

如图 10 所示, 淀积形成第二绝缘介质层 705。然后利用干法刻蚀工艺对该绝缘介质层进行各向异性刻蚀, 从而沿着栅极结构两侧形成侧墙结构 715, 715 的厚度应小于栅极结构的高度与 $\tan\alpha$ 的乘积, 即保证有部分衬底 101 暴露出来, 此时截面形状如图 11 所示。

如图 12 所示, 在衬底上淀积一金属层 807, 807 为镍、钴、钛、铂中的任意一种或者为它们之间的混合物, 退火后 807 和源极区域、漏极区域曝露出来的衬底反应生成金属半导体化合物。

如图 13 所示, 除去剩余未反应的金属层 807 后所述金属半导体化合物导体层 817 裸露出来, 817 与 101 形成肖特基结, 与 606 形成欧姆接触。817 为硅化镍、锗化镍、硅化钴、锗化钴、硅化钛、锗化钛、硅化铂、锗化铂中的任意一种或者为它们之间的混合物。在不偏离本发明精神的基础上, 也可以选用其他工艺方法形成导体层 817。

权利要求书

1、一种场效应晶体管结构，其结构包括：半导体衬底、栅极结构、分别为混合结和PN结的源区和漏区，其特征在于：所述源区与漏区结构不对称，其一由PN结构成，另外一个由混合结构成，所述混合结由肖特基结和PN结混合构成。

2、根据权利要求1所述的场效应晶体管，其特征在于：所述肖特基结由金属半导体化合物和所述半导体衬底接触构成，所述PN结是通过注入与所述半导体衬底掺杂类型不同的杂质离子并通过随后的热退火处理形成。

3、根据权利要求2所述的场效应晶体管，其特征在于：所述混合结中的所述金属半导体化合物与所述半导体衬底形成肖特基结，并同时与所述半导体衬底中的所述源区或漏区中的高掺杂区域形成欧姆接触。

4、根据权利要求1所述的场效应晶体管，其特征在于：所述半导体衬底是硅、锗、锗硅合金、SOI结构或GOI结构，所述半导体衬底的掺杂浓度在 1×10^{14} 到 $1 \times 10^{19} \text{cm}^{-3}$ 之间。

5、根据权利要求1所述的场效应晶体管，其特征在于：所述场效应晶体管进一步包括形成在所述半导体衬底中的浅槽隔离结构、位于所述栅极结构侧边的侧墙结构。

6、根据权利要求3所述的场效应晶体管，其特征在于：所述的金属半导体化合物为硅化镍、锗化镍、硅化钴、锗化钴、硅化钛、锗化钛、硅化铂、锗化铂中的任意一种或者它们之中几种的混合物。

7、一种如权利要求1所述场效应晶体管的制造方法，其特征在于：具体步骤为下述2种方案之一：

第一种：

a, 提供一个半导体衬底，用浅槽隔离工艺形成隔离结构；

b, 形成第一绝缘介质层，接着在所述第一绝缘介质层上形成一个电极层，然后通过光刻、刻蚀工艺对所述电极层和所述第一绝缘层进行图形化刻蚀，从而形成栅极结构及其两侧的源极区域和漏极区域；

c, 淀积形成第二绝缘介质层；

d, 利用选择性各向异性刻蚀工艺对所述第二绝缘介质层进行刻蚀，从而沿着所述栅极结构两侧形成侧墙结构；

e, 进行第一次离子注入，选择注入角度 α 使得源极区域或漏极区域部分有离子到达，进行退火使注入的离子激活，在源极区域和漏极区域形成PN结；

f, 淀积一金属层，退火后所述金属层和所述源极区域和漏极区域内暴露出来的所述

半导体衬底反应形成金属半导体化合物导体层，除去未与上述半导体衬底反应的所述金属层。

第二种：

a, 提供一个半导体衬底，用浅槽隔离工艺形成隔离结构；

b, 形成第一绝缘介质层，接着在所述第一绝缘介质层上形成一个电极层，然后通过光刻、刻蚀工艺对所述电极层和所述第一绝缘层进行图形化刻蚀，从而形成栅极结构及其两侧的源极区域和漏极区域；

c, 进行第一次离子注入，选择注入角度 α 使得源极区域或漏极区域部分有离子到达，进行退火使注入的离子激活，在源极区域和漏极区域形成PN结；

d, 淀积形成第二绝缘介质层；

e, 利用选择性各向异性刻蚀工艺对所述第二绝缘介质层进行刻蚀，从而沿着所述栅极结构两侧形成侧墙结构，侧墙结构的厚度小于栅极结构的高度与 $\tan\alpha$ 的乘积；

f, 淀积一金属层，退火后所述金属层和所述源极区域和漏极区域内暴露出来的所述半导体衬底反应形成金属半导体化合物导体层，除去未与上述半导体衬底反应的所述金属层。

8、根据权利要求7所述的场效应晶体管的制造方法，其特征在于：所述半导体衬底是硅、锗、锗硅合金、SOI结构或GOI结构。

9、根据权利要求7所述的场效应晶体管的制造方法，其特征在于：所述第一绝缘介质层为二氧化硅、氮化硅、氧化铝或钪基高介电常数介质材料。

10、根据权利要求7所述的场效应晶体管的制造方法其特征在于：，所述的电极层包含至少一个导电层，所述导电层为多晶硅、氮化钛、氮化钽、钨金属、金属硅化物中的任意一种或者为它们之间的多层结构。

11、根据权利要求7所述的场效应晶体管的制造方法，其特征在于：通过所述离子注入在所述半导体衬底中形成的杂质峰值浓度不低于 $1 \times 10^{19} \text{cm}^{-3}$ 。

12、根据权利要求7所述的场效应晶体管的制造方法，其特征在于：所述金属层为镍、钴、钛、铂中的任意一种，或者为它们之间中几种的混合物。

13、根据权利要求7所述的场效应晶体管的制造方法，其特征在于：所述金属半导体化合物导体层为硅化镍、锗化镍、硅化钴、锗化钴、硅化钛、锗化钛、硅化铂、锗化铂中的任意一种或者它们之中几种的混合物。

说明书附图

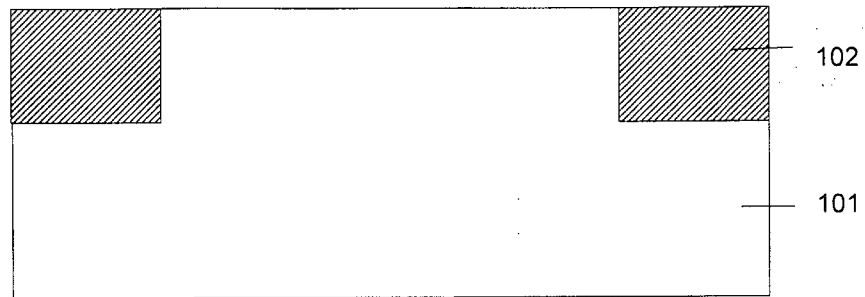


图 1

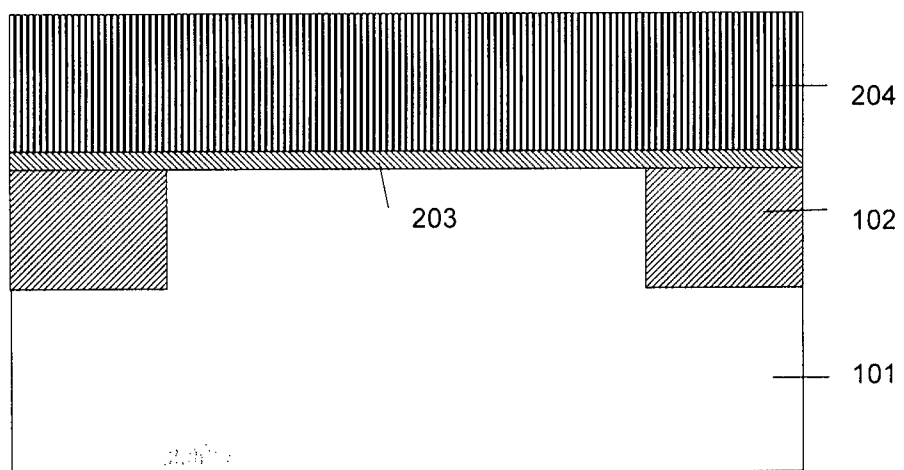


图 2

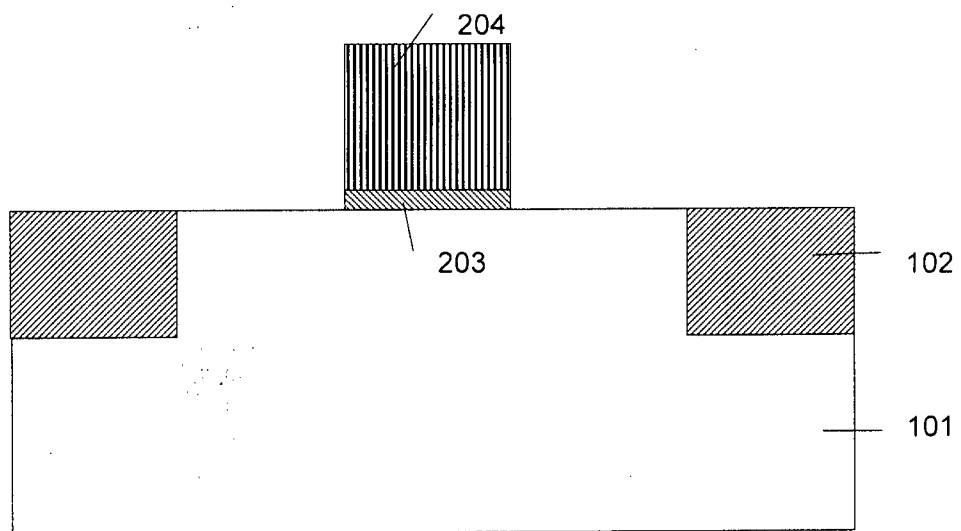


图 3

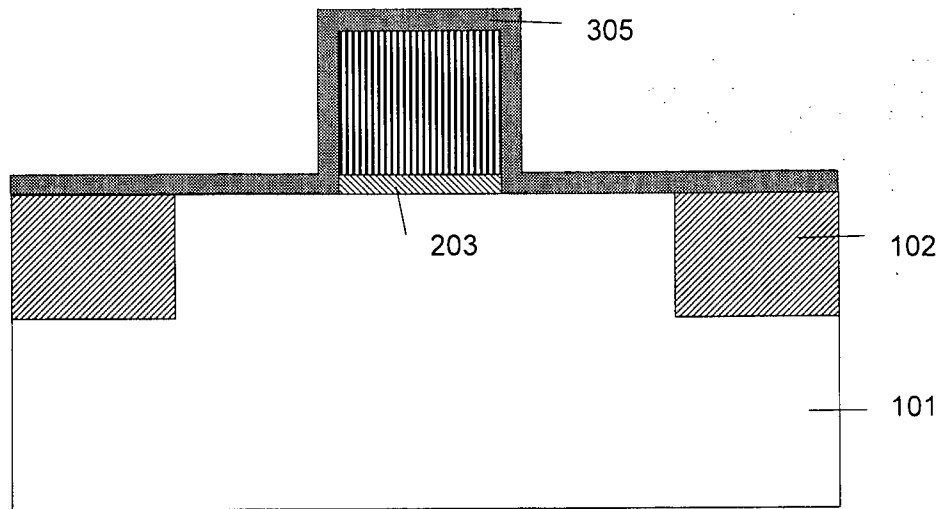


图 4

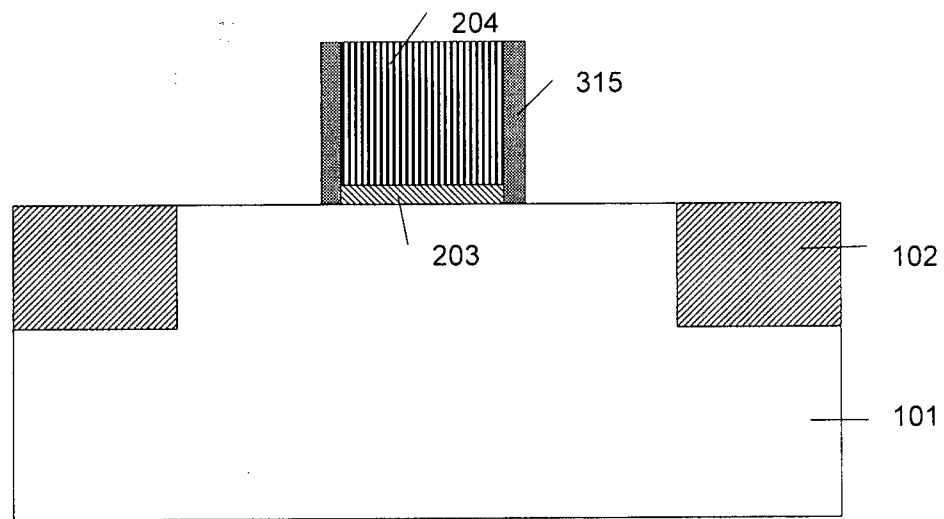


图 5

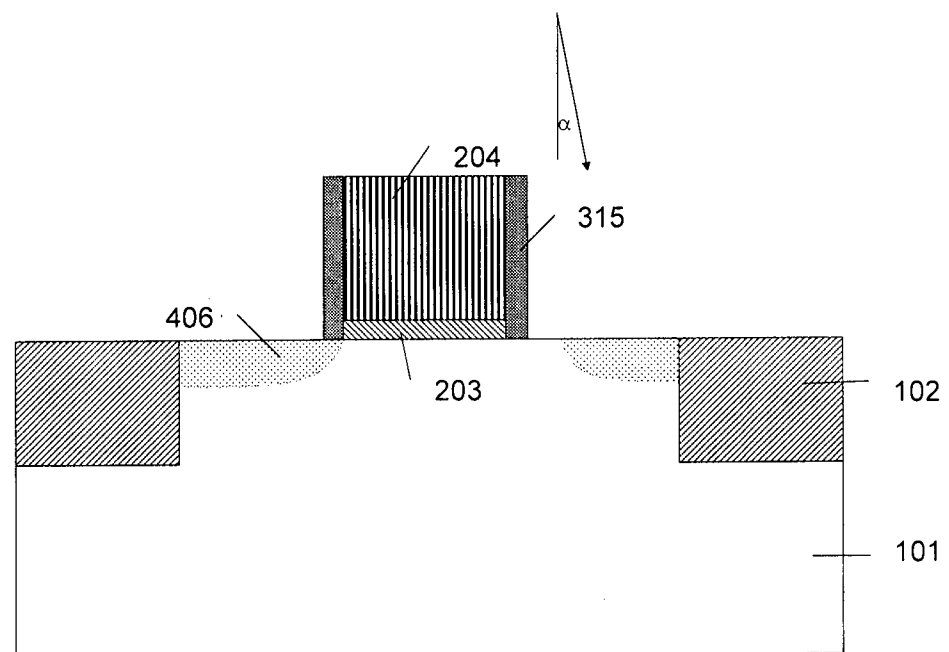


图 6

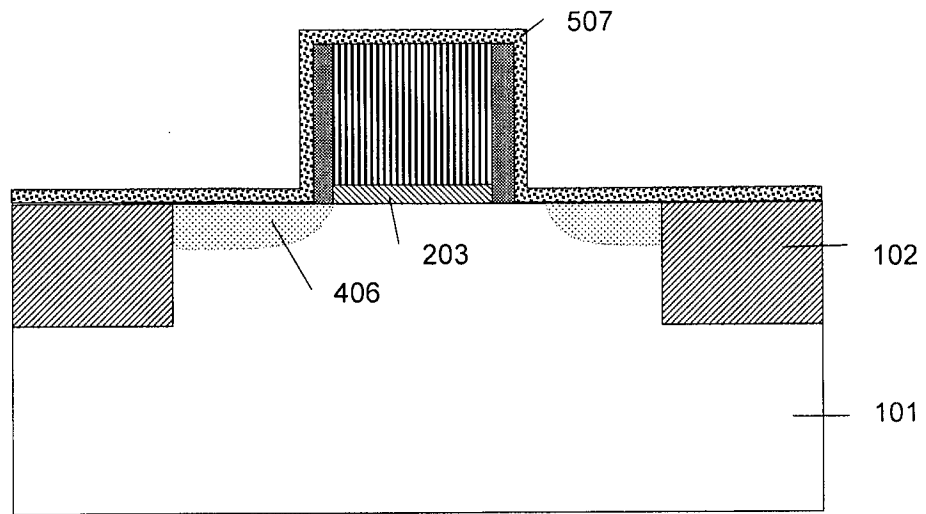


图 7

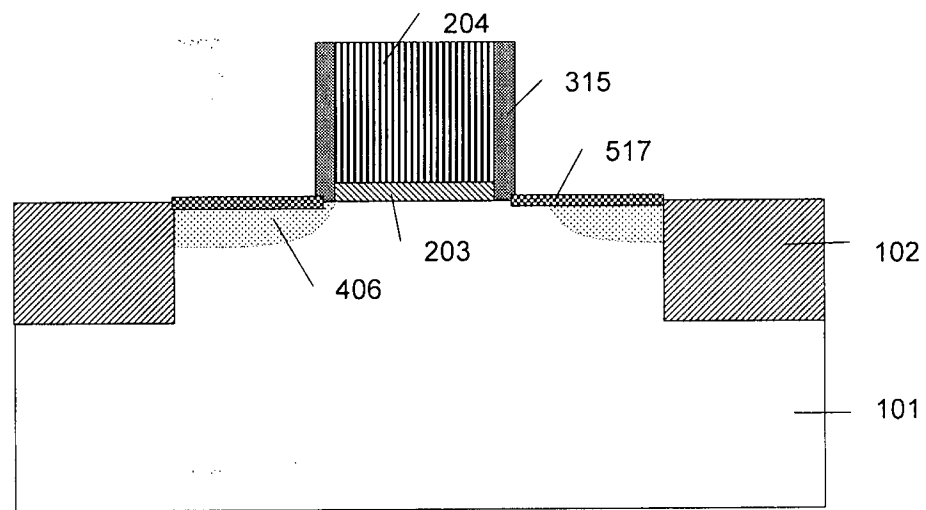


图 8

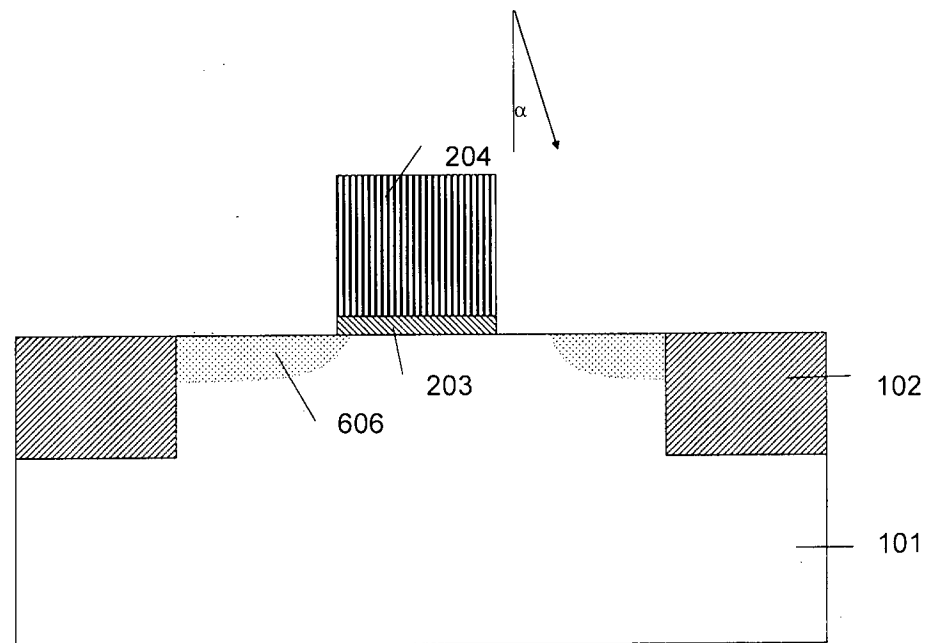


图 9

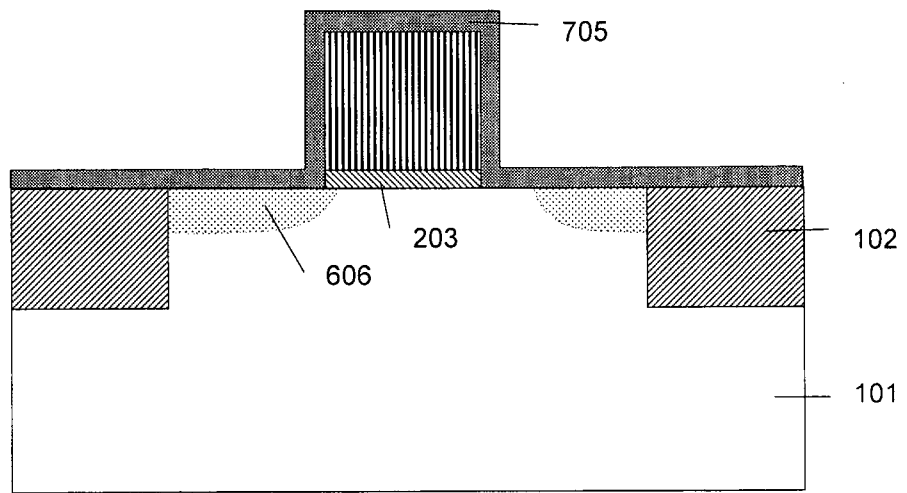


图 10

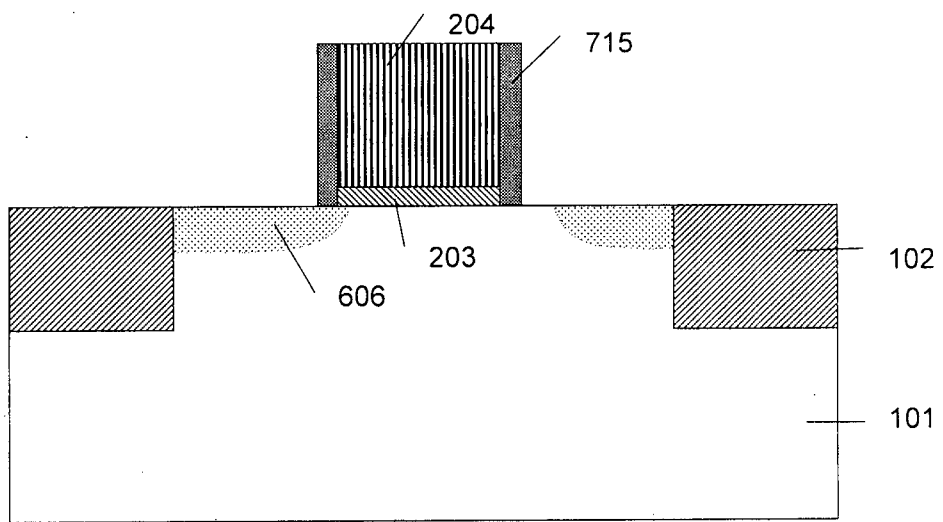


图 11

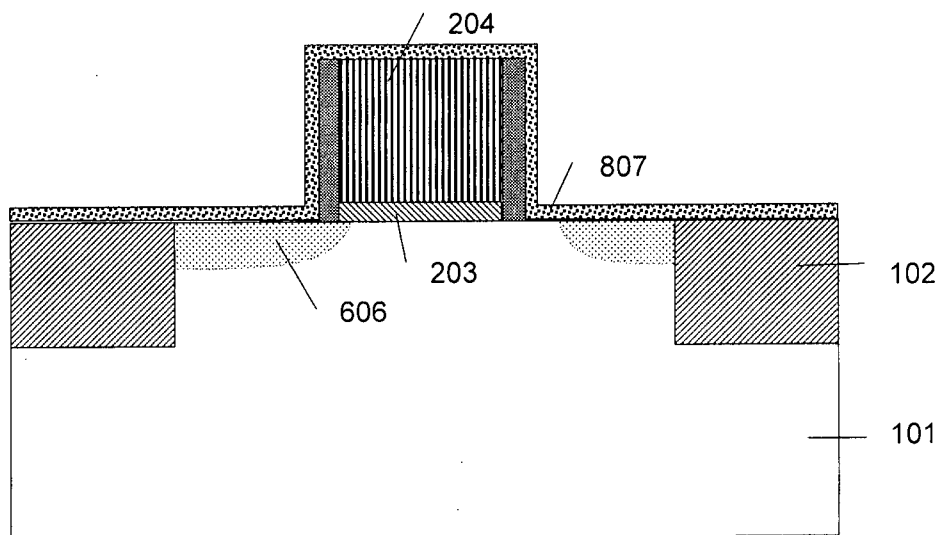


图 12

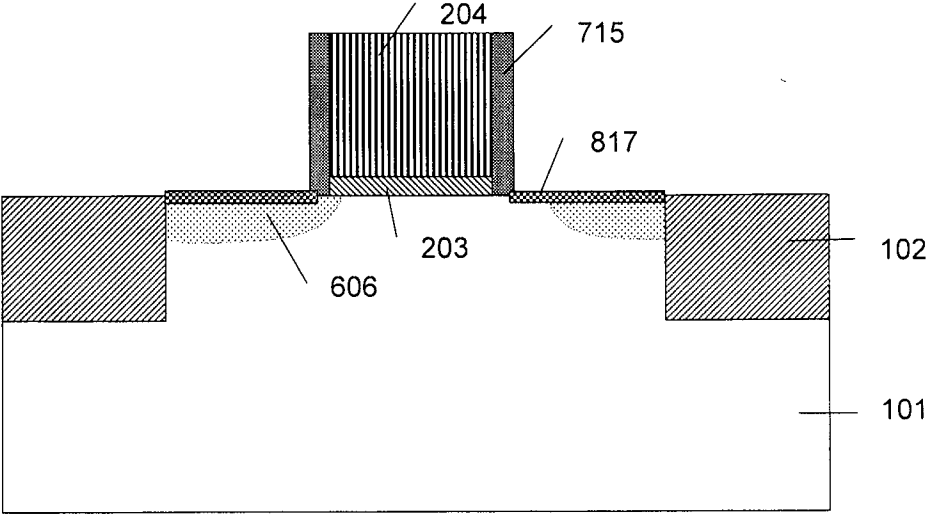


图 13

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2011/000729

A. CLASSIFICATION OF SUBJECT MATTER

See extra sheet

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: H01L 21/-; H01L 29/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, DWPI: schottky, node, junction, contact, source, drain, gate, ion, metal, angle, asymmetr⁺, substrate

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN101807602A (UNIV FUDAN) 18 August 2010 (18.08.2010) claims 1-6	1-6
PX	CN101834141A (UNIV FUDAN) 15 September 2010 (15.09.2010) pages 3-5 of the description, figs.1-18	1-6
PX	CN101887917A (UNIV FUDAN) 17 November 2010 (17.11.2010) claims 1-13	1-13
X	JP2009295641A (SANKEN DENKI KK) 17 December 2009 (17.12.2009) paragraphs 4-8 of description, figs. 1-2	1-6

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim (S) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 20 July 2011 (20.07.2011)	Date of mailing of the international search report 04 Aug. 2011 (04.08.2011)
Name and mailing address of the ISA/CN The State Intellectual Property Office, the P.R.China 6 Xitucheng Rd., Jimen Bridge, Haidian District, Beijing, China 100088 Facsimile No. 86-10-62019451	Authorized officer XU,Jian Telephone No. (86-10)62411591

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2011/000729

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US6750088B2 (HIRASHITA et al.) 15 June 2004 (15.06.2004) columns 3-4 of description, figs. 2-4	1-6
Y	CN101719517A (UNIV FUDAN) 02 June 2010 (02.06.2010) pages 3-4 of description , figs. 1-7	1-6
A	CN101241912A (TAIWAN SEMICONDUCTOR MFG CO LTD) 13 August 2008 (13.08.2008) the whole document	1-13

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2011/000729

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN101807602A	18.08.2010	none	
CN101834141A	15.09.2010	none	
CN101887917A	17.11.2010	none	
JP2009295641A	17.12.2009	EP2302683A1	30.03.2011
		US2011073938A1	31.03.2011
		KR2011028316A	17.03.2011
		WO2009147996A1	10.12.2009
		CN102047429A	04.05.2011
US6750088B2	15.06.2004	US2003151094A1	14.08.2003
CN101719517A	02.06.2010	none	
CN101241912A	13.08.2008	US2008191285A1	14.08.2008

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2011/000729

In continuous of A. CLASSIFICATION OF SUBJECT MATTER of second sheet

H01L 29/78 (2006.01) i

H01L 21/8238 (2006.01) i

H01L 21/336 (2006.01) i

国际检索报告

国际申请号
PCT/CN2011/000729

A. 主题的分类

见附加页

按照国际专利分类(IPC)或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: H10L 21/-; H01L 29/-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT, CNKI, DWPI: PN, 肖特基, 结, 源, 漏, 栅, 角, 离子, 注, 金属, 倾斜, 半导体, schottky, node, junction, contact, source, drain, gate, ion, metal, angle, asymmetr+, substrate

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN101807602A (复旦大学) 18.8 月 2010 (18.08.2010) 权利要求 1-6	1-6
PX	CN101834141A (复旦大学) 15.9 月 2010 (15.09.2010) 说明书 3-5 页, 图 1-18	1-6
PX	CN101887917A (复旦大学) 17.11 月 2010 (17.11.2010) 权利要求 1-13	1-13
X	JP2009295641A (三垦电气株式会社) 17.12 月 2009 (17.12.2009) 说明书第 4-8 段, 图 1-2	1-6
Y	US6750088B2 (HIRASHITA 等) 15.6 月.2004 (15.06.2004) 说明书第 3-4 栏, 图 2-4	1-6

☒ 其余文件在 C 栏的续页中列出。

☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期
20.7 月 2011 (20.07.2011)

国际检索报告邮寄日期
04.8 月 2011 (04.08.2011)

ISA/CN 的名称和邮寄地址:
中华人民共和国国家知识产权局
中国北京市海淀区蓟门桥西土城路 6 号 100088
传真号: (86-10)62019451

受权官员

徐健
电话号码: (86-10) **62411591**

C(续). 相关文件

类 型	引用文件, 必要时, 指明相关段落	相关的权利要求
Y	CN101719517A (复旦大学) 02.6 月 2010 (02.06.2010) 说明书 3-4 页, 图 1-7	1-6
A	CN101241912A (台湾积体电路制造股份有限公司) 13.8 月 2008 (13.08.2008) 全文	1-13

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2011/000729

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
CN101807602A	18.08.2010	无	
CN101834141A	15.09.2010	无	
CN101887917A	17.11.2010	无	
JP2009295641A	17.12.2009	EP2302683A1	30.03.2011
		US2011073938A1	31.03.2011
		KR2011028316A	17.03.2011
		WO2009147996A1	10.12.2009
		CN102047429A	04.05.2011
US6750088B2	15.06.2004	US2003151094A1	14.08.2003
CN101719517A	02.06.2010	无	
CN101241912A	13.08.2008	US2008191285A1	14.08.2008

续第 2 页 A.主题的分类

H01L 29/78 (2006.01) i

H01L 21/8238 (2006.01) i

H01L 21/336 (2006.01) i