



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

226 879

(11)

(B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 16. 09 81
(21) PV 6846-81

(51) Int. Cl.¹

H 03 H 7/18

(40) Zveřejněno 26 08 83
(45) Vydáno 01 10 85

(75)

Autor vynálezu HANÁK ZDENĚK ing., UHERSKÉ HRADIŠTĚ
TOBOLA PAVEL ing., GOTTWALDOV

(54) Zapojení obvodu pro kmitočtově nezávislý a dekadicky nastavitelný posuv fáze

1

Vynález se týká zapojení obvodu pro kmitočtově nezávislý a dekadicky nastavitelný posuv fáze nízkofrekvenčního signálu.

Dosavadní způsoby zapojení obvodů posouvajících fází jsou založeny na využití reaktančních dvojpolů s opačným charakterem indukčnost - kapacita, popřípadě na využití reaktančního dvojpolu a reálného odporu, které tvoří dvě ramena mostu napájeného amplitudově shodným napětím vstupního signálu. Přitom musí být realizován fázový posuv 180° mezi napětími napájecími tyto body mostu. Změnou velikosti impedancí dvojpolů v obou ramenech se dosahuje změna velikosti fázového posuvu výstupního signálu. Tato hodnota posuvu je závislá na hodnotě kmitočtu vstupního signálu. Velikost posuvu je nelineární funkcí jednotlivých prvků, s jejichž pomocí se provádí ovládání. Je tedy třeba provádět změnu dvou prvků pro nastavení určitého fázového posuvu. Dále je u těchto systémů amplitudový přenos závislý jak na kmitočtu signálu, tak i na velikosti nastaveného fázového posuvu. Pro dodržení srovnatelných podmínek je tedy u těchto systémů nutno použít tří ovládacích prvků, což v podstatě vylučuje použití takových obvodů a automatických systémech. Z uvedených skutečností vyplývá i nízká dosažitelná přesnost velikosti fázového posuvu a praktická nepoužitelnost bez měřiče fáze.

Uvedené nevýhody odstraňuje zapojení obvodu pro kmitočtově nezávislý a dekadicky

nastavitelný posuv fáze podle vynálezu, jehož podstata spočívá v tom, že vstupní svorka signálu obdélníkového průběhu je připojena na první vstup frekvenčně fázového detektoru, jehož výstup je přes integrační člen připojen na vstup hodinového oscilátoru, přičemž výstup je připojen jednak na deset hodinových vstupů klopných obvodů třetího desetistupňového posuvného registru, a jednak na vstup první děličky deseti. Výstup první děličky deseti je připojen jednak na deset hodinových vstupů klopných obvodů druhého desetistupňového posuvného registru, a jednak na vstup druhé děličky deseti, jejíž výstup je připojen jednak na deset hodinových vstupů klopných obvodů prvního desetistupňového posuvného registru, jednak přes děličku dvěma na pět hodinových vstupů klopných obvodů prvního, druhého a třetího pětistupňového posuvného registru, a jednak na vstup děličky šestatřiceti. Výstup děličky šestatřiceti je připojen jednak na druhý vstup frekvenčně fázového detektoru, jednak přes první výstupní zesilovač na výstupní svorku s referenční fází, jednak na vstup prvního klopného obvodu prvního pětistupňového posuvného registru, a jednak na první svorku prvního přepínacího obvodu. Druhá svorka prvního přepínacího obvodu je připojena na výstup pátého klopného obvodu prvního pětistupňového posuvného registru, připojený dále na vstup prvního klopného obvodu druhého pětistupňového posuvného registru, přičemž výstup jeho pátého klopného obvodu je připojen jednak na třetí svorku prvního přepínacího obvodu, a jednak na vstup prvního klopného obvodu třetího pětistupňového posuvného registru, který je výstupem svého pátého klopného obvodu připojen na čtvrtou svorku prvního přepínacího obvodu. Jedna ze svorek prvního přepínacího obvodu je představitelem prvním můstkem přes příslušnou protisvorku připojena na jeho výstup, který je připojen na první klopný obvod prvního desetistupňového posuvného registru a na nultou vstupní svorku druhého přepínacího obvodu, jehož dalších deset vstupních svorek je připojeno na výstupy jim příslušných klopných obvodů prvního desetistupňového posuvného registru, a jedna z těchto deseti vstupních svorek je představitelem druhým můstkem přes jí příslušnou protisvorku připojena na výstup druhého přepínacího obvodu. Výstup druhého přepínacího obvodu je připojen na první klopný obvod druhého desetistupňového posuvného registru a na nultou vstupní svorku třetího přepínacího obvodu, přičemž dalších deset vstupních svorek je připojeno na výstupy jim příslušných klopných obvodů druhého desetistupňového posuvného registru, a jedna z těchto deseti vstupních svorek je představitelem třetím můstkem přes jí příslušnou protisvorku připojena na výstup třetího přepínacího obvodu. Výstup třetího přepínacího obvodu je připojen na první klopný obvod třetího desetistupňového posuvného registru a na nultou vstupní svorku čtvrtého přepínacího obvodu, jehož dalších deset vstupních svorek je připojeno na výstupy jim příslušných klopných obvodů třetího desetistupňového posuvného registru, a jedna z těchto deseti vstupních svorek je představitelem čtvrtým můstkem přes jí příslušnou protisvorku připojena na výstup čtvrtého přepínacího obvodu, který je připojen přes druhý výstupní zesilovač na výstupní svorku proměnné fáze.

Zapojení obvodu podle vynálezu má podstatné výhody oproti současným způsobům

řešení zapojení obvodů fázového posuvu. Vzhledem k použití frekvenčně fázového detektoru a napětím řízeného hodinového oscilátoru je výsledný fázový posuv kmitočtově nezávislý. Zapojení přitom dodržuje konstantní amplitudu výstupního signálu. Požadovaná velikost fázového posuvu se nastavuje v jednotlivých dekadách fázového úhlu, to jest samostatně v desetinách, jednotkách, desítkách a stovkách stupňů fázového úhlu. To umožňuje realizovat ovládání požadovaného fázového posuvu pomocí automatických systémů pracujících v různých bodech. Velmi významnou výhodou je vysoká přesnost fázového posuvu daná postupným způsobem realizace posuvu v jednotlivých stupních registrů. Chyba posuvu je dána pouze přesností naladění napětím řízeného hodinového oscilátoru s hodinovým kmitočtem a mezní rychlostí obvodů synchronních děliček.

Příklad provedení vynálezu je znázorněn na výkrese, který představuje blokové schéma zapojení obvodu.

Vstupní signál obdélníkového průběhu je přiveden na vstupní svorku 1, která je připojena na první vstup frekvenčně fázového detektoru 2, jehož výstup je přes integrační člen 3 připojen na vstup hodinového oscilátoru 4, přičemž výstup je připojen jednak na deset hodinových vstupů klopných obvodů třetího desetistupňového posuvného registru 14, a jednak na vstup první děličky deseti 5. Výstup první děličky deseti 5 je připojen jednak na deset hodinových vstupů klopných obvodů druhého desetistupňového posuvného registru 13, a jednak na vstup druhé děličky deseti 6, přičemž je připojen jednak na deset hodinových vstupů klopných obvodů prvního desetistupňového posuvného registru 12, jednak přes děličku dvěma 7 na pět hodinových vstupů klopných obvodů prvního, druhého a třetího pětistupňového posuvného registru 9, 10 a 11, a jednak na vstup děličky šestatřiceti 8. Výstup děličky šestatřiceti je připojen jednak na druhý vstup frekvenčně fázového detektoru 2, jednak přes první výstupní zesilovač 19 na výstupní svorku 20 s referenční fází, jednak na vstup prvního klopného obvodu prvního pětistupňového posuvného registru 9, a jednak na první svorku prvního přepínacího obvodu 18. Druhá svorka prvního přepínacího obvodu 10 je připojena na výstup pátého klopného obvodu prvního pětistupňového posuvného registru 9, připojený dále na vstup prvního klopného obvodu druhého pětistupňového posuvného registru 10, u něhož výstup jeho pátého klopného obvodu je připojen jednak na třetí svorku prvního přepínacího obvodu 18, a jednak na vstup prvního klopného obvodu třetího pětistupňového posuvného registru 11, který je výstupem svého pátého klopného obvodu připojen na čtvrtou svorku prvního přepínacího obvodu 18. Jedna ze svorek prvního přepínacího obvodu představitelným prvním můstkem 23 přes jí příslušnou protisvorku připojena na jeho výstup, který je připojen na první klopný obvod prvního desetistupňového posuvného registru 12 a na nultou vstupní svorku druhého přepínacího obvodu 17, přičemž dalších deset vstupních svorek je připojeno na výstupy jim příslušných klopných obvodů prvního desetistupňového posuvného registru 12, a jedna z těchto deseti vstupních svorek je představitelným druhým můstkem 24 přes jí příslušnou protisvorku připojena na výstup druhého přepínacího obvodu 17. Výstup druhého přepínacího obvodu 17 je připojen na první klopný obvod

druhého desetistupňového posuvného registru 13 a na nultou vstupní svorku třetího přepínacího obvodu 16, jehož dalších deset vstupních svorek je připojeno na výstupy jím příslušných klopných obvodů druhého desetistupňového posuvného registru 13, a jedna z těchto deseti vstupních svorek je přestavitelným třetím můstkem 25 přes jí příslušnou protisvorku připojena na výstup třetího přepínacího obvodu 16. Výstup třetího přepínacího obvodu 16 je připojen na první klopný obvod třetího desetistupňového posuvného registru 14 a na nultou vstupní svorku čtvrtého přepínacího obvodu 15, jehož dalších deset vstupních svorek je připojeno na výstupy jím příslušných klopných obvodů třetího desetistupňového posuvného registru 14, a jedna z těchto deseti vstupních svorek je přestavitelným čtvrtým můstkem 26 přes jí příslušnou protisvorku připojena na výstup čtvrtého přepínacího obvodu 15, který je připojen přes druhý výstupní zesilovač 22 na výstupní svorku 21 proměnné fáze.

Vstupní signál obdélníkového průřezu, přivedený na vstupní svorku 1, je porovnáván ve frekvenčně fázovém detektoru 2 se signálem získaným synchronním dělením kmitočtu napětím řízeného hodinového oscilátoru 4 dělicím poměrem 3 600. Hodinový oscilátor 4 je řízen výstupním napětím frekvenčně fázového detektoru 2 s integračním členem 3. Synchronní dělička je zapojena tak, že kmitočty hodinového oscilátoru 4 dělí postupně deseti, deseti a dvěma v jedné větvi, a deseti, deseti a třicetišesti ve větvi druhé. Přitom obě děličky deseti 5 a 6 jsou v těchto větvích společné. Výstup hodinového oscilátoru 4 je připojen na hodinové vstupy třetího desetistupňového posuvného registru 14. Výstupy první i druhé děličky deseti 5 a 6 jsou připojeny vždy na hodinové vstupy dalších dvou desetistupňových posuvných registrů 12 a 13. Výstup děličky dvěma 7 je připojen k hodinovým vstupům tří pětistupňových posuvných registrů 9, 10 a 11. Výstup děličky šestatřiceti 8 je připojen ke druhému vstupu frekvenčně fázového detektoru 2, dále přes první výstupní zesilovač 19, popřípadě přes tvarovací obvod na výstupní svorku 20 s referenční fází a na vstup prvního klopného obvodu posuvného prvního pětistupňového registrem 9 s třikrát pěti stupni. Výstup první a druhé pětice klopných obvodů je připojen vždy na vstup následující pětice klopných obvodů posuvného registru. Výstupy všech petic klopných obvodů a vstup prvního klopného obvodu pětistupňových posuvných registrů 9, 10 a 11 jsou připojeny k prvnímu přepínacímu obvodu 18, kde je jeden z nich připojen ke vstupu prvního klopného obvodu prvního desetistupňového posuvného registru 12. Tento vstup a všechny výstupy jsou přivedeny na druhý přepínací obvod 17, odkud je jeden z nich připojen na vstup druhého desetistupňového posuvného registru 13. Stejným způsobem je připojen i třetí desetistupňový posuvný registr 14. Výstupy všech jeho stupňů a vstup prvního stupně jsou přivedeny na čtvrtý přepínací obvod 15 odkud je jeden z nich připojen přes druhý výstupní zesilovač 22, popřípadě přes tvarovací obvod na výstupní svorku proměnné fáze 21.

Činnost obvodu v zapojení podle vynálezu je založena na nalezení potřebného vztahu mezi vstupním kmitočtem a hodinovým kmitočtem jednotlivých dekád desetistupňových posuvných registrů 12, 13 a 14. Vstupní signál f_v je přiváděn na vstup posuvného

registru, který je řízen hodinovým kmitočtem f_h o velikosti

$$(1) \quad f_h = 360 \cdot R \cdot f_v,$$

kde $1/R$ je velikost fázového posuvu dosaženého v jednom stupni registru.

Fázový posuv o stovky stupňů (100° , 200° , 300°) je realizován pomocí tří pětistupňových posuvných registrů 9, 10 a 11 a hodinový kmitočet je osminásobek kmitočtu vstupního.

Po připojení vstupního kmitočtu ke svorce 1 porovná frekvenčně fázový detektor 2 velikost tohoto vstupního kmitočtu s kmitočtem napětím řízeného hodinového oscilátoru 4 a přes integrační člen 3 je provedeno automatické doladění hodinového oscilátoru 4. V tomto okamžiku jsou kmitočty i fáze signálů na svorkách 1 a 20 shodné a kmitočet hodinového oscilátoru 4 je přesně 3 600 krát vyšší než kmitočet vstupního signálu. V třetím desetistupňovém posuvném registru 14 je tedy splněn vztah (1) pro $R = 10$, což znamená, že v každém stupni tohoto registru 14 je proveden posuv o $0,1^\circ$. Signál z hodinového oscilátoru 4 je dále vydělen deseti v první děliči deseti 5 a její výstupní signál je přiveden na hodinové vstupy druhého desetistupňového posuvného registru 13, kde je vztah (1) splněn pro $R = 1$. V každém stupni dochází tedy k posuvu o 1° . Po vydělení v druhé děliči deseti 6 je pro první desetistupňový posuvný registr 12 $R = 0,1$, a posuv v každém jeho stupni je 10° . Dělička dvěma 7 poskytuje signál o kmitočtu osmnáckrát vyšším než vstupní kmitočet, což znamená, že každý z pětistupňových posuvných registrů 9, 10 a 11 posouvá vstupní signál o 100° .

Vzhledem k tomu, že mezi výstupním signálem na výstupní svorce 20 to jest referenční fází, a výstupním signálem na výstupní svorce 21, to jest proměnnou fází, je zařazen volitelný počet stupňů jednotlivých posuvných registrů 9 až 14 pomocí přepínacích obvodů 15 až 18, a vzhledem k tomu, že vstupní signál prochází postupně všemi zařazenými stupni příslušného posuvného registru 9 až 14 dochází k sčítání jednotlivých fázových posuvů a výsledkem je dosažení požadovaného fázového posuvu mezi signály na svorkách 21 a 20.

Zapojení obvodu podle vynálezu je velmi výhodné u systémů pracujících v nízkofrekvenční oblasti, jako jsou kalibrátory fáze s automatickým řízením a programováním, dále jako součást fázových modulátorů signálů s nízkými nosnými kmitočty s vysokým indexem modulace. Další použití tohoto zapojení je jako součást simulátorů navigačního všesměrového radiomajáku u výrobců a uživatelů navigačních zařízení.

P Ř E D M Ě T V Y N Á L E Z U

Zapojení obvodu pro kmitočtově nezávislý a dekadicky nastavitelný posuv fáze, vyznačený tím, že vstupní svorka (1) signálu obdélníkového průběhu je připojena na první vstup frekvenčně fázového detektoru (2), jehož výstup je přes integrační člen (3) připo-

jen na vstup hodinového oscilátoru (4), přičemž výstup je připojen jednak na deset hodinových vstupů klopných obvodů třetího desetistupňového posuvného registru (14), a jednak na vstup první děličky deseti (5), jejíž výstup je připojen jednak na deset hodinových vstupů klopných obvodů druhého desetistupňového posuvného registru (13), a jednak na vstup druhé děličky deseti (6), přičemž výstup je připojen jednak na deset hodinových vstupů klopných obvodů prvního desetistupňového posuvného registru (12), jednak přes děličku dvěma (7) na pět hodinových vstupů klopných obvodů prvního, druhého a třetího pětistupňového posuvného registru (9, 10, 11), a jednak na vstup děličky šestatřiceti (8), jejíž výstup je připojen jednak na druhý vstup frekvenčně fázového detektoru (2), jednak přes první výstupní zesilovač (19) na výstupní svorku (20) s referenční fází, jednak na vstup prvního klopného obvodu prvního pětistupňového posuvného registru (9), a jednak na první svorku prvního přepínacího obvodu (18), jehož druhá svorka je připojena na výstup pátého klopného obvodu prvního pětistupňového posuvného registru (9), připojeny dále na vstup prvního klopného obvodu druhého pětistupňového posuvného registru (10), u něhož výstup jeho pátého klopného obvodu je připojen jednak na třetí svorku prvního přepínacího obvodu (18), a jednak na vstup prvního klopného obvodu třetího pětistupňového posuvného registru (11), který je výstupem svého pátého klopného obvodu připojen na čtvrtou svorku prvního přepínacího obvodu (18), u něhož jedna z jeho svorek je představitelem prvním můstkem (23) přes jí příslušnou protisvorku připojena na jeho výstup, který je připojen na první klopný obvod prvního desetistupňového posuvného registru (12) a na nultou vstupní svorku druhého přepínacího obvodu (17), přičemž dalších deset vstupních svorek je připojeno na výstupy jim příslušných klopných obvodů prvního desetistupňového posuvného registru (12), a jedna z těchto deseti vstupních svorek je představitelem druhým můstkem (24) přes jí příslušnou protisvorku připojena na výstup druhého přepínacího obvodu (17), který je připojen na první klopný obvod druhého desetistupňového posuvného registru (13) a na nultou vstupní svorku třetího přepínacího obvodu (16), jehož dalších deset vstupních svorek je připojeno na výstupy jim příslušných klopných obvodů druhého desetistupňového posuvného registru (13), a jedna z těchto deseti vstupních svorek je představitelem třetím můstkem (25) přes jí příslušnou protisvorku připojena na výstup třetího přepínacího obvodu (16), který je připojen na první klopný obvod třetího desetistupňového posuvného registru (14) a na nultou vstupní svorku čtvrtého přepínacího obvodu (15), přičemž dalších deset vstupních svorek je připojeno na výstupy jim příslušných klopných obvodů třetího desetistupňového posuvného registru (14), a jedna z těchto deseti vstupních svorek je představitelem čtvrtým můstkem (26) přes jí příslušnou protisvorku připojena na výstup čtvrtého přepínacího obvodu (15), který je připojen přes druhý výstupní zesilovač (22) na výstupní svorku (21) proměnné fáze.

