

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-266346

(P2005-266346A)

(43) 公開日 平成17年9月29日(2005.9.29)

(51) Int.CI.⁷

F 1

テーマコード(参考)

G09G 3/30

G09G 3/30

K

5C006

G09G 3/20

G09G 3/20

611A

5C080

G09G 3/36

G09G 3/20

612F

5J022

H03M 1/76

G09G 3/20

623F

G09G 3/20

641C

審査請求 未請求 請求項の数 14 O L (全 32 頁) 最終頁に続く

(21) 出願番号

特願2004-79051 (P2004-79051)

(22) 出願日

平成16年3月18日 (2004.3.18)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(74) 代理人 100090479

弁理士 井上 一

(74) 代理人 100090387

弁理士 布施 行夫

(74) 代理人 100090398

弁理士 大渕 美千栄

(72) 発明者 森田 晶

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

最終頁に続く

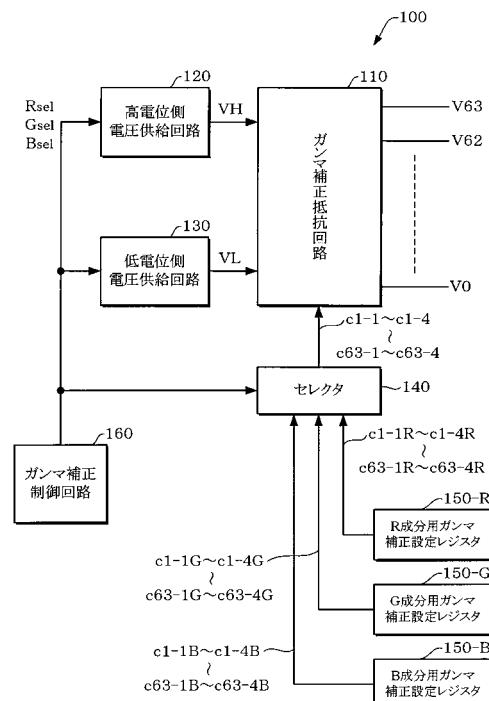
(54) 【発明の名称】基準電圧発生回路、データドライバ、表示装置及び電子機器

(57) 【要約】

【課題】 パネルのデータ線への出力ピッチの制限を設けず低消費電力を図りながらガンマ補正のための基準電圧発生回路、データドライバ、表示装置及び電子機器を提供する。

【解決手段】 基準電圧発生回路100は、抵抗回路の両端の電圧を抵抗分割した複数の抵抗分割ノードに複数の基準電圧を出力するガンマ補正抵抗回路110と、抵抗回路の両端に高電位側電圧及び低電位側電圧を供給する高電位側電圧供給回路120及び低電位側電圧供給回路130とを含む。高電位側電圧供給回路120及び低電位側電圧供給回路130は、1画素を構成する色成分ごとに用意された高電位側電圧及び低電位側電圧を、色成分ごとに切り替えて抵抗回路の両端に高電位側電圧及び低電位側電圧を供給する。ガンマ補正抵抗回路110は、電気光学装置のデータ線を駆動する駆動部の入力として選択するための複数の基準電圧信号線に色成分ごとに切り替えられる複数の基準電圧を供給する。

【選択図】 図12



【特許請求の範囲】

【請求項 1】

階調データに対応して選択される基準電圧を含む複数の基準電圧を発生するための基準電圧発生回路であって、

抵抗回路を有し、該抵抗回路の両端の電圧を抵抗分割した複数の抵抗分割ノードに複数の基準電圧を出力するガンマ補正抵抗回路と、

前記抵抗回路の両端に、高電位側電圧及び低電位側電圧を供給する第1及び第2の電圧供給回路とを含み、

前記第1及び第2の電圧供給回路が、

1画素を構成する色成分ごとに用意された高電位側電圧及び低電位側電圧の少なくとも1つを、色成分ごとに切り替えて前記抵抗回路の両端に前記高電位側電圧及び低電位側電圧を供給し、

前記ガンマ補正抵抗回路が、

電気光学装置の第1及び第2のデータ線を駆動する第1及び第2の駆動部の入力として選択するための複数の基準電圧信号線の各基準電圧信号線に、色成分ごとに切り替えられる複数の基準電圧の各基準電圧を供給することを特徴とする基準電圧発生回路。

【請求項 2】

請求項1において、

前記ガンマ補正抵抗回路が、

前記複数の抵抗分割ノードのうちいずれか2つの抵抗分割ノード間に挿入された補正スイッチ回路を含み、

前記補正スイッチ回路が、

直列に接続された抵抗素子とスイッチ素子とを有し、該補正スイッチ回路が挿入された前記抵抗分割ノード間を電気的に接続又は遮断することを特徴とする基準電圧発生回路。

【請求項 3】

請求項1又は2において、

前記ガンマ補正抵抗回路が、

複数の基準電圧のうち少なくとも1つの基準電圧を、色成分ごとに異ならせることを特徴とする基準電圧発生回路。

【請求項 4】

請求項1乃至3のいずれかにおいて、

1画素を構成する色成分が、

R成分、G成分及びB成分であり、

R成分の高電位側電圧及び低電位側電圧の差がG成分の高電位側電圧及び低電位側電圧の差より大きく、かつG成分の高電位側電圧及び低電位側電圧の差がB成分の高電位側電圧及び低電位側電圧の差より大きいことを特徴とする基準電圧発生回路。

【請求項 5】

請求項1乃至4のいずれかにおいて、

1画素を構成する色成分が、

R成分、G成分及びB成分であり、

前記高電位側電圧は、

R成分の高電位側電圧、G成分の高電位側電圧及びB成分の高電位側電圧のうち、B成分の高電位側電圧が最も低いことを特徴とする基準電圧発生回路。

【請求項 6】

請求項1乃至5のいずれかにおいて、

前記第1の電圧供給回路が、

ボルテージフォロワ接続された演算増幅器を含み、

該演算増幅器は、pチャネル型駆動トランジスタによりその出力が駆動されることを特徴とする基準電圧発生回路。

【請求項 7】

10

20

30

40

50

請求項 1 乃至 6 のいずれかにおいて、
前記第 2 の電圧供給回路が、
ボルテージフォロワ接続された演算増幅器を含み、
該演算増幅器は、n チャネル型駆動トランジスタによりその出力が駆動されることを特徴とする基準電圧発生回路。

【請求項 8】

請求項 1 乃至 7 のいずれかにおいて、
前記階調データが、
1 画素を構成する色成分ごとに時分割により多重化されており、
前記第 1 及び第 2 の電圧供給回路が、

10

前記階調データの各色成分の時分割タイミングごとに、各色成分の高電位側電圧及び低電位側電圧の少なくとも 1 つを切り替えて前記抵抗回路の両端に供給することを特徴とする基準電圧発生回路。

【請求項 9】

複数の走査線及び複数のデータ線を含む電気光学装置の前記複数のデータ線を階調データに基づいて駆動するためのデータドライバであって、

請求項 1 乃至 8 のいずれか記載の基準電圧発生回路と、

前記複数の基準電圧のうち、第 1 及び第 2 の階調データに対応した基準電圧を第 1 及び第 2 のデータ電圧として出力するデータ電圧生成回路と、

20

前記第 1 のデータ電圧に基づいて前記第 1 のデータ線を駆動する第 1 の駆動部と、

前記第 2 のデータ電圧に基づいて前記第 2 のデータ線を駆動する第 2 の駆動部とを含むことを特徴とするデータドライバ。

【請求項 10】

複数の走査線及び複数のデータ線を含む電気光学装置の前記複数のデータ線を階調データに基づいて駆動するためのデータドライバであって、

請求項 8 記載の基準電圧発生回路と、

1 画素の各色成分の階調データを時分割して多重化する多重化回路と、

前記複数の基準電圧のうち、前記多重化回路によって多重化された第 1 及び第 2 の階調データに対応した基準電圧を第 1 及び第 2 のデータ電圧として出力するデータ電圧生成回路と、

30

前記第 1 のデータ電圧に基づいて前記第 1 のデータ線を駆動する第 1 の駆動部と、

前記第 2 のデータ電圧に基づいて前記第 2 のデータ線を駆動する第 2 の駆動部とを含むことを特徴とするデータドライバ。

【請求項 11】

複数の走査線と、
複数のデータ線と、
前記複数の走査線及び前記複数のデータ線によって特定される複数の画素と、
前記複数の走査線を走査する走査ドライバと、
前記複数のデータ線を駆動する請求項 9 又は 10 記載のデータドライバとを含むことを特徴とする表示装置。

40

【請求項 12】

複数の走査線と、
複数のデータ線と、
各色成分データ線が 1 画素を構成する色成分ごとに設けられた複数の色成分データ線と、
前記複数の走査線及び前記複数の色成分データ線によって特定される複数の画素と、
前記複数の走査線を走査する走査ドライバと、
前記複数のデータ線を駆動する請求項 10 記載のデータドライバと、
各デマルチプレクサがデータ線ごとに設けられ、各デマルチプレクサが各データ線と該各データ線に対応する複数の色成分データ線のいずれかとを前記階調データの時分割タイ

50

ミングに同期して電気的に接続する複数のデマルチブレクサとを含むことを特徴とする表示装置。

【請求項 13】

請求項 11 又は 12 において、
前記複数の画素の各画素が、
エレクトロルミネセンス素子を含むことを特徴とする表示装置。

【請求項 14】

請求項 10 乃至 13 のいずれか記載の表示装置を含むことを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は、基準電圧発生回路、データドライバ、表示装置及び電子機器に関する。

【背景技術】

【0002】

従来より、液晶装置等の電気光学装置に代表される表示装置は、小型化かつ高精細化が要求されている。中でも液晶装置は、低消費電力化が実現され、携帯型の電子機器に搭載されることが多い。

【0003】

ところで近年、エレクトロルミネセンス (electroluminescence : 以下 E L と略す) 素子を用いた E L 装置が注目されている。特に有機材料の薄膜により形成された E L 素子を有する有機 E L 装置は、自発光型であるためバックライトが不要となり広視野角を実現する。また、液晶パネルと比較すると高速応答であるため、簡素な構成でカラー動画表示を容易に実現できるようになる。このような表示装置が例えば携帯電話機の表示部として搭載された場合、多階調化による色調豊富な画像表示が要求される。

【0004】

一般に、画像表示を行うための駆動信号は、表示装置の表示特性に応じてガンマ補正が行われる。このガンマ補正は、ガンマ補正回路により行われる。液晶装置を例にとれば、ガンマ補正回路を用いることで、階調表示を行うための階調データに基づいて、最適な画素の透過率を実現するように補正された駆動電圧を出力できる。そしてこの駆動電圧に基づいてデータ線が駆動される。

30

【特許文献 1】特開 2001-290457 号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

ところで、有機 E L 素子等の自発光素子の階調特性（電圧・輝度特性）は、1 画素を構成する色成分ごとに異なる。そのため、色成分ごとにガンマ補正を行う必要がある。抵抗素子を用いて所定の範囲の電圧を分圧した電圧を駆動電圧として出力する場合、ガンマ補正是、階調特性に応じて分圧して補正された複数の電圧の中から階調データに対応する駆動電圧を選択出力することで実現できる。

【0006】

しかしながら、このようなガンマ補正を実現するガンマ補正回路を有機 E L 素子がマトリクス状に配列されたパネルのデータ線ごとに設ける場合、該データ線を駆動するデータ線駆動回路の出力ピッチに制限を設けることとなる。表示画像の高精細化には、データ線の配線ピッチを狭くすることが必要となるため、上述のようにガンマ補正回路を設けた場合、高精細化に対応したデータ線駆動回路を提供できなくなるという問題がある。また、それぞれのガンマ補正回路の抵抗素子に電流が流れ、低消費電力化を図ることができないという問題もある（例えば特許文献 1 の図 1、図 6 参照）。

40

【0007】

本発明は、以上のような技術的課題に鑑みてなされたものであり、その目的とするところは、表示パネルのデータ線への出力ピッチの制限を設けることなく低消費電力化を図り

50

ながらガンマ補正を行うための基準電圧発生回路、データドライバ、表示装置及び電子機器を提供することにある。

【課題を解決するための手段】

【0008】

上記課題を解決するために本発明は、階調データに対応して選択される基準電圧を含む複数の基準電圧を発生するための基準電圧発生回路であって、抵抗回路を有し、該抵抗回路の両端の電圧を抵抗分割した複数の抵抗分割ノードに複数の基準電圧を出力するガンマ補正抵抗回路と、前記抵抗回路の両端に、高電位側電圧及び低電位側電圧を供給する第1及び第2の電圧供給回路とを含み、前記第1及び第2の電圧供給回路が、1画素を構成する色成分ごとに用意された高電位側電圧及び低電位側電圧の少なくとも1つを、色成分ごとに切り替えて前記抵抗回路の両端に前記高電位側電圧及び低電位側電圧を供給し、前記ガンマ補正抵抗回路が、電気光学装置の第1及び第2のデータ線を駆動する第1及び第2の駆動部の入力として選択するための複数の基準電圧信号線の各基準電圧信号線に、色成分ごとに切り替えられる複数の基準電圧の各基準電圧を供給する基準電圧発生回路に関係する。

【0009】

本発明においては、ガンマ補正抵抗回路の抵抗回路の両端に供給される高電位側電圧及び低電位側電圧が色成分ごとに切り替えられる。そのためガンマ補正抵抗回路が出力する複数の基準電圧が、色成分ごとに切り替えられることになる。これにより、階調特性が色成分ごとに異なる場合であっても、色成分ごとに適切なガンマ補正ができるようになる。

【0010】

更に本発明においては、ガンマ補正抵抗回路が、電気光学装置の第1及び第2のデータ線を駆動する第1及び第2の駆動部に共用される複数の基準電圧信号線に対して、上記の複数の基準電圧を供給するようにしたので、データ線ごとに基準電圧発生回路を設ける必要がなくなり、該基準電圧発生回路を含むデータドライバのデータ線への出力ピッチに制限を設けなくて済む。従って、高精細化に対応したデータドライバへの提供に寄与できるようになる。

【0011】

また、データ線ごとに基準電圧発生回路を設けた場合に比べて、本発明では1つの基準電圧発生回路を複数のデータ線への駆動に共用できるので、ガンマ補正のための抵抗回路に流れる消費電流を大幅に削減できるようになる。

【0012】

また本発明に係る基準電圧発生回路では、前記ガンマ補正抵抗回路が、前記複数の抵抗分割ノードのうちいずれか2つの抵抗分割ノード間に挿入された補正スイッチ回路を含み、前記補正スイッチ回路が、直列に接続された抵抗素子とスイッチ素子とを有し、該補正スイッチ回路が挿入された前記抵抗分割ノード間を電気的に接続又は遮断することができる。

【0013】

また本発明に係る基準電圧発生回路では、前記ガンマ補正抵抗回路が、複数の基準電圧のうち少なくとも1つの基準電圧を、色成分ごとに異ならせることができる。

【0014】

本発明によれば、上記効果に加えて、補正スイッチ回路が挿入された抵抗分割ノード間の抵抗値を微調整できるようになるので、電気光学装置の表示特性や製造ばらつき、人間の眼の視認特性、色成分ごとに微調整できるようになる。従って、低消費電力化を実現しながら、良好な表示特性を実現する基準電圧発生回路を提供できる。

【0015】

また本発明に係る基準電圧発生回路では、1画素を構成する色成分が、R成分、G成分及びB成分であり、R成分の高電位側電圧及び低電位側電圧の差がG成分の高電位側電圧及び低電位側電圧の差より大きく、かつG成分の高電位側電圧及び低電位側電圧の差がB成分の高電位側電圧及び低電位側電圧の差より大きくてよい。

10

20

30

40

50

【0016】

本発明によれば、B成分が発光を開始する電圧が最も高く印加電圧に応じて輝度の立ち上がりが急峻であり、G成分に比べてR成分の方が所定の輝度に達するまでの電圧範囲が広い階調特性を有する電気光学装置に好適なガンマ補正を実現するための基準電圧発生回路を提供できる。

【0017】

また本発明に係る基準電圧発生回路では、1画素を構成する色成分が、R成分、G成分及びB成分であり、前記高電位側電圧は、R成分の高電位側電圧、G成分の高電位側電圧及びB成分の高電位側電圧のうち、B成分の高電位側電圧が最も低くてもよい。

【0018】

本発明によれば、B成分が発光を開始する電圧が最も高く印加電圧に応じて輝度の立ち上がりが急峻である階調特性を有する電気光学装置に好適なガンマ補正を実現するための基準電圧発生回路を提供できる。

【0019】

また本発明に係る基準電圧発生回路では、前記第1の電圧供給回路が、ボルテージフォロワ接続された演算增幅器を含み、該演算增幅器は、pチャネル型駆動トランジスタによりその出力が駆動されてもよい。

【0020】

本発明においては、第1の電圧供給回路の出力の電位を引き下げるより、抵抗回路の一端を高電位側に引き上げる能力が必要とされる。そのため第1の電圧供給回路の出力の電位を引き下げる構成を有するいわゆるA B級の演算增幅回路を採用する場合に比べて、無駄な電流経路を削減し、低消費電力化を図ることができる。

【0021】

また本発明に係る基準電圧発生回路では、前記第2の電圧供給回路が、ボルテージフォロワ接続された演算增幅器を含み、該演算增幅器は、nチャネル型駆動トランジスタによりその出力が駆動されてもよい。

【0022】

本発明においては、第2の電圧供給回路の出力の電位を引き上げるより、抵抗回路の他端を低電位側に引き下げる能力が必要とされる。そのため第2の電圧供給回路の出力の電位を引き上げる構成を有するいわゆるA B級の演算增幅回路を採用する場合に比べて、無駄な電流経路を削減し、低消費電力化を図ることができる。

【0023】

また本発明に係る基準電圧発生回路では、前記階調データが、1画素を構成する色成分ごとに時分割により多重化されており、前記第1及び第2の電圧供給回路が、前記階調データの各色成分の時分割タイミングごとに、各色成分の高電位側電圧及び低電位側電圧の少なくとも1つを切り替えて前記抵抗回路の両端に供給することができる。

【0024】

本発明によれば、複数の基準電圧の中から階調データに対応した基準電圧を選択するための回路を、色成分ごとに設ける必要がなくなるため、該基準電圧発生回路を内蔵するデータドライバの構成を簡素化できる。

【0025】

また本発明は、複数の走査線及び複数のデータ線を含む電気光学装置の前記複数のデータ線を階調データに基づいて駆動するためのデータドライバであって、上記のいずれか記載の基準電圧発生回路と、前記複数の基準電圧のうち、第1及び第2の階調データに対応した基準電圧を第1及び第2のデータ電圧として出力するデータ電圧生成回路と、前記第1のデータ電圧に基づいて前記第1のデータ線を駆動する第1の駆動部と、前記第2のデータ電圧に基づいて前記第2のデータ線を駆動する第2の駆動部とを含むデータドライバに関係する。

【0026】

また本発明は、複数の走査線及び複数のデータ線を含む電気光学装置の前記複数のデータ

10

20

30

40

50

タ線を階調データに基づいて駆動するためのデータドライバであって、上記記載の基準電圧発生回路と、1画素の各色成分の階調データを時分割して多重化する多重化回路と、前記複数の基準電圧のうち、前記多重化回路によって多重化された第1及び第2の階調データに対応した基準電圧を第1及び第2のデータ電圧として出力するデータ電圧生成回路と、前記第1のデータ電圧に基づいて前記第1のデータ線を駆動する第1の駆動部と、前記第2のデータ電圧に基づいて前記第2のデータ線を駆動する第2の駆動部とを含むデータドライバに関係する。

【0027】

本発明によれば、電気光学装置のデータ線への出力ピッチの制限を設けることなく、低消費電力化を図りながらガンマ補正を行うデータドライバを提供できる。また、色成分ごとに階調特性が異なる場合であっても、色成分ごとに適切なガンマ補正を行い電気光学装置のデータ線を駆動するデータドライバを提供できる。10

【0028】

また本発明は、複数の走査線と、複数のデータ線と、前記複数の走査線及び前記複数のデータ線によって特定される複数の画素と、前記複数の走査線を走査する走査ドライバと、前記複数のデータ線を駆動する上記記載のデータドライバとを含む表示装置に関係する。。20

【0029】

また本発明は、複数の走査線と、複数のデータ線と、各色成分データ線が1画素を構成する色成分ごとに設けられた複数の色成分データ線と、前記複数の走査線及び前記複数の色成分データ線によって特定される複数の画素と、前記複数の走査線を走査する走査ドライバと、前記複数のデータ線を駆動する上記記載のデータドライバと、各デマルチプレクサがデータ線ごとに設けられ、各デマルチプレクサが各データ線と該各データ線に対応する複数の色成分データ線のいずれかとを前記階調データの時分割タイミングに同期して電気的に接続する複数のデマルチプレクサとを含む表示装置に関係する。20

【0030】

また本発明に係る表示装置では、前記複数の画素の各画素が、エレクトロルミネンス素子を含むことができる。。

【0031】

本発明によれば、データ線の配線ピッチを狭くして高精彩化を実現し、かつ色成分ごとに適切なガンマ補正を低消費電力で可能とする表示装置を提供できる。30

【0032】

また本発明は、上記のいずれか記載の表示装置を含む電子機器に関係する。

【0033】

本発明によれば、色成分ごとに適切なガンマ補正を低消費電力で行って高精彩な画像を表示する表示装置を含む電子機器を提供できる。

【発明を実施するための最良の形態】

【0034】

以下、本発明の実施の形態について図面を用いて詳細に説明する。なお、以下に説明する実施の形態は、特許請求の範囲に記載された本発明の内容を不当に限定するものではない。また以下で説明される構成のすべてが本発明の必須構成要件であるとは限らない。40

【0035】

1. 表示装置

図1に、本実施形態における表示装置の構成例のブロック図を示す。

【0036】

本実施形態における表示装置10は、表示パネル20、走査線駆動回路(走査ドライバ)30、データ線駆動回路(データドライバ)40、表示コントローラ50を含む。なお、表示装置10にこれらのすべての回路ブロックを含める必要はなく、その一部の回路ブロックを省略する構成にしてもよい。

【0037】

以下では、表示パネル 20 が、有機 EL パネルであるものとして説明するが、本発明はこれに限定されるものではない。

【0038】

表示パネル 20 (広義には電気光学装置) は、複数の走査線 (狭義にはゲート線) と、複数のデータ線 (狭義にはソース線と) と、走査線及びデータ線により特定される画素を含む。

【0039】

表示パネル 20 は、低温ポリシリコン (Low Temperature Poly-Silicon: 以下 LTPS と略す。) プロセスにより形成される。LTPS プロセスによれば、スイッチ素子 (例えば、薄膜トランジスタ (Thin Film Transistor: TFT)) 等を含む画素が形成されるパネル基板 (例えばガラス基板) 上に、スイッチ回路や駆動回路等を直接形成することができる。そのため、部品数を削減し、表示パネルの小型軽量化が可能となる。また LTPS では、これまでのシリコンプロセスの技術を応用して、開口率を維持したまま画素の微細化を図ることができる。更にまた LTPS は、アモルファスシリコン (amorphous silicon: a-Si) に比べて電荷の移動度が大きく、かつ寄生容量が小さいため、これまでのシリコンプロセスで形成された表示パネルでは実現できなかった表示駆動ができるようになる。

【0040】

その中の 1 つとして、表示パネル 20 は、データ線ごとに、パネル基板上に形成されたデマルチプレクサを含む。各デマルチプレクサは、データ線駆動回路 40 によって色成分ごとに時分割で出力された駆動信号を、色成分ごとに設けられた色成分データ線に分配する。こうすることで、データ線駆動回路 40 の出力ピッチに余裕を持たせることができる。この場合、表示パネル 20 は、複数の走査線と、複数のデータ線と、複数の色成分データ線と、複数の画素 (表示素子) と、複数のデマルチプレクサとを含むことができる。各色成分データ線は、1 画素を構成する色成分ごとに設けられる。各画素は、複数の走査線のいずれか及び複数の色成分データ線のいずれかによって特定される。各デマルチプレクサは、データ線ごとに設けられる。そして各デマルチプレクサは、各データ線と該各データ線に対応する色成分数分の色成分データ線のいずれかとを階調データの時分割タイミングに同期して電気的に接続する。

【0041】

このような表示パネル 20 は、アクティブマトリクス基板 (例えばガラス基板) に形成される。このアクティブマトリクス基板には、図 1 の Y 方向に複数配列されそれぞれ X 方向に伸びる走査線 $G_1 \sim G_M$ (M は 2 以上の自然数) と、X 方向に複数配列されそれぞれ Y 方向に伸びるデータ線 $S_1 \sim S_N$ (N は 2 以上の自然数) とが配置されている。そして表示パネル 20 は、各デマルチプレクサの入力に各データ線が接続されるデマルチプレクサ $DMUX_1 \sim DMUX_N$ を含む。各デマルチプレクサの出力は、1 画素を構成する色成分ごとに設けられた R 成分データ線、G 成分データ線及び B 成分データ線に接続される。従って、表示パネル 20 は、X 方向に複数配列されそれぞれ Y 方向に伸びる R 成分データ線 $RS_1 \sim RS_N$ 、G 成分データ線 $GS_1 \sim GS_N$ 、及び B 成分データ線 $BS_1 \sim BS_N$ が配置されていることができる。

【0042】

走査線 G_K ($1 \leq K \leq M$ 、 K は自然数) と R 成分データ線 RS_L ($1 \leq L \leq N$ 、 L は自然数)、G 成分データ線 GS_L 及び B 成分データ線 BS_L との交差点に対応する位置に、それぞれ画素 (表示素子) DER_{KL} 、 $D EG_{KL}$ 、 DEB_{KL} が設けられている。

【0043】

図 2 に、図 1 の画素 DER_{KL} 、 $D EG_{KL}$ 、 DEB_{KL} の一例の電気的な等価回路を示す。各画素は、有機 EL 素子を有している。各画素の構成は同様で、有機 EL 素子の発光材が色成分ごとに異なる。

【0044】

走査線 G_K と R 成分データ線 RS_L との交差点に対応する位置に設けられた画素 DER

10

20

30

40

50

_{K_L}に着目すると、画素D E R_{K_L}は、スイッチングトランジスタS T F T_{K_L R}と、駆動トランジスタD T F T_{K_L R}と、保持容量C L_{K_L R}と、有機E L素子O L E D_{K_L R}とを含む。

【0045】

スイッチングトランジスタS T F T_{K_L R}のゲートは、走査線G_Kに接続される。スイッチングトランジスタS T F T_{K_L R}のソースは、R成分データ線R S_Lに接続される。スイッチングトランジスタS T F T_{K_L R}のドレインは、駆動トランジスタD T F T_{K_L R}のゲートに接続される。駆動トランジスタD T F T_{K_L R}のソース(ドレイン)には、所与の高電位側電源電圧V D Dが供給される。駆動トランジスタD T F T_{K_L R}のドレイン(ソース)には、有機E L素子O L E D_{K_L R}の陽極(アノード電極)が接続される。有機E L素子O L E D_{K_L R}の陰極(カソード電極)には、接地電源電圧V S Sが供給される。保持容量C L_{K_L R}は、駆動トランジスタD T F T_{K_L R}のゲートと、接地電源電圧V S Sが供給される電源線との間に挿入される。10

【0046】

選択された走査線G_Kに走査電圧が印加され、スイッチングトランジスタS T F T_{K_L R}がオンになると、保持容量C L_{K_L R}の一端にR成分データ線R S_Lのデータ電圧が印加される。従って、保持容量C L_{K_L R}は、R成分データ線R S_Lのデータ電圧に対応した電荷を充電する。

【0047】

このとき駆動トランジスタD T F T_{K_L R}のゲートには、R成分データ線R S_Lのデータ電圧が印加される。従って、駆動トランジスタD T F T_{K_L R}がオンとなり、有機E L素子O L E D_{K_L R}の順方向に電圧が供給される。そして、スイッチングトランジスタS T F T_{K_L R}がオフになった後も、駆動トランジスタD T F T_{K_L R}のゲートには、保持容量C L_{K_L R}の一端の電圧が印加されるので、有機E L素子O L E D_{K_L R}の順方向に電圧が供給され続ける。20

【0048】

図3に、有機E L素子O L E D_{K_L R}の構造の説明図を示す。

【0049】

有機E L素子O L E D_{K_L R}は、ガラス基板6 0に、データ線として設けられる陽極6 2となる透明電極(例えばITO(Indium Thin Oxide))が形成される。陽極6 2の上方には、走査線として設けられる陰極6 4が形成される。そして、陽極6 2と陰極6 4との間に、発光層等を含む有機層が形成される。30

【0050】

有機層は、陽極6 2の上面に形成された正孔輸送層6 6と、正孔輸送層6 6の上面に形成された発光層6 8と、発光層6 8と陰極6 4との間に形成された電子輸送層7 0とを有する。

【0051】

データ線と走査線との間の電位差を与えると、即ち陽極6 2と陰極6 4との間に電位差を与えると、陽極6 2からの正孔と陰極6 4からの電子とが発光層6 8内で再結合する。このとき発生したエネルギーにより発光層6 8の分子が励起状態となり、基底状態に戻るときに放出されるエネルギーが光となる。この光は、透明電極で形成された陽極6 2とガラス基板6 0とを通る。40

【0052】

こうして発光層6 8からの発光色を、色成分ごとに変えることでカラーの画像を表示できるようになる。

【0053】

図1において、走査線駆動回路3 0は、表示パネル2 0の走査線G₁～G_Mを走査(順次駆動)する。

【0054】

一方、データ線駆動回路4 0は、階調データに基づいて表示パネル2 0のデータ線S₁ 50

$\sim S_N$ を駆動する。このときデータ線駆動回路 40 は、色成分ごとに時分割で多重化された駆動信号を用いて、各データ線を駆動する。

【0055】

表示コントローラ 50 は、図示しない中央処理装置 (Central Processing Unit: C P U) 等のホストにより設定された内容に従って、走査線駆動回路 30 及びデータ線駆動回路 40 を制御する。より具体的には、表示コントローラ 50 は、走査線駆動回路 30 及びデータ線駆動回路 40 に対しては、例えば動作モードの設定や内部で生成した垂直同期信号や水平同期信号の供給を行う。

【0056】

このような構成の表示装置 10 は、表示コントローラ 50 の制御の下、外部から供給される階調データに基づいて、走査線駆動回路 30 及びデータ線駆動回路 40 が協調して表示パネル 20 を駆動する。

【0057】

なお、図 1 では、表示装置 10 が表示コントローラ 50 を含む構成になっているが、表示コントローラ 50 を表示装置 10 の外部に設けてもよい。或いは、表示コントローラ 50 と共にホストを表示装置 10 に含めるようにしてもよい。また、走査線駆動回路 30 、データ線駆動回路 40 、及び表示コントローラ 50 の一部又は全部を表示パネル 20 上に形成してもよい。

【0058】

また図 1 において、走査線駆動回路 30 及びデータ線駆動回路 40 を集積化して、半導体装置 (集積回路、 I C) として表示ドライバを構成してもよい。またこの表示ドライバが、表示コントローラ 50 を内蔵してもよい。

【0059】

1.1 走査線駆動回路

図 4 に、図 1 の走査線駆動回路 30 の構成例を示す。

【0060】

走査線駆動回路 30 は、シフトレジスタ 32 、出力バッファ 34 を含む。

【0061】

シフトレジスタ 32 は、各走査線に対応して設けられ、順次接続された複数のフリップフロップを含む。このシフトレジスタ 32 は、クロック信号 C L K に同期してイネーブル入出力信号 E I O をフリップフロップに保持すると、順次クロック信号 C L K に同期して隣接するフリップフロップにイネーブル入出力信号 E I O をシフトする。ここで入力されるイネーブル入出力信号 E I O は、表示コントローラ 50 から供給される垂直同期信号である。

【0062】

出力バッファ 34 は、シフトレジスタ 32 からのシフト出力をバッファリングして走査線に出力し、走査線を駆動する。

【0063】

1.2 データ線駆動回路

図 5 に、図 1 のデータ線駆動回路 40 の構成例のブロック図を示す。以下では、説明の便宜上、1 画素の階調データが 18 ビット (各色成分の階調データが 6 ビット) であるものとして説明するが、これに限定されるものではない。

【0064】

データ線駆動回路 (データドライバ) 40 は、シフトレジスタ 41 、データラッチ 42 、ラインラッチ 43 、多重化回路 44 、 D A C (Digital-to-Analog Converter) (広義にはデータ電圧生成回路) 45 、基準電圧発生回路 46 、出力バッファ 47 を含む。

【0065】

シフトレジスタ 41 は、各データ線に対応して設けられ、順次接続された複数のフリップフロップを含む。このシフトレジスタ 41 は、クロック信号 C L K に同期してイネーブル入出力信号 E I O を保持すると、順次クロック信号 C L K に同期して隣接するフリップ

10

20

30

40

50

フロップにイネーブル入出力信号 E I O をシフトする。

【 0 0 6 6 】

データラッチ 4 2 には、表示コントローラ 5 0 から 18 ビット（6 ビット（階調データ）× 3（RGB 各色））単位で階調データ（D I O）が入力される。データラッチ 4 2 は、この階調データ（D I O）を、シフトレジスタ 4 1 の各フリップフロップで順次シフトされたイネーブル入出力信号 E I O に同期してラッチする。

【 0 0 6 7 】

ラインラッチ 4 3 は、表示コントローラ 5 0 から供給される水平同期信号 L P に同期して、データラッチ 4 2 でラッチされた 1 水平走査単位の階調データをラッチする。

【 0 0 6 8 】

多重化回路 4 4 は、1 画素を構成する R 成分、G 成分及び B 成分の各階調データを時分割で多重化した多重化データを生成する。多重化回路 4 4 の時分割タイミングは、1 水平走査期間内に R 成分、G 成分及び B 成分の各階調データが時分割されるように設定される。

【 0 0 6 9 】

D A C 4 5 は、各データ線に供給すべきアナログのデータ電圧（広義には駆動電圧）を生成する。具体的には D A C 4 5 は、多重化回路 4 4 からのデジタルの多重化データに基づいて、基準電圧発生回路 4 6 からの複数の基準電圧のいずれかを選択し、多重化データに含まれるデジタルの階調データに対応するアナログのデータ電圧を出力する。

【 0 0 7 0 】

基準電圧発生回路 4 6 は、複数の基準電圧を発生する。これらの複数の基準電圧はデータ線ごとに共用される。即ち、データ線ごとに多重化データに含まれるデジタルの階調データに対応するアナログのデータ電圧を、基準電圧発生回路 4 6 からの複数の基準電圧の中から選択する。

【 0 0 7 1 】

出力バッファ 4 7 は、D A C 4 5 からのデータ電圧をバッファリングしてデータ線に出力し、データ線を駆動する。具体的には、出力バッファ 4 7 は、データ線ごとに設けられたボルテージフォロワ接続の演算增幅回路（広義には駆動部）を含み、これらの各演算增幅回路が、D A C 4 7 からのデータ電圧をインピーダンス変換して、各データ線に出力する。

【 0 0 7 2 】

図 6 に、図 5 のシフトレジスタ 4 1 、データラッチ 4 2 及びラインラッチ 4 3 の構成例の回路図を示す。

【 0 0 7 3 】

シフトレジスタ 4 1 は、第 1 ~ 第 N の D F F 2 - 1 ~ 2 - N を有する。以下では、第 i (1 i N, i は整数) の D F F 2 - i を、D F F 2 - i と表す。シフトレジスタ 4 1 では、D F F 2 - 1 ~ D F F 2 - N が直列に接続されて構成される。即ち、D F F 2 - j (1 j N - 1, j は整数) のデータ出力端子 Q が、次段の D F F 2 - (j + 1) のデータ入力端子 D に接続される。

【 0 0 7 4 】

D F F 2 - 1 ~ D F F 2 - N のデータ出力端子 Q からはシフト出力 S F O 1 ~ S F O N が出力される。D F F 2 - 1 のデータ入力端子 D には、イネーブル入出力信号 E I O が入力される。また、D F F 2 - 1 ~ D F F 2 - N のクロック入力端子 C には、共通にクロック信号（ドットクロック）C L K が入力される。

【 0 0 7 5 】

データラッチ 4 2 は、第 1 ~ 第 N のラッチ用 D F F を有する。以下では、第 i (1 i N, i は整数) のラッチ用 D F F を、L D F F i と表す。但し、L D F F は、クロック入力端子 C への入力信号の立ち下がりで、データ入力端子 D への入力信号を保持する。また、L D F F は、1 画素を構成する階調データのビット数分のデータを保持する。即ち、各 L D F F のデータ入力端子 D には、R 成分用の階調データのビット数 6 、 G 成分用の階

10

20

30

40

50

調データのビット数 6、及び B 成分用の階調データのビット数 6 の総和である 18 ビットのデータが入力される。そして、 $LDFFi$ のクロック入力端子 C には、シフトレジスタ 41 からのシフト出力 SFO_i が供給される。ラッチデータ LAT_i は、 $LDFFi$ のデータ出力端子 Q のデータである。 $LDFF1 \sim LDFFN$ のデータ入力端子 D には、階調データ DIO をクロック信号 CLK の立ち下がりに同期させた階調ラッチデータが、共通に入力される。

【0076】

ラインラッチ 43 は、第 1 ~ 第 N のラインラッチ用 DFF を有する。以下では、第 i (1 ~ i ~ N, i は整数) のラインラッチ用 DFF を、 $LLDFFi$ と表す。但し、 $LLDFFi$ は、1 画素を構成する階調データのビット数分のデータを保持する。そして、 $LLDFFi$ のクロック入力端子 C には、水平同期信号 LP が供給される。ラインラッチデータ $LLATi$ は、 $LLDFFi$ のデータ出力端子 Q のデータである。 $LLDFFi$ のデータ入力端子 D には、 $LDFFi$ のデータ出力端子 Q が接続される。

【0077】

なお $DFF1 - 1 \sim DFF1 - N$ 、 $LDFF1 \sim LDFFN$ 、 $LLDFF1 \sim LLDFFN$ は、図示しない反転リセット信号によって初期化される。

【0078】

図 7 に、図 6 のシフトレジスタ 41、データラッチ 42 の動作例のタイミング図を示す。

【0079】

データラッチ 42 には、階調データ DIO として、R 成分用の階調データ、G 成分用の階調データ及び B 成分用の階調データを単位とした 1 画素分の階調データが、クロック信号 CLK に同期して順次供給される。

【0080】

そして、階調データ DIO の先頭位置に対応して、イネーブル入出力信号 EIO が H レベルとなる。このときシフトレジスタ 41 では、イネーブル入出力信号 EIO のシフト動作が行われる。即ち、シフトレジスタ 41 は、イネーブル入出力信号 EIO をクロック信号 CLK の立ち上がりで取り込む。そしてシフトレジスタ 41 は、クロック信号 CLK の立ち上がりに同期してシフトされたパルスを、各段のシフト出力 $SFO1 \sim SFO_N$ として順次出力する。

【0081】

データラッチ 42 は、シフトレジスタ 41 の各段のシフト出力の立ち下がりエッジで、階調ラッチデータを取り込む。その結果、データラッチ 42 は、 $LDFF1$ 、 $LDFF2$ 、 \dots の順に、階調ラッチデータを取り込む。 $LDFF1 \sim LDFFN$ に取り込まれた階調データは、ラッチデータ $LAT1 \sim LATN$ として出力される。

【0082】

ラインラッチ 43 は、データラッチ 42 に取り込まれたデータを、一水平走査期間ごとにラッチする。こうしてラインラッチ 43 にラッチされた一水平走査分の階調データは、多重化回路 44 に供給される。

【0083】

図 8 に、図 6 の多重化回路 44、DAC45 及び出力バッファ 47 の構成例を示す。図 8 では、ラインラッチデータ $LLATL$ 、 $LLAT(L+1)$ が供給されるデータ線 S_L 、 S_{L+1} のみを示しているが、他のデータ線も同様である。

【0084】

ここで、ラインラッチデータ $LLATL$ は、6 ビットの R 成分用の階調データ $R_L D$ 、6 ビットの G 成分用の階調データ $G_L D$ 、6 ビットの B 成分用の階調データ $B_L D$ を含む。同様に、ラインラッチデータ $LLAT(L+1)$ は、6 ビットの R 成分用の階調データ $R_{L+1} D$ 、6 ビットの G 成分用の階調データ $G_{L+1} D$ 、6 ビットの B 成分用の階調データ $B_{L+1} D$ を含む。

【0085】

10

20

30

40

50

多重化回路 44 は、R 成分選択信号 R_{s e 1}、G 成分選択信号 G_{s e 1} 及び B 成分選択信号 B_{s e 1} に基づいて、データ線ごとに多重化データを生成する。より具体的には、多重化回路 44 は、データ線ごとに多重化スイッチ MULSW₁ ~ MULSW_N を含む。図 8 では、データ線 S_L に対応して設けられた多重化スイッチ MULSW_L が、R 成分選択信号 R_{s e 1}、G 成分選択信号 G_{s e 1} 及び B 成分選択信号 B_{s e 1} に基づいて、R 成分用の階調データ R_LD、G 成分用の階調データ G_LD、及び B 成分用の階調データ B_LD を多重化した 6 ビットの多重化データ MULD_L を生成する。同様に、データ線 S_{L+1} に対応して設けられた多重化スイッチ MULSW_{L+1} が、R 成分選択信号 R_{s e 1}、G 成分選択信号 G_{s e 1} 及び B 成分選択信号 B_{s e 1} に基づいて、R 成分用の階調データ R_{L+1}D、G 成分用の階調データ G_{L+1}D、及び B 成分用の階調データ B_{L+1}D を多重化した 6 ビットの多重化データ MULD_{L+1} を生成する。

10

20

30

【0086】

DAC45 は、データ線ごとに設けられた基準電圧選択 ROM (Read Only Memory) 回路 VSEL₁ ~ VSEL_N を含む。図 8 では、データ線 S_L に対応して設けられた基準電圧選択 ROM 回路 VSEL_L が、多重化データ MULD_L に基づいて、色成分ごとに、基準電圧発生回路 46 からの複数の基準電圧の中から 1 つの基準電圧を選択する。即ち、基準電圧選択 ROM 回路 VSEL_L は、多重化データ MULD_L に多重化された R 成分用の階調データ R_LD に基づいて、複数の基準電圧の中から 1 つの基準電圧を選択する。同様に、基準電圧選択 ROM 回路 VSEL_L は、多重化データ MULD_L に多重化された G 成分用の階調データ G_LD に基づいて、複数の基準電圧の中から 1 つの基準電圧を選択する。更に基準電圧選択 ROM 回路 VSEL_L は、多重化データ MULD_L に多重化された B 成分用の階調データ B_LD に基づいて、複数の基準電圧の中から 1 つの基準電圧を選択する。

20

【0087】

各色成分の階調データのビット数が 6 であるため、基準電圧発生回路 46 は、64 (= 2⁶) 種類の基準電圧 V0 ~ V63 を発生する。そして基準電圧発生回路 46 は、多重化データ MULD₁ ~ MULD_N の各色成分の階調データの時分割タイミングに応じて、R 成分用の複数の基準電圧 V0R ~ V63R、G 成分用の複数の基準電圧 V0G ~ V63G 及び B 成分用の複数の基準電圧 V0B ~ V63B のいずれかを複数の基準電圧 V0 ~ V63 として出力するようになっている。

30

【0088】

出力バッファ 47 は、データ線ごとに設けられた複数の演算增幅回路 OPC₁ ~ OPC_L を含む。図 8 では、演算增幅回路 OPC_L は、基準電圧選択 ROM 回路 VSEL_L の出力のデータ電圧 DP_L に基づいてデータ線 S_L を駆動する。

【0089】

図 9 に、図 8 の基準電圧選択 ROM 回路 VSEL_L の構成例の模式的な説明図を示す。図 9 では、基準電圧選択 ROM 回路 VSEL_L の構成を示すが、基準電圧選択 ROM 回路 VSEL₁ ~ VSEL_N は同様の構成を有している。

40

【0090】

基準電圧選択 ROM 回路 VSEL_L には、6 ビットの多重化データ MULD_L である正転データ D5 ~ D0 と、該正転データ D5 ~ D0 の各ビットを反転した反転データ X D5 ~ X D0 が入力される。そして、正転データ D5 ~ D0 及び反転データ X D5 ~ X D0 の各ビットのパターンに応じて、基準電圧 V0 ~ V63 が供給される 64 本の基準電圧信号線のうちいずれか 1 つと、データ電圧 DP_L が供給される信号線とが電気的に接続されるようになっている。

40

【0091】

例えばトランジスタ素子 Q1 のゲートに正転データ D5 を供給し、該トランジスタ素子 Q1 のソースに、基準電圧 V63 が供給される階調電圧信号線を接続する。そしてトランジスタ Q1 のドレインに、トランジスタ Q2 のソースを接続する。該トランジスタ Q2 のゲートには反転データ XD5 が供給され、該トランジスタ Q2 のドレインには図示しない

50

トランジスタ Q 3 のソースを接続する。しかしながら、トランジスタ Q 2 はイオン注入によってチャネル領域を形成しておき常時オン状態となるようにする。こうして基準電圧選択 ROM 回路 VSEL_L を構成することで、正転データ D5 ~ D0 及び反転データ X D5 ~ X D0 に基づいていざれか 1 つの基準電圧がデータ電圧 DP_L として出力できる。

【0092】

図 10 に、基準電圧選択 ROM 回路 VSEL_L の動作例のタイミング図を示す。ここでは、基準電圧選択 ROM 回路 VSEL_L の動作例を示しているが、他の基準電圧選択 ROM 回路の動作も同様である。

【0093】

R 成分選択信号 Rsel によって規定される R 成分選択期間では、R 成分用の基準電圧 V0R ~ V63R が基準電圧 V0 ~ V63 として基準電圧選択 ROM 回路 VSEL_L に供給される。G 成分選択信号 Gsel によって規定される G 成分選択期間では、G 成分用の基準電圧 V0G ~ V63G が基準電圧 V0 ~ V63 として基準電圧選択 ROM 回路 VSEL_L に供給される。B 成分選択信号 Bsel によって規定される B 成分選択期間では、B 成分用の基準電圧 V0B ~ V63B が基準電圧 V0 ~ V63 として基準電圧選択 ROM 回路 VSEL_L に供給される。

【0094】

そして R 成分選択期間では、R 成分用の基準電圧 V0R ~ V63R の中から、R 成分用の階調データ R_LD に対応したいざれか 1 つの基準電圧が選択されて、該基準電圧に基づいてデータ線 S_L が駆動される。G 成分選択期間では、G 成分用の基準電圧 V0G ~ V63G の中から、G 成分用の階調データ G_LD に対応したいざれか 1 つの基準電圧が選択されて、該基準電圧に基づいてデータ線 S_L が駆動される。B 成分選択期間では、B 成分用の基準電圧 V0B ~ V63B の中から、B 成分用の階調データ B_LD に対応したいざれか 1 つの基準電圧が選択されて、該基準電圧に基づいてデータ線 S_L が駆動される。

【0095】

このように基準電圧選択 ROM 回路 VSEL_L には、多重化データ MULD_L の各色成分の階調データの時分割タイミングに合わせて、各色成分の 64 種類の基準電圧 V0 ~ V63 が切り替えられて供給される。そして、基準電圧選択 ROM 回路 VSEL_L は、多重化データ MULD_L の各色成分の階調データの時分割タイミングに合わせて電位が変化するデータ電圧 DP_L を出力できる。

【0096】

2. 基準電圧発生回路

図 11 に、各色成分の有機 EL 素子の電圧・輝度特性の一例を示す。図 11 では、横軸が有機 EL 素子の印加電圧、縦軸が該有機 EL 素子の発光輝度であり、色成分ごとに有機 EL 素子の印加電圧と発光輝度との関係を示している。

【0097】

図 11 に示すように、同じ印加電圧であっても、色成分ごとに輝度が異なる。そのため、図 11 に示す電圧・輝度特性を有する有機 EL 素子を画素に含むパネルを駆動する場合、異なる色成分同士で同じ階調データであっても、色成分ごとに異なるデータ電圧を生成する必要がある。従って、この場合、基準電圧発生回路が、色成分ごとに基準電圧を変更する必要がある。

【0098】

また図 11 から明らかなように、B 成分は、R 成分及び G 成分と異なり、発光を開始する電圧が高い。そして B 成分は、一旦発光を開始すると、R 成分及び G 成分より大きな輝度が得られるようになる。このような電圧・輝度特性（階調特性）を考慮に入れて、本実施形態における基準電圧発生回路は、色成分ごとに異なる複数の基準電圧を発生できる。

【0099】

以下、本実施形態における基準電圧発生回路について詳細に説明する。

【0100】

図 12 に、本実施形態における基準電圧発生回路の構成例のブロック図を示す。

10

20

30

40

50

【0101】

図12に示す基準電圧発生回路100は、図5に示す基準電圧発生回路46として用いることができる。基準電圧発生回路100は、ガンマ補正抵抗回路110と、高電位側電圧生成回路(第1の電圧供給回路)120と、低電位側電圧供給回路(第2の電圧供給回路)130とを含む。

【0102】

図13に、図12のガンマ補正抵抗回路110の構成例の回路図を示す。

【0103】

ガンマ補正抵抗回路110は、抵抗回路112を有する。抵抗回路112の両端には、高電位側電圧VH及び低電位側電圧VLが供給される。そして、抵抗回路112は、各基準電圧が抵抗回路112の両端の電圧を抵抗分割して生成される複数の基準電圧を生成する。抵抗回路112の複数の抵抗分割ノードの各抵抗分割ノードには、各基準電圧信号線が接続されており、各基準電圧が各基準電圧信号線に出力される。

【0104】

図12において、高電位側電圧供給回路120は、抵抗回路112の高電位側電圧VHを供給する。そして高電位側電圧供給回路120は、1画素を構成する色成分ごとに高電位側電圧VHを切り替えて抵抗回路112の一端に該高電位側電圧VHを供給する。

【0105】

低電位側電圧供給回路130は、抵抗回路112の低電位側電圧VLを供給する。そして低電位側電圧供給回路130は、1画素を構成する色成分ごとに低電位側電圧VLを切り替えて抵抗回路112の一端に該低電位側電圧VLを供給する。

【0106】

なお本実施形態では、高電位側電圧供給回路120及び低電位側電圧供給回路130は、1画素を構成する色成分ごとに高電位側電圧及び低電位側電圧の少なくとも1つを切り替えることができればよい。

【0107】

こうしてガンマ補正抵抗回路110が、64種類の基準電圧V0～V63を生成し、該基準電圧V0～V63をデータ線ごとに設けられた図9の構成の各基準電圧選択ROMに供給する。即ち、表示パネル(電気光学装置)20のデータ線SL、SL+1(第1及び第2のデータ線)を駆動する演算增幅回路OPCL、OPCL+1(第1及び第2の駆動部)が駆動するための電圧を選択するための複数の基準電圧信号線に、色成分ごとに切り替えられる複数の基準電圧を出力することができる。

【0108】

更に本実施形態では、階調データが、1画素を構成する色成分ごとに時分割により多重化されており、高電位側電圧供給回路120及び低電位側電圧供給回路130が、階調データの各色成分の時分割タイミングごとに、各色成分の高電位側電圧及び低電位側電圧の少なくとも1つを切り替えて抵抗回路112の両端に供給できる。

【0109】

図13では、ガンマ補正抵抗回路110は、抵抗回路112に加えて、更に少なくとも1つの補正スイッチ回路を含むことができる。この補正スイッチ回路は、抵抗回路112の複数の抵抗分割ノードのうちいずれか2つの抵抗分割ノード間に挿入される。この補正スイッチ回路は、直列に接続された抵抗素子とスイッチ素子とを有する。そして、該補正スイッチ回路が挿入された抵抗分割ノード間を電気的に接続又は遮断する。この補正スイッチ回路を用いることで、複数の基準電圧のうち少なくとも1つの基準電圧を、色成分ごとに異ならせることができる。

【0110】

なお図13では、ガンマ補正抵抗回路110が、複数の補正スイッチ回路を含んでいる。より具体的には、ガンマ補正抵抗回路110が、マトリクス状に設けられた複数の補正スイッチ回路を含むことができる。

【0111】

10

20

30

40

50

更に具体的には、ガンマ補正抵抗回路 110 は、抵抗回路 112 の各抵抗分割ノード間に接続された複数の補正スイッチ回路 ASW1-1~1-4、…、ASW62-1~62-4、ASW63-1~63-4 を含む。ここで例えば補正スイッチ回路 ASW1-1~1-4 は、基準電圧 V0、V1 を供給する 2 つの基準電圧信号線に接続された 2 つの抵抗分割ノード間に挿入される。また補正スイッチ回路 ASW62-1~62-4 は、基準電圧 V61、V62 を供給する 2 つの基準電圧信号線に接続された 2 つの抵抗分割ノード間に挿入される。同様に補正スイッチ回路 ASW63-1~63-4 は、基準電圧 V62、V63 を供給する 2 つの基準電圧信号線に接続された 2 つの抵抗分割ノード間に挿入される。そして補正スイッチ回路 ASW1-1~1-4 のスイッチ素子は、補正スイッチ制御信号 c1-1~c1-4 によってオンオフ制御される。同様に、補正スイッチ回路 ASW62-1~62-4 のスイッチ素子は、補正スイッチ制御信号 c62-1~c62-4 によってオンオフ制御され、補正スイッチ回路 ASW63-1~63-4 のスイッチ素子は、補正スイッチ制御信号 c63-1~c63-4 によってオンオフ制御される。

10

【0112】

そして本実施形態では、上述の補正スイッチ制御信号により、色成分ごとに、抵抗回路 112 の抵抗分割ノード間の抵抗分割比を異ならせることができる。

【0113】

同一の抵抗分割ノード間に接続される複数の補正スイッチ回路のそれぞれの抵抗素子の抵抗値は同一であってもよいし、所定の比で抵抗値を互いに異ならせるようにしてもよい（例えば 1 : 2 : 4 : 8）。本実施形態では、抵抗回路 112 の各抵抗分割ノード間の抵抗値は、次の関係を有することが望ましい。

20

【0114】

図 14 に、アクティブマトリクス型の表示パネルの画素の等価回路を示す。図 14 では、図 2 の画素 D_{ERKL} のみを示している。

【0115】

一般に、有機 EL 素子 O_{LEDKL} の輝度が、その消費電力に比例して大きくなることが知られている。ここで消費電力は、有機 EL 素子 O_{LEDKL} に流れる電流を I とすると I^2 に比例する。従って有機 EL 素子 O_{LEDKL} の輝度は、図 14 の駆動トランジスタ D_{TFTKL} のドレイン電流 I_d の 2 乗に比例することができる。

30

【0116】

駆動トランジスタ D_{TFTKL} のゲート電圧を V_g 、閾値電圧を V_{th} とすると、飽和領域にあるトランジスタのドレイン電流 I_d は $(V_g - V_{th})^2$ に比例する。即ち、駆動トランジスタ D_{TFTKL} のゲート電圧 V_g と、有機 EL 素子 O_{LEDKL} の輝度とが、ほぼ線形関係にあると考えることができる。駆動トランジスタ D_{TFTKL} のゲート電圧 V_g は、R 成分データ線 R_{SL} のデータ電圧にほぼ等しいため、該データ電圧がその中から選択される複数の基準電圧 V0~V63 の各基準電圧間がほぼ線形関係を有していればよい。この場合、抵抗回路 112 の各抵抗分割ノード間の抵抗値を同一にすることで実現できる。そして、表示パネルの特性、表示パネルの製造ばらつきや人間の眼の視認特性に応じて、図 13 に示す補正スイッチ回路により各基準電圧を微調整することが望ましい。

40

【0117】

以上のように、本実施形態における基準電圧発生回路 100 を図 14 に示す画素を有するパネルを駆動するデータ線駆動回路に適用する場合には、抵抗回路 112 の各抵抗分割ノード間の抵抗値が同一であることが望ましい。

【0118】

なお本実施形態における基準電圧発生回路 100 は、このような抵抗回路 112 の各抵抗分割ノード間の抵抗値に限定されず、いわゆる有機 EL 素子を有する単純マトリクス型の表示パネルを駆動するデータ線駆動回路に適用することもできることは言うまでもない。

【0119】

50

図12において、セレクタ140は、補正スイッチ制御信号c1-1～c1-4、…、c62-1～c62-4、c63-1～c63-4を生成する。そしてセレクタ140は、色成分ごとに補正スイッチ制御信号c1-1～c1-4、…、c62-1～c62-4、c63-1～c63-4を出力できる。

【0120】

より具体的には、セレクタ140には、R成分用の補正スイッチ制御信号c1-1R～c1-4R、…、c62-1R～c62-4R、c63-1R～c63-4R、G成分用の補正スイッチ制御信号c1-1G～c1-4G、…、c62-1G～c62-4G、c63-1G～c63-4G、及びB成分用の補正スイッチ制御信号c1-1B～c1-4B、…、c62-1B～c62-4B、c63-1B～c63-4Bが供給される。10 そして、セレクタ140は、R成分選択信号Rselがアクティブのとき、R成分用の補正スイッチ制御信号c1-1R～c1-4R、…、c62-1R～c62-4R、c63-1R～c63-4Rを、補正スイッチ制御信号c1-1～c1-4、…、c62-1～c62-4、c63-1～c63-4として出力する。セレクタ140は、G成分選択信号Gselがアクティブのとき、G成分用の補正スイッチ制御信号c1-1G～c1-4G、…、c62-1G～c62-4G、c63-1G～c63-4Gを、補正スイッチ制御信号c1-1～c1-4、…、c62-1～c62-4、c63-1～c63-4として出力する。20 セレクタ140は、B成分選択信号Bselがアクティブのとき、B成分用の補正スイッチ制御信号c1-1B～c1-4B、…、c62-1B～c62-4B、c63-1B～c63-4Bを、補正スイッチ制御信号c1-1～c1-4、…、c62-1～c62-4、c63-1～c63-4として出力する。

【0121】

R成分用の補正スイッチ制御信号c1-1R～c1-4R、…、c62-1R～c62-4R、c63-1R～c63-4Rは、R成分用ガンマ補正設定レジスタ150-Rの設定値に基づいて生成される。G成分用の補正スイッチ制御信号c1-1G～c1-4G、…、c62-1G～c62-4G、c63-1G～c63-4Gは、G成分用ガンマ補正設定レジスタ150-Gの設定値に基づいて生成される。B成分用の補正スイッチ制御信号c1-1B～c1-4B、…、c62-1B～c62-4B、c63-1B～c63-4Bは、B成分用ガンマ補正設定レジスタ150-Bの設定値に基づいて生成される。30 R成分用ガンマ補正設定レジスタ150-R、G成分用ガンマ補正設定レジスタ150-G及びB成分用ガンマ補正設定レジスタ150-Bの各設定値は、表示コントローラ50によって設定される。

【0122】

また基準電圧発生回路100は、ガンマ補正制御回路160を含む。ガンマ補正制御回路160は、R成分選択信号Rsel、G成分選択信号Gsel及びB成分選択信号Bselを生成する。R成分選択信号Rsel、G成分選択信号Gsel及びB成分選択信号Bselは、同時にアクティブとならないように生成される。なおガンマ補正制御回路160は、基準電圧発生回路100の外部に設けられてもよい。

【0123】

次に、高電位側電圧供給回路120、低電位側電圧供給回路130及びガンマ補正制御回路160について説明する。

【0124】

図15に、図12の高電位側電圧供給回路120の構成例のブロック図を示す。

【0125】

高電位側電圧供給回路120は、R成分用高電位側電圧VHR、G成分用高電位側電圧VHG及びB成分用高電位側電圧VHBのいずれか1つを高電位側電圧VHとして出力する。そのため高電位側電圧供給回路120は、高電位側電圧供給スイッチHSWを含む。

【0126】

高電位側電圧供給スイッチHSWは、R成分選択信号RselがアクティブのときR成

40

50

分用高電位側電圧 V H R を高電位側電圧 V H として出力する。高電位側電圧供給スイッチ H S W は、G 成分選択信号 G s e 1 がアクティブのとき G 成分用高電位側電圧 V H G を高電位側電圧 V H として出力する。高電位側電圧供給スイッチ H S W は、B 成分選択信号 B s e 1 がアクティブのとき B 成分用高電位側電圧 V H B を高電位側電圧 V H として出力する。

【 0 1 2 7 】

R 成分用高電位側電圧 V H R は、R 成分用高電位設定レジスタ 1 2 2 - R の設定値に基づいて、所与の電圧を抵抗分割した複数の基準高電位側電圧のうちのいずれか 1 つとして出力される。G 成分用高電位側電圧 V H G は、G 成分用高電位設定レジスタ 1 2 2 - G の設定値に基づいて、所与の電圧を抵抗分割した複数の基準高電位側電圧のうちのいずれか 1 つとして出力される。B 成分用高電位側電圧 V H B は、B 成分用高電位設定レジスタ 1 2 2 - B の設定値に基づいて、所与の電圧を抵抗分割した複数の基準高電位側電圧のうちのいずれか 1 つとして出力される。

【 0 1 2 8 】

R 成分用高電位設定レジスタ 1 2 2 - R 、G 成分用高電位設定レジスタ 1 2 2 - G 及び B 成分用高電位設定レジスタ 1 2 2 - B の各設定値は、表示コントローラ 5 0 によって設定される。

【 0 1 2 9 】

このように高電位側電圧供給回路 1 2 0 では、色成分ごとに生成された高電位側電圧が高電位側電圧供給スイッチ H S W によって選択される。そして、ボルテージフォロワ接続された演算増幅器 O P H が、この選択された電圧をインピーダンス変換して高電位側電圧 V H として出力する。

【 0 1 3 0 】

図 1 6 に、図 1 5 のボルテージフォロワ接続された演算増幅器 O P H の構成例の回路図を示す。

【 0 1 3 1 】

この演算増幅器 O P H は、p チャネル型駆動トランジスタ P T 1 3 によりその出力が駆動される。このような演算増幅器 O P H は、第 1 の差動部 D I F 1 と、第 1 の駆動部 D R V 1 とを含み、ボルテージフォロワ接続することにより形成できる。

【 0 1 3 2 】

第 1 の駆動部 D R V 1 は、p チャネル型駆動トランジスタ P T 1 3 を含む一方で、n チャネル型駆動トランジスタを含まない構成を有する。この第 1 の駆動部 D R V 1 は、p チャネル型駆動トランジスタ P T 1 3 と、電流源 I S 1 2 とを含む。p チャネル型駆動トランジスタ P T 1 3 の一端は、電源電圧 V O U T 側に接続され、他端は演算増幅器 O P H の出力側に接続される。電流源 I S 1 2 の一端は、接地電源電圧 V S S に接続され、他端は演算増幅器 O P H の出力側に接続される。図 1 6 において、コンデンサ C C 1 は位相補償用である。

【 0 1 3 3 】

第 1 の差動部 D I F 1 は、ゲートが第 1 の差動部 D I F 1 の出力 D Q 1 に共通接続された p チャネル型トランジスタ P T 1 1 、 P T 1 2 と、ゲートが第 1 の差動部 D I F 1 の入力 I 1 、 X I 1 に接続された n チャネル型トランジスタ N T 1 1 、 N T 1 2 と、接地電源電圧 V S S 側に設けられた電流源 I S 1 1 を含む。

【 0 1 3 4 】

そして演算増幅器 O P H では、その出力 Q 1 が第 1 の差動部 D I F 1 の入力 X I 1 (反転入力) に接続されており、ボルテージフォロワ接続になっている。

【 0 1 3 5 】

このような構成の演算増幅器 O P H では、電流の流れる経路が I 1 1 、 I 1 2 の 2 本だけとなる。従って、演算増幅器 O P H は、電流経路が 3 本以上のいわゆる A B 級の演算増幅回路に比べて、無駄に流れる電流を少なくでき、低消費電力化を図ることができる。

【 0 1 3 6 】

10

20

30

40

50

また演算増幅器O P Hでは、出力Q 1の電圧レベルを低電位側に引き下げる必要がそれほど無い場合、電流源I S 1 2に流れる電流I 1 2を非常に小さくできる。図12に示す高電位側電圧供給回路1 2 0では、演算増幅器O P Hが抵抗回路1 1 2の一端を低電位側に引き下げる必要がなく、むしろ抵抗回路1 1 2の一端を高電位側に引き上げる能力が必要とされる。そのため、演算増幅器O P Hを図16に示す構成とすることで、低消費電力化を図ることができる。

【0137】

図17に、図12の低電位側電圧供給回路1 3 0の構成例のブロック図を示す。

【0138】

低電位側電圧供給回路1 3 0は、R成分用低電位側電圧V L R、G成分用低電位側電圧V L G及びB成分用低電位側電圧V L Bのいずれか1つを低電位側電圧V Lとして出力する。そのため低電位側電圧供給回路1 3 0は、低電位側電圧供給スイッチL S Wを含む。

【0139】

低電位側電圧供給スイッチL S Wは、R成分選択信号R s e 1がアクティブのときR成分用低電位側電圧V L Rを低電位側電圧V Lとして出力する。低電位側電圧供給スイッチL S Wは、G成分選択信号G s e 1がアクティブのときG成分用低電位側電圧V L Gを低電位側電圧V Lとして出力する。低電位側電圧供給スイッチL S Wは、B成分選択信号B s e 1がアクティブのときB成分用低電位側電圧V L Bを低電位側電圧V Lとして出力する。

【0140】

R成分用低電位側電圧V L Rは、R成分用低電位設定レジスタ1 3 2 - Rの設定値に基づいて、所与の電圧を抵抗分割した複数の基準低電位側電圧のうちのいずれか1つとして出力される。G成分用低電位側電圧V L Gは、G成分用低電位設定レジスタ1 3 2 - Gの設定値に基づいて、所与の電圧を抵抗分割した複数の基準低電位側電圧のうちのいずれか1つとして出力される。B成分用低電位側電圧V L Bは、B成分用低電位設定レジスタ1 3 2 - Bの設定値に基づいて、所与の電圧を抵抗分割した複数の基準低電位側電圧のうちのいずれか1つとして出力される。

【0141】

R成分用低電位設定レジスタ1 3 2 - R、G成分用低電位設定レジスタ1 3 2 - G及びB成分用低電位設定レジスタ1 3 2 - Bの各設定値は、表示コントローラ5 0によって設定される。

【0142】

このように低電位側電圧供給回路1 3 0では、色成分ごとに生成された低電位側電圧が低電位側電圧供給スイッチL S Wによって選択される。そして、ボルテージフォロワ接続された演算増幅器O P Lが、この選択された電圧をインピーダンス変換して低電位側電圧V Lとして出力する。

【0143】

図18に、図17のボルテージフォロワ接続された演算増幅器O P Lの構成例の回路図を示す。

【0144】

この演算増幅器O P Lは、nチャネル型駆動トランジスタN T 2 3によりその出力が駆動される。このような演算増幅器O P Lは、第2の差動部D I F 2と、第2の駆動部D R V 2とを含み、ボルテージフォロワ接続することにより形成できる。

【0145】

第2の駆動部D R V 2は、nチャネル型駆動トランジスタN T 2 3を含む一方で、pチャネル型駆動トランジスタを含まない構成を有する。この第2の駆動部D R V 2は、nチャネル型駆動トランジスタN T 2 3と、電流源I S 2 2とを含む。nチャネル型駆動トランジスタN T 2 3の一端は、接地電源電圧V S S側に接続され、他端は演算増幅器O P Lの出力側に接続される。電流源I S 2 2の一端は、電源電圧V O U T側に接続され、他端は演算増幅器O P Lの出力側に接続される。図18において、コンデンサC C 2は位相補

10

20

30

40

50

借用である。

【0146】

第2の差動部DIF2は、ゲートが第2の差動部DIF2の出力DQ2に共通接続されたnチャネル型トランジスタNT21、NT22と、ゲートが第2の差動部DIF2の入力I2、XI2に接続されたpチャネル型トランジスタPT21、PT22と、電源電圧VOUT側に設けられた電流源IS21を含む。

【0147】

そして演算増幅器OPLでは、その出力Q2が第2の差動部DIF2の入力XI2(反転入力)に接続されており、ボルテージフォロワ接続になっている。

【0148】

このような構成の演算増幅器OPLでは、電流の流れる経路がI21、I22の2本だけとなる。従って、演算増幅器OPLは、電流経路が3本以上のいわゆるA B級の演算増幅回路に比べて、無駄に流れる電流を少なくでき、低消費電力化を図ることができる。

【0149】

また演算増幅器OPLでは、出力Q2の電圧レベルを高電位側に引き上げる必要がそれほど無い場合、電流源IS22に流れる電流I22を非常に小さくできる。図12に示す低電位側電圧供給回路130では、演算増幅器OPLが抵抗回路112の他端を高電位側に引き上げる必要がない。そのため、演算増幅器OPLを図18に示す構成とすることで、低消費電力化を図ることができる。

【0150】

本実施形態では、図11に示す電圧・輝度特性に従って、上述の高電位側電圧供給回路120及び低電位側電圧供給回路130が、高電位側電圧VH及び低電位側電圧VLを供給する場合、以下のような電圧であることが望ましい。

【0151】

R成分用高電位側電圧VHR及びR成分用低電位側電圧VLRの差VRが、G成分用高電位側電圧VHG及びG成分用低電位側電圧VLGの差VGより大きく、かつVGが、B成分用高電位側電圧VHB及びB成分用低電位側電圧VLBの差VBより大きいことが望ましい(VR > VG > VB)。図11に示すように、B成分の発光開始電圧が最も高く、B成分の輝度の立ち上がりが急峻であるため、所定の範囲の輝度を階調数で分割する場合、B成分の電圧範囲が最も狭くなるからである。またG成分に比べてR成分の方が、発光開始後に所定の輝度に達するまでの電圧範囲が広いため、VRがVGより大きくする。

【0152】

また同様の理由で、ガンマ補正抵抗回路110の各抵抗分割ノード間の抵抗値を色成分ごとに着目すると、B成分の各抵抗分割ノード間の抵抗値が最も小さいことができる。

【0153】

そして、R成分用高電位側電圧VHR、G成分用高電位側電圧VHG及びB成分用高電位側電圧VHBのうち、B成分用高電位側電圧VHBが最も低いことが望ましい(VHR, VHG > VHB)。これも、図11に示すように、B成分の発光開始電圧が最も高く、できるだけ広い電圧範囲で複数の階調レベルに分割する方が望ましいからである。

【0154】

図19に、図12のガンマ補正制御回路160の構成例のブロック図を示す。

【0155】

ガンマ補正制御回路160は、色相コントロールタイミング回路162を含む。色相コントロールタイミング回路162は、色成分ごとの時分割タイミングを規定するR成分選択信号Rsel、G成分選択信号Gsel及びB成分選択信号Bselを生成する。この色相コントロールタイミング回路162は、水平同期信号LP及びクロック信号(ドットクロック)CLKに基づいて、R成分選択信号Rsel、G成分選択信号Gsel及びB成分選択信号Bselを生成できる。

10

20

30

40

50

【0156】

更に具体的には、色相コントロールタイミング回路162は、R成分表示時間レジスタ164-Rの設定値に基づいて、R成分選択信号R_se1を生成する。また色相コントロールタイミング回路162は、G成分表示時間レジスタ164-Gの設定値に基づいて、G成分選択信号G_se1を生成する。更に色相コントロールタイミング回路162は、B成分表示時間レジスタ164-Bの設定値に基づいて、B成分選択信号B_se1を生成する。

【0157】

図20に、図19の色相コントロールタイミング回路162の構成例の回路図を示す。

【0158】

色相コントロールタイミング回路162には、R成分表示時間レジスタ164-Rに設定されたR成分表示開始時間データ及びR成分表示終了時間データが入力される。また色相コントロールタイミング回路162には、同様にG成分表示時間レジスタ164-Gに設定されたG成分表示開始時間データ及びG成分表示終了時間データ、B成分表示時間レジスタ164-Bに設定されたB成分表示開始時間データ及びB成分表示終了時間データが入力される。

【0159】

また色相コントロールタイミング回路162では、水平時間カウンタH C O U N Tが、クロック信号C L Kの立ち上がりエッジに同期してカウント値C Tをインクリメントし、カウント値C TをコンパレータC M P 1 - R、C M P 2 - R、C M P 1 - G、C M P 2 - G、C M P 1 - B、C M P 2 - Bに供給する。
20

【0160】

コンパレータC M P 1 - Rは、カウント値C Tと、R成分表示開始時間データとを比較して、両方の値が一致したときにその出力をHレベルとする。コンパレータC M P 2 - Rは、カウント値C Tと、R成分表示終了時間データとを比較して、両方の値が一致したときにその出力をHレベルとする。他のコンパレータも同様である。

【0161】

リセットセットフリップフロップR S F - Rは、コンパレータC M P 1 - Rの出力がHレベルのときその出力をセットし(Hレベルにセットし)、コンパレータC M P 2 - Rの出力がHレベルのときその出力をリセットする(Lレベルにセットする)。そしてリセットセットフリップフロップR S F - Rの出力が、R成分選択信号R_se1となる。なおリセットセットフリップフロップR S F - Rは、水平同期信号L PがHレベルのときにもリセットされるようになっている。
30

【0162】

リセットセットフリップフロップR S F - G、R S F - Bも同様にして、それぞれG成分選択信号G_se1、B成分選択信号B_se1を出力する。

【0163】

図21に、本実施形態の基準電圧発生回路及びこれを含むデータ線駆動回路の動作例のタイミング図を示す。

【0164】

まずガンマ補正制御回路160の色相コントロールタイミング回路162には、水平同期信号L P及びクロック信号C L Kが入力される。そしてクロック信号C L Kに基づいてインクリメントされるカウント値がR成分表示開始時間データと一致したとき(E1)、R成分選択信号R_se1がHレベルとなる。その後、該カウント値がR成分表示終了時間データと一致したとき(E2)、R成分選択信号R_se1がLレベルとなる。
40

【0165】

R成分選択信号R_se1がHレベルの期間がR成分選択期間となり、高電位側電圧供給回路120が、R成分用高電位側電圧V H Rを高電位側電圧V Hとして抵抗回路112の一端に供給し、低電位側電圧供給回路130が、R成分用低電位側電圧V L Rを低電位側電圧V Lとして抵抗回路112の他端に供給する。
50

【0166】

またR成分選択期間では、セレクタ140が、R成分用の補正スイッチ制御信号c1-c1R～c1-4R、・・・、c62-1R～c62-4R、c63-1R～c63-4Rを、補正スイッチ制御信号c1-1～c1-4、・・・、c62-1～c62-4、c63-1～c63-4として出力する。従ってガンマ補正抵抗回路110の抵抗回路112は、各抵抗分割ノード間の抵抗値がR成分用に補正される。このため、基準電圧信号線には、R成分用にガンマ補正された基準電圧V0R～V63Rが、基準電圧V0～V63として各基準電圧選択ROM回路に出力される。

【0167】

基準電圧選択ROM回路VSEL₁～VSEL_Nのうち例えば基準電圧選択ROM回路VSEL_Lは、R成分の階調データR_LDに基づいて、基準電圧V0～V63のいずれか1つの基準電圧をデータ電圧DPLRとして選択する。そして、演算增幅回路OPC_Lがデータ電圧DPLRに基づいて、表示パネル20のデータ線S_Lを駆動する。他のデータ線に対応して設けられた基準電圧選択ROM回路及び演算增幅回路も同様である。

【0168】

表示パネル20には、例えばデータ線駆動回路40において上述のように生成されたR成分選択信号Rsel、G成分選択信号Gsel及びB成分選択信号Bselが供給される。そして表示パネル20のデマルチプレクサDMUX_Lは、R成分選択信号Rselに基づいて、データ線S_LとR成分データ線RS_Lとを電気的に接続し、R成分データ線RS_Lに演算增幅回路OPC_Lのデータ電圧DPLRが供給されることになる。

【0169】

またクロック信号CLKに基づいてインクリメントされるカウント値がG成分表示開始時間データと一致したとき(E3)、G成分選択信号GselがHレベルとなる。その後、該カウント値がG成分表示終了時間データと一致したとき(E4)、G成分選択信号GselがLレベルとなる。

【0170】

G成分選択信号GselがHレベルの期間がG成分選択期間となり、高電位側電圧供給回路120が、G成分用高電位側電圧VHGを高電位側電圧VHとして抵抗回路112の一端に供給し、低電位側電圧供給回路130が、G成分用低電位側電圧VLGを低電位側電圧VLとして抵抗回路112の他端に供給する。

【0171】

またG成分選択期間では、セレクタ140が、G成分用の補正スイッチ制御信号c1-c1G～c1-4G、・・・、c62-1G～c62-4G、c63-1G～c63-4Gを、補正スイッチ制御信号c1-1～c1-4、・・・、c62-1～c62-4、c63-1～c63-4として出力する。従ってガンマ補正抵抗回路110の抵抗回路112は、各抵抗分割ノード間の抵抗値がG成分用に補正される。このため、基準電圧信号線には、G成分用にガンマ補正された基準電圧V0G～V63Gが、基準電圧V0～V63として各基準電圧選択ROM回路に出力される。

【0172】

基準電圧選択ROM回路VSEL₁～VSEL_Nのうち例えば基準電圧選択ROM回路VSEL_Lは、G成分の階調データG_LDに基づいて、基準電圧V0～V63のいずれか1つの基準電圧をデータ電圧DPLGとして選択し、演算增幅回路OPC_Lがデータ電圧DPLGに基づいて、表示パネル20のデータ線S_Lを駆動する。そして表示パネル20のデマルチプレクサDMUX_Lは、G成分選択信号Gselに基づいて、データ線S_LとG成分データ線GS_Lとを電気的に接続し、G成分データ線GS_Lに演算增幅回路OPC_Lのデータ電圧DPLGが供給されることになる。他のデータ線に対応して設けられた基準電圧選択ROM回路及び演算增幅回路も同様である。

【0173】

更にクロック信号CLKに基づいてインクリメントされるカウント値がB成分表示開始時間データと一致したとき(E5)、B成分選択信号BselがHレベルとなる。その後

10

20

30

40

50

、該カウント値がB成分表示終了時間データと一致したとき(E6)、B成分選択信号BselがLレベルとなる。

【0174】

B成分選択信号BselがHレベルの期間がB成分選択期間となり、高電位側電圧供給回路120が、B成分用高電位側電圧VHBを高電位側電圧VHとして抵抗回路112の一端に供給し、低電位側電圧供給回路130が、B成分用低電位側電圧VLBを低電位側電圧VLとして抵抗回路112の他端に供給する。

【0175】

またB成分選択期間では、セレクタ140が、B成分用の補正スイッチ制御信号c1-1B～c1-4B、・・・、c62-1B～c62-4B、c63-1B～c63-4B¹⁰を、補正スイッチ制御信号c1-1～c1-4、・・・、c62-1～c62-4、c63-1～c63-4として出力する。従ってガンマ補正抵抗回路110の抵抗回路112は、各抵抗分割ノード間の抵抗値がB成分用に補正される。このため、基準電圧信号線には、B成分用にガンマ補正された基準電圧V0B～V63Bが、基準電圧V0～V63として各基準電圧選択ROM回路に出力される。

【0176】

基準電圧選択ROM回路VSEL₁～VSEL_Nのうち例えば基準電圧選択ROM回路VSEL_Lは、B成分の階調データB_LDに基づいて、基準電圧V0～V63のいずれか1つの基準電圧をデータ電圧DPLBとして選択し、演算增幅回路OPCLがデータ電圧DPLBに基づいて、表示パネル20のデータ線S_Lを駆動する。そして表示パネル20のデマルチプレクサDMUX_Lは、B成分選択信号Bselに基づいて、データ線S_LとB成分データ線BS_Lとを電気的に接続し、B成分データ線BS_Lに演算增幅回路OPCLのデータ電圧DPLBが供給されることになる。他のデータ線に対応して設けられた基準電圧選択ROM回路及び演算增幅回路も同様である。²⁰

【0177】

3. 電子機器

本実施形態における表示装置は、電子機器の表示部として搭載される。より具体的には表示装置は、携帯電話機、携帯型情報機器(PDA等)、デジタルカメラ、プロジェクタ、携帯型オーディオプレーヤ、マスクトレージデバイス、ビデオカメラ、電子手帳又はGPS(Global Positioning System)などの種々の電子機器に組み込むことができる。³⁰

【0178】

図22に、本実施形態における表示装置が適用された電子機器のブロック図の一例を示す。図22では、例えば電子機器として携帯電話機のブロック図の例を示している。

【0179】

本実施形態における表示装置900は、バスを介してMPU910と接続される。このバスには、メモリ920、通信部930も接続される。

【0180】

MPU910は、バスを介して各部を制御する。メモリ920は、例え表示装置900の表示パネル902の画素に1対1に対応する記憶領域を有し、MPU910によってランダムに書き込まれた画像データが、走査方向にしたがってシーケンシャルに読み出されるようになっている。⁴⁰

【0181】

通信部930は、外部(例えばホスト装置や他の電子機器)との間で通信を行うための各種の制御を行うものであり、その機能は、各種プロセッサあるいは通信用ASIC等のハードウェアやプログラム等により実現できる。

【0182】

このような電子機器において、例えばMPU910は、表示コントローラ904に対して、データドライバ906や走査ドライバ908の動作モード(表示画像のサイズ、水平走査周期及び垂直走査周期を決定するための情報等)を設定する。表示コントローラ904は、表示パネル902の駆動に必要な各種タイミング信号を生成してデータドライバ9⁵⁰

06に供給する。データドライバ906は、本実施形態におけるデータ線駆動回路40と同様の構成を有している。また走査ドライバ908は、本実施形態における走査線駆動回路30と同様の構成を有し、表示コントローラ904からの表示制御に基づいて、表示パネル902の走査線を走査する。

【0183】

図23に、本実施形態における表示装置が適用された電子機器の一例としての携帯電話の斜視図を示す。

【0184】

携帯電話1200は、複数の操作ボタン1202、受話口1204、送話口1206、パネル1208を備える。パネル1208は、本実施形態における表示装置を構成する表示パネルが適用される。このパネル1208は、待ち受け時には電波強度や、番号、文字などを表示する一方、着信時又は発信時には、全領域を表示領域とする。この場合、表示領域を制御することで、電力消費を低減することができる。

【0185】

なお、本発明は上述した実施の形態に限定されるものではなく、本発明の要旨の範囲内で種々の変形実施が可能である。例えば、本発明は上述の有機ELパネルの駆動に適用されるものに限らず、その他のエレクトロクミネッセンス、液晶装置、プラズマディスプレイ装置の駆動に適用可能である。

【0186】

また本実施形態では、1画素が3ドットから構成され、R成分、G成分及びB成分を有するものとして説明したが、これに限定されるものではない。1画素が2種類の色成分、又は1画素が4種類以上の色成分から構成される場合であっても同様である。

【0187】

更に本実施形態において、表示パネルのデマルチプレクサDMUX₁～DMUX_Nの機能を、データ線駆動回路40に設けるようにすることも可能である。

【0188】

また、本発明のうち従属請求項に係る発明においては、従属先の請求項の構成要件の一部を省略する構成とすることもできる。また、本発明の1の独立請求項に係る発明の要部を、他の独立請求項に従属させることもできる。

【図面の簡単な説明】

【0189】

【図1】本実施形態における表示装置の構成例のブロック図。

【図2】図1の画素の一例の電気的な等価回路を示す図。

【図3】有機EL素子の構造の説明図。

【図4】図1の走査線駆動回路の構成例のブロック図。

【図5】図1のデータ線駆動回路の構成例のブロック図。

【図6】図5のシフトレジスタ、データラッチ及びラインラッチの構成例の回路図。

【図7】図6のシフトレジスタ、データラッチの動作例のタイミング図。

【図8】図6の多重化回路、DAC及び出力バッファの構成例のブロック図。

【図9】図8の基準電圧選択ROM回路の構成例の模式的な説明図。

【図10】基準電圧選択ROM回路の動作例のタイミング図。

【図11】各色成分の有機EL素子の電圧・輝度特性の一例を示す図。

【図12】本実施形態における基準電圧発生回路の構成例のブロック図。

【図13】図12のガンマ補正抵抗回路の構成例の回路図。

【図14】アクティブマトリクス型の表示パネルの画素の等価回路を示す図。

【図15】図12の高電位側電圧供給回路の構成例のブロック図。

【図16】図15のボルテージフォロワ接続された演算増幅器の構成例の回路図。

【図17】図12の低電位側電圧供給回路の構成例のブロック図。

【図18】図17のボルテージフォロワ接続された演算増幅器の構成例の回路図。

【図19】図12のガンマ補正制御回路の構成例のブロック図。

10

20

30

40

50

【図20】図19の色相コントロールタイミング回路の構成例の回路図。

【図21】本実施形態の基準電圧発生回路及びこれを含むデータ線駆動回路の動作例のタイミング図。

【図22】本実施形態における表示装置が適用された電子機器のブロック図の一例を示す図。

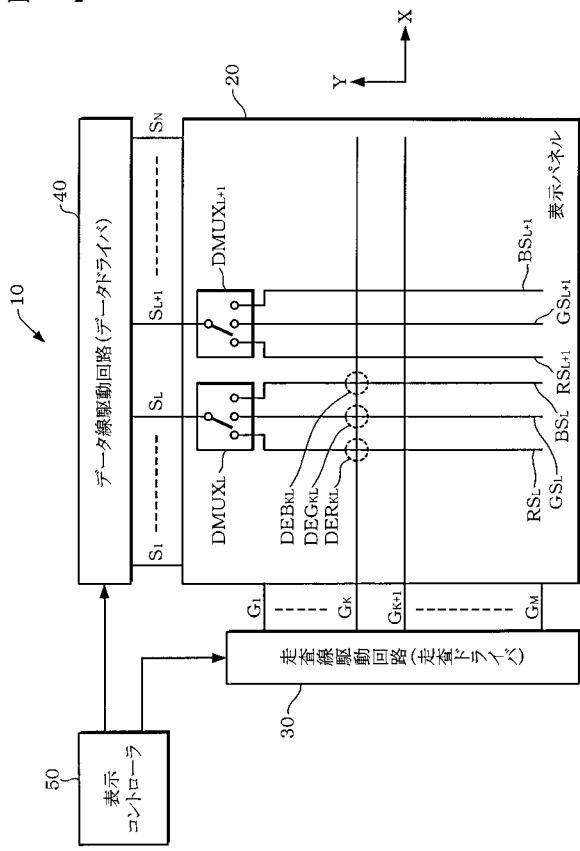
【図23】本実施形態における表示装置が適用された電子機器の一例としての携帯電話の斜視図。

【符号の説明】

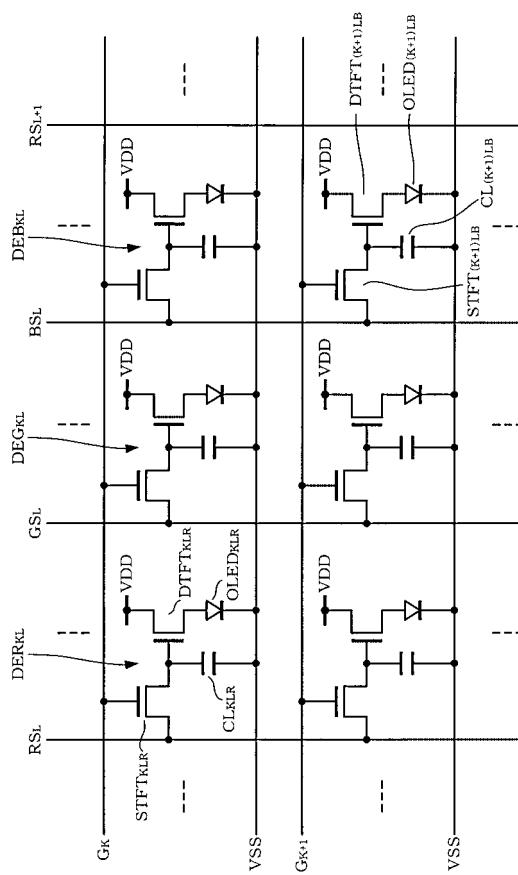
【0190】

10 10 表示装置、20 表示パネル、30 走査線駆動回路（走査ドライバ）、
 40 データ線駆動回路（データドライバ）、41 シフトレジスタ、
 42 データラッチ、43 ラインラッチ、44 多重化回路、
 45 DAC（データ電圧生成回路）、46、100 基準電圧発生回路、
 47 出力バッファ、50 表示コントローラ、110 ガンマ補正抵抗回路、
 120 高電位側電圧供給回路、130 低電位側電圧供給回路、140 セレクタ、
 150-R R成分用ガンマ補正設定レジスタ、
 150-G G成分用ガンマ補正設定レジスタ、
 150-B B成分用ガンマ補正設定レジスタ、
 160 ガンマ補正制御回路、V0～V63 基準電圧、VH 高電位側電圧、
 VL 低電位側電圧、Bsel B成分選択信号、BSL、BSL+1 B成分データ線 20
 、
 c1-1～c1-4、…、c63-1～c63-4 補正スイッチ制御信号、
 c1-1R～c1-4R、…、c63-1R～c63-4R R成分用の補正スイッチ制御信号、
 c1-1G～c1-4G、…、c63-1G～c63-4G G成分用の補正スイッチ制御信号、
 c1-1B～c1-4B、…、c63-1B～c63-4B B成分用の補正スイッチ制御信号、
 DERKL、DEGL、DEBL 画素、
 DMUX1～DMUXN、DMUXL、DMUXL+1 デマルチプレクサ、
 Gsel G成分選択信号、GSL、GSL+1 G成分データ線、
 Rsel R成分選択信号、RSL、RSL+1 R成分データ線、
 S1～SN、SL、SL+1 データ線、G1～GM、GK、GK+1 走査線 30

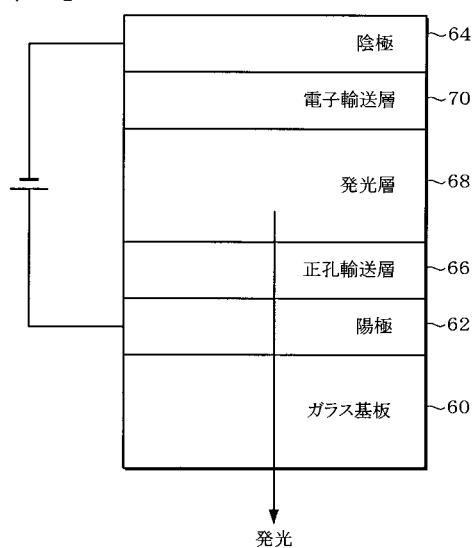
【 図 1 】



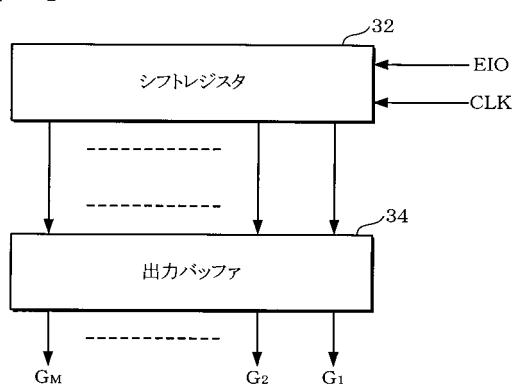
【 図 2 】



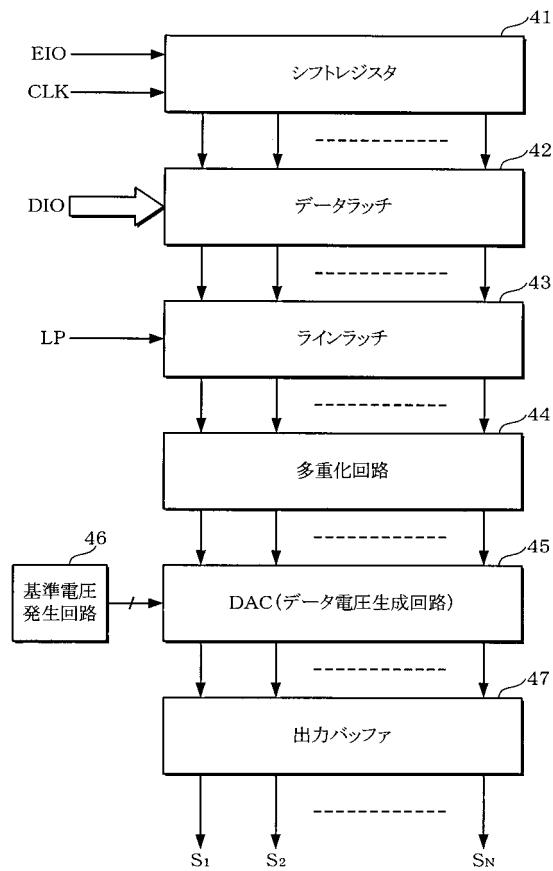
【図3】



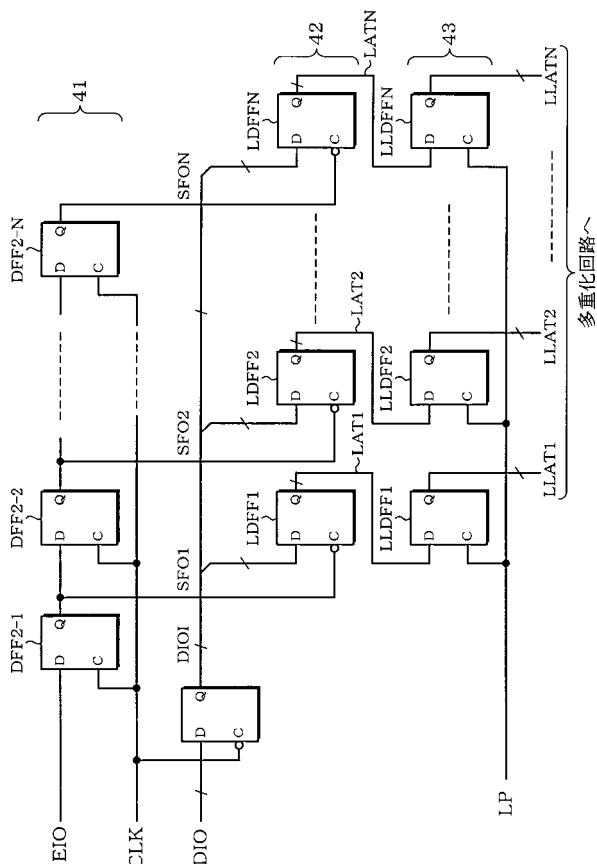
【 図 4 】



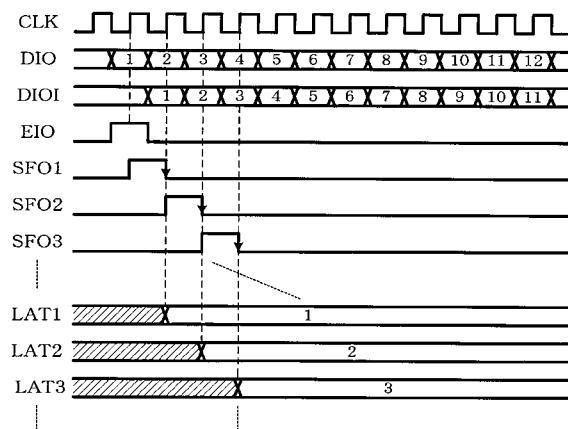
【図5】



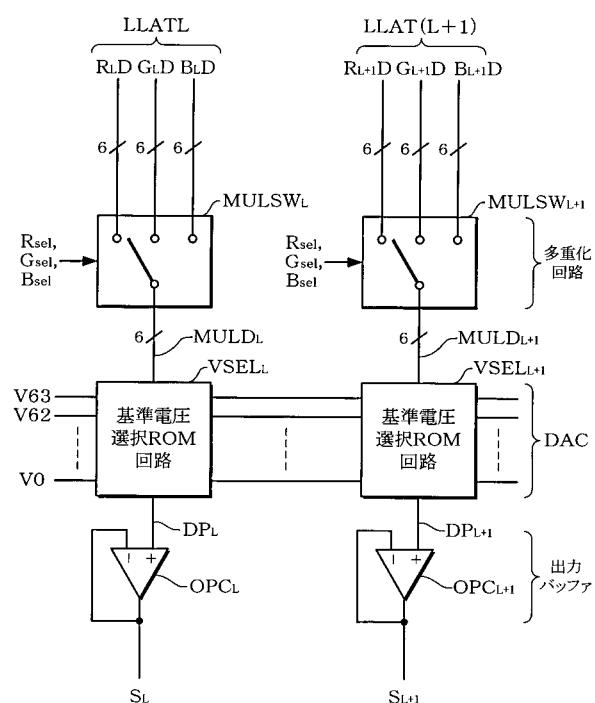
【図6】



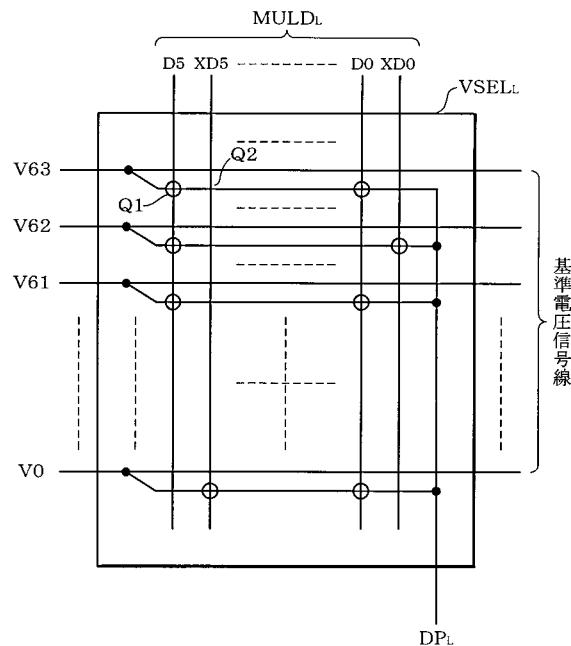
【図7】



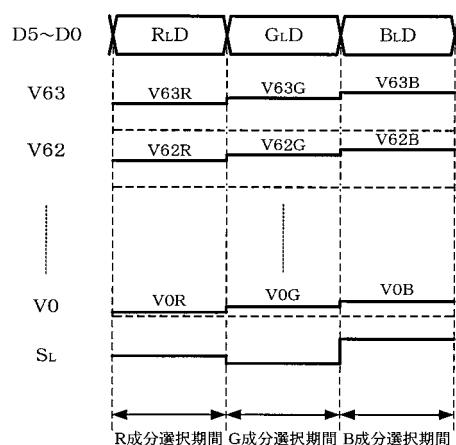
【図8】



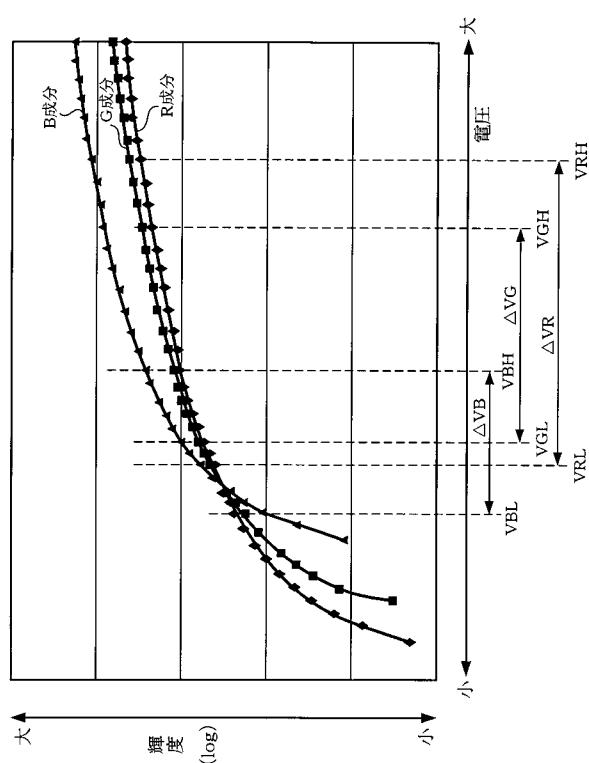
【図9】



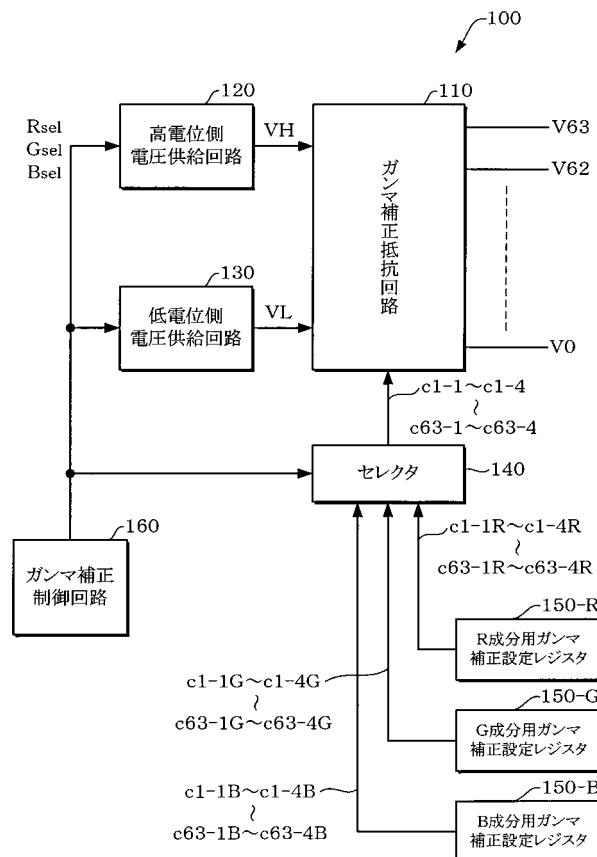
【図10】



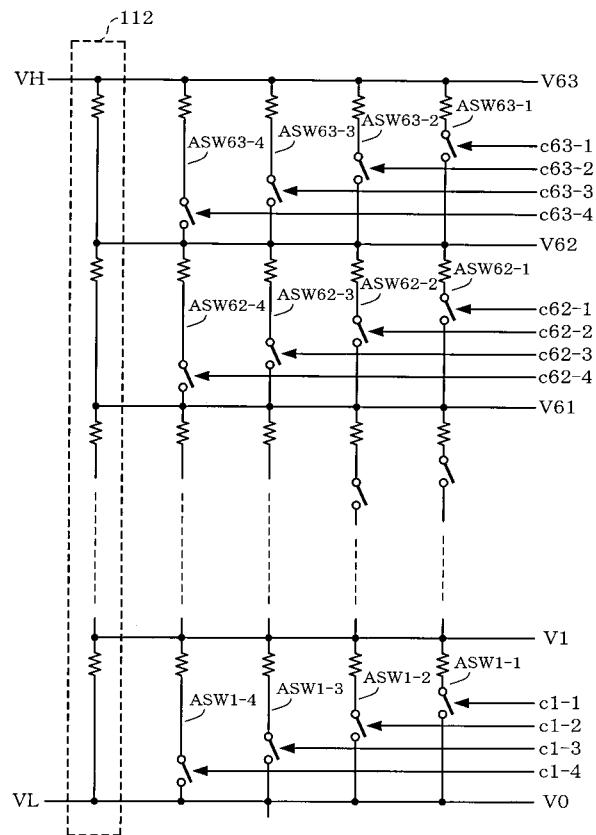
【図11】



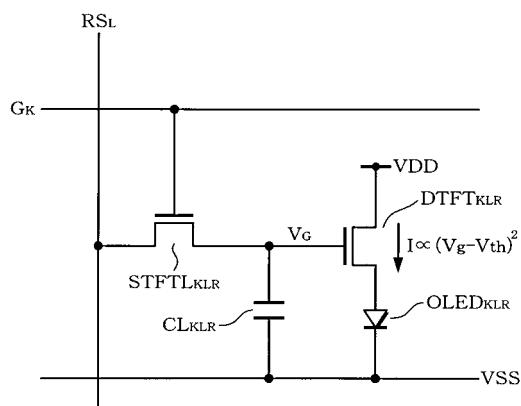
【図12】



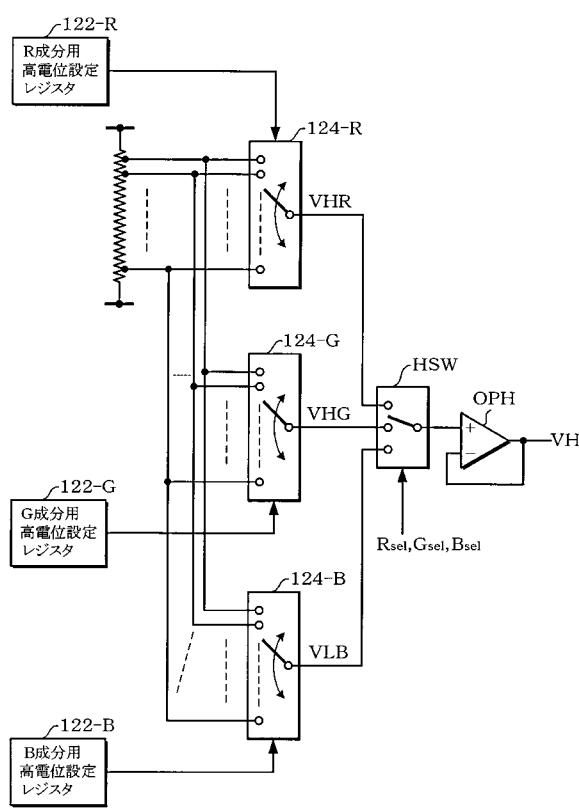
【 図 1 3 】



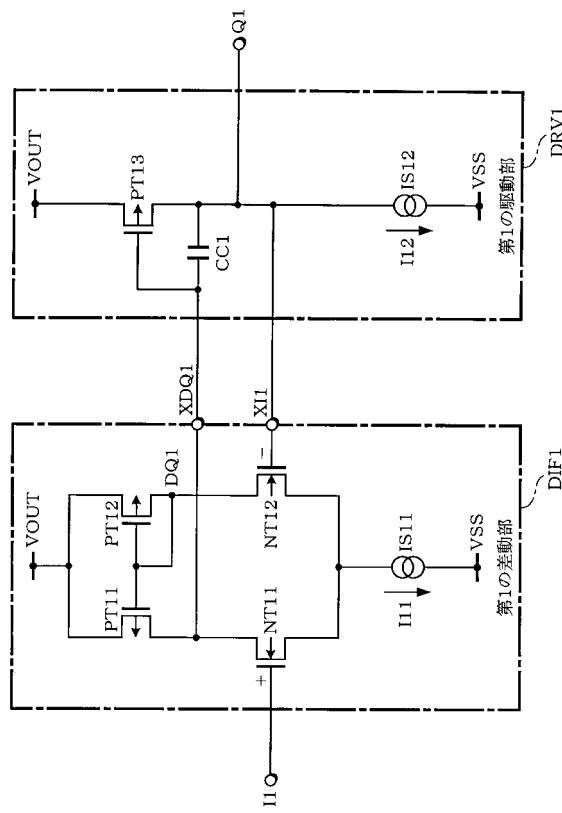
【 図 1 4 】



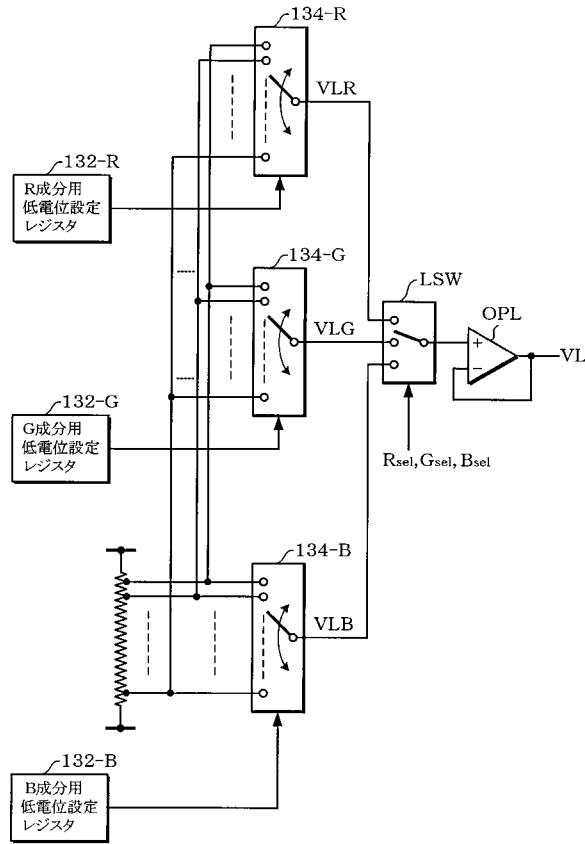
【 図 1 5 】



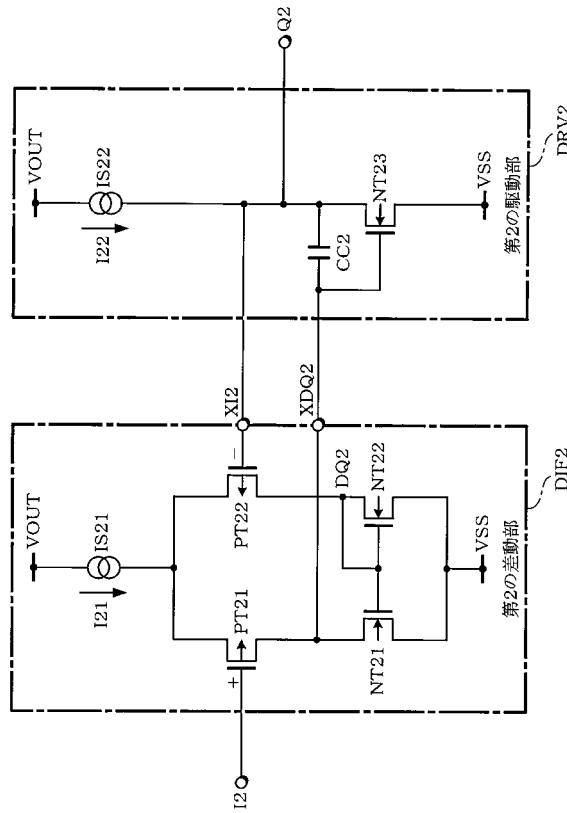
【図16】



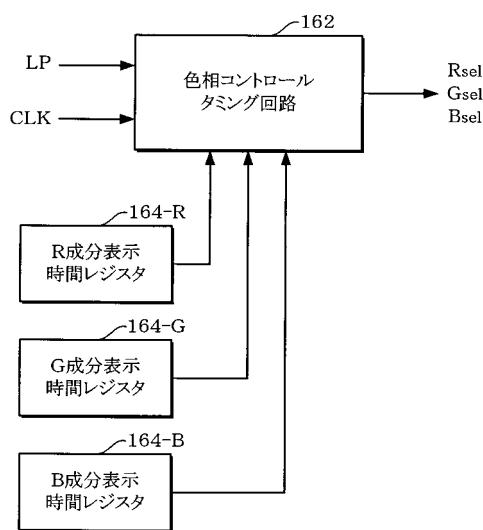
【 図 17 】



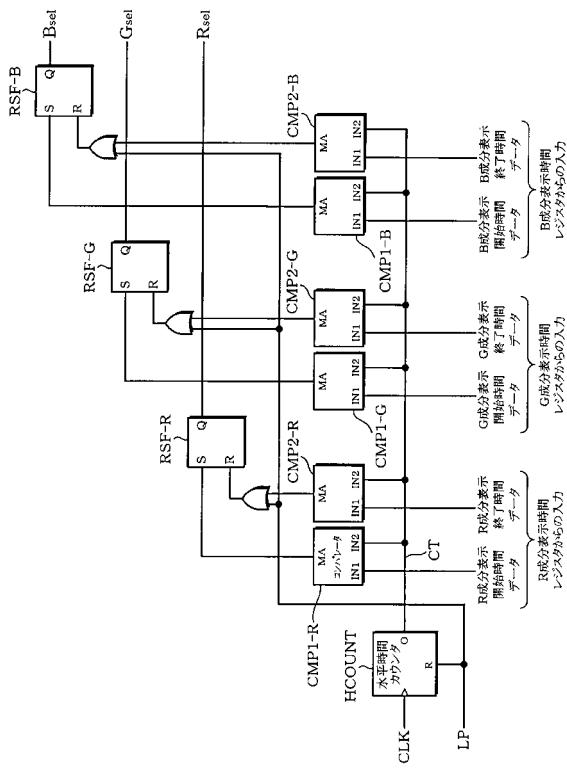
【 図 1 8 】



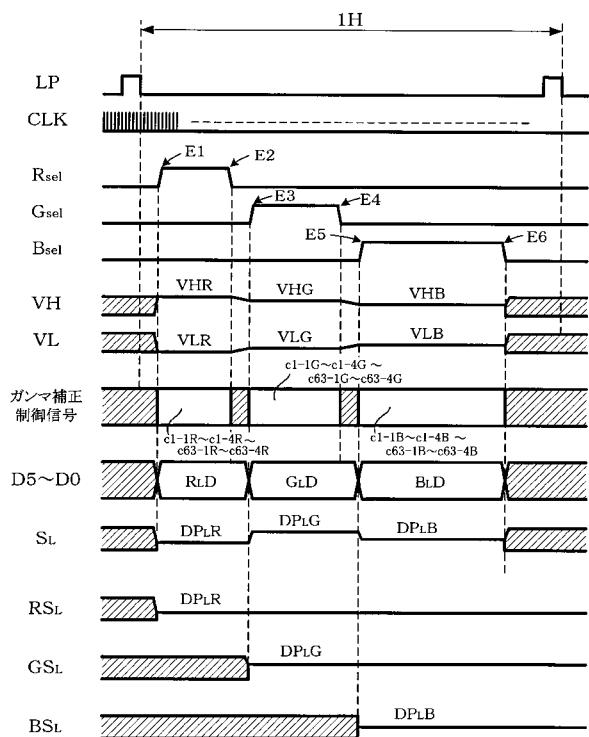
【 図 1 9 】



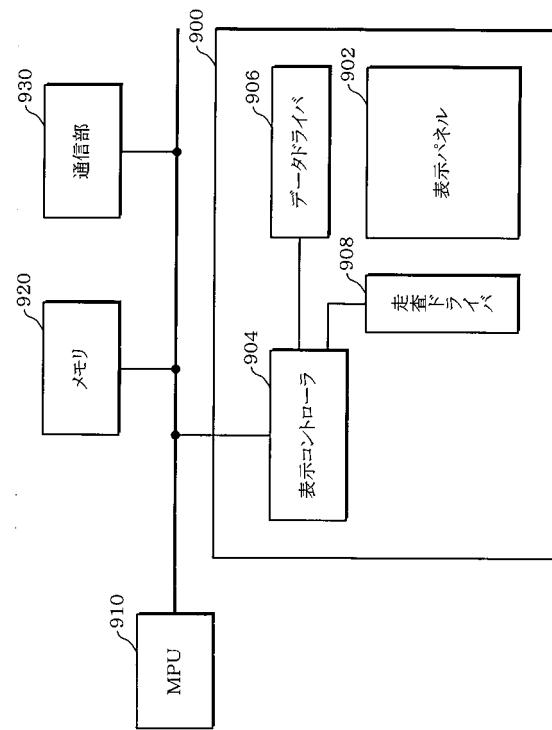
【 図 2 0 】



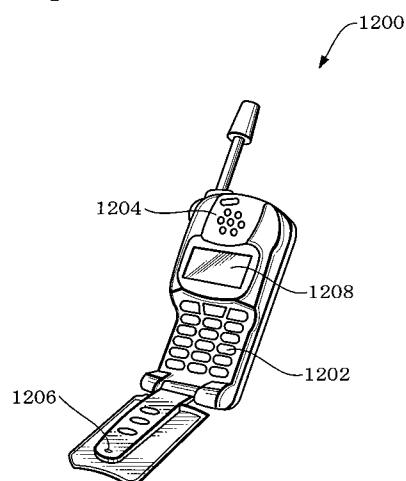
【図21】



【図22】



【図23】



フロントページの続き(51) Int.Cl.⁷

F I

テーマコード(参考)

G 0 9 G 3/20 6 4 1 D
G 0 9 G 3/20 6 4 1 Q
G 0 9 G 3/20 6 4 2 L
G 0 9 G 3/36
H 0 3 M 1/76

F ターム(参考) 5C006 AA16 AA22 AF46 AF51 AF53 AF83 BB16 BC03 BC11 BC20
BF03 BF04 BF24 BF25 BF43 EB04 FA47 FA56
5C080 AA06 AA10 BB05 CC03 DD23 DD26 DD28 EE29 EE30 FF11
JJ02 JJ03 JJ04
5J022 AB05 BA06 CB02 CB07 CE01