

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5959958号
(P5959958)

(45) 発行日 平成28年8月2日(2016.8.2)

(24) 登録日 平成28年7月1日(2016.7.1)

(51) Int. Cl. F 1
G 0 6 F 12/00 (2006.01)
 G 0 6 F 12/00 5 5 0 A
 G 0 6 F 12/00 5 9 7 U

請求項の数 3 (全 21 頁)

<p>(21) 出願番号 特願2012-144642 (P2012-144642) (22) 出願日 平成24年6月27日 (2012. 6. 27) (65) 公開番号 特開2014-10498 (P2014-10498A) (43) 公開日 平成26年1月20日 (2014. 1. 20) 審査請求日 平成27年3月26日 (2015. 3. 26)</p>	<p>(73) 特許権者 508255779 株式会社バッファローメモリ 愛知県名古屋市中区大須三丁目30番20号 (74) 代理人 100122275 弁理士 竹居 信利 (74) 代理人 100102716 弁理士 在原 元司 (72) 発明者 真国 一起 愛知県名古屋市中区大須三丁目30番20号 赤門通ビル 株式会社バッファローメモリ内</p>
--	--

最終頁に続く

(54) 【発明の名称】 記憶装置及び記憶装置におけるデータ消去方法

(57) 【特許請求の範囲】

【請求項 1】

NAND型フラッシュメモリと、このNAND型フラッシュメモリに対するデータの書き込み/読み出しを制御する制御部とを備え、ホスト機器にインタフェースを介して接続された記憶装置において、

前記制御部は、

前記ホスト機器から、前記インタフェースを介して前記ホスト機器に接続されるインタフェース部と、

前記NAND型フラッシュメモリ内の特定領域に対して上書き用データを上書きすることにより、この特定領域内に記憶されていた既存データの消去が、前記インタフェースが定める上書き命令により前記ホスト機器から指示されたか否かを判断する判断部と、

前記判断部が、前記特定領域内に記憶された前記既存データへの消去指示がされたと判断したら、この特定領域を含む物理ブロックに対してブロック消去を指示し、前記特定領域を含む物理ブロックの前記NAND型フラッシュメモリの電荷を除去することで前記既存データを消去する消去部と

を備え、

前記記憶装置は記憶媒体を備え、

この記憶媒体には、前記特定領域内に記憶されていた前記既存データの消去指示がされる際に前記ホスト機器から送信される前記上書き用データが保持され、

前記制御部は、

前記ホスト機器から前記特定領域内のデータ読み出しが指示されたら、前記記憶媒体内の上書き用データを前記インタフェース部を介して前記ホスト機器に転送する転送部を備えることを特徴とする記憶装置。

【請求項 2】

前記 N A N D 型フラッシュメモリは複数のパーティションに分割され、各々の前記パーティションは物理ブロックの先頭から開始されることを特徴とする請求項 1 記載の記憶装置。

【請求項 3】

N A N D 型フラッシュメモリと、この N A N D 型フラッシュメモリに対するデータの書き込み / 読み出しを制御する制御部と、記憶媒体とを備え、ホスト機器にインタフェースを介して接続された記憶装置におけるデータ消去方法であって、

前記 N A N D 型フラッシュメモリ内の特定領域に対して上書き用データを上書きすることにより、この特定領域内に記憶されていた既存データの消去が、前記インタフェースが定める上書き命令により前記ホスト機器から指示されたか否かを判断し、

前記特定領域内に記憶された前記既存データへの消去指示がされたと判断したら、この特定領域を含む物理ブロックに対してブロック消去を指示し、前記特定領域を含む物理ブロックの前記 N A N D 型フラッシュメモリの電荷を除去することで前記既存データを消去し、

この記憶媒体に、前記特定領域内に記憶されていた前記既存データの消去指示がされる際に前記ホスト機器から送信される前記上書き用データを保持し、

前記ホスト機器から前記特定領域内のデータ読み出しが指示されたら、前記記憶媒体内の上書き用データを前記インタフェース部を介して前記ホスト機器に転送することを特徴とする記憶装置におけるデータ消去方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、N A N D 型フラッシュメモリを備え、S S D (Solid State Drive) として用いて好適な記憶装置及び記憶装置におけるデータ消去方法に関する。

【背景技術】

【0002】

近年、S S D は、H D D (Hard Disc Drive) と比較してアクセス速度が高速である、低消費電力であるとの利点があるため、P C (Personal Computer) における内部記憶装置として H D D を置換する用途で採用されている。また、H D D は P C に限らず、組み込み型の機器の記憶装置としても用いられており、この組み込み型機器においても S S D が採用される例が増えている。

【0003】

このような組み込み型機器の一例として、マルチファンクションプリンタ（以下、適宜「M F P」と称することがある）が知られている。このマルチファンクションプリンタは、プリンタ、ファクシミリ、スキャナ、複写機等の機能を 1 台の装置にまとめたものである。M F P においては、ユーザが複写等を希望する原稿が原稿台に置かれ、この原稿台にある原稿がスキャナによりスキャンされ、スキャンされたデータは、その後の処理・加工のために H D D 等の記憶装置内に一時的に格納され、さらに、スキャンされたデータに基づいて印刷、ファクシミリ送信等のジョブが実行される。

【0004】

このような M F P では、印刷等のジョブが終了して使用済みになったスキャンデータは、セキュリティ確保のために H D D から消去する必要がある。H D D を記憶装置として用いた従来の M F P においては、このスキャンデータは、例えば全て「0」のデータ、全て「1」のデータ、あるいは乱数を含む所定パターンを有するデータなどの上書き用データが上書きされることにより消去される。

【0005】

10

20

30

40

50

MFPに搭載されたHDDをSSDに換装した場合、MFP本体側は、上述のようにスキャンデータに対して上書き用データを上書き指示することでスキャンデータの消去指示を行う。しかしながら、SSDはその記憶媒体としてNAND型フラッシュメモリが用いられることが多く、このNAND型フラッシュメモリは、直接的な上書き動作が行えないために、スキャンデータが格納されたブロックに対して消去動作を行った後、このブロックに対して上書き用データを書き込む、という手間のかかる動作が必要になる。しかも、NAND型フラッシュメモリは、書き換え回数に一定の制限があるため、上述した動作を繰り返し行うことでNAND型フラッシュメモリの寿命を短縮してしまう可能性もあった。

【0006】

10

かかる課題に鑑みて、MFP本体側からSSDに対して消去コマンドを発行し、この消去コマンドに基づいてスキャンデータが格納されたブロックに対して消去動作を行うMFPが提案されている(特許文献1参照)。

【先行技術文献】

【特許文献】

【0007】

【特許文献1】特許第4340327号公報

【発明の概要】

【発明が解決しようとする課題】

【0008】

20

しかしながら、上述した従来のMFPにおいては、MFP本体がSSDの特定ブロックに対する独自の消去コマンドを用意し、SSDはこの消去コマンドがMFP本体から送出されたことを受けて、対応するブロックの消去動作を行っていた。一般的に、HDDにおいては特定領域を一括して消去する動作はできないので、データ消去のためには、上述した上書き用データを特定領域に上書きすることでデータ消去動作を行っている。従って、HDDとMFP本体等のホスト機器とを接続する汎用性のあるインタフェース、例えばATA(AT Attachment)やSCSI(Small Computer System Interface)においては、消去コマンドは用意されておらず、通常データ書き込みコマンドを用いて上書き消去することになる。このため、上述した従来のMFPにおいては、SSD消去動作のためにMFP特有の(ベンダー依存の)消去コマンドを用意する必要があり、従って、MFP本体に特別の仕様変更が必要となる。

30

【0009】

本発明は、上述した課題に鑑みてなされたもので、ホスト機器に特別な仕様変更を施すことなく、汎用HDDを換装することの可能な記憶装置及び記憶装置におけるデータ消去方法を提供することにある。

【課題を解決するための手段】

【0010】

本発明は、NAND型フラッシュメモリと、このNAND型フラッシュメモリに対するデータの書き込み/読み出しを制御する制御部とを備え、ホスト機器にインタフェースを介して接続された記憶装置に適用される。そして、本発明は、制御部に、ホスト機器から、インタフェースを介してホスト機器に接続されるインタフェース部と、NAND型フラッシュメモリ内の特定領域に対して上書き用データを上書きすることにより、この特定領域内に記憶された既存データの消去が、インタフェースが定める上書き命令によりホスト機器から指示されたか否かを判断する判断部と、判断部が、特定領域内に記憶されていた既存データの消去指示がされたと判断したら、この特定領域を含む物理ブロックに対してブロック消去を指示し、特定領域を含む物理ブロックのNAND型フラッシュメモリの電荷を除去することで既存データを消去する消去部とを設けることにより、上述の目的を達成している。

40

【0011】

ホスト機器から上書き用データとともに上書き命令により特定領域内の既存データの消

50

去指示がされると、判断部はかかる上書き命令を既存データ消去指示であると判断し、この判断部の判断に基づき、消去部は特定領域を含む物理ブロックのNAND型フラッシュメモリの電荷を除去することで既存データを消去する。消去部による消去動作のみでNAND型フラッシュメモリ内の特定領域に記憶されていた既存データは消去される。

【0012】

ここで、NAND型フラッシュメモリは複数のパーティションに分割され、各々のパーティションは物理ブロックの先頭から開始されることが好ましい。

【0013】

また、記憶装置は記憶媒体を備えることが好ましく、さらに、この記憶媒体には、好ましくは、特定領域内に記憶されていた既存データの消去指示がされる際にホスト機器から送信される上書き用データが保持される。そして、制御部は、ホスト機器から特定領域内のデータ読み出しが指示されたら、記憶媒体内の上書き用データをインタフェース部を介してホスト機器に転送する転送部を備えることが好ましい。

【0014】

また、本発明は、NAND型フラッシュメモリと、このNAND型フラッシュメモリに対するデータの書き込み/読み出しを制御する制御部とを備え、ホスト機器にインタフェースを介して接続された記憶装置におけるデータ消去方法に適用される。そして、NAND型フラッシュメモリ内の特定領域に対して上書き用データを上書きすることにより、この特定領域内に記憶されていた既存データの消去が、インタフェースが定める上書き命令によりホスト機器から指示されたか否かを判断し、特定領域内に記憶された既存データへの消去指示がされたと判断したら、この特定領域を含む物理ブロックに対してブロック消去を指示し、特定領域を含む物理ブロックのNAND型フラッシュメモリの電荷を除去することで既存データを消去することにより、上述の目的を達成している。

【発明の効果】

【0015】

本発明の記憶装置は、NAND型フラッシュメモリ内の特定領域に対して上書き用データを上書きすることにより、この特定領域内に記憶されていた既存データの消去が、インタフェースが定める上書き命令によりホスト機器から指示されたか否かを判断する判断部と、判断部が、特定領域内に記憶されていた既存データの消去指示がされたと判断したら、この特定領域を含む物理ブロックに対してブロック消去を指示し、特定領域を含む物理ブロックのNAND型フラッシュメモリの電荷を除去することで既存データを消去する消去部とを備えたので、この消去部による消去動作のみでNAND型フラッシュメモリ内の特定領域に記憶されていた既存データは消去される。従って、本発明によれば、インタフェースが定める上書き命令により既存データを確実に消去することができるので、ホスト機器に特別な仕様変更を施すことなく、汎用HDDを換装することの可能な記憶装置及び記憶装置におけるデータ消去方法を提供することが可能になる。

【図面の簡単な説明】

【0016】

【図1】本発明の第1の実施形態であるSSD装置の概略構成を示すブロック図である。

【図2】第1の実施形態のSSD装置の機能を示す機能ブロック図である。

【図3】第1の実施形態のSSD装置の論理領域、論理アドレス及び物理ブロックの関係を示す図である。

【図4】第1の実施形態のSSD装置の動作を説明するための図である。

【図5】第1の実施形態のSSD装置及びこのSSD装置が搭載されたMFPの初期動作の一例を説明するためのシーケンス図である。

【図6】第1の実施形態のSSD装置及びこのSSD装置が搭載されたMFPのデータ書き込み動作の一例を説明するためのシーケンス図である。

【図7】第1の実施形態のSSD装置及びこのSSD装置が搭載されたMFPのデータ消去動作の一例を説明するためのシーケンス図である。

【図8】第1の実施形態のSSD装置及びこのSSD装置が搭載されたMFPのデータ書

10

20

30

40

50

き込み動作の他の例を説明するためのシーケンス図である。

【図 9】第 1 の実施形態の S S D 装置及びこの S S D 装置が搭載された M F P のデータ読み出し動作の一例を説明するためのシーケンス図である。

【図 1 0】第 1 の実施形態におけるパターン判定の動作の詳細を説明するためのフローチャートである。

【図 1 1】第 1 の実施形態におけるパーティション領域確保の概要を説明するための図である。

【図 1 2】第 1 の実施形態の S S D 装置及びこの S S D 装置が搭載された M F P のパーティション更新動作の一例を説明するためのシーケンス図である。

【図 1 3】第 1 の実施形態の S S D 装置及びこの S S D 装置が搭載された M F P のデータ書き込み動作のまた他の例を説明するためのシーケンス図である。

【図 1 4】本発明の第 2 の実施形態である S S D 装置におけるパターン判定の動作の詳細を説明するためのフローチャートである。

【図 1 5】本発明の第 3 の実施形態である S S D 装置におけるパターン判定の動作の詳細を説明するためのフローチャートである。

【図 1 6】本発明の第 4 の実施形態である S S D 装置におけるパターン判定の動作の詳細を説明するためのフローチャートである。

【図 1 7】本発明の第 5 の実施形態である S S D 装置におけるパターン判定の動作の詳細を説明するためのフローチャートである。

【発明を実施するための形態】

【0017】

(第 1 の実施形態)

以下、図面を参照して、本発明の実施形態について説明する。

【0018】

図 1 は、本発明の記憶装置を S S D 装置に適用した第 1 の実施形態の概略構成を示すブロック図、図 2 は、第 1 の実施形態の S S D 装置の機能を示す機能ブロック図である。

【0019】

(S S D 装置の概略構成)

これら図において、10 は第 1 の実施形態である S S D 装置であり、この S S D 装置 10 は、コントローラ 11、R A M (Random Access Memory) 12、R O M (Read Only Memory) 13 及びフラッシュメモリ 14 を備えている。本実施形態の S S D 装置 10 は、例えば本実施形態では M F P であるホスト機器 20 に接続され、ホスト機器 20 からの書き込み指令に応じて所定のデータを格納し、また、読み出し指令に応じて格納された所定のデータを送出するものである。

【0020】

コントローラ 11 は S S D 装置 10 全体の制御を行うもので、C P U (Central Processing Unit) 15、ホストインタフェース (I / F) 16、フラッシュインタフェース (I / F) 17、R A M インタフェース (I / F) 18 及び R O M インタフェース (I / F) 19 を備える。

【0021】

C P U 15 は、R O M 13 内に格納されているファームウェアが電源投入時に R A M 12 に展開され、このファームウェアが実行されることでコントローラ 11、ひいては S S D 装置 10 の制御を行うとともに、図 2 に示す各機能部に示す機能を備える。図 2 に示す各機能部については後述する。ホスト I / F 16 は、所定の外部インタフェースを介してホスト機器 20 に接続され、C P U 15 の制御下において、このホスト機器 20 との間で、外部インタフェースが定めるプロトコル、コマンドに準拠してデータの送受信を行う。本実施形態では、ホスト I / F 16 とホスト機器 20 とは、H D D など多用される汎用性を有するインタフェース、例えば A T A、S C S I により接続されている。フラッシュ I / F 17 はフラッシュメモリ 14 に接続され、C P U 15 の制御下において、このフラッシュメモリ 14 に対してデータの書き込み / 読み出し動作を行う。R A M I / F 18

10

20

30

40

50

はRAM 12に接続され、CPU 15の制御下において、このRAM 12に対してデータの書き込み/読み出し動作を行う。ROM I/F 19はROM 13に接続され、CPU 15の制御下において、このROM 13に対してデータの読み出し動作を行う。

【0022】

RAM 12はコントローラ 11のワークメモリとして用いられ、各種データが一時的に格納される。また、このRAM 12には、ホスト機器 20から送出される、フラッシュメモリ 14の特定領域にあるスキャンデータ消去のための上書き用データ 12aが格納されているとともに、フラッシュメモリ 14の論理アドレスと物理ブロックとの対応関係が記述された論理アドレス - 物理ブロック変換テーブル 12bが格納されている。ホスト機器 20がどのような上書き用データを用いて上書き消去を指令するかはホスト機器 20により一意に定まるので、SSD装置 10の立ち上げ時において、ホスト機器 20から送出される上書き用データと同一パターンの上書き用データ 12aがCPU 15により生成され、RAM 12内に格納される。また、変換テーブル 12bの詳細については後述する。ROM 13には、上述のようにSSD装置 10の制御を行うファームウェアが格納されている。

10

【0023】

(フラッシュメモリの論理領域等)

フラッシュメモリ 14は、本実施例ではNAND型フラッシュメモリである。このフラッシュメモリ 14は、図3に示すような論理領域、論理アドレス及び物理ブロックを有する。以下、図3を参照して、フラッシュメモリ 14の論理領域、論理アドレス及び物理ブロックについて説明する。

20

【0024】

図3に示すように、本実施形態のフラッシュメモリ 14の論理領域は、MBR (マスターブートレコード: Master Boot Record) 30及びパーティション A 31 ~ C 33に分割されている。本実施形態では、パーティション A 31にはホスト機器 20全体の制御を行うオペレーティングシステム (OS) 310が、パーティション B 32にはホスト機器 20の各種動作を実行するためのアプリケーションプログラム 320が、パーティション C 33には、ホスト機器 20の各種動作時に一時的に使用されるデータが格納される。パーティション C に格納されるデータには、ホスト機器 20によりスキャンされたスキャンデータ (既存データ) 330が含まれる。また、本実施形態では、MBR 30及びパーティション A 31、B 32は、ホスト機器 20から消去指令があっても消去動作が拒否される非Erase領域とされ、パーティション C 33は、ホスト機器からの消去指令により消去可能なErase領域とされている。なお、本明細書において、「パーティション」とは、ホスト機器 20のOS 310が管理してMBR 30に記載する論理アドレスの区切りだけでなく、OS 310が管理しない、ホスト機器 20のアプリケーションプログラム 320が書き込み先論理アドレスをデータの種類によって区別する、書き込みエリアの区切りをも含む。

30

【0025】

MBR 30には、パーティションテーブル 30a及びブートローダ 30bが格納されている。パーティションテーブル 30aには、フラッシュメモリ 14のパーティションに関する情報が格納されており、具体的には、パーティションの位置情報 (開始セクタアドレス、終了セクタアドレス)、種類、サイズがパーティション毎に格納されている。

40

【0026】

ブートローダ 30bは、SSD装置 10起動時に最初に読み込まれるコードである。具体的には、ホスト機器 20に電源が投入されると、ホスト機器 20に備えられる不図示のブートストラップが起動され、このブートストラップがフラッシュメモリ 14内のMBR (パーティションテーブル 30a及びブートローダ 30b)をホスト機器 20側に読み出す。そして、ブートローダ 30bは、パーティションテーブル 30aに記載された情報に基づき、パーティション A 31に格納されたオペレーティングシステム 310を読み出し、ホスト機器 20に送出する。ホスト機器 20は、不図示のメモリ内にこのオペレーティ

50

ングシステム 310 を展開し、以降、このオペレーティングシステム 310 によりホスト機器 20 全体の制御が行われる。ここに、パーティションとは、フラッシュメモリ 14 が有する論理アドレスを複数の領域に分割した際の一つの領域であり、ホスト機器 20 からは各パーティションが 1 つの論理ドライブとして認識される。このようなパーティションは、HDD におけるパーティションと同様の概念である。

【0027】

また、本実施形態では、フラッシュメモリ 14 内の空間は論理アドレス (LBA: Logical Block Addressing) 及び物理ブロックにより把握され、ホスト機器 20 はこの論理アドレスを直接指定することで特定領域に対するデータのアクセスを行うことが可能とされている。コントローラ 11 は、ホスト機器 20 から論理アドレスが直接指定されると、RAM 13 内に格納された論理アドレス - 物理ブロック変換テーブル 12b を参照して、実際にアクセスすべき物理ブロックを特定し、この物理ブロックに対するアクセスを行う。

10

【0028】

なお、本実施形態では、MBR 30 及びパーティション A31、B32 については、論理アドレスと物理ブロックとは略同一の領域が確保されている一方、パーティション C33 については、論理アドレスの領域よりも物理ブロックの領域が小さくなるように、パーティション A31 ~ C33 が設定されている。

【0029】

また、図 3 には図示しないが、本実施形態のフラッシュメモリ 14 では、1 つの物理ブロックは複数のページを有しており、データの書き込み動作はページ単位で、データの消去動作はブロック単位で行われる。また、各ページは複数のセクタからなる。

20

【0030】

(SSD 装置の機能構成)

次に、図 2 は、本実施形態の SSD 装置 10 の機能を示すブロック図である。本実施形態の SSD 装置 10 は、制御部 40 と、フラッシュメモリ 14 と、記憶媒体 41 とを備える。

【0031】

制御部 40 は、フラッシュメモリ 14 に対するデータの読み出し / 書き込みを制御するものであり、インタフェース部 42、判断部 43、消去部 44 及び転送部 45 を備える。インタフェース部 42 は、ホスト機器 20 と汎用性を有するインタフェース、例えば ATA や SCSI を介して接続され、ホスト機器 20 との間で、外部インタフェースが定めるプロトコル、コマンドに準拠してデータの送受信を行う。判断部 43 は、インタフェース部 42 が受信したコマンドに応じて、このコマンドが上書き命令であった場合、フラッシュメモリ 14 内の特定領域内に記憶されていた既存データの消去がホスト機器 20 から指示されたか否かを判断する。消去部 44 は、判断部 43 により、フラッシュメモリ 14 内の特定領域内に記憶されていた既存データの消去がホスト機器 20 から指示されたと判断されたときに、この特定領域を含む物理ブロックに対してブロック消去を指示し、特定領域を含む物理ブロックのフラッシュメモリ 14 の電荷を除去することでデータを消去する。

30

【0032】

また、記憶媒体 41 には、ホスト機器 20 から送信される上書き用データと同一パターンの上書き用データ 12a (図 1 参照) が保持されている。転送部 45 は、フラッシュメモリ 14 の特定領域内のデータ読み出しがホスト機器 20 から指示されたら、記憶媒体 41 内の上書き用データ 12a をインタフェース部 42 を介してホスト機器 20 に転送する。

40

【0033】

以上の説明において、制御部 40 はコントローラ 11、特に CPU 15 の動作により実現され、記憶媒体 41 は RAM 12 により実現され、インタフェース部 42 はホスト I/F 16 及び CPU 15 により実現され、判断部 43 は CPU 15 により実現され、消去部 44 はフラッシュ I/F 17 及び CPU 15 により実現され、転送部 45 はホスト I/F

50

16及びCPU15により実現される。

【0034】

(SSD装置の動作の概要)

次に、図4を参照して、本実施形態のSSD装置10の動作の概要について説明する。本実施形態のSSD装置10では、まず、ホスト機器20から、スキャンデータをフラッシュメモリ14内の特定の論理アドレスで指定される特定領域51に書き込む指示がされる。汎用性のあるインタフェースでは、この書き込み指示は、データ書き込み用に用意されているWriteコマンド(Programコマンド)が発行されることにより行われる。

【0035】

次に、ホスト機器20においてスキャンデータを利用したジョブが終了したことをトリガとして、このホスト機器20が、フラッシュメモリ14内の特定領域51に存在するスキャンデータを消去する指示がされる。上述のように、汎用性のあるインタフェースにおいては、データを直接消去するコマンドは用意されていないので、ホスト機器20は、この特定領域51に対して、スキャンデータ消去用の上書き用データを上書きする(汎用性のあるインタフェースでは削除(消去)という特別なコマンドがないことが多いので、単純にデータを書き込む)コマンドであるWriteコマンドによりスキャンデータ消去指示を行う。

【0036】

SSD装置10は、スキャンデータ消去用の上書き用データによる書き込み指示がホスト機器20からされたことを検出すると、かかる書き込み指示はスキャンデータの消去指示であると判断、解釈し、フラッシュメモリ14の特定領域51を含む物理ブロックに対して消去動作を行う。これとともに、SSD装置10は、変換テーブル12bを更新し、消去動作が行われた特定領域51の論理アドレスと物理ブロックとの対応を、論理アドレスとRAM12内の上書き用データ12aが格納されたアドレスとに変更する。ここに、スキャンデータの消去指示であるか否かの判断は、Writeコマンドの到来及び書き込み指示がされたデータが上書き用データ、例えば全て「0」のデータ、全て「1」のデータ、あるいは乱数を含む所定パターンを有するデータであるか否かの判断により行う。かかる判断の詳細については後述する。また、NAND型フラッシュメモリ14における消去動作は、特定の物理ブロックを構成する複数のセルに対して電荷層から電荷を除去することにより行われる。

【0037】

さらに、ホスト機器20が、上述したスキャンデータ消去指示の後、フラッシュメモリ14の特定領域51に格納されたスキャンデータが確実に消去されたか否かを確認する目的で、この特定領域51にその時点で格納されているデータの読み出し指示をReadコマンドにより行うことがある。SSD装置10は、かかるデータ読み出し指示がホスト機器20からされたことを検出すると、変換テーブル12bを参照して上書き用データ12aをRAM12から読み出し、この上書き用データ12aをホスト機器20に送出する。ホスト機器20は、特定領域51の特定を論理アドレスにより行うので、上述のように消去動作によって変換テーブル12bが更新されていることにより、この論理アドレスに対応するのは上書き用データ12aが格納されているRAM12のアドレスである。従って、SSD装置10は、変換テーブル12bを参照すれば、RAM12の上書き用データ12aにアクセスし、この上書き用データ12aを読み出してホスト機器20に送出することができる。

【0038】

(SSD装置の動作)

次に、図5～図9のシーケンス図及び図10のフローチャートを参照して、図4に概要を示した本実施形態のSSD装置10の動作について説明する。なお、図5～図10の説明において、SSD装置10とホスト機器20とは、汎用性のあるインタフェースのうちATAインタフェースにより相互接続されているものとする。

10

20

30

40

50

【 0 0 3 9 】

図5は、SSD装置10を含むホスト機器20立ち上げ時における、SSD装置10とホスト機器20との間のデータ送受信及びSSD装置10の動作を説明するためのシーケンス図である。まず、ステップS1において、ホスト機器20は、ATAデバイスであるSSD装置10のモデル名や対応転送モードといったATAデバイス固有の情報を取得するために、これら情報をSSD装置10に要求するコマンドを送信する(Identify Deviceコマンド)。SSD装置10の制御部40は、ステップS1においてインタフェース部42がIdentify Deviceコマンドを受信すると、ステップS2においてインタフェース部42を介して自身の情報をホスト機器20に返送する。次いで、ホスト機器20は、ステップS3において、上述したMBRの送出手続きをSSD装置10に要求する。SSD装置10の制御部40は、インタフェース部42がかかる要求を受信すると、ステップS4において、フラッシュメモリ14に格納されているMBR30(図3参照)の読み出しをこのフラッシュメモリ14に要求する。ステップS5では、制御部40はフラッシュメモリ14からMBR30のデータを受信する。ステップS6では、制御部40がフラッシュメモリ14から受信したMBR30を解析し、Erase領域(図3に示すように、本実施形態ではパーティションC33)のLBAを取得し、Erase領域の開始論理アドレス及び終了論理アドレスを抽出する。ステップS7では、制御部40がErase領域(パーティションC33)の開始論理アドレス及び終了論理アドレスをRAM12内に書き込む。そして、ステップS8では、制御部40がインタフェース部42を介してステップS5で取得したMBRのデータをホスト機器20に送出する。

10

20

【 0 0 4 0 】

次に、図6は、フラッシュメモリ14の非Erase領域へのデータ書き込み時における、SSD装置10とホスト機器20との間のデータ送受信及びSSD装置10の動作を説明するためのシーケンス図である。まず、ステップS10において、ホスト機器20からSSD装置10に対して、データを書き込むべき論理アドレスを指定して書き込み指令がされる。SSD装置10の制御部40は、インタフェース部42がかかる指令を受信すると、ステップS11において、図5のステップS6でRAM12内に書き込んだErase領域の開始論理アドレス等を参照して、データを書き込むべき論理アドレスがErase領域に存在するか否かを判断する。図6に示す例では、データを書き込むべき論理アドレスは非Erase領域(図3に示すように、本実施形態ではパーティションA31、B32のいずれか)にあるので、ステップS11ではErase領域でないとの判断になる。次いで、ステップS12では、制御部40はインタフェース部42を介してホスト機器20に対して書き込み動作の準備が完了した旨の通知をする。ステップS13では、ホスト機器20は、書き込むべきデータをSSD装置10に送出するので、ステップS14では、インタフェース部42がこの書き込むべきデータを受信し、制御部40はホスト機器20から送出されたデータをフラッシュメモリ14に対して書き込む。上述したように、このデータが書き込まれる領域は非Erase領域(パーティションA31、B32のいずれか)である。ステップS15では、フラッシュメモリ14からデータ書き込み完了通知が制御部40にされ、これを受けて、ステップS16では、制御部40がインタフェース部42を介してホスト機器20にデータ書き込み完了通知を送出する。

30

40

【 0 0 4 1 】

次に、図7は、フラッシュメモリ14のErase領域の特定領域51に格納されたスキャンデータ330(図3参照)の上書き消去動作時における、SSD装置10とホスト機器20との間のデータ送受信及びSSD装置10の動作を説明するためのシーケンス図である。まず、ステップS20において、ホスト機器20からSSD装置10に対して、データを書き込むべき論理アドレス、この場合はスキャンデータ330が存在する特定領域51のアドレスを指定して上書き指令がされる。SSD装置10の制御部40は、ステップS21において、インタフェース部42がかかる上書き指令を受信し、次いで、制御部40は、図5のステップS6でRAM12内に書き込んだErase領域の開始論理アドレス等を参照して、データを上書きすべき論理アドレスがErase領域に存在するか

50

否かを判断する。図7に示す例では、データを書き込むべき論理アドレスはErase領域(図3に示すように、本実施形態ではパーティションC33)にあるので、ステップS21ではErase領域であるとの判断になる。次いで、ステップS22では、制御部40はインタフェース部42を介してホスト機器20に対して書き込み動作の準備が完了した旨の通知をする。ステップS23では、ホスト機器20は、上書き用データをSSD装置10に送出する。ステップS24では、制御部40の判断部43は、ホスト機器20から送出されてインタフェース部42が受信したデータが上書き用データであるかどうかを判断する。この、上書き用データであるかどうかの判断の詳細なルーチンについては後述する。図7に示す例では、ホスト機器20から送出された書き込み用データはスキャンデータ330消去のための上書き用データであるので、ステップS24では上書き用データであるとの判断になる。次いで、ステップS25では、制御部40の消去部44は特定領域51を含む物理ブロックに対して消去指示し、さらに、ステップS26において、制御部40は、ホスト機器20から送出された上書き用データ12a(図1参照)をRAM12に格納し、ステップS27において、制御部40はRAM12内の変換テーブル12b(図1参照)を更新し、消去指示を行った特定領域51の論理アドレスに対応する宛先を、消去動作を行った物理ブロックから上書き用データ12aが格納されたRAM12のアドレスに変更する。ステップS28では、フラッシュメモリ14から消去動作完了通知が制御部40にされ、これを受けて、ステップS29では、制御部40がインタフェース部42を介してホスト機器20にデータ書き込み完了通知を送出する。

【0042】

次に、図8は、フラッシュメモリ14のErase領域へのデータ書き込み時における、SSD装置10とホスト機器20との間のデータ送受信及びSSD装置10の動作を説明するためのシーケンス図である。まず、ステップS30において、ホスト機器20からSSD装置10に対して、データを書き込むべき論理アドレス、この場合はスキャンデータ330が存在する特定領域51のアドレスを指定して書き込み指令がされる。SSD装置10の制御部40は、ステップS31において、インタフェース部42がかかる書き込み指令を受信し、次いで、制御部40は、図5のステップS6でRAM12内に書き込んだErase領域の開始論理アドレス等を参照して、データを書き込むべき論理アドレスがErase領域に存在するか否かを判断する。図8に示す例では、データを書き込むべき論理アドレスはErase領域(パーティションC33)にあるので、ステップS31ではErase領域であるとの判断になる。次いで、ステップS32では、制御部40はインタフェース部42を介してホスト機器20に対して書き込み動作の準備が完了した旨の通知をする。ステップS33では、ホスト機器20は、書き込み用データをSSD装置10に送出する。ステップS34では、制御部40の判断部43は、ホスト機器20から送出されてインタフェース部42が受信したデータが上書き用データであるかどうかを判断する。図8に示す例では、ホスト機器20から送出された書き込み用データは書き込み用データであるので、ステップS34では上書き用データでないとの判断になる。ステップS35では、制御部40はホスト機器20から送出されたデータをフラッシュメモリ14のErase領域(パーティションC33)に対して書き込む。ステップS36では、フラッシュメモリ14からデータ書き込み完了通知が制御部40にされ、これを受けて、ステップS37では、制御部40がインタフェース部42を介してホスト機器20にデータ書き込み完了通知を送出する。

【0043】

次に、図9は、フラッシュメモリ14のErase領域の特定領域51に格納されたスキャンデータ330(図3参照)の上書き消去動作後に、正しくスキャンデータ330が上書き消去されたかどうかの確認のために、ホスト機器20がこの特定領域51に現在格納されているデータを読み出す時における、SSD装置10とホスト機器20との間のデータ送受信及びSSD装置10の動作を説明するためのシーケンス図である。まず、ステップS40において、ホスト機器20からSSD装置10に対して、スキャンデータ330が存在した特定領域51の論理アドレスを指定してデータ読み出し指令がされる。SS

10

20

30

40

50

D装置10の制御部40は、ステップS41において、インタフェース部42がかかる読み出し指令を受信し、次いで、制御部40は、RAM12内の変換テーブル12bを参照して、ホスト機器20から指定された論理アドレスに対応する、実際に読み出しを行うべき領域を特定する。図9に示す例では、ホスト機器20はスキャンデータ330が存在した特定領域51の論理アドレスを指定しており、この論理アドレスに対応するのは、上述のようにRAM12に格納された上書き用データ12aのアドレスである。従って、ステップS42では、制御部40の転送部45は、図7のステップS26でRAM12内に格納した上書き用データ12aをRAM12から読み出し、ステップS43では、この上書き用データ12aがRAM12から制御部40に送出される。ステップS44では、制御部40はインタフェース部42を介してこの上書き用データ12aをホスト機器20に送出する。

10

【0044】

次に、図10は、図7のステップS24等で行われる、判断部43により実施される、上書き用データであるかどうかの判定ルーチンを説明するためのフローチャートである。図10の説明において、ホスト機器20から送出される上書き用データは、全て「0」のデータであるものとする。まず、ステップS100において、ホスト機器20から転送（送出）されてきたデータのバイト数が取得される。次いで、ステップS101において、変数Cが初期化され、その値が0にされる。ステップS102において、この変数Cが転送バイト数より小さいか否かが判断され、変数Cが転送バイト数より小さい（ステップS102においてYES）ときはステップS103に進み、変数Cが転送バイト数以上である（ステップS102においてNO）ときはステップS105に進む。ステップS103では、転送されてきたデータが「0」（図10では16進数表示の「0x00」）であるか否かが判定され、転送されてきたデータが「0」である（ステップS103においてYES）場合はステップS104に進み、転送されてきたデータが「0」でない場合はステップS105に進む。ステップS104では変数Cが1つインクリメントされ、次の転送データが読み込まれる。ステップS105では、変数Cが転送バイト数に等しいか否かが判断され、変数Cが転送バイト数に等しい（ステップS105においてYES）場合はステップS106に進み、ホスト機器20から転送、送出されてきたデータは上書き用データであると判断し、フラッシュメモリ14に対して消去動作が指示される。一方、変数Cが転送バイト数に等しくない（ステップS105においてNO）場合はステップS107

20

30

【0045】

（第1の実施形態の効果）

以上詳細に説明したように、本実施形態のSSD装置10は、フラッシュメモリ14の特定領域51に存在するスキャンデータ330消去のための上書き用データ12aがホスト機器20から送出されてきたことを判断し、この上書き用データ12aの代わりに特定領域51を含む物理ブロック51に対して消去指示を行うことで、このスキャンデータ330を消去している。従って、フラッシュメモリ14が1回の動作を行うだけでスキャンデータ330を確実に消去することができる。

40

【0046】

加えて、本実施形態のSSD装置10では、ホスト機器20はATAインタフェース等の汎用性のあるインタフェースに準拠した上書き指示コマンド（Writeコマンド等）及び上書き用データ12aをSSD装置10に送出すれば、SSD装置10が上書き消去指示であるか否かを判断して、上書き消去指示であると判断した場合はフラッシュメモリ14に対して消去動作を指示するので、上述した従来のMFPのようにベンダー準拠の特殊コマンドを用意する必要がない。これにより、ホスト機器20に特別な仕様変更を施すことなく、汎用HDDを換装することの可能なSSD装置10を提供することが可能とな

50

る。

【 0 0 4 7 】

さらに、本実施形態の S S D 装置 1 0 では、ホスト機器 2 0 から送出されてきた上書き用データ 1 2 a を R A M 内に格納し、ホスト機器 2 0 からの読み出し指示に応じてこの上書き用データ 1 2 a を送出しているため、S S D 装置 1 0 がフラッシュメモリ 1 4 の特定領域 5 1 に対して消去動作を行っても、ホスト機器 2 0 によるデータ消去確認動作に十分対応することが可能となる。

【 0 0 4 8 】

また、図 3 に示すように、本実施形態の S S D 装置 1 0 では、非 E r a s e 領域であるパーティション A 3 1、B 3 2 については論理アドレスと物理ブロックとで略同一の領域が確保されている一方、E r a s e 領域であるパーティション C 3 3 については論理アドレスよりも物理ブロックの領域のほうが小さいように各パーティション A 3 1 ~ C 3 3 が設定されている。従って、ホスト機器 2 0 から把握する S S D 装置 1 0 の容量は確保されている論理アドレスに対応する容量である一方、実際の S S D 装置 1 0 の容量は、物理ブロックに対応する容量であり、その分、S S D 装置 1 0 の容量を削減することが可能となる。

【 0 0 4 9 】

そして、このように、論理アドレスに対応する容量よりも実際の S S D 装置 1 0 の容量が小さくても、上述のように上書き用データ 1 2 a を R A M 1 2 内に保管してあるので、ホスト機器 2 0 からデータ消去確認のためのデータ読み出し指令が来てもこの上書き用データ 1 2 a をホスト機器 2 0 に送出すれば良く、スキャンデータ 3 3 0 が格納された領域を消去動作直後に解放することができ、新たなスキャンデータ 3 3 0 を直ちに書き込むことができる。このような動作により、E r a s e 領域であるパーティション C 3 3 を有効活用することができ、パーティション C 3 3 について論理アドレスよりも物理ブロックの領域を小さくしても円滑動作が可能となる。

【 0 0 5 0 】

(第 1 の実施形態におけるパーティション更新動作の概要)

本実施形態の S S D 装置 1 0 では、パーティション更新動作にも特徴がある。以下、図 1 1 ~ 図 1 3 を参照して本実施形態の S S D 装置 1 0 におけるパーティション更新動作について説明する。

【 0 0 5 1 】

図 1 1 は、本実施形態の S S D 装置 1 0 におけるパーティション更新動作の概要を説明する図である。通常、パーティション更新動作において、各パーティションは論理アドレスにより確保され、実際のデータ読み込み / 書き出し動作は、上述した変換テーブル 1 2 b により特定される物理ブロックに対して行われる。ここで、各パーティションの領域は、例えばセクタ単位で設定することが可能である。従って、物理ブロック単位で見ると、図 1 1 に示すように物理ブロックの中にパーティションの境界が来る可能性がある。本実施形態の S S D 装置 1 0 では、図 1 1 に示すように物理ブロックの中にパーティションの境界が来た場合、次のパーティションの開始位置を次の物理ブロックの先頭に行っている。

【 0 0 5 2 】

仮に、図 1 1 に示すように、非 E r a s e 領域のパーティションと E r a s e 領域のパーティションとが隣り合い、しかも、物理ブロックの中にパーティションの境界が存在する場合を考える。本実施形態のようにフラッシュメモリ 1 4 の物理ブロックに対して消去指示をすると、消去動作はブロック単位で行われるので、パーティション境界が存在する物理ブロックのうち、非 E r a s e 領域に存在する部分にあるデータを (そくにデータが書き込まれているか否かにかかわらず) 一時的に待避させ、この物理ブロックに消去指示をした後、待避したデータを再度書き込むという面倒な動作が必要になる。この動作は、フラッシュメモリ 1 4 の書き換え回数を消費することにつながる。

【 0 0 5 3 】

一方、本実施形態の S S D 装置 1 0 によれば、パーティションの開始位置は必ず物理ブ

10

20

30

40

50

ロックの先頭になっているので、上述したデータ退避作業を行うことなく物理ブロックに対して消去指示を行うことができ、フラッシュメモリ14の書き換え回数を消費することを抑制することができる。

【0054】

(第1の実施形態におけるパーティション更新動作)

図12は、パーティション更新動作時における、SSD装置10とホスト機器20との間のデータ送受信及びSSD装置10の動作を説明するためのシーケンス図である。まず、ステップS110において、ホスト機器20は、パーティション更新動作のために、フラッシュメモリ14内に格納されたMBRを更新する指示を行う。SSD装置10の制御部40は、ステップS111においてMBR更新作業の準備が完了したことをホスト機器20に通知し、ホスト機器20は、ステップS111におけるMBR更新作業の準備が完了したことの通知を受け、ステップS112においてMBR更新用のデータを送信する。次いで、ステップS113では、制御部40が、ステップS112においてホスト機器20から送られたMBRを解析し、Erase領域(パーティションC33)のLBAを取得し、Erase領域の開始論理アドレス及び終了論理アドレスを抽出するとともに、非Erase領域のパーティションの境界とErase領域のパーティションの開始位置との間に存在する論理アドレスを把握する。ステップS114では、制御部40がフラッシュメモリ14のMBRを更新する。ステップS115では、フラッシュメモリ14からMBRへの更新データ書き込み完了通知が制御部40にされ、これを受けて、ステップS116では、制御部40がMBR書き込み完了通知をホスト機器20に送出する。

【0055】

次に、図13は、図11に示すパーティションの境界と次のパーティションの開始位置との間の論理アドレスに対してデータの書き込み/読み出し指示がされた時における、SSD装置10とホスト機器20との間のデータ送受信及びSSD装置10の動作を説明するためのシーケンス図である。まず、ステップS120において、ホスト機器20からSSD装置10に対して、データを書き込むべき論理アドレスを指定して書き込み指令がされる。ステップS120においてホスト機器20が指定した、データを書き込むべき論理アドレスは、非Erase領域のパーティションの境界と次のErase領域のパーティションの開始位置との間の論理アドレスに対応する。SSD装置10の制御部40は、ステップS121において、図12のステップS113で行ったMBR解析で得られた結果に基づき、データを書き込むべき論理アドレスが非Erase領域のパーティションの境界とErase領域のパーティションの開始位置との間に存在する論理アドレスであるかを判断する。図13に示す例では、データを書き込むべき領域は非Erase領域のパーティションの境界とErase領域のパーティションの開始位置との間に存在する論理アドレスであるので、ステップS121では、非Erase領域のパーティションの境界とErase領域のパーティションの開始位置との間に存在する論理アドレスであるとの判断になる。次いで、ステップS122では、制御部40は、非Erase領域のパーティションの境界とErase領域のパーティションの開始位置との間に存在する論理アドレスの分だけ、論理アドレスをオフセットしたフラッシュメモリ14の領域に、ホスト機器20から送出されたデータを書き込む。ここにいうオフセットとは、非Erase領域のパーティションの境界とErase領域のパーティションの開始位置との間に存在する論理アドレスの分だけ進んだ値(大きな値)を有する論理アドレスの位置にデータを書き込む、あるいは読み出すことを意味する。ステップS123では、フラッシュメモリ14からデータ書き込み完了通知が制御部40にされ、これを受けて、ステップS124では、制御部40がホスト機器20にデータ書き込み完了通知を送出する。

【0056】

続いて、ステップS125において、ホスト機器20からSSD装置10に対して、データを読み出すべき論理アドレスを指定して読み出し指令がされる。ステップS125においてホスト機器20が指定した、データを読み出すべき論理アドレスは、非Erase領域のパーティションの境界と次のErase領域のパーティションの開始位置との間の

10

20

30

40

50

論理アドレスに対応する。SSD装置10の制御部40は、ステップS126において、データを読み出すべき論理アドレスが非Erase領域のパーティションの境界とErase領域のパーティションの開始位置との間に存在する論理アドレスであるか否かを判断する。図13に示す例では、データを書き込むべき領域は非Erase領域のパーティションの境界とErase領域のパーティションの開始位置との間に存在する論理アドレスであるので、ステップS126では、非Erase領域のパーティションの境界とErase領域のパーティションの開始位置との間に存在する論理アドレスであるとの判断になる。次いで、ステップS127では、制御部40は、非Erase領域のパーティションの境界とErase領域のパーティションの開始位置との間に存在する論理アドレスの分だけ、論理アドレスをオフセットしたフラッシュメモリ14の領域にあるデータを読み出す。ステップS128では、フラッシュメモリ14から読み出されたデータが制御部40に送出され、これを受けて、ステップS129では、制御部40が読み出されたデータをホスト機器20に送出する。

10

【0057】

以上説明したように、本実施形態のSSD装置10では、パーティションの開始位置は必ず物理ブロックの先頭になっており、非Erase領域のパーティションの境界とErase領域のパーティションの開始位置との間に存在する論理アドレスの分だけオフセットした位置にデータを書き込む、あるいは読み出しているため、非Erase領域のパーティションの境界とErase領域のパーティションの開始位置との間に存在する領域に対してデータの書き込み/読み出し動作はされない。従って、この領域には何もデータが書き込まれていないことが保証されるので、上述したデータ退避作業を行うことなく物理ブロックに対して消去指示を行うことができ、フラッシュメモリ14の書き換え回数を消費することを抑制することができる。

20

【0058】

(第2の実施形態)

図14は、本発明の第2の実施形態であるSSD装置において、判断部43により実施される、上書き用データであるかどうかの判定ルーチンを説明するためのフローチャートである。本実施形態のSSD装置は、上書き用データであるかどうかのルーチン以外は上述した第1の実施形態のSSD装置と同一であり、従って、同一の構成要素については同一の符号を付し、その説明を簡略化する。また、以降の説明において、ホスト機器20から送出される上書き用データは、全て「0」のデータであるものとする。

30

【0059】

まず、ステップS200において、ホスト機器20から転送(送出)されてきたデータのバイト数が取得される。次いで、ステップS201において、変数C及びSが初期化され、その値が0にされる。ステップS202において、この変数Cが転送バイト数より小さいか否かが判断され、変数Cが転送バイト数より小さい(ステップS202においてYES)ときはステップS203に進み、変数Cが転送バイト数以上である(ステップS202においてNO)ときはステップS205に進む。ステップS203では、変数Sに転送されてきたデータが加算される。ステップS204では変数Cが1つインクリメントされ、次の転送データが読み込まれる。ステップS205では、変数Sが「0」(図14では16進数表示の「0x0000」)に等しいか否かが判断され、変数Sが「0」に等しい(ステップS205においてYES)場合はステップS206に進み、ホスト機器20から転送、送出されてきたデータは上書き用データであると判断し、フラッシュメモリ14に対して消去動作が指示される。一方、変数Sが「0」に等しくない(ステップS205においてNO)場合はステップS207に進み、通常データ書き込みであると判断し、フラッシュメモリ14に対してデータ書き込みが指示される。このように、図14のルーチンでは、個々のデータの加算値Sを算出し、この加算値が「0」であるときに、ホスト機器20から転送、送出されてきたデータは上書き用データであると判断している。

40

【0060】

従って、本実施例のSSD装置10によっても、上述の第1の実施形態と同様の効果を

50

得ることができる。

【 0 0 6 1 】

(第 3 の実施形態)

図 1 5 は、本発明の第 3 の実施形態である S S D 装置において、判断部 4 3 により実施される、上書き用データであるかどうかの判定ルーチンを説明するためのフローチャートである。

【 0 0 6 2 】

まず、ステップ S 3 0 0 において、ホスト機器 2 0 から転送 (送出) されてきたデータのセクタ数が取得される。次いで、ステップ S 3 0 1 において、変数 C が初期化され、その値が 0 にされる。ステップ S 3 0 2 において、この変数 C が転送セクタ数より小さいか否かが判断され、変数 C が転送セクタ数より小さい (ステップ S 3 0 2 において Y E S) ときはステップ S 3 0 3 に進み、変数 C が転送セクタ数以上である (ステップ S 3 0 2 において N O) ときはステップ S 3 0 6 に進む。ステップ S 3 0 3 では、転送されてきたデータのハッシュ値が算出される。ここで、ハッシュ値は既知のハッシュ関数、一例として M D 2 (Message Digest Algorithm 2) により算出されればよい。ステップ S 3 0 4 では、ステップ S 3 0 3 で算出されたハッシュ値が期待値と等しいかが判断され、ハッシュ値が期待値と等しい (ステップ S 3 0 4 において Y E S) 場合はステップ S 3 0 5 に進み、ハッシュ値が期待値と等しくない (ステップ S 3 0 4 において N O) 場合はステップ S 3 0 6 に進む。ここに、期待値は、データが「 0 」であった場合のハッシュ値である。ステップ S 3 0 5 では変数 C が 1 つインクリメントされ、次の転送データが読み込まれる。ステップ S 3 0 6 では、変数 C が転送セクタ数に等しいかが判断され、変数 C が転送セクタ数に等しい (ステップ S 3 0 6 において Y E S) 場合はステップ S 3 0 7 に進み、ホスト機器 2 0 から転送、送出されてきたデータは上書き用データであると判断し、フラッシュメモリ 1 4 に対して消去動作が指示される。一方、変数 C が転送セクタ数に等しくない (ステップ S 3 0 6 において N O) 場合はステップ S 3 0 8 に進み、通常 of データ書き込みであると判断し、フラッシュメモリ 1 4 に対してデータ書き込みが指示される。このように、図 1 5 のルーチンでは、個々のデータのハッシュ値を算出し、このハッシュ値が、データが「 0 」である時のハッシュ値である期待値と等しいときに、ホスト機器 2 0 から転送、送出されてきたデータは上書き用データであると判断している。

【 0 0 6 3 】

従って、本実施例の S S D 装置 1 0 によっても、上述の第 1、第 2 の実施形態と同様の効果を得ることができる。

【 0 0 6 4 】

(第 4 の実施形態)

図 1 6 は、本発明の第 4 の実施形態である S S D 装置において、判断部 4 3 により実施される、上書き用データであるかどうかの判定ルーチンを説明するためのフローチャートである。

【 0 0 6 5 】

まず、ステップ S 4 0 0 において、ホスト機器 2 0 から転送されてきたデータの C R C (Cyclic Redundancy Check) 値が算出される。ステップ S 4 0 1 では、ステップ S 4 0 0 で算出された C R C 値が期待値と等しいかが判断され、C R C 値が期待値と等しい (ステップ S 4 0 1 において Y E S) 場合はステップ S 4 0 2 に進み、ホスト機器 2 0 から転送、送出されてきたデータは上書き用データであると判断し、フラッシュメモリ 1 4 に対して消去動作が指示される。一方、ハッシュ値が期待値と等しくない (ステップ S 4 0 1 において N O) 場合はステップ S 4 0 3 に進み、通常 of データ書き込みであると判断し、フラッシュメモリ 1 4 に対してデータ書き込みが指示される。このように、図 1 6 のルーチンでは、データの C R C 値を算出し、この C R C 値が、データが「 0 」である時の C R C 値である期待値と等しいときに、ホスト機器 2 0 から転送、送出されてきたデータは上書き用データであると判断している。

【 0 0 6 6 】

従って、本実施例のSSD装置10によっても、上述の第1～第3の実施形態と同様の効果を得ることができる。

【0067】

(第5の実施形態)

図17は、本発明の第5の実施形態であるSSD装置において、判断部43により実施される、上書き用データであるかどうかの判定ルーチンを説明するためのフローチャートである。

【0068】

まず、ステップS500において、ホスト機器20から転送(送出)されてきたデータのバイト数が取得される。次いで、ステップS501において、変数C及びSが初期化され、その値が0にされる。ステップS502において、この変数Cが転送バイト数より小さいか否かが判断され、変数Cが転送バイト数より小さい(ステップS502においてYES)ときはステップS503に進み、変数Cが転送バイト数以上である(ステップS502においてNO)ときはステップS506に進む。ステップS503では、変数Cが、ステップS502において取得した転送バイト数の最初の値か、真ん中の値か、あるいは最後の値かが判断され、変数Cが転送バイト数の最初の値か、真ん中の値か、あるいは最後の値である(ステップS503においてYES)場合はステップS504に進み、変数Cが転送バイト数の最初の値か、真ん中の値か、あるいは最後の値でない(ステップS503においてNO)場合はステップS505に進む。ステップS504では、転送されてきたデータが「0」(図17では16進数表示の「0x00」)であるか否かが判定され、転送されてきたデータが「0」である(ステップS504においてYES)場合はステップS505に進み、転送されてきたデータが「0」でない場合はステップS506に進む。ステップS505では変数Cが1つインクリメントされ、次の転送データが読み込まれる。ステップS506では、変数Cが転送バイト数に等しいか否かが判断され、変数Cが転送バイト数に等しい(ステップS506においてYES)場合はステップS507に進み、ホスト機器20から転送、送出されてきたデータは上書き用データであると判断し、フラッシュメモリ14に対して消去動作が指示される。一方、変数Cが転送バイト数に等しくない(ステップS506においてNO)場合はステップS508に進み、通常データ書き込みであると判断し、フラッシュメモリ14に対してデータ書き込みが指示される。このように、図17のルーチンでは、転送されてきたデータの最初、真ん中及び最後の値を抽出し、抽出された値が全て「0」であるときに、ホスト機器20から転送、送出されてきたデータは上書き用データであると判断している。

【0069】

従って、本実施例のSSD装置10によっても、上述の第1～第4の実施形態と同様の効果を得ることができる。

【0070】

(変形例)

本発明の記憶装置及び記憶装置におけるデータ消去方法は、その細部が上述した各実施形態に限定されず、種々の変形例が可能である。

【0071】

一例として、上述の各実施形態では、ホスト機器から送出される上書き消去用の上書き用データは全て「0」のデータであるとして、上書き消去判断のルーチンを説明したが、ホスト機器から送出される上書き消去用の上書き用データが特定できる限り、ルーチンを適宜変更することで対応可能である。また、上書き消去判断のルーチンは上述の各実施形態に説明したものに限定されない。

【0072】

また、上述の第1の実施形態において、Erase領域の論理アドレスは、図5に示すように起動時にフラッシュメモリのMBRを取得し、このMBRから取得していたが、これに限らず、例えば、記憶装置を組み込んだホスト機器の出荷時においてパーティションを作成した際に、Erase領域に対応するパーティションの論理アドレスを取得し、こ

10

20

30

40

50

の論理アドレスを、ホスト機器から送出される記憶装置初期化コマンド内に設定しておけばよい。これにより、記憶装置初期化動作によって記憶装置はErase領域の論理アドレスを取得することができる。あるいは、ホスト機器特有の(ベンダー依存の)コマンドを用意し、このコマンド内にErase領域に対応するパーティションの論理アドレスを予め設定してもよい。

【0073】

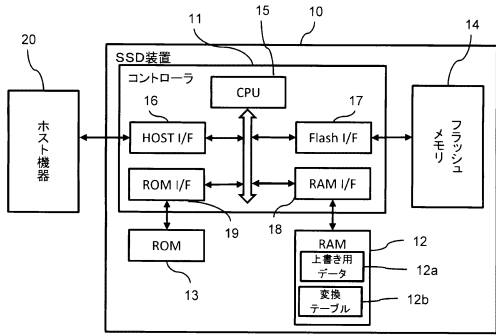
また、上述の第1の実施形態において、RAM内に格納されている上書き用データはSSD装置が自ら生成していたが、ホスト機器から上書き消去指示の際に送出されてきた上書き用データを都度RAM内に格納してもよい。

【符号の説明】

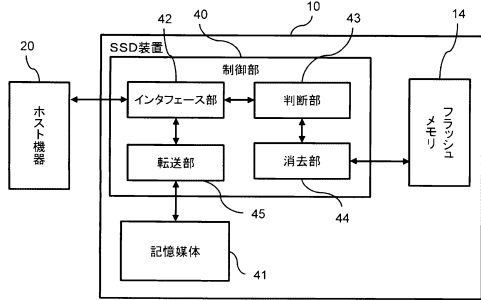
【0074】

10	SSD装置	
11	コントローラ	
12	RAM	
12a	上書き用データ	
12b	変換テーブル	
13	ROM	
14	フラッシュメモリ	
15	CPU	
16	ホストインタフェース	20
17	フラッシュインタフェース	
18	RAMインタフェース	
19	ROMインタフェース	
20	ホスト機器	
40	制御部	
41	記憶媒体	
42	インタフェース部	
43	判断部	
44	消去部	
45	転送部	30

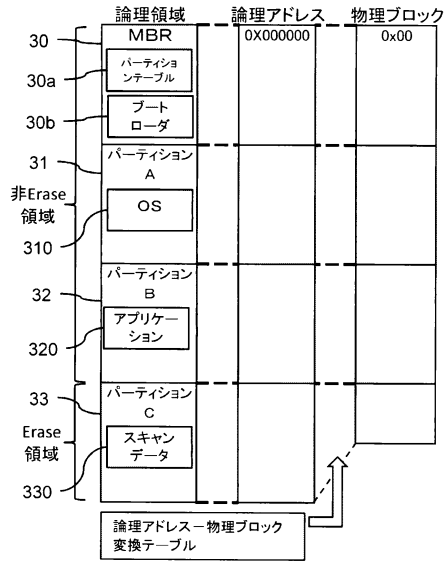
【図1】



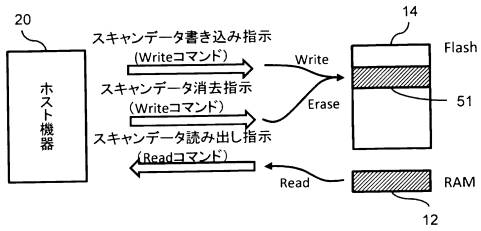
【図2】



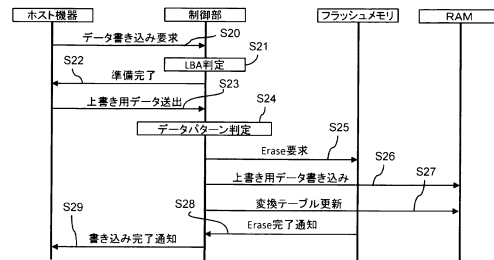
【図3】



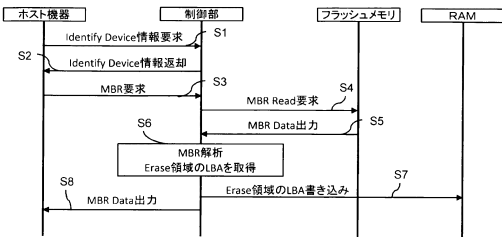
【図4】



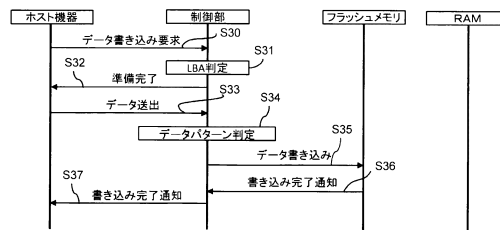
【図7】



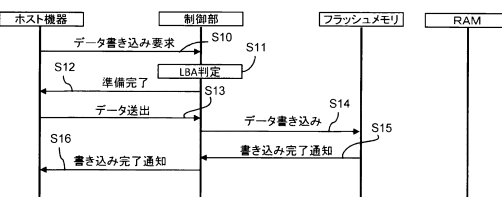
【図5】



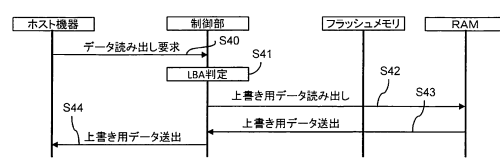
【図8】



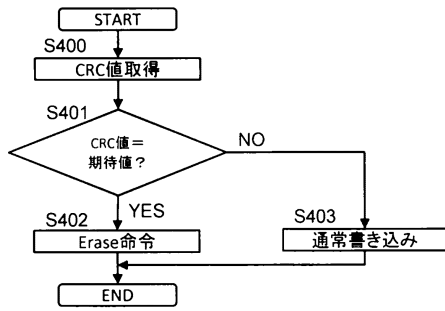
【図6】



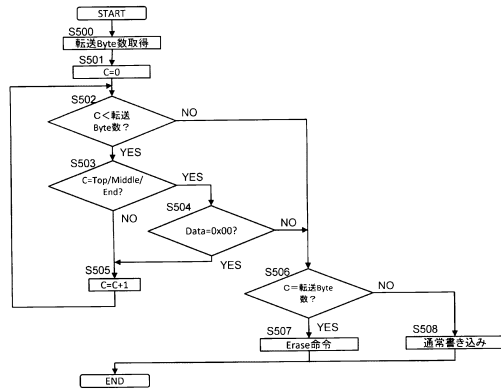
【図9】



【図16】



【図17】



フロントページの続き

- (72)発明者 沖永 隆幸
愛知県名古屋市中区大須三丁目30番20号 赤門通ビル 株式会社バッファローメモリ内
- (72)発明者 東 修一郎
愛知県名古屋市中区大須三丁目30番20号 赤門通ビル 株式会社バッファローメモリ内
- (72)発明者 高田 陽介
愛知県名古屋市中区大須三丁目30番20号 赤門通ビル 株式会社バッファローメモリ内
- (72)発明者 菅原 識介
愛知県名古屋市中区大須三丁目30番20号 赤門通ビル 株式会社バッファローメモリ内

審査官 中野 裕二

- (56)参考文献 特開2009-064238(JP,A)
特開2011-022760(JP,A)

- (58)調査した分野(Int.Cl., DB名)
G06F 12/00 - 12/06
G06F 12/16