

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第4区分

【発行日】平成25年6月6日(2013.6.6)

【公開番号】特開2013-77375(P2013-77375A)

【公開日】平成25年4月25日(2013.4.25)

【年通号数】公開・登録公報2013-020

【出願番号】特願2013-16683(P2013-16683)

【国際特許分類】

G 11 C 16/06 (2006.01)

G 11 C 16/04 (2006.01)

【F I】

G 11 C 17/00 6 3 2 A

G 11 C 17/00 6 2 2 E

【手続補正書】

【提出日】平成25年3月22日(2013.3.22)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

データを記憶するためのメモリと、

前記メモリ内の前記データへのアクセスを可能とする入力出力ロジックと、

前記入力出力ロジックへ電力を供給する第1の電圧を受け取るための第1の入力ピンと、
第2の電圧を受け取る第2の入力ピンであって、前記第2の電圧の大きさは前記第1の電圧
の大きさよりも大きい、第2の入力ピンと、

前記第2の電圧を受け取り、前記第2の電圧を複数の内部電圧に変換するための電力管理
回路とを含み、

前記電力管理回路によって提供される複数の内部電圧によって、前記メモリ内のデータ
の変更が可能となる、メモリデバイス。

【請求項2】

前記複数の内部電圧は第1の内部電圧と第2の内部電圧とを含み、前記第1の内部電圧が
前記第2の電圧よりも大きく、前記第2の内部電圧が前記第1の内部電圧よりも大きい、請
求項1に記載のメモリデバイス。

【請求項3】

前記メモリがフラッシュメモリである、請求項1または2のいずれか1項に記載のメモリ
デバイス。

【請求項4】

前記フラッシュメモリがNANDフラッシュメモリである、請求項3に記載のメモリデバイ
ス。

【請求項5】

前記電力管理回路が前記複数の内部電圧を調整するための調整器を備える、請求項1ま
たは2のいずれか1項に記載のメモリデバイス。

【請求項6】

前記電力管理回路が、

i)前記複数の内部電圧のうちの1つを受け取り、

ii)前記複数の内部電圧のうちの1つが第1の電圧変動範囲にあるかどうかを示す出力を

生成する

第1の調整回路を備える、請求項1または2のいずれか1項に記載のメモリデバイス。

【請求項7】

前記電力管理回路が、第1の調整回路に提供するための基準電圧を生成する基準発生回路を更に備える、請求項6に記載のメモリデバイス。

【請求項8】

前記電力管理回路が、

i)前記複数の内部電圧のうちの別の1つを受け取り、

ii)前記複数の内部電圧のうちの別の1つが第2の電圧変動範囲にあるかどうかを示す出力を生成する

第2の調整回路を備える、請求項6に記載のメモリデバイス。