

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2022 年 1 月 27 日 (27.01.2022)



(10) 国际公布号
WO 2022/016620 A1

(51) 国际专利分类号:
G02F 1/13 (2006.01)

(21) 国际申请号: PCT/CN2020/107153

(22) 国际申请日: 2020 年 8 月 5 日 (05.08.2020)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202010715882.5 2020 年 7 月 23 日 (23.07.2020) CN

(71) 申请人: 武汉华星光电技术有限公司 (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国湖北省武汉市东湖开发区高新大道 666 号生物城 C5 栋, Hubei 430079 (CN)。

(72) 发明人: 艾飞 (AI, Fei); 中国湖北省武汉市东湖开发区高新大道 666 号生物城 C5 栋, Hubei 430079 (CN)。宋继越 (SONG, Jiyue); 中国湖北省武汉市东湖开发区高新大道 666 号生物城 C5 栋,

Hubei 430079 (CN)。宋德伟 (SONG, Dewei); 中国湖北省武汉市东湖开发区高新大道 666 号生物城 C5 栋, Hubei 430079 (CN)。

(74) 代理人: 深圳紫藤知识产权代理有限公司 (PURPLEVINE INTELLECTUAL PROPERTY (SHENZHEN) CO., LTD.); 中国广东省深圳市南山区粤海街道高新区社区高新南一道 006 号 TCL 工业研究院大厦 A802, Guangdong 518057 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

(54) Title: ARRAY SUBSTRATE, DISPLAY PANEL AND ELECTRONIC DEVICE

(54) 发明名称: 阵列基板、显示面板及电子设备

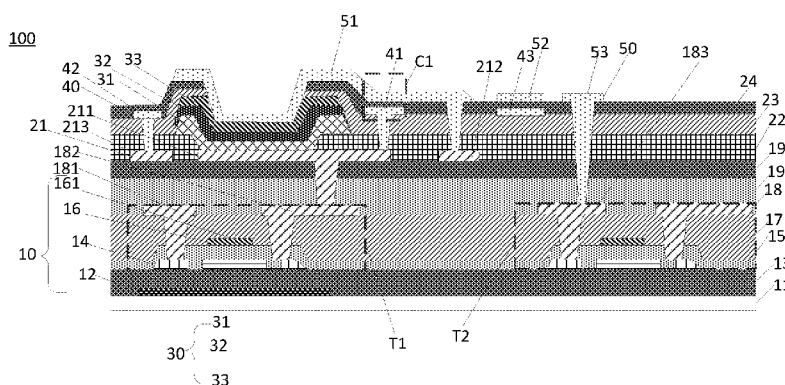


图 1

(57) Abstract: An array substrate (100), a display panel, and an electronic device. The array substrate (100) comprises a substrate (11), comprising a control element (T1); a first electrode (211) connected to said control element (T1); a PIN diode (30), arranged on the first electrode (211), said PIN diode (30) covering at least a part of a semiconductor layer (14) of the control element (T1) and a part of the first electrode (211); a second conductive layer (50), provided on the PIN diode (30), said second conductive layer (50) comprising a second electrode (51).

(57) 摘要: 一种阵列基板 (100)、显示面板及电子设备, 该阵列基板 (100) 包括基底 (11), 包括控制元件 (T1); 第一电极 (211) 与 said 控制元件 (T1) 连接; PIN 二极管 (30), 设于所述第一电极 (211) 上, 所述 PIN 二极管 (30) 至少覆盖部分所述控制元件 (T1) 的半导体层 (14) 和部分第一电极 (211); 第二导电层 (50), 设于所述 PIN 二极管 (30) 上, 所述第二导电层 (50) 包括第二电极 (51)。

ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, WS, ZA, ZM, ZW。

- (84) 指定国 (除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告 (条约第21条(3))。

发明名称：阵列基板、显示面板及电子设备

技术领域

[0001] 本申请涉及显示技术领域，具体涉及一种阵列基板、显示面板及电子设备。

背景技术

[0002] 光学指纹技术与显示面板相结合是目前主要的方向之一，它的原理是利用指纹的谷和脊反射到显示面板的传感区域内的光的强弱不同，从而将不同的光信号转换成电信号，通过芯片提取出来，形成关键的指纹图样，达到指纹识别的目的。

发明概述

技术问题

[0003] 目前应用于有机发光二极管的光学指纹技术比较广泛，但运用在液晶显示面板的光学指纹技术很少，由于受到背光、开口率等因素的限制，从而增加了在液晶显示面板内集成光学指纹识别功能的难度，使得指纹识别的准确度降低。

问题的解决方案

技术解决方案

[0004] 本申请实施例提供一种阵列基板、显示面板及电子设备，可以提高指纹识别的准确度。

[0005] 本申请实施例提供一种阵列基板，其包括：

[0006] 基底，包括控制元件；

[0007] 第三金属层，设于所述基底上；所述第三金属层包括第一电极，所述第一电极与所述控制元件连接；

[0008] PIN二极管，设于所述第一电极上，所述PIN二极管包括第一半导体层和本征半导体层；所述PIN二极管至少覆盖部分所述控制元件的半导体层和部分第一电极；

[0009] 第二导电层，设于所述PIN二极管上，所述第二导电层包括第二电极，所述第二电极覆盖所述PIN二极管。

[0010] 本申请实施例还提供一种显示面板，其包括上述阵列基板。

[0011] 本申请实施例还提供一种电子设备，其包括上述显示面板。

发明的有益效果

有益效果

[0012] 本申请实施例的阵列基板、显示面板及电子设备，包括基底，包括控制元件；第三金属层，设于所述基底上；所述第三金属层包括第一电极，所述控制元件与所述第一电极连接；PIN二极管，设于所述第一电极上，所述PIN二极管包括第一半导体层和本征半导体层；所述PIN二极管至少覆盖部分所述控制元件的半导体层和部分第一电极；第二导电层，设于所述PIN二极管上，所述第二导电层包括第二电极；所述第二电极覆盖所述PIN二极管；由于感光传感器至少覆盖部分控制元件的半导体层，因此提高了开口率，进而提高指纹识别的准确度。

对附图的简要说明

附图说明

[0013] 为了更清楚地说明本申请实施例中的技术方案，下面将对实施例描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本申请的一些实施例，对于本领域技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0014] 图1为本申请一实施例提供的阵列基板的剖面示意图。

[0015] 图2为图1所示的阵列基板的制备工艺流程图。

[0016] 图3为本申请另一实施例提供的阵列基板的剖面示意图。

[0017] 图4为本申请一实施例提供的显示面板的结构示意图。

[0018] 图5为本申请一实施例提供的电子设备的结构示意图。

发明实施例

本发明的实施方式

[0019] 下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚、完整地描述。显然，所描述的实施例仅仅是本申请一部分实施例，而不是全部的实施例。基于本申请中的实施例，本领域技术人员在没有作出创造性劳动前

提下所获得的所有其他实施例，都属于本申请保护的范围。

[0020] 在本申请的描述中，需要理解的是，术语“中心”、“纵向”、“横向”、“长度”、“宽度”、“厚度”、“上”、“下”、“前”、“后”、“左”、“右”、“竖直”、“水平”、“顶”、“底”、“内”、“外”、“顺时针”、“逆时针”等指示的方位或位置关系为基于附图所示的方位或位置关系，仅是为了便于描述本申请和简化描述，而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作，因此不能理解为对本申请的限制。此外，术语“第一”、“第二”仅用于描述目的，而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此，限定有“第一”、“第二”的特征可以明示或者隐含地包括一个或者更多个所述特征。在本申请的描述中，“多个”的含义是两个或两个以上，除非另有明确具体的限定。

[0021] 在本申请的描述中，需要说明的是，除非另有明确的规定和限定，术语“安装”、“相连”、“连接”应做广义理解，例如，可以是固定连接，也可以是可拆卸连接，或一体地连接；可以是机械连接，也可以是电连接或可以相互通讯；可以是直接相连，也可以通过中间媒介间接相连，可以是两个元件内部的连通或两个元件的相互作用关系。对于本领域的普通技术人员而言，可以根据具体情况理解上述术语在本申请中的具体含义。

[0022] 在本申请中，除非另有明确的规定和限定，第一特征在第二特征之“上”或之“下”可以包括第一和第二特征直接接触，也可以包括第一和第二特征不是直接接触而是通过它们之间的另外的特征接触。而且，第一特征在第二特征“之上”、“上方”和“上面”包括第一特征在第二特征正上方和斜上方，或仅仅表示第一特征水平高度高于第二特征。第一特征在第二特征“之下”、“下方”和“下面”包括第一特征在第二特征正下方和斜下方，或仅仅表示第一特征水平高度小于第二特征。

[0023] 下文的公开提供了许多不同的实施方式或例子用来实现本申请的不同结构。为了简化本申请的公开，下文中对特定例子的部件和设置进行描述。当然，它们仅仅为示例，并且目的不在于限制本申请。此外，本申请可以在不同例子中重复参考数字和/或参考字母，这种重复是为了简化和清楚的目的，其本身不指示

所讨论各种实施方式和/或设置之间的关系。此外，本申请提供了的各种特定的工艺和材料的例子，但是本领域普通技术人员可以意识到其他工艺的应用和/或其他材料的使用。

[0024] 请参阅图1至图3，图1为本申请一实施例提供的阵列基板的剖面示意图。

[0025] 如图1所示，本实施例的阵列基板100包括基底10、第三金属层21、PIN二极管30以及第二导电层50。

[0026] 基底10包括控制元件T1；该控制元件T1也即为薄膜晶体管。在一实施方式中，基底10可包括：衬底基板11、第一半导体层14、第一绝缘层15、第一金属层16以及第二金属层18。此外该基底10还可包括遮光层12、缓冲层13、栅绝缘层17、平坦层19以及钝化层19'中的至少一种。

[0027] 衬底基板11可为玻璃基板或者柔性衬底。衬底基板11的材质包括玻璃、二氧化硅、聚乙烯、聚丙烯、聚苯乙烯、聚乳酸、聚对苯二甲酸乙二醇酯、聚酰亚胺或聚氨酯中的一种或多种。

[0028] 遮光层12设于衬底基板11上，遮光层12的材料可为金属材料。

[0029] 缓冲层13设于遮光层12上，所述缓冲层13的材料包括但不限于氮化硅或氧化硅。

[0030] 第一半导体层14设于所述缓冲层13上；在一优选实施方式中，第一半导体层14的材料为多晶硅。结合图2，第一半导体层14可包括第一半导体部141。

[0031] 第一绝缘层15设于所述第一半导体层14上；第一绝缘层15的材料可包括氮化硅、氧化硅以及有机光阻中的至少一种。

[0032] 第一金属层16设于所述第一绝缘层15上；所述第一金属层16包括第一栅极161。第一金属层16的材料可包括铜、铝以及钛中的至少一种。

[0033] 栅绝缘层17设于第一金属层16上，栅绝缘层17的材料可包括氮化硅、氧化硅中的至少一种。

[0034] 第二金属层18设于所述栅绝缘层17上，所述第二金属层18包括第一源极181和第一漏极182；所述第二金属层18的材料可与第一金属层16的材料相同。

[0035] 平坦层19设于第二金属层18上，平坦层19的材料可包括氮化硅、氧化硅以及有机光阻中的至少一种。在一优选实施方式中，平坦层19的材料为有机光阻。

[0036] 钝化层19' 设于平坦层19上, 钝化层19' 的材料可包括氮化硅、氧化硅、有机光阻中的至少一种。

[0037] 第三金属层21设于所述钝化层19' 上; 所述第三金属层21包括第一电极211。所述第一电极211与所述控制元件T1连接, 具体地第一电极211与第一漏极182连接。所述第三金属层21的材料可为Ti/Al/Ti、Mo、Mo/Cu、Mo/Al/Mo中的至少一种。所述第三金属层21的材料不限于此。在一实施方式中, 为了提高感光传感器的灵敏度, 所述第一电极211在所述基底10上的正投影的面积大于所述PIN二极管30在所述基底10上的正投影的面积, 也即PIN二极管30部分覆盖第一电极211。所述PIN二极管30至少覆盖部分第一半导体部141, 在一优选实施方式中, 为了进一步提高开口率, 所述PIN二极管30全部覆盖第一半导体部141。

[0038] PIN二极管30设于所述第一电极211上, 所述PIN二极管30包括第一半导体层31、本征半导体层32以及第二半导体层33; 本征半导体层32以及第二半导体层33依次设于第一半导体层31上。在一实施方式中, 第一半导体层31的材料为N型非晶硅(N+a-Si)、本征半导体层32的材料为非晶硅(a-Si), 第二半导体层33的材料为P型非晶硅(P+a-Si)。在一优选实施方式中, 所述控制元件T1的半导体层的材料为多晶硅, 所述本征半导体层32的材料为非晶硅, 由于非晶硅可以制作的比较厚, 因此利于光的吸收, 便于形成高性能的感光传感器, 因此提高了指纹识别的准确性。

[0039] 第二导电层50设于所述PIN二极管30上, 所述第二导电层50包括第二电极51。所述第二电极51覆盖所述PIN二极管30。在一实施方式中, 第二导电层50的材料包括但不限于氧化铟锡。在一实施方式中, 为了减小第一电极的阻抗, 该阵列基板100还包括: 第一导电层40, 第一导电层40设于所述PIN二极管30和所述第二导电层50之间, 所述第一导电层40包括第一极板41, 所述第一极板41与所述第一电极211连接。当然可以理解的, 在其他实施方式中, 第一导电层40也可不包括第一极板。在一实施方式中, 第一导电层40的材料包括但不限于氧化铟锡。

[0040] 在一实施方式中, 为了进一步提高感光传感器的灵敏度, 所述第二电极51覆盖所述第一电极211和第一极板41, 也即所述第二电极51在基底上的正投影的面积

大于所述第一电极211在基底上的正投影的面积和第一极板41在基底上的正投影的面积之和。其中阵列基板100还可包括第二极板，所述第二极板为所述第二电极51中与所述第一极板41位置对应的部分（图中未标出）；第二极板与第一极板41形成存储电容C1。

[0041] 在一优选实施方式中，为了减小第二电极的电压的损耗，所述第三金属层21还包括第一金属部212；所述第二电极51与所述第一金属部212连接。此外第一金属部212可以作为第二电极51的电压接入点，以使驱动芯片通过第一金属部212向第二电极51输入电压，进而缩短了第二电极51与驱动芯片之间的连接线的长度，降低了电压的损耗，进而进一步提高了感光传感器的灵敏度。此外在一实施方式中，第二电极51还可覆盖部分或者全部第一金属部212。

[0042] 在另一实施方式中，为了进一步提高阵列基板的集成度，减小整体厚度，所述第三金属层21还包括公共电极213；所述第一导电层40还包括触控电极线42；所述公共电极213的位置与所述触控电极线42的位置对应，且所述公共电极213与所述触控电极线42连接。在一实施方式中，第一导电层30的材料包括但不限于氧化铟锡。此处的触控电极线42还用于向作为公共电压的接入点。

[0043] 在一实施方式中，为了简化制程工艺，降低生产成本，所述基底10还包括开关元件T2，所述开关元件T2包括第三漏极183。

[0044] 所述第二导电层50还包括像素电极53；所述像素电极53与所述开关元件T2的漏极183连接。

[0045] 在一实施方式中，为了简化制程工艺，降低生产成本，第一导电层40还包括第三极板43，第二导电层50还包括第四极板52，其中第四极板52与第三极板43的位置对应，以形成像素电容。

[0046] 其中在一优选实施方式中，第三漏极183位于第二金属层18。也即开关元件T2的漏极和源极分别与控制元件T1的源极和漏极同层制作，此外开关元件T2的栅极可与控制元件T1的栅极同层制作，开关元件T2的半导体层也可与控制元件T1的半导体层同层制作。

[0047] 此外在一实施方式中，上述阵列基板100还可包括第二绝缘层22、第三绝缘层23以及第四绝缘层24。

- [0048] 第二绝缘层22设于所述第三金属层21和第一半导体层31之间；第二绝缘层22的材料可包括氮化硅、氧化硅、有机光阻中的至少一种。
- [0049] 第三绝缘层23设于PIN二极管30和第一导电层40之间；第三绝缘层23的材料也可包括氮化硅、氧化硅、有机光阻中的至少一种。
- [0050] 第四绝缘层24设于第一导电层40和第二导电层50之间；第四绝缘层24的材料也可包括氮化硅、氧化硅、有机光阻中的至少一种。
- [0051] 感光传感器包括PIN二极管30和第一电极以及第二电极，由于在控制元件T1上制作感光传感器，且由于PIN二极管30至少覆盖部分所述控制元件的半导体层，使得感光传感器也至少覆盖部分控制元件的半导体层，因此提高了开口率，进而提高指纹识别的准确度；此外由于非晶硅的感光层的吸光系数大大优于多晶硅，从而增大感光传感器的灵敏度。
- [0052] 如图2所示，在一实施方式中，本实施例的阵列基板的制作方法包括：
- [0053] S101、在衬底基板11上制备遮光层12；
- [0054] 例如，采用曝光蚀刻等方式对遮光层12进行图案化，以使遮光层12遮挡第一半导体部141。
- [0055] S102、在遮光层12上依次制备缓冲层13和第一半导体层14。
- [0056] 例如，第一半导体层14的材料为多晶硅，对第一半导体层14进行曝光、蚀刻，分别形成第一半导体部141和第二半导体部142，并分别对第一半导体部141和第二半导体部142进行P离子掺杂形成N⁺，使第一半导体部141和第二半导体部142易于欧姆接触。
- [0057] S103、在第一半导体部和第二半导体部上依次沉积第一绝缘层15以及第一金属层16。
- [0058] 例如，对第一金属层16进行图案化处理形成第一栅极161和第三栅极162。然后采用自对准工艺分别对第一半导体部141和第二半导体部142进行N⁻离子注入。
- [0059] S104、在第一金属层16上沉积一层栅绝缘层17。
- [0060] 例如，在一实施方式中，栅绝缘层17可为SiN_x/SiO_x的叠层结构，在一实施方式中，可采用快速热退火进行氢化和活化，然后对该栅绝缘层17进行曝光、蚀刻，形成源极和漏极的连接孔，该连接孔与第一半导体部141或者第二半导体部

142连接。

[0061] S105、在连接孔内以及栅绝缘层17沉积第二金属层。

[0062] 例如，对第二金属层18进行图案化处理形成第一源极181和第一漏极182、以及第三漏极183和第三源极184。

[0063] S106、在第二金属层18上依次制备平坦层19和钝化层19'。

[0064] 例如，钝化层19'上设置有过孔，该过孔贯穿钝化层19'和平坦层19，第一电极211通过该过孔与第一漏极182连接。

[0065] S107、在钝化层19'沉积第三金属层21。

[0066] 例如，对所述第三金属层21进行图案化处理形成第一电极211、第一金属部212以及公共电极213。

[0067] S108、在第三金属层21沉积第二绝缘层22。

[0068] S109、在第二绝缘层22上依次沉积第一半导体层31、本征半导体层32以及第二半导体层33，并对其进行图形化处理。在一实施方式中，第一半导体层31的材料为N型非晶硅(N+a-Si)、本征半导体层32的材料为非晶硅(a-Si)，第二半导体层33的材料为P型非晶硅(P+a-Si)。

[0069] S110、在第二半导体层33上依次制作第三绝缘层23和第一导电层40，对第一导电层40进行图案化处理形成第一极板41和触控电极线42以及第三极板43。

[0070] 在第三绝缘层23上制作触控电极线42与公共电极213之间的第一连接孔、以及第一极板41与第一电极211之间的第二连接孔，这两个连接孔均贯穿第三绝缘层23和第二绝缘层22。

[0071] S111、在第一导电层40上依次沉积第四绝缘层24和第二导电层50。

[0072] 例如，第四绝缘层24上设置有第一过孔和第二过孔，所述第一过孔用于连接第二电极51和第一金属部212。

[0073] 该第二过孔用于连接像素电极53和第三漏极183。

[0074] 对第二导电层50进行图案化处理形成第二电极51、像素电极51以及第四极板52。

[0075] 本实施例的阵列基板的制作方法包括了上述阵列基板的全部技术方案，因此能实现上述全部技术效果，此处不再赘述。

[0076] 在其他实施例中，如图3所示，所述PIN二极管30也可不包括第二半导体层33，也即所述PIN二极管30包括第一半导体层31和本征半导体层32。

[0077] 可以理解的，图1至图3仅示出其中一种实施方式的结构示意图，但是并不能对本发明构成限定。

[0078] 如图4所示，本实施例还提供一种显示面板200，其包括上述任意一种阵列基板100，此外该显示面板200还可以包括第二基板201，第二基板201与阵列基板100相对设置。该显示面板200可为液晶显示面板。阵列基板100和第二基板201之间还设置有液晶层（图中未示出）。此外阵列基板100和第二基板201之间还可设置有框胶，用于贴合阵列基板100和第二基板201。在一实施方式中，第二基板201可包括第二衬底基板71和第二电极72。在另一实施方式中，第二基板201可为彩膜基板，也即第二基板201还可包括彩膜层。可以理解的，第二基板201的结构不限于此。

[0079] 请参阅图5，图5为本申请实施例提供的电子设备的结构示意图。

[0080] 该电子设备300可以包括显示面板200、控制电路80以及壳体90。需要说明的是，图5所示的电子设备300并不限于以上内容，其还可以包括其他器件，比如还可以包括摄像头、天线结构、纹解锁模块等。

[0081] 其中，显示面板200设置于壳体90上。

[0082] 在一些实施例中，显示面板200可以固定到壳体90上，显示面板200和壳体90形成密闭空间，以容纳控制电路80等器件。

[0083] 在一些实施例中，壳体90可以由柔性材料制成，比如为塑胶壳体或者硅胶壳体等。

[0084] 其中，该控制电路80安装在壳体90中，该控制电路80可以为电子设备300的主板，控制电路80上可以集成有电池、天线结构、麦克风、扬声器、耳机接口、通用串行总线接口、摄像头、距离传感器、环境光传感器、受话器以及处理器等功能组件中的一个、两个或多个。

[0085] 其中，该显示面板200安装在壳体90中，同时，该显示面板200电连接至控制电路80上，以形成电子设备300的显示面。该显示面板200可以包括显示区域和非显示区域。该显示区域可以用来显示电子设备300的画面或者供用户进行触摸操

控等。该非显示区域可用于设置各种功能组件。

[0086] 所述电子设备包括但不限于手机、平板电脑、计算机显示器、游戏机、电视机、显示屏幕、可穿戴设备及其他具有显示功能的生活电器或家用电器等。

[0087] 本申请实施例的阵列基板、显示面板及电子设备，包括基底，包括控制元件；第三金属层，设于所述基底上；所述第三金属层包括第一电极，所述控制元件和所述第一电极连接；PIN二极管，设于所述第一电极上，所述PIN二极管包括第一半导体层和本征半导体层；所述PIN二极管至少覆盖部分所述控制元件的半导体层和部分第一电极；第二导电层，设于所述PIN二极管上，所述第二导电层包括第二电极；所述第二电极覆盖所述PIN二极管；由于P感光传感器至少覆盖部分控制元件的半导体层，因此提高了开口率，进而提高指纹识别的准确度。

[0088] 以上对本申请实施例提供的阵列基板、显示面板及电子设备进行了详细介绍，本文中应用了具体个例对本申请的原理及实施方式进行了阐述，以上实施例的说明只是用于帮助理解本申请。同时，对于本领域的技术人员，依据本申请的思想，在具体实施方式及应用范围上均会有改变之处，综上所述，本说明书内容不应理解为对本申请的限制。

权利要求书

- [权利要求 1] 一种阵列基板，其包括：
基底，包括控制元件；
第三金属层，设于所述基底上；所述第三金属层包括第一电极，所述第一电极与所述控制元件连接；
PIN二极管，设于所述第一电极上，所述PIN二极管包括第一半导体层和本征半导体层；所述PIN二极管至少覆盖部分所述控制元件的半导体层和部分第一电极；以及
第二导电层，设于所述PIN二极管上，所述第二导电层包括第二电极，所述第二电极覆盖所述PIN二极管。
- [权利要求 2] 根据权利要求1所述的阵列基板，其中
所述第三金属层还包括第一金属部；
所述第二电极与所述第一金属部连接。
- [权利要求 3] 根据权利要求1所述的阵列基板，其中所述阵列基板还包括：
第一导电层，设于所述PIN二极管和所述第二导电层之间，所述第一导电层包括第一极板，所述第一极板与所述第一电极连接。
- [权利要求 4] 根据权利要求3所述的阵列基板，其中
所述第二电极覆盖所述第一电极和所述第一极板。
- [权利要求 5] 根据权利要求4所述的阵列基板，其中所述阵列基板还包括：
第二极板，所述第二极板为所述第二电极中与所述第一极板位置对应的部分。
- [权利要求 6] 根据权利要求3所述的阵列基板，其中
所述第三金属层还包括公共电极；所述第一导电层还包括触控电极线；所述公共电极的位置与所述触控电极线的位置对应，所述公共电极与所述触控电极线连接。
- [权利要求 7] 根据权利要求1所述的阵列基板，其中所述第一电极在所述基底上的正投影的面积大于所述PIN二极管在所述基底上的正投影的面积。
- [权利要求 8] 根据权利要求1所述的阵列基板，其中

所述基底还包括开关元件；

所述第二导电层还包括像素电极；所述像素电极与所述开关元件的漏极连接。

[权利要求 9] 根据权利要求1所述的阵列基板，其中
所述控制元件的半导体层的材料为多晶硅，所述本征半导体层的材料为非晶硅。

[权利要求 10] 根据权利要求1所述的阵列基板，其中
所述第一导电层还包括第三极板；
所述第二导电层还包括第四极板，所述第三极板的位置与所述第四极板的位置对应。

[权利要求 11] 根据权利要求1所述的阵列基板，其中
所述PIN二极管还包括第二半导体层，第二半导体层设于所述本征半导体层上。

[权利要求 12] 一种显示面板，其包括阵列基板，其包括：
基底，包括控制元件；
第三金属层，设于所述基底上；所述第三金属层包括第一电极，所述第一电极与所述控制元件连接；
PIN二极管，设于所述第一电极上，所述PIN二极管包括第一半导体层和本征半导体层；所述PIN二极管至少覆盖部分所述控制元件的半导体层和部分第一电极；以及
第二导电层，设于所述PIN二极管上，所述第二导电层包括第二电极，所述第二电极覆盖所述PIN二极管。

[权利要求 13] 根据权利要求12所述的显示面板，其中
所述第三金属层还包括第一金属部；
所述第二电极与所述第一金属部连接。

[权利要求 14] 根据权利要求12所述的显示面板，其中所述阵列基板还包括：
第一导电层，设于所述PIN二极管和所述第二导电层之间，所述第一导电层包括第一极板，所述第一极板与所述第一电极连接。

- [权利要求 15] 根据权利要求14所述的显示面板，其中
所述第二电极覆盖所述第一电极和所述第一极板。
- [权利要求 16] 根据权利要求15所述的显示面板，其中所述阵列基板还包括：
第二极板，所述第二极板为所述第二电极中与所述第一极板位置对应的部分。
- [权利要求 17] 根据权利要求14所述的显示面板，其中
所述第三金属层还包括公共电极；所述第一导电层还包括触控电极线；
所述公共电极的位置与所述触控电极线的位置对应，所述公共电极与
所述触控电极线连接。
- [权利要求 18] 根据权利要求12所述的显示面板，其中所述第一电极在所述基底上的
正投影的面积大于所述PIN二极管在所述基底上的正投影的面积。
- [权利要求 19] 根据权利要求12所述的显示面板，其中
所述控制元件的半导体层的材料为多晶硅，所述本征半导体层的材料
为非晶硅。
- [权利要求 20] 一种电子设备，其中包括如权利要求12所述的显示面板。

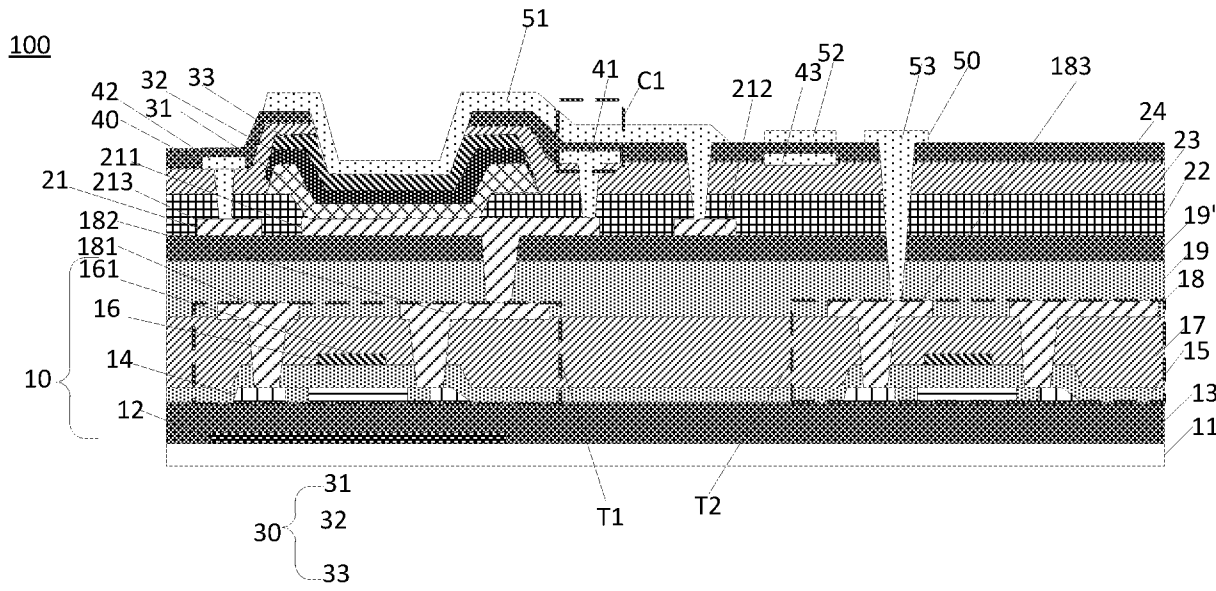


图 1

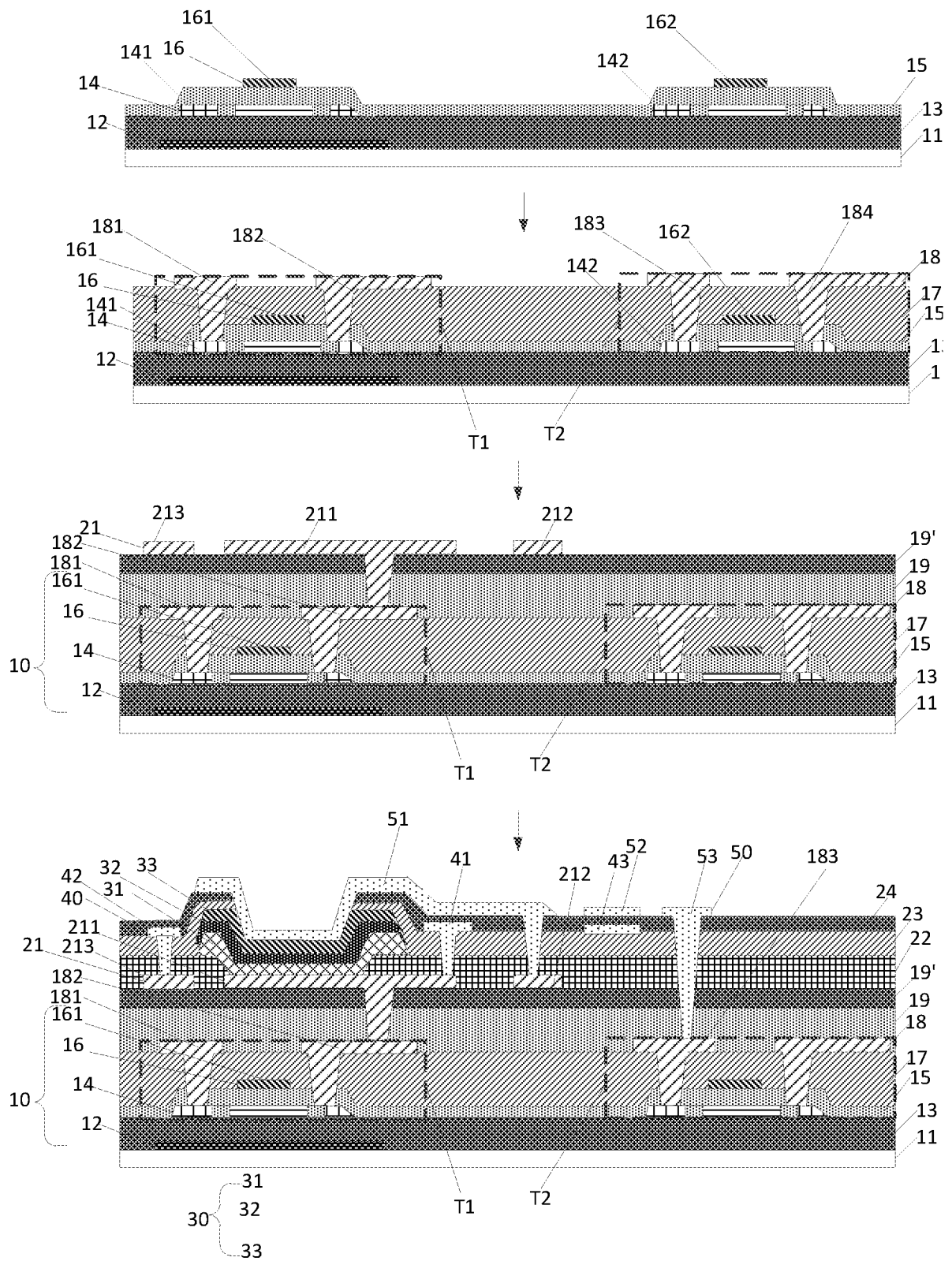


图 2

3/4

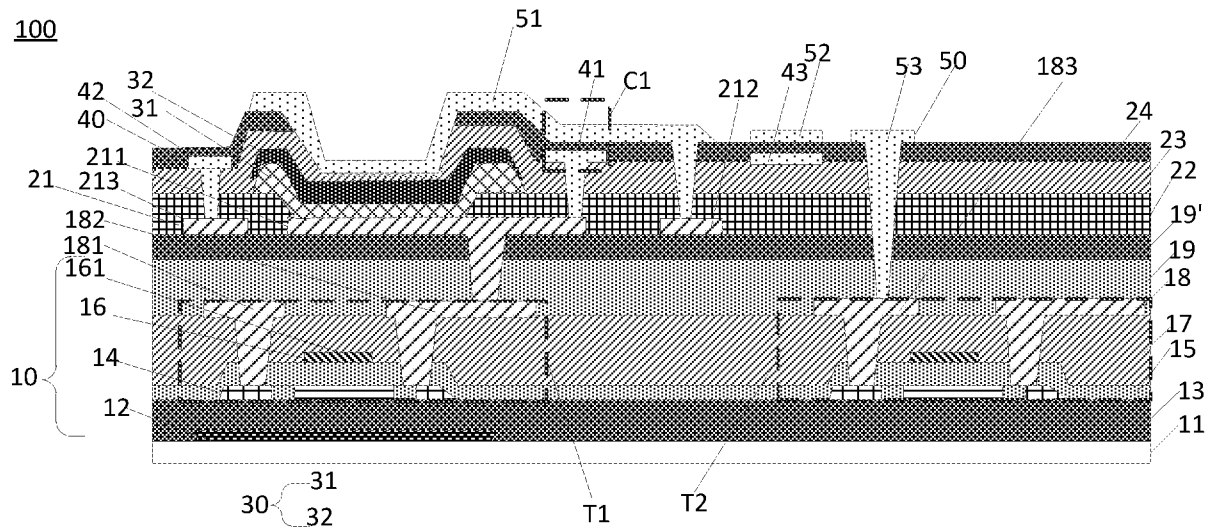


图 3

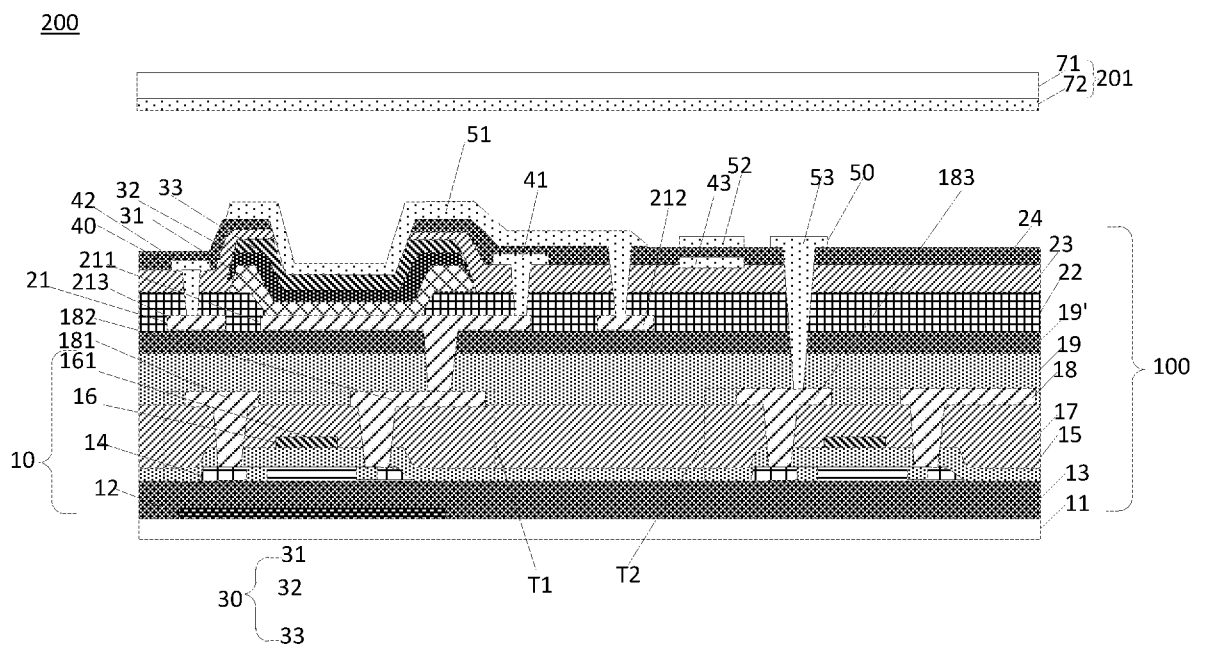


图 4

300

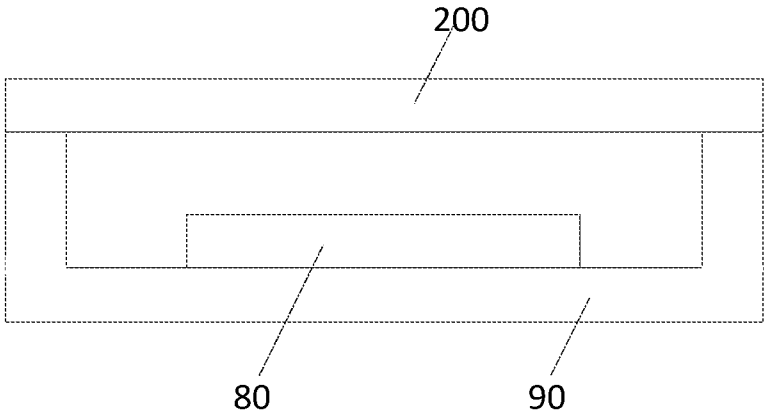


图 5

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2020/107153

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/13(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT; CNKI; EPODOC; WPI: 显示, 面板, 像素, 指纹, 二极管, 液晶, display, panel, pixel, PIN, diode, fingerprint, liquid, crystal

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2010007632 A1 (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 14 January 2010 (2010-01-14) description paragraphs [0045]-[0191], figures 2B, 9-10	1-20
X	CN 111399265 A (INNOLUX CORPORATION) 10 July 2020 (2020-07-10) description paragraphs [0086]-[0089], figure 8	1-20
A	CN 107342308 A (SHANGHAI TIANMA MICROELECTRONICS CO., LTD.) 10 November 2017 (2017-11-10) entire document	1-20
A	CN 106055162 A (BOE TECHNOLOGY GROUP CO., LTD.) 26 October 2016 (2016-10-26) entire document	1-20
A	CN 108710237 A (XIAMEN TIANMA MICROELECTRONICS CO., LTD.) 26 October 2018 (2018-10-26) entire document	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

03 February 2020

Date of mailing of the international search report

26 April 2021

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2020/107153

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
US	2010007632	A1	14 January 2010	JP	6126184	B2	10 May 2017
				US	8736587	B2	27 May 2014
				JP	5828029	B2	02 December 2015
				JP	5627745	B2	19 November 2014
				JP	2010040042	A	18 February 2010
				JP	2016035768	A	17 March 2016
				US	2014299879	A1	09 October 2014
				JP	5337606	B2	06 November 2013
				JP	2013232232	A	14 November 2013
				JP	2015026387	A	05 February 2015
CN	111399265	A	10 July 2020	PH	12019000493	A1	20 July 2020
				KR	20200085216	A	14 July 2020
				EP	3678003	A1	08 July 2020
				US	2020219455	A1	09 July 2020
CN	107342308	A	10 November 2017	US	10418426	B2	17 September 2019
				CN	107342308	B	17 December 2019
				US	2018040673	A1	08 February 2018
CN	106055162	A	26 October 2016	WO	2018000935	A1	04 January 2018
				CN	106055162	B	03 May 2019
				US	2018307088	A1	25 October 2018
				US	10908445	B2	02 February 2021
CN	108710237	A	26 October 2018	None			

国际检索报告

国际申请号

PCT/CN2020/107153

A. 主题的分类

G02F 1/13 (2006.01) i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G02F

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT;CNKI;EPDOC;WPI: 显示, 面板, 像素, 指纹, 二极管, 液晶, display, panel, pixel, PIN, diode, fingerprint, liquid, crystal

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	US 2010007632 A1 (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 2010年 1月 14日 (2010 - 01 - 14) 说明书第 [0045]-[0191]段, 附图2B、9-10	1-20
X	CN 111399265 A (群创光电股份有限公司) 2020年 7月 10日 (2020 - 07 - 10) 说明书第 [0086]-[0089]段, 附图8	1-20
A	CN 107342308 A (上海天马微电子有限公司) 2017年 11月 10日 (2017 - 11 - 10) 全文	1-20
A	CN 106055162 A (京东方科技集团股份有限公司) 2016年 10月 26日 (2016 - 10 - 26) 全文	1-20
A	CN 108710237 A (厦门天马微电子有限公司) 2018年 10月 26日 (2018 - 10 - 26) 全文	1-20

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2020年 2月 3日

国际检索报告邮寄日期

2021年 4月 26日

ISA/CN的名称和邮寄地址

中国国家知识产权局(ISA/CN)

中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

曹毓涵

电话号码 86-(10)-53961208

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2020/107153

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
US	2010007632	A1	2010年 1月 14日	JP	6126184	B2	2017年 5月 10日
				US	8736587	B2	2014年 5月 27日
				JP	5828029	B2	2015年 12月 2日
				JP	5627745	B2	2014年 11月 19日
				JP	2010040042	A	2010年 2月 18日
				JP	2016035768	A	2016年 3月 17日
				US	2014299879	A1	2014年 10月 9日
				JP	5337606	B2	2013年 11月 6日
				JP	2013232232	A	2013年 11月 14日
				JP	2015026387	A	2015年 2月 5日
CN	111399265	A	2020年 7月 10日	PH	12019000493	A1	2020年 7月 20日
				KR	20200085216	A	2020年 7月 14日
				EP	3678003	A1	2020年 7月 8日
				US	2020219455	A1	2020年 7月 9日
CN	107342308	A	2017年 11月 10日	US	10418426	B2	2019年 9月 17日
				CN	107342308	B	2019年 12月 17日
				US	2018040673	A1	2018年 2月 8日
CN	106055162	A	2016年 10月 26日	WO	2018000935	A1	2018年 1月 4日
				CN	106055162	B	2019年 5月 3日
				US	2018307088	A1	2018年 10月 25日
				US	10908445	B2	2021年 2月 2日
CN	108710237	A	2018年 10月 26日	无			