



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2018년02월05일
(11) 등록번호 10-1825038
(24) 등록일자 2018년01월29일

- (51) 국제특허분류(Int. Cl.)
H03L 7/093 (2006.01) G06G 7/18 (2006.01)
H03H 11/04 (2006.01) H03L 7/081 (2006.01)
H03L 7/085 (2006.01)
- (52) CPC특허분류
H03L 7/093 (2013.01)
G06G 7/18 (2013.01)
- (21) 출원번호 10-2016-0144264
(22) 출원일자 2016년11월01일
심사청구일자 2016년11월01일
- (56) 선행기술조사문헌
US05266907 A*
JP2000013221 A*
KR1020010106856 A*
Z. Galani 외, "An overview of frequency synthesizers for radars," IEEE Transactions on Microwave Theory and Techniques, Vol. 39, No. 5, pp. 782-790, 1991. 05.*
*는 심사관에 의하여 인용된 문헌
- (73) 특허권자
충남대학교산학협력단
대전광역시 유성구 대학로 99 (궁동, 충남대학교)
- (72) 발명자
염경환
대전광역시 유성구 덕명로 26, 105동 1901호
이동현
대전광역시 유성구 대학로81번길 62, 307호
김옥래
대전광역시 유성구 덕명로 63, 102동 2202호
- (74) 대리인
홍성욱, 심경식

전체 청구항 수 : 총 9 항

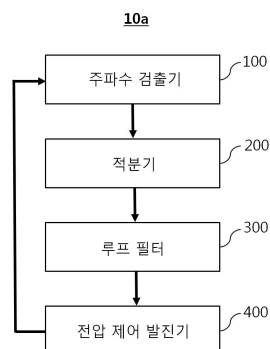
심사관 : 신우열

(54) 발명의 명칭 주파수 잠금 회로

(57) 요약

본 발명의 한 실시예에 따른 주파수 잠금 회로는, 공진 주파수와 발진 신호의 주파수 차이에 대응하는 주파수 차이 신호를 출력하는 주파수 검출기(frequency detector); 상기 주파수 차이 신호를 적분하여 위상 차이 신호로 변환하는 적분기(integrator); 상기 위상 차이 신호를 필터링하여 루프 필터 신호로 출력하는 루프 필터(loop filter); 및 상기 루프 필터 신호에 따라 제어되어 상기 발진 신호를 생성하는 전압 제어 발진기(voltage controlled oscillator)를 포함한다.

대표도 - 도1



(52) CPC특허분류

H03H 11/0427 (2013.01)

H03L 7/0812 (2013.01)

H03L 7/085 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호 1345240962

부처명 교육부

연구관리전문기관 한국연구재단

연구사업명 이공학개인지초연구지원

연구과제명 주파수잠금회로(FLL)를 이용한 저 위상잡음 전압제어발진기의 설계

기 여 율 1/1

주관기관 충남대학교

연구기간 2015.11.01 ~ 2016.10.31

공지예외적용 : 있음

명세서

청구범위

청구항 1

공진 주파수와 발진 신호의 주파수 차이에 대응하는 주파수 차이 신호를 출력하는 주파수 검출기(frequency detector);

상기 주파수 차이 신호를 적분하여 위상 차이 신호로 변환하는 적분기(integrator);

상기 위상 차이 신호를 필터링하여 루프 필터 신호로 출력하는 루프 필터(loop filter); 및

상기 루프 필터 신호에 따라 제어되어 상기 발진 신호를 생성하는 전압 제어 발진기(voltage controlled oscillator)를 포함하며,

상기 루프 필터는 위상 잠금 회로용으로 설계된 루프 필터인

주파수 잠금 회로.

청구항 2

제1 항에 있어서,

상기 루프 필터는 로우 패스 필터(low pass filter)인,

주파수 잠금 회로.

청구항 3

제1 항에 있어서,

상기 적분기는

비반전 단자가 기준 전압에 연결된 제1 증폭기;

일단이 상기 제1 증폭기의 반전 단자에 연결된 제1 저항;

일단이 상기 제1 증폭기의 반전 단자에 연결되고, 타단이 상기 제1 증폭기의 출력 단자에 연결된 제1 커패시터; 및

상기 제1 커패시터와 병렬로 연결된 제2 저항을 포함하는,

주파수 잠금 회로.

청구항 4

제3 항에 있어서,

상기 루프 필터는

비반전 단자가 기준 전압에 연결된 제2 증폭기;

일단이 상기 제2 증폭기의 반전 단자에 연결된 제3 저항;

일단이 상기 제2 증폭기의 반전 단자에 연결된 제2 커패시터;

일단이 상기 제2 커패시터의 타단에 연결되고, 타단이 상기 제2 증폭기의 출력 단자에 연결된 제4 저항; 및

일단이 상기 제2 증폭기의 반전 단자에 연결되고, 타단이 상기 제2 증폭기의 출력 단자에 연결된 제5 저항을 포함하는,

주파수 잠금 회로.

청구항 5

제4 항에 있어서,

상기 주파수 검출기와 상기 적분기 사이에 위치하는 제1 버퍼(buffer)를 더 포함하고,

상기 제1 버퍼는

제3 증폭기;

일단이 상기 제3 증폭기의 반전 단자에 연결되고, 타단이 기준 전압에 연결되는 제6 저항; 및

일단이 상기 제3 증폭기의 반전 단자에 연결되고, 타단이 상기 제3 증폭기의 출력 단자에 연결되는 제7 저항을 포함하는

주파수 잠금 회로.

청구항 6

제1 항에 있어서,

상기 주파수 검출기는

상기 발진 신호를 이분하는 전력 이분기(power divider);

이분된 상기 발진 신호 중 하나를 위상 천이시켜 위상 천이 신호를 생성하는 제1 위상 천이기(phase shifter);

이분된 상기 발진 신호 중 다른 하나를 입력 받아 공진 신호를 출력하는 공진기(resonator); 및

상기 위상 천이 신호 및 상기 공진 신호를 믹싱하여 상기 주파수 차이 신호를 생성하는 믹서(mixer)를 포함하는,

주파수 잠금 회로.

청구항 7

제6 항에 있어서,

상기 주파수 검출기는

상기 전력 이분기와 상기 공진기 사이에 위치하는 제2 위상 천이기를 더 포함하고,

상기 제2 위상 천이기의 위상 천이를 조정하여 상기 공진 신호의 공진 주파수를 변경하는

주파수 잠금 회로.

청구항 8

제1 항에 있어서,

상기 루프 필터 신호의 전압 레벨을 상기 전압 제어 발진기의 제어 전압 레벨로 매칭하는 전위 변환기(level shifter)를 더 포함하는

주파수 잠금 회로.

청구항 9

제1 항에 있어서,

상기 전압 제어 발진기 및 상기 주파수 검출기 사이에 위치하는 제2 버퍼를 더 포함하는

주파수 잠금 회로.

발명의 설명

기술 분야

[0001] 본 발명은 주파수 잠금 회로에 관한 것이다.

배경 기술

[0002] 마이크로파 발진기의 위상잡음(phase noise)은 통신시스템 및 레이더에 응용 시, 시스템의 성능을 결정짓는 중요한 파라미터이다. 발진기의 위상잡음 성능을 개선하는 방법은 크게 두 가지로 볼 수 있다.

[0003] 첫 번째 방법은 발진기에 사용되는 증폭기의 $1/f$ 잡음의 코너 주파수(corner frequency)와 잡음지수 F가 낮은 능동소자를 이용하여 구성하는 것이다. 하지만 이 방법을 이용한 위상잡음의 개선은 10 dB 정도로 혁신적인 위상 잡음의 개선을 얻는 데에는 부족한 면이 있다.

[0004] 두 번째 방법은 Q(quality factor)가 큰 공진기를 이용하여 선택도를 높여 위상 잡음을 개선하는 방법이다. 이 방법을 이용하면 효과적인 위상 잡음의 개선을 가져오게 된다. 하지만 현실적으로 높은 주파수에서는 높은 Q 를 갖는 공진기를 구성하는 것은 어렵다. 따라서 이 방법도 위상 잡음 개선에는 바람직하지 않다.

[0005] 이와 같은 문제점을 해결하기 위해 널리 사용되는 방법으로 위상 잠금 회로(Phase Locked Loop, PLL)가 있다. 비특허문헌 1에서 예시적인 위상 잠금 회로가 개시된다. 위상 잠금 회로는 2 개의 발진기, 즉 기준 발진기(reference oscillator)와 전압 제어 발진기(Voltage Controlled Oscillator, VCO)의 위상을 위상 검출기(phase detector)로 비교하고, 이 차이에 비례하여 VCO의 주파수를 조정하는 것이다. 이 방법에서는 위상잡음 낮은 기준 발진기를 이용할 경우 VCO의 위상잡음을 개선할 수 있게 된다. 그러나 이 방법은 별도의 위상잡음이 매우 낮은 기준 발진기를 필요로 하는 문제점이 있다.

선행기술문헌

특허문헌

[0006] (특허문헌 0001) (비특허문헌 1) 염경환, 능동초고주파회로 설계 입문, 홍릉과학출판사, 2006.

발명의 내용

해결하려는 과제

[0007] 해결하고자 하는 기술적 과제는, 기존 위상 잠금 회로의 루프 필터를 용이하게 채용할 수 있고, 출력 주파수 신호가 위상잡음이 매우 낮은 공진기의 공진 주파수를 추종하는 주파수 잠금 회로를 제공하는 데 있다.

과제의 해결 수단

[0008] 본 발명의 한 실시예에 따른 주파수 잠금 회로는, 공진 주파수와 발진 신호의 주파수 차이에 대응하는 주파수 차이 신호를 출력하는 주파수 검출기(frequency detector); 상기 주파수 차이 신호를 적분하여 위상 차이 신호로 변환하는 적분기(integrator); 상기 위상 차이 신호를 필터링하여 루프 필터 신호로 출력하는 루프 필터(loop filter); 및 상기 루프 필터 신호에 따라 제어되어 상기 발진 신호를 생성하는 전압 제어 발진기(voltage controlled oscillator)를 포함한다.

[0009] 상기 루프 필터는 로우 패스 필터(low pass filter)일 수 있다.

[0010] 상기 적분기는 비반전 단자가 기준 전압에 연결된 제1 증폭기; 일단이 상기 제1 증폭기의 반전 단자에 연결된 제1 저항; 일단이 상기 제1 증폭기의 반전 단자에 연결되고, 타단이 상기 제1 증폭기의 출력 단자에 연결된 제1 커패시터; 및 상기 제1 커패시터와 병렬로 연결된 제2 저항을 포함할 수 있다.

[0011] 상기 루프 필터는 비반전 단자가 기준 전압에 연결된 제2 증폭기; 일단이 상기 제2 증폭기의 반전 단자에 연결된 제3 저항; 일단이 상기 제2 증폭기의 반전 단자에 연결된 제2 커패시터; 일단이 상기 제2 커패시터의 타단에 연결되고, 타단이 상기 제2 증폭기의 출력 단자에 연결된 제4 저항; 및 일단이 상기 제2 증폭기의 반전 단자에 연결되고, 타단이 상기 제2 증폭기의 출력 단자에 연결된 제5 저항을 포함할 수 있다.

[0012] 상기 주파수 잠금 회로는 상기 주파수 검출기와 상기 적분기 사이에 위치하는 제1 버퍼(buffer)를 더 포함하고,

상기 제1 버퍼는 제3 증폭기; 일단이 상기 제3 증폭기의 반전 단자에 연결되고, 타단이 기준 전압에 연결되는 제6 저항; 및 일단이 상기 제3 증폭기의 반전 단자에 연결되고, 타단이 상기 제3 증폭기의 출력 단자에 연결되는 제7 저항을 포함할 수 있다.

[0013] 상기 주파수 검출기는 상기 발진 신호를 이분하는 전력 이분기(power divider); 이분된 상기 발진 신호 중 하나를 위상 천이시켜 위상 천이 신호를 생성하는 제1 위상 천이기(phase shifter); 이분된 상기 발진 신호 중 다른 하나를 입력 받아 공진 신호를 출력하는 공진기(resonator); 및 상기 위상 천이 신호 및 상기 공진 신호를 믹싱하여 상기 주파수 차이 신호를 생성하는 믹서(mixer)를 포함할 수 있다.

[0014] 상기 주파수 검출기는 상기 전력 이분기와 상기 공진기 사이에 위치하는 제2 위상 천이기를 더 포함하고, 상기 제2 위상 천이기의 위상 천이를 조정하여 상기 공진 신호의 공진 주파수를 변경할 수 있다.

[0015] 상기 주파수 잠금 회로는 상기 루프 필터 신호의 전압 레벨을 상기 전압 제어 발진기의 제어 전압 레벨로 매칭하는 전위 변환기(level shifter)를 더 포함할 수 있다.

[0016] 상기 주파수 잠금 회로는 상기 전압 제어 발진기 및 상기 주파수 검출기 사이에 위치하는 제2 버퍼를 더 포함할 수 있다.

발명의 효과

[0017] 본 발명에 따른 주파수 잠금 회로는 기존 위상 잠금 회로의 루프 필터를 용이하게 채용할 수 있고, 출력 주파수 신호가 위상잡음이 매우 낮은 공진기의 공진 주파수를 추종할 수 있다.

도면의 간단한 설명

[0018] 도 1은 본 발명의 한 실시 예에 따른 주파수 잠금 회로를 설명하기 위한 도면이다.

도 2는 본 발명의 다른 실시 예에 따른 주파수 잠금 회로를 설명하기 위한 도면이다.

도 3은 전압 제어 발진기의 예시적인 구성을 설명하기 위한 도면이다.

도 4는 전압 제어 발진기의 위상 잡음 특성을 설명하기 위한 도면이다.

도 5는 전압 제어 발진기의 전기적 주파수 조정범위를 설명하기 위한 도면이다.

도 6은 본 발명의 한 실시 예에 따른 주파수 검출기를 설명하기 위한 도면이다.

도 7은 주파수 검출기의 주파수 특성을 설명하기 위한 도면이다.

도 8은 본 발명의 다른 실시 예에 따른 주파수 검출기를 설명하기 위한 도면이다.

도 9는 공진기의 예시적인 구성을 설명하기 위한 도면이다.

도 10은 공진기의 S 파라미터를 설명하기 위한 도면이다.

도 11은 입력 전력에 따른 주파수 검출기의 출력 전압을 설명하기 위한 도면이다.

도 12는 본 발명의 한 실시 예에 따른 제2 버퍼를 설명하기 위한 도면이다.

도 13은 주파수 검출기의 대역폭을 설명하기 위한 도면이다.

도 14는 본 발명의 한 실시 예에 따른 제1 버퍼, 적분기, 및 루프 필터를 설명하기 위한 도면이다.

도 15는 주파수 검출기의 출력에 따른 루프 필터의 출력 전압을 설명하기 위한 도면이다.

도 16은 본 발명의 한 실시 예에 따른 전위 변환기를 설명하기 위한 도면이다.

도 17은 전위 변환기의 출력 전압을 설명하기 위한 도면이다.

도 18은 예시적으로 구성된 주파수 잠금 회로의 앞면을 설명하기 위한 도면이다.

도 19는 도 18의 주파수 잠금 회로의 뒷면을 설명하기 위한 도면이다.

도 20은 도 18의 주파수 잠금 회로의 스펙트럼 측정 결과를 설명하기 위한 도면이다.

도 21은 도 18의 주파수 잠금 회로 및 전압 제어 발진기의 위상 잡음 비교를 위한 도면이다.

도 22는 도 18의 주파수 잠금 회로 및 상용 수정 발진기의 위상 잡음 비교를 위한 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0019] 이하, 첨부한 도면을 참고로 하여 본 발명의 여러 실시 예들에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시 예들에 한정되지 않는다.
- [0020] 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조 부호를 붙이도록 한다. 따라서 앞서 설명한 참조 부호는 다른 도면에서도 사용할 수 있다.
- [0021] 또한, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다. 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 과장되게 나타낼 수 있다.
- [0022] 도 1은 본 발명의 한 실시 예에 따른 주파수 잠금 회로를 설명하기 위한 도면이다.
- [0023] 도 1을 참조하면 본 발명의 한 실시 예에 따른 주파수 잠금 회로(10a)는 주파수 검출기(100), 적분기(200), 루프 필터(300), 및 전압 제어 발진기(400)를 포함한다.
- [0024] 주파수 검출기(frequency detector)(100)는 공진 신호 및 발진 신호의 주파수 차이에 대응하는 주파수 차이 신호를 출력한다. 주파수 검출기(100)의 예시적인 구성에 대해서는 도 6 및 7을 참조하여 후술한다. 공진 신호는 주파수 검출기(100) 내부의 공진기(103)의 출력 신호이며(도 6 참조), 발진 신호는 전압 제어 발진기(400)의 출력 신호이다.
- [0025] 주파수 차이 신호는 공진 신호 및 발진 신호의 주파수 차이에 비례하는 DC 전압일 수 있다. 예를 들어, 전압 제어 발진기(400)에서 피드백된 발진 신호의 주파수와 공진 신호의 공진 주파수가 동일한 경우 주파수 차이 신호의 크기는 최소일 수 있다. 반면에, 발진 신호의 주파수와 공진 주파수의 차이가 클수록 주파수 차이 신호의 크기가 증가할 수 있다.
- [0026] 적분기(integrator)(200)는 주파수 차이 신호를 적분하여 위상 차이 신호로 변환한다. 적분기(200)의 예시적인 구성에 대해서는 도 14를 참조하여 후술한다.
- [0027] 본 발명의 실시 예에 따른 주파수 잠금 회로(10a)는 적분기(200)를 포함함으로써 인해서, 위상 잠금 회로용으로 설계된 루프 필터를 용이하게 채용할 수 있다. 위상 잠금 회로용 루프 필터는 위상 차이 신호를 입력으로 받아야 동작할 수 있는데, 본 발명의 한 실시 예에 따른 적분기(200)는 주파수 차이 신호를 적분하여 위상 차이 신호로 변환할 수 있다. 따라서 주파수 잠금 회로를 위한 별도의 루프 필터를 설계할 필요가 없는 점에서 장점이 있다.
- [0028] 루프 필터(loop filter)(300)는 위상 차이 신호를 필터링하여 루프 필터 신호로 출력한다. 실시 예에 따라, 루프 필터(300)는 로우 패스 필터(low pass filter)일 수 있다. 루프 필터(300)의 예시적인 구성에 대해서는 도 14를 참조하여 후술한다.
- [0029] 루프 필터(300)는 주파수 잠금 회로(10a)를 위해 별도로 설계할 필요없이, 위상 잠금 회로용 루프 필터를 직접적으로 채용할 수도 있다. 이러한 경우 주파수 잠금 회로(10a)의 설계가 보다 간편해지는 장점이 있다.
- [0030] 전압 제어 발진기(voltage controlled oscillator)(400)는 루프 필터 신호에 따라 제어되어 발진 신호를 생성한다. 전압 제어 발진기(400) 자체에서 초기에 생성되는 발진 신호는 특정 대역폭에서 비교적 높은 위상 잡음을 갖고 있다. 발진 신호는 주파수 잠금 회로(10a)의 루프를 반복하면서, 공진기(103)의 공진 주파수의 매우 낮은 위상 잡음을 추종하게 되고, 주파수 잠금 회로(10a)는 잠금 상태가 된다. 전압 제어 발진기(400)의 예시적인 구성에 대해서는 도 3을 참조하여 후술한다.
- [0031] 도 2는 본 발명의 다른 실시 예에 따른 주파수 잠금 회로를 설명하기 위한 도면이다.
- [0032] 도 2를 참조하면, 본 발명의 다른 실시 예에 따른 주파수 잠금 회로(10b)는 주파수 검출기(100), 제1 버퍼(500), 적분기(200), 루프 필터(300), 전위 변환기(600), 전압 제어 발진기(400), 및 제2 버퍼(700)를 포함한다.
- [0033] 도 2의 주파수 잠금 회로(10b)는 도 1의 주파수 잠금 회로(10a)와 비교했을 때, 제1 버퍼(500), 전위 변환기

(600), 및 제2 버퍼(700)를 더 포함한다. 주파수 검출기(100), 적분기(200), 루프 필터(300), 및 전압 제어 발진기(400)는 도 1의 주파수 잠금 회로(10a)와 동일 유사한 구성을 가질 수 있으므로, 별도 설명은 생략한다.

- [0034] 제1 버퍼(buffer)(500)는 주파수 검출기(100)와 적분기(200) 사이에 위치할 수 있다. 제1 버퍼(500)의 예시적인 구성에 대해서는 도 14를 참조하여 후술한다.
- [0035] 제1 버퍼(500)는 완충기 역할 및 비반전 증폭기의 역할을 수행할 수 있다.
- [0036] 전위 변환기(level shifter)(600)는 루프 필터 신호의 전압 레벨을 전압 제어 발진기의 제어 전압 레벨로 매칭할 수 있다. 전위 변환기(600)의 예시적인 구성에 대해서는 도 16을 참조하여 후술한다.
- [0037] 전위 변환기(600)는 루프 필터 신호의 특정 전압 레벨에 대응하는 제어 발진기의 제어 전압 레벨이 서로 맞지 않을 때, 이를 서로 맞춰주기 위한 역할을 수행한다. 이에 대해서는 도 16을 참조하여 더 상세히 후술한다.
- [0038] 제2 버퍼(700)는 전압 제어 발진기(400) 및 주파수 검출기(100) 사이에 위치할 수 있다. 제2 버퍼(700)의 예시적인 구성에 대해서는 도 12를 참조하여 더 상세히 후술한다.
- [0039] 제2 버퍼(700)는 전압 제어 발진기(400)와 주파수 검출기(100)를 격리시키는 완충부 역할을 수행할 수 있다. 따라서 제2 버퍼(700)는 주파수 검출기(100)의 변화에 따른 발진 신호의 주파수 변화를 방지할 수 있다.
- [0040] 이하에서는 각 도면을 참조하여, 주파수 잠금 회로(10b)의 설계 과정을 따라 각 구성요소를 설명한다. 주파수 잠금 회로(10b)의 설계 과정은 다음과 같을 수 있다.
- [0041] 먼저, 주파수 잠금 회로(10b)를 적용할 전압 제어 발진기(400)를 제작한 후, 이에 대한 성능을 확인한다.
- [0042] 다음으로, 주파수 검출기(100)를 설계한다. 이때 주파수 검출기(100)에 사용되는 공진기(103)의 공진 주파수가 전압 제어 발진기(400)의 조정 범위 내에 있도록 설계한다.
- [0043] 다음으로, 전압 제어 발진기(400)의 위상 잡음 특성을 통해 루프 필터(300)의 루프 대역폭을 결정한 후, 전압 제어 발진기(400)의 주파수 조정 감도 K_v 와 주파수 검출기(100)의 비례상수 K_w 를 이용하여 루프 필터(300)를 설계 및 제작한다. 제작된 루프 필터(300)의 출력을 전압 제어 발진기(400)의 제어 전압으로 피드백 시킴으로써, 주파수 잠금 회로(10b)가 완성될 수 있다.
- [0044] 도 3은 전압 제어 발진기의 예시적인 구성을 설명하기 위한 도면이고, 도 4는 전압 제어 발진기의 위상 잡음 특성을 설명하기 위한 도면이고, 도 5는 전압 제어 발진기의 전기적 주파수 조정범위를 설명하기 위한 도면이다.
- [0045] 도 3을 참조하면, 5 GHz 헤어핀 공진기를 갖는 예시적인 전압 제어 발진기(400a)가 도시되어 있다.
- [0046] 헤어핀 공진기를 이용한 전압 제어 발진기(400a)는 일반적인 위상 잡음 성능을 갖고 있기 때문에, 전압 제어 발진기(400a)에 주파수 잠금 회로(10b)를 적용할 경우, 위상 잡음 성능의 개선 정도를 명확히 확인할 수 있다. 따라서 도 3의 전압 제어 발진기(400a)는, 본 실시예에 따른 전압 제어 발진기(400)의 최선의 형태가 아닌, 본 발명의 효과를 설명하기 위해 채용된 일반적인 형태이다. 전압 제어 발진기(400a)는 참고 문헌(손범익, 정해창, 염경환, "루프 군지연을 이용한 저위상 잡음 5 GHz 전압제어 유전체 공진기 발진기 설계", 한국전자과학회논문지, 25(3), pp. 269-281, 2014년 3월)의 전압 제어 발진기 구조에서 유전체 공진기를 헤어핀 공진기로 대체하여 설계되었다.
- [0047] 헤어핀 공진기는 간격 d 로 선로간의 커플링을 조절하여 손실이 최소가 되도록 하고, 길이 l 을 조절하여 공진 주파수가 5 GHz가 되도록 설계되었다. 여기서 d 는 0.26 mm, l 은 13.3mm이다. 제작된 헤어핀 공진기는 웨이퍼 프로브를 이용하여 개별로 측정할 수 있었으며, 측정 결과 헤어핀 공진기는 5 GHz의 중심 주파수에서 약 2.9 dB의 삽입 손실, 20.3의 Q_L 를 갖고 있었다.
- [0048] 도 4를 참조하면, 5 GHz의 발진 주파수에서 전압 제어 발진기(400a)의 위상 잡음 측정 결과가 도시되어 있다. 측정은 Keysight 사의 Signal Source Analyzer E5052B 장치로 수행되었다.
- [0049] 측정 결과, 전압 제어 발진기(400a)는 1 kHz 오프셋(offset) 주파수에서 -53.1 dBc/Hz, 10 kHz 오프셋 주파수에서 -79.9 dBc/Hz, 10 kHz 오프셋 주파수에서 -79.9 dBc/Hz, 100 kHz 오프셋 주파수에서 -106.5 dBc/Hz의 위상 잡음을 보였다.
- [0050] 전압 제어 발진기(400a)의 주파수 조정 감도 K_v 를 얻기 위해, 전압 제어 발진기(400a)의 전기적 주파수 조정 범위를 측정하였다. 측정을 위해 Keysight 사의 Signal Source Analyzer E5052B 장치가 사용되었으며, 측정 결과

는 도 5에 도시되었다.

[0051] 전압 제어 발진기(400a)의 제어 전압이 0 내지 10V로 인가되었을 때, 주파수 조정범위는 4.967 내지 5.157 GHz로 190 MHz를 보였다. 전압 제어 발진기(400a)가 5 GHz의 중심 주파수를 갖기 위한 제어 전압은 3.19 V이다. 도 5의 조정 전압 3.19V 부근에서 주파수 조정 감도를 계산하면 약 8.33 MHz/V가 산출된다.

[0052] 도 6은 본 발명의 한 실시 예에 따른 주파수 검출기를 설명하기 위한 도면이다.

[0053] 도 6을 참조하면, 본 발명의 한 실시예에 따른 주파수 검출기(100a)는 전력 이분기(101), 제1 위상 천이기(102), 공진기(103), 및 믹서(104)를 포함한다.

[0054] 전력 이분기(power divider)(101)는 전압 제어 발진기(400)로부터 생성되는 발진 신호를 이분할 수 있다. 전압 제어 발진기(400)로부터 생성되어 주파수 검출기(100)로 피드백 입력되는 발진 신호의 발진 주파수 ω 는 전력 이분기(101)를 통해 2 개의 신호로 분배될 수 있다.

[0055] 제1 위상 천이기(phase shifter)(102)는 이분된 발진 신호 중 하나를 위상 천이시켜 위상 천이 신호(V_{RF})를 생성할 수 있다. 예를 들어, 제1 위상 천이기(102)는 입력 신호의 위상을 90도 천이시켜 위상 천이 신호(V_{RF})를 생성할 수 있다.

[0056] 공진기(resonator)(103)는 이분된 발진 신호 중 다른 하나를 입력 받아 공진 신호(V_{LO})를 출력할 수 있다. 공진기(103)는 입력 신호에 대해 자체 S 파라미터에 대응하도록 크기 및 위상을 변경시켜 공진 신호(V_{LO})를 생성할 수 있는데, 이에 대해서는 아래에서 더 상세히 설명한다.

[0057] 믹서(mixer)(104)는 위상 천이 신호(V_{RF}) 및 공진 신호(V_{LO})를 믹싱(mixing)하여 주파수 차이 신호(V_d)를 생성할 수 있다. 믹서(104)는 RF 단, IF 단, 및 LO 단을 포함할 수 있다. 본 실시 예에서 위상 천이 신호(V_{RF})는 믹서(104)의 RF 단으로 입력되고, 공진 신호(V_{LO})는 믹서(104)의 LO 단으로 입력된다. 믹싱은 수학적으로 곱셈 연산으로 표현될 수 있으며, 믹싱된 출력 값인 주파수 차이 신호(V_d)는 믹서(104)의 IF 단을 통해서 출력될 수 있다.

[0058] 이하에서, 주파수 차이 신호(V_d)의 도출 과정을 수학적으로 설명한다.

[0059] 공진기(103)의 S 파라미터는 아래 수학식 1 및 2로 표현될 수 있다.

[0060] [수학식 1]

$$S_{21} = \frac{\beta}{1 + jQ_L\delta}$$

[0061]

[0062] [수학식 2]

$$S_{11} = \frac{\beta - 1 - jQ_L\delta}{1 + jQ_L\delta}$$

[0063]

[0064] 여기서 β 는 공진 주파수(resonance frequency) $\omega_r = 2\pi f_r$ 에서의 투과 계수이며, Q_L 은 부하 Q를 나타내며, δ 는 공진 주파수에서 주파수 편이로서 아래 수학식 3과 같이 정의될 수 있다.

[0065] [수학식 3]

$$\delta = \left(\frac{\omega}{\omega_r} - \frac{\omega_r}{\omega} \right) \cong \frac{2(\omega - \omega_r)}{\omega_r}$$

[0066]

[0067] 믹서(104)의 변환 이득(conversion gain)을 K라고 정의할 때, 믹서(104)의 출력은 아래 수학식 4로 표현될 수 있다.

[0068] [수학식 4]

$$[0069] \quad v_d(t) = K v_{RF}(t) v_{LO}(t)$$

[0070] 이때, 제1 위상 천이기(102)의 출력과 공진기(104)의 출력은 각각 아래 수학식 5 및 6으로 표현될 수 있다.

[0071] [수학식 5]

$$[0072] \quad v_{RF}(t) = \cos(\omega t - 90^\circ)$$

[0073] [수학식 6]

$$[0074] \quad v_{LO}(t) = |S_{21}(\omega)| \cos(\omega t + \angle S_{21}(\omega))$$

[0075] 수학식 1을 다시 참조하면, 공진 주파수 ω_r 부근에서 $|S_{21}(\omega)|$ 및 $\angle S_{21}(\omega)$ 는 각각 아래 수학식 7 및 8로 표현될 수 있다.

[0076] [수학식 7]

$$[0077] \quad |S_{21}(\omega_r)| = \beta$$

[0078] [수학식 8]

$$[0079] \quad \angle S_{21}(\omega) = -Q_L \delta = -\frac{2Q_L(\omega - \omega_r)}{\omega_r}$$

[0080] 수학식 7 및 8에서 도출된 결과를 수학식 6에 대입하고, 그 결과를 다시 수학식 4에 대입하면, 아래 수학식 9가 도출된다.

[0081] [수학식 9]

$$[0082] \quad \begin{aligned} v_d(t) &= K v_{RF}(t) v_{LO}(t) \\ &= K \cos(\omega t - 90^\circ) \times |S_{21}(\omega)| \cos(\omega t + \angle S_{21}(\omega)) \\ &= K \cos(\omega t - 90^\circ) \times \beta \cos\left(\omega t - \frac{2Q_L(\omega - \omega_r)}{\omega_r}\right) \\ &= K \frac{\beta}{2} \left\{ \cos\left(90^\circ - \frac{2Q_L(\omega - \omega_r)}{\omega_r}\right) + \cos\left(2\omega t - 90^\circ - \frac{2Q_L(\omega - \omega_r)}{\omega_r}\right) \right\} \end{aligned}$$

[0083] 수학식 9의 두 번째 항은 저역여파기를 사용하면 제거되고 믹서(104) 출력의 DC 성분의 전압 V_d 는 아래 수학식 10처럼 도출될 수 있다.

[0084] [수학식 10]

$$[0085] \quad \begin{aligned} V_d &= K \frac{\beta}{2} \cos\left(90^\circ - \frac{2Q_L(\omega - \omega_r)}{\omega_r}\right) = K' \sin \frac{2Q_L(\omega - \omega_r)}{\omega_r} \\ &\cong K' \sin \frac{2Q_L(\omega - \omega_r)}{\omega_r} = K_w(\omega - \omega_r) \end{aligned}$$

[0086] 여기서 K_w 는 주파수 검출기(100)의 비례 상수이다. 따라서, 주파수 차이 신호(V_d)는 공진 신호의 주파수(ω_r) 및 발진 신호의 주파수(ω)의 차이에 대응되게 된다.

[0087] 도 7은 주파수 검출기의 주파수 특성을 설명하기 위한 도면이다.

[0088] 도 7을 참조하면, 주파수 검출기(100)의 비례 상수 K_w 는 주파수 차이에 대한 선형적인 구간의 기울기를 의미하게 된다.

- [0089] 도 8은 본 발명의 다른 실시 예에 따른 주파수 검출기를 설명하기 위한 도면이다.
- [0090] 도 8을 참조하면, 본 발명의 다른 실시 예에 따른 주파수 검출기(100b)는 전력 이분기(101), 제1 위상 천이기(102), 공진기(103), 믹서(104), 및 제2 위상 천이기(105)를 포함한다.
- [0091] 도 8의 주파수 검출기(100b)는 도 6의 주파수 검출기(100a)와 비교하여 제2 위상 천이기(105)를 더 포함한다. 도 8의 주파수 검출기(100b)는 도 6의 주파수 검출기(100a)와 동일 유사한 구성의 전력 이분기(101), 제1 위상 천이기(102), 공진기(103), 및 믹서(104)를 포함할 수 있으므로, 이에 대한 별도 설명은 생략한다.
- [0092] 제2 위상 천이기(105)는 전력 이분기(101)와 공진기(103) 사이에 위치할 수 있다. 주파수 잠금 회로(10a, 10b)는 제2 위상 천이기(105)의 위상 천이를 조정하여 공진 신호의 공진 주파수를 변경할 수 있다. 따라서, 주파수 잠금 회로(10a, 10b)는 제품의 공장 출하 이후, 소비자가 제품 사용 중에도 그 공진 주파수를 전기적으로 조절하여 발진 주파수를 조정할 수 있는 장점이 있다.
- [0093] 도 9는 공진기의 예시적인 구성을 설명하기 위한 도면이고, 도 10은 공진기의 S 파라미터를 설명하기 위한 도면이며, 도 11은 입력 전력에 따른 주파수 검출기의 출력 전압을 설명하기 위한 도면이다.
- [0094] 도 9를 참조하면, 왼편에는 공진기(103a)의 공진 주파수를 결정하고 공진 주파수를 조정하는 역할을 하는 금속 캐비티가 도시되어 있으며, 오른편에는 금속 캐비티가 제거된 상태의 공진기(103a)가 도시되어 있다. 후술하는 도 19를 참조하면, 공진기(103a)의 배치 상태가 도시되어 있다.
- [0095] 실시예에 따라, 주파수 검출기(100a)에 포함되는 공진기(103a)의 Q 값은 전압 제어 발진기(400)에 포함되는 공진기보다 Q 값보다 높을 수 있다. 기계적으로 공진 주파수 가변이 가능하고, Q가 전압 제어 발진기(400a)에 사용된 헤어핀 공진기보다 높은 참고문헌(손범익, 정해창, 엄경환, "루프 군지연을 이용한 저위상 잡음 5 GHz 전압제어 유전체 공진기 발진기 설계", 한국전자과학회논문지, 25(3), pp. 269-281, 2014년 3월)의 유전체 공진기를 참조하여, 도 9의 5 GHz 유전체 공진기(103a)가 설계되었다.
- [0096] 제작된 공진기(103a)의 주파수 응답 특성을 확인하기 위해 Keysight사의 Network Analyzer N5230A 장치를 이용하여 S 파라미터를 측정하였다. 도 10을 참조하면, 측정 결과, 4.99 GHz에서 공진이 발생하며, 중심 주파수에서 3 dB 대역폭은 26 MHz였다. 삽입 손실은 0.79 dB인 것을 확인할 수 있었다($Q_L=192$).
- [0097] 공진기(103a)의 위상은 공진 주파수에서 선형적인 구간을 보이고 있으며, 중심 주파수에서 -48.3도인 것을 확인할 수 있었다. 5 GHz에서 벗어난 중심 주파수의 오차는 튜너를 조정함으로써 해결될 수 있었다.
- [0098] 예시적인 전력 이분기(101)는 상용 제품인 PS2-50-450가 사용되었다. PS2-50-450는 4.0 내지 27.0 GHz의 대역폭과 삽입 손실 1 dB를 갖고 있다. 예시적인 믹서(104)는 Minicircuit 사의 M1-0420 제품이 사용되었으며, 이 제품은 변환 손실 6 dB를 갖는다. 이상의 부품들을 동축 선로(coaxial line)로 연결하여 주파수 검출기(100a)를 구성하였다.
- [0099] 이렇게 제작된 주파수 검출기(100a)의 출력 검출 전압을 확인하기 위해, Keysight 사의 83640B 신호 발생기를 이용하여 주파수를 4980 내지 5020 MHz로 변화시켰다. 입력 전력과 입력 주파수의 변화에 따라 믹서(104)의 IF 단에서 출력되는 전압을 측정한 결과, 도 11과 같은 결과를 획득하였다. 도 7에서 표현된 것과 같이 선형적인 구간이 존재하였으며, 이 선형적인 구간의 검출기 대역폭은 약 10 MHz임을 알 수 있다.
- [0100] 도 11에서 주파수 검출기(100a)의 기울기는 입력되는 전력이 증가될수록 증가됨을 확인할 수 있다. 전압 제어 발진기(400a)의 출력 전력에서 주파수 검출기(100a)의 비례 상수를 결정하기 위하여 아래 도 12와 같이 제2 버퍼(700a)를 구성할 수 있다.
- [0101] 도 12는 본 발명의 한 실시 예에 따른 제2 버퍼를 설명하기 위한 도면이다.
- [0102] 도 12를 참조하면, 본 발명의 한 실시 예에 따른 제2 버퍼(700a)는 감쇄기(701) 및 증폭기(702)를 포함할 수 있다.
- [0103] 제2 버퍼(700a)는 전압 제어 발진기(400a)와 주파수 검출기(100a)를 격리시키기 위해 추가되었으며, 제2 버퍼(700a)는 주파수 검출기(100a)의 변화에 따른 전압 제어 발진기(400a)의 발진 주파수 변화를 방지할 수 있다.
- [0104] 예시적인 감쇄기(701)는 저항을 이용하여 구성될 수 있다. 예시적인 증폭기(702)는 HMC313 제품을 이용해 구성될 수 있다. 이때 주파수 검출기(100a)의 믹서(104)는 구조상 Synergy microwave 사의 SMD6000으로 변경될 수 있다. 이때 주파수 검출기(100a)의 전력 이분기(101)는 마이크로스트립으로 설계된 전력 이분기로 대체될 수 있다.

다.

- [0105] 이상과 같이 구성된 주파수 검출기(100a)의 출력 특성으로서, 전압 제어 발진기(400a)의 발진 주파수에 따라 측정된 출력 특성이 아래 도 13과 같이 표현될 수 있다.
- [0106] 도 13은 주파수 검출기의 대역폭을 설명하기 위한 도면이다.
- [0107] 도 13을 참조하면 DC 오프셋 전압이 존재하였지만, 10 MHz 대역폭의 발진 주파수에 대해 약 60 mV의 출력 전압 범위를 갖고 있다. 따라서 주파수 검출기(100a)의 비례 상수 K_w 는 0.006 V/MHz 임을 확인할 수 있다.
- [0108] 도 14는 본 발명의 한 실시 예에 따른 제1 버퍼, 적분기, 및 루프 필터를 설명하기 위한 도면이다.
- [0109] 도 14를 참조하면, 제1 버퍼(500a), 적분기(200a), 및 루프 필터(300a)가 직렬로 연결되어 있다.
- [0110] 예시적인 제1 버퍼(500a)는 증폭기(501), 저항(502), 및 저항(503)을 포함할 수 있다. 저항(502)은 일단이 증폭기(501)의 반전 단자에 연결되고, 타단이 기준 전압에 연결될 수 있다. 저항(503)은 일단이 증폭기(501)의 반전 단자에 연결되고, 타단이 증폭기(501)의 출력 단자에 연결될 수 있다.
- [0111] 예시적인 적분기(200a)는 증폭기(201), 저항(202), 커패시터(203), 및 저항(204)을 포함할 수 있다. 증폭기(201)는 비반전 단자가 기준 전압에 연결될 수 있다. 저항(202)은 일단이 증폭기(201)의 반전 단자에 연결될 수 있다. 커패시터(203)는 일단이 증폭기(201)의 반전 단자에 연결되고, 타단이 증폭기(201)의 출력 단자에 연결될 수 있다. 저항(204)은 커패시터(203)와 병렬로 연결될 수 있다.
- [0112] 예시적인 루프 필터(300a)는 증폭기(301), 저항(302), 커패시터(303), 저항(304), 및 저항(305)을 포함할 수 있다. 증폭기(301)는 비반전 단자가 기준 전압에 연결될 수 있다. 저항(302)은 일단이 증폭기(301)의 반전 단자에 연결될 수 있다. 커패시터(303)는 일단이 증폭기(301)의 반전 단자에 연결될 수 있다. 저항(304)은 일단이 커패시터(303)의 타단에 연결되고, 타단이 증폭기(301)의 출력 단자에 연결될 수 있다. 저항(305)은 일단이 증폭기(301)의 반전 단자에 연결되고, 타단이 증폭기(301)의 출력 단자에 연결될 수 있다.
- [0113] 위상 잠금 회로에 사용되는 루프 필터의 설계는 다양하게 존재하나, 주파수 잠금 회로에 사용되는 루프 필터의 설계는 매우 드물게 존재한다. 본 실시예의 주파수 잠금 회로(10a, 10b)는 루프 필터(300a)의 전단에 적분기(200a)를 포함함으로써, 기존의 위상 잠금 회로에서 사용되는 루프 필터를 직접적으로 채용할 수 있는 장점이 있다.
- [0114] 이와 같이 적분기(200a)를 이용하여 루프 필터(300a)를 구성하는 경우, 주파수 검출기(100a)의 출력에 나타나는 주파수 차이 신호는 적분기(200a)를 통과한 후 위상 차이 신호로 바뀌게 된다. 이러한 위상 차이 신호를 이용하면 위상 잠금 회로의 루프 필터 설계 방법을 그대로 주파수 잠금 회로에 활용가능하다.
- [0115] 도 14의 회로는 예시적인 전압 제어 발진기(400a)의 주파수 조정 감도 K_v 와 주파수 검출기(100a)의 비례 상수 K_w 를 이용하여 설계되었다.
- [0116] 제1 버퍼(500a)는 완충기 역할을 하며, 또한 주파수 검출기(100a)의 출력 전압은 수십 mV 정도로 낮기 때문에 비반전 증폭기의 역할을 할 수 있도록 삽입될 수 있다.
- [0117] 적분기(200a)는 저항(204)를 더 포함함에 따라 신호의 증폭 및 DC 오프셋 전압의 효과를 감소시키는 역할을 수행할 수 있다.
- [0118] 루프 필터(300a)는 위상 잠금 회로의 루프 필터로 작동할 수 있다. 루프 필터는 잡음을 갖고 있는데, 이는 주파수 잠금 회로의 출력 위상 잡음과 관련이 있게 된다.
- [0119] 도 14의 예시적인 회로의 증폭기(501, 201, 301)는 National Semiconductor 사의 OP amp인 LM6152가 사용되었다. 저항(502, 202, 302, 304)은 1k옴, 저항(503)은 9.1k옴, 저항(204)은 10k옴, 저항(305)는 100k옴, 커패시터(203)는 1uF, 커패시터(303)는 10nF이 사용되었다.
- [0120] 도 14의 회로의 입력에 도 13의 주파수 검출기(100a)의 출력 전압 -30mV 내지 +30mV의 전압을 인가하는 경우, 도 14의 회로의 출력은 도 15에서 표현된 바와 같다.
- [0121] 도 15는 주파수 검출기의 출력에 따른 루프 필터의 출력 전압을 설명하기 위한 도면이다.
- [0122] 도 15와 같은 루프 필터(300a)의 출력을 전압 제어 발진기(400a)에 입력할 때, 출력되는 전압 제어 발진기

(400a)의 출력 주파수는 도 13의 x축에 보인 주파수 범위에 있는 것이 바람직하다.

- [0123] 그렇지 않은 경우, 주파수 검출기(100a)의 출력이 선형적이지 않은 곳에 전압 제어 발진기(400a)의 출력 주파수가 나타날 수 있고, 주파수 검출기(100a)는 선형적인 영역에 있지 않게 될 수 있다. 결과적으로 주파수 잠금이 일어나지 않을 수 있다.
- [0124] 따라서 이에 따른 전압 제어 발진기(400a)의 제어 전압 범위를 고려하여, 루프 필터(300a)의 출력 전압 범위를 설정하는 것이 바람직하다. 도 5를 참조하면, 전압 제어 발진기(400a)의 발진 주파수가 도 13의 주파수 범위에 있기 위한 전압 제어 발진기(400a)의 제어 전압 범위는 2.59 내지 3.79V로 1.2V이다.
- [0125] 또한 도 14의 루프 필터(300a)의 출력이 일반적으로 0V일 때, 주파수 잠금이 일어나게 된다. 따라서 이러한 0V의 전압은 전압 제어 발진기(400a)의 발진 주파수가 공진 주파수와 같아지는 전압 제어 발진기(400a)의 제어 전압이 되도록 새로운 전압 변환 회로가 필요할 수 있다. 예시적인 전압 제어 발진기(400a)는 근사적으로 3.19V의 제어 전압을 인가했을 때, 5 GHz의 주파수를 가질 수 있다. 따라서, 0V의 루프 필터(300a)의 출력을 3.19V로 이동시킬 필요가 있다.
- [0126] 이와 같은 도 15에 도시된 출력 전압을 입력으로 하여 출력이 두 가지 조건, 즉 1.2V 범위의 선형적인 출력을 주고, 루프필터 출력이 0V일 때 약 3.19V의 출력 전압을 주는 DC 전압 변환 회로가 필요하게 된다. 이러한 DC 전압 변환 회로로서 전위 변환기(600a)가 도 16에 도시된다.
- [0127] 도 16은 본 발명의 한 실시 예에 따른 전위 변환기를 설명하기 위한 도면이다.
- [0128] 전위 변환기(600a)는 루프 필터 신호의 전압 레벨을 전압 제어 발진기(400a)의 전압 레벨로 매칭할 수 있다.
- [0129] 예시적인 전위 변환기(600a)는 Analog Devices 사의 AD8137 제품을 이용하여 구성된다. AD8137은 2 개의 출력 전압이 나타나는데, 그 중 1 개는 반전 증폭된 신호가 출력되고, 다른 1 개는 비반전 증폭된 신호가 출력된다. 또한 이외에 커먼 모드(common mode) 단자를 제공하고, 이 단자에 입력된 DC 전압을 반전 및 비반전 출력에 도 16과 같이 공통으로 출력시킨다.
- [0130] 도 16에 도시된 전위 변환기(600a)의 저항(R_1)은 1k옴, 저항(R_2)은 100옴이며, V_{OCM} 단에는 3.19V의 DC 전압을 인가하였다. 이에 따른 전위 변환기(600a)의 출력 전압이 다음 도 17과 같이 나타난다.
- [0131] 도 17은 전위 변환기의 출력 전압을 설명하기 위한 도면이다.
- [0132] 도 17을 참조하면, 출력 전압은 약 2.9V 내지 3.5V 범위에서 선형적으로 나타나게 된다. 또한 0V일 때 목적하는 3.19V가 출력되는 것을 확인할 수 있다.
- [0133] 도 18은 예시적으로 구성된 주파수 잠금 회로의 앞면을 설명하기 위한 도면이고, 도 19는 도 18의 주파수 잠금 회로의 뒷면을 설명하기 위한 도면이며, 도 20은 도 18의 주파수 잠금 회로의 스펙트럼 측정 결과를 설명하기 위한 도면이고, 도 21은 도 18의 주파수 잠금 회로 및 전압 제어 발진기의 위상 잡음 비교를 위한 도면이며, 도 22는 도 18의 주파수 잠금 회로 및 상용 수정 발진기의 위상 잡음 비교를 위한 도면이다.
- [0134] 지금까지 설명된 주파수 잠금 회로(10a, 10b)는 위상 잠금 회로와 유사한 동작을 하므로, 주파수 잠금 회로(10a, 10b)의 출력은 루프 필터(300)의 루프 대역폭(loop bandwidth)까지 위상 잡음이 없는 이상적인 기준 발진기인 공진 주파수의 위상 잡음을 따라가게 되고, 주파수 잠금 회로 발진기의 위상 잡음은 획기적으로 낮은 위상 잡음이 나타나게 된다.
- [0135] 예시적으로 제작된 주파수 잠금 회로(10b)가 도 18 및 19에 도시된다. 이때 사용된 기판은 Rogers 사의 R04350B 제품이다. 주파수 잠금 회로(10b)는 접지 역할을 하는 금속판을 두고, 2 개의 기판이 앞뒤로 포개어 합쳐진 형상을 갖는다.
- [0136] 주파수 잠금 회로(10b)는 +6V, +5V, -6V, V_{OCM} 4 개의 전압 단자를 가지며, +6V 단자와 -6V 단자는 루프 필터(300a)와 전위 변환기(600a)의 전원 전압이며, 각각 47mA의 전원 전류를 인가하였다. +5V 단자는 전압 제어 발진기(400a)와 제2 버퍼(700a)에 사용된 증폭기 HMC313에 필요한 전원 전압이다. 전류 소모는 각각 47mA를 필요로 하기 때문에 94mA를 필요로 한다. V_{OCM} 은 루프 필터(300a)의 DC 오프셋 전압이며, 3.19V를 인가하였다.
- [0137] RF OUT은 제2 버퍼(700a)와 주파수 검출기(100a) 사이의 커플러(coupler)를 이용하여 제작된 출력 단자이며, RF OUT 단자를 통해 주파수 잠금 회로(10b) 및 전압 제어 발진기(400a)의 위상 잡음 및 발진 주파수 특성을 확인할 수 있게 된다. 도 19의 감쇄기(attenuator)는 믹서의 RF 단에 입력되는 전력의 크기를 조절하기 위해 추가되었

다. RF 단과 LO 단의 위상 차이가 90도가 되도록 RF 단과 LO 단에 위치한 마이크로스트립 선로(microstrip line)의 길이를 조절하였다.

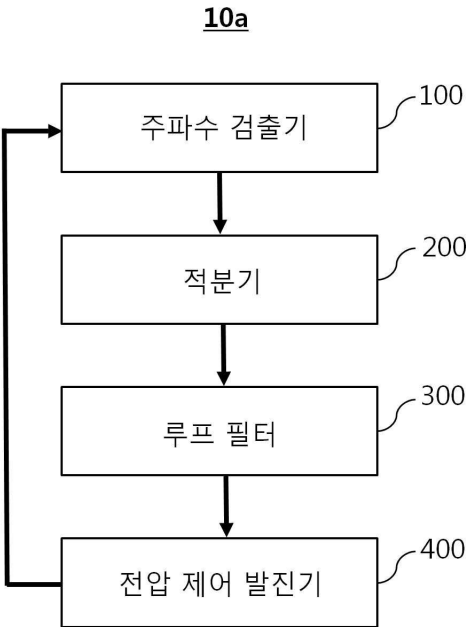
- [0138] 주파수 잠금 회로(10b)의 스펙트럼을 측정한 결과, 도 20과 같이 5 GHz의 중심 주파수를 갖고 발진하고 있음을 확인할 수 있었다. 그리고 주파수 잠금 회로(10b)가 잠금 상태에서는 주파수 검출기(100a)의 튜너를 조절하여 주파수 검출기(100a) 내부 공진기의 공진 주파수를 변화시킴으로써, 기준이 되는 주파수가 바뀌고, 이에 따라 주파수 잠금 회로(10b)의 중심 주파수가 이동하는 것을 확인하였다.
- [0139] 주파수 잠금 회로(10b)의 위상 잡음은 Keysight 사의 E5052 Signal Source Analyzer를 이용하여 측정하였다. 측정 결과, 1 kHz 오프셋 주파수에서 -120.6 dBc/Hz, 10 kHz 오프셋 주파수에서 -131.3 dBc/Hz, 100 kHz 오프셋 주파수에서 -140.3 dBc/Hz의 결과를 보였으며, 이를 전압 제어 발진기(400a)의 위상 잡음과 비교한 결과로도 23에 도시하였다.
- [0140] 두 위상 잡음을 비교하면, 주파수 잠금 회로(10b)는 1 kHz 오프셋 주파수에서 -67.5 dBc, 10 kHz 오프셋 주파수에서 -51.4 dBc, 100 kHz 오프셋 주파수에서 -34 dBc의 위상 잡음이 개선된 것을 확인할 수 있었다.
- [0141] 주파수 잠금 회로(10b)의 위상 잡음은 주파수 검출기(100a)에 존재하는 공진기의 손실 및 믹서의 출력 잡음으로 볼 수 있다. 주파수 잠금 회로(10b)의 대략적인 루프 대역폭은 16 kHz 정도로 계산된다.
- [0142] 도 22의 표에서는 주파수 잠금 회로(10b) 발진기와 Accusilicon사 수정 발진기 AS318-B-100의 위상 잡음 성능이 비교되어 있다. 여기서 수정 발진기의 위상 잡음은 5 GHz로 채택된 AS318-B100 수정 발진기의 위상 잡음이다. 도 22의 표의 성능 비교를 통해 예시적으로 제작된 주파수 잠금 회로(10b) 발진기의 위상 잡음은 수정 발진기보다 우수함을 확인할 수 있다.
- [0143] 표에 기재된 E5052B PN Limit은 측정장비가 측정할 수 있는 위상 잡음 측정 한계를 나타낸 것이다.
- [0144] 지금까지 참조한 도면과 기재된 발명의 상세한 설명은 단지 본 발명의 예시적인 것으로서, 이는 단지 본 발명을 설명하기 위한 목적에서 사용된 것이지 의미 한정이나 특허청구범위에 기재된 본 발명의 범위를 제한하기 위하여 사용된 것은 아니다. 그러므로 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시 예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구 범위의 기술적 사상에 의해 정해져야 할 것이다.

부호의 설명

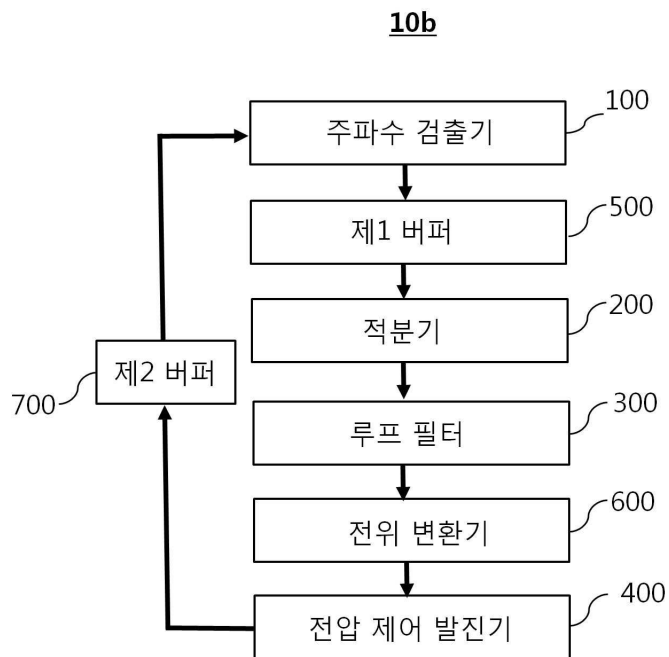
- [0145] 10a, 10b: 주파수 잠금 회로
- 100: 주파수 검출기
- 200: 적분기
- 300: 루프 필터
- 400: 전압 제어 발진기

도면

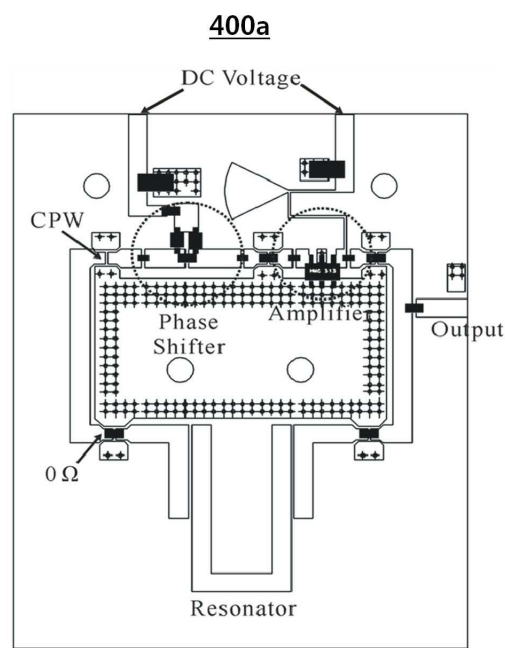
도면1



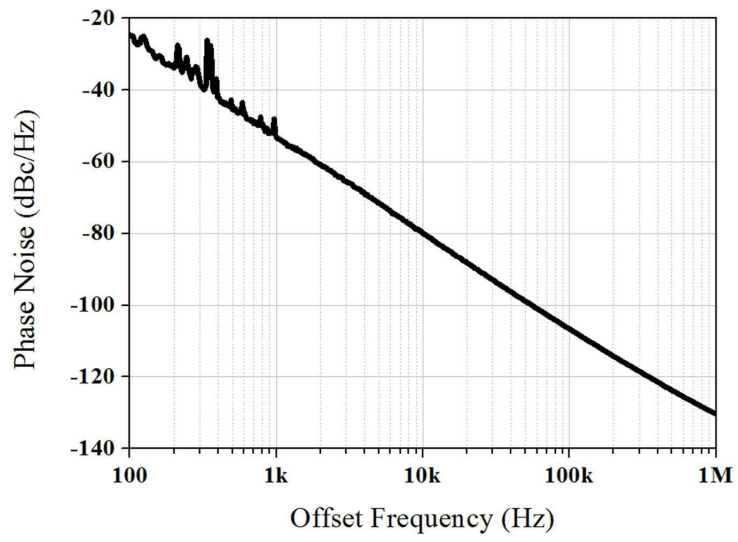
도면2



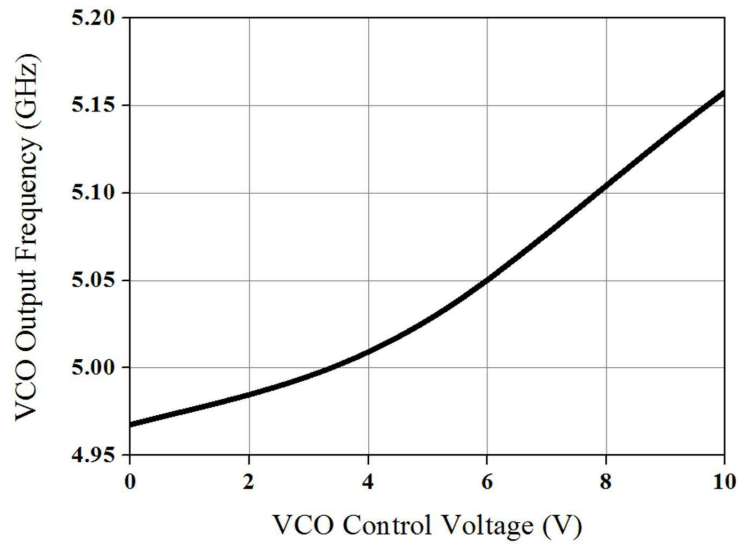
도면3



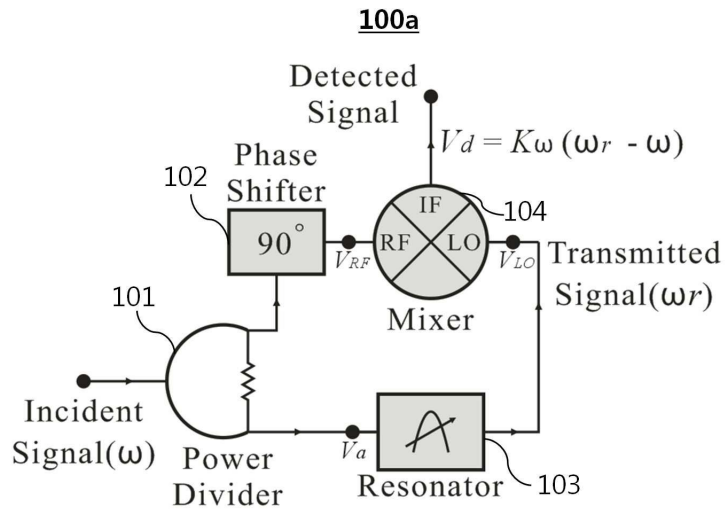
도면4



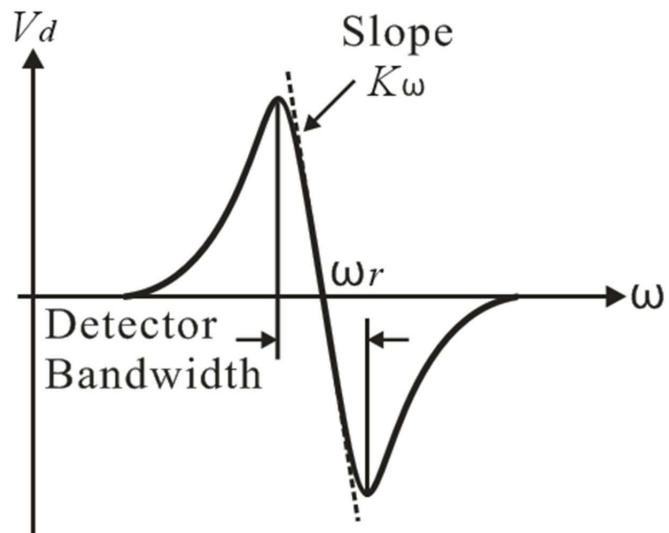
도면5



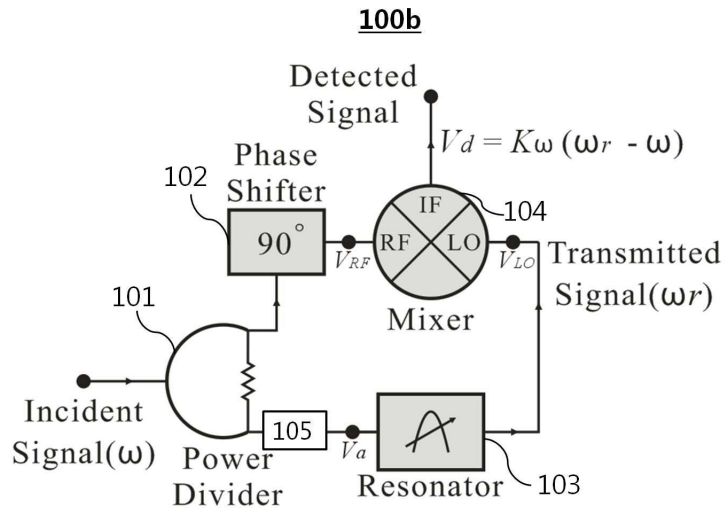
도면6



도면7

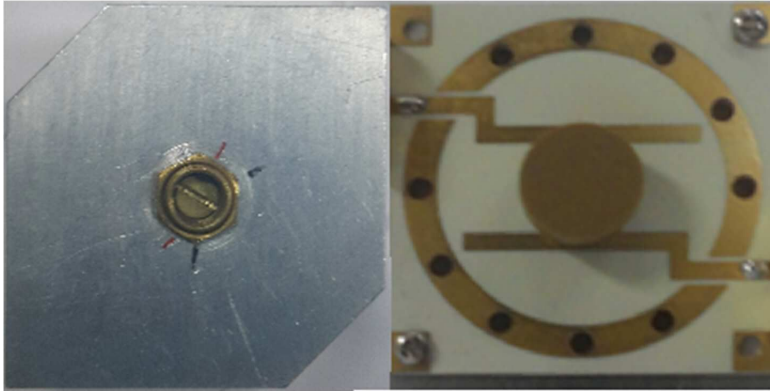


도면8

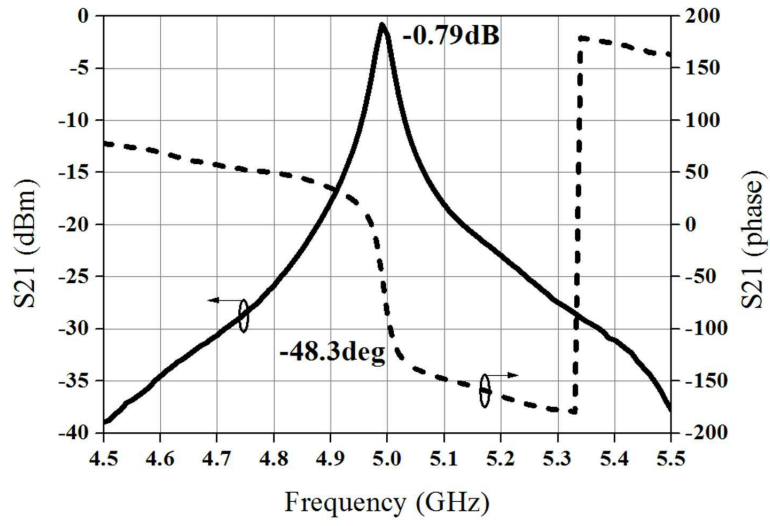


도면9

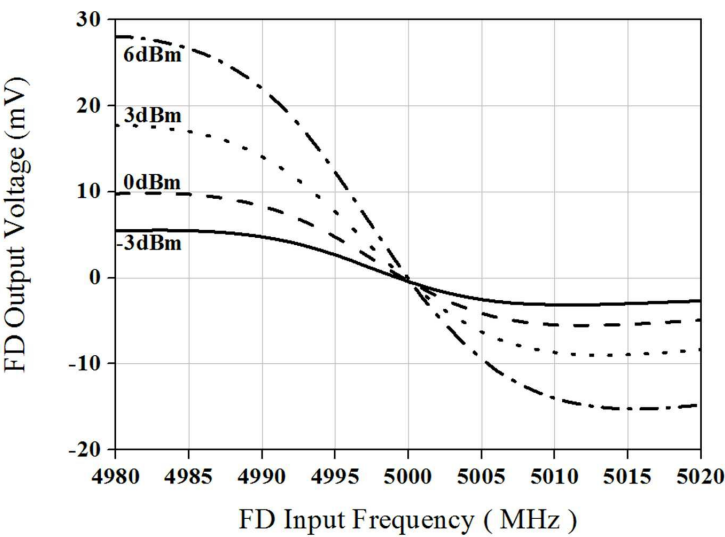
103a



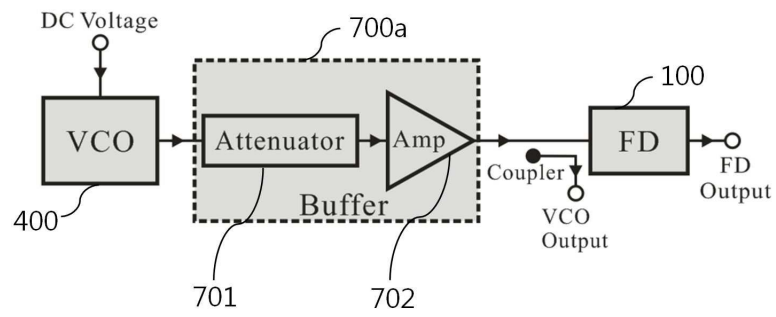
도면10



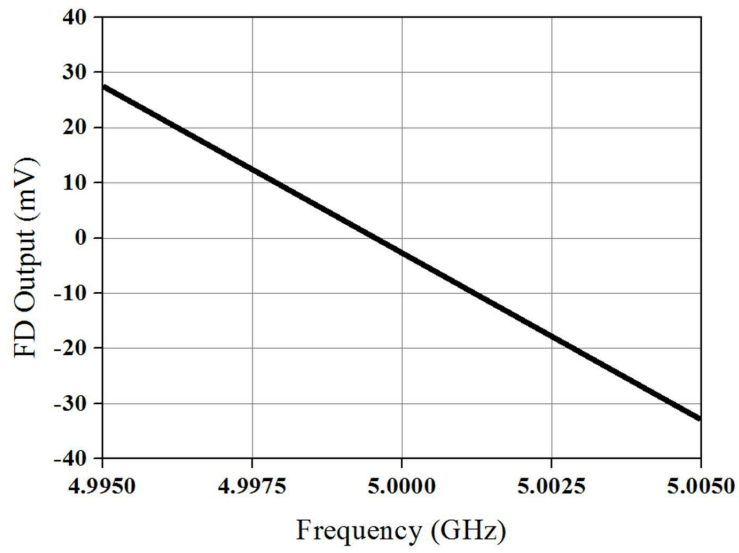
도면11



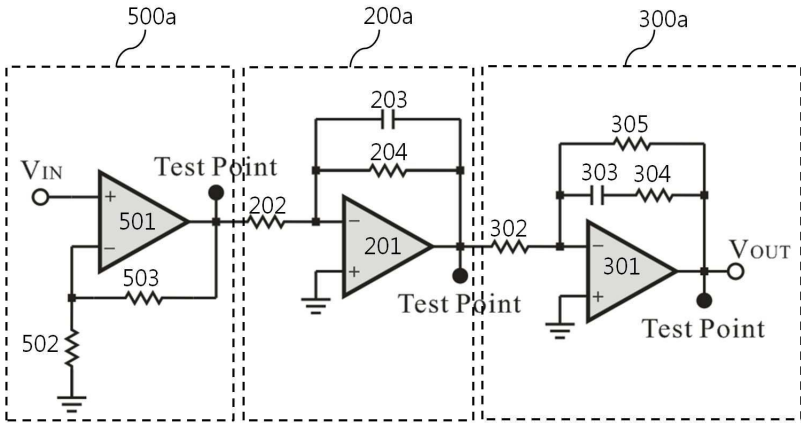
도면12



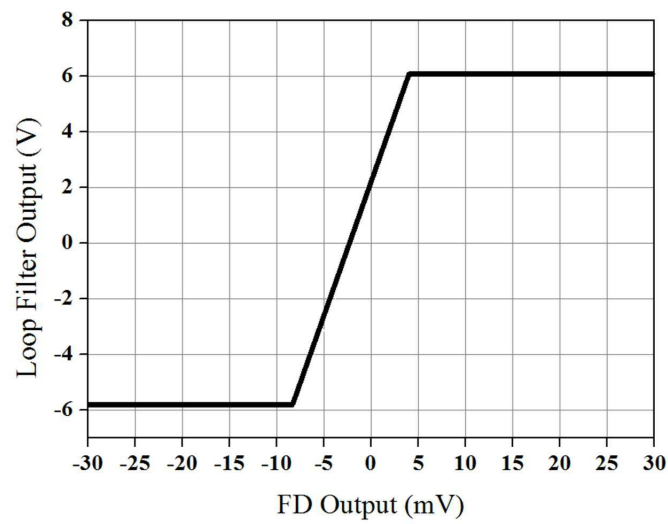
도면13



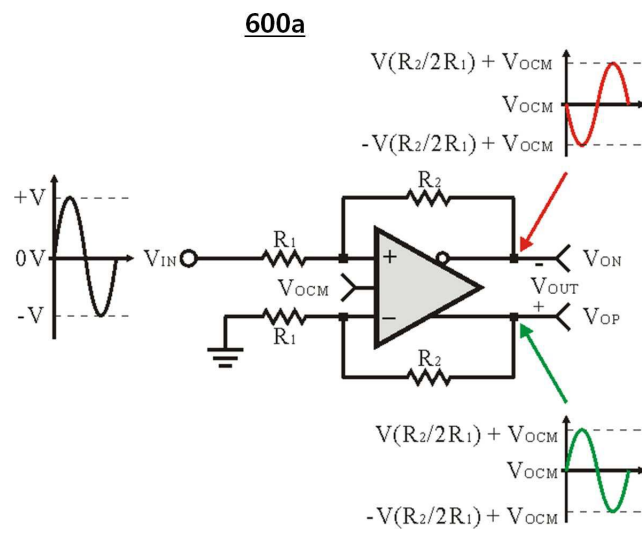
도면14



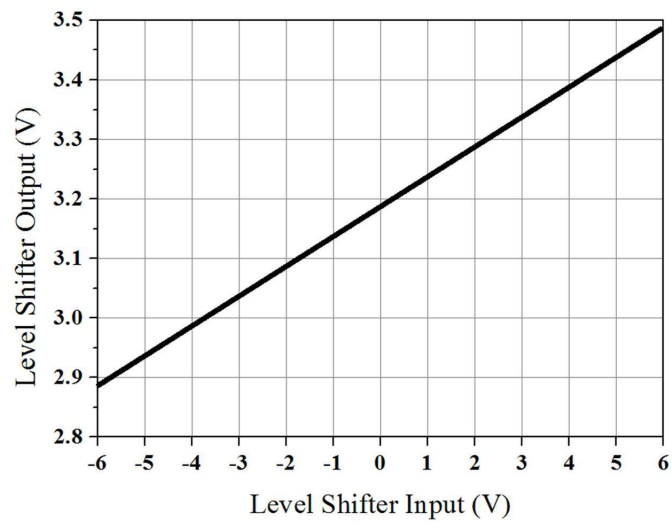
도면15



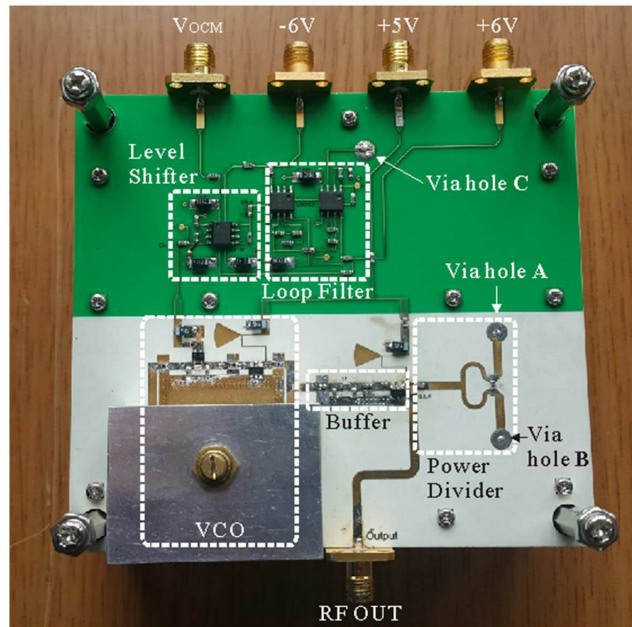
도면16



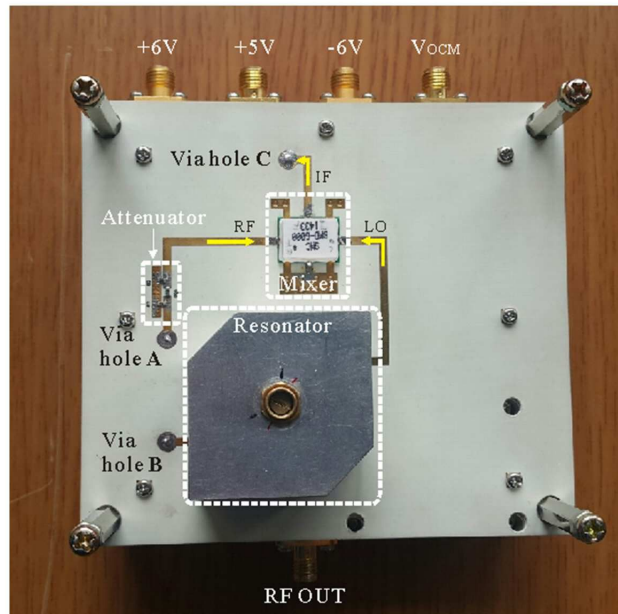
도면17



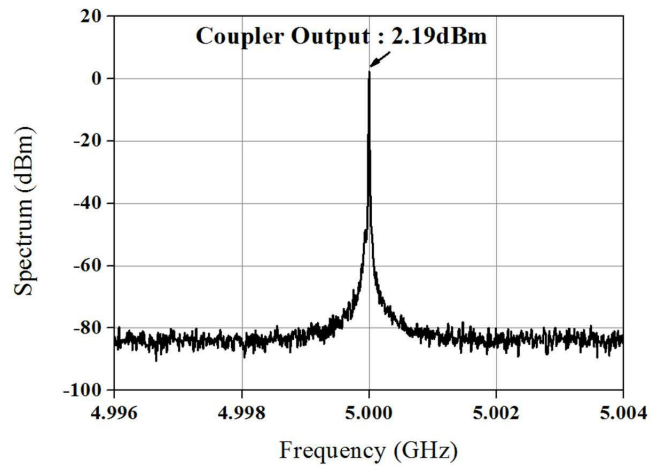
도면18



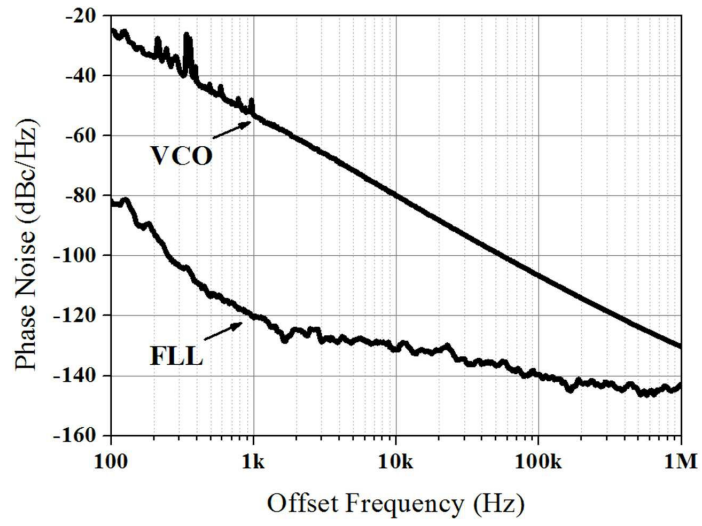
도면19



도면20



도면21



도면22

구분	1 kHz offset	10 kHz offset	100 kHz offset
VCO (hair-pin)	-53.1 dBc/Hz	-79.9 dBc/Hz	-106.5 dBc/Hz
Crystal Oscillator	-112.0 dBc/Hz	-129.0 dBc/Hz	-134.0 dBc/Hz
FLL	-120.6 dBc/Hz	-131.3 dBc/Hz	-140.3 dBc/Hz
E5052B PN Limit	-140.0 dBc/Hz	-148.0 dBc/Hz	-156.0 dBc/Hz