

【特許請求の範囲】

【請求項 1】

膜面に垂直な磁化を有し、情報に対応して磁化の向きが変化される記憶層と、
上記記憶層に記憶された情報の基準となる膜面に垂直な磁化を有する磁化固定層と、
上記記憶層と上記磁化固定層の間に設けられる非磁性体による絶縁層と、
を有する層構造を備え、
上記層構造の積層方向にスピン偏極した電子を注入することにより、上記記憶層の磁化の向きが変化して、上記記憶層に対して情報の記録が行われるとともに、
上記記憶層が受ける、実効的な反磁界の大きさが、上記記憶層の飽和磁化量よりも小さいものとされ、
さらに上記記憶層及び上記磁化固定層が、界面磁気異方性エネルギーが反磁界エネルギーよりも大きくなる膜厚とされている記憶素子。

10

【請求項 2】

上記記憶層及び上記磁化固定層の膜厚は、
$$E = K_i - (\mu_0 \cdot M_s^2 \cdot t) / 2$$

で表される単位面積あたりのエネルギー障壁 E が、 $E > 0$ となる膜厚である請求項 1 に記載の記憶素子。

但し、 K_i は単位面積あたりの界面磁気異方性エネルギー、 M_s は飽和磁化、 μ_0 は真空の透磁率、 t は膜厚である。

20

【請求項 3】

上記記憶層は $\text{Co} - \text{Fe} - \text{B}$ を有して構成される請求項 2 に記載の記憶素子。

【請求項 4】

上記磁化固定層は $\text{Co} - \text{Fe} - \text{B}$ を有して構成される請求項 2 に記載の記憶素子。

【請求項 5】

情報を磁性体の磁化状態により保持する記憶素子と、
互いに交差する 2 種類の配線とを備え、
上記記憶素子は、
膜面に垂直な磁化を有し、情報に対応して磁化の向きが変化される記憶層と、上記記憶層に記憶された情報の基準となる膜面に垂直な磁化を有する磁化固定層と、上記記憶層と上記磁化固定層の間に設けられる非磁性体による絶縁層と、上記磁化固定層の上記絶縁層側とは反対側に隣接する反強磁性層とを有する層構造を備え、上記層構造の積層方向にスピン偏極した電子を注入することにより、上記記憶層の磁化の向きが変化して、上記記憶層に対して情報の記録が行われるとともに、上記記憶層が受ける、実効的な反磁界の大きさが、上記記憶層の飽和磁化量よりも小さいものとされ、さらに上記記憶層及び上記磁化固定層が、界面磁気異方性エネルギーが反磁界エネルギーよりも大きくなる膜厚とされている構成とされ、

30

上記 2 種類の配線の間上記記憶素子が配置され、
上記 2 種類の配線を通じて、上記記憶素子に上記積層方向の電流が流れ、スピン偏極した電子が注入されるメモリ装置。

【発明の詳細な説明】

40

【技術分野】

【0001】

本発明は、強磁性層の磁化状態を情報として記憶する記憶層と、磁化の向きが固定された磁化固定層とを有し、電流を流すことにより記憶層の磁化の向きを変化させる記憶素子及びこの記憶素子を備えたメモリ装置に関する。

【先行技術文献】

【特許文献】

【0002】

【特許文献 1】特開 2003 - 17782 号公報

【特許文献 2】米国特許第 6256223 号明細書

50

【特許文献 3】米国特許第 7 2 4 2 0 4 5 号明細書

【特許文献 4】特開 2 0 0 8 - 2 2 7 3 8 8 号公報

【非特許文献】

【0 0 0 3】

【非特許文献 1】PHYs. Rev. B, 54, 9353 (1996)

【非特許文献 2】J. Magn. Mat., 159, L1 (1996)

【非特許文献 3】F. J. Albert et al., Appl. Phys. Lett., 77, 3809 (2000)

【背景技術】

【0 0 0 4】

コンピュータ等の情報機器では、ランダム・アクセス・メモリとして、動作が高速で、
高密度な D R A M が広く使われている。 10

しかし、D R A M は電源を切ると情報が消えてしまう揮発性メモリであるため、情報が
消えない不揮発のメモリが望まれている。

【0 0 0 5】

そして、不揮発メモリの候補として、磁性体の磁化で情報を記録する磁気ランダム・ア
クセス・メモリ (M R A M) が注目され、開発が進められている。

【0 0 0 6】

M R A M は、ほぼ直交する 2 種類のアドレス配線 (ワード線、ビット線) にそれぞれ電
流を流して、各アドレス配線から発生する電流磁場によって、アドレス配線の交点にある
磁気記憶素子の磁性層の磁化を反転して情報の記録を行うものである。 20

【0 0 0 7】

一般的な M R A M の模式図 (斜視図) を図 1 3 に示す。

シリコン基板等の半導体基体 1 1 0 の素子分離層 1 0 2 により分離された部分に、各メ
モリセルを選択するための選択用トランジスタを構成する、ドレイン領域 1 0 8、ソース
領域 1 0 7、並びにゲート電極 1 0 1 が、それぞれ形成されている。

また、ゲート電極 1 0 1 の上方には、図中前後方向に延びるワード線 1 0 5 が設けられ
ている。

ドレイン領域 1 0 8 は、図中左右の選択用トランジスタに共通して形成されており、こ
のドレイン領域 1 0 8 には、配線 1 0 9 が接続されている。

そして、ワード線 1 0 5 と、上方に配置された、図中左右方向に延びるビット線 1 0 6
との間に、磁化の向きが反転する記憶層を有する磁気記憶素子 1 0 3 が配置されている。
この磁気記憶素子 1 0 3 は、例えば磁気トンネル接合素子 (M T J 素子) により構成され
る。 30

さらに、磁気記憶素子 1 0 3 は、水平方向のバイパス線 1 1 1 及び上下方向のコンタク
ト層 1 0 4 を介して、ソース領域 1 0 7 に電氣的に接続されている。

ワード線 1 0 5 及びビット線 1 0 6 にそれぞれ電流を流すことにより、電流磁界を磁気
記憶素子 1 0 3 に印加して、これにより磁気記憶素子 1 0 3 の記憶層の磁化の向きを反転
させて、情報の記録を行うことができる。

【0 0 0 8】

そして、M R A M 等の磁気メモリにおいて、記録した情報を安定に保持するためには、
情報を記録する磁性層 (記憶層) が、一定の保磁力を有していることが必要である。 40

一方、記録された情報を書き換えるためには、アドレス配線にある程度の電流を流さな
ければならない。

ところが、M R A M を構成する素子の微細化に従い、アドレス配線も細くなるため、充
分な電流が流せなくなってくる。

【0 0 0 9】

そこで、より少ない電流で磁化反転が可能な構成として、スピン注入による磁化反転を
利用する構成のメモリが注目されている (例えば、特許文献 1、2、4、非特許文献 1、
2 参照)。

スピン注入による磁化反転とは、磁性体の中を通過してスピン偏極した電子を、他の磁 50

性体に注入することにより、他の磁性体において磁化反転を起こさせるものである。

【 0 0 1 0 】

例えば、巨大磁気抵抗効果素子（GMR素子）や磁気トンネル接合素子（MTJ素子）に対して、その膜面に垂直な方向に電流を流すことにより、これらの素子の少なくとも一部の磁性層の磁化の向きを反転させることができる。

【 0 0 1 1 】

そして、スピン注入による磁化反転は、素子が微細化されても、電流を増やさずに磁化反転を実現することができる利点を有している。

【 0 0 1 2 】

上述したスピン注入による磁化反転を利用する構成のメモリ装置の模式図を、図 1 4 及び図 1 5 に示す。図 1 4 は斜視図、図 1 5 は断面図である。

シリコン基板等の半導体基体 6 0 の素子分離層 5 2 により分離された部分に、各メモリセルを選択するための選択用トランジスタを構成する、ドレイン領域 5 8、ソース領域 5 7、並びにゲート電極 5 1 が、それぞれ形成されている。このうち、ゲート電極 5 1 は、図 1 4 中前後方向に延びるワード線を兼ねている。

ドレイン領域 5 8 は、図 1 4 中左右の選択用トランジスタに共通して形成されており、このドレイン領域 5 8 には、配線 5 9 が接続されている。

そして、ソース領域 5 7 と、上方に配置された、図 1 4 中左右方向に延びるビット線 5 6 との間に、スピン注入により磁化の向きが反転する記憶層を有する記憶素子 5 3 が配置されている。

この記憶素子 5 3 は、例えば磁気トンネル接合素子（MTJ素子）により構成される。記憶素子 5 3 は 2 つの磁性層 6 1、6 2 を有する。この 2 層の磁性層 6 1、6 2 のうち、一方の磁性層を磁化の向きが固定された磁化固定層として、他方の磁性層を磁化の向きが変化する磁化自由層即ち記憶層とする。

また、記憶素子 5 3 は、ビット線 5 6 と、ソース領域 5 7 とに、それぞれ上下のコンタクト層 5 4 を介して接続されている。これにより、記憶素子 5 3 に電流を流して、スピン注入により記憶層の磁化の向きを反転させることができる。

【 0 0 1 3 】

このようなスピン注入による磁化反転を利用する構成のメモリ装置の場合、図 1 3 に示した一般的な MRAM と比較して、デバイス構造を単純化することができ、そのために高密度化が可能になるという特徴も有している。

また、スピン注入による磁化反転を利用することにより、外部磁界により磁化反転を行う一般的な MRAM と比較して、素子の微細化が進んでも、書き込みの電流が増大しないという利点がある。

【発明の概要】

【発明が解決しようとする課題】

【 0 0 1 4 】

ところで、MRAM の場合は、記憶素子とは別に書き込み配線（ワード線やビット線）を設けて、書き込み配線に電流を流して発生する電流磁界により、情報の書き込み（記録）を行っている。そのため、書き込み配線に、書き込みに必要となる電流量を十分に流すことができる。

一方、スピン注入による磁化反転を利用する構成のメモリ装置においては、記憶素子に流す電流によりスピン注入を行って、記憶層の磁化の向きを反転させる必要がある。

そして、このように記憶素子に直接電流を流して情報の書き込み（記録）を行うことから、書き込みを行うメモリセルを選択するために、記憶素子を選択トランジスタと接続してメモリセルを構成する。この場合、記憶素子に流れる電流は、選択トランジスタに流すことが可能な電流（選択トランジスタの飽和電流）の大きさに制限される。

このため、選択トランジスタの飽和電流以下の電流で書き込みを行う必要があり、スピン注入の効率を改善して、記憶素子に流す電流を低減する必要がある。

【 0 0 1 5 】

10

20

30

40

50

また、読み出し信号を大きくするためには、大きな磁気抵抗変化率を確保する必要があり、そのためには記憶層の両側に接している中間層をトンネル絶縁層（トンネルバリア層）とした記憶素子の構成にすることが効果的である。

このように中間層としてトンネル絶縁層を用いた場合には、トンネル絶縁層が絶縁破壊することを防ぐために、記憶素子に流す電流量に制限が生じる。この観点からも、スピン注入時の電流を抑制する必要がある。

【0016】

この電流値を下げるためには、この電流値が記憶層の膜厚に比例し、記憶層の飽和磁化の2乗に比例するので、これら（膜厚や飽和磁化）を調節すれば良いことがわかる（例えば、非特許文献3参照）。

そして、例えば特許文献3には、記録材料の磁化量（ M_s ）を低減すれば、電流値を低減できることが示されている。

【0017】

しかしながら、一方で、電流によって書き込まれた情報を記憶しなければ不揮発性メモリとはなり得ない。つまり、記憶層の熱揺らぎに対する安定性（熱安定性）の確保が必要である。

スピン注入による磁化反転を利用する記憶素子の場合、従来のMRAMと比較して、記憶層の体積が小さくなるので、単純に考えると熱安定性は低下する方向にある。

記憶層の熱安定性が確保されていないと、反転した磁化の向きが、熱により再反転してしまい、書き込みエラーとなってしまう。

そして、スピン注入による磁化反転を利用する記憶素子の大容量化を進めた場合、記録素子の体積は一層小さくなるので、熱安定性の確保は重要な課題となる。

【0018】

そのため、スピン注入による磁化反転を利用する記憶素子において、熱安定性は非常に重要な特性である。

【0019】

従って、スピン注入により記憶層の磁化の向きを反転させる構成の記憶素子がメモリとして存在し得るためには、スピン注入による磁化反転に必要な電流をトランジスタの飽和電流以下に減らし、また、書き込まれた情報をしっかり保持する熱安定性を確保する必要がある。

【0020】

以上のように、スピン注入による磁化反転に必要な電流を低減するには、記憶層の飽和磁化量 M_s を低減することや、記憶層を薄くすることが考えられる。例えば、上述の特許文献3のように、記憶層の材料に、飽和磁化量 M_s の低い材料を使用することが有効である。しかしながら、このように、単純に飽和磁化量 M_s の低い材料を用いた場合、情報をしっかりと保持する熱安定性を確保することができない。

そこで本発明においては、書き込み電流の低減と、熱安定性の改善を両立することができる記憶素子、並びにこの記憶素子を有するメモリ装置を提供することを目的とする。

【課題を解決するための手段】

【0021】

本発明の記憶素子は、膜面に垂直な磁化を有し、情報に対応して磁化の向きが変化される記憶層と、上記記憶層に記憶された情報の基準となる膜面に垂直な磁化を有する磁化固定層と、上記記憶層と上記磁化固定層の間に設けられる非磁性体による絶縁層と、上記磁化固定層の上記絶縁層側とは反対側に隣接する反強磁性層とを有する層構造を備える。そして上記層構造の積層方向にスピン偏極した電子を注入することにより、上記記憶層の磁化の向きが変化して、上記記憶層に対して情報の記録が行われるとともに、上記記憶層が受ける、実効的な反磁界の大きさが、上記記憶層の飽和磁化量よりも小さいものとされ、さらに上記記憶層及び上記磁化固定層が、界面磁気異方性エネルギーが反磁界エネルギーよりも大きくなる膜厚とされている。

特には、上記記憶層及び上記磁化固定層の膜厚は、 $E = K_i - (\mu_0 \cdot M_s^2 \cdot t) / 2$

10

20

30

40

50

で表される単位面積あたりのエネルギー障壁 E が、 $E > 0$ となる膜厚である。但し、 K_i は単位面積あたりの界面磁気異方性エネルギー、 M_s は飽和磁化、 μ_0 は真空の透磁率、 t は膜厚である。

また上記記憶層は $Co - Fe - B$ を有して構成される。

また上記磁化固定層は $Co - Fe - B$ を有して構成される。

【0022】

本発明のメモリ装置は、情報を磁性体の磁化状態により保持する記憶素子と、互いに交差する2種類の配線とを備え、記憶素子は上記本発明の記憶素子の構成であり、2種類の配線の上に記憶素子が配置され、これら2種類の配線を通じて、記憶素子に積層方向の電流が流れ、スピン偏極した電子が注入されるものである。

10

【0023】

上述の本発明の記憶素子の構成によれば、情報を磁性体の磁化状態により保持する記憶層を有し、この記憶層に対して中間層を介して磁化固定層が設けられ、中間層が絶縁体から成り、積層方向にスピン偏極した電子を注入することにより、記憶層の磁化の向きが変化して、記憶層に対して情報の記録が行われるので、積層方向に電流を流してスピン偏極した電子を注入することによって情報の記録を行うことができる。

そして、記憶層が受ける、実効的な反磁界の大きさが、記憶層の飽和磁化量よりも小さいことにより、記憶層が受ける反磁界が低くなっており、記憶層の磁化の向きを反転させるために必要となる、書き込み電流量を低減することができる。

一方、記憶層の飽和磁化量を低減しなくても書き込み電流量を低減することができるため、記憶層の飽和磁化量を十分な量として、記憶層の熱安定性を十分に確保することが可能になる。

20

また、強磁性層である記憶層、磁化固定層の膜厚を一定の範囲で設計することにより、垂直磁気異方性を付与する。

強磁性層の膜厚が一定の範囲内にあるとき、界面磁気異方性エネルギーが反磁界エネルギーを上回る。このとき、強磁性層の磁化容易軸が積層面に対して垂直方向となる。これによって、磁化の容易軸が面内方向の場合に比べて、記憶素子の反転電流を減少させることができる。

【0024】

また上述の本発明のメモリ装置の構成によれば、2種類の配線の上に記憶素子が配置され、これら2種類の配線を通じて記憶素子に積層方向の電流が流れ、スピン偏極した電子が注入されるものであることにより、2種類の配線を通じて記憶素子の積層方向に電流を流してスピン注入による情報の記録を行うことができる。

30

また、記憶層の飽和磁化量を低減しなくても、記憶素子の書き込み電流量を低減することが可能になるため、記憶素子に記録された情報を安定して保持すると共に、メモリ装置の消費電力を低減することが可能になる。

【発明の効果】

【0025】

本発明によれば、記憶層の飽和磁化量を低減しなくても、記憶素子の書き込み電流量を低減することが可能になるため、情報保持能力である熱安定性を十分に確保して、特性バランスに優れた記憶素子を構成することができる。特に記憶層及び磁化固定層が、界面磁気異方性エネルギーが反磁界エネルギーよりも大きくなる膜厚とされていることで、記憶層及び磁化固定層の磁化容易軸が積層面に対して垂直方向となる。これによって、磁化の容易軸が面内方向の場合に比べて、記憶素子の反転電流を減少させることができる。

40

従って、安定して動作する、信頼性の高いメモリ装置を実現することができる。

また、書き込み電流を低減して、記憶素子に書き込みを行う際の消費電力を低減することが可能になる。従って、メモリ装置全体の消費電力を低減することが可能になる。

【図面の簡単な説明】

【0026】

【図1】本発明の実施の形態のメモリ装置の概略構成の説明図である。

50

【図 2】実施の形態の記憶素子の断面図である。

【図 3】 $0.09 \times 0.18 \mu\text{m}$ サイズの記憶層の Co の量と、反転電流密度との関係を示した図である。

【図 4】 $0.09 \times 0.18 \mu\text{m}$ サイズの記憶層の Co の量と、熱安定性の指標との関係を示した図である。

【図 5】 50 nm サイズの記憶層の Co の量と、熱安定性の指標との関係を示した図である。

【図 6】実施の形態の実験 5 の試料の層構造及び測定結果の説明図である。

【図 7】実施の形態の実験 5 による膜厚依存性の説明図である。

【図 8】実施の形態の実験 6 の試料の層構造の説明図である。

10

【図 9】実施の形態の実験 6 の測定結果の説明図である。

【図 10】実施の形態の実験 7 の試料の層構造及び測定結果の説明図である。

【図 11】実施の形態の実験 8 の試料の層構造及び測定結果の説明図である。

【図 12】実施の形態の実験 8 の測定結果の説明図である。

【図 13】従来の MRAM の構成を模式的に示した斜視図である。

【図 14】スピン注入による磁化反転を利用したメモリ装置の概略構成の説明図である。

【図 15】図 14 のメモリ装置の断面図である。

【発明を実施するための形態】

【0027】

以下、本発明の実施の形態を次の順序で説明する。

20

< 1. 実施の形態の記憶素子の概要 >

< 2. 実施の形態の構成 >

< 3. 実験 >

【0028】

< 1. 実施の形態の記憶素子の概要 >

まず、発明の実施の形態となる記憶素子の概要について説明する。

本発明の実施の形態は、前述したスピン注入により、記憶素子の記憶層の磁化の向きを反転させて、情報の記録を行うものである。

記憶層は、強磁性層等の磁性体により構成され、情報を磁性体の磁化状態（磁化の向き）により保持するものである。

30

【0029】

詳しくは後述するが、記憶素子は、例えば図 2 に一例を示す層構造とされ、少なくとも 2 つの強磁性層としての記憶層 17、磁化固定層 15 を備え、またその 2 つの磁性層の間の中間層としての絶縁層 16（トンネル絶縁層）を備える。

特に本実施の形態の場合、強磁性体層である記憶層 17、磁化固定層 15 が、界面磁気異方性エネルギーが反磁界エネルギーよりも大きくなる膜厚とされている。

【0030】

記憶層 17 は、膜面に垂直な磁化を有し、情報に対応して磁化の向きが変化される。

磁化固定層 15 は、記憶層 17 に記憶された情報の基準となる膜面に垂直な磁化を有する。

40

絶縁層 16 は、非磁性体であって、記憶層 17 と磁化固定層 15 の間に設けられる。

【0031】

そして記憶層 17、絶縁層 16、磁化固定層 15 を有する層構造の積層方向にスピン偏極した電子を注入することにより、記憶層 17 の磁化の向きが変化して、記憶層 17 に対して情報の記録が行われる。

【0032】

スピン注入により磁性層（記憶層 17）の磁化の向きを反転させる基本的な動作は、巨大磁気抵抗効果素子（GMR 素子）もしくはトンネル磁気抵抗効果素子（MTJ 素子）から成る記憶素子に対して、その膜面に垂直な方向に、ある閾値以上の電流を流すものであ

50

る。このとき、電流の極性（向き）は、反転させる磁化の向きに依存する。

この閾値よりも絶対値が小さい電流を流した場合には、磁化反転を生じない。

【 0 0 3 3 】

スピン注入型磁気メモリにとって重要な課題は、熱安定性の確保と反転電流低減の両立である。

熱揺らぎによる磁化反転が原因で、書き込まれた状態が意図せず変わってしまうことがある得る。熱揺らぎによる磁化反転の発生頻度は、熱安定性の指標 を用いて記述される。

また、スピン注入磁化反転に必要な電流 I_{c0} は、消費電力やセルサイズの観点から小さいほうが望ましい。

10

【 0 0 3 4 】

熱安定性の指標 と反転電流 I_{c0} は、記憶層の磁化の容易軸の向きに応じて異なる。具体的には、以下の通りである。式（１）（２）は面内磁化（磁化の方向が膜面に平行）の場合の指標 と、反転電流 I_{c0} を示し、式（３）（４）は本実施の形態のように垂直磁化（磁化の方向が膜面に垂直）の場合の指標 と、反転電流 I_{c0} を示している。

【 0 0 3 5 】

【数１】

（面内磁化）

20

$$\Delta = \frac{KV}{k_B T} + \frac{\mu_0 M_s^2 V}{2k_B T} (N_y - N_x) \quad \text{式(1)}$$

$$I_{c0} = \left(\frac{4ek_B T}{\hbar} \right) \left(\frac{\alpha\Delta}{\eta} \right) \left(1 + \frac{N_z}{2(N_y - N_x)} \right) \quad \text{式(2)}$$

30

（垂直磁化）

$$\Delta = \frac{KV}{k_B T} - \frac{\mu_0 M_s^2 V}{2k_B T} (N_y - N_x) \quad \text{式(3)}$$

$$I_{c0} = \left(\frac{4ek_B T}{\hbar} \right) \left(\frac{\alpha\Delta}{\eta} \right) \quad \text{式(4)}$$

40

【 0 0 3 6 】

上記式（１）～（４）において、

K：容易軸方向の磁気異方性エネルギー密度、 μ_0 ：真空の透磁率、 M_s ：飽和磁化、 V ：体積、 k_B ：ボルツマン定数、 T ：温度、 (N_x, N_y, N_z) ：反磁界係数、 α ：ダンピング定数、 η ：スピン偏極率、 e ：電子の電荷、 \hbar ：換算プランク定数、である。

反磁界係数の添え字（ x 、 y 、 z ）は３次元空間の方向を示しており、（ x 、 y ）が積層面内方向、 z が積層面に垂直な方向である。

50

は記憶層の磁化を反転させるために必要なエネルギー（以下、エネルギー障壁と呼ぶ。）と熱エネルギーの比で定義され、この値が大きいほど熱安定性に優れていることになる。

【 0 0 3 7 】

面内磁化型においては、磁気異方性エネルギー密度 K は一般に無視できるほど小さく、上記式（１）の第二項が を支配的に決定する。

０以上の を確保するためには、 $N_y > N_x$ とする必要がある。このためには、記憶層の（ x 、 y ）面内の形状を楕円形や長方形とするとよい。

ここで、（ y 方向の長さ）＜（ x 方向の長さ）とする。このようにして得られるエネルギー障壁は、形状磁気異方性エネルギーと呼ばれる。形状磁気異方性エネルギーは、飽和磁化 M_s の２乗に比例する。

【 0 0 3 8 】

一方、垂直磁化型においては、ある程度大きな磁気異方性エネルギー密度 K が、０以上の を確保するために必要である。

一般には、結晶磁気異方性エネルギーと呼ばれる、磁性層の結晶構造に由来するエネルギーを用いる。

上記式（３）の第二項は、反磁界項と呼ばれ、 を減少させる方向に働く。

また、垂直磁化型では形状異方性エネルギーを利用する必要はないために、記憶層 １ ７の（ x 、 y ）面内の形状は、円形や正方形とされることが多い。このとき $N_y = N_x$ となる。

垂直磁化型の別の形態では、磁性層自体に結晶磁気異方性がない場合でも、隣接する層との界面にはたらく界面磁気異方性を用いる。

ここで、単位面積あたりの界面磁気異方性エネルギーを K_i とすると、 $K = K_i / t$ となる。ここで、 t は磁性層の膜厚である。 の式から、単位面積あたりのエネルギー障壁 E は、次のようになる。

【 0 0 3 9 】

【 数 ２ 】

$$E = K_i - \frac{\mu_0 M_s^2 t}{2} \quad \text{式(5)}$$

【 0 0 4 0 】

なお、ここでは簡単のため $N_z - N_x = 1$ とした。この式（５）の第二項は反磁界エネルギーである。

そして $E > 0$ が垂直磁化となる条件である。これより、膜厚が薄いほど垂直磁化に成りやすい。

界面磁気異方性エネルギーを用いる場合、飽和磁化 M_s と単位面積あたりの界面磁気異方性エネルギー K_i 自体も膜厚依存を持つために、記憶層 １ ７や磁化固定層 １ ５が垂直磁化となるためには上記式（５）の $E > 0$ を満たすような膜厚を用いる必要がある。

従って本実施の形態では、強磁性体層である記憶層 １ ７、磁化固定層 １ ５は、単位面積あたりのエネルギー障壁 E が、 $E > 0$ となる膜厚とされる。

【 0 0 4 １ 】

また、本実施の形態では、記憶層 １ ７が受ける、実効的な反磁界の大きさが、記憶層 １ ７の飽和磁化量よりも小さいものとされる。

熱安定性の指標 と電流の閾値 I_c とは、トレードオフの関係になることが多い。そのため、メモリ特性を維持するには、これらの両立が課題となる。

【 0 0 4 2 】

記憶層 1 7 の磁化状態を変化させる電流の閾値は、実際には、例えば記憶層 1 7 の厚さが 2 n m であり、平面パターンが 1 0 0 n m × 1 5 0 n m の略楕円形の T M R 素子において、+ 側の閾値 + $I_c = + 0.5 \text{ mA}$ であり、- 側の閾値 - $I_c = - 0.3 \text{ mA}$ であり、その際の電流密度は約 $3.5 \times 10^6 \text{ A / cm}^2$ である。

【 0 0 4 3 】

これに対して、電流磁場により磁化反転を行う通常の M R A M では、書き込み電流が数 m A 以上必要となる。

従って、スピン注入によって磁化反転を行う場合には、上述のように書き込み電流の閾値が十分に小さくなるため、集積回路の消費電力を低減させるために有効であることが分かる。

また、通常の M R A M で必要とされる、電流磁界発生用の配線（図 1 3 の配線 1 0 5 ）が不要となるため、集積度においても通常の M R A M に比較して有利である。

【 0 0 4 4 】

そして、スピン注入により磁化反転を行う場合には、記憶素子に直接電流を流して情報の書き込み（記録）を行うことから、書き込みを行うメモリセルを選択するために、記憶素子を選択トランジスタと接続してメモリセルを構成する。

この場合、記憶素子に流れる電流は、選択トランジスタで流すことが可能な電流（選択トランジスタの飽和電流）の大きさによって制限される。

【 0 0 4 5 】

選択トランジスタの飽和電流よりも、スピン注入による磁化の反転電流 I_{c0} を小さくするためには、記憶層 1 7 の飽和磁化量 M_s を減らせば良い。

しかし、単純に飽和磁化量 M_s を減らした場合（例えば、特許文献 3 ）には、記憶層 1 7 の熱安定性が著しく損なわれ、メモリとしての機能を果せなくなる。

メモリを構成するためには、熱安定性の指標 がある程度以上の大きさである必要がある。

【 0 0 4 6 】

そこで、本願の発明者等が種々の検討を行った結果、記憶層 1 7 を構成する強磁性層として、例えば C o - F e - B の組成を選定することにより、記憶層 1 7 が受ける実効的な反磁界（ $M_{\text{effective}}$ ）の大きさが、記憶層 1 7 の飽和磁化量 M_s よりも小さくなることを見出した。

上述の強磁性材料を用いることにより、記憶層 1 7 が受ける実効的な反磁界の大きさが、記憶層 1 7 の飽和磁化量 M_s よりも小さい構成となる。

これにより、記憶層 1 7 が受ける反磁界を小さくすることができるので、式（ 3 ）により表される熱安定性を損ねることなく、式（ 4 ）により表される反転電流 I_{c0} を低減する効果が得られる。

さらに、発明者らは、上記の選定された C o - F e - B 組成の内、限られた組成範囲において、C o - F e - B が膜面垂直方向に磁化し、それにより、G b i t クラスの容量を実現可能な極微小記録素子においても十分な熱安定性が確保可能であることを見出した。

従って、G b i t クラスのスピン注入型メモリにおいて熱安定性を保った状態で、低電流で情報の書き込みができる、という安定したメモリの形成を可能にする。

【 0 0 4 7 】

本実施の形態では、記憶層 1 7 が受ける実効的な反磁界の大きさが、記憶層 1 7 の飽和磁化量 M_s よりも小さい構成、即ち、記憶層 1 7 の飽和磁化量 M_s に対する実効的な反磁界の大きさの比の値を 1 より小さくする。

【 0 0 4 8 】

さらに、選択トランジスタの飽和電流値を考慮して、記憶層 1 7 と磁化固定層 1 5 との間の非磁性の中間層として、絶縁体から成るトンネル絶縁層（絶縁層 1 6 ）を用いて磁気トンネル接合（M T J）素子を構成する。

トンネル絶縁層を用いて磁気トンネル接合（M T J）素子を構成することにより、非磁

10

20

30

40

50

性導電層を用いて巨大磁気抵抗効果（GMR）素子を構成した場合と比較して、磁気抵抗変化率（MR比）を大きくすることができ、読み出し信号強度を大きくすることができるためである。

【0049】

そして、特に、このトンネル絶縁層16の材料として、酸化マグネシウム（MgO）を用いることにより、これまで一般的に用いられてきた酸化アルミニウムを用いた場合よりも、磁気抵抗変化率（MR比）を大きくすることができる。

また、一般に、スピン注入効率はMR比に依存し、MR比が大きいほど、スピン注入効率が向上し、磁化反転電流密度を低減することができる。

従って、中間層であるトンネル絶縁層16の材料として酸化マグネシウムを用い、同時に上記の記憶層17を用いることにより、スピン注入による書き込み閾値電流を低減することができ、少ない電流で情報の書き込み（記録）を行うことができる。また、読み出し信号強度を大きくすることができる。

これにより、MR比（TMR比）を確保して、スピン注入による書き込み閾値電流を低減することができ、少ない電流で情報の書き込み（記録）を行うことができる。また、読み出し信号強度を大きくすることができる。

【0050】

このようにトンネル絶縁層16を酸化マグネシウム（MgO）膜により形成する場合には、MgO膜が結晶化していて、001方向に結晶配向性を維持していることがより望ましい。

【0051】

なお、本実施の形態において、記憶層17と磁化固定層15との間の中間層（トンネル絶縁層16）は、酸化マグネシウムから成る構成とする他にも、例えば酸化アルミニウム、窒化アルミニウム、 SiO_2 、 Bi_2O_3 、 MgF_2 、 CaF_2 、 SrTiO_2 、 AlLaO_3 、 Al-N-O 等の各種の絶縁体、誘電体、半導体を用いて構成することもできる。

【0052】

トンネル絶縁層16の面積抵抗値は、スピン注入により記憶層17の磁化の向きを反転させるために必要な電流密度を得る観点から、数十 μm^2 程度以下に制御する必要がある。

そして、MgO膜から成るトンネル絶縁層16では、面積抵抗値を上述の範囲とするために、MgO膜の膜厚を1.5nm以下に設定する必要がある。

【0053】

また、記憶層17の磁化の向きを、小さい電流で容易に反転できるように、記憶素子を小さくすることが望ましい。

従って、好ましくは、記憶素子の面積を0.01 μm^2 以下とする。

【0054】

なお、本実施の形態における記憶層17は組成の異なる他の強磁性層を直接積層させることも可能である。また、強磁性層と軟磁性層とを積層させたり、複数層の強磁性層を軟磁性層や非磁性層を介して積層させたりすることも可能である。このように積層させた場合でも、本発明でいう効果が得られる。

特に複数層の強磁性層を非磁性層に介して積層させた構成としたときには、強磁性層の層間の相互作用の強さを調整することが可能になるため、記憶素子の寸法がサブミクロン以下になっても、磁化反転電流が大きくならないように抑制することが可能になるという効果が得られる。この場合の非磁性層の材料としては、Ru, Os, Re, Ir, Au, Ag, Cu, Al, Bi, Si, B, C, Cr, Ta, Pd, Pt, Zr, Hf, W, Mo, Nbまたはそれらの合金を用いることができる。

【0055】

記憶素子のその他の構成は、スピン注入により情報を記録する記憶素子の従来公知の構成と同様とすることができる。

【0056】

10

20

30

40

50

磁化固定層 15 は、強磁性層のみにより、或いは反強磁性層と強磁性層の反強磁性結合を利用することにより、その磁化の向きが固定された構成とすることが出来る。

また、磁化固定層 15 は、単層の強磁性層から成る構成、或いは複数層の強磁性層を非磁性層を介して積層した積層フェリピン構造とすることが出来る。

積層フェリピン構造の磁化固定層 15 を構成する強磁性層の材料としては、Co, CoFe, CoFeB 等を用いることができる。また、非磁性層の材料としては、Ru, Re, Ir, Os 等を用いることができる。

【0057】

反強磁性層の材料としては、FeMn 合金、PtMn 合金、PtCrMn 合金、NiMn 合金、IrMn 合金、NiO、Fe₂O₃ 等の磁性体を挙げることができる。

10

また、これらの磁性体に、Ag, Cu, Au, Al, Si, Bi, Ta, B, C, O, N, Pd, Pt, Zr, Hf, Ir, W, Mo, Nb 等の非磁性元素を添加して、磁気特性を調整したり、その他の結晶構造や結晶性や物質の安定性等の各種物性を調整したりすることができる。

【0058】

また、記憶素子の膜構成は、記憶層 17 が磁化固定層 15 の下側に配置される構成でも、下側に配置される構成でも全く問題はない。

さらには、磁化固定層 15 が記憶層 17 の上下に存在する、いわゆるデュアル構造でもよい。

【0059】

20

なお、記憶素子の記憶層 17 に記録された情報を読み出す方法としては、記憶素子の記憶層 17 に薄い絶縁膜を介して、情報の基準となる磁性層を設けて、絶縁層 16 を介して流れる強磁性トンネル電流によって読み出してもよいし、磁気抵抗効果により読み出してもよい。

【0060】

< 2 . 実施の形態の構成 >

続いて、本発明の実施の形態の具体的構成について説明する。

本発明の一実施の形態としてのメモリ装置の概略構成図（斜視図）を図 1 に示す。

このメモリ装置は、互いに直交する 2 種類のアドレス配線（例えばワード線とビット線）の交点付近に、磁化状態で情報を保持することができる記憶素子 3 が配置されて成る。

30

即ち、シリコン基板等の半導体基体 10 の素子分離層 2 により分離された部分に、各メモリセルを選択するための選択用トランジスタを構成する、ドレイン領域 8、ソース領域 7、並びにゲート電極 1 が、それぞれ形成されている。このうち、ゲート電極 1 は、図中前後方向に延びる一方のアドレス配線（例えばワード線）を兼ねている。

ドレイン領域 8 は、図中左右の選択用トランジスタに共通して形成されており、このドレイン領域 8 には、配線 9 が接続されている。

【0061】

そして、ソース領域 7 と、上方に配置された、図中左右方向に延びる他方のアドレス配線（例えばビット線）6 との間に、記憶素子 3 が配置されている。この記憶素子 3 は、スピ

40

ン注入により磁化の向きが反転する強磁性層から成る記憶層を有する。

また、この記憶素子 3 は、2 種類のアドレス配線 1, 6 の交点付近に配置されている。

この記憶素子 3 は、ビット線 6 と、ソース領域 7 とに、それぞれ上下のコンタクト層 4 を介して接続されている。

これにより、2 種類のアドレス配線 1, 6 を通じて、記憶素子 3 に上下方向の電流を流して、スピン注入により記憶層の磁化の向きを反転させることができる。

【0062】

また、本実施の形態のメモリ装置の記憶素子 3 の断面図を図 2 に示す。

図 2 に示すように、記憶素子 3 は、下層側から順に、下地層 14、磁化固定層 15、絶縁層 16、記憶層 17、キャップ層 18 が積層されている。

50

【 0 0 6 3 】

この場合、スピン注入により磁化 M 1 7 の向きが反転する記憶層 1 7 に対して、下層に磁化固定層 1 5 を設けている。

スピン注入型メモリにおいては、記憶層 1 7 の磁化 M 1 7 と磁化固定層 1 5 の磁化 M 1 5 の相対的な角度によって情報の「 0 」「 1 」を規定している。

記憶層 1 7 と磁化固定層 1 5 との間には、トンネルバリア層（トンネル絶縁層）となる絶縁層 1 6 が設けられ、記憶層 1 7 と磁化固定層 1 5 とにより、M T J 素子が構成されている。

また、磁化固定層 1 5 の下には下地層 1 4 が形成され、記憶層 1 7 の上にはキャップ層 1 8 が形成されている。

10

【 0 0 6 4 】

記憶層 1 7 は、磁化 M 1 7 の方向が層面垂直方向に自由に变化する磁気モーメントを有する強磁性体から構成されている。

磁化固定層 1 5 は、磁化 M 1 5 が膜面垂直方向に固定された磁気モーメントを有する強磁性体から構成されている。

【 0 0 6 5 】

情報の記憶は一軸異方性を有する記憶層 1 5 の磁化の向きにより行う。書込みは、膜面垂直方向に電流を印加し、スピントルク磁化反転を起こすことにより行う。このように、スピン注入により磁化の向きが反転する記憶層 1 5 に対して、下層に磁化固定層 1 5 が設けられ、記憶層 1 7 の記憶情報（磁化方向）の基準とされる。

20

本実施の形態では、記憶層 1 7、磁化固定層 1 5 としては C o - F e - B を用いる。

また記憶層 1 7、磁化固定層 1 5 は、単位面積あたりのエネルギー障壁 E が、 $E > 0$ となる膜厚とされる。

【 0 0 6 6 】

磁化固定層 1 5 は情報の基準であるので、記録や読み出しによって磁化の方向が変化してはいけませんが、必ずしも特定の方向に固定されている必要はなく、記憶層 1 7 よりも保磁力を大きくするか、膜厚を厚くするか、あるいは磁気ダンピング定数を大きくして記憶層 1 7 よりも動きにくくすればよい。

磁化を固定する場合には P t M n、I r M n などの反強磁性体を磁化固定層 1 5 に接触させるか、あるいはそれらの反強磁性体に接触した磁性体を R u 等の非磁性体を介して磁氣的に結合させ、磁化固定層 1 5 を間接的に固定しても良い。

30

【 0 0 6 7 】

本実施の形態においては、特に、記憶層 1 7 が受ける実効的な反磁界の大きさが記憶層 1 7 の飽和磁化量 M s よりも小さくなるように、記憶素子 3 の記憶層 1 7 の組成が調整されている。

即ち、記憶層 1 7 の強磁性材料 C o - F e - B 組成を選定し、記憶層 1 7 が受ける実効的な反磁界の大きさを低くして、記憶層 1 7 の飽和磁化量 M s よりも小さくなるようにする。

【 0 0 6 8 】

さらに、本実施の形態において、中間層である絶縁層 1 6 を、酸化マグネシウム（M g O）層としている。この場合には、磁気抵抗変化率（M R 比）を高くすることができる。

40

このように M R 比を高くすることによって、スピン注入の効率を向上して、記憶層 1 7 の磁化 M 1 7 の向きを反転させるために必要な電流密度を低減することができる。

【 0 0 6 9 】

本実施の形態の記憶素子 3 は、下地層 1 4 からキャップ層 1 8 までを真空装置内で連続的に形成して、その後エッチング等の加工により記憶素子 3 のパターンを形成することにより、製造することができる。

【 0 0 7 0 】

以上の本実施の形態によれば、記憶素子 3 の記憶層 1 7 が、記憶層 1 7 が受ける実効的な反磁界の大きさが記憶層 1 7 の飽和磁化量 M s よりも小さくなるように構成されている

50

ので、記憶層 17 が受ける反磁界が低くなっており、記憶層 17 の磁化 M_{17} の向きを反転させるために必要となる、書き込み電流量を低減することができる。

一方、記憶層 17 の飽和磁化量 M_s を低減しなくても書き込み電流量を低減することができるため、記憶層 17 の飽和磁化量 M_s を十分な量として、記憶層 17 の熱安定性を十分に確保することが可能になる。

【0071】

また本実施の形態では記憶層 17、磁化固定層 15 は、単位面積あたりのエネルギー障壁 E が、 $E > 0$ となる膜厚とされる。

記憶層 17、磁化固定層 15 の膜厚が $E > 0$ となる一定の範囲内にあるとき、界面磁気異方性エネルギーが反磁界エネルギーを上回る。このとき、記憶層 17、磁化固定層 15 の磁化容易軸が積層面に対して垂直方向となる。これによって、磁化の容易軸が面内方向の場合に比べて、記憶素子の反転電流を減少させることができる。

【0072】

これらのことから、情報保持能力である熱安定性を十分に確保することと、磁化反転電流（書き込み電流）の低減が両立でき、特性バランスに優れた記憶素子 3 を構成することができる。これにより、動作エラーをなくして、記憶素子 3 の動作マージンを十分に得ることができ、記憶素子 3 を安定して動作させることができる。

従って、安定して動作する、信頼性の高いメモリ装置を実現することができる。

【0073】

また、書き込み電流を低減して、記憶素子 3 に書き込みを行う際の消費電力を低減することが可能なため、本実施の形態の記憶素子 3 によりメモリセルを構成した、メモリ装置全体の消費電力を低減することが可能になる。

従って、情報保持特性が優れた、安定して動作する信頼性の高いメモリ装置を実現することができ、記憶素子 3 を備えたメモリ装置において、消費電力を低減することができる。

【0074】

また、図 2 に示した記憶素子 3 を備え、図 1 に示した構成のメモリ装置は、メモリ装置を製造する際に、一般の半導体 MOS 形成プロセスを適用できるという利点を有している。

従って、本実施の形態のメモリ装置を、汎用メモリとして適用することが可能になる。

【0075】

< 3 . 実験 >

ここで、本実施の形態の記憶素子の構成において、具体的に記憶層 17 を構成する強磁性層の材料を選定することにより、記憶層 17 が受ける実効的な反磁界の大きさを調整して、記憶素子の試料を作製し、その特性を調べた。

さらに、強磁性体層である記憶層 17、磁化固定層 15 としての適切な膜厚についての実験も行った。

【0076】

実際のメモリ装置には、図 1 に示したように、記憶素子 3 以外にもスイッチング用の半導体回路等が存在するが、ここでは、記憶層 17 の磁化反転特性を調べる目的で、記憶素子のみを形成したウェハにより検討を行った。

なお、以下の【実験 1】～【実験 4】では、記憶層 17 の強磁性材料 $Co - Fe - B$ 組成を選定し、記憶層 17 が受ける実効的な反磁界の大きさを低くして、記憶層 17 の飽和磁化量 M_s よりも小さくするようにすることについて検討した。

また【実験 5】～【実験 8】では、記憶層 17、磁化固定層 15 の膜厚について検討した。

【0077】

【実験 1】

厚さ 0.725 mm のシリコン基板上に、厚さ 300 nm の熱酸化膜を形成し、その上

10

20

30

40

50

に図 2 に示した構成の記憶素子 3 を形成した。

具体的には、図 2 に示した構成の記憶素子 3 において、各層の材料及び膜厚を次のように選定した。

- ・下地層 14：膜厚 10 nm の Ta 膜と膜厚 25 nm の Ru 膜の積層膜
- ・磁化固定層 15：膜厚 2.5 nm の CoFeB 膜
- ・トンネル絶縁層 16：膜厚 0.9 nm の酸化マグネシウム膜
- ・記憶層 17：磁化固定層と同じ組成の CoFeB 膜
- ・キャップ層 18：膜厚 3 nm の Ta 膜、膜厚 3 nm の Ru 膜、膜厚 3 nm の Ta 膜の積層膜

このように各層を選定し、また下地層 14 とシリコン基板との間に図示しない膜厚 100 nm の Cu 膜（後述するワード線となるもの）を設けた。

上記膜構成で、記憶層 17 の強磁性層は、材質を Co - Fe - B の 3 元系合金とし、強磁性層の膜厚を 2.0 nm に固定した。

【0078】

酸化マグネシウム膜から成る絶縁層 16 以外の各層は、DC マグネトロンスパッタ法を用いて成膜した。

酸化マグネシウム (MgO) 膜から成る絶縁層 16 は、RF マグネトロンスパッタ法を用いて成膜した。

さらに、記憶素子 3 の各層を成膜した後に、磁場中熱処理炉で加熱処理を行った。

【0079】

次に、ワード線部分をフォトリソグラフィによってマスクした後に、ワード線以外の部分の積層膜に対して Ar プラズマにより選択エッチングを行うことにより、ワード線（下部電極）を形成した。

この際に、ワード線部分以外は、基板の深さ 5 nm までエッチングされた。

【0080】

その後、電子ビーム描画装置により記憶素子 3 のパターンのマスクを形成し、積層膜に対して選択エッチングを行い、記憶素子 3 を形成した。記憶素子 3 部分以外は、ワード線の Cu 層直上までエッチングした。

なお、特性評価用の記憶素子には、磁化反転に必要なスピントルクを発生させるために、記憶素子に十分な電流を流す必要があるため、トンネル絶縁層の抵抗値を抑える必要がある。そこで、記憶素子 3 のパターンを、短軸 0.09 μm × 長軸 0.18 μm の楕円形状として、記憶素子 3 の面積抵抗値 (μm^2) が 20 μm^2 となるようにした。

【0081】

次に、記憶素子 3 部分以外を、厚さ 100 nm 程度の Al_2O_3 のスパッタリングによって絶縁した。

その後、フォトリソグラフィを用いて、上部電極となるビット線及び測定用のパッドを形成した。

このようにして、記憶素子 3 の試料を作製した。

【0082】

そして、上述の製造方法により、それぞれ記憶層 17 の強磁性層の Co - Fe - B 合金の組成を変えた、記憶素子 3 の各試料を作製した。

Co - Fe - B 合金の組成は、CoFe と B との組成比（原子％）を 80 : 20 に固定して、CoFe 中の Co の組成比 x（原子％）を、90％、80％、70％、60％、50％、40％、30％、20％、10％、0％と変化させた。

【0083】

以上、作製した記憶素子 3 の各試料に対して、それぞれ以下のようにして、特性の評価を行った。

測定に先立ち、反転電流のプラス方向とマイナス方向の値を対称になるように制御することを可能にするため、記憶素子 3 に対して、外部から磁界を与えることができるように構成した。

10

20

30

40

50

また、記憶素子 3 に印加される電圧が、絶縁層 1 6 が破壊しない範囲内の 1 V までとなるように設定した。

【 0 0 8 4 】

(飽和磁化量の測定)

飽和磁化量 M_s を、試料振動型磁力計 (Vibrating Sample Magnetometer) を使用した、VSM 測定によって、測定した。

【 0 0 8 5 】

(実効的な反磁界の測定)

実効的な反磁界の測定用の試料として、上述した記憶素子 3 の試料とは別に、記憶素子 3 を構成する各層を形成し、これを 2 0 m m × 2 0 m m 角の平面パターンに形成した試料を作製した。

そして、FMR (Ferromagnetic Resonance) 測定によって、実効的な反磁界の大きさ $M_{\text{effective}}$ を求めた。

この FMR 測定によって求められる、任意の外部磁場 H_{ex} に対する共鳴周波数 f_{FMR} は、下記の式 (6) で与えられる。

【 0 0 8 6 】

【 数 3 】

$$f_{\text{FMR}} = \gamma' \sqrt{4\pi M_{\text{effective}} (H_K + H_{\text{ex}})} \quad \text{式(6)}$$

【 0 0 8 7 】

ここで、式 (6) 中の $M_{\text{effective}}$ は、 $4 M_{\text{effective}} = 4 M_s - H$ (H : 膜面に垂直な方向の異方性磁界) で表すことができる。

【 0 0 8 8 】

(反転電流値及び熱安定性の測定)

本実施の形態による記憶素子 3 の書き込み特性を評価する目的で、反転電流値の測定を行った。

記憶素子 3 に 1 0 μ s から 1 0 0 m s のパルス幅の電流を流して、その後の記憶素子 3 の抵抗値を測定した。

さらに、記憶素子 3 に流す電流量を変化させて、この記憶素子 3 の記憶層 1 7 の磁化 M_{17} の向きが反転する電流値を求めた。この電流値のパルス幅依存性をパルス幅 1 n s に外挿した値を、反転電流値とした。

また、反転電流値のパルス幅依存性の傾きは、記憶素子 3 の前述した熱安定性の指標 () に対応する。反転電流値がパルス幅によって変化しない (傾きが小さい) ほど、熱の擾乱に強いことを意味する。

そして、記憶素子 3 間のばらつきを考慮するために、同一構成の記憶素子 3 を 2 0 個程度作製して、上述の測定を行い、反転電流値及び熱安定性の指標 の平均値を求めた。

さらに、測定により得られた反転電流値の平均値と、記憶素子 3 の平面パターンの面積とから、反転電流密度 J_{c0} を算出した。

【 0 0 8 9 】

記憶素子 3 の各試料について、記憶層 1 7 の Co - Fe - B 合金の組成と、飽和磁化量 M_s 及び実効的な反磁界の大きさ $M_{\text{effective}}$ の測定結果、さらに飽和磁化量と実効的な反磁界の大きさとの比 $M_{\text{effective}} / M_s$ を表 1 に示す。ここで、表 1 に記載の記憶層 1 7 の Co - Fe - B 合金の Co 量は原子 % で示している。

【 0 0 9 0 】

【表 1】

	Ms(emu/cc)	Meffective(emu/cc)	Meffective/Ms
(Co ₉₀ Fe ₁₀) ₈₀ -B ₂₀	960	1210	1.26
(Co ₈₀ Fe ₂₀) ₈₀ -B ₂₀	960	1010	1.05
(Co ₇₀ Fe ₃₀) ₈₀ -B ₂₀	1040	900	0.87
(Co ₆₀ Fe ₄₀) ₈₀ -B ₂₀	1200	830	0.69
(Co ₅₀ Fe ₅₀) ₈₀ -B ₂₀	1300	690	0.53
(Co ₄₀ Fe ₆₀) ₈₀ -B ₂₀	1300	500	0.38
(Co ₃₀ Fe ₇₀) ₈₀ -B ₂₀	1260	390	0.31
(Co ₂₀ Fe ₈₀) ₈₀ -B ₂₀	1230	360	0.29
(Co ₁₀ Fe ₉₀) ₈₀ -B ₂₀	1200	345	0.29
Fe ₈₀ -B ₂₀	1160	325	0.28

10

20

【0091】

表 1 から、 $(\text{Co}_x\text{Fe}_{100-x})_{80}\text{B}_{20}$ の Co 量 x が 70 % 以下の場合においては、実効的な反磁界の大きさ (Meffective) は飽和磁化量 Ms よりも小さく、つまり、Co 量 x が 70 % 以下のときの比 Meffective / Ms は 1.0 より小さな値になっている。

30

さらに、Co 量 x が小さくなるほど、Meffective と Ms の差が大きくなっていることが確認できる。

【0092】

反転電流値の測定結果を図 3 に示し、熱安定性の指標の測定結果を図 4 に示す。

図 3 は、記憶層 17 の Co - Fe - B 合金の Co 量 x (Co Fe 中の含有量 ; 原子 %) と、反転電流値から求めた反転電流密度 J_{c0} との関係を示している。

図 4 は、記憶層 17 の Co - Fe - B 合金の Co 量 (Co Fe 中の含有量 ; 原子 %) と、熱安定性の指標 との関係を示している。

【0093】

図 3 より、Co 量 x が小さくなるにつれて、反転電流密度 J_{c0} が小さくなっていくことがわかる。

40

これは、Co 量 x が小さくなった場合、飽和磁化量 Ms は増加するが実効的な反磁界 Meffective が小さくなるために、両者の積 (Ms × Meffective) としては小さくなることに起因する。

【0094】

図 4 より、Co 量 x が小さくなるにつれて、熱安定性の指標 が大きくなっていき、Co 量 x がある程度以上小さくなると熱安定性の指標 が大きい値で安定することが分かる。

これは、図 5 に示した飽和磁化量 Ms の測定結果と、式 (2) より熱安定性の指標 が飽和磁化量 Ms に比例することとから予想される変化とよく一致している。

50

【 0 0 9 5 】

表 1、図 4、図 5 の結果より、実効的な反磁界 $M_{\text{effective}}$ が飽和磁化量 M_s よりも小さくなる、Co 量 x が 70 % 以下の組成において、 M_s を下げるといった熱安定性を犠牲にする手法を用いずに、高い熱安定性を有したまま、反転電流値 J_{c0} を低減できることが明らかになった。

【 0 0 9 6 】

[実験 2]

上記の [実験 1] により、 $(\text{Co}_x\text{Fe}_{100-x})_{80}\text{B}_{20}$ の場合、Co 量 x が 70 % より大きい組成で高い熱安定性を有したまま、反転電流値 J_{c0} を低減できることがわかった。

そこで、[実験 2] において $(\text{Co}_{70}\text{Fe}_{30})_{80}\text{B}_z$ 、および $(\text{Co}_{80}\text{Fe}_{20})_{80}\text{B}_z$ 組成の記憶層 17 を用いて、B 量 z が Co と Fe の比と $M_{\text{effective}} / M_s$ にどのような影響を与えるかを調べた。試料の詳細は [実験 1] と同様である。

【 0 0 9 7 】

表 2 に $(\text{Co}_{70}\text{Fe}_{30})_{100-z}\text{B}_z$ で、B 量 z (原子%) を 5 ~ 40 % とした Co Fe B 合金の組成と、飽和磁化量 M_s 及び実効的な反磁界の大きさ $M_{\text{effective}}$ の測定結果、さらに飽和磁化量と実効的な反磁界の大きさとの比 $M_{\text{effective}} / M_s$ を示す。

また表 3 には、 $(\text{Co}_{80}\text{Fe}_{20})_{100-z}\text{B}_z$ の場合で、同様に、B 量 z (原子%) を 5 ~ 40 % とした Co Fe B 合金の組成と、飽和磁化量 M_s 、実効的な反磁界の大きさ $M_{\text{effective}}$ 、比 $M_{\text{effective}} / M_s$ を示している。

【 0 0 9 8 】

【 表 2 】

	$M_s(\text{emu/cc})$	$M_{\text{effective}}(\text{emu/cc})$	$M_{\text{effective}}/M_s$
$(\text{Co}_{70}\text{Fe}_{30})_{95}\text{-B}_5$	1310	1090	0.83
$(\text{Co}_{70}\text{Fe}_{30})_{90}\text{-B}_{10}$	1250	1080	0.89
$(\text{Co}_{70}\text{Fe}_{30})_{80}\text{-B}_{20}$	1040	900	0.87
$(\text{Co}_{70}\text{Fe}_{30})_{70}\text{-B}_{30}$	820	730	0.89
$(\text{Co}_{70}\text{Fe}_{30})_{60}\text{-B}_{40}$	450	690	1.53

【 0 0 9 9 】

【 表 3 】

	$M_s(\text{emu/cc})$	$M_{\text{effective}}(\text{emu/cc})$	$M_{\text{effective}}/M_s$
$(\text{Co}_{80}\text{Fe}_{20})_{95}\text{-B}_5$	1250	1280	1.02
$(\text{Co}_{80}\text{Fe}_{20})_{90}\text{-B}_{10}$	1100	1140	1.04
$(\text{Co}_{80}\text{Fe}_{20})_{80}\text{-B}_{20}$	960	1010	1.05
$(\text{Co}_{80}\text{Fe}_{20})_{70}\text{-B}_{30}$	750	890	1.19
$(\text{Co}_{80}\text{Fe}_{20})_{60}\text{-B}_{40}$	430	690	1.60

【 0 1 0 0 】

表 2 の結果より、 $(\text{Co}_{70}\text{Fe}_{30})_{100-z}\text{B}_z$ のように Co と Fe の比を 70 / 30 で固定した場合、B 量 $z = 40$ 原子% 以外の組成では飽和磁化量 M_s が実効的な反磁界 $M_{\text{effective}}$

ctiveより小さくなっていることが確認できる。

【0101】

表3の結果より、 $(\text{Co}_{80}\text{Fe}_{20})_{100-z}\text{B}_z$ のようにCoとFeの比を80/20で固定した場合、いずれの組成においても飽和磁化量Msが実効的な反磁界Meffectiveより大きくなっていることが確認できる。

【0102】

上述の表1～3の結果より、B量zが30原子%以下の範囲であれば、飽和磁化量Msと実効的な反磁界Meffectiveの大小関係はCoとFeの比で決定されることが明らかになった。

従って、記憶層17の飽和磁化量Msが実効的な反磁界Meffectiveより小さくなるCo-Fe-B合金の組成は、

0 Co_x 70、

30 Fe_y 100、

0 < B_z 30において、

$(\text{Co}_x - \text{Fe}_y)_{100-z} - \text{B}_z$ である。

【0103】

[実験3]

Gbitクラスのスピ注入型メモリでは、記録素子のサイズが100nm以下になることが想定される。そこで、[実験3]において、50nmのサイズの記録素子を用いて、熱安定性を評価した。

Co-Fe-B合金の組成は、CoFeとBとの組成比(原子%)を80:20に固定して、CoFe中のCoの組成比x(原子%)を、90%、80%、70%、60%、50%、40%、30%、20%、10%、0%と変化させた。

素子サイズ以外の試料の詳細は[実験1]と同様である。

【0104】

記録素子3のサイズが50nmの場合のCo-Fe-B合金のCo量(CoFe中の含有量;原子%)と熱安定性の指標の関係を図5に示す。

【0105】

図5より、素子サイズが50nmになったことにより、熱安定性指数のCo-Fe-B合金組成依存性が、図4に示した短軸0.09μm×長軸0.18μmの楕円形状記録素子で得られたのCo-Fe-B合金組成依存性から大きく変化したことが分かる。

【0106】

図5によると、Feが60原子%以上存在するCo-Fe-B合金組成の場合にのみ、高い熱安定性が保持されている。

種々の検討を行った結果、Feが60原子%以上存在するCo-Fe-B合金が極微小な記録素子において高い熱安定性を示す理由は、Co-Fe-B合金の磁化が膜面面直方向を向いていることに起因していることが明らかになった。

Co-Fe-B合金の磁化が膜面面直方向になっている理由は、飽和磁化量Msが実効的な反磁界Meffectiveより著しく小さい組成であることに起因していると思われる。

また、垂直磁化膜になると極微小素子においても熱安定性が保たれる理由は、実効的な異方性磁界に関係しており、垂直磁化膜の実効的な異方性磁界は一般的に面内磁化膜よりも遥かに大きな値になる。つまり、垂直磁化膜では、大きな実効的な異方性磁界の効果により、面内磁化膜では十分な熱安定性()を確保できない極微小な素子においても高い熱安定性()を保つことが出来る。

上記の実験結果から、 $(\text{Co}_x\text{Fe}_{100-x})_{80}\text{B}_{20}$ という組成のCo-Fe-B合金では、Fe_{100-x}が60以上になる場合、Gbitクラスのスピ注入を利用したメモリ装置に好適となるといえる。

【0107】

[実験4]

上記[実験3]において、 $(\text{Co}_x\text{Fe}_{100-x})_{80}\text{B}_{20}$ という組成のCo-Fe-B合金

では、Fe量が60以上になる場合、Gbitクラスのスピ注入を利用したメモリ装置に好適となることを示した。[実験4]では、さらに、B量を5～30原子%の範囲のCo-Fe-B合金で50nmのサイズの記録素子を作製し、熱安定性を評価した。

素子サイズ以外の試料の詳細は[実験1]と同様である。

【0108】

Co量 $x = 50$ 、 40 、 30 、 20 、 10 、 0 およびB量 $z = 5$ 、 10 、 20 、 30 という範囲における $(Co_xFe_{100-x})_{100-z}B_z$ という組成のCo-Fe-B合金と熱安定性の指標の関係を表4に示す。

【0109】

【表4】

	$(Co_{50}Fe_{50})_{100-z}B_z$	$(Co_{40}Fe_{60})_{100-z}B_z$	$(Co_{30}Fe_{70})_{100-z}B_z$	$(Co_{20}Fe_{80})_{100-z}B_z$	$(Co_{10}Fe_{90})_{100-z}B_z$	$Fe_{100-z}B_z$
$B_z=5$ 原子%	19	40	42	42	43	44
$B_z=10$ 原子%	20	41.5	43	44	44	45
$B_z=20$ 原子%	20	43	44	45	46	46
$B_z=30$ 原子%	21	45	47	48	48	48

10

20

【0110】

表4より、Co量 $x = 50$ かつB量 $z = 5 \sim 30$ の場合を除いたすべての組成において熱安定性が大きく保たれていることが分かる。

つまり、[実験4]の結果と同様に、Co量 $x = 50$ と60がGbitクラスのスピ注入型メモリに対応した極微小素子で高い熱安定性を確保する際の境界線になることが明らかになった。

【0111】

従って、上記の結果より、記憶層17のCo-Fe-B合金の組成が、

$0 < Co_x < 40$ 、

$60 < Fe_y < 100$ 、

$0 < B_z < 30$ において、

$(Co_xFe_y)_{100-z}B_z$ である場合、Gbitクラスのスピ注入型メモリを作製するのに好適であることが判明した。

30

【0112】

なおCo-Fe-B合金は、CoとFe比のFeが大きい組成において、 $M_{\text{effective}}$ と M_s の乖離が大きくなり、垂直磁化し易くなるため、熱安定性が確保し易くなる。

そのため、磁気メモリの容量が増加し、記憶素子3のサイズが小さくなったときはFeを多く含むCo-Fe-B合金の方が熱安定性を確保し易くなる。

そこで、例えば、 Fe_y が60、70nmの記憶層17でGbitクラスのスピ注入型磁気メモリが実現できている状況を考えると、記憶素子3の直径が5nm小さくなる毎にCo-Fe-B合金のFe量 y は5ずつ増えた状態になっていることが望ましい。

40

例えばFe量 y は、上記の $(Co_xFe_y)_{100-z}B_z$ の場合において、CoFe中の含有量としての原子%が65%、70%、75%、80%・・・という組成とする(Co量 x でいえば、35%、30%、25%、20%・・・とする)ことが、記憶素子サイズの縮小に応じてより好適な例となる。

【0113】

【実験5】

次に、記憶層17、磁化固定層15についての膜厚についての実験を行った。

まず[実験5]では、厚さ0.725mmのシリコン基板上に、厚さ300nmの熱酸化膜を形成し、その上に図6(a)に示す構成の磁気多層膜を形成した。

50

具体的には、磁気多層膜において、下地膜側から順にTa膜(5nm)、Ru膜(10nm)、Ta膜(5nm)、 $(\text{Co}_{20}\text{Fe}_{80})_{80}\text{B}_{20}$ 膜(tnm)、Mg膜(0.15nm)、MgO膜(1nm)、Mg膜(0.15nm)、Ru膜(5nm)、Ta膜(5nm)とした。

磁気多層膜を成膜した後に、磁場中熱処理炉で、熱処理を行った。

$(\text{Co}_{20}\text{Fe}_{80})_{80}\text{B}_{20}$ 膜(tnm)の膜厚tを、0.7nm、0.8nm、0.9nm、1.0nm、1.1nmとした複数の試料を作成してそれぞれ測定を行った。

【0114】

この図6(a)に示す層構成では、強磁性体層である $(\text{Co}_{20}\text{Fe}_{80})_{80}\text{B}_{20}$ 膜を一層有する。まず1つの強磁性体層において適切な膜厚を調べるものである。

なお、この場合、Ta膜、Ru膜、Ta膜が下地層14、 $(\text{Co}_{20}\text{Fe}_{80})_{80}\text{B}_{20}$ 膜が磁化固定層15、Mg膜、MgO膜、Mg膜が絶縁層16に相当するモデルと考えることもできる。

【0115】

(飽和磁化量と異方性磁界の測定)

飽和磁化量Msと異方性磁界Hkを、試料振動型磁力計(Vibrating Sample Magnetometer)を使用した、VSM測定によって、測定した。

$(\text{Co}_{20}\text{Fe}_{80})_{80}\text{B}_{20}$ 膜(強磁性体層)の膜厚t=1.0nmのときの結果を図6(b)に示す。

実線は磁界を積層面に垂直に印加したとき、点線は面内に印加したときに対応する。

磁界を積層面に垂直に印加したときに、ゼロ磁界付近で磁化が急激に変化していることから、垂直磁化になっていることが分かる。

面内方向の磁化曲線において、磁化が飽和磁化に一致する磁界を異方性磁界Hkと呼ぶ。Hkは次の式(7)で表される

【0116】

【数4】

$$H_k = \frac{2K_i}{\mu_0 M_s t} - M_s \quad \text{式(7)}$$

【0117】

従って、飽和磁化Ms、異方性磁界Hk、膜厚tより、上述の式(5)における単位面積あたりの界面磁気異方性エネルギーKiを求めることができる。

【0118】

KiとMsの膜厚依存性を図7(a)(b)に示す。

膜厚tがおおよそ0.9nm以上のとき、KiとMsは一定である。一方、膜厚tが0.9nm以下のときは、ほぼ線形に膜厚tとともに減少する。

【0119】

この図7(a)(b)から導かれる、単位体積あたりのエネルギー障壁Eの膜厚依存性を図7(c)に示す。

E>0のとき垂直磁化である。これより、0.63nm<t<1.17nmのとき、垂直磁化になることが分かった。

つまり0.63nm<t<1.17nmが垂直磁化を持つ強磁性体層として好適な範囲である。

但し、この条件は、CoFeBの組成や接する層の材料によって異なる。つまりE>0を満たす範囲であり、条件によって垂直磁化膜の強磁性体層として適切な数値範囲の上限

・下限は変化する。

【0120】

[実験6]

上記[実験5]と同様の膜構成でKerr測定を行った。図8(a)に膜構成を示す。

ここでは、 $(\text{Co}_{20}\text{Fe}_{80})_{80}\text{B}_{20}$ 膜の膜厚 t は、0.8nm、1.0nm、1.2nm、1.4nmの各試料で測定した。

また、比較のため図8(b)に示すように、 $(\text{Co}_{20}\text{Fe}_{80})_{80}\text{B}_{20}$ 膜の上部の膜を5nm厚のTaに置き換えた膜構成も作成した。

【0121】

図9(a)にKerr測定の結果を示す。

10

$t < 1.0\text{nm}$ のときは垂直磁化である。 $t = 1.2\text{nm}$ のときは波形が崩れ始め、面内磁化になりつつあることが分かる。 $t = 1.4\text{nm}$ のときは完全に面内磁化になっている。これは[実験5]の結果とほぼ一致する。

なお、単位体積あたりのエネルギー障壁 E についてみると、 $t = 0.8$ 、 $t = 1.0$ 、 $t = 1.2$ の各場合で $E > 0$ となり、 $t = 1.4$ の場合で $E < 0$ となっている。

【0122】

またMgO/RuをTaで置き換えた図6(b)の膜構成でのKerr測定を図9(b)に示している。この場合、垂直磁化が見られていない。

このことから、CoFeB膜が垂直磁化になるためには、片面でMgOに接することが必要となることが分かった。

20

【0123】

[実験7]

上記の[実験5]および[実験6]では、単層のCoFeBの垂直磁気異方性を調べた。実際にスピン注入型磁気メモリとして用いるためには、強磁性層/トンネルバリア層/強磁性層の構造を有するMTJ構造としなければならない。

【0124】

そこで、図10(a)に示すような、いわゆる保磁力差型MTJの磁気特性を[実験6]と同様のKerr測定によって調べた。

この場合の試料は、下地膜側から順にTa膜(5nm)、Ru膜(10nm)、Ta膜(5nm)、 $(\text{Co}_{20}\text{Fe}_{80})_{80}\text{B}_{20}$ 膜(1nm)、MgO膜(1nm)、 $(\text{Co}_{20}\text{Fe}_{80})_{80}\text{B}_{20}$ 膜($t\text{nm}$)、Ta膜(5nm)、Ru膜(5nm)とした。

30

下側のCoFeB層の膜厚は1nmに固定した。これは垂直磁化をもつことが[実験6]より確かめられている。

上側CoFeB層の膜厚 t を1.2nm、1.3nm、1.6nm、1.7nmとした各試料を作成して測定した。

【0125】

なお、この場合、下側から、Ta膜、Ru膜、Ta膜が下地層14、下側の $(\text{Co}_{20}\text{Fe}_{80})_{80}\text{B}_{20}$ 膜が磁化固定層15、MgO膜が絶縁層16、上側の $(\text{Co}_{20}\text{Fe}_{80})_{80}\text{B}_{20}$ 膜が記憶層17、Ta膜、Ru膜がキャップ層18に相当するモデルと考えることができる。

40

また、下側の $(\text{Co}_{20}\text{Fe}_{80})_{80}\text{B}_{20}$ 膜が記憶層17、上側の $(\text{Co}_{20}\text{Fe}_{80})_{80}\text{B}_{20}$ 膜が磁化固定層15と考えても良い。

【0126】

図10(b)にKerr測定の結果を示す。

$t = 1.2\text{nm}$ のとき磁化反転のステップが1段しかない。これは下側のCoFeB層由来のものであり、上CoFeB層が垂直磁化になっていないことを示している。

一方、 $t = 1.3\text{nm}$ から1.6nmのとき、磁化反転のステップが2段ある。これは上下両方のCoFeB層が垂直磁化になっていることを示している。

$t = 1.7\text{nm}$ になると上CoFeB層の磁化反転がなだらかになっており、垂直磁化が弱まっていることを示している。

50

【0127】

このように、図10(a)に示した膜構成において、上側のCoFeB層の膜厚は1.3nmから1.6nmまでの範囲にすることが望ましいことが分かった。

なお、単位体積あたりのエネルギー障壁Eについてみると、 $t = 1.3$ 、 $t = 1.6$ 、の各場合で $E > 0$ となり、 $t = 1.2$ 、 $t = 1.7$ の場合で $E < 0$ となっている。

【0128】

[実験8]

スピン注入型磁気メモリに用いるMTJにおいては、トンネルバリア層に接する2つの強磁性層のうち、片方(磁化固定層15)はその磁化が固定されていることが望ましい。

磁化を固定するには層間結合を用いたシンセティックピン層構造を用いるとよい。

10

【0129】

そこで、図11(a)に示す膜構成においてKerr測定を行い、磁気特性を調べた。

この場合、下地膜側から順にTa膜(3nm)、Ru膜(25nm)、Pt膜(5nm)、Co膜(1.1nm)、Ru膜(0.8nm)、 $(\text{Co}_{20}\text{Fe}_{80})_{80}\text{B}_{20}$ 膜(1nm)、Mg膜(0.15nm)、MgO膜(1nm)、Mg膜(0.15nm)、 $(\text{Co}_{20}\text{Fe}_{80})_{80}\text{B}_{20}$ 膜(t nm)、Ta膜(1nm)、Ru膜(5nm)、Ta膜(3nm)とした。

この場合、下側から、Ta膜、Ru膜が下地層14、Pt膜、Co膜、Ru膜、 $(\text{Co}_{20}\text{Fe}_{80})_{80}\text{B}_{20}$ 膜がシンセティックピン層構造による磁化固定層15、Mg膜、MgO膜、Mg膜が絶縁層16、上側の $(\text{Co}_{20}\text{Fe}_{80})_{80}\text{B}_{20}$ 膜が記憶層17、Ta膜、Ru膜、Ta膜がキャップ層18に相当するモデルと考えることができる。

20

上側のCoFeB層の膜厚 t は1.2nm、1.3nm、1.4nm、1.5nm、1.6nm、1.7nmの各試料を用いた。

【0130】

まず、 $t = 1.4$ の場合で、8kOeの範囲でKerr測定を行った。図11(b)に結果を示す。

ゼロ磁界付近での反転のほかに ± 4 kOeで反転している。ゼロ磁界付近での反転が上のCoFeB層、 ± 4 kOeでの反転がシンセティックピン層の反転に対応する。

このことから、印加される磁界が4kOe以下であれば、実質シンセティックピン層の磁化は固定されているとみなすことができる。

30

【0131】

ゼロ磁場付近での測定結果を図12に示す。

上側のCoFeB層の膜厚 t が1.3nmから1.6nmの範囲にあるとき、垂直磁化になっていることが見て取れる。

この場合も、上側のCoFeB層の膜厚は1.3nmから1.6nmまでの範囲にすることが望ましいことが分かった。

なお、単位体積あたりのエネルギー障壁Eについてみると、 $t = 1.3 \sim t = 1.6$ の各場合で $E > 0$ となり、 $t = 1.2$ 、 $t = 1.7$ の場合で $E < 0$ となっている。

【0132】

以上の[実験5]～[実験8]の結果から、強磁性層の膜厚を一定の範囲で設計することにより、垂直磁気異方性を付与することができ、強磁性層の磁化容易軸が積層面に対して垂直方向とすることができる。これによって、磁化の容易軸が面内方向の場合に比べて、記憶素子の反転電流を減少させることができることがわかった。

40

【0133】

以上実施の形態について説明してきたが、本発明では、上述の実施の形態で示した記憶素子3の膜構成に限らず、様々な層構成を採用することが可能である。

例えば実施の形態では、記憶層17と磁化固定層15のCo-Fe-Bの組成を同一のものとしたが、上述の実施の形態に限定されるものではなく、本発明の要旨を逸脱しない範囲でその他様々な構成が取り得る。

また、実施の形態では、下地層14やキャップ層18は、単一材料でも複数材料の積層

50

構造でも良い。

【 0 1 3 4 】

また磁化固定層 1 5 は単層でも、2 層の強磁性層と非磁性層から成る積層フェリピン構造を用いても良い。また、さらに、積層フェリピン構造膜に反強磁性膜を付与した構造でもよい。

また、記憶素子の膜構成は、記憶層 1 7 が磁化固定層 1 5 の上側に配置される構成でも、下側に配置される構成でも全く問題はない。さらには、磁化固定層 1 5 が記憶層 1 7 の上下に存在する、いわゆるデュアル構造でも全く問題ない。

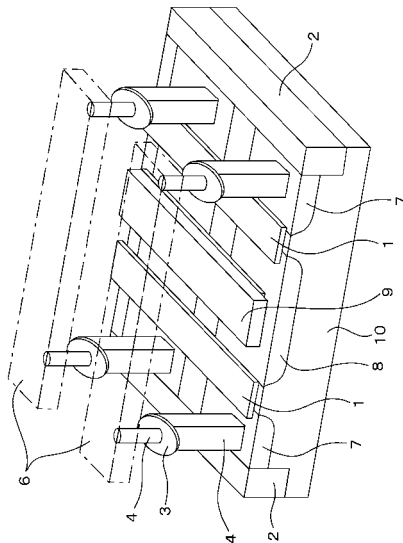
【 符号の説明 】

【 0 1 3 5 】

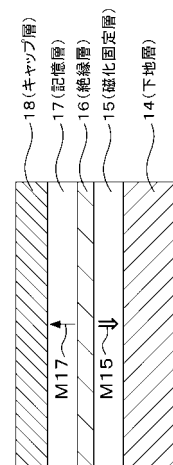
3 記憶素子、1 4 下地層、1 5 磁化固定層、1 6 絶縁層、1 7 記憶層、1 8 キャップ層

10

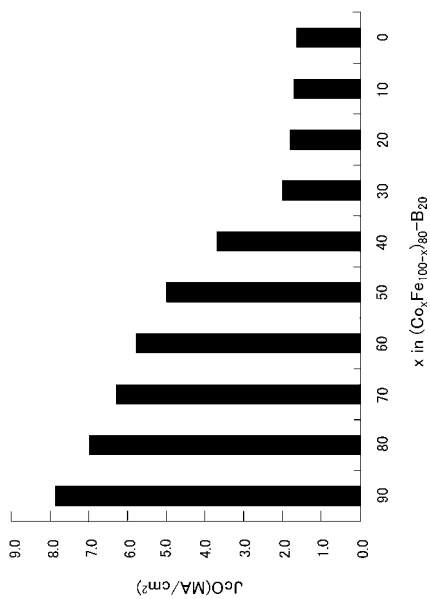
【 図 1 】



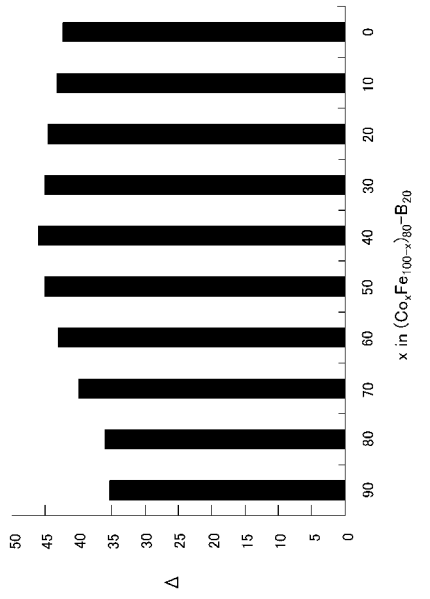
【 図 2 】



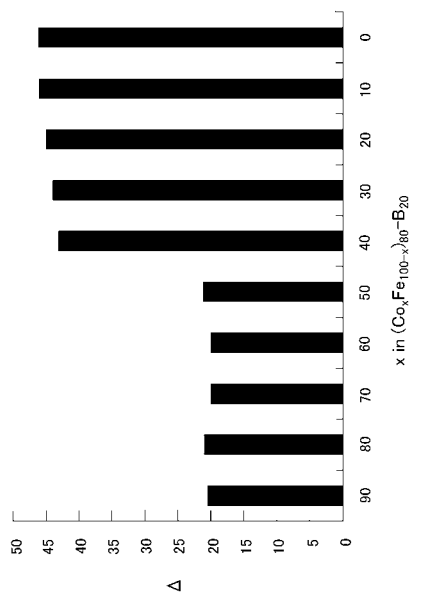
【 図 3 】



【 図 4 】



【 図 5 】

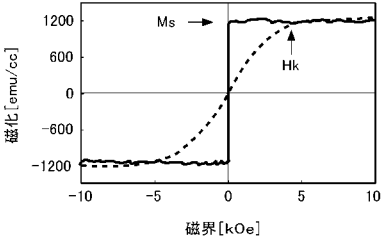


【 図 6 】

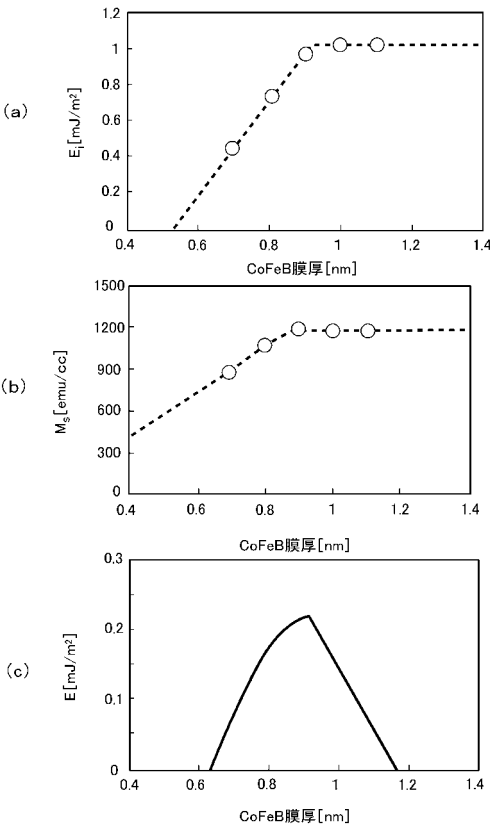
(a)

Ta:5nm	t=0.8~1.1nm
Ru:5nm	
Mg:0.15nm	
MgO:1nm	
Mg:0.15nm	
(Co ₂₀ Fe ₈₀) ₈₀ B ₂₀ :tnm	
Ta:5nm	
Ru:10nm	
Ta:5nm	

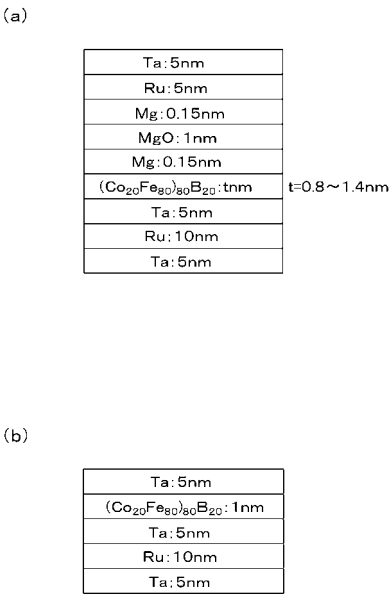
(b)



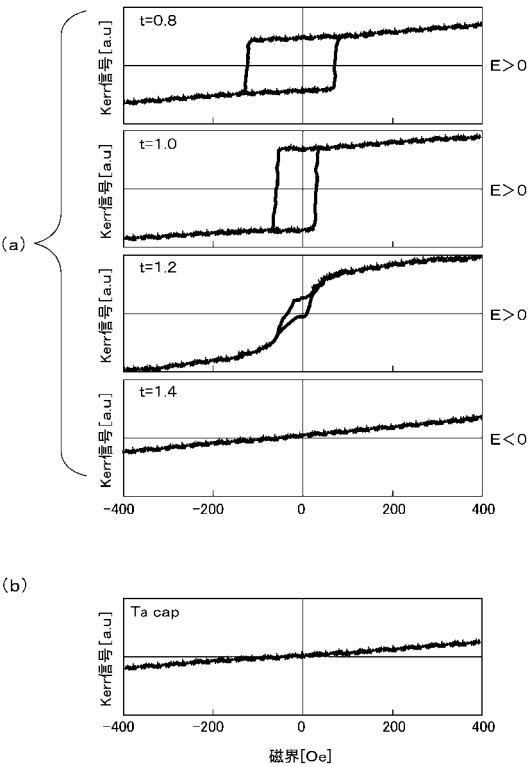
【 図 7 】



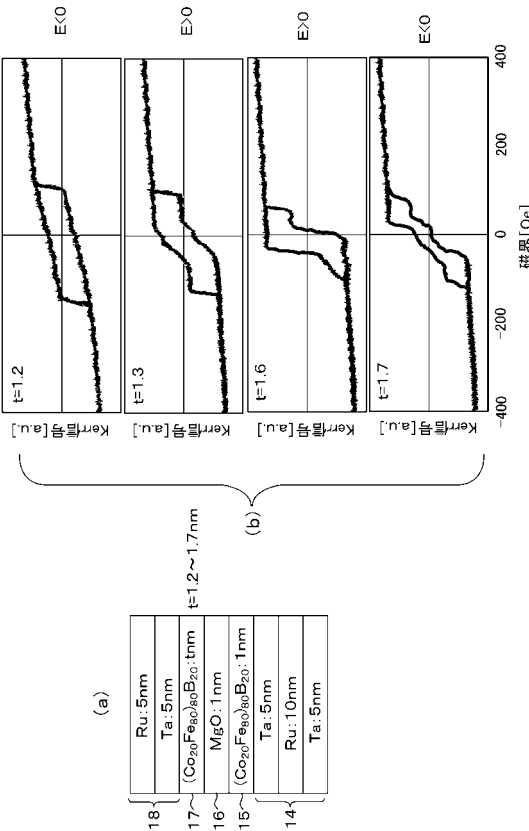
【 図 8 】



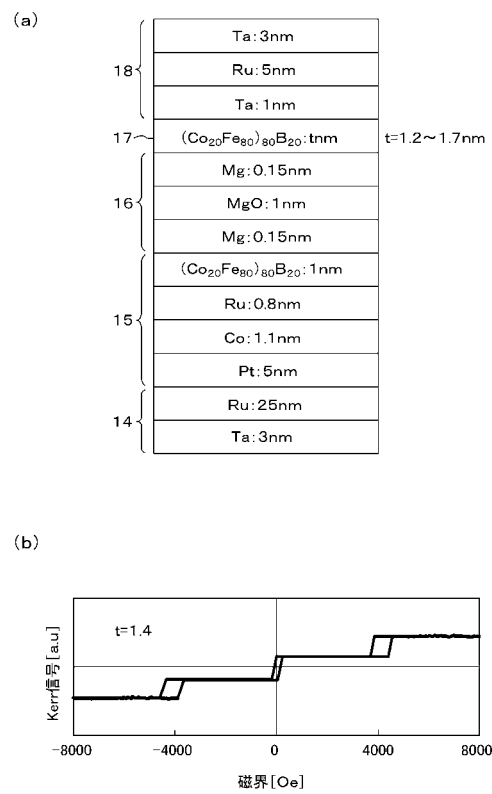
【 図 9 】



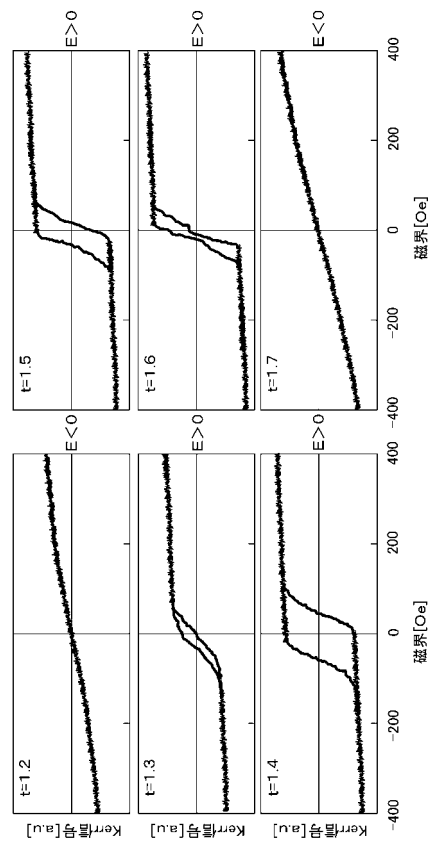
【 図 10 】



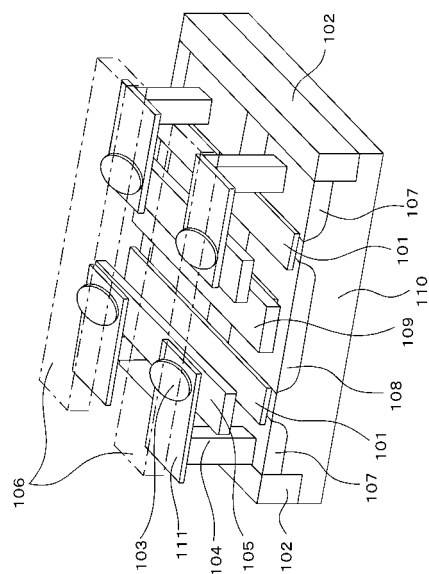
【図 1 1】



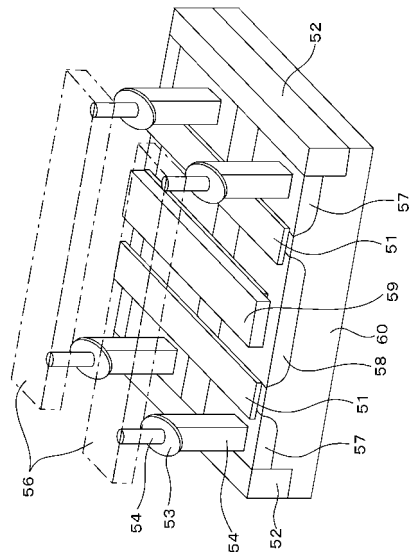
【図 1 2】



【図 1 3】



【図 1 4】



フロントページの続き

(51)Int.Cl. F I テーマコード(参考)
H 0 1 L 29/82 (2006.01) H 0 1 L 29/82 Z

(72)発明者 大森 広之
 東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内

(72)発明者 別所 和宏
 東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内

(72)発明者 山根 一陽
 東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内

(72)発明者 内田 裕行
 東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内

F ターム(参考) 4M119 AA03 AA17 BB01 CC05 DD03 DD06 DD07 DD08 DD09 DD17
 DD25 DD33 DD45 DD55 EE22 EE27 FF05 FF13 FF16
 5E049 AA04 BA16 CB02 DB14 GC01
 5F092 AA08 AB08 AC12 AD03 AD23 AD25 BB04 BB10 BB17 BB18
 BB22 BB23 BB31 BB33 BB34 BB35 BB36 BB37 BB43 BB53
 BB81 BC03 BC04 BC07 BC13 BC14 BC18 BC22 BC42 BC46
 BE21 BE24 BE25 BE27