



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I545717 B

(45)公告日：中華民國 105 (2016) 年 08 月 11 日

(21)申請案號：101115862

(22)申請日：中華民國 101 (2012) 年 05 月 03 日

(51)Int. Cl. : H01L23/60 (2006.01)

G09G3/20 (2006.01)

H01L27/02 (2006.01)

(30)優先權：2011/05/23 日本

2011-114827

(71)申請人：新力股份有限公司 (日本) SONY CORPORATION (JP)

日本

(72)發明人：千田滿 SENDA, MICHIRU (JP)

(74)代理人：陳長文

(56)參考文獻：

US 6493047B2

US 8427460B2

US 2006/0017672A1

US 2008/0111803A1

US 2009/0302202A1

審查人員：李景松

申請專利範圍項數：13 項 圖式數：19 共 59 頁

(54)名稱

信號傳送裝置及成像顯示系統

SIGNAL TRANSMISSION APPARATUS AND IMAGING DISPLAY SYSTEM

(57)摘要

一種信號傳送裝置包含：複數個像素，其執行一信號輸入操作及一信號輸出操作中之至少一者；一個或複數個信號線，其連接至該等像素；複數個佈線，其包含信號線；一個或複數個靜電放電保護電路，其配置於該複數個佈線中之一個信號線與另一個佈線之間，每一靜電放電保護電路具有一第一電晶體及一電容器器件；及一第一控制線，其連接至該等靜電放電保護電路，其中，在該靜電放電保護電路中，該第一電晶體之一閘極直接地或間接地連接至該第一控制線，該第一電晶體中之一源極及一汲極中之一者連接至一個信號線及該電容器器件之一個端子，且另一者連接至另一個佈線，且該電容器器件之另一端子連接至該第一電晶體之該閘極。

A signal transmission apparatus includes: plural pixels performing at least one of an input operation and an output operation of signals; one or plural signal lines connected to the pixels; plural wiring lines including signal lines; one or plural electrostatic discharge protection circuits arranged between one signal line and another one wiring line of the plural wiring lines, each having a first transistor and a capacitor device; and a first control line connected to the electrostatic discharge protection circuits, wherein, in the electrostatic discharge protection circuit, a gate of the first transistor is connected to the first control line directly or indirectly, one of a source and a drain in the first transistor is connected to one signal line and one terminal of the capacitor device as well as the other is connected to another one wiring line, and the other terminal of the capacitor device is connected to the gate of the first transistor.

指定代表圖：

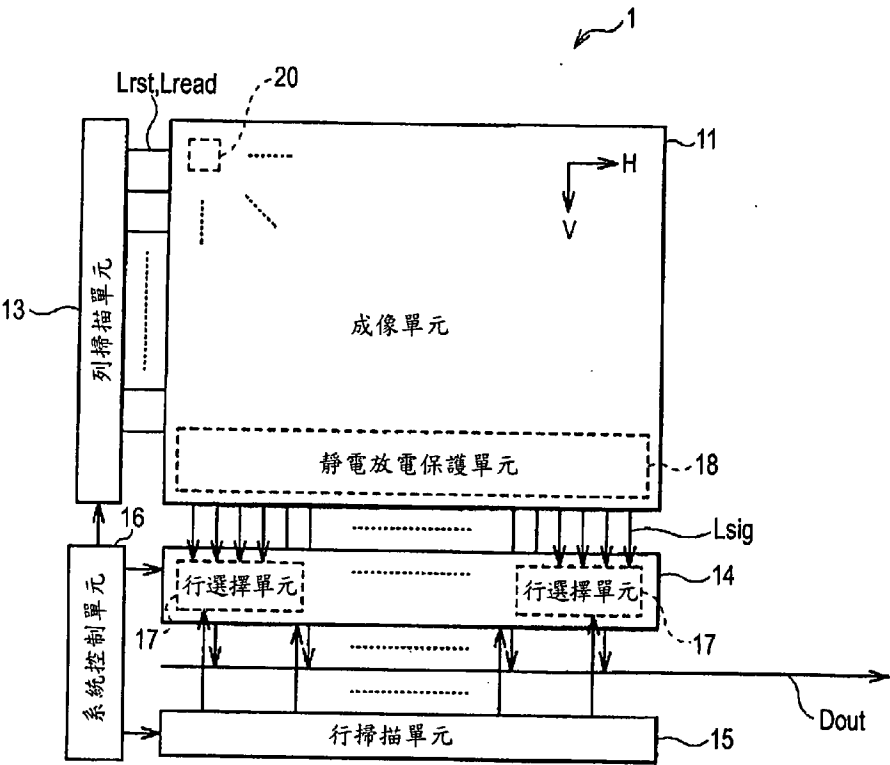


圖 1

符號簡單說明：

- 1 . . . 成像裝置
- 11 . . . 成像單元
- 13 . . . 列掃描單元
- 14 . . . 類比/數位轉換單元
- 15 . . . 行掃描單元
- 16 . . . 系統控制單元
- 17 . . . 行選擇單元
- 18 . . . 靜電放電保護單元/靜電保護單元
- 20 . . . 像素/成像像素
- H . . . 水平方向/列方向
- V . . . 垂直方向/行方向

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：101115862

※申請日：101.5.3

※IPC 分類：H01L 23/60 (2006.01)

G09G 3/20 (2006.01)

H01L 27/02 (2006.01)

一、發明名稱：(中文/英文)

信號傳送裝置及成像顯示系統

SIGNAL TRANSMISSION APPARATUS AND IMAGING DISPLAY
SYSTEM

二、中文發明摘要：

一種信號傳送裝置包含：複數個像素，其執行一信號輸入操作及一信號輸出操作中之至少一者；一個或複數個信號線，其連接至該等像素；複數個佈線，其包含信號線；一個或複數個靜電放電保護電路，其配置於該複數個佈線中之一個信號線與另一個佈線之間，每一靜電放電保護電路具有一第一電晶體及一電容器器件；及一第一控制線，其連接至該等靜電放電保護電路，其中，在該靜電放電保護電路中，該第一電晶體之一閘極直接地或間接地連接至該第一控制線，該第一電晶體中之一源極及一汲極中之一者連接至一個信號線及該電容器器件之一個端子，且另一者連接至另一個佈線，且該電容器器件之另一端子連接至該第一電晶體之該閘極。

三、英文發明摘要：

A signal transmission apparatus includes: plural pixels performing at least one of an input operation and an output operation of signals; one or plural signal lines connected to the pixels; plural wiring lines including signal lines; one or plural electrostatic discharge protection circuits arranged between one signal line and another one wiring line of the plural wiring lines, each having a first transistor and a capacitor device; and a first control line connected to the electrostatic discharge protection circuits, wherein, in the electrostatic discharge protection circuit, a gate of the first transistor is connected to the first control line directly or indirectly, one of a source and a drain in the first transistor is connected to one signal line and one terminal of the capacitor device as well as the other is connected to another one wiring line, and the other terminal of the capacitor device is connected to the gate of the first transistor.

四、指定代表圖：

(一)本案指定代表圖為：第 (1) 圖。

(二)本代表圖之元件符號簡單說明：

1	成像裝置
11	成像單元
13	列掃描單元
14	類比/數位轉換單元
15	行掃描單元
16	系統控制單元
17	行選擇單元
18	靜電放電保護單元/靜電保護單元
20	像素/成像像素
H	水平方向/列方向
V	垂直方向/行方向

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

六、發明說明：

【發明所屬之技術領域】

本發明係關於一種執行信號之一輸入操作或一輸出操作中之至少一個操作(信號傳送操作)之信號傳輸器件及一種具有執行信號之輸入操作(成像操作)之一成像裝置之成像顯示系統。

【先前技術】

在信號傳送裝置(諸如，成像裝置及一顯示裝置)中，通常提供一靜電放電保護電路(ESD保護電路)以用於相對於由於一靜電放電(ESD)現象而來自外部之靜電輸入來保護內部器件(電路)。舉例而言，在JP-A-2007-294900(專利文件1)中提出一種其中靜電放電保護電路係提供於信號線之間的成像裝置。

【發明內容】

然而，由於可存在其中上文專利文件1中所揭示之靜電放電保護電路中未進行免受靜電影響之有效保護之一情形，因此，請求提出一種能夠更確實地執行免受靜電影響之保護之方法。

鑒於上文，可期望提供能夠更確實地執行免受靜電影響之保護之一種信號傳送裝置及一種成像顯示系統。

本發明之一實施例係針對一種信號傳送裝置，其包含：複數個像素，其執行一信號輸入操作及一信號輸出操作中之至少一者；一個或複數個信號線，其連接至該等像素；複數個佈線，其包含信號線；一個或複數個靜電放電保護

電路，其配置於該複數個佈線中之一個信號線與另一個佈線之間，每一靜電放電保護電路具有一第一電晶體及一電容器器件；及一第一控制線，其連接至該等靜電放電保護電路，其中，在該靜電放電保護電路中，該第一電晶體之一閘極直接地或間接地連接至該第一控制線，該第一電晶體中之一源極及一汲極中之一者連接至一個信號線及該電容器器件之一個端子，且另一者連接至另一個佈線，且該電容器器件之另一端子連接至該第一電晶體之該閘極。

本發明之另一實施例係針對一種成像顯示系統，其包含：一成像裝置；及一顯示器件，其基於由該成像裝置獲得之成像信號而執行影像顯示，其中該成像裝置包含：複數個像素，其執行一成像操作；一個或複數個信號線，其連接至該等像素；複數個佈線，其包含該等信號線；一個或複數個靜電放電保護電路，其配置於該複數個佈線中之一個信號線與另一個佈線之間，每一靜電放電保護電路具有一第一電晶體及一電容器器件；及一第一控制線，其連接至該等靜電放電保護電路，其中，在該靜電放電保護電路中，該第一電晶體之一閘極直接地或間接地連接至該第一控制線，該第一電晶體中之一源極及一汲極中之一者連接至一個信號線及該電容器器件之一個端子，且另一者連接至另一個佈線，且該電容器器件之另一端子連接至該第一電晶體之該閘極。

在根據本發明之實施例之信號傳送裝置及成像顯示系統中，舉例而言，在器件電力處於關斷狀態中之情形下，當

靜電輸入至一個信號線及另一個佈線中之一者時，配置於此等佈線之間的靜電放電保護電路變得處於一作用狀態中。具體而言，在其中在一個信號線及另一個導線中靜電包含正電荷及負電荷且靜電電荷係沿另一個導線之方向放電之兩個情形中，接通靜電放電保護電路中之第一電晶體。

在根據本發明之實施例之信號傳送裝置及成像顯示系統中，靜電放電保護電路係配置於一個信號線與另一個佈線之間，因此，在其中輸入至此等佈線中之一個佈線之靜電包含正電荷及負電荷之兩個情形中，可沿另一佈線之方向將靜電電荷放電。因此，可能更確實地執行免受靜電影響之保護。

【實施方式】

在下文中，將參考圖式闡釋本發明之實施例。將按以下次序進行闡釋。

1. 實施例(具有一N型第一電晶體、一電容器器件及一電阻器器件之一單元電路之實例)

2. 修改實例

修改實例1(具有一P型第一電晶體、電容器器件及電阻器器件之一單元電路之實例)

修改實例2(具有作為電阻器器件之一第二電晶體之一單元電路之實例)

修改實例3(具有第一電晶體及電容器器件之一單元電路之實例)

修改實例4至6(成像單元之其他組態實例)

3.應用實例(具有根據實施例及各別修改實例之一成像裝置之一成像顯示系統之實例)

4.其他修改實例(將一靜電放電保護單元應用於一顯示裝置之實例)

<實施例>

[一成像裝置1之組態]

圖1展示作為根據本發明之一實施例之一信號傳送裝置之一成像裝置(成像裝置1)之一整個區塊組態。成像裝置1執行一信號輸入操作(成像操作)，且具體而言，基於成像光而讀取一物件之資訊(使該物件成像)。成像裝置1包含一成像單元11、一列掃描單元13、一A/D轉換單元14、一行掃描單元15、一系統控制單元16及一靜電放電保護單元18。

(成像單元11)

成像單元11係其中產生對應於入射成像光之電信號之一成像區域。在成像單元11中，具有產生對應於待累積於內部之入射成像光之一光量之一電荷量之光電荷之光電轉換單元(稍後所闡述之光電轉換器件21)之像素(成像像素)20係以二維方式配置成一矩陣狀態。換言之，在此複數個像素20中執行信號輸入操作(成像操作)。如圖1中所展示，將藉由將成像單元11中之水平方向(列方向)定義為一「H」方向且將垂直方向(行方向)定義為一「V」方向來進行闡釋，如以下說明。

圖2展示成像單元11之一輪廓組態實例。在成像單元11中，提供其中以上像素20係配置成矩陣狀態之一光電轉換層111。在光電層111中，如圖式中所展示讀取基於入射成像光 L_{in} 之資訊。

圖3展示像素20之一電路組態實例。在像素20中，提供一個光電轉換器件21及一個電晶體22。亦提供沿H方向延伸之一讀出控制線 L_{read} 及沿V方向延伸之一信號線 L_{sig} ，控制線 L_{read} 及信號線 L_{sig} 連接至像素20。

光電轉換器件21係由(舉例而言)一PIN(正-純質-負)型光電二極體形成且產生對應於入射光(成像光 L_{in})之光量之電荷量之信號電荷。光電轉換器件21之一陰極連接至一累積節點N。

電晶體22係用於根據自讀出控制線 L_{read} 供應之一行掃描信號而在接通時將光電轉換器件21中所產生之信號電荷(一輸入電壓 V_{in})輸出至信號線 L_{sig} 之一電晶體。在此情形中，電晶體22係由一N通道(N型)場效應電晶體(FET)形成。電晶體22可由一P通道(P型)FET或諸如此類形成。舉例而言，電晶體22係由基於矽之半導體(諸如，微晶矽或多晶矽)製成。亦可能使用氧化物半導體，諸如，氧化銦鎵鋅(InGaZnO)或氧化鋅(ZnO)。由於微晶矽、多晶矽(polycrystalline silicon、polysilicon)及氧化物半導體具有高於非晶矽之遷移率 μ ，舉例而言，可能由電晶體22以高速度讀取信號。

在像素20中，電晶體22之一閘極連接至讀出控制線

Lread，一源極連接至信號線Lsig且一汲極連接至光電器件21之陰極(累積節點N)。光電轉換器件21之一陽極連接至接地。

(靜電放電保護單元18)

靜電放電保護單元18具有相對於由ESD現象致使之來自外部之靜電輸入來保護內部器件(具體而言，像素20中之電晶體22、光電器件21等等)之一功能(ESD保護功能)。具體而言，靜電放電保護單元18起保護內部器件免受待透過信號線Lsig等等輸入之靜電的作用。儘管展示其中靜電放電保護單元18係配置於成像區域(成像單元11)中之實例，但本發明技術並非限於該實例。

圖4展示靜電放電保護單元18之一電路組態實例。靜電放電保護單元18包含沿H方向延伸之複數個單元電路180(靜電放電保護電路)。在此情形中，為方便起見，圖式中所展示之六個信號線係由Lsig1至Lsig6指示。

單元電路180係配置於複數個佈線中之一個信號線Lsig與另一個佈線之間，複數個佈線包含信號線Lsig、一接地導線Lgnd及電力供應線(未展示)。具體而言，單元電路180係配置於一個信號線Lsig與另一個信號線Lsig之間(於一對毗鄰信號線Lsig之間)、一個信號線Lsig與一個接地導線Lgnd之間或一個信號線Lsig與一個電力供應線(未展示)之間。在圖4中所展示之實例中，單元電路180係配置於信號線Lsig1與Lsig2之間、信號線Lsig2與Lsig3之間、信號線Lsig3與Lsig4之間、信號線Lsig4與Lsig5之間、信號線

Lsig5與Lsig6之間(對應於本發明之實施例中之一「第一保護電路」之一特定實例)。單元電路180亦配置於信號線Lsig6與接地導線Lgnd之間(對應於本發明之實施例中之一「第二保護電路」之一特定實例)。在圖4中所展示之靜電放電保護單元18中，複數個單元電路180(上文所闡述之「第一保護電路」及「第二保護電路」)係連續地配置(彼此毗鄰)於毗鄰之複數個佈線(在此情形中，複數個信號線Lsig1至Lsig6、接地導線Lgnd及諸如此類)之間。接地導線Lgnd及電力供應線(未展示)係配置於(舉例而言)成像單元11中之一端部區域(舉例而言，沿H方向之一右端部分或一左端部分)處。

單元電路180包含一電晶體Tr1(第一電晶體)、一電容器器件C1及一電阻器器件R1。在此情形中，電晶體Tr1係由N通道(N型)FEF形成。在圖4中，電晶體Tr1之一閘極、一源極及一汲極係由「G」、「S」及「D」指示，其在其他後續圖式中係同樣的。沿H方向延伸之一保護控制線Lctl1(第一控制線)連接至各別單元電路180。

在單元電路180中，電晶體Tr1之閘極係透過電阻器器件R1間接地連接至保護控制線Lctl1。亦即，電阻器器件R1之一個端子連接至保護控制線Lctl1且電阻器器件R1之另一端子連接至電晶體Tr1之閘極。電晶體Tr1之源極及汲極中之一者(在此情形中，汲極)連接至一個信號線Lsig及電容器器件C1之一個端子，且另一者(在此情形中，源極)連接至另一個佈線(在此情形中，信號線Lsig或接地導線

Lgnd)。電容器器件C1之另一端子連接至電晶體Tr1之閘極及電阻器器件R1之另一端子。

此處，保護控制線Lctl1之一電位Vctl1經設定以使得在成像裝置1之電力(器件電力)處於一接通狀態(器件操作狀態)中時電晶體Tr1處於一關斷狀態中。具體而言，保護控制線Lctl1之電位Vctl1係設定為低於信號線Lsig之一電位(信號電壓)Vsig以便在電晶體Tr1中滿足一閘極-源極電壓 $V_{gs} < 0$ ，如(舉例而言)圖5中所展示。如(舉例而言)圖6中所展示，甚至當信號線Lsig之電位Vsig(對應於電晶體Tr1之一源極電位)改變(在此情形中，在0 V至1 V之間改變)時，保護控制線Lctl1之電位Vctl1(對應於電晶體Tr1之一閘極電位)經設定以便滿足 $V_{gs} < 0$ 。因此，甚至當電晶體Tr1之一臨限電壓 V_{th} 在某種程度上改變至負側(如圖5中之一箭頭P11所展示)時，亦可能將電晶體Tr1中之洩漏電流(關斷狀態中之洩漏電流)抑制為低。因此，當器件電力處於接通狀態中時，可抑制由於電晶體Tr1中之洩漏電流所致之對自各別像素20讀出信號(電荷)之一操作之不利效應(電荷量之減小及諸如此類)。亦即，在其中像素20具有一所謂的被動電路組態(沒有一放大器之一組態，諸如，像素20中之一源極-隨耦器電路)之情形中，可減小或避免信號線Lsig中之電位變化(電荷之消失)。

圖1中所展示之列掃描單元13係藉由包含(舉例而言)一移位電阻器、一位址解碼器及諸如此類而形成，列掃描單元13係(舉例而言)逐列驅動成像單元11中之各別像素20之

一像素驅動單元。藉由透過讀出控制線Lread供應行掃描信號來實現按列驅動。

A/D轉換單元14包含每複數個(在此情形中，四個)信號線Lsig而提供之複數個行選擇單元17，如圖1中所展示，A/D轉換單元14基於透過信號線Lsig輸入之一信號電壓而執行A/D轉換(類比/數位轉換)。每一行選擇單元17包含(舉例而言)一放大器、一電容器器件(電容器)、一切換器、一取樣/保持(S/H)電路、一水平選擇切換器、一A/D轉換器等等(全部未展示)。在具有以上組態之A/D轉換單元14中，包含數位信號之輸出資料Dout(成像信號)經產生以待輸出至外部。

行掃描單元15係藉由包含(舉例而言)移位電阻器、位址解碼器及諸如此類而形成，行掃描單元15在執行掃描時順序地驅動行選擇單元17中之各別水平選擇切換器(未展示)。根據行掃描單元15之選擇性掃描，順序地輸出透過各別信號線Lsig傳送之各別像素20之信號(上文所闡述之輸出資料Dout)。

系統控制單元16控制列掃描單元13、A/D轉換單元14、行掃描單元15等等之操作。具體而言，系統控制單元16包含產生各種時序信號之一時序產生器，基於時序產生器中所產生之各種時序信號執行對列掃描單元13、A/D轉換單元14、行掃描單元15等等之驅動控制。可藉由分別由列掃描單元13、A/D轉換單元14及行掃描單元15在系統控制單元16之控制下關於成像單元11中之複數個像素20執行成像

驅動(順序掃描)而自成像單元11獲取輸出資料Dout。

[成像裝置1之操作及效應]

(1.基本操作)

在成像裝置1中，當成像光Lin入射於成像單元11上(如圖2中所展示)時，在光電轉換層111(圖3中所展示之各別像素20中之光電轉換器件21)中將成像光Lin轉換(光電轉換)成信號電荷。對應於累積節點電容之電壓改變由於光電轉換所產生之電荷而出現於累積節點N中。具體而言，當累積節點電容係「Cs」且一所產生電荷係「q」時，累積節點N中之電壓減小(q/C_s)。根據電壓改變而將輸入電壓Vin(光電轉換器件21中所產生之信號電荷)施加至電晶體22之汲極。當根據自讀出控制線Lread供應之行掃描信號而接通電晶體22時，供應至電晶體22之輸入電壓Vin之電荷係輸出(讀出)至信號線Lsig。

如上文所闡述讀出之信號係透過信號線Lsig以複數個(在此情形中，四個)像素行為單位輸入至A/D轉換單元14中之行選擇單元17。在行選擇單元17中，首先，在一電荷放大器及諸如此類中對自各別線Lsig輸入之每一信號電荷執行Q-V轉換以執行自信號電荷至信號電壓之轉換。接下來，對每一經轉換信號電壓執行A/D轉換以產生包含數位信號之輸出資料Dout(成像信號)。以此方式，自各別行選擇單元17順序地輸出輸出資料Dout並將其傳送至外部。

(2.靜電放電保護單元之操作)

接下來，將藉由與比較性實例(比較性實例1及2)比較而

詳細闡釋係實施例之特徵中之一者之靜電放電保護單元18(單元電路18)之操作。

(2-1.比較性實例1)

圖7展示根據一比較性實例1之靜電放電保護單元之一電路組態。比較性實例1中之靜電放電保護單元包含沿H方向延伸之複數個單元電路(靜電放電保護電路)108。

單元電路108包含由N通道(N型)FET形成之兩個電晶體Tr101、Tr102。沿V方向延伸之信號線Lsig、沿H方向延伸之一電力供應線VDD及一電力供應線VSS(接地導線)連接至每一單元電路108。在單元電路108中，電晶體Tr101之一閘極及一源極兩者皆連接至信號線Lsig且電晶體Tr101之一汲極連接至電力供應線VDD。另外，電晶體Tr102之一閘極及一源極兩者連接至電力供應線VSS且電晶體Tr102之一汲極連接至信號線Lsig。根據以上電路組態，電晶體Tr101、Tr102充當具有圖式中之虛線所展示之一方向之二極體(整流器件)。亦即，配置其中一陽極連接至電力供應線VDD以及一陰極連接至信號線Lsig之一個二極體與其中一陽極連接至信號線Lsig以及一陰極連接至電力供應線VSS之一個二極體。

在具有以上組態之單元電路108中，當正電荷之靜電輸入至信號線Lsig時，靜電電荷係透過電晶體Tr101放電至電力供應線VDD。當負電荷之靜電輸入至信號線Lsig時，靜電電荷係透過電晶體Tr102放電至電力供應線VSS。以此方式，在比較性實例1中，保護內部器件免受透過信號線

Lsig輸入之靜電。

然而，在比較性實例1中之靜電放電保護單元中，在電晶體Tr101及Tr102中源極及閘極連接至彼此，且由於恆定地將兩個電晶體設定為 $V_{gs}=0$ V，因此，出現以下問題。亦即，舉例而言，如圖8中之一箭頭P101所展示，當電晶體Tr101及Tr102中之臨限電壓 V_{th} 在某種程度上改變至負側時，電晶體Tr101及Tr102中之洩漏電流急劇增加(參見圖8中之一箭頭P102)。因此，在自每一像素20讀出信號(電荷)時出現信號線Lsig中之電位變化(電荷之消失)。因此，在上文所闡述之被動像素電路組態之情形中可出現影像劣化，諸如，一所拍攝影像中之一線缺陷。

亦在比較性實例1中之靜電放電保護單元中，由於各別信號線Lsig與兩個電力供應線VDD及VSS彼此交叉，因此，亦出現以下問題。亦即，形成於此等佈線之間的寄生電容 C_p (由圖7中之虛線展示)增加，此增加電力消耗或使信號線Lsig中之一電壓波形變圓。

(2-2.比較性實例2)

圖9展示根據一比較性實例2之靜電放電保護單元之一電路組態。比較性實例2中之靜電放電保護單元包含沿H方向延伸之複數個單元電路(靜電放電保護電路)208。在各別單元電路208中，連接沿V方向延伸之複數個信號線(此處展示三個信號線Lsig 201至Lsig 203)與沿H方向延伸之一個保護控制線Lctl1。每一單元電路208係配置於一對毗鄰信號線之間(信號線Lsig 201與Lsig 202之間以及信號線Lsig

202與Lsig 203之間)。

單元電路208包含由N通道(N型)FET形成之一電晶體Tr201。在單元電路208中，電晶體Tr201之一閘極連接至保護控制線Lctl1，一源極連接至該對信號線中之一者且一汲極連接至另一信號線。

根據以上組態，在其中負電荷之靜電輸入至一個信號線之情形中，舉例而言，當在單元電路208中器件電力處於關斷狀態(器件停止狀態)中時， V_{gs} 變得高於「0」且接通電晶體Tr201，因此，靜電電荷係放電至另一信號線之一方向。因此，在比較性實例2中，保護內部器件免受透過信號線Lsig輸入之負電荷之靜電。

然而，在其中正電荷之靜電輸入至一個信號線之情形中，舉例而言，當器件電力處於關斷狀態中時，將 V_{gs} 維持為低於「0」(V_{gs} 不會變得高於「0」)，因此，未接通電晶體Tr201且靜電電荷未沿另一信號線之方向放電。亦即，當靜電具有負電荷時比較性實例2之靜電放電保護單元有效地操作(有效地保護內部器件)，然而，當靜電具有正電荷時該靜電放電保護單元未有效地操作(未有效地保護內部器件)。如上文所闡述，可存在其中當器件電力處於關斷狀態中時未執行免受靜電影響之有效保護之一情形。

亦在比較性實例2之靜電放電保護單元中，每一單元電路208係配置於一對信號線之間(每一單元電路208未連接至電力供應線或接地導線)，此不同於根據本發明實施例

之靜電放電保護單元18，因此，可出現以下問題。亦即，不存在針對透過信號線輸入之靜電電荷之一限定性放電路徑，因此，在某些情形中，電場之放電效應(免受靜電影響之保護功能)不足且器件之一部分未受到足夠保護。

(2-3.本發明實施例)

然而，在本發明實施例中，由於具有圖4中所展示之組態之複數個單元電路180係提供於靜電放電保護單元18內部，因此，在各別單元電路180中執行下文所闡述之操作，因此，比以上比較性實例1及2更確實地執行免受靜電影響之保護。

(A.當器件電力處於接通狀態中時)

首先，保護控制線Lctl1之電位Vctl1經設定以使得在器件電力處於接通狀態中時電晶體Tr1處於關斷狀態中。因此，舉例而言，當器件電力處於接通狀態中時，在靜電放電保護單元18中之各別單元電路180中電晶體Tr1恆定地處於關斷狀態中，如圖10中所展示。亦即，當器件電力處於接通狀態中時，靜電放電保護單元18處於一無效狀態(非作用狀態)。在此情形中，為方便起見，在圖10以及稍後闡述之圖11A、圖11B及圖12A、圖12B中，各別電晶體Tr1係展示為切換器。

(B.當器件電力處於關斷狀態中時)

另一方面，當器件電力處於關斷狀態中時，各別信號線Lsig與保護控制線Lctl1分別處於一浮動狀態中且靜電放電保護單元18處於一有效狀態(作用狀態)中，如下文圖

11A、圖 11B 及圖 12A、圖 12B 中所展示。相同情形適用於其中相對於成像單元 11 無物件連接之情形(舉例而言，在成像單元 11 之製造製程中)。為方便起見，在圖 11A、圖 11B 及圖 12A、圖 12B 中，靜電保護單元 18 中所展示之六個單元電路 180 係由單元電路 180-1 至 180-6 指示。

(當輸入正電荷之靜電時)

此處，舉例而言，當如圖 11A 中所展示透過信號線 Lsig5 輸入正電荷之靜電(參見圖式中之一箭頭 P21)時，在單元電路 180-5 中之電晶體 Tr1 中一源極-汲極電壓 V_{ds} 變得高於「0」。電晶體 Tr1 之一閘極電位藉由電容器器件 C1 之電容性耦合(參見圖式中之一箭頭 P22)而相應地增加，閘極-源極電壓 V_{gs} 變得高於「0」。因此，選擇性地接通單元電路 180-5 中之電晶體 Tr1 且透過信號線 Lsig5 輸入至單元電路 180-5 中之靜電之電荷(正電荷)放電至電晶體 Tr1 之源極之一方向(信號線 Lsig6 之方向)(參見圖式中之箭頭 P21)。亦即，兩個毗鄰信號線 Lsig5 及 Lsig6 係電短路的(短路狀態)。另外，此時藉由單元電路 180-5 中之電阻器器件 R1 維持電晶體 Tr1 之閘極與保護控制線 Lctl11 之間的一電位差達一固定時間週期，因此，避免其中電晶體 Tr1 被瞬間關斷(變得處於關斷狀態中)之一危險。若電晶體 Tr1 被瞬間關斷，則難以將信號線 Lsig5 中所輸入靜電電荷放電至信號線 Lsig6。

接下來，舉例而言，如圖 11B 中所展示，沿信號線 Lsig6 之方向放電之靜電電荷(正電荷)輸入至毗鄰於單元電路

180-5之單元電路180-6(參見圖式中之一箭頭P23)。然後，以與上文所闡述相同之方式亦在單元電路180-6中選擇性地接通電晶體Tr1。亦即， V_{ds} 變得高於「0」以及閘極電位係藉由電容器器件C1之電容性耦合(參見圖式中之一箭頭P24)而增加，閘極-源極電壓 V_{gs} 變得高於「0」。因此，自單元電路180-5之方向輸入至單元電路180-6中之靜電電荷(正電荷)係沿電晶體Tr1之源極之方向(接地導線Lgnd之方向)放電(參見圖式中之箭頭P23)。亦即，毗鄰信號線Lsig6及接地導線Lgnd係電短路的且靜電電荷(正電荷)最終放電至接地導線Lgnd。以此方式，在器件電力處於關斷狀態中之情形下，當透過信號線Lsig輸入正電荷之靜電時，在靜電放電保護單元18中之單元電路180中電晶體Tr1一個接一個地(順序地)變得處於接通狀態中且靜電電荷最終放電至電力供應線(未展示)或接地導線Lgnd。由於此時電荷係順序地散佈，因此電位係逐漸地減小。因此，與比較性實例1及2中相比，可更確實地執行免受靜電影響之保護。(當輸入負電荷之靜電時)

另一方面，舉例而言，如圖12A中所展示，當如圖12A中所展示透過信號線Lsig5輸入負電荷之靜電(參見圖式中之一箭頭P31)時，在沿與上文正電荷之情形反向之方向定位之單元電路180-4中之電晶體Tr1中電壓變得 $V_{ds} > 0$ 以及 $V_{gs} > 0$ 。因此，選擇性地接通單元電路180-4中之電晶體Tr1且透過信號線Lsig5輸入至單元電路180-4中之靜電電荷(負電荷)係放電至電晶體Tr1之汲極之一方向(信號線Lsig4

之方向)(參見圖式中之箭頭P31)。亦即，兩個毗鄰之信號線Lsig5與Lsig4係電短路的。由於亦在此情形中電晶體Tr1之閘極與保護控制線Lctl1之間的電位差由於單元電路180-4中之電阻器器件R1而維持達一固定時間週期，因此避免其中瞬間關斷電晶體Tr1之危險。

接下來，舉例而言，如圖12B中所展示，沿信號線Lsig4之方向放電之靜電電荷(負電荷)輸入至毗鄰於單元電路180-4之單元電路180-3(參見圖式中的一箭頭P32)。然後，亦在單元電路180-3中，電壓亦以與上文所闡述相同之方式變得 $V_{ds} > 0$ 以及 $V_{gs} > 0$ ，且選擇性地接通電晶體Tr1。因此，自單元電路180-4之方向輸入至單元電路180-3中之靜電電荷(負電荷)係沿電晶體Tr1之汲極之一方向(信號線Lsig3之方向)放電(參見圖式中之箭頭P32)。亦即，毗鄰之信號線Lsig4與Lsig3係電短路的。在後續電路中連續地執行相同操作，藉此放電靜電電荷(負電荷)最終放電至電力供應線(未展示)或接地導線Lgnd。以此方式，在器件電力處於關斷狀態中之情形下，當透過信號線Lsig輸入負電荷之靜電時，在靜電放電保護單元18中之單元電路180中電晶體Tr1一個接一個地(順序地)變得處於接通狀態中，且靜電電荷最終放電至電力供應線(未展示)或接地導線Lgnd。由於此時電荷亦係順序地散佈，因此電位係逐漸地減小。因此，亦在此情形中，與比較性實例1及2中相比，可更確實地執行免受靜電影響之保護。

如上文所闡述，具有單元電路180之靜電放電保護單元

18係提供於複數個佈線中之一個信號線Lsig與另一個佈線之間，該複數個佈線包含信號線Lsig、接地導線Lgnd及電力供應線(未展示)，因此，在其中正電荷及負電荷兩者之靜電皆輸入至此等佈線中之一個佈線之情形中，可沿另一佈線之方向將靜電電荷放電。因此，可能更確實地執行免受靜電影響之保護(可改良靜電耐壓)，因此，可減小由於靜電所致的器件之特性變化以及可改良良率。另外，如上文所闡述，在靜電放電保護單元18中，靜電電荷係藉由使用靜電自身之電荷而放電，因此，可在不單獨提供一特殊器件之情形下改良靜電耐壓。

當器件電力處於接通狀態中時，甚至當電晶體Tr1之臨限電壓Vth等等變化時洩漏電流經控制以減小，因此，在信號(電荷)自各別像素20之讀出操作時可抑制信號線Lsig中之電位變化(電荷之消失)。因此，甚至當像素20具有上文所闡述之被動電路組態時，亦可能減小影像劣化之出現，諸如，一拍攝影像中之一線缺陷。

此外，電阻器器件R1係提供於單元電路180中，因此，可維持電晶體Tr1之閘極與保護控制線Lctl1之間的電位差達一固定時間週期，此可避免電晶體Tr1被瞬間關斷且可更確實地操作靜電放電保護單元18。

另外，複數個單元電路180係連續地配置於毗鄰之複數個佈線(在此情形中，複數個信號線Lsig1至Lsig6，接地導線Lgnd及諸如此類)之間，因此，靜電電荷可最終放電至電力供應線(未展示)或接地導線Lgnd且可更確實地執行免

受靜電影響之保護。

<修改實例>

隨後，將闡釋本發明實施例之修改實例(修改實例1至6)。將相同碼給予與實施例中相同之組件，且適當省略其闡釋。

(修改實例1)

圖13展示根據一修改實例1之一靜電放電保護單元(靜電放電保護單元18A)之一電路組態。根據該修改實例之靜電放電保護單元18A包含沿H方向延伸之複數個單元電路180A(靜電放電保護單元)。

在該實施例之單元像素180中，根據該修改實例之單元電路180A使用由一P通道(P型)FET形成之一電晶體Tr1而非由N通道(N型)FET形成之電晶體Tr1。

亦在該修改實例中，電位控制線Lctl1之電位Vctl1經設定以使得在器件電力處於接通狀態中時電晶體Tr處於關斷狀態中。具體而言，舉例而言，如圖14中所展示，將電位控制線Lctl1之電位Vctl1設定為高於信號線Lsig之電位(信號電壓)Vsig以便在電晶體Tr1中滿足閘極-源極電壓 $V_{gs} > 0$ 。亦在此情形中，電位控制線Lctl1之電位Vctl1經設定以便甚至當信號線Lsig之電位Vsig改變時亦滿足 $V_{gs} > 0$ 。因此，如圖14中之一箭頭P41所展示，甚至當電晶體Tr1中之臨限電壓 V_{th} 在某種程度上改變至正側時亦可能將電晶體Tr1中之洩漏電流(關斷狀態中之洩漏電流)抑制為低。因此，亦在本發明修改實例中，可以與上文實施例相

同之方式抑制當器件電力處於接通狀態中時由於電晶體 Tr1 中之洩漏電流所致之對自各別像素 20 讀出信號(電荷)之操作之不利效應(電荷量之減小及諸如此類)。

如上文所闡述，可能藉由與上文實施例相同之操作亦在本發明修改實例中獲得相同效應。然而，特定而言，當電晶體 Tr1 係由多晶半導體(多晶矽及諸如此類)製成時，電晶體 Tr1 合意地係 N 通道電晶體，如在上文實施例中，此乃因洩漏電流通常在 N 通道中比在 P 通道中低。

(修改實例 2)

圖 15 展示根據一修改實例 2 之一靜電放電保護單元(靜電放電保護單元 18B)之一電路組態。根據該修改實例之靜電放電保護單元 18B 包含沿 H 方向延伸之複數個單元電路 180B(靜電放電保護單元)。

根據該修改實例之單元電路 180B 具備一電晶體 Tr2(第二電晶體)而非上文實施例中之單元電路 180 中之電阻器器件 R1，其中電晶體 Tr2 充當一電阻器器件。換言之，在單元電路 180B 中，該電阻器器件係由電晶體 Tr2 形成。亦在每一單元電路 180B 中，除上文所闡釋之保護控制線 Lctl1 之外，亦連接沿 H 方向延伸之一保護控制線 Lctl2(第二控制線)。

在單元電路 180B 中，電晶體 Tr1 之一閘極係透過電晶體 Tr2 至一汲極及一源極(電阻器器件之一個端子及另一端子)而間接地連接至保護控制線 Lctl1。亦即，電晶體 Tr2 之源極連接至保護控制線 Lctl1 且電晶體 Tr2 之汲極連接至電晶

體Tr1之閘極。電晶體Tr2之閘極連接至保護控制線Lctl2。電晶體Tr1之源極及汲極中之一者(在此情形中，汲極)連接至一個信號線Lsig1及電容器器件C1之一個端子，且另一者(在此情形中，源極)連接至另一個佈線(在此情形中，信號線Lsig或接地導線Lgnd)。電容器器件C1之另一端子連接至電晶體Tr1之閘極及電晶體Tr2之汲極。

在本發明修改實例中，保護控制線Lctl2之電位經設定以使得在器件電力處於接通狀態中時電晶體Tr2係處於接通狀態中。具體而言，保護控制線Lctl2之電位經設定以便在電晶體Tr2中滿足閘極-源極電壓 $V_{gs} > 0$ 。因此，在本發明修改實例中，可能藉由使用保護控制線Lctl2而當器件電力處於接通狀態中時將電晶體Tr2可靠地設定為處於接通狀態中。

在具有以上組態之本發明修改實例之靜電放電保護單元18B中，當器件電力處於接通狀態中時每一單元電路180中之電晶體Tr2係處於接通狀態中，如上文所闡述，因此，作為電阻器器件之一電阻值相對低。因此，在其中在成像操作時信號電壓 V_{sig} 改變且電晶體Tr1之閘極電位由於電容器器件C1之電容性耦合而亦改變之情形中，可能增加返回閘極電位之操作以便抑制洩漏電流。

另一方面，當器件電力處於關斷狀態中時，隨著保護控制線Lctl2亦變得處於浮動狀態中， V_{gs} 接近等於「0」，此與上文相反，因此，每一單元電路180B中之電晶體Tr2係處於關斷狀態中。因此，作為電阻器器件之電阻值相對

高，此可避免電晶體 Tr1 免於瞬間關斷且可更確實地操作靜電放電保護單元 18B。

雖然在本發明修改實例中已闡釋其中電晶體 Tr1 及電晶體 Tr2 兩者皆係由 N 通道 FET 形成之情形，然而，舉例而言，可能由 P 通道 FET 形成此等電晶體 Tr1 及 Tr2 中之至少一者。

(修改實例 3)

圖 16 展示根據一修改實例 3 之一靜電放電保護單元(靜電放電保護單元 18C)之一電路組態。根據該修改實例之靜電放電保護單元 18C 具有沿 H 方向延伸之複數個單元電路 180C(靜電放電保護電路)。

根據本發明修改實例之單元電路 180C 不具備(省略)上文實施例之單元電路 180 中之電阻器器件 R1，且具有除電阻器器件 R1 之外的相同組件。因此，在每一單元電路 180C 中，電晶體 Tr1 之閘極直接連接至保護控制線 Lctl1。

如上文所闡述，在某些情形中，電阻器器件可能未提供於靜電放電保護單元中之每一單元電路中。然而，期望提供電阻器器件，此乃因可能避免電晶體 Tr1 免於瞬間關斷及更確實地操作靜電放電保護單元，如上文所闡述。

在本發明修改實例中已闡釋其中電晶體 Tr1 係由 N 通道 FET 形成之情形，然而，亦可能以與修改實例 1 相同之方式由(舉例而言)P 通道 FET 形成電晶體 Tr1。

(修改實例 4 至 6)

圖 17A 至圖 17C 分別示意性地展示根據修改實例 4 至 6 之

成像單元(成像單元11A至11C)之輪廓組態實例。

圖17A中所展示之根據修改實例4之成像單元11A具有一成像器件112及一簡化光學系統113而非上文實施例之成像單元11中之光學轉換層111。成像器件112係用於偵測成像光Lin以獲取輸出資料Dout(所成像信號)之一器件。可藉由使用影像感測器(諸如，一CCD(電荷耦合器件)影像感測器或一CMOS(互補金屬氧化物半導體)影像感測器)來形成成像器件112。簡化光學系統113係配置於成像器件112之一光接收表面上且由(舉例而言)一微透鏡陣列等等形成。根據該組態，可能以與上文實施例之成像單元11相同之方式亦在本發明修改實例之成像單元11A中基於入射成像光Lin而讀取資訊。

除上文實施例中所闡釋之光電轉換層111之外，圖17B中所展示之根據修改實例5之成像單元11B亦包含一波長轉換層114。具體而言，波長轉換層114係提供於光電轉換層111(成像單元11B之光接收側)上。除上文修改實例4中所闡釋之成像器件112及簡化光學系統113之外，圖17C中所展示之根據修改實例6之成像單元11C亦包含波長轉換層114。具體而言，波長轉換層114係提供於簡化光學系統113(成像單元11C之光接收側)上。

波長轉換層114執行輻射射線Rrad(α 射線、 β 射線、 γ 射線、X射線等等)至光電轉換層111或成像器件112之一敏感範圍中之波長轉換，此允許光電轉換層111及成像器件112基於輻射射線Rrad而讀取資訊。波長轉換層114係由(舉例

而言)將輻射射線(諸如，X射線)轉換成可視光之一螢光材料(舉例而言，閃爍體)製成。可藉由(舉例而言)在光電轉換層111或簡化光學系統113上形成由一有機平坦化膜、一旋塗玻璃等等製成之一平坦化膜且在該平坦化膜上形成由CsI、NaI、CaF₂及諸如此類製成之一螢光膜來獲得波長轉換層114。

在根據修改實例5及6之包含具有以上組態之成像單元11B及11C之成像裝置中，成像單元11B及11C根據入射輻射射線Rrad而產生電信號，成像單元11B及11C係形成為輻射成像裝置。此輻射成像裝置可應用於(舉例而言)醫療設備(一X射線成像裝置，諸如，一數位放射線照相術)、一機場及諸如此類中所使用之用於行李檢測之一X射線成像裝置、一工業X射線成像裝置(舉例而言，執行容器中之危害性材料之檢測或袋及諸如此類中之內容之檢測之裝置)。

<應用實例>

隨後，將闡釋根據該實施例及各別修改實例(修改實例1至6)之成像裝置之一應用實例。

圖18示意性地展示根據一應用實例之一成像顯示系統(成像顯示系統5)之一輪廓組態實例。成像顯示系統5包含具有根據上文實施例等等之成像單元11(11A至11C)及諸如此類之成像裝置1、一影像處理單元52及一顯示器件4，在該實例中成像顯示系統5經組態為使用輻射射線之成像顯示系統。

影像處理單元52執行既定影像處理以輸出自成像裝置1輸出之資料Dout(成像信號)，藉此產生影像資料D1。顯示器件4基於影像處理單元52中所產生之影像資料D1而在一既定監視器螢幕40上執行影像顯示。

在具有以上組態之成像顯示系統5中，成像裝置1(在此情形中，一輻射成像裝置)基於自一輻射源(舉例而言，一X射線源極)51朝向物件50輻照之輻射射線而獲取一物件50之影像資料Dout，且將該資料輸出至影像處理單元52。影像處理單元52關於所輸入之影像資料Dout執行既定影像處理且將已對其執行影像處理之影像資料(顯示資料)D1輸出至顯示器件4。顯示器件4基於所輸入之影像資料D1而在監視器螢幕40上顯示影像資訊(一所拍攝影像)。

如上文所闡述，可在成像裝置1中獲取物件50之影像作為電信號，因此，可藉由將所獲取之電信號傳送至顯示器件4而執行影像顯示。亦即，在相關技術中可能在不使用一放射線照相膠片之情形下觀測到物件50之影像，且可能回應於移動圖片之成像及顯示。

在本發明應用實例中，已闡釋其中成像裝置1係形成為輻射成像裝置(該輻射成像裝置係使用輻射射線之成像顯示系統)之情形作為一實例，然而，根據本發明之實施例之成像顯示系統可應用於使用其他類型之成像裝置之系統。

<其他修改實例>

儘管如上文已藉由引用實施例、修改實例及應用實例來

闡釋本發明，但本發明並非限於該等實施例等等，且可執行各種修改。

舉例而言，在上文實施例等等中已闡釋其中複數個單元電路(靜電放電保護電路)係提供於靜電放電保護單元中之情形，然而，本發明並非限於此，且較佳的亦係，僅一個單元電路係提供於靜電放電保護單元中。

成像單元中之像素之電路組態並非限於上文實施例等等中所闡釋之該組態(像素20之電路組態)，且可應用其他電路組態。亦即，較佳的亦係，舉例而言，光電轉換器件21之陽極連接至累積節點N以及陰極連接至電力供應線VDD。較佳的亦係，一既定源極隨耦器電路係提供於像素中。

更佳的係，上文實施例等等中所闡釋之成像單元11、列掃描單元13、A/D轉換單元14(行選擇單元17)、行掃描單元15及靜電放電保護單元18係形成於同一基板上。具體而言，此等電路部分中之切換器及諸如此類可藉由使用多晶半導體(諸如，低溫多晶矽(Si))而形成於同一基板上，因此，可基於來自外部的系統控制單元16之控制信號而執行同一基板上之驅動操作。

另外，已闡釋其中複數個像素(成像像素)執行信號輸入操作(成像操作)之成像裝置作為本發明之本發明實施例及諸如此類中之「信號傳送裝置」之一實例，然而，本發明並非限於此。亦即，上文實施例等等中所闡釋之靜電放電保護單元(靜電放電保護電路)可應用於執行複數個像素中

之信號之輸入操作(成像操作)及輸出操作(顯示操作)中之至少一者之信號傳送裝置。

具體而言，舉例而言，在圖19中所展示之一顯示裝置3(信號傳送裝置)中，複數個像素60(顯示像素)執行信號之輸出操作(顯示操作)。顯示裝置3包含：一顯示單元31，其具有複數個像素60；一信號線驅動單元32(資料驅動器)，其將視訊信號供應至信號線Lsig；一列掃描單元33(閘極驅動器)，其沿V方向順序地掃描寫入控制線Lwrite(閘極線)；及一系統控制單元34。上文實施例及諸如此類中所闡釋之靜電放電保護單元18(18A至18C)係提供於顯示裝置3中。系統控制單元34控制信號線驅動單元32及列掃描單元33之操作。每一像素60具有一顯示器件61(舉例而言，一液晶器件、一有機EL(電致發光)器件等等)及作為一切換器件之一電晶體62，信號線Lsig及寫入控制線Lwrite連接至電晶體62。亦在具有以上組態之顯示裝置3中，可藉由與上文實施例及諸如此類中相同之操作來獲得相同效應。

本發明可應用以下組態。

(1)一種信號傳送裝置，其包含

複數個像素，其執行一信號輸入操作及一信號輸出操作中之至少一者，

一個或複數個信號線，其連接至該等像素；

複數個佈線，其包含信號線，

一個或複數個靜電放電保護電路，其配置於該複數個佈

線中之一個信號線與另一個佈線之間，每一靜電放電保護電路具有一第一電晶體及一電容器器件，及

一第一控制線，其連接至該等靜電放電保護電路，

其中，在該靜電放電保護電路中，該第一電晶體之一閘極直接地或間接地連接至該第一控制線，

該第一電晶體中之一源極及一汲極中之一者連接至一個信號線及該電容器器件之一個端子，且另一者連接至另一個佈線，且

該電容器器件之另一端子連接至該第一電晶體之該閘極。

(2)如以上(1)中所闡述之信號傳送裝置，

其中該靜電放電保護電路進一步包含一電阻器器件，且該電阻器器件之一個端子連接至該第一控制線，且

該電阻器器件之另一端子連接至該第一電晶體之該閘極及該電容器器件之另一端子。

(3)如以上(2)中所闡述之信號傳送裝置，

其中該電阻器器件係由一第二電晶體形成。

(4)如以上(3)中所闡述之信號傳送裝置，

其中該電阻器器件之一個端子及另一端子係該第二電晶體之一源極或一汲極，且

一第二控制線連接至該第二電晶體之一閘極。

(5)如以上(4)中所闡述之信號傳送裝置，

其中該第二控制線之一電位經設定以使得在一器件電力處於一接通狀態中時該第二電晶體處於該接通狀態中。

(6)如以上(1)中所闡述之信號傳送裝置，

其中該第一控制線之一電位經設定以使得在該器件電力處於該接通狀態中時該第一電晶體處於一關斷狀態中。

(7)如以上(1)至(6)中任一者中所闡述之信號傳送裝置，

其中另一個佈線係該複數個佈線中之另一個信號線、一個電力供應線或一個接地導線。

(8)如以上(7)中所闡述之信號傳送裝置，

其中該複數個靜電放電保護電路包含

一個或複數個第一保護電路，其配置於一個信號線與另一個信號線之間，及

一個或複數個第二保護電路，其配置於一個信號線與一個電力供應線或一個接地導線之間。

(9)如以上(8)中所闡述之信號傳送裝置，

其中該等第一保護電路與該等第二保護電路係連續地配置於毗鄰之複數個佈線之間。

(10)如以上(1)至(9)中任一者中所闡述之信號傳送裝置，

其中該複數個像素執行一成像操作作為該信號輸入操作，該複數個像素經組態為一成像裝置。

(11)如以上(10)中所闡述之信號傳送裝置，

其中該複數個像素根據入射輻射射線而產生電信號作為該成像操作，該複數個像素經組態為一輻射成像裝置。

(12)如以上(11)中所闡述之信號傳送裝置，

其中該等輻射射線係X射線。

(13)如以上(1)至(9)中任一者中所闡述之信號傳送裝置，

其中該複數個像素執行一顯示操作作為該信號輸出操作，該複數個像素經組態為一顯示裝置。

(14)一種成像顯示系統，其包含

一成像裝置，及

一顯示器件，其基於由該成像裝置獲得之成像信號而執行影像顯示，

其中該成像裝置具有

複數個像素，其執行一成像操作，

一個或複數個信號線，其連接至該等像素，

複數個佈線，其包含該等信號線，

一個或複數個靜電放電保護電路，其配置於該複數個佈線中之一個信號線與另一個佈線之間，每一靜電放電保護電路具有一第一電晶體及一電容器器件，及

一第一控制線，其連接至該等靜電放電保護電路，

其中，在該靜電放電保護電路中，該第一電晶體之一閘極直接地或間接地連接至該第一控制線，

該第一電晶體中之一源極及一汲極中之一者連接至一個信號線及該電容器器件之一個端子，且另一者連接至另一個佈線，且

該電容器器件之另一端子連接至該第一電晶體之該閘極。

本發明含有與2011年5月23日在日本專利局提出申請之日本優先權專利申請案JP 2011-114827中所揭示之彼標的物相關之標的物，該日本優先權專利申請案之全部內容據

此以引用方式併入。

熟習此項技術者應理解，可取決於設計要求及其他因素而做出各種修改、組合、子組合及變更，只要其在隨附申請專利範圍或其等效物之範疇內。

【圖式簡單說明】

圖1係展示作為根據本發明之一實施例之一信號傳送裝置之一成像裝置之一整個組態之一方塊圖；

圖2係展示圖1中所展示之一成像單元之一輪廓組態實例之一示意圖；

圖3係展示圖1中所展示之一像素之一詳細組態實例之一電路圖；

圖4係展示圖1中所展示之一靜電放電保護單元之一詳細組態實例之一電路圖；

圖5係展示圖4中所展示之一電晶體之一特性實例之一視圖；

圖6係展示圖4中所展示之電晶體中之一電位設定實例之一示意圖；

圖7係展示根據一比較性實例1之一靜電放電保護單元之一組態實例之一電路圖；

圖8係展示圖7中所展示之一電晶體之一特性實例之一視圖；

圖9係展示根據一比較性實例2之一靜電放電保護單元之一組態實例之一電路圖；

圖10係展示當一器件電力處於一接通狀態中時圖4中所

展示之靜電放電保護單元中之一操作實例之一電路圖；

圖 11A 及圖 11B 係展示當器件電力處於一關斷狀態中時 (在輸入正電荷之靜電時) 圖 4 中所展示之靜電放電保護單元中之一操作實例之電路圖；

圖 12A 及圖 12B 係展示當器件電力處於一關斷狀態中時 (在輸入負電荷之靜電時) 圖 4 中所展示之靜電放電保護單元中之一操作實例之電路圖；

圖 13 係展示根據一修改實例 1 之一靜電放電保護單元之一組態實例之一電路圖；

圖 14 係展示圖 13 中所展示之一電晶體之一特性實例之一視圖；

圖 15 係展示根據一修改實例 2 之一靜電放電保護單元之一組態實例之一電路圖；

圖 16 係展示根據一修改實例 3 之一靜電放電保護單元之一組態實例之一電路圖；

圖 17A 至圖 17C 係展示根據修改實例 4 至 6 之成像單元之輪廓組態實例之示意圖；

圖 18 係展示根據一應用實例之一成像顯示系統之一輪廓組態實例之一示意圖；且

圖 19 係展示根據本發明之另一修改實例之一顯示裝置之一整個組態實例之一方塊圖。

【主要元件符號說明】

- | | |
|---|-------------|
| 1 | 成像裝置 |
| 3 | 顯示裝置/信號傳送裝置 |

4	顯示器件
5	成像顯示系統
11	成像單元
11A	成像單元
11B	成像單元
11C	成像單元
13	列掃描單元
14	類比/數位轉換單元
15	行掃描單元
16	系統控制單元
17	行選擇單元
18	靜電放電保護單元/靜電保護單元
18A	靜電放電保護單元
18B	靜電放電保護單元
18C	靜電放電保護單元
20	像素/成像像素
21	光電器件/光電轉換器件
22	電晶體
31	顯示單元
32	信號線驅動單元/資料驅動器
33	列掃描單元/閘極驅動器
34	系統控制單元
40	既定監視器螢幕
50	物件

51	輻射源/X射線源極
52	影像處理單元
60	像素/顯示像素
61	顯示器件
62	電晶體
108	單元電路/靜電放電保護電路
111	光電轉換層
112	成像器件
113	簡化光學系統
114	波長轉換層
180	單元電路/靜電放電保護電路/單元像素
180-1	單元電路
180-2	單元電路
180-3	單元電路
180-4	單元電路
180-5	單元電路
180-6	單元電路
180A	單元電路/靜電放電保護單元
180B	單元電路/靜電放電保護單元
180C	單元電路/靜電放電保護單元
208	單元電路/靜電放電保護電路
C1	電容器器件
CP	寄生電容
D	汲極

D1	影像資料
Dout	輸出資料/所成像信號
G	閘極
H	水平方向/列方向
Lctl1	保護控制線/第一控制線/電位控制線
Lctl2	保護控制線/第二控制線
Lgnd	接地導線
Lin	入射成像光/入射光/成像光
Lread	讀出控制線
Lsig	信號線
Lsig1	信號線
Lsig2	信號線
Lsig201	信號線
Lsig202	信號線
Lsig203	信號線
Lsig3	信號線
Lsig4	信號線
Lsig5	信號線
Lsig6	信號線
Lwrite	寫入控制線/閘極線
N	累積節點
P101	電晶體 Tr101 及 Tr102 中之臨限電壓 V_{th} 在某 種程度上改變至負側
P102	電晶體 Tr101 及 Tr102 中之洩漏電流急劇增加

P11	電晶體 Tr1 之臨限電壓 V_{th} 在某種程度上改變至負側
P21	透過信號線 Lsig5 輸入至單元電路 180-5 中之靜電之電荷(正電荷)放電至電晶體 Tr1 之源極之一方向(信號線 Lsig6 之方向)/透過信號線 Lsig5 輸入正電荷之靜電
P22	電容器器件 C1 之電容性耦合
P23	沿信號線 Lsig6 之方向放電之靜電電荷(正電荷)輸入至毗鄰於單元電路 180-5 之單元電路 180-6/自單元電路 180-5 之方向輸入至單元電路 180-6 中之靜電電荷(正電荷)係沿電晶體 Tr1 之源極之方向(接地導線 Lgnd 之方向)放電
P24	電容器器件 C1 之電容性耦合
P31	透過信號線 Lsig5 輸入負電荷之靜電
P32	沿信號線 Lsig4 之方向放電之靜電電荷(負電荷)輸入至毗鄰於單元電路 180-4 之單元電路 180-3
P41	電晶體 Tr1 中之臨限電壓 V_{th} 在某種程度上改變至正側
R1	電阻器器件
Rrad	入射輻射射線
S	源極
Tr1	電晶體/第一電晶體
Tr101	電晶體

Tr102	電 晶 體
Tr2	電 晶 體 / 第 二 電 晶 體
Tr201	電 晶 體
V	垂 直 方 向 / 行 方 向
Vctl1	保 護 控 制 線 Lctl1 之 電 位
VDD	電 力 供 應 線
Vgs	閘 極 - 源 極 電 壓
Vin	輸 入 電 壓
Vsig	信 號 線 Lsig 之 電 位 / 信 號 電 壓
VSS	電 力 供 應 線 / 接 地 導 線

七、申請專利範圍：

1. 一種信號傳送裝置，其包括：

複數個像素，該複數個像素之每一像素經組態以執行一輸入操作及一輸出操作中之至少一者；

一個或多個信號線，其連接至該複數個像素之每一像素；

複數個佈線，其中該複數個佈線包含一信號線、一電力線、及一接地導線中之至少一者；

一個或多個靜電放電保護電路，其配置於該一個或多個信號線之一信號線與該複數個佈線之一佈線之間，其中每一靜電放電保護電路包含一電晶體及一電容器器件；及

一控制線，其連接至該一個或多個靜電放電保護電路，

其中，該電晶體之一閘極電性連接至該控制線，

該電晶體之一源極及一汲極中之至少一者連接至該一個或多個信號線之該信號線及該電容器器件之一第一端子，該源極及該汲極中之另一者連接至該複數個佈線之該佈線，且

該電容器器件之一第二端子連接至該電晶體之該閘極。

2. 如請求項 1 之信號傳送裝置，

其中該靜電放電保護電路進一步包含一電阻器器件，且

該電阻器器件之一第一端子連接至該控制線，且

該電阻器器件之一第二端子連接至該電晶體之該閘極及該電容器器件之該第二端子。

3. 如請求項2之信號傳送裝置，

其中該電阻器器件係一第二電晶體。

4. 如請求項3之信號傳送裝置，

其中該電阻器器件之該第一端子係該第二電晶體之一源極或一汲極，且該電阻器器件之該第二端子係該第二電晶體之該源極或該汲極中之另一者，且

一第二控制線連接至該第二電晶體之一閘極。

5. 如請求項4之信號傳送裝置，

其中該第二控制線之一電位經設定以使得在一器件電力處於一接通狀態中時該第二電晶體處於該接通狀態中。

6. 如請求項1之信號傳送裝置，

其中該控制線之一電位經設定以使得在該器件電力處於該接通狀態中時該電晶體處於一關斷狀態中。

7. 如請求項1之信號傳送裝置，

其中該一個或多個靜電放電保護電路包含

一第一保護電路，其配置於該一個或多個信號線之該信號線與該一個或多個信號線之一第二信號線之間，及

一第二保護電路，其配置於該一個或多個信號線之該信號線與一電力供應線或一接地導線中之一者之間。

8. 如請求項7之信號傳送裝置，

其中該第一保護電路與該第二保護電路係連續地配置於該複數個佈線之毗鄰之佈線之間。

9. 如請求項1之信號傳送裝置，

其中該複數個像素經組態以執行一成像操作。

10. 如請求項9之信號傳送裝置，

其中該複數個像素經組態以根據該成像操作期間之入射輻射射線而產生電信號。

11. 如請求項10之信號傳送裝置，

其中該等輻射射線係X射線。

12. 如請求項1之信號傳送裝置，

其中該複數個像素經組態以執行一顯示操作。

13. 一種成像顯示系統，其包括：

一成像裝置；及

一顯示器件，其經組態以基於由該成像裝置獲得之成像信號而顯示一影像，

其中該成像裝置包含

複數個像素，其經組態以執行一成像操作，

一個或多個信號線，其連接至該複數個像素之每一像素，

複數個佈線，其中該複數個佈線包含一信號線、一電力線、及一接地導線中之至少一者，

一個或多個靜電放電保護電路，其配置於該一個或多個信號線中之一信號線與該一個或多個佈線中之一

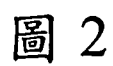
佈線之間，其中每一靜電放電保護電路包含一電晶體及一電容器器件，及

一控制線，其連接至該一個或多個靜電放電保護電路，

其中，該電晶體之一閘極電性連接至該控制線，

該電晶體中之一源極及一汲極中之至少一者連接至該一個或多個信號線之該信號線及該電容器器件之一第一端子，該電晶體之該源極及該汲極中另一者連接至該複數個佈線中之該佈線，且

該電容器器件之一第二端子連接至該電晶體之該閘極。



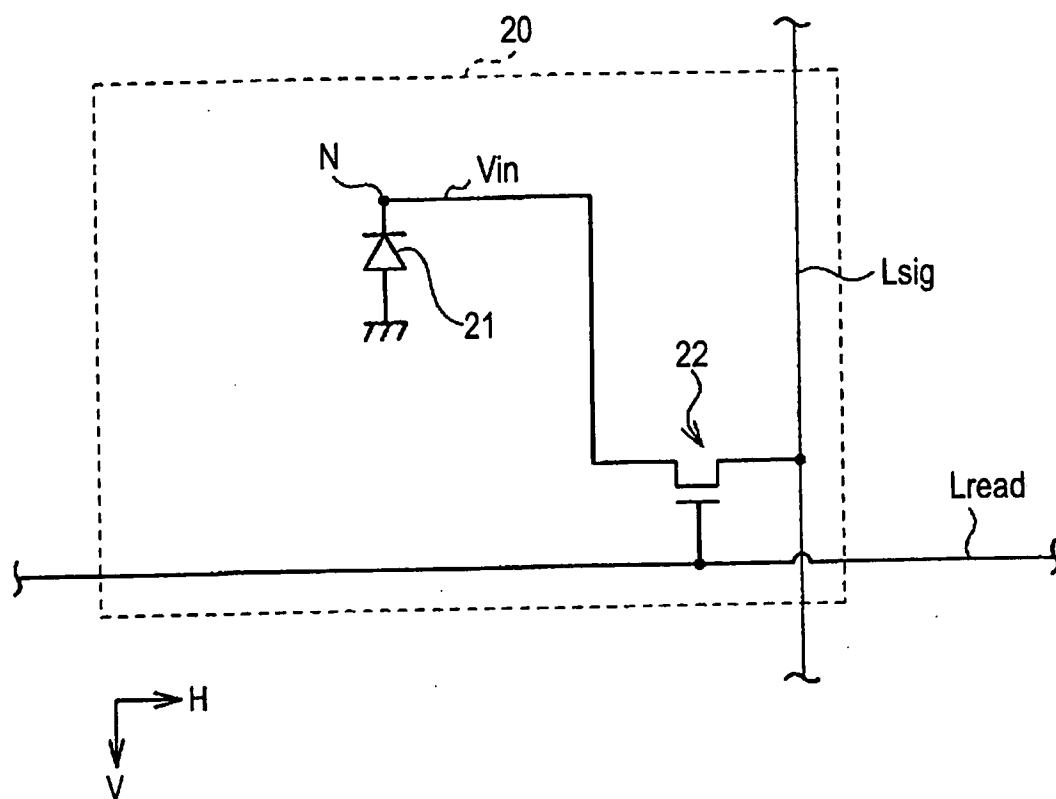
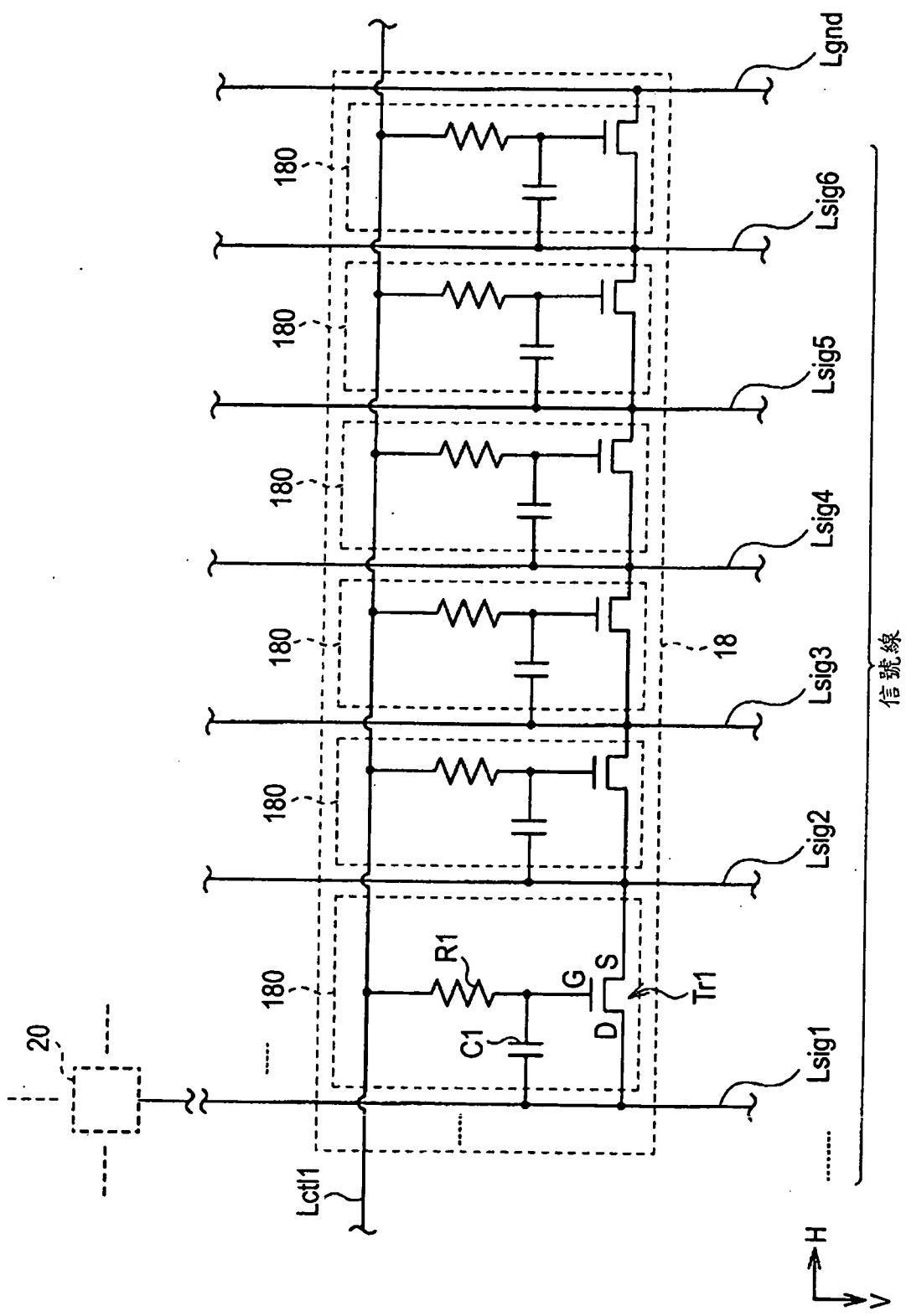


圖 3



信號線
圖 4

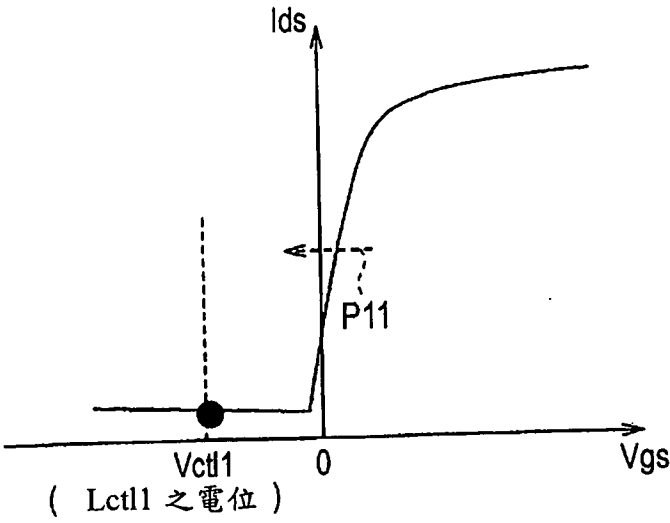


圖 5

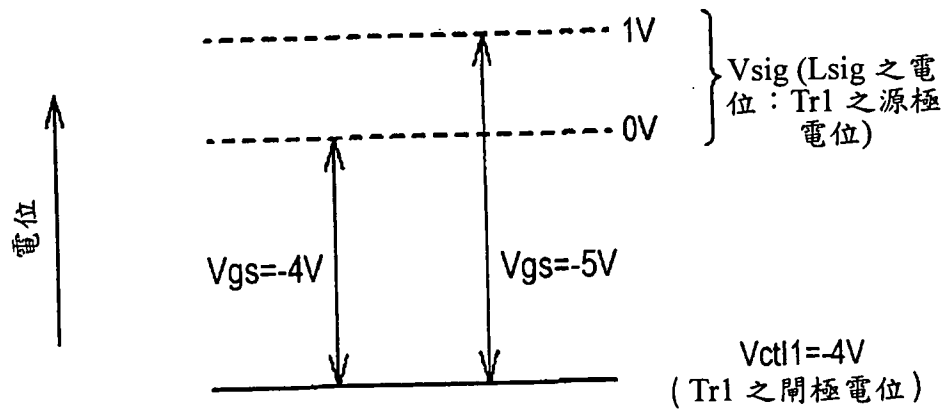


圖 6

比較性實例 1

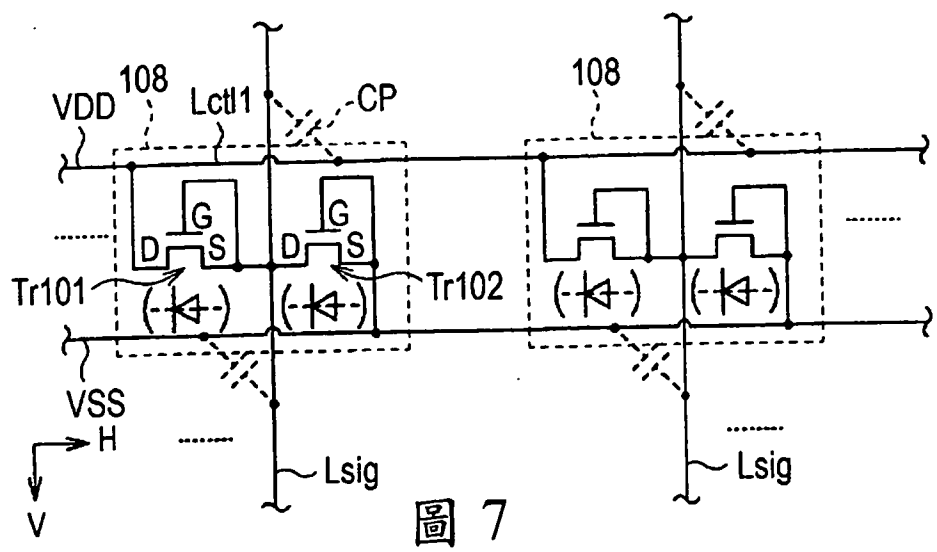
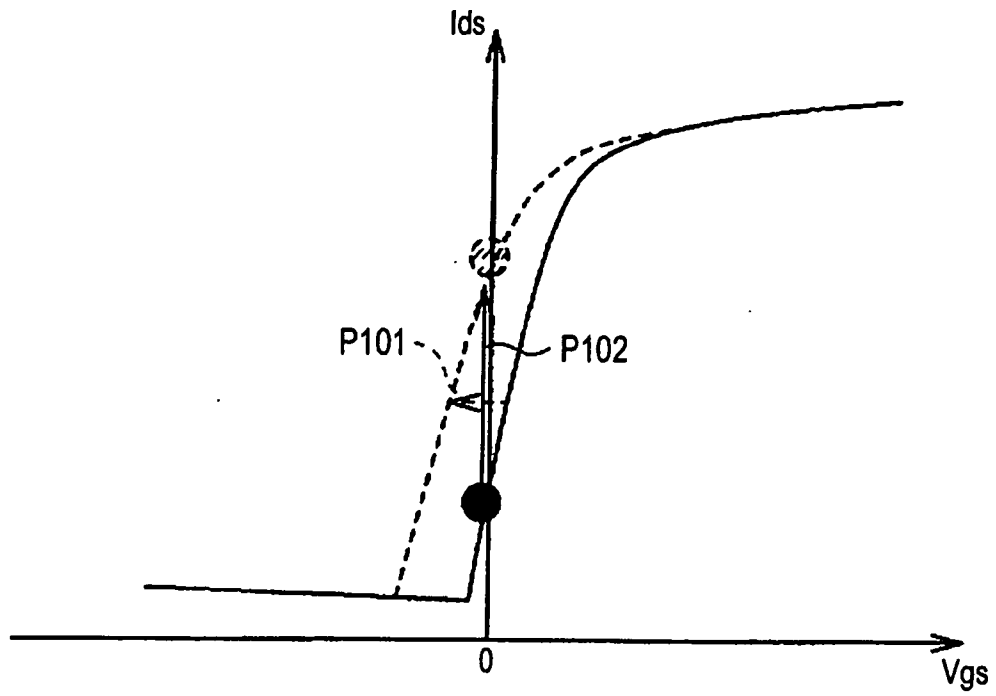


圖 7

圖 8



比較性實例 2

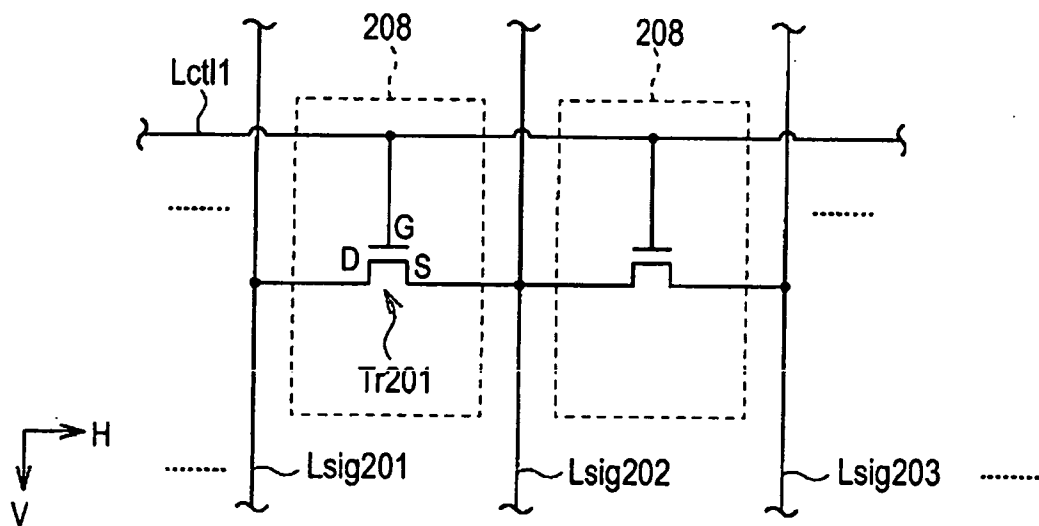
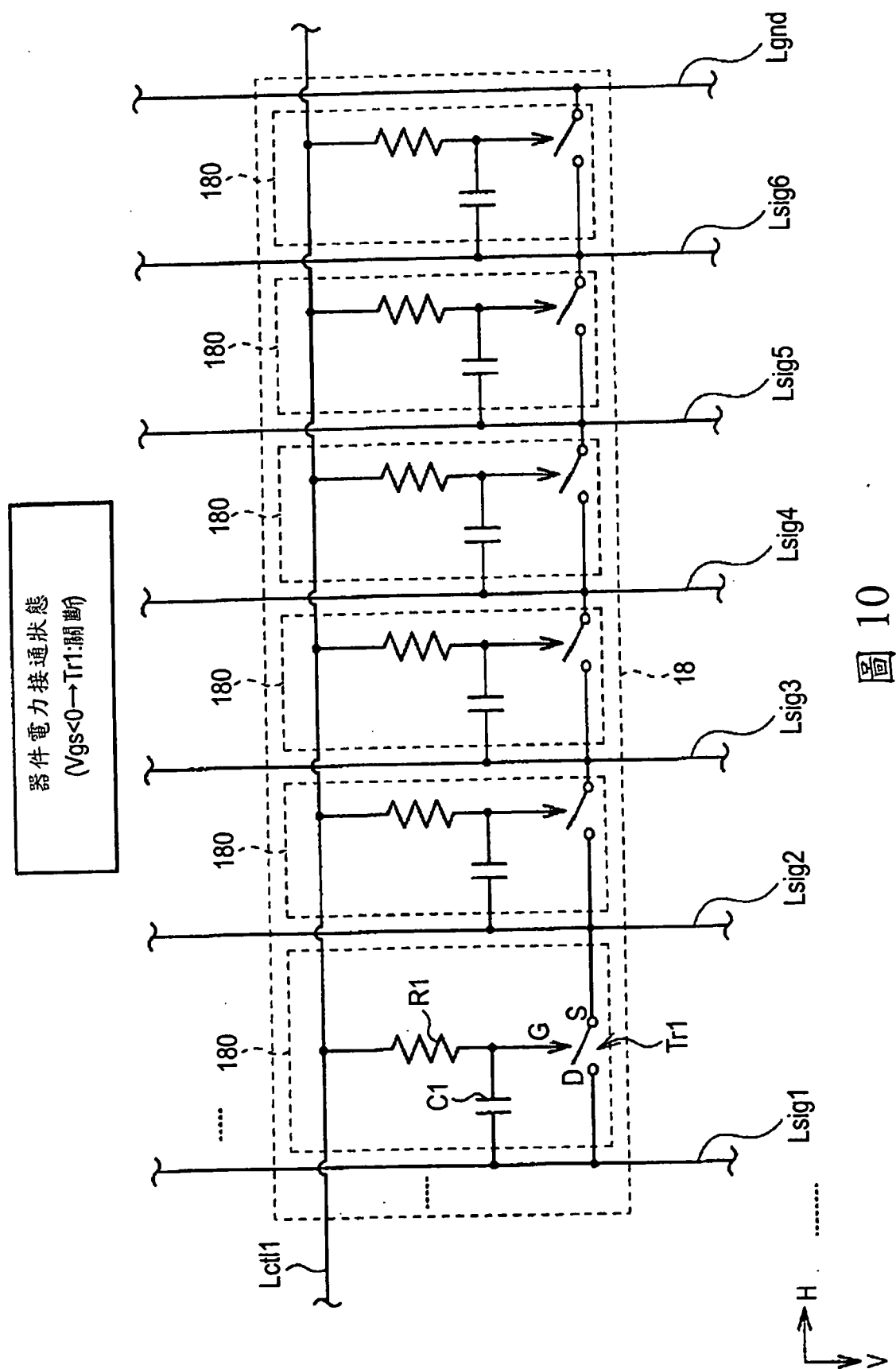
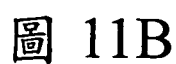
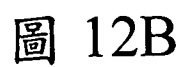
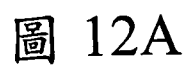


圖 9







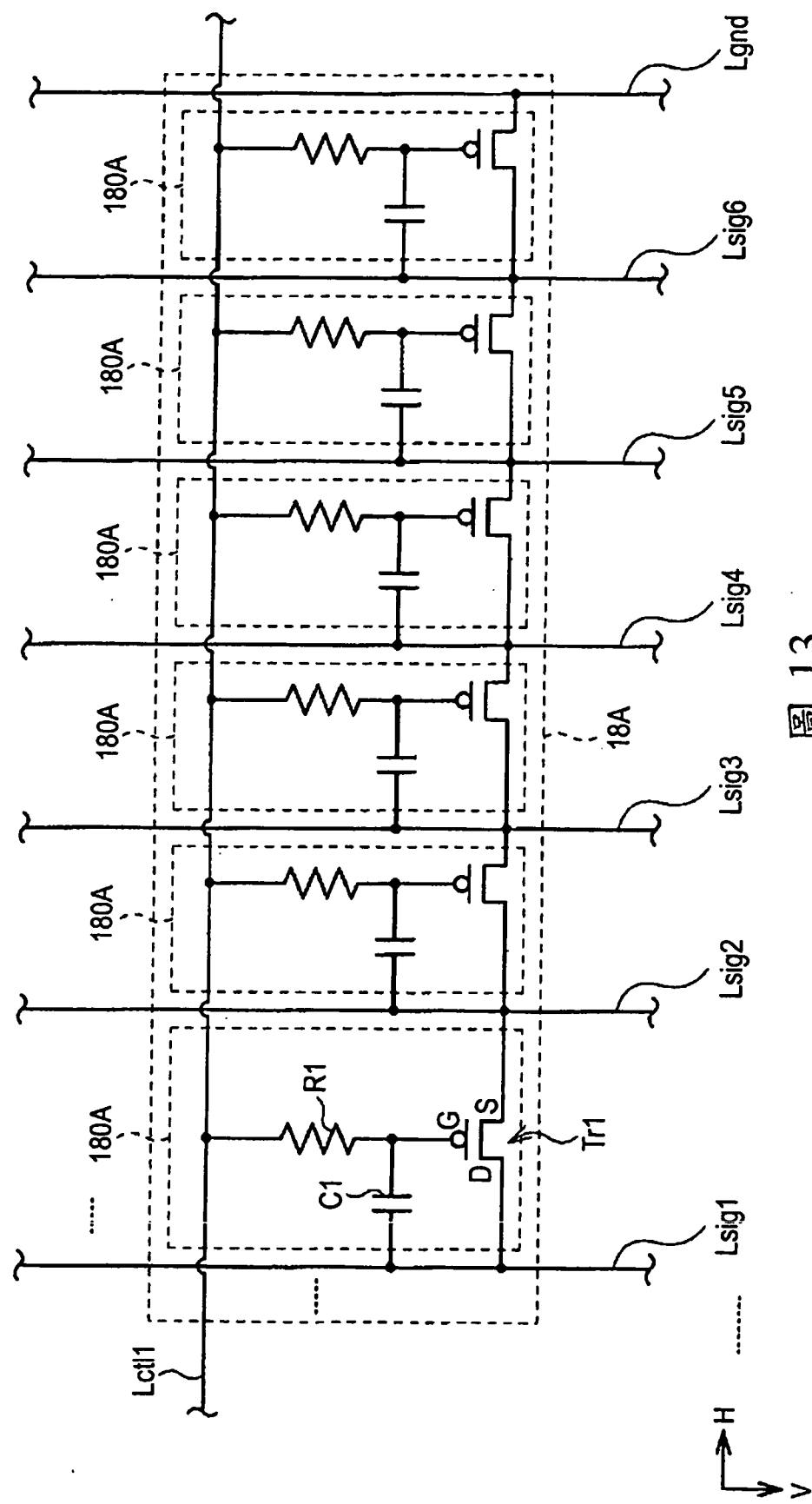


圖 13

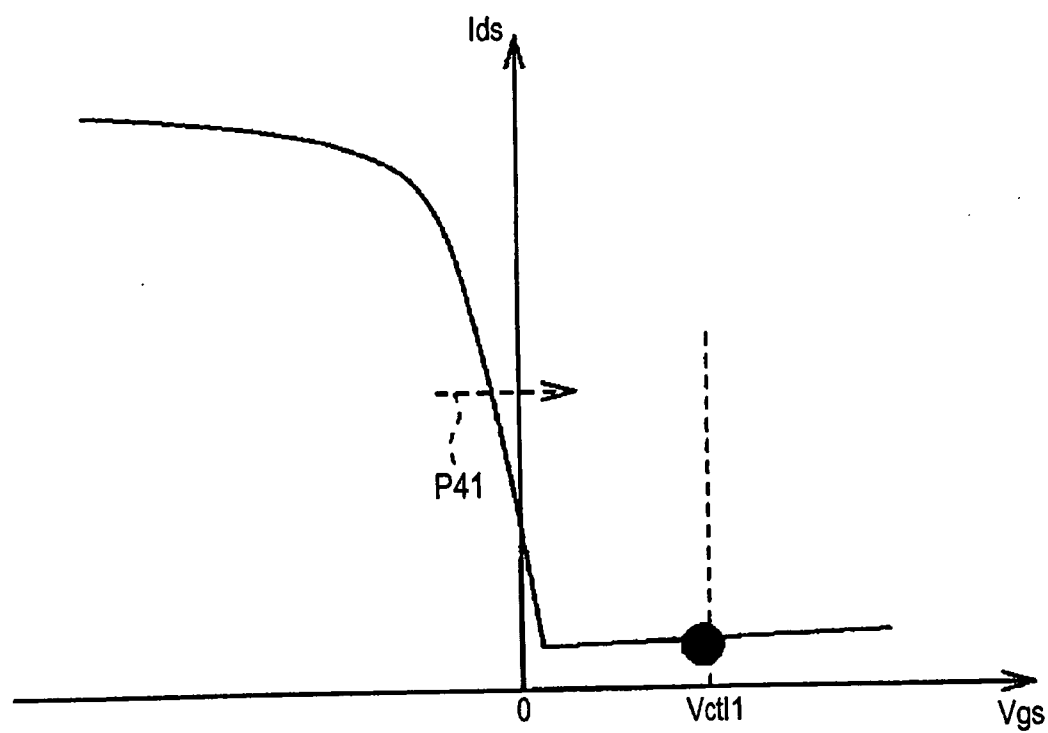
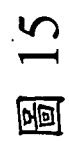


圖 14



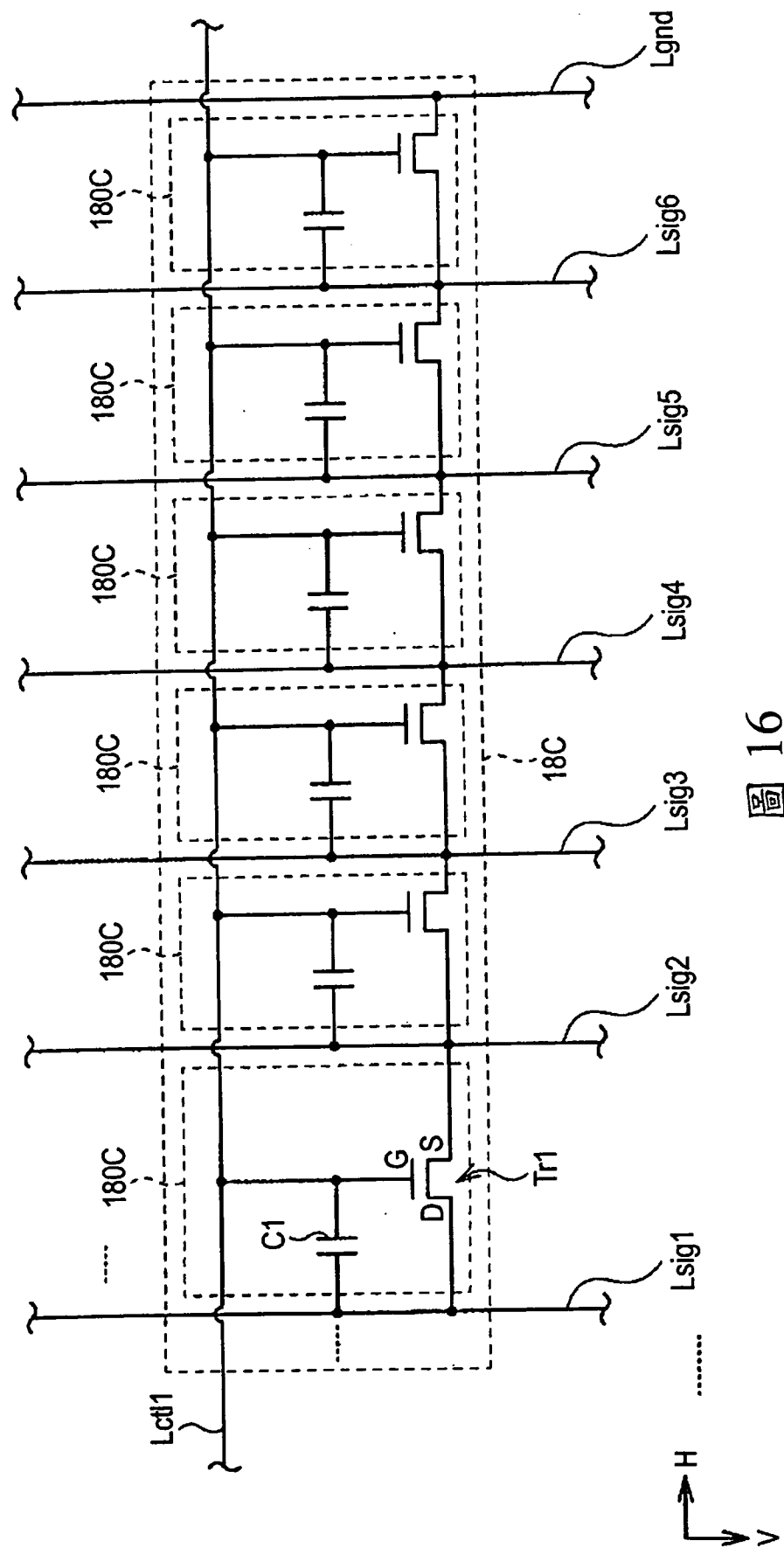


圖 16

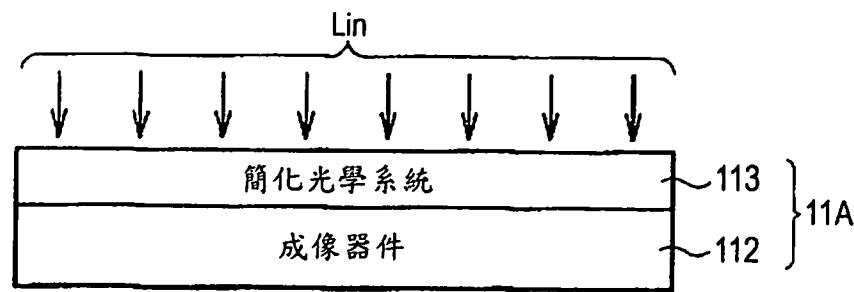


圖 17A

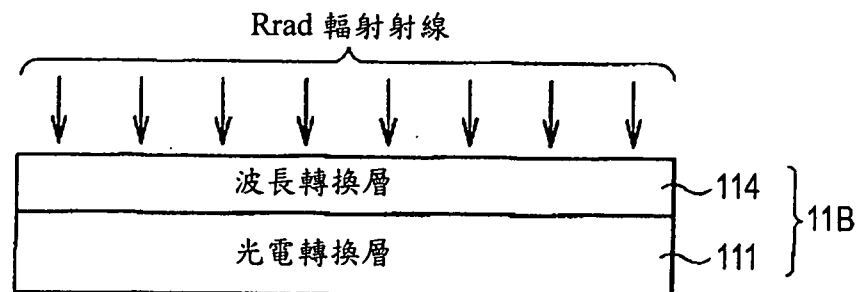


圖 17B

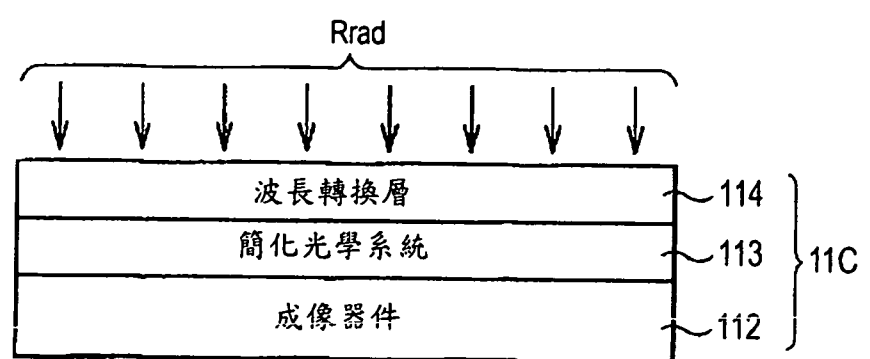


圖 17C

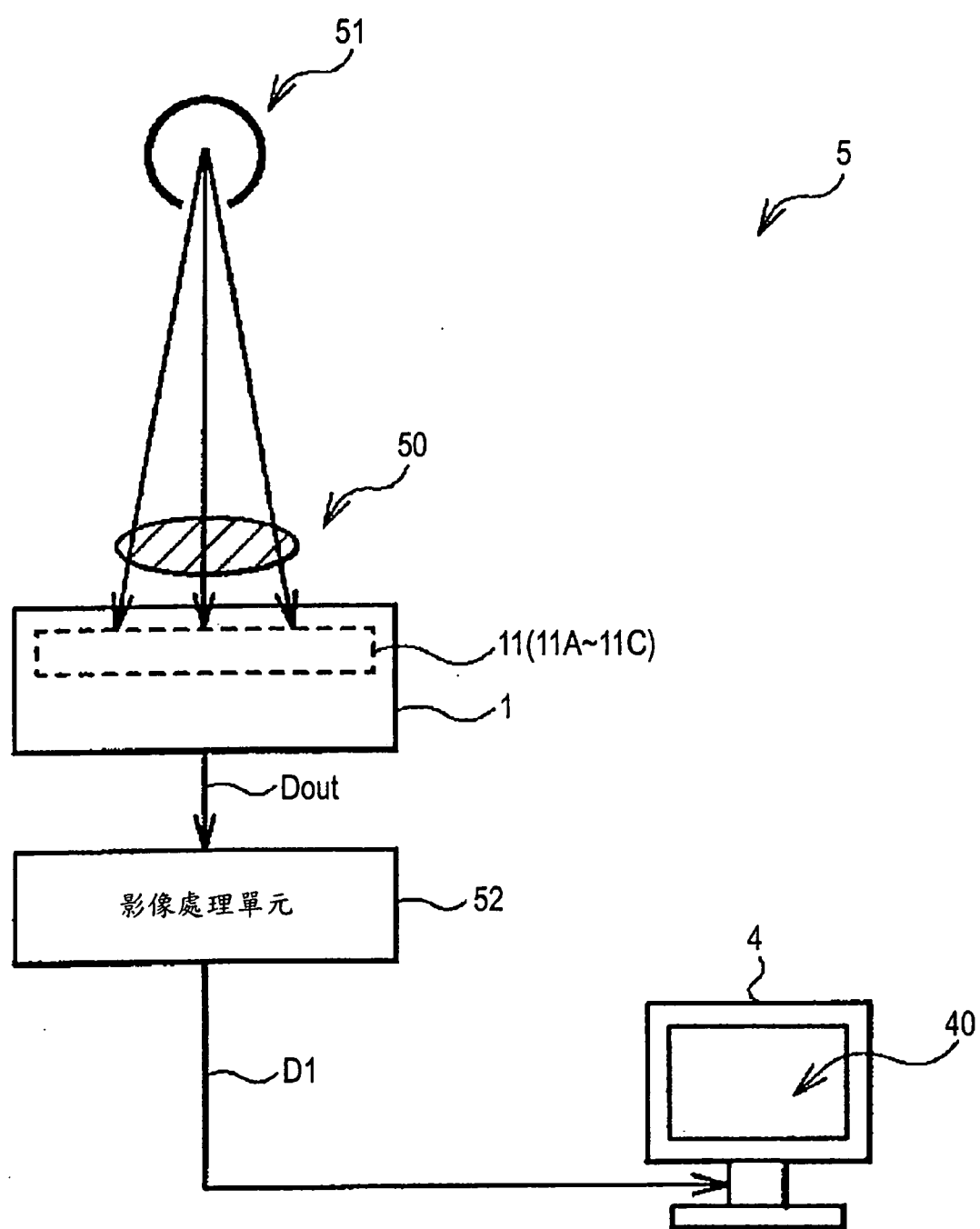


圖 18

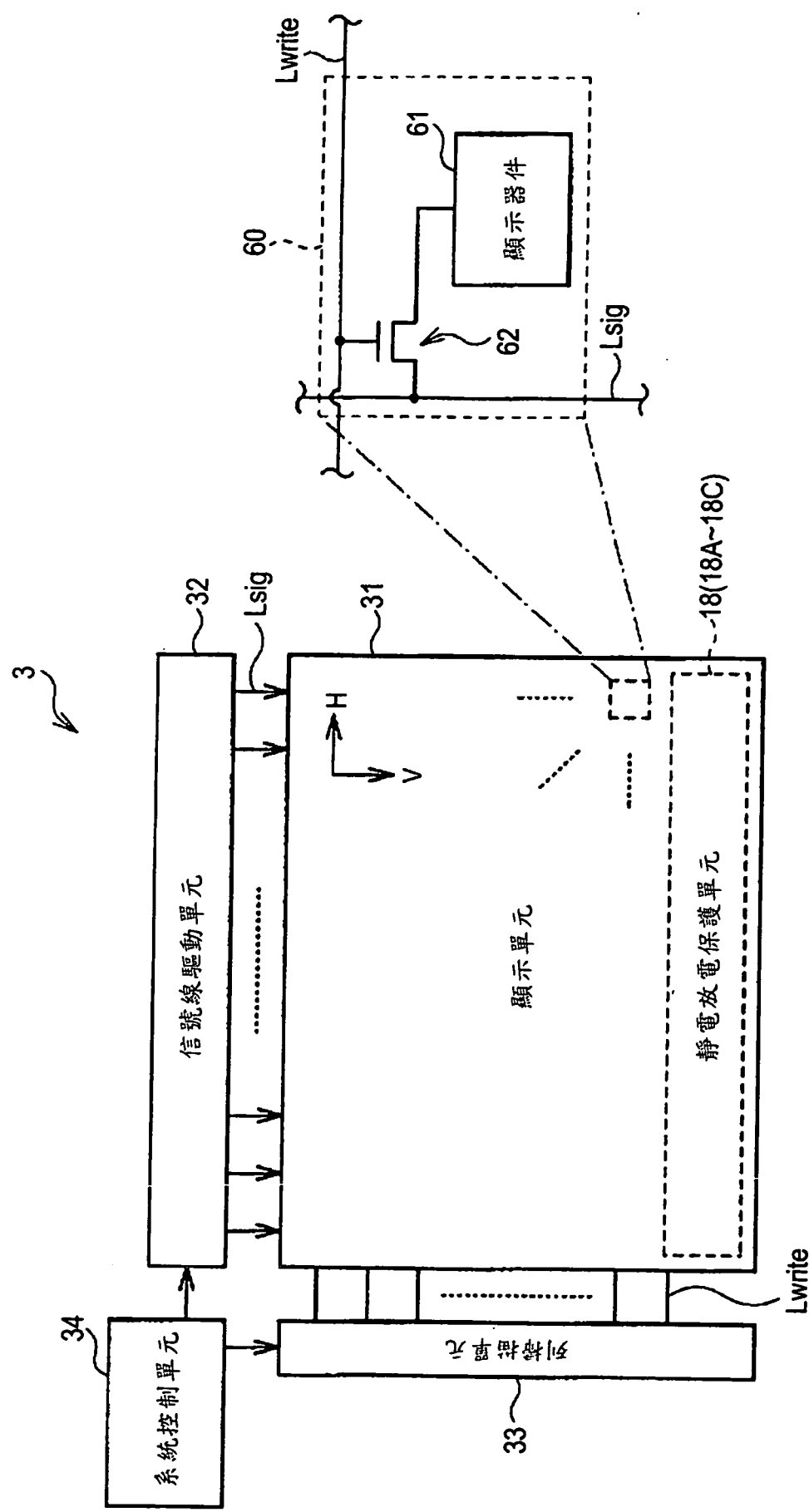


圖 19