

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)(11) 공개번호 10-2024-0128338
(43) 공개일자 2024년08월26일(51) 국제특허분류(Int. Cl.)
H02N 2/18 (2006.01) H02J 50/00 (2021.01)
(52) CPC특허분류
H02N 2/181 (2013.01)
H02J 50/001 (2023.08)
(21) 출원번호 10-2023-0021416
(22) 출원일자 2023년02월17일
심사청구일자 2023년02월17일(71) 출원인
울산과학기술원
울산광역시 울주군 언양읍 유니스트길 50
(72) 발명자
정연우
울산광역시 울주군 언양읍 유니스트길 50, 106동
304-1호
신세운
울산광역시 울주군 언양읍 유니스트길 50, 106동
301-6호
(74) 대리인
김중선, 이형석

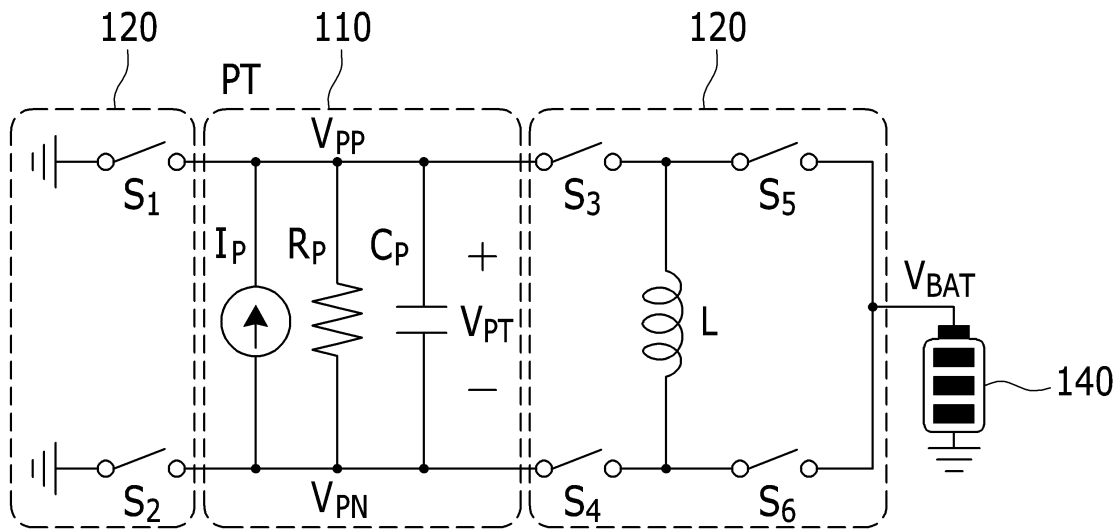
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 플립 동작을 다수의 단계로 균등 분할하여 수행하는 압전 에너지 하베스팅 회로 및 그를 포함하는 자체 전원 시스템

(57) 요약

본 발명은 플립 동작을 다수의 단계로 균등 분할하여 수행하는 압전 에너지 하베스팅 회로 및 그를 포함하는 자체 전원 시스템에 관한 것이다. 상기 압전 에너지 하베스팅 회로는 기계 에너지를 전기 에너지로 변환하는 압전 변환부(piezoelectric transducer); 상기 압전 변환기에 의해 변환된 전기 에너지를 회수(harvesting)하여 배터리에 저장하며, 상기 전기 에너지를 수확하는 동작의 일부인 플립 동작(flip process)을 다수의 단계로 균등 분할하여 수행하는 하베스팅부; 및 상기 플립 동작을 다수의 단계로 균등 분할하여 수행하도록 상기 하베스팅부를 제어하는 제어부(controller)를 포함할 수 있다.

대표도 - 도2



(52) CPC특허분류

H02N 2/186 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호	1415181687
과제번호	00154983
부처명	산업통상자원부
과제관리(전문)기관명	한국산업기술평가관리원
연구사업명	시장선도를 위한 한국 주도형 K-Sensor 기술개발(R&D)
연구과제명	저전력 센서와 구동을 위한 자립형전원 센서 플랫폼 개발
기 여 율	1/1
과제수행기관명	울산과학기술원
연구기간	2022.04.01 ~ 2028.12.31

명세서

청구범위

청구항 1

압전 에너지 하베스팅 회로에 있어서,

기계 에너지를 전기 에너지로 변환하는 압전 변환부(piezoelectric transducer);

상기 압전 변환기에 의해 변환된 전기 에너지를 회수(harvesting)하여 배터리에 저장하며, 상기 전기 에너지를 수확하는 동작의 일부인 플립 동작(flip process)을 다수의 단계로 균등 분할하여 수행하는 하베스팅부; 및

상기 플립 동작을 다수의 단계로 균등 분할하여 수행하도록 상기 하베스팅부를 제어하는 제어부(controller)를 포함하는 것을 특징으로 하는 압전 에너지 하베스팅 회로.

청구항 2

제 1 항에 있어서,

상기 하베스팅부는

상기 압전 변환부의 출력에 병렬 연결되는 인덕터;

상기 압전 변환부의 포지티브 입력단 및 네가티브 입력단과 접지 사이에 각각 위치하는 제1 스위치 및 제2 스위치;

상기 압전 변환부의 포지티브 출력단과 상기 인덕터의 일측 사이에 위치하는 제3 스위치;

상기 압전 변환부의 네가티브 출력단과 상기 인덕터의 타측 사이에 위치하는 제4 스위치;

상기 인덕터의 일측과 상기 배터리의 포지티브 단자 사이에 위치하는 제5 스위치; 및

상기 인덕터의 타측과 상기 배터리의 포지티브 단자 사이에 위치하는 제6 스위치를 포함하는 것을 특징으로 하는 압전 에너지 하베스팅 회로.

청구항 3

제 2 항에 있어서,

상기 제1 스위치 및 상기 제2 스위치는

음 전압 발생을 방지하기 위해, 상기 압전 변환부의 포지티브 입력단 또는 네가티브 입력단 중 하나가 접지와 연결되도록 스위칭되고, 및

잔여 전압을 초기화하기 위해, 상기 포지티브 입력단 및 상기 네가티브 입력단 모두가 상기 접지와 연결되도록 스위칭되는 것을 특징으로 하는 압전 에너지 하베스팅 회로.

청구항 4

제 1 항에 있어서,

상기 플립 동작은 중심점을 기준으로 대칭적으로 동작하는 추출 모드와 인베스팅 모드를 포함하고,

상기 추출 모드 및 상기 인베스팅 모드는 각 모드의 중심점을 기준으로 대칭으로 동작하는 것을 특징으로 하는 압전 에너지 하베스팅 회로.

청구항 5

제 3 항에 있어서,

상기 제어부는

상기 제1 스위치 및 상기 제2 스위치의 그라운드 연결을 제어하는 그라운드 연결 컨트롤러;

상기 압전 변환부의 포지티브 전압 및 네가티브 전압을 모니터링하는 입력 센서;

상기 입력 센서에 의해 활성화되어, 상기 압전 변환부의 전류가 제로가 되는 플립 포인트를 검출하는 플립 포인트 검출부;

상기 플립 포인트의 검출 시 인에이블되어 각 플립 단계의 플립 듀티를 제어하는 플립 듀티 컨트롤러; 및

상기 제1 스위치 내지 상기 제6 스위치의 온/오프를 제어하는 스위치 컨트롤러를 포함하는 것을 특징으로 하는 압전 에너지 하베스팅 회로.

청구항 6

제 5 항에 있어서,

상기 플립 듀티 컨트롤러는

각 플립 단계의 플립 듀티를 생성하는 다중 플립 듀티 생성기; 및

플립 단계의 수를 카운트하는 카운터를 포함하는 것을 특징으로 하는 압전 에너지 하베스팅 회로.

청구항 7

제 6 항에 있어서,

상기 다중 플립 듀티 생성기는

직렬로 연결되는 다수의 듀티 캐패시터; 및

상기 플립 듀티에 따라, 직렬로 연결되는 듀티 캐패시터의 수를 변경하는 캐패시터 셀렉터를 포함하는 것을 특징으로 하는 압전 에너지 하베스팅 회로.

청구항 8

제 1 항에 있어서,

상기 하베스팅부는

균등 분할 동기화 스위치 하베스팅 온 인덕터(Equal Split Synchronized Switch Harvesting on Inductor: ESSHI)를 포함하는 것을 특징으로 하는 압전 에너지 하베스팅 회로.

청구항 9

제 2 항에 있어서,

상기 인덕터는

수 내지 수십 μH 범위를 인덕턴스를 가지는 것을 특징으로 하는 압전 에너지 하베스팅 회로.

청구항 10

자체 전원 시스템에 있어서,

적어도 하나의 전자 부품; 및

상기 적어도 하나의 전자 부품에 전원을 제공하는 압전 에너지 하베스팅 회로를 포함하되,

상기 압전 에너지 하베스팅 회로는

기계 에너지를 전기 에너지로 변환하는 압전 변환부(piezoelectric transducer);

상기 압전 변환기에 의해 변환된 전기 에너지를 회수(harvesting)하여 배터리에 저장하며, 상기 전기 에너지를 수확하는 동작의 일부인 플립 동작(flip process)을 다수의 단계로 균등 분할하여 수행하는 하베스팅부; 및

상기 플립 동작을 다수의 단계로 균등 분할하여 수행하도록 상기 하베스팅부를 제어하는 제어부(controller)를 포함하는 것을 특징으로 하는 자체 전원 시스템.

발명의 설명**기술 분야**

[0001] 본 발명은 플립 동작을 다수의 단계로 균등 분할하여 수행하는 압전 에너지 하베스팅 회로 및 그를 포함하는 자체 전원 시스템에 관한 것이다.

배경 기술

[0002] 무선 센서, 무선 스마트 스위치, 또는 무선 스마트 전구 등과 같은 사물 인터넷(Internet-of-Things: IoT) 장치들이 증가하고 있다. 사물 인터넷 장치들은, 연속적인 전원 공급 및 배터리의 수명을 늘리기 위해, 자체 전원 시스템을 포함할 수 있다.

[0003] 자체 전원 시스템들은, 일반적으로, 주변의 에너지(ambient energy)(예: 열, 진동, 태양광, 풍력 등)를 전기 에너지(electrical energy)로 변환하여 수확(harvesting)하는 에너지 하베스팅 회로를 포함하고 있다. 최근에는, 차량의 서스펜션, 사람의 움직임 또는 철도 교량 등에서 발생하는 진동 에너지를 전기 에너지로 변환하여 수확하는 압전 에너지 하베스팅 회로에 대한 관심 및/또는 연구가 증가하고 있다.

[0004] 현재 알려진 압전 에너지 하베스팅 회로들은 진동 에너지를 전기 에너지로 변환하는 압전 변환부(piezoelectric transducer: PT) 및 압전 변환부에 의해 획득되는 교류 전력을 추출하여 에너지 저장 장치(예: 배터리)에 저장하는 하베스팅부(예: 풀 브릿지 정류기(Full Bridge Rectifier: FBR), SSHI(Synchronized-Switch Harvesting on Inductor), SECE(Synchronous Electric Charge Extraction), SSHC(Synchronized-Switch Harvesting on Capacitor))로 구성될 수 있다.

[0005] 하지만, 현재 알려진 하베스팅부들 다양한 문제점들을 가지고 있다. 예를 들어, FBR은 입력되는 교류 전력의 극성이 변할 때, 전하 손실이 크다는 문제점을 가지고 있다. SSHI는 전하 손실이 낮고 플립 효율을 높일 수 있지만, 플립 효율을 높이기 위해 높은 Q 및 큰 크기를 가지는 고가의 인덕터를 사용해야 하는 문제점을 가지고 있다. 또한, SSHI는 낮은 Q 및 작은 크기를 가지는 저렴한 인덕터를 사용하게 되면, 정확한 제로 전류 검출기(Zero Current Detector: ZCD)를 필요로 하여 컨트롤러 손실이 커진다는 문제점을 가지고 있다. SECE는 전하 손실이 낮지만 SSHI에 비하여 전력 효율이 낮고, 높은 Q의 인덕터가 요구된다는 문제점들을 가지고 있다. SSHC는 비교적 크기가 작은 커패시터를 이용하지만, 플립 효율을 높이기 위해 많은 수의 외부 커패시터를 필요로 한다는 문제점을 가지고 있다.

[0006] 이에, 압전 에너지 하베스팅 회로의 플립 효율을 향상시킴으로써 추출 전력을 높이고, 크기 및 원가를 줄일 수 있는 방안이 요구되고 있다.

발명의 내용**해결하려는 과제**

[0007] 본 발명의 목적은, 상술한 문제점을 해결하기 위한 것으로, 낮은 Q(예: 수 내지 수십 uH) 인덕터를 사용하여 높은 전력을 추출하기(플립 효율을 향상시키기) 위해 플립 동작을 다수의 단계로 균등 분할하여 수행하는 압전

에너지 하베스팅 회로 및 그를 포함하는 자체 전원 시스템을 제공하는데 있다.

[0008] 또한, 본 발명의 다른 목적은 인덕터의 피크 전류(I_{L_peak})를 낮고 일정하게 만들어 전도 손실을 낮추어 플립 효율을 상승시킬 수 있는 압전 에너지 하베스팅 회로 및 그를 포함하는 자체 전원 시스템을 제공하는데 있다.

[0009] 또한, 본 발명의 다른 목적은 듀티가 규칙적이고 대칭적이어서 하나의 회로로 다중 듀티를 생성할 수 있고, 압전 변환부 전류의 제로 교차점을 예측할 수 있어 제로 전류 검출기(ZCD)를 필요로 하지 않는 압전 에너지 하베스팅 회로 및 그를 포함하는 자체 전원 시스템을 제공하는데 있다.

과제의 해결 수단

[0010] 이와 같은 목적을 달성하기 위한, 본 발명의 일 실시 예에 따른 압전 에너지 하베스팅 회로는 기계 에너지를 전기 에너지로 변환하는 압전 변환부(piezoelectric transducer); 상기 압전 변환부에 의해 변환된 전기 에너지를 회수(harvesting)하여 배터리에 저장하며, 상기 전기 에너지를 수확하는 동작의 일부인 플립 동작(flip process)을 다수의 단계로 균등 분할하여 수행하는 하베스팅부; 및 상기 플립 동작을 다수의 단계로 균등 분할하여 수행하도록 상기 하베스팅부를 제어하는 제어부(controller)를 포함할 수 있다.

[0011] 상기 하베스팅부는 상기 압전 변환부의 출력에 병렬 연결되는 인덕터; 상기 압전 변환부의 포지티브 입력단 및 네가티브 입력단과 접지 사이에 각각 위치하는 제1 스위치 및 제2 스위치; 상기 압전 변환부의 포지티브 출력단과 상기 인덕터의 일측 사이에 위치하는 제3 스위치; 상기 압전 변환부의 네가티브 출력단과 상기 인덕터의 타측 사이에 위치하는 제4 스위치; 상기 인덕터의 일측과 상기 배터리의 포지티브 단자 사이에 위치하는 제5 스위치; 및 상기 인덕터의 타측과 상기 배터리의 포지티브 단자 사이에 위치하는 제6 스위치를 포함할 수 있다.

[0012] 상기 제1 스위치 및 상기 제2 스위치는 음 전압 발생을 방지하기 위해, 상기 압전 변환부의 포지티브 입력단 또는 네가티브 입력단 중 하나가 접지와 연결되도록 스위칭되고, 및 잔여 전압을 초기화하기 위해, 상기 포지티브 입력단 및 상기 네가티브 입력단 모두가 상기 접지와 연결되도록 스위칭될 수 있다.

[0013] 상기 플립 동작은 중심점을 기준으로 대칭적으로 동작하는 추출 모드와 인베스팅 모드를 포함하고, 상기 추출 모드 및 상기 인베스팅 모드는 각 모드의 중심점을 기준으로 대칭적으로 동작할 수 있다.

[0014] 상기 제어부는 상기 제1 스위치 및 상기 제2 스위치의 그라운드 연결을 제어하는 그라운드 연결 컨트롤러; 상기 압전 변환부의 포지티브 전압 및 네가티브 전압을 모니터링하는 입력 센서; 상기 입력 센서에 의해 활성화되어, 상기 압전 변환부의 전류가 제로가 되는 플립 포인트를 검출하는 플립 포인트 검출부; 상기 플립 포인트의 검출 시 인에이블되어 각 플립 단계의 플립 듀티를 제어하는 플립 듀티 컨트롤러; 및 상기 제1 스위치 내지 상기 제6 스위치의 온/오프를 제어하는 스위치 컨트롤러를 포함할 수 있다.

[0015] 상기 플립 듀티 컨트롤러는 각 플립 단계의 플립 듀티를 생성하는 다중 플립 듀티 생성기; 및 플립 단계의 수를 카운트하는 카운터를 포함할 수 있다.

[0016] 상기 다중 플립 듀티 생성기는 직렬로 연결되는 다수의 듀티 캐패시터; 및 상기 플립 듀티에 따라, 직렬로 연결되는 듀티 캐패시터의 수를 변경하는 캐패시터 셀렉터를 포함할 수 있다.

[0017] 상기 하베스팅부는 균등 분할 동기화 스위치 하베스팅 인덕터(Equal Split Synchronized Switch Harvesting on Inductor: ES-SSHI)를 포함할 수 있다.

[0018] 상기 인덕터는 수 내지 수십 μH 범위를 인덕턴스를 가질 수 있다.

[0019] 본 발명의 일 실시 예에 따른 자체 전원 시스템은 적어도 하나의 전자 부품; 및 상기 적어도 하나의 전자 부품에 전원을 제공하는 압전 에너지 하베스팅 회로를 포함하되, 상기 압전 에너지 하베스팅 회로는 기계 에너지를 전기 에너지로 변환하는 압전 변환부(piezoelectric transducer); 상기 압전 변환부에 의해 변환된 전기 에너지를 회수(harvesting)하여 배터리에 저장하며, 상기 전기 에너지를 수확하는 동작의 일부인 플립 동작(flip process)을 다수의 단계로 균등 분할하여 수행하는 하베스팅부; 및 상기 플립 동작을 다수의 단계로 균등 분할하여 수행하도록 상기 하베스팅부를 제어하는 제어부(controller)를 포함할 수 있다.

발명의 효과

[0020] 본 발명은 플립 동작(flip process)을 다수의 단계로 균등 분할 함에 따라 인덕터(L)의 피크 전류(I_{L_peak})를 낮추고, 에너지의 양을 일정하고 균등하게 추출할 수 있어, 과도한 투자(예: 높은 Q를 가지는 인덕터(L)의 사용에

다른 단가 상승 및 크기 증가)를 방지하며, 플립 효율을 극대화할 수 있다. 예를 들어, 본 발명은 플립 효율을 향상시키기 위해 높은 Q의 인덕터를 이용하지 않고 낮은 Q의 인덕터를 사용할 수 있고, 하나의 회로로 다중 듀티를 생성할 수 있고, 제로 전류 검출기를 필요로 하지 않아 크기(또는 체적) 및 원가를 절감할 수 있다. 또한, 본 발명은 컨트롤러 손실을 줄일 수 있어 플립 효율을 상승(또는 극대화)시킬 수 있다.

도면의 간단한 설명

[0021]

도 1은 본 발명의 일 실시 예에 따른 플립 동작을 다수의 단계로 균등 분할하여 수행하는 압전 에너지 하베스팅 회로의 구성을 도시한 블록도이다.

도 2는 본 발명의 일 실시 예에 따른 압전 에너지 하베스팅 회로의 압전부 및 하베스팅부를 보다 상세히 도시한 도면이다.

도 3a는 본 발명의 일 실시 예에 따른 압전 에너지 하베스팅 회로의 전체 동작을 설명하기 위한 도면이다.

도 3b는 본 발명의 일 실시 예에 따른 압전 에너지 하베스팅 회로의 플립 동작 동안의 인덕터에 인가되는 전압 및 전류의 변화를 도시한 그래프이다.

도 4는 본 발명의 일 실시 예에 따른 압전 에너지 하베스팅 회로의 하베스팅부 및 제어부의 구성을 상세히 도시한 도면이다.

도 5a는 도 4의 제어부의 구성 중 입력 센서 및 플립 포인트 검출부의 구성을 상세히 도시한 도면이다.

도 5b는 도 4의 제어부의 구성 중 접지 연결 컨트롤러의 구성을 상세히 도시한 도면이다.

도 6a는 도 4의 제어부의 구성 중 플립 듀티 컨트롤러의 구성을 상세히 도시한 도면이다.

도 6b는 본 발명의 일 실시 예에 따른 플립 듀티 컨트롤러의 동작 원리를 설명하기 위한 도면이다.

도 6c는 도 6b의 플립 듀티 컨트롤러의 다중 플립 듀티 생성기의 구성을 도시한 도면이다.

도 7 내지 도 9은 본 발명의 일 실시 예에 따른 압전 에너지 하베스팅 회로의 측정 결과를 도시한 도면이다.

도 10 및 도 11은 종래 및 본 발명의 일 실시 예에 따른 압전 에너지 하베스팅 회로의 비교 결과를 도시한 도면이다.

발명을 실시하기 위한 구체적인 내용

[0022]

이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명한다. 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 이하에서 동일한 참조 부호는 동일 구성 요소를 지칭한다.

[0023]

비록 제1, 제2 등이 다양한 소자, 구성요소 및/또는 섹션들을 서술하기 위해서 사용되나, 이들 소자, 구성요소 및/또는 섹션들은 이들 용어에 의해 제한되지 않음은 물론이다. 이들 용어들은 단지 하나의 소자, 구성요소 또는 섹션들을 다른 소자, 구성요소 또는 섹션들과 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 소자, 제1 구성요소 또는 제1 섹션은 본 발명의 기술적 사상 내에서 제2 소자, 제2 구성요소 또는 제2 섹션일 수도 있음은 물론이다.

[0024]

본 명세서에서 사용된 용어는 실시예들을 설명하기 위한 것이며 본 발명을 제한하고자 하는 것은 아니다. 본 명세서에서, 단수형은 문구에서 특별히 언급하지 않는 한 복수형도 포함한다. 명세서에서 사용되는 "포함한다(comprises)" 및/또는 "이루어지다(made of)"는 언급된 구성요소, 단계, 동작 및/또는 소자는 하나 이상의 다른 구성요소, 단계, 동작 및/또는 소자의 존재 또는 추가를 배제하지 않는다.

[0025]

다른 정의가 없다면, 본 명세서에서 사용되는 모든 용어(기술 및 과학적 용어를 포함)는 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 공통적으로 이해될 수 있는 의미로 사용될 수 있을 것이다. 또한, 일반적으로 사용되는 사전에 정의되어 있는 용어들은 명백하게 특별히 정의되어 있지 않는 한 이상적으로 또는 과도하게 해석되지 않는다.

- [0026] 도 1은 본 발명의 일 실시 예에 따른 플립 동작을 다수의 단계로 균등 분할하여 수행하는 압전 에너지 하베스팅 회로의 구성을 도시한 블록도이고, 도 2는 본 발명의 일 실시 예에 따른 압전 에너지 하베스팅 회로의 압전부 및 하베스팅부를 보다 상세히 도시한 도면이고, 도 3a는 본 발명의 일 실시 예에 따른 압전 에너지 하베스팅 회로의 전체 동작을 설명하기 위한 도면이며, 도 3b는 본 발명의 일 실시 예에 따른 압전 에너지 하베스팅 회로의 플립 동작 동안의 인덕터에 인가되는 전압 및 전류의 변화를 도시한 그래프이다.
- [0027] 도 1 내지 도 3b를 참조하면, 본 발명의 일 실시 예에 따른 플립 동작을 다수의 단계로 균등 분할하여 수행하는 압전 에너지 하베스팅 회로(이하, 압전 하베스팅 회로)(100)는 압전 변환부(Piezoelectric Transducer: PT)(110), 하베스팅부(120), 제어부(130), 및 에너지 저장 장치(140)를 포함할 수 있다.
- [0028] 압전 변환부(110)는 기계 에너지(예: 압력)를 전기 에너지로 변환할 수 있다. 압전 변환부(110)는, 도 2에 도시된 바와 같이, 정현파(sinusoidal) 전류(I_P)(예: 교류 전원), 고유 저항(R_P), 및 고유 캐패시터(C_P)가 병렬로 연결될 수 있다. 이때, 압전 변환부(110)의 동작 주파수(f_{PT})에서 고유 저항(R_P)은 고유 캐패시터(C_P)의 임피던스보다 매우 크다. 이러한, 압전 변환부(110)는 알려진 구성으로 상세한 설명을 생략하기로 한다.
- [0029] 하베스팅부(120)는 압전 변환부(110)에 의해 변환된 전기 에너지를 수확(harvesting)하여 에너지 저장 장치(예: 배터리)(140)에 저장할 수 있다. 하베스팅부(120)는, 도 2에 도시된 바와 같이, 인덕터(L)와 제1 내지 제6 스위치($S_1 - S_6$)를 포함할 수 있다. 즉, 상기 하베스팅부(120)는 균등 분할 동기화 스위치 하베스팅 온 인덕터(Equal Split Synchronized Switch Harvesting on Inductor: ES-SSHI)를 포함할 수 있다. 여기서, 인덕터(L)는 낮은 Q를 가질 수 있다. 예를 들어, 인덕터(L)는, 이에 한정되지는 않지만, 수 내지 수십 μH (예: 1 μH 내지 10 μH)의 인덕턴스를 가질 수 있다. 제1 내지 제6 스위치($S_1 - S_6$)는, 제어부(130)의 제어 하에, 전기 에너지를 수확하는 동작 동안 온 또는 오프될 수 있다.
- [0030] 하베스팅부(120)의 전기 에너지를 수확하는 동작은, 도 3a에 도시된 바와 같이, 정현파 전류(I_P)의 크기에 따라 논-플립 동작(non-flip process) 및 플립 동작(flip process)으로 구분될 수 있다. 논-플립 동작은 정현파 전류(I_P)가 "0"보다 크거나, 작을 때의 동작을 나타내고, 플립 동작은 정현파 전류(I_P)가 "0"과 유사할 때의 동작을 나타낸다.
- [0031] 논-플립 동작은, 식별 부호 310 및 340의 도면과 같이, 정현파 전류(I_P)가 "0"보다 큰 포지티브 위상(Φ_P) 구간과 정현파 전류(I_P)가 "0"보다 작은 네가티브 위상(Φ_N) 구간을 포함할 수 있다.
- [0032] 논-플립 동작은 압전 변환부(110)의 전압(V_{PT})이 플립된 후 시작된다. 논-플립 동작 동안 제5 스위치(S_5)와 제6 스위치(S_6)는 다이오드로 동작하고, 정현파 전류(I_P)는 압전 변환부(110)의 전압(또는 고유 캐패시터(C_P) 양단의 전압)(V_{PT})의 절대 값($|V_{PT}|$)이 에너지 저장 장치(140)의 전압 및 다이오드로 동작하는 제5 스위치(S_5)와 제6 스위치(S_6)의 전압(이하, 다이오드 전압)의 합($V_{BAT} + V_D$)에 도달할 때까지 고유 캐패시터(C_P)를 충전한다. 상세하게는, 포지티브 위상(Φ_P) 구간에서 제2 스위치(S_2)가 턴-온되고, 식별 부호 301의 전압 그래프와 같이, 압전 변환부(110)의 포지티브 전압(V_{PP})이 에너지 저장 장치(140)의 전압 및 다이오드 전압의 합($V_{BAT} + V_D$)에 도달할 때까지 증가한다. 압전 변환부(110)의 포지티브 전압(V_{PP})이 에너지 저장 장치(140)의 전압 및 다이오드 전압의 합($V_{BAT} + V_D$)에 도달하면, 식별부호 310의 도면과 같이, 완전히 턴-온된 제3 스위치(S_3), 및 다이오드로 동작하는 제5 스위치(S_5) 및 제6 스위치(S_6)를 통해 에너지가 추출되어, 에너지 저장 장치(140)에 저장된다. 유사하게, 네가티브 위상(Φ_N) 구간에서 제1 스위치(S_1)가 켜지고, 식별 부호 302의 전압 그래프와 같이, 압전 변환부(110)의 네가티브 전압(V_{PN})이 에너지 저장 장치(140)의 전압 및 다이오드 전압의 합($V_{BAT} + V_D$)에 도달할 때까지 증가한다. 압전 변환부(110)의 네가티브 전압(V_{PN})이 에너지 저장 장치(140)의 전압 및 다이오드 전압의 합($V_{BAT} + V_D$)에 도달하면, 식별부호 340의 도면과 같이, 완전히 턴-온된 제4 스위치(S_4), 및 다이오드로 동작하는 제5 스위치(S_5) 및 제6 스위치(S_6)를 통해 에너지가 추출되어, 에너지 저장 장치(140)에 저장된다.
- [0033] 상기 하베스팅부(120)는, 정현파 전류(I_P)의 값이 "0"에 도달한 것이 감지되면, 플립 동작을 시작한다. 플립 동작은, 식별 부호 320 및 330의 도면과 같이, 추출 모드(Φ_E)와 인베스팅 모드(Φ_I)로 구분될 수 있다.

[0034] 일 실시 예에 따른 하베스팅부(120)는 플립 동작을 다수의 단계로 균등 분할하여 수행할 수 있다. 예를 들어, 하베스팅부(120)는 추출 모드(Φ_E)와 인베스팅 모드(Φ_I)를 각각 N 단계(예: 5 단계)로 분할할 수 있다. 즉, 플립 동작은 $2*N$ 단계로 분할될 수 있다. 이를 통해, 본 발명의 일 실시 예에 따른 플립 동작은, 비록 인덕터(L)가 낮은 Q 값을 가질지라도 높은 전력을 추출할 수 있다.

[0035] 한편, 상기 추출 모드(Φ_E)는, 식별부호 320의 도면과 같이, 고유 캐패시터(C_p)의 에너지를 인덕터(L)로 전송하는 제1 추출 구간(Φ_{E1})과 고유 캐패시터(C_p) 및 인덕터(L)의 에너지를 함께 에너지 저장 장치(140)로 추출하는 제2 추출 구간(Φ_{E2})을 포함할 수 있다. 제1 추출 구간(Φ_{E1}) 및 제2 추출 구간(Φ_{E2})이 N 단계 반복되면, 포지티브 전압(V_{pp})은, 식별 부호 303의 도면과 같이, 균등 분할된 다수의 플립 동작에 의해 "0"으로 수렴한다.

[0036] 도 3b를 참조하여, 플립 동작의 추출 모드(Φ_E)에 대하여 좀 더 상세히 설명하면, 추출 모드(Φ_E)는 N 단계(예: 5 단계)로 균등 분할될 수 있다. 여기서, 도 3b에서는 설명의 편의를 위하여 다이오드 전압(V_D)을 고려하지 않았다. 추출 모드(Φ_E)의 시작 시 포지티브 전압(V_{pp})은 배터리 전압(V_{BAT})과 같고, 에너지 추출을 위한 플립 동작이 반복됨에 따라 점차 감소할 수 있다. 즉, 본 발명은 인덕터(L)에 인가되는 피크 전류(I_{L_peak})를 감소하기 위하여, 고유 캐패시터(C_p)의 전하를 N개의 플립 단계(N_{flip})로 균등하게 분할하고, 순차적으로 에너지를 추출할 수 있다. 각 플립 단계(N_{flip})는 제1 추출 구간(Φ_{E1}) 및 제2 추출 구간(Φ_{E2})을 포함할 수 있다.

[0037] 제1 추출 구간(Φ_{E1})에서, 고유 캐패시터(C_p)의 에너지는 인덕터(L)에 저장되어 인덕터 전류(I_L)의 기울기가 상승한다. 반면에, 제2 추출 구간(Φ_{E2})에서 인덕터(L)의 에너지는 인덕터 전류(I_L)의 하강 기울기로 에너지 저장 장치(140)로 전달된다. 따라서, 추출 모드(Φ_E)는, 식별 부호 350에 도시된 바와 같이, 각 플립 부분(N_{flip})마다 포지티브 전압(V_p)을 " $1/N_{flip} * V_{BAT}$ "만큼씩 감소시키고, 고유 캐패시터(C_p)를 방전시킨다.

[0038] 한편, 인덕터 전류(I_L)의 기울기는, 식별 부호 360 및 370의 도면에 도시된 바와 같이, 변화될 수 있다. 예를 들어, 제1 추출 구간(Φ_{E1})의 인덕터 전류(I_L)의 상승 기울기(S_R)는 " V_{BAT}/L "에서 단계당 " $(1/N_{flip}) \cdot (V_{BAT}/L)$ "만큼씩 감소하고, 제2 추출 구간(Φ_{E2})의 인덕터 전류(I_L)의 하강 기울기(S_F)는 " $(1/N_{flip}) \cdot (V_{BAT}/L)$ "에서 단계당 " $(1/N_{flip}) \cdot (V_{BAT}/L)$ "만큼씩 증가한다. 즉, N 번째 상승 기울기(S_{R_n})와 하강 기울기(S_{F_n})는 아래의 <식 1> 및 <식 2>와 같이 표현될 수 있다.

[0039]
$$S_{R_n} = \frac{V_{BAT}}{L} \left(1 - \frac{n-1}{N_{flip}} \right) \dots\dots\dots <식 1>$$

[0040]
$$S_{F_n} = \frac{n}{N_{flip}} \cdot \frac{V_{BAT}}{L} \dots\dots\dots <식 2>$$

[0041] 이와 같이, 본 발명은 고유 캐패시터(C_p)의 전하를 다수의 단계(N_{flip})로 균등하게 분할함으로써 전압(V_p)의 변화가 규칙적이고, 플립 동작의 중심(351)에 대해 대칭적이다. 또한, 인덕터 전류(I_L)의 변화 역시 규칙적이고, 플립 동작의 중심(351)에 대해 대칭적일 수 있다.

[0042] 상기 포지티브 전압(V_{pp})이 완전히 "0"으로 수렴되면, 상기 하베스팅부(120)는 추출 모드(Φ_E)에서 인베스팅 모드(Φ_I)로 전환될 수 있다. 한편, 상기 추출 모드(Φ_E)가 완료된 후, 컨트롤러 미스매치와 같은 다양한 요인에 의해 포지티브 전압(V_{pp})이 완전히 "0"으로 수렴하지 않고, 수 mV의 전압(이하, 잔여 전압)이 남아 있을 수 있다. 이때, 잔여 전압은 인베스팅 모드(Φ_I)에 영향을 줄 수 있다. 이를 방지하기 위하여, 하베스팅부(120)는, 식별부호 325와 같이, 제어부(130)의 제어 하에 제1 스위치(S_1) 및 제 2 스위치(S_2)를 턴-온하고, 고유 캐패시터(C_p)를 리셋할 수 있다. 한편, 잔여 전압이 발생하지 않는 경우 상기 325 단계는 생략될 수 있다.

[0043] 고유 캐패시터(C_p)가 리셋된 후, 네가티브 전압(V_{PN})은 "0"이 되고, 이후 단계당 " $(1/N_{flip}) \cdot V_{BAT}$ "씩 증가합니다.

인베스팅 모드(Φ_I)의 전압(V_P) 및 인덕터 전류(I_L)의 동작은 플립 동작의 중심 지점(351)을 기준으로 추출 모드(Φ_E)와 대칭적이다. 또한, 추출 모드(Φ_E)의 인덕터 전류(I_L) 및 인베스팅 모드(Φ_I)의 인덕터 전류(I_L)는 각 모드의 중심(361, 362)에 대해 각각 대칭이므로 추출 모드(Φ_E)의 n 번째 인덕터 전류(I_L)의 기울기는 인베스팅 모드(Φ_I)의 n 번째 인덕터 전류(I_L)의 기울기와 같다.

[0044] 한편, 상기 인베스팅 모드(Φ_I)는, 식별부호 330의 도면과같이, 제1 인베스팅 구간(Φ_{I1})과 제2 인베스팅 구간(Φ_{I2})을 포함할 수 있다.

[0045] 상기 인베스팅 모드(Φ_I)는 추출 모드(Φ_E)와 대칭적으로 동작한다. 예를 들어, 인베스팅 모드(Φ_I)에서, 제1 인베스팅 구간(Φ_{I1}) 및 제2 인베스팅 구간(Φ_{I2})이 N 단계 반복됨에 따라 네가티브 전압(V_{PN})은, 식별 부호 304의 그래프와 같이, 에너지 저장 장치(140)의 전압(V_{BAT})까지 증가된다. 여기서, 인베스팅 모드(Φ_I)는 추출 모드(Φ_E)와 대칭적으로 동작하는 바, 상세한 설명을 생략하기로 한다.

[0046] 인베스팅 모드(Φ_I)가 완료되면, 하베스팅부(120)는, 식별 부호 340에 도시된 바와 같이, 네가티브 정현파 전류(I_P)와 함께 네가티브 위상(Φ_N)의 논-플립 동작을 시작한다. 한편, 네가티브 위상(Φ_N)의 논-플립 동작에서 포지티브 위상(Φ_P)의 논-플립 동작으로 진행되는 것은, 포지티브 위상(Φ_P)의 논-플립 동작에서 네가티브 위상(Φ_N)의 논-플립 동작으로 진행되는 것과 완전히 대칭적이다.

[0047] 제어부(130)는 압전 변환부(110)를 통해 획득된 전기 에너지를 수확하기 위하여 하베스팅부(120)를 제어할 수 있다. 일 실시 예에 따른 제어부(130)는 플립 동작을 다수의 단계로 균등 분할하여 수행하도록 하베스팅부(120)를 제어할 수 있다. 일 실시 예에 따른 제어부(130)는 제1 내지 제6 스위치($S_1 - S_6$)의 스위칭 동작을 제어할 수 있다. 제어부(130)의 구성 및 상세 동작에 대한 설명은 도 4 내지 도 6c를 참조하여 후술하기로 한다.

[0048] 에너지 저장 장치(140)는 하베스팅부(120)에 의해 추출된 에너지를 저장할 수 있다. 에너지 저장 장치(140)는 배터리와 같은 이차 전지일 수 있다.

[0049] 상술한 본 발명은 플립 효율을 향상시킬 수 있다. 좀 더 상세히 설명하면, 고유 저항(R_P)이 압전 변환부(110)의 동작 주파수(f_{PT})에서 고유 캐패시터(C_P)의 임피던스보다 훨씬 크다는 점을 고려하면, 압전 변환부(110)의 반주기에서 사용 가능한 전하(Q_{PT})는 아래의 식<3>과 같이 압전 변환부(110)의 개방 회로 전압($V_{PT,OC}$)으로 정의할 수 있다.

$$Q_{PT} = C_P \cdot 2V_{PT,OC} \quad \dots\dots\dots \text{<식 3>}$$

[0051] 일반적인 하베스팅 회로(예: SSHI)에서, 플립 효율(η_{Flip})은 손실로 인해 100%가 될 수 없고, 이는 고유 캐패시터(C_P)를 증가시키기 위한 다음 논-플립 동작에서 전하 손실(charge loss)을 발생시킨다. 압전 변환부(110)의 반주기에서의 전하 손실(Q_{loss})은, 아래의 식 <4>와 같이, 플립 후의 압전 변환부(110)의 전압(V_{PT})인 " V_a "과 플립 전의 압전 변환부(110)의 전압(V_{PT})인 " V_b "에 의해 표현될 수 있다.

$$Q_{loss} = C_P \cdot (V_b - V_a) \quad \dots\dots\dots \text{<식 4>}$$

[0053] <식 4>에서, $V_D=0$ 일 때, V_b 는 V_{BAT} 과 같기 때문에 <식 4>는, 아래의 <식 5>와 같이, 재정의될 수 있다.

$$Q_{loss} = C_P \cdot V_{BAT} \cdot (1 - \eta_{Flip}) \quad \dots\dots\dots \text{<식 5>}$$

[0055] 상기 <식 5>에서, 플립 효율(η_{Flip})은 아래의 <식 6>과 같다.

$$\eta_{Flip} = \frac{V_a}{V_b} \times 100 \quad \dots\dots\dots \text{<식 6>}$$

[0057] 한편, <식 3> 및 <식 5>에 의해, 일반적인 하베스팅 회로(예: SSHI)의 평균 추출 전력(P_{out})은, 아래의 <식 7>과

같이 계산될 수 있다.

$$P_{out} = (Q_{PT} - Q_{loss}) \cdot V_{BAT} \cdot 2f_{PT} \\ = C_P \cdot \{2V_{PT,OC} - V_{BAT}(1 - \eta_{Flip})\} \cdot V_{BAT} \cdot 2f_{PT} \dots\dots\dots <식 7>$$

상기 <식 7>은, 압전 변환부(110)의 작동 조건에 따라 다른 변수는 고정되기 때문에, 일반적인 하베스팅 회로 (예: SSHI)의 최대 추출 전력($P_{out,max}$)이, 아래의 <식 8>과 같이 플립 효율(η_{Flip})에 비례함을 보여준다.

$$P_{out} \propto \eta_{Flip} \dots\dots\dots <식 8>$$

한편, 플립 효율(η_{Flip})은 플립 과정에서 스위칭 에너지 손실($E_{sw,flip}$) 및 전도 에너지 손실($E_{con,flip}$)과 관련이 있으며, 플립 전 고유 캐패시터(C_P)의 에너지($E_{PT,b}$)에 의해, 아래의 <식 9>와 같이 재정의할 수 있다.

$$\eta_{Flip} = \frac{E_{PT,b} - E_{sw,flip} - E_{con,flip}}{E_{PT,b}} \dots\dots\dots <식 9>$$

상기 <식 8> 및 <식 9>를 참조하면, 에너지 손실이 낮을수록 플립 효율(η_{Flip}) 및 출력 전력(P_{out})이 증가함을 알 수 있다.

상기 <식 9>의 스위칭 에너지 손실($E_{sw,flip}$)은 아래의 <식 10>과 같이 표현될 수 있다.

$$E_{sw,flip} = C_{sw,g} V_{BAT}^2 N_{step} \dots\dots\dots <식 10>$$

상기 <식 10>에서, " $C_{sw,g}$ "는 플립 동작에 사용되는 스위치들의 총 게이트 커패시턴스를 의미하고, " N_{step} "은 플립 동작의 단계 수를 의미한다.

한편, 상기 <식 9>의 전도 에너지 손실($E_{con,flip}$)은 아래의 <식 11>과 같이 표현될 수 있다.

$$E_{con,flip} = (R_{par} + R_{DCR}) I_{L,rms}^2 T_{flip} \dots\dots\dots <식 11>$$

상기 <식 11>에서, " R_{par} " 및 " R_{DCR} "는 각각 플립 동작의 전원 경로에 있는 인덕터(L)의 기생 저항 및 직류 저항(Direct Current Resistance: DCR)를 의미한다. " $I_{L,rms}$ " 및 " T_{flip} "는 각각 인덕터(L)의 실효 출력(Root mean Square: RMS) 전류와 플립 동작의 주기를 의미한다.

이전에 알려진 압전 하베스팅 회로들은 높은 Q를 가지는 인덕터를 사용하여 플립 효율(η_{Flip})을 증가시킨다. 하지만, 작은 크기 및/또는 저비용 시스템의 경우 낮은 Q를 가지는 인덕터와 스위치 및 다이오드와 같은 더 작은 전력 요소가 요구되므로, 플립 동작에서 전도 에너지 손실($E_{con,flip}$)이 지배적이다. 특히, 낮은 Q를 가지는 인덕터는 높은 직류 저항(R_{DCR}) 및 인덕터의 실효 출력 전류($I_{L,rms}$)로 인해 전도 에너지 손실($E_{con,flip}$)을 더욱 증가시킨다.

본 발명의 압전 하베스팅 회로(100)는 낮은 Q를 가지는 인덕터를 사용하더라도 균등 분할된 플립 동작에 의해 인덕터(L)의 실효 출력 전류($I_{L,rms}$) 및 전도 에너지 손실($E_{con,flip}$)을 감소시킬 수 있어 플립 효율(η_{Flip})을 높일 수 있다. 따라서, 플립 동작 후에 고유 캐패시터(C_P)를 충전하는 에너지가 줄어들어 추출 전력이 향상된다.

도 4는 본 발명의 일 실시 예에 따른 압전 에너지 하베스팅 회로의 제어부의 구성을 상세히 도시한 도면이고, 도 5a는 도 4의 제어부의 구성 중 입력 센서 및 플립 포인트 검출부의 구성을 상세히 도시한 도면이고, 도 5b는 도 4의 제어부의 구성 중 접지 연결 컨트롤러의 구성을 상세히 도시한 도면이고, 도 6a는 도 4의 제어부의 구성 중 플립 듀티 컨트롤러의 구성을 상세히 도시한 도면이며, 도 6b는 본 발명의 일 실시 예에 따른 플립 듀티 컨트롤러의 동작 원리를 설명하기 위한 도면이며, 도 6c는 도 6b의 플립 듀티 컨트롤러의 다중 플립 듀티 생성기의 구성을 도시한 도면이다.

상세한 설명에 앞서, 제1 및 제2 스위치(S_1 , S_2)는 NMOS(M_{N1} , M_{N2}) 트랜지스터로 구현될 수 있다. 제3 및 제4 스위치(S_3 , S_4)는 전송 게이트이며, 각각 NMOS(M_{N3} , M_{N4}) 및 PMOS(M_{P3} , M_{P4}) 트랜지스터가 병렬로 연결되어 구현될 수

있다. MOSFET의 V_{DS} 의 극성이 논-플립 동작 중에 고정되지 않기 때문에 바디 스위칭 기술을 사용한다. 제5 및 제6 스위치(S_5 , S_6)는 PMOS(M_{P5} , M_{P6}) 트랜지스터로 구현되며, 다이오드와 풀-온 스위치로 교대로(alternatively) 작동할 수 있다.

[0074] 도 4 내지 도 6c를 참조하면, 본 발명의 일 실시 예에 따른 압전 에너지 하베스팅 회로(100)의 제어부(140)는 그라운드 연결 컨트롤러(10), 입력 센서(20), 플립 포인트 검출부(30), 플립 듀티 컨트롤러(40), 및 스위치 컨트롤러(50)를 포함할 수 있다.

[0075] 입력 센서(20)는 포지티브 전압(V_{PP}) 및 네가티브 전압(V_{PN})을 모니터링하여 에너지 감지 신호(V_{SP} , V_{SN})를 출력할 수 있다. 예를 들어, 입력 센서(20)는, 도 5a에 도시된 바와 같이, 네가티브 전압(V_{PN})이 NMOS의 문턱전압(V_{th})보다 높아지면 에너지 감지 신호(V_{SN})를 출력할 수 있다. 유사하게, 도시하지는 않았지만, 입력 센서(20)는 포지티브 전압(V_{PP})이 NMOS의 문턱전압(V_{th})보다 높아지면 에너지 감지 신호(V_{SP})를 출력할 수 있다.

[0076] 한편, 압전 변환부(110)의 전압(V_{PT})이 문턱 전압(V_{th})보다 작은 경우 에너지 감지 신호들(V_{SP} , V_{SN})은 로우(Low) 값을 가지고, 슬립모드를 위해, 입력센서(20)를 제외한 모든 컨트롤러들은 턴-오프 될 수 있다. 일 실시 예에 따르면, 입력 센서(20)는, 입력 에너지 소스가 감지되지 않을 때 대기 전류를 크게 감소시키기 위해, 경로 상에 다이오드 연결(Diode-Connected) MOSFET을 이용한 큰 저항 성분을 포함할 수도 있다. 또한, 제1 스위치(S_1) 및 제2 스위치(S_2)의 드레인 전압(V_{PP} , V_{PN})은, 도 5b에 도시된 바와 같이, 그라운드 연결 컨트롤러(10)에 의해 서로의 게이트에 연결될 수 있다.

[0077] 반면에, 압전 변환부(110)의 전압(V_{PT})이 문턱 전압(V_{th})보다 크거나 같은 경우 에너지 감지 신호들(V_{SP} , V_{SN}) 중 하나는 하이(High) 값을 가지고, 플립 포인트 검출부(30)가 활성화된다. 플립 포인트 검출부(30)는, 도 5a에 도시된 바와 같이, CRSO(Current-starved ring oscillator)와 래치된 비교기(Latched comparator)를 포함할 수 있다. 플립 포인트 검출부(30)는 압전 변환부(110)의 전류가 제로가 되는 플립 포인트를 검출할 수 있다. 이때, 그라운드 연결 컨트롤러(10)의 출력 신호(V_{har})가 하이(High)가 되어 제1 스위치(S_1) 및 제2 스위치(S_2)는 스위치 컨트롤러(50)의 출력 신호(V_{SW1} , V_{SW2})에 의해 동작한다.

[0078] 정현파 전류(I_P)가 "0"에 근접할 때, 플립 포인트 검출부(30)에 의해 플립 포인트 검출부(30)의 출력 신호(V_{FPP} , V_{FPN}) 및 플립 듀티 컨트롤러(40)를 트리거하는 플립 포인트가 감지된다. 상기 플립 포인트가 감지되면, 플립 듀티 컨트롤러(40)는, 도 6a에 도시된 바와 같이, 플립 포인트 검출부(30)의 출력 신호들(V_{FPP} , V_{FPN}) 중 하나에 의해 생성되는 플립 인에이블 신호(V_{Flip_EN})를 통해 3개의 다중 플립 듀티 생성기(MFDG1, MFDG2, MFDG3)를 활성화한다. 플립 인에이블 신호(V_{Flip_EN})를 이용한 파워 게이팅 덕분에 3개의 다중 플립 듀티 발생기들은 플립 동작에서만 동작한다. 또한, 플립 동작은 논-플립 동작보다 수백 배 더 짧기 때문에 전력 게이팅은 컨트롤러 손실을 크게 줄일 수 있다.

[0079] 플립 듀티 컨트롤러(40)는, 도 6b에 도시된 바와 같이, 플립 듀티를 제어할 수 있다. 인덕터 피크 전류(I_{L_peak})는, 아래의 <식 12>와 같이, 인덕터 전류(I_L)의 n 번째 상승 기울기(S_{R_n})와 인덕터 전류(I_L)의 상승 시간(D_{R_n})의 곱 및 인덕터 전류(I_L)의 n 번째 하강 기울기(S_{F_n})와 인덕터 전류(I_L)의 하강 시간(D_{F_n})의 곱과 같다.

[0080]
$$I_{L_peak} = S_{R_n} \cdot D_{R_n} = S_{F_n} \cdot D_{F_n} \quad \dots\dots\dots <식 12>$$

[0081] 따라서, 첫 번째 상승 시간(D_R)을 (D_{R_1})로 설정하면, 모든 플립 듀티(D_R , D_F)는 D_{R_1} 로 표현될 수 있고, 상승 시간(D_R)과 하강 시간(D_F)은 대칭적이고 규칙적일 수 있다. 이 관계를 기반으로, 각 다중 플립 듀티 생성기(MFDG)는, 도 6c에 도시된 바와 같이, 재구성 가능한 직렬 커패시터들을 통해 다중 플립 듀티를 공식화할 수 있습니다. 듀티 커패시터들(C_{D1} 내지 C_{D9})의 커패시턴스는 모두 동일하며, 직렬로 연결된 듀티 커패시터들의 수는 커패시터 셀렉터에 의해 변경될 수 있다.

[0082] 다중 플립 듀티 생성기(MFDG)는 듀티가 트리거되고, M_{D1} 이 턴-오프된 후 바이어스 전류(I_{bias})가 듀티 커패시터(C_D)의 시퀀싱에 따른 다른 기울기들로 M_{D5} 의 게이트 전압(V_{g_MD5})을 증가시킨다. M_{D5} 의 게이트 전압(V_{g_MD5})이 문턱

전압(V_{th})에 도달하고 M_{D5} 가 턴-온되면 M_{D5} 의 드레인 전압(V_{D_MD5})이 로우 값을 가져 듀티가 재설정된다.

- [0083] 이후, 다음 스텝 신호가 시작되었을 때, 다음 듀티를 생성하기 위해 직렬로 연결된 듀티 캐패시터(C_D)의 개수는 커패시터 시퀀싱과 함께 하나씩 증가하거나 감소될 수 있다. 여기서, 상승 시간(D_R)을 위한 캐패시터 시퀀싱은, 도 6c의 하단과 같이, 형성될 수 있다. 이와 같은 다중 듀티 생성 덕분에 본 발명은 모든 단계에 3개의 다중 플립 듀티 생성기(MFDG)만 사용할 수 있어 컨트롤러 손실이 크게 줄일 수 있다.
- [0084] 한편, 정확한 듀티를 생성하기 위해서는, 기생 성분으로 인한 다중 플립 듀티 생성기(MFDG)의 대기 시간은 무시되어야 한다. 포지티브 피드백을 사용하여 M_{D5} 의 드레인 전압(V_{D_MD5})의 하강 시간을 최소화하므로 빠른 듀티 리셋이 가능하다.
- [0085] 다중 듀티가 수학적으로 확인되었더라도, 하강 시간(D_F)의 예기치 않은 지연으로 인해 인덕터 전류(I_L)가 "0"이 되는 지점을 부정확하게 예측할 수 있다. ZCD 없이 안정적인 플립 동작을 위해 인덕터 전류(I_L)의 하강 시간(D_F)은, 도 6b에 도시된 바와 같이, 완전히 턴-온된 스위치로 동작할 때의 제1 하강 시간(D_{F_on})과 다이오드로 동작할 때의 제2 하강 시간(D_{F_diode})으로 구분할 수 있다. 여기서, 제1 하강 시간(D_{F_on})은 계산된 하강 시간(D_F)의 왼쪽으로 쉬프트된 듀티이고, 하강 시간(D_F)보다 짧다. 제2 하강 시간(D_{F_diode})은 계산된 하강 시간(D_F)의 오른쪽으로 쉬프트된 듀티이고 하강 시간(D_F)보다 길다. 구현된 하강 시간(D_F)(D_{F_on} , D_{F_diode})은 제로 전류 감지를 위한 마진 시간을 확보한다. 제5 및 제6 스위치($M5$, $M6$)는, 제1 하강 시간(D_{F_on})이 "1"일 때 완전히 턴-온되고, 제1 하강 시간(D_{F_on})이 "0"이고, 제2 하강 시간(D_{F_diode})이 "1"일 때 다이오드로 동작한다. 최적화된 듀티를 가지는 제5 및 제6 스위치($M5$, $M6$)들의 스위치/다이오드 작동은 낮은 전도 손실과 단순한 제로 전류 감지가 가능하도록 한다. 상술한 동작들을 기반으로, 다중 플립 듀티 생성기(MFDG)는 상승 시간(D_R), 제1 하강 시간(D_{F_on}) 및 제2 하강 시간(D_{F_diode})을 플립 단계(N_{flip})만큼 생성할 수 있다.
- [0086] 플립 듀티 컨트롤러(40)의 카운터(n^{th} Counter)는 플립 단계의 수를 카운트하고 플립 동작을 계속할지 또는 종료할지 여부를 결정한다.
- [0087] 상술한 바와 같이, 본 발명은 각 단계의 플립 듀티를 수학적으로 최적화할 수 있어, ZCD가 필요하지 않다.
- [0088] 도 7 내지 도 9은 종래 및 본 발명의 일 실시 예에 따른 압전 에너지 하베스팅 회로의 측정 결과를 도시한 도면이다.
- [0089] 도 7을 참조하면, 본 발명의 일 실시 예에 따른 압전 에너지 하베스팅 회로는 "10 μH "의 인덕터를 사용할 때, 91%의 플립 효율을 보이고, "1 μH "의 인덕터를 사용할 때 84%의 플립 효율을 보여주고 있다. 또한, 인덕터의 피크 전류(I_{L_peak})는 각각 95mA 및 300mA로 일정할 수 있다. "1 μH " 인덕터를 사용할 때, 상대적으로 높은 인덕터의 피크 전류(I_{L_peak})로 인해, 플립 효율(η_{flip})이 상대적으로 낮다.
- [0090] 도 8를 참조하면, 본 발명은, 멀티 플립 듀티 생성기(MFDG) 및 플립 포인트 검출부(30)의 전력 게이팅으로 인하여, 절전 모드의 대기 전류(I_Q)가 약 22nA에 불과하고, 주기적 작동 중의 평균 대기 전류(I_Q)가 약 237 nA이다.
- [0091] 도 9의 (a)를 참조하면, 플립 동작을 분할하는 수가 증가하면 플립 효율이 향상됨을 알 수 있다. 이는, 플립 동작을 분할하는 수가 증가될 수록, 도 9의 (b)와 같이, 인덕터의 피크 전류(I_{L_peak})가 감소하기 때문이다. 한편, 도 9의 (c)를 참조하면, 분할 수가 "8"과 "7"일 때 추출 전력이 가장 높음을 알 수 있다. 이를 통해, 분할 수가 증가하더라도 스위칭 손실로 인해서 플립 효율의 증가에 한계가 있음을 알 수 있다.
- [0092] 도 10 및 도 11은 종래 및 본 발명의 일 실시 예에 따른 압전 에너지 하베스팅 회로의 측정 결과를 도시한 도면이다.
- [0093] 상세한 설명에 앞서, 도 10 및 도 11의 선행 연구들은 아래와 같다.
- [0094] [7] Ramadass, Y. K. & Chandrakasan, A. P. An efficient piezoelectric energy harvesting interface circuit using a bias-flip rectifier and shared inductor. *Journal of Solid-State Circuits* 45, 189-204

(2010)

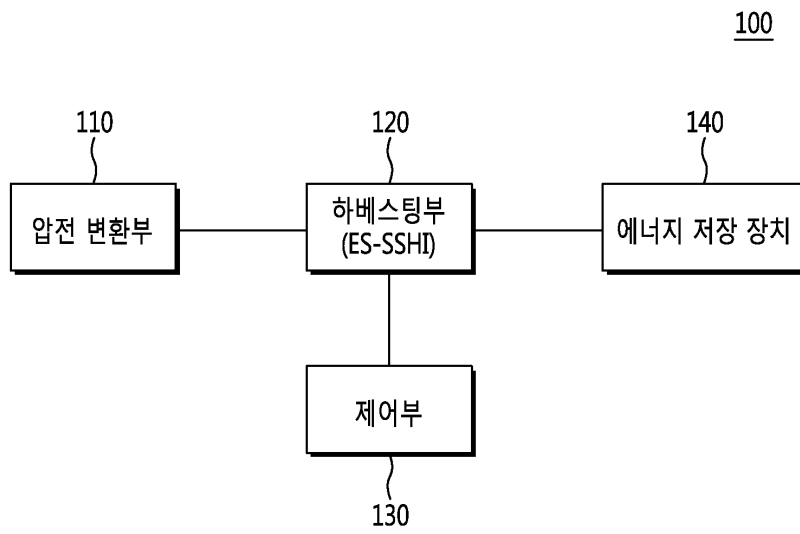
- [0095] [10] Morel, A. et al. Self-Tunable Phase-Shifted SECE Piezoelectric Energy-Harvesting IC with a 30nW MPPT Achieving 446% Energy-Bandwidth Improvement and 94% Efficiency. *International Solid-State Circuits Conference*, 488-490 (2020)
- [0096] [15] Chen, Z. et al. A Piezoelectric Energy-Harvesting Interface Using Split-Phase Flipping-Capacitor Rectifier and Capacitor Reuse Multiple-VCR SC DC-DC Achieving $9.3\times$ Energy-Extraction Improvement. *International Solid-State Circuits Conference*, 424-426 (2019)
- [0097] [16] Shiftci, B. et al. A Low-Profile Autonomous Interface Circuit for Piezoelectric Micro-Power Generators. *Transactions on Circuits and Systems I: Regular Papers* 68, 1458-1471 (2021)
- [0098] [17] Javvaji, S. et al. Analysis and Design of a Multi-Step Bias-Flip Rectifier for Piezoelectric Energy Harvesting. *Journal of Solid-State Circuits* 54, 2590-2600 (2019)
- [0099] 도 10의 (a) 및 (b)를 참조하면, 본 발명은 폴브릿지를 이용하는 종래의 방식에 비해 "10 μH "의 인덕터를 사용하고, 압전 변화부의 개방 회로 전압($V_{PT,OC}$)이 1V인 경우 약 11.7 배의 전력 추출이 개선되고, "1 μH "의 인덕터를 사용하고, 압전 변화부의 개방 회로 전압($V_{PT,OC}$)이 1V인 경우 약 6.4 배의 전력 추출이 개선됨을 알 수 있다.
- [0100] 한편, 도 10의 (c)를 참조하면, 알려진 다양한 압전 하베스팅 회로와 비교할 때, 본 발명의 압전 하베스팅 회로가 가장 작은 인덕턴스로 높은 전력 추출(FoM)을 달성함을 알 수 있다.
- [0101] 도 11을 참조하면, 본 발명은 플립 동작을 4 내지 16 단계로 분할가능하며, 플립 효율을 향상시킬 수 있다. 또한, 본 발명은 매우 낮은 대기 전류(약 22 nA)를 가지며, 주기적 및 충격 여기(periodic and shock excitations)에서 에너지를 수확할 수 있다. 또한, 본 발명은 각 균등 분할된 단계들이 대칭적이고, 규칙적으로 동작함에 따라 플립 효율의 최적화가 가능할 수 있다.
- [0102] 결과적으로, 본 발명의 압전 하베스팅 회로는 "10 μH "의 인덕터를 사용하는 경우 약 1170%의 전력 추출을 향상시킬 수 있고, "1 μH "의 인덕터를 사용하는 경우 약 640%의 전력 추출을 향상시킬 수 있다. 여기서, "1 μH "의 인덕터를 사용하는 본 발명의 압전 하베스팅 회로는 종래의 압전 하베스팅 회로들 중 가장 낮은 값(33 μH)의 인덕터를 이용하는 압전 하베스팅 회로([17])에 비해 1/33배 낮은 인덕터를 이용할 수 있다.
- [0103] 이상에서 상술한 압전 에너지 하베스팅 회로(100)는 자체 전원 시스템(예: 스마트 스위치, 무선 센서 등)에 적용될 수 있다. 예를 들어, 압전 에너지 하베스팅 회로(100)는 자체 전원 시스템에 포함되어, 적어도 하나의 전자 부품(예: 스위치, 센서, 배터리 등)에 전원을 공급(또는 저장)할 수 있다.
- [0104] 이상과 같이 본 발명의 도시된 실시 예를 참고하여 설명하고 있으나, 이는 예시적인 것들에 불과하며, 본 발명이 속하는 기술 분야의 통상의 지식을 가진 자라면 본 발명의 요지 및 범위에 벗어나지 않으면서도 다양한 변형, 변경 및 균등한 타 실시 예들이 가능하다는 것을 명백하게 알 수 있을 것이다. 따라서 본 발명의 진정한 기술적 보호 범위는 첨부된 청구범위의 기술적인 사상에 의해 정해져야 할 것이다.

부호의 설명

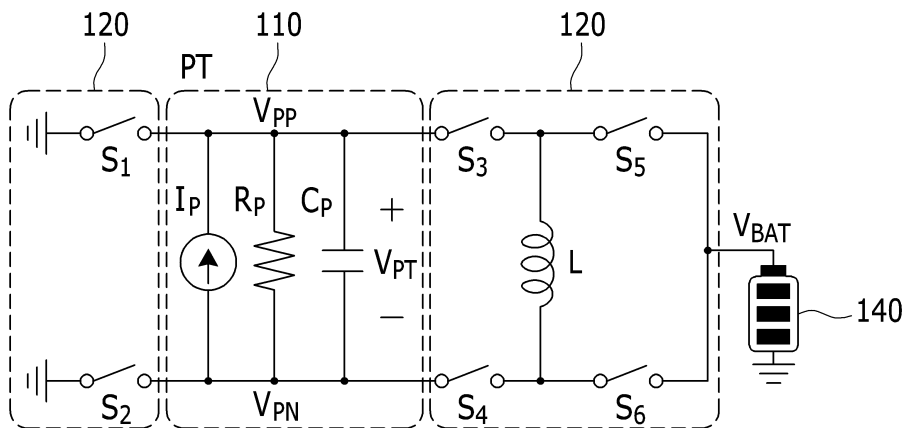
- [0105] 100: 압전 하베스팅 회로
- | | |
|------------------|----------------|
| 110: 압전 변환부 | 120: 하베스팅부 |
| 130: 제어부 | 140: 에너지 저장 장치 |
| 10: 그라운드 연결 컨트롤러 | 20: 입력 센서 |
| 30: 플립 포인트 검출부 | 40: 플립 듀티 컨트롤러 |
| 50: 스위치 컨트롤러 | |

도면

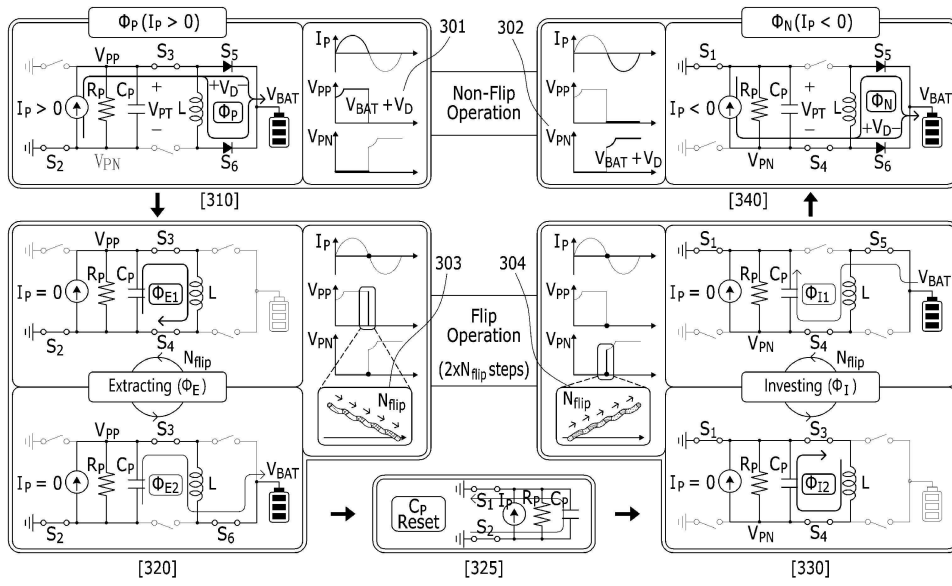
도면1



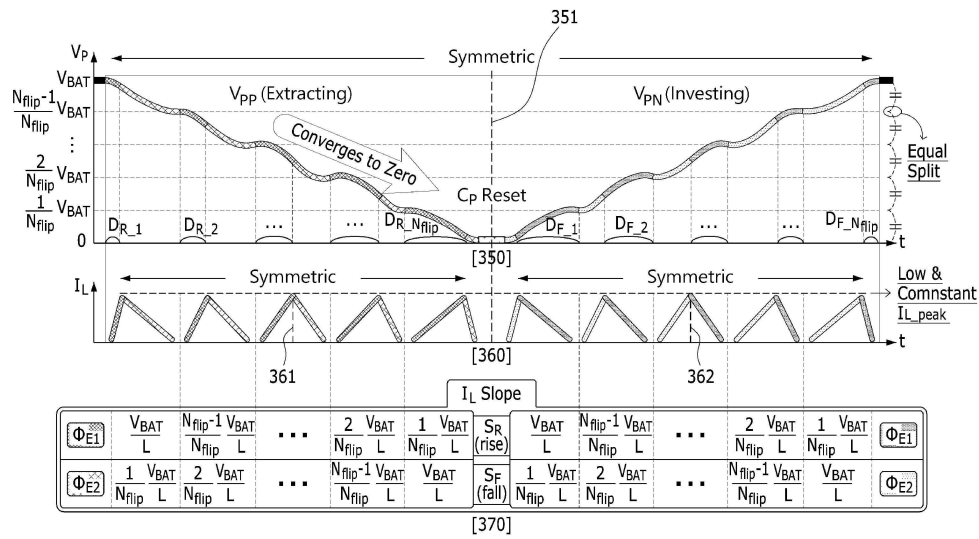
도면2



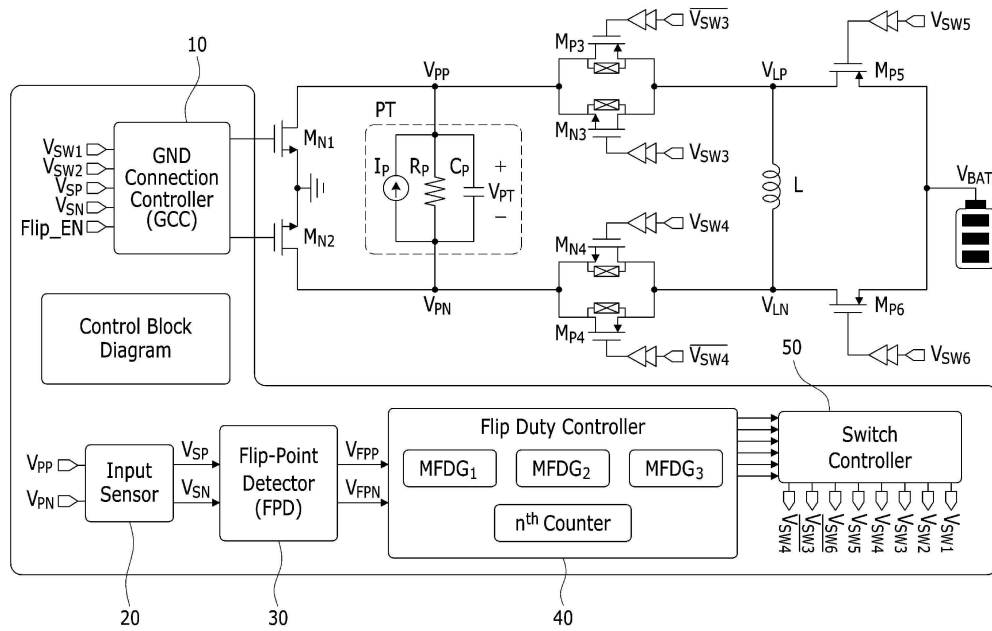
도면3a



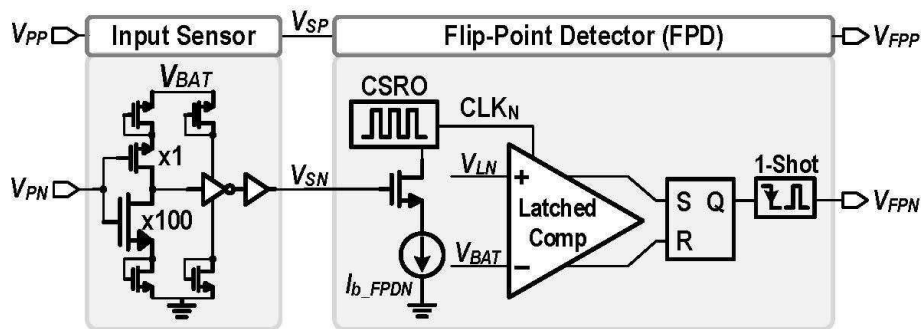
도면3b



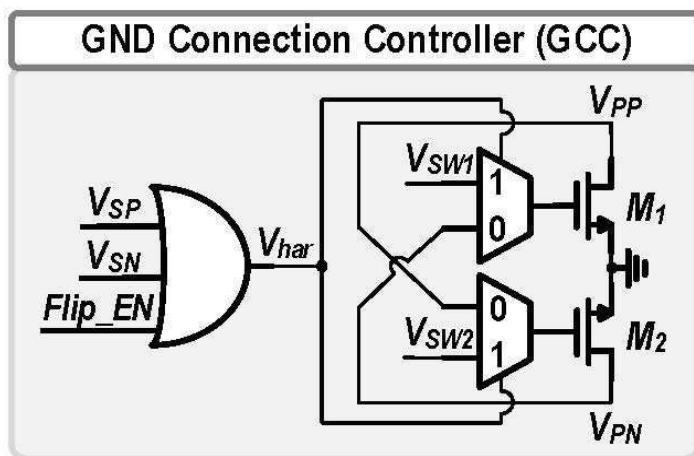
도면4



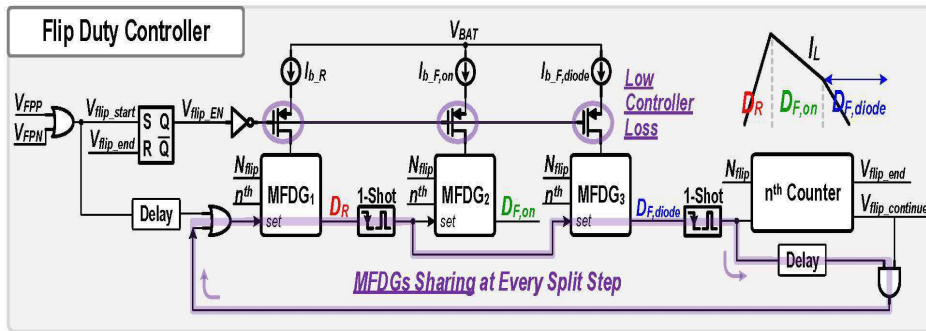
도면5a



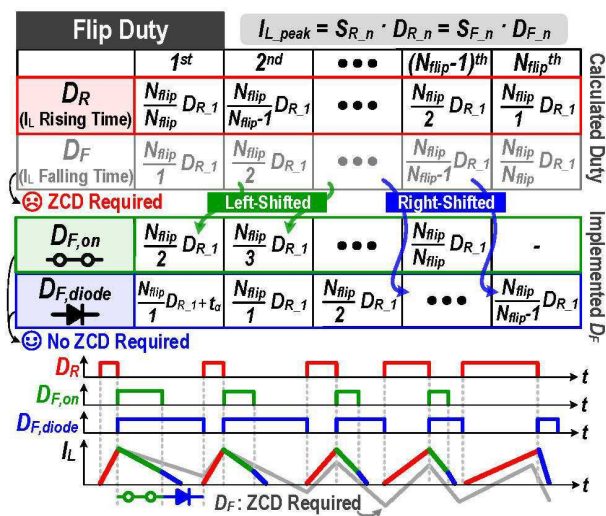
도면5b



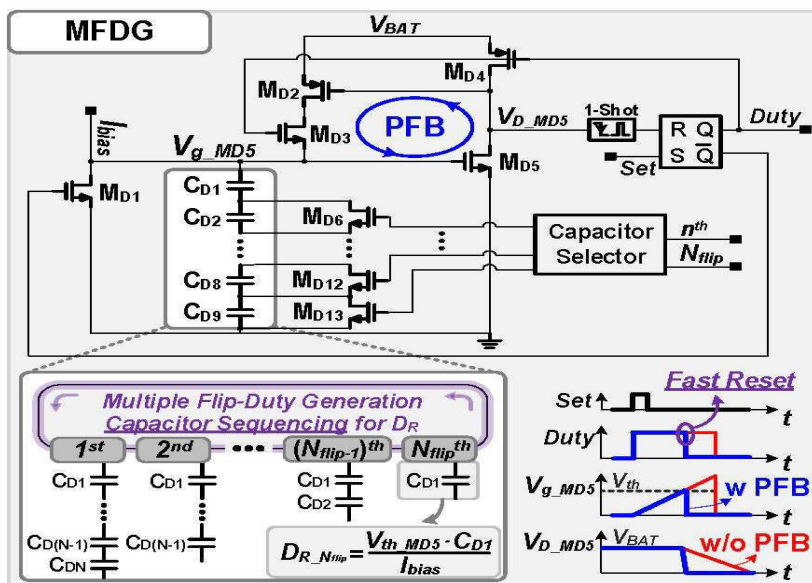
도면 6a



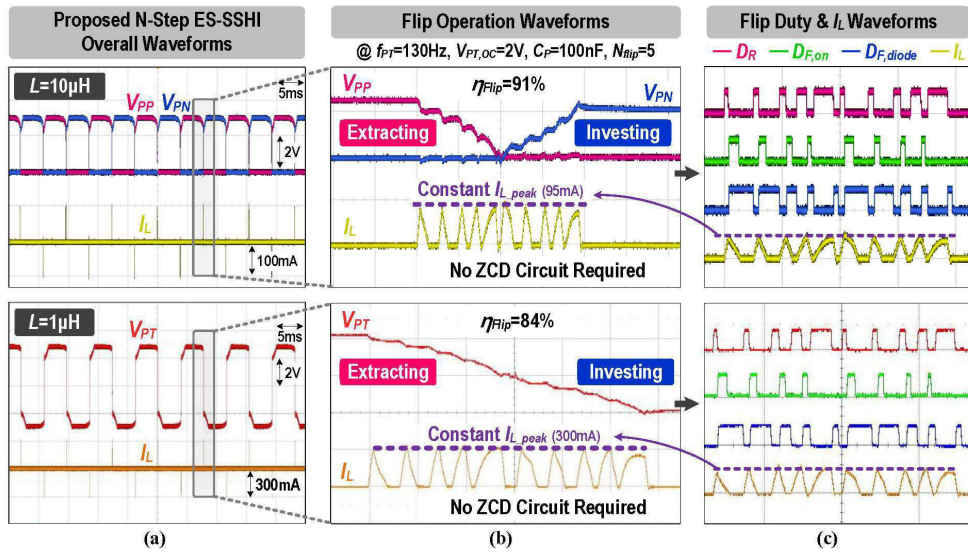
도면 6b



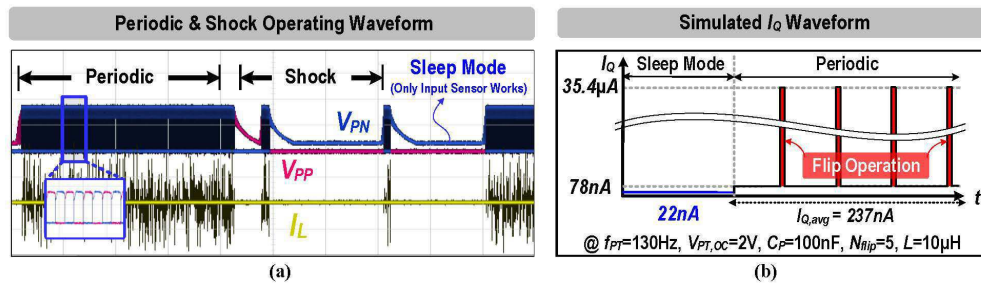
도면 6c



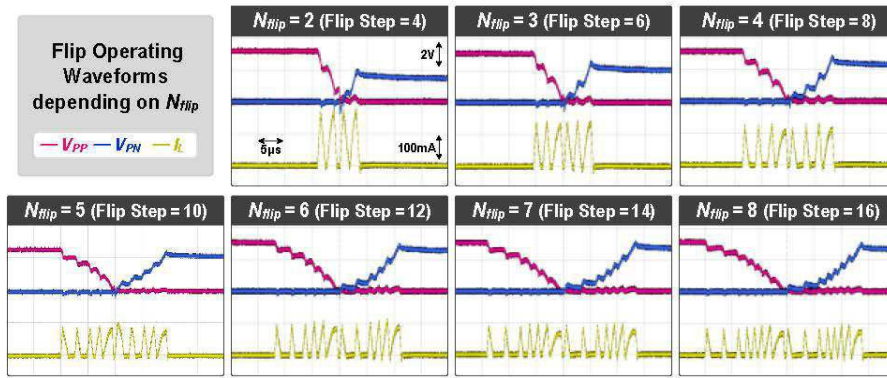
도면7



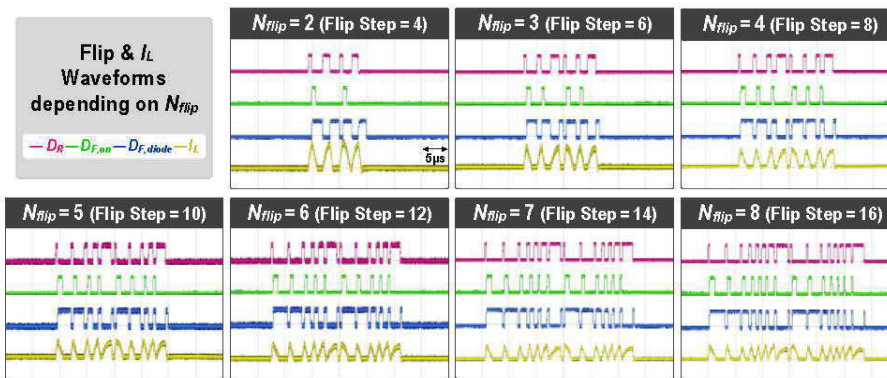
도면8



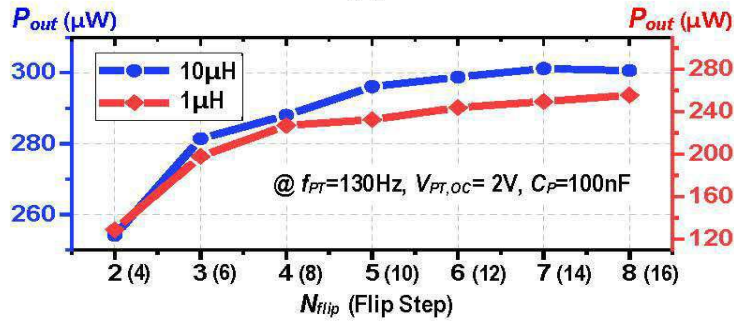
도면9



(a)



(b)



(c)

도면11

	JSSC'10 [7]	ISSCC'20 [10]	ISSCC'19 [15]	TCAS-I'21 [16]	JSSC'19 [17]	This work	
Process	350nm	600nm	180nm	180nm	130nm	180nm	
Energy Extraction Tech.	SSHI	SECE	SSHC	SSHCI	SSHI	ES-SSHI	
Piezoelectric Transducer	MIDE V22B	-	MIDE PPA-1021	Custom MEMS	MIDE PPA-1021	MIDE PPA-1011	
C_p	12nF	24nF	22nF	2nF	22nF	100nF	
Operation Frequency	225Hz	56Hz	200Hz	415Hz	432Hz	130Hz	
Off-chip component	1 inductor	1 inductor	4 capacitors	1 inductor + 1 cap	1 inductor	1 inductor	
Inductance	820μH	220μH	-	100μH	33μH	10μH	1μH
Flip step ($2 \times N_{flip}$)	1	-	21	2	5	4 - 16	
Scalable N-step Flip	Single Phase	Single Phase	No	No	No	Yes	
η_{flip}	-	-	84 %	N/A	88%	91 %	84 %
η_{flip} Optimizing	No	-	No	No	No	Yes	
FoM *	2.8	3.3	6.2	5.4	4.28	11.7	6.4
Quiescent Current (I_Q)	N/A	N/A	N/A	N/A	N/A	22nA	
Excitation Type	Periodic	Periodic	Periodic	Periodic & Shock	Periodic	Periodic & Shock	