



(12) 发明专利申请

(10) 申请公布号 CN 104637906 A

(43) 申请公布日 2015. 05. 20

(21) 申请号 201410642190. 7

(22) 申请日 2014. 11. 11

(30) 优先权数据

14/077,642 2013. 11. 12 US

(71) 申请人 英飞凌科技股份有限公司

地址 德国诺伊比贝尔格

(72) 发明人 C · B · 玛贝拉 F · 施诺伊

(74) 专利代理机构 北京市金杜律师事务所

11256

代理人 王茂华

(51) Int. Cl.

H01L 23/488(2006. 01)

H01L 23/495(2006. 01)

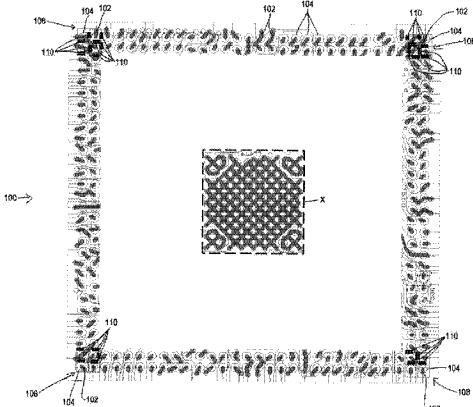
权利要求书2页 说明书6页 附图13页

(54) 发明名称

用于电路基板和半导体封装的焊料桥接阻止
结构

(57) 摘要

本发明涉及用于电路基板和半导体封装的焊料桥接阻止结构。提供一种用于机械支撑并且电连接电子部件的基板包括：非导电衬底、被布置在非导电衬底上的多个导电迹线和焊盘、以及被涂覆于非导电衬底并且覆盖迹线的焊料掩膜。金属线被布置在焊料掩膜下方的非导电衬底上并且沿着被布置在非导电衬底的角落中的焊盘的至少两个边，使得金属线被插入在非导电衬底的角落中的焊盘和每个相邻焊盘之间。金属线形成焊料掩膜中的沿着金属线的升高区域，其阻止焊料回流期间非导电衬底的角落中的焊料桥接。也提供了具有该焊料桥接阻止结构的对应的半导体封装和半导体组件。



1. 一种用于机械支撑并且电连接电子部件的基板，所述基板包括：
非导电衬底；
多个导电迹线和焊盘，被布置在所述非导电衬底上；
焊料掩膜，被涂覆于所述非导电衬底并且覆盖所述迹线；以及
金属线，被布置在所述焊料掩膜下方的所述非导电衬底上并且沿着被布置在所述非导电衬底的角落中的所述焊盘的至少两个边，使得金属线被插入在所述非导电衬底的所述角落中的所述焊盘和每个相邻焊盘之间，所述金属线形成所述焊料掩膜中的沿着所述金属线的升高区域。
2. 根据权利要求 1 所述的基板，其中所述金属线与所述迹线和所述焊盘电隔离。
3. 根据权利要求 1 所述的基板，其中所述金属线中的至少一些金属线被连接到与所述金属线相邻的所述焊盘，或者被连接到与所述焊盘连接的所述迹线，或者被连接到这两者。
4. 根据权利要求 1 所述的基板，其中至少两个金属线被插入在所述非导电衬底的每个角落中的最角落的焊盘和所述相邻焊盘之间。
5. 根据权利要求 1 所述的基板，其中所述金属线中的至少一些金属线在所述非导电衬底的边缘处终止。
6. 根据权利要求 1 所述的基板，其中所述非导电衬底的每个角落中的最角落的焊盘在所有边上被相邻的所述金属线以及所述非导电衬底的边缘包围。
7. 根据权利要求 6 所述的基板，其中与所述非导电衬底的每个角落中的所述最角落的焊盘相邻的所述金属线垂直于彼此延伸并且在一端处连接。
8. 根据权利要求 7 所述的基板，其中与所述非导电衬底的每个角落中的所述最角落的焊盘相邻的所述金属线在所述非导电衬底的所述边缘处终止。
9. 根据权利要求 1 所述的基板，其中所述非导电衬底的在所述非导电衬底的边缘和被布置在所述非导电衬底的每个角落中的最角落的焊盘之间的角落区域没有所述金属线。
10. 根据权利要求 1 所述的基板，其中所述迹线可以在所述非导电衬底的边缘处具有比所述金属线的宽度更窄的宽度。
11. 根据权利要求 1 所述的基板，其中所述金属线比所述相邻焊盘更靠近在所述非导电衬底的所述角落中的所述焊盘地间隔开。
12. 一种半导体封装，包括：
非导电衬底；
半导体裸片，被附接到所述非导电衬底的第一面；
多个导电迹线和焊盘，被布置在所述非导电衬底的与所述第一面相反的第二面上；
焊料掩膜，被涂覆于所述非导电衬底并且覆盖所述迹线；以及
金属线，被布置在所述焊料掩膜下方的所述非导电衬底的所述第二面上并且沿着被布置在所述非导电衬底的角落中的所述焊盘的至少两个边，使得金属线被插入在所述非导电衬底的所述角落中的所述焊盘和每个相邻焊盘之间，所述金属线形成所述焊料掩膜中的沿着所述金属线的升高区域。
13. 一种半导体组件，包括：
基板，包括具有多个导电迹线和焊盘以及覆盖所述迹线的焊料掩膜的非导电衬底；
半导体封装，被附接到所述基板，并且包括被附接到非导电衬底的背向所述基板的面

的半导体裸片，以及多个导电迹线和焊盘以及覆盖所述非导电衬底的面向所述基板的面上的所述迹线的焊料掩膜；

多个焊料凸点，将所述基板的所述焊盘连接到所述半导体封装的所述焊盘；以及

金属线，被布置在所述焊料掩膜下方的所述基板和所述半导体封装中的至少一个的所述非导电衬底上并且沿着被布置在所述非导电衬底的角落中的所述焊盘的至少两个边，使得金属线被插入在布置有所述金属线的所述非导电衬底的所述角落中的所述焊盘和每个相邻焊盘之间，所述金属线形成所述焊料掩膜中的沿着所述金属线的升高区域。

14. 根据权利要求 13 所述的半导体组件，其中所述金属线被布置在所述半导体封装和所述基板两者的所述非导电衬底上。

15. 根据权利要求 14 所述的半导体组件，其中所述半导体封装的所述焊料掩膜中的所述升高区域对准并面向所述基板的所述焊料掩膜中的所述升高区域。

16. 根据权利要求 13 所述的半导体组件，其中所述金属线与布置有所述金属线的所述非导电衬底的所述迹线和所述焊盘电隔离。

17. 根据权利要求 13 所述的半导体组件，其中至少两个金属线被插入在布置有所述金属线的所述非导电衬底的每个角落中的最角落的焊盘和所述相邻焊盘之间。

18. 根据权利要求 13 所述的半导体组件，其中布置有所述金属线的所述非导电衬底的每个角落中的最角落的焊盘在所有边上被相邻的所述金属线以及所述非导电衬底的边缘包围。

19. 根据权利要求 18 所述的半导体组件，其中与布置有所述金属线的所述非导电衬底的每个角落中的所述最角落的焊盘相邻的所述金属线垂直于彼此延伸并且在一端处连接。

20. 根据权利要求 19 所述的半导体组件，其中与布置有所述金属线的所述非导电衬底的每个角落中的所述最角落的焊盘相邻的所述金属线在所述非导电衬底的所述边缘处终止。

用于电路基板和半导体封装的焊料桥接阻止结构

技术领域

[0001] 本申请涉及电路基板和半导体封装，尤其涉及阻止在电路基板和半导体封装上的焊料桥接。

背景技术

[0002] 焊料桥接是两个导体之间通过焊料滴的非预定电连接。在半导体封装和基板组件中，半导体封装和基板焊点之间的焊料桥接是个大问题。半导体封装和 / 或基板的弯曲增加了裸片到封装之间或者封装到裸片之间的焊点的焊料桥接的风险。总体上离中性点（即封装的中心）越远弯曲越大。因此，角落区域焊盘或者角落焊点中的焊料桥接的风险最大。用于避免焊料桥接的传统方法涉及封装和基板设计的优化，以及封装和基板材料清单的选择，以减少封装和基板的弯曲。然而，这种传统方法在弯曲减少方面具有有限的效果。此外，达到最佳解决方案所涉及的复杂性是非常高的，例如，由于可能的基板设计在不同用户之间的可变性，这又会升高基板和封装的成本。

发明内容

[0003] 根据一种用于机械支撑并且电连接电子部件的基板的实施例，该基板包括非导电衬底、被布置在非导电衬底上的多个导电迹线（trace）和焊盘、以及被涂覆于非导电衬底并且覆盖迹线的焊料掩膜。金属线被布置在焊料掩膜下方的非导电衬底上并且沿着被布置在非导电衬底的角落中的焊盘的至少两个边，使得金属线被插入在非导电衬底的角落中的焊盘和每个相邻焊盘之间。金属线形成焊料掩膜中的沿着金属线的升高区域。该焊料掩膜中的升高区域阻止焊料回流期间在非导电衬底的角落中的焊料桥接。

[0004] 根据半导体封装的实施例，半导体封装包括非导电衬底、被附接到非导电衬底的第一面的半导体裸片、被布置在非导电衬底的与第一面相反的第二面上的多个导电迹线和焊盘、以及被涂覆于非导电衬底并且覆盖迹线的焊料掩膜。金属线被布置在焊料掩膜下方的非导电衬底的第二面上并且沿着被布置在非导电衬底的角落中的焊盘的至少两个边，使得金属线被插入在非导电衬底的角落中的焊盘与每个相邻焊盘之间。该金属线形成焊料掩膜中的沿着金属线的升高区域。该焊料掩膜中的升高区域阻止焊料回流期间在非导电衬底的角落中的焊料桥接。

[0005] 根据半导体组件的实施例，半导体组件包括基板以及被附接到该基板的半导体封装，其中该基板包括具有多个导电迹线和焊盘以及覆盖该迹线的焊料掩膜的非导电衬底。该半导体基板包括：被附接到非导电衬底的背向基板的面的半导体裸片；以及多个导电迹线和焊盘；以及覆盖非导电衬底的面向基板的面上的迹线的焊料掩膜。多个焊料凸点将基板的焊盘连接到半导体封装的焊盘。金属线被布置在焊料掩膜下方的基板和半导体封装中的至少一个的非导电衬底上并且沿着被布置在非导电衬底的角落中的焊盘的至少两个边，使得金属线被插入在布置有金属线的非导电衬底的角落中的焊盘和每个相邻焊盘之间。金属线形成焊料掩膜中的沿着金属线的升高区域。该焊料掩膜中的升高区域阻止焊料回流期

间在非导电衬底的角落中的焊料桥接。

[0006] 当阅读以下具体实施方式以及查看附图时,本领域技术人员将认识到附加的特征和优势。

附图说明

[0007] 附图的元件不一定关于彼此按比例。相同的参考标号指定对应的类似部分。各种图示出的实施例的特征能够被组合,除非这些特征彼此排斥。实施例在附图中被描绘并且在下面的描述中被详细说明。

[0008] 图 1 图示具有焊料桥接阻止结构的电路基板的实施例的平面图。

[0009] 图 2 是图 1 的电路基板的左上角的放大图。

[0010] 图 3 图示具有焊料桥接阻止结构的电路基板的角落的实施例的平面图。

[0011] 图 4 图示具有焊料桥接阻止结构的电路基板的角落的另一实施例的平面图。

[0012] 图 5 图示具有焊料桥接阻止结构的电路基板的角落的又一实施例的平面图。

[0013] 图 6 图示具有焊料桥接阻止结构的电路基板的角落的再一实施例的平面图。

[0014] 图 7(包括图 7A 和图 7B) 图示根据实施例的电路基板的角落形成焊料桥接阻止结构之前和之后的平面图。

[0015] 图 8(包括图 8A 和图 8B) 图示根据另一实施例的电路基板的角落形成焊料桥接阻止结构之前和之后的平面图。

[0016] 图 9(包括图 9A 和图 9B) 图示根据又一实施例的电路基板的角落形成焊料桥接阻止结构之前和之后的平面图。

[0017] 图 10 图示包括被附接到电路基板的半导体封装以及在基板的角落中的焊料桥接阻止结构的半导体组件的实施例的平面图。

[0018] 图 11 图示包括被附接到电路基板的半导体封装以及在封装的角落中的焊料桥接阻止结构的半导体组件的实施例的平面图。

[0019] 图 12 图示包括被附接到电路基板的半导体封装以及在基板和封装两者的角落中的焊料桥接阻止结构的半导体组件的实施例的平面图。

具体实施方式

[0020] 此处描述的实施例提供具有附加金属线的半导体封装衬底和 / 或基板,该附加金属线被布置在输入 / 输出 (I/O) 焊盘之间或者围绕输入 / 输出 (I/O) 焊盘,用于焊料桥接阻止。该布局能够直接被实施于半导体封装衬底和 / 或基板,其中除了一次设计改变或者实施成本之外,没有可预期的附加变量或者工艺成本。

[0021] 图 1 图示了基板 100 的实施例的平面图,该基板诸如印刷电路板 (PCB),用于机械地支撑电子部件以及使用导电迹线 102 和焊盘 104 电连接电子部件,该导电迹线 102 和焊盘 104 是通过从层压在非导电衬底 106 上的一个或者多个金属(例如,铜)薄片刻蚀或者另外构图得到的。基板 100 可以是单面的(例如,一个铜层)、双面的(例如,两个铜层)或者多层的。在不同层上的导体可以与被称为过孔的镀覆通孔连接。基板 100 可以包含被嵌入在衬底 106 中的部件诸如电容器、电阻器或者有源器件。具有半导体裸片的半导体封装可以被附接到基板 100,半导体裸片的叠加由图 1 中被“X”标记的虚线框指示。

[0022] 焊料掩膜被涂覆于非导电衬底 106 并且覆盖迹线 102。在图 1 中没有示出焊料掩膜，以便衬底 106 上的迹线 102 和其它金属结构是容易看见的。为了便于图示，也没有示出基板 100 上的电连接中的若干电连接。焊料掩膜（也通常被称为焊料停止掩膜或者焊料抗蚀剂）是被涂覆于基板 100 上的迹线 102 的聚合物薄层，用于防止氧化以及阻止在焊料回流期间在紧密间隔的焊料焊盘 104 之间形成焊料桥接。然而，因为焊料掩膜较薄（厚度通常在 10 微米和 30 微米之间），焊料桥接仍然能够出现。

[0023] 为了提供更强健的防止焊料桥接的保护，尤其在焊料桥接被预期为最成问题的基板 100 的角落 108 中，在焊料掩膜下方的基板 100 的非导电衬底 106 上并且沿着被布置在衬底 106 的角落 108 中的焊盘 104 的至少两个边，布置金属线 110，使得金属线 110 被插入在衬底 106 的角落 108 中的焊盘 104 和每个相邻焊盘 104 之间。金属线 110 可以通过从与迹线 102 和焊盘 104 一样的一个或者多个金属薄片刻蚀或者另外构图得到。金属线 110 形成焊料掩膜中的沿着金属线 110 的升高区域。焊料掩膜的升高区域充当坝或者屏障，以阻止焊料回流期间在衬底 106 的角落 108 中的焊料桥接。

[0024] 图 2 是图 1 所示的基板 100 的左上角的放大平面图。为了便于图示，金属线 102 和焊料掩膜未在图 2 中示出。金属线 110 被插入最角落的焊盘 104' 和每个相邻的焊盘 104 之间，以阻止在焊料回流期间在角落 108 中的这些焊盘 104'、104 之间的焊料桥接。附加的金属线 110 可以被提供在最靠近图 2 所示的最角落的焊盘 104' 的焊盘 104 中的相邻焊盘之间。

[0025] 图 3 是根据另一实施例的基板 100 的左下角的平面图，该基板 100 具有用于阻止基板 100 的角落 108 中的焊料桥接的金属线 110。在该实施例中，金属线 110 与布置在非导电衬底 106 上的迹线 102 和焊盘 104 电隔离。

[0026] 图 4 是根据又一实施例的基板 100 的左下角的平面图，该基板 100 具有用于阻止基板 100 的角落 108 中的焊料桥接的金属线 110。在该实施例中，最角落的焊盘 104' 通过迹线 102 连接到相邻的焊盘 104。没有在非导电衬底 106 的该区域中的这两个焊盘 104'、104 之间提供附加的用于阻止焊料桥接的金属线。

[0027] 图 5 是根据再一实施例的基板 100 的左下角的平面图，该基板 100 具有用于阻止基板 100 的角落 108 中的焊料桥接的金属线 110。在该实施例中，至少两个金属线 110 被插入在最角落的焊盘 104' 和每个相邻的焊盘 104 之间。

[0028] 图 6 是根据另一实施例的基板 100 的左下角的平面图，该基板 100 具有用于阻止基板 100 的角落 108 中的焊料桥接的金属线 110。在该实施例中，金属线 110 中的至少一些金属线被连接到与该金属线 110 相邻的焊盘 104'、104，或者被连接到与焊盘 104'、焊盘 104 连接的迹线 102，或者被连接到这两者。同样根据该实施例，金属线 110 的至少一些在非导电衬底 106 的边缘 112 终止，并且最角落的焊盘 104' 在所有边上被相邻的金属线 110 和衬底 106 的边缘 112 包围。与最角落的焊盘 104 相邻的金属线 110 可以垂直于彼此而延伸，并且在图 6 所示的一个端 114 处连接。这些在一个端 114 处连接的相邻的金属线 110 也可以在非导电衬底 106 的边缘 112 处终止。非导电衬底 106 的在衬底 106 的边缘 112 和布置在衬底 106 的角落 108 中的最角落的焊盘 104 之间的角落区域 116 可以没有金属线 110，如图 6 中的虚线框所指示。此外，与相邻的焊盘 104'、104 相比，可以更靠近非导电衬底 106 的角落 108 中的一个焊盘 104'、104，来间隔开每个金属线 110。即，金属线 110 不在相邻的

焊盘 104'、104 之间居中。金属线 110 的一些可以在两端被连接到相邻的焊盘 104'、104 和 / 或被连接到与该焊盘 104'、104 连接的迹线 102, 如图 6 的右下角所示。

[0029] 图 7(包括图 7A 和图 7B) 示出了修改之后的现有基板布局的角落 108 的实施例, 其中具有阻止在焊料回流期间基板 100 的角落 108 中的焊料桥接的金属线 110。图 7A 示出了修改之前的基板布局, 并且图 7B 示出了修改之后的具有附加的金属线 110 的基板布局。根据该实施例, 每个金属线 110 被连接到与该金属线 110 相邻的焊盘 104'、104, 或者被连接到与该焊盘 104'、104 连接的迹线 102, 或者被连接到这两者, 并且提供用于阻止焊料桥接的坝结构或者屏障结构。

[0030] 图 8(包括图 8A 和图 8B) 示出了修改之后的现有基板布局的角落 108 的另一实施例, 其中具有阻止在焊料回流期间基板 100 的角落 108 中的焊料桥接的金属线 110。图 8A 示出了修改之前的基板布局, 并且图 8B 示出了修改之后的具有附加的金属线 110 的基板布局。图 8 所示的实施例类似于图 7 所示的实施例, 然而, 用于阻止焊料桥接的金属线 110 具有不同的布局。

[0031] 图 9(包括图 9A 和图 9B) 示出了修改之后的现有基板布局的角落 108 的又一实施例, 其中具有阻止在焊料回流期间基板 100 的角落 108 中的焊料桥接的金属线 110。图 9A 示出了修改之前的基板布局, 并且图 9B 示出了修改之后的具有附加的金属线 110 的基板布局。图 9 所示的实施例类似于图 7 和图 8 所示的实施例, 然而, 用于阻止焊料桥接的金属线 110 还具有不同的布局。在每种情况中, 迹线 102 在非导电衬底 106 的边缘处可以具有宽度 (W_T), 该宽度 (W_T) 比金属线 110 的宽度 (W_{ML}) 窄。在一个实施例中, 迹线 102 在非导电衬底 106 的边缘 112 处具有基板布局接地规则所允许的最小宽度, 并且金属线 110 具有最大允许宽度。

[0032] 图 10 图示了包括被附接到基板 204 的半导体封装 202 的半导体组件 200 的部分截面图。半导体组件 200 在图 10 中被示出的部分是组件 200 的角落区域。基板 204 包括非导电衬底 206, 该非导电衬底 206 具有多个导电迹线 (在图 10 中不可见) 和焊盘 208 以及覆盖迹线 (例如, 如前文所述) 的焊料掩膜 210。半导体封装 202 包括半导体裸片, 该半导体裸片被附接到诸如陶瓷衬底的非导电衬底 212 的面 211, 或者该半导体裸片背向基板 204 而叠置。半导体裸片在图 10 中不可见, 但是可以叠加在基板 204 上, 例如, 如图 1 中被 “X” 标记的虚线框所指示。半导体封装 202 还包括: 多个导电迹线 (在图 10 中不可见) 和焊盘 214, 以及覆盖非导电衬底 212 的面向基板 204 的面 213 上的迹线的焊料掩膜 216。焊料凸点 (球) 218 将基板 204 的焊盘 208 连接到半导体封装 202 的焊盘 214。

[0033] 根据图 10 所示的实施例, 在焊料掩膜 210 下方的基板 204 的非导电衬底 206 上并且沿着布置在非导电衬底 206 的角落 222 中的焊盘 208 的至少两个边, 布置例如上文所述种类的金属线 220, 如上文所述, 使得金属线 220 被插入在基板 204 的非导电衬底 206 的角落 222 中的焊盘 208 和每个相邻焊盘 208 之间。焊料掩膜 210 是顺形的, 并且因此金属线 220 形成焊料掩膜 210 中的沿着金属线 220 的升高区域 224。焊料掩膜 210 的升高区域 224 充当坝或者屏障, 阻止在焊料凸点 218 的回流期间衬底 206 的角落 222 中的焊料桥接。

[0034] 如图 10 所示, 基板 204 和 / 或半导体封装 202 可以被弯曲。如上文所述, 在半导体组件 200 的角落 222 中, 弯曲往往是最严重的。由于这种弯曲, 相邻的焊料凸点 218 在焊料回流 (即当焊料是流体时) 期间可以被向内推动至彼此。该流体焊料必须具有很高的能

量来克服由焊料掩膜 210 的升高区域 224 形成的屏障,使得焊料桥接更难以在衬底 206 的角落 222 中出现。如果在组件 200 的角落区域 222 中没有金属线 220,流体焊料需要少得多的能量来克服在没有由金属线 220 引起的升高区域 224 的情况下仅由焊料掩膜 210 创建的屏障。

[0035] 例如,焊料掩膜 210 的高度 (H_{SM}) 通常在 10 微米至 30 微米之间。被添加到半导体组件布局的用于阻止焊料桥接的金属线 220 具有 30 微米至 50 微米之间的典型高度 (H_{ML})。因此,在焊料掩膜 210 的升高区域 224 中,由金属线 220 和焊料掩膜 210 提供的焊料桥接屏障的组合高度 (H_c) 在 40 微米至 80 微米之间。在没有该附加高度的情况下,半导体组件 200 的角落 222 中的焊料桥接将更容易出现。金属线 220 可以具有上文关于图 1 至图 9 所述的任何配置以帮助阻止焊料桥接。

[0036] 图 11 图示了半导体组件 300 的角落区域的另一实施例的截面图,该半导体组件 300 包括被附接到基板 204 的半导体封装 202。图 11 所示的实施例类似于图 10 所示的实施例,然而,金属线 302 被布置在半导体封装 202 而不是基板 204 的非导电衬底 212 上。金属线 302 被形成在焊料掩膜 216 下方并且沿着布置在半导体封装 202 的非导电衬底 212 的角落 304 中的焊盘 214 的至少两个边,如上文所述,使得金属线 302 被插入在衬底 212 的角落 304 中的焊盘 214 和每个相邻焊盘 214 之间。金属线 302 形成焊料掩膜 216 中的沿着金属线 220 的升高区域 306。焊料掩膜 216 的升高区域 306 充当如上文所述的坝或者屏障,阻止在焊料回流期间在半导体封装 202 的角落 304 中的焊料桥接。半导体封装 202 的金属线 302 通常比基板 204 上的金属线细,因此由金属线 302 以及焊料掩膜 216 提供的焊料桥接屏障的组合高度 (H_c) 在封装 202 上比在基板 204 上小,但对阻止封装 202 的角落 304 中的焊料桥接仍然是有效的。金属线 302 可以具有上文关于图 1 至图 9 所述的任何配置以帮助阻止焊料桥接。

[0037] 图 12 图示了半导体组件 400 的角落区域的又一实施例的截面图,该半导体组件 400 包括被附接到基板 204 的半导体封装 202。图 12 所示的实施例以如下方式结合了图 10 和图 11 所示的实施例,即金属线 220 和金属线 302 布置在基板 204 和半导体封装 202 两者的非导电衬底 206 和 212 上。根据该实施例,金属线 220 和金属线 302 被形成在焊料掩膜 210 和 216 下方并且沿着布置在基板 204 的和半导体封装 204 的非导电衬底 206、212 的角落 222、304 中的焊盘 208、214 的至少两个边。如图 12 所示,得到的半导体封装 202 的焊料掩膜 216 中的升高区域 306 对准并面向基板 204 的焊料掩膜 210 中的升高区域 224,进一步增加了由基板 204 和封装 202 两者上的焊料掩膜 210、216 中的坝或者屏障形成的焊料阻止屏障的高度。金属线 220 和金属线 302 可以具有上文关于图 1 至图 9 所述的任何配置以帮助阻止焊料桥接。可以在上文所述的半导体封装和基板的其它(非角落)区域中提供用于阻止焊料桥接的金属线。

[0038] 为了描述方便,空间上相关的词汇诸如“下面”、“下方”、“下”、“上面”、“上”等被用于解释一个元件关于第二元件的定位。这些词汇旨在包含除图中描绘的不同取向之外的器件的不同取向。此外,词汇诸如“第一”、“第二”等也被用于描述各种元件、区域、区等,并且也不旨在限制。贯穿整个描述,相同的词汇指代相同元件。

[0039] 在本文中使用的词汇“具有”、“有”、“包括”、“包含”等是开放性词汇,其指示被声明的元件或者特征的存在,但是不排除附加的元件或者特征。冠词“一”、“一个”、“该”旨在

包括复数以及单数,除非上下文另外明确指示。

[0040] 考虑上述变化和应用范围,应该理解的是,本发明不被上述描述限制,也不被附图限制。而是,本发明仅被下面的权利要求和其合法等同方案限制。

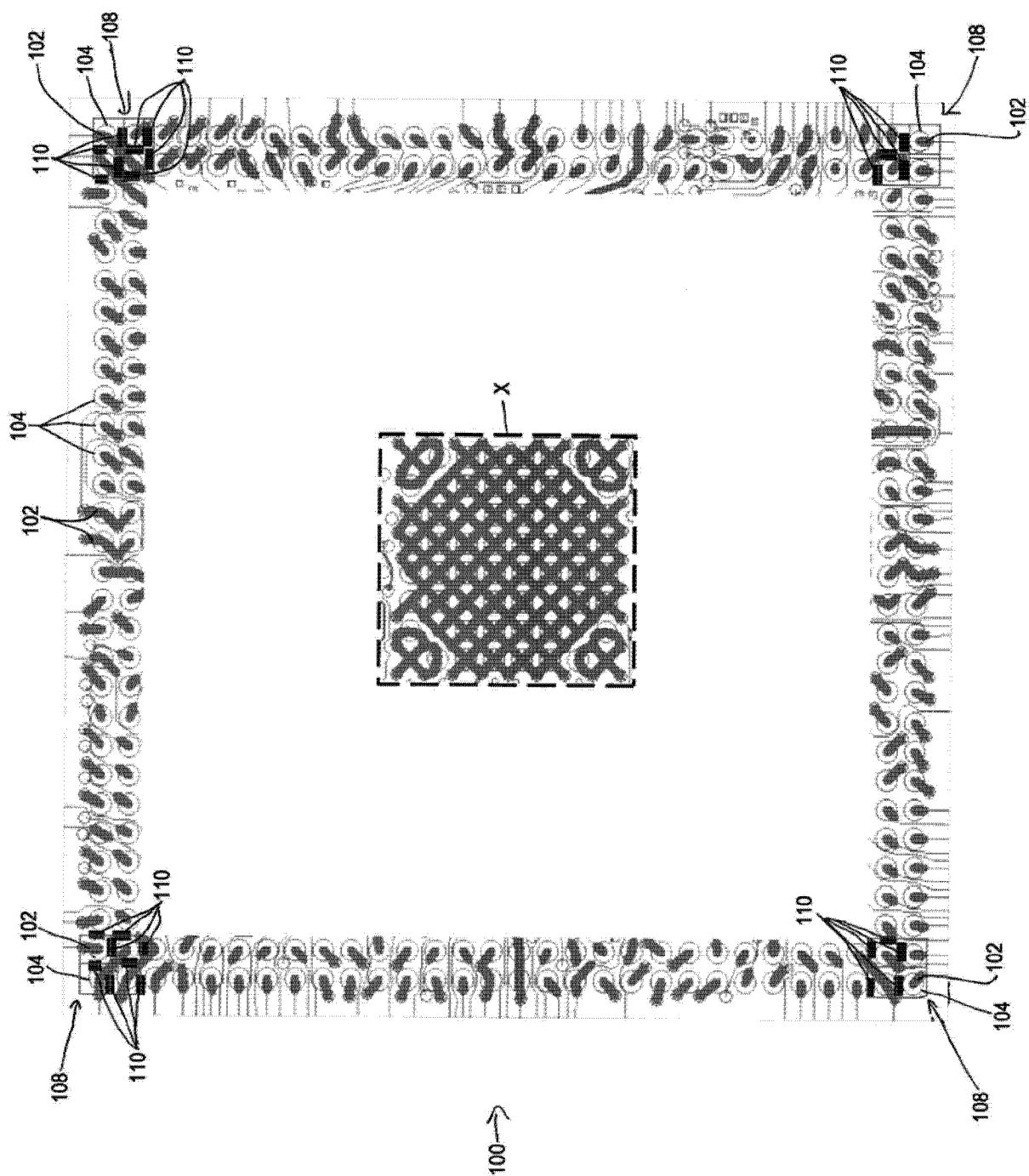


图 1

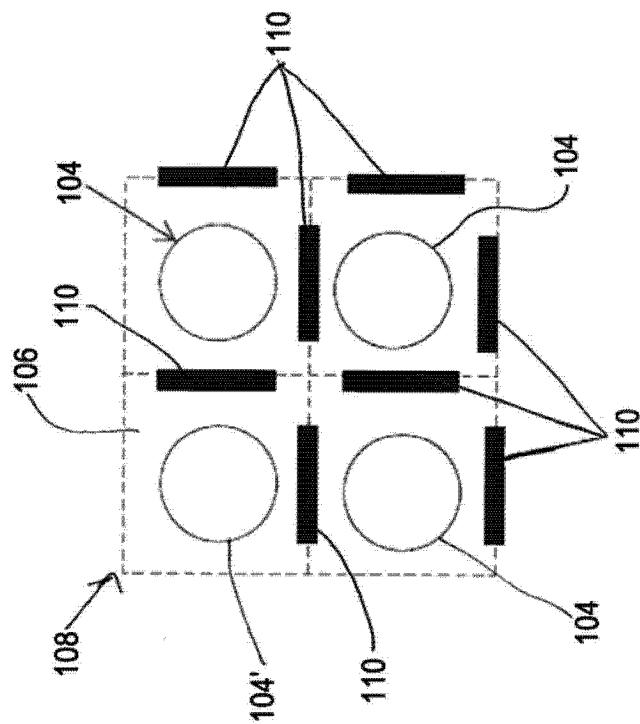


图 2

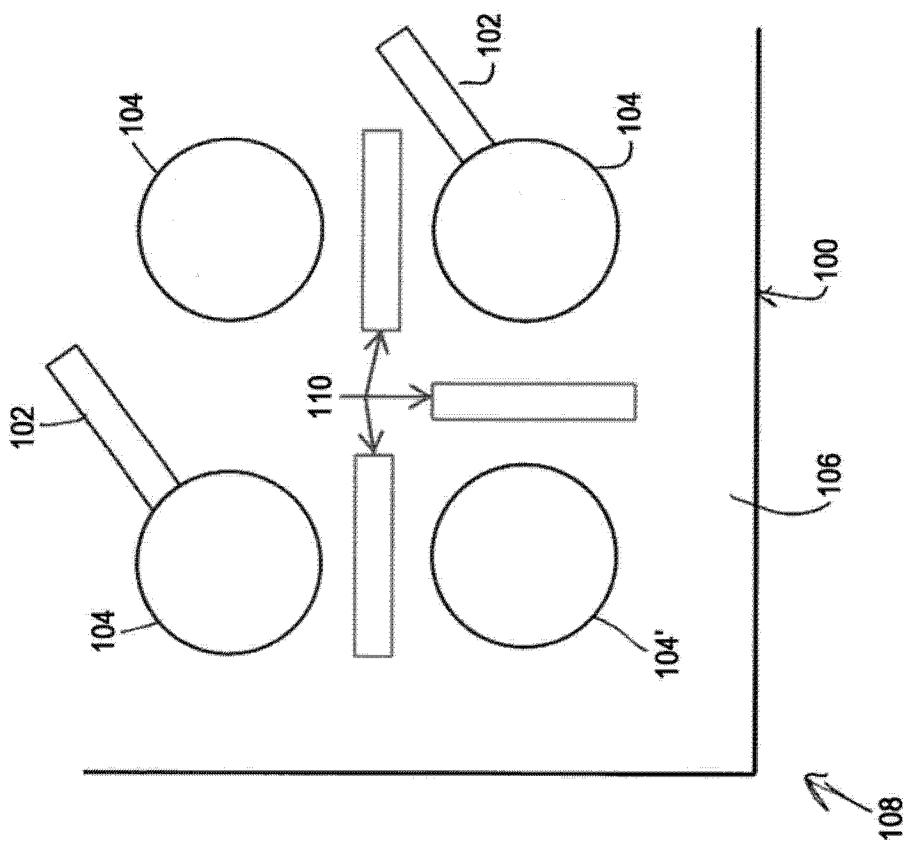


图 3

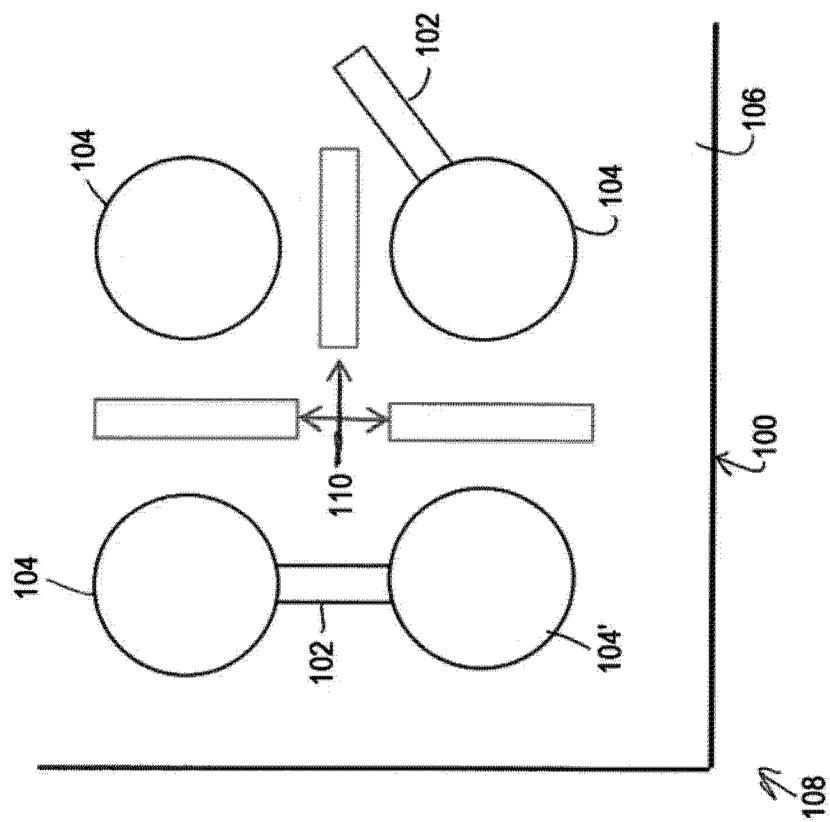


图 4

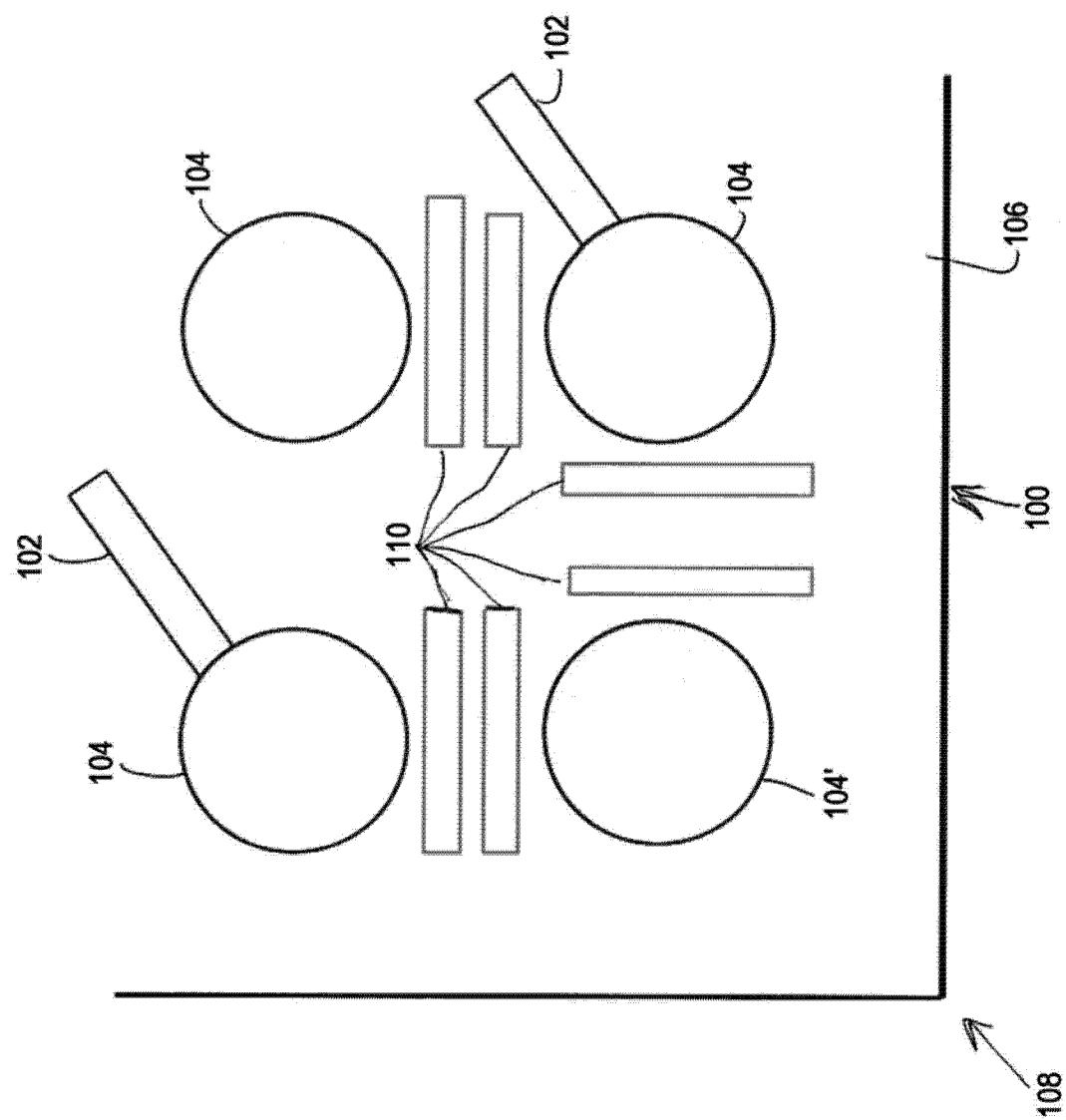


图 5

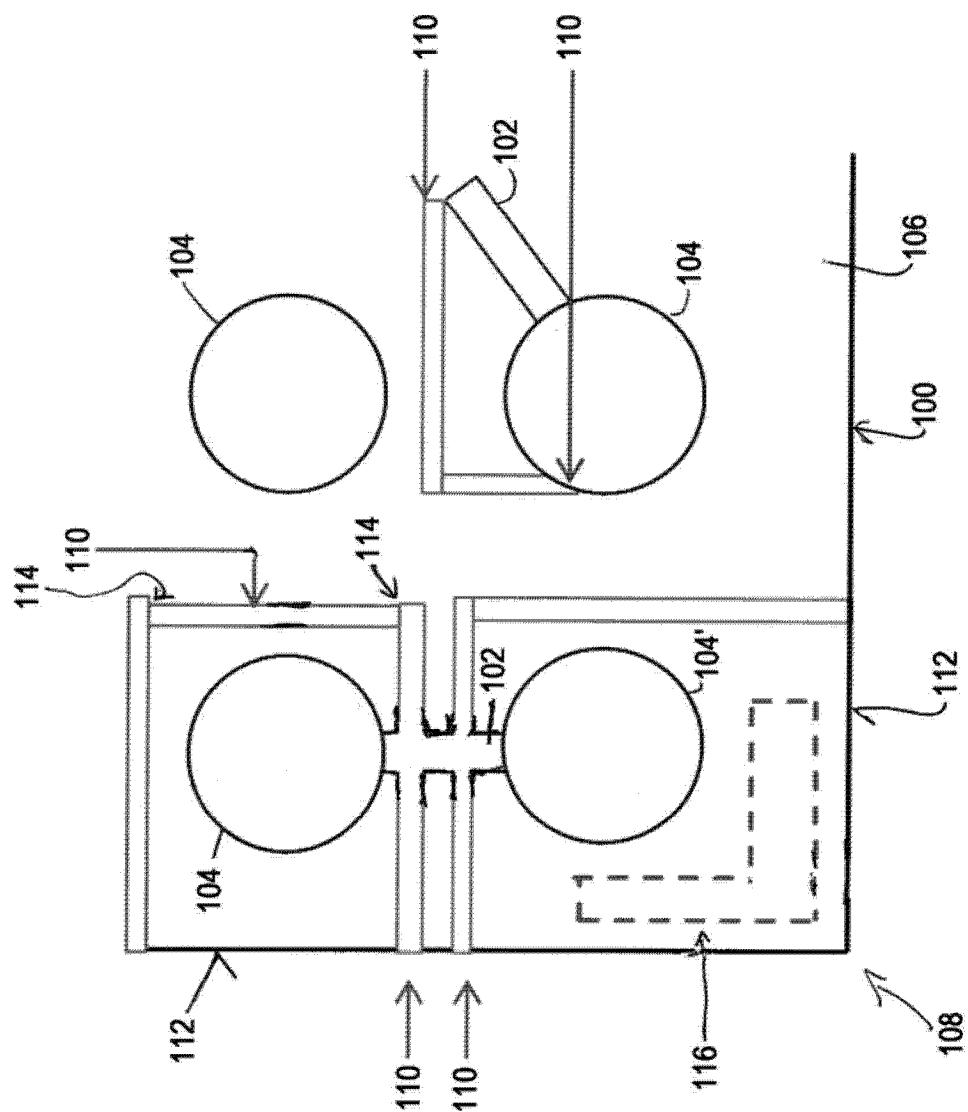


图 6

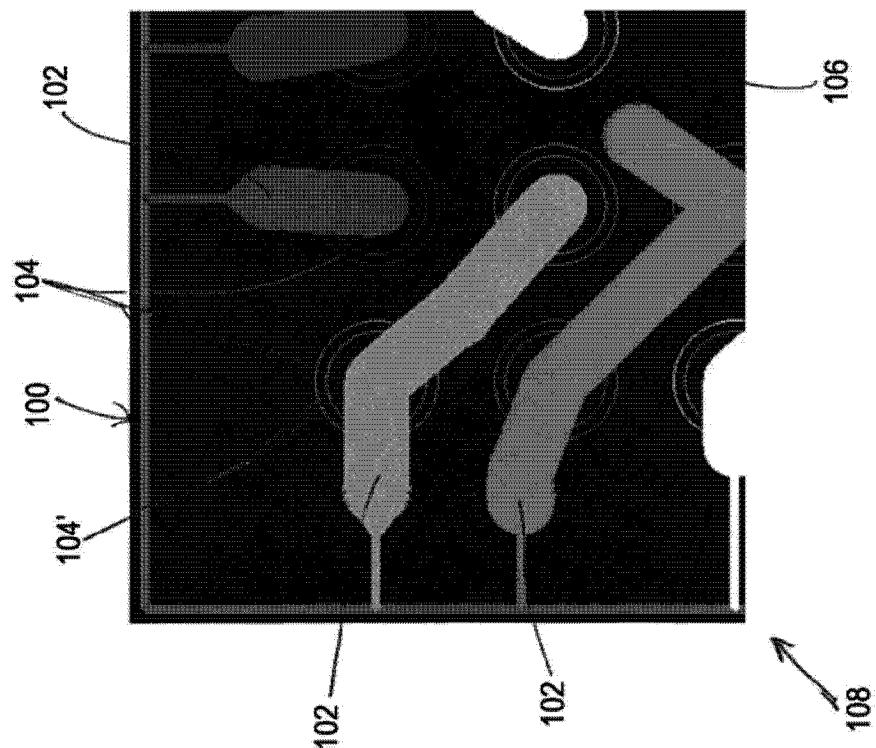


图 7A

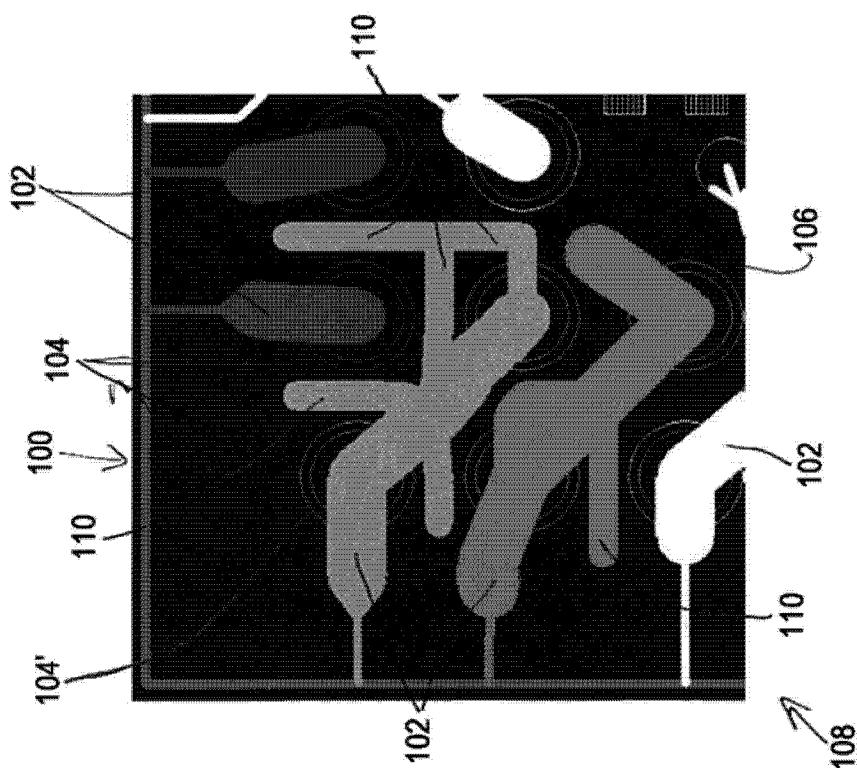


图 7B

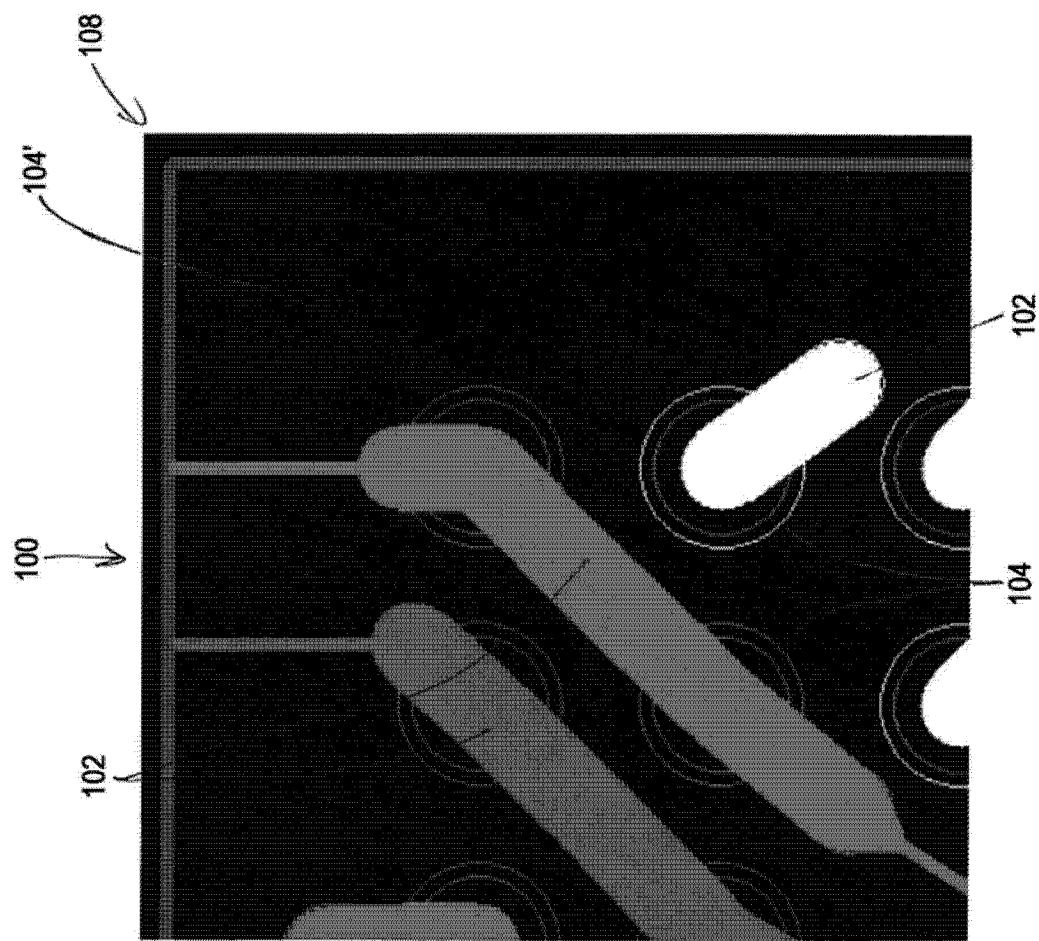


图 8A

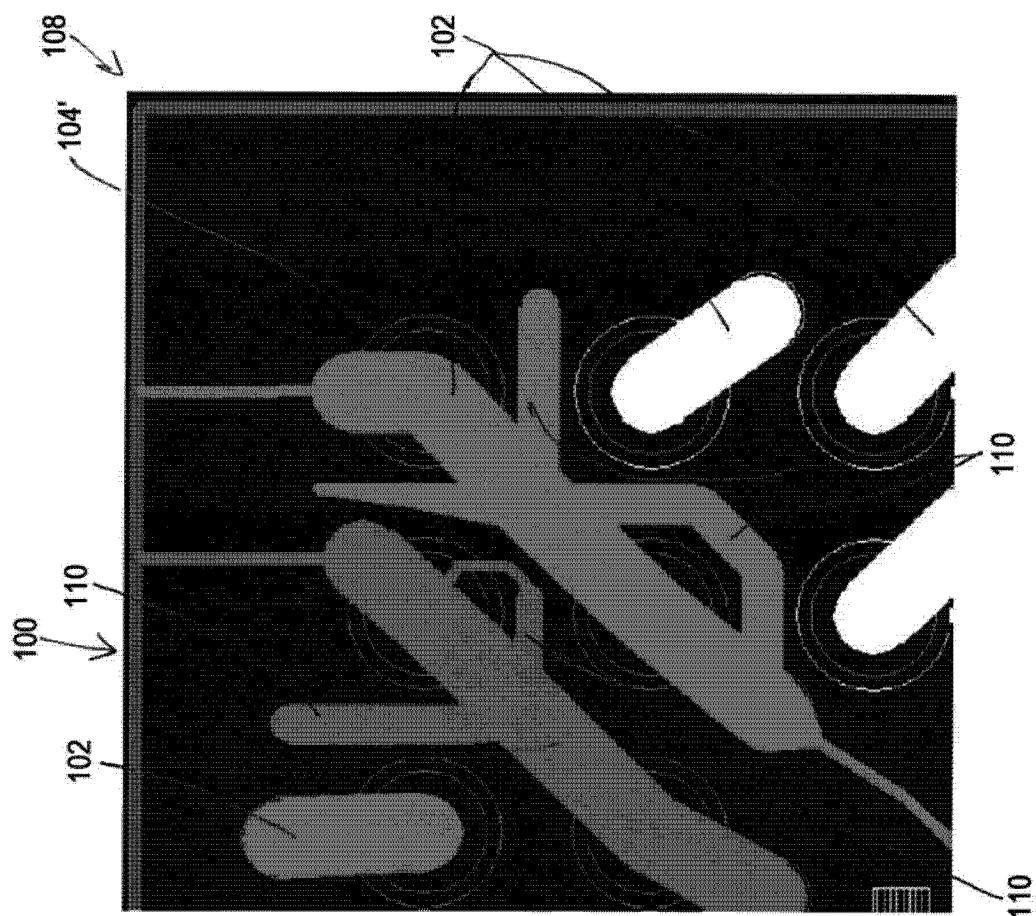


图 8B

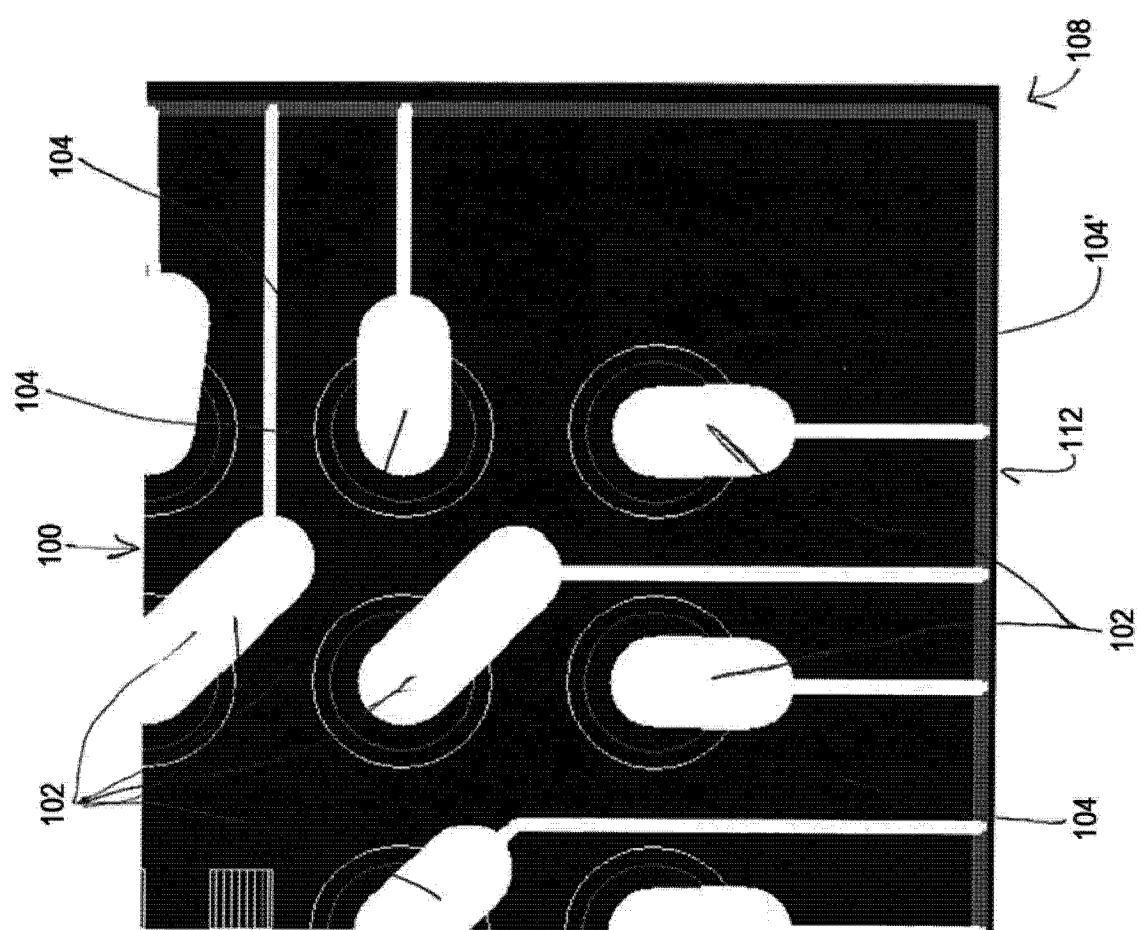


图 9A

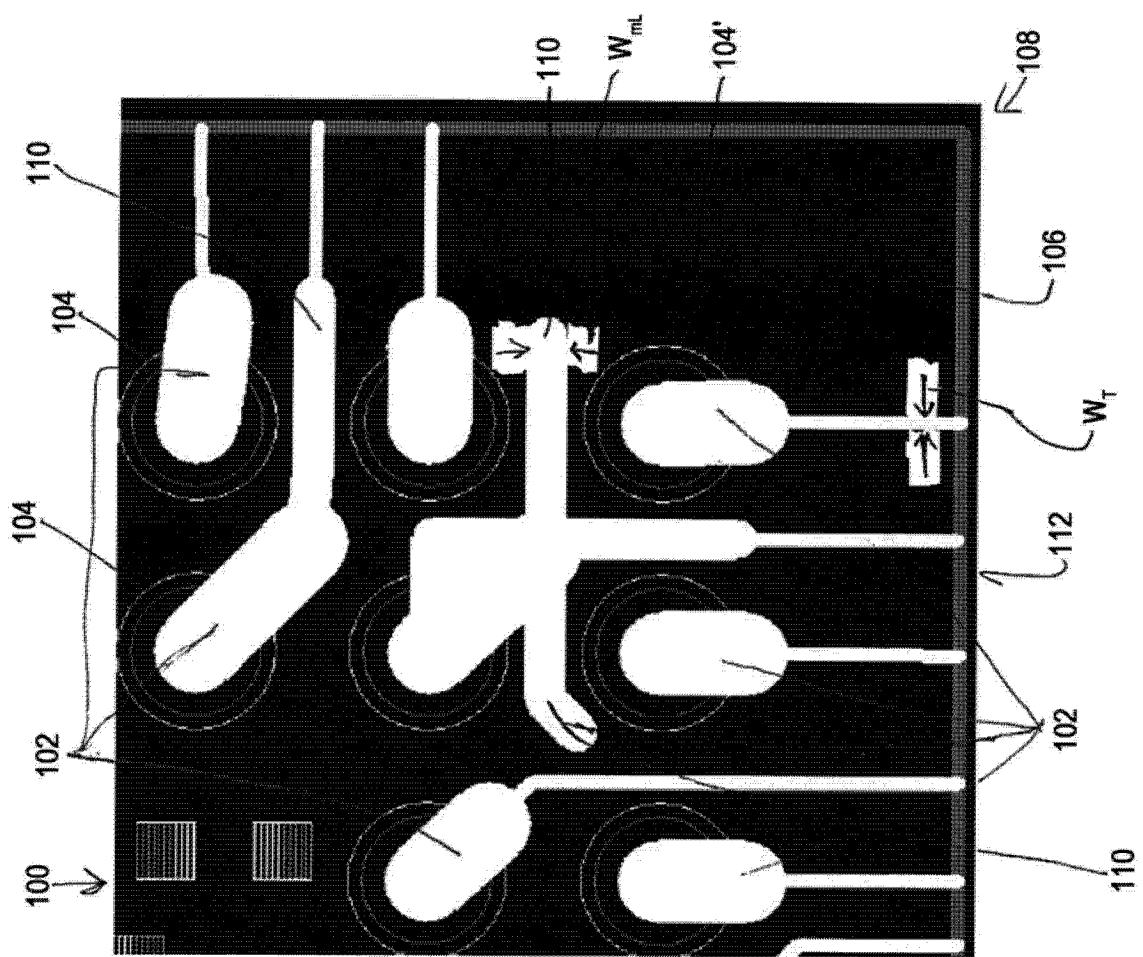


图 9B

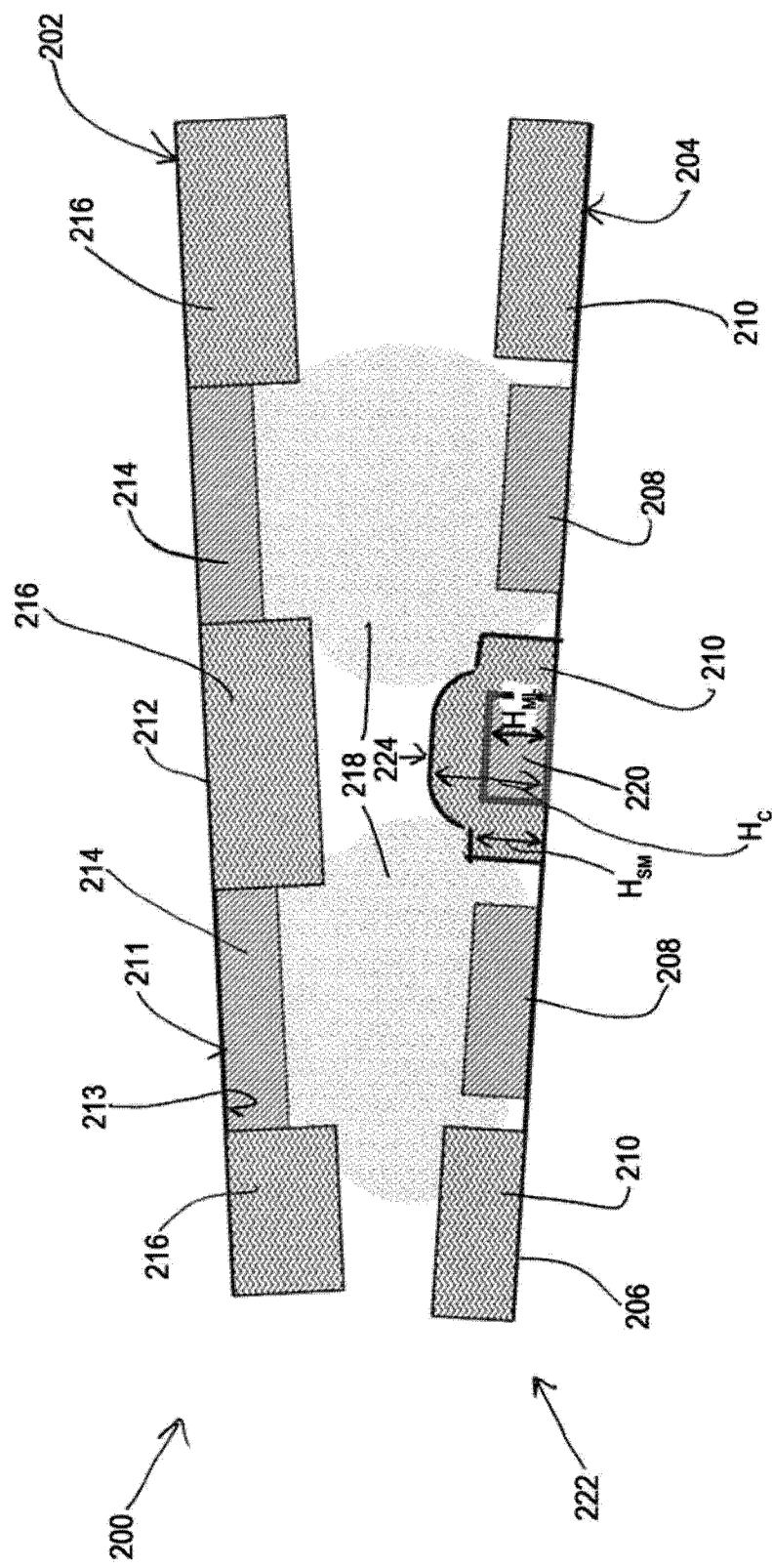


图 10

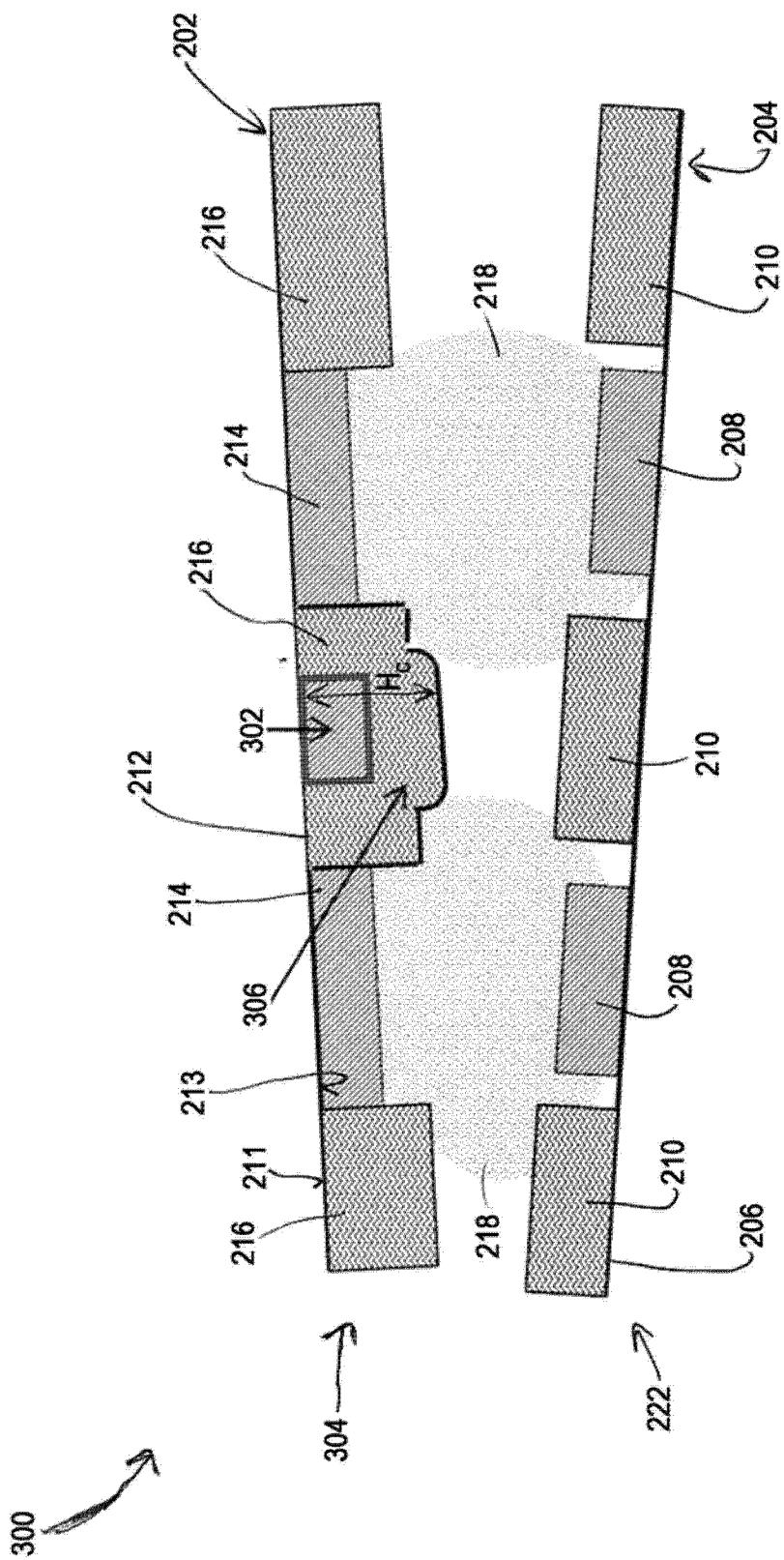


图 11

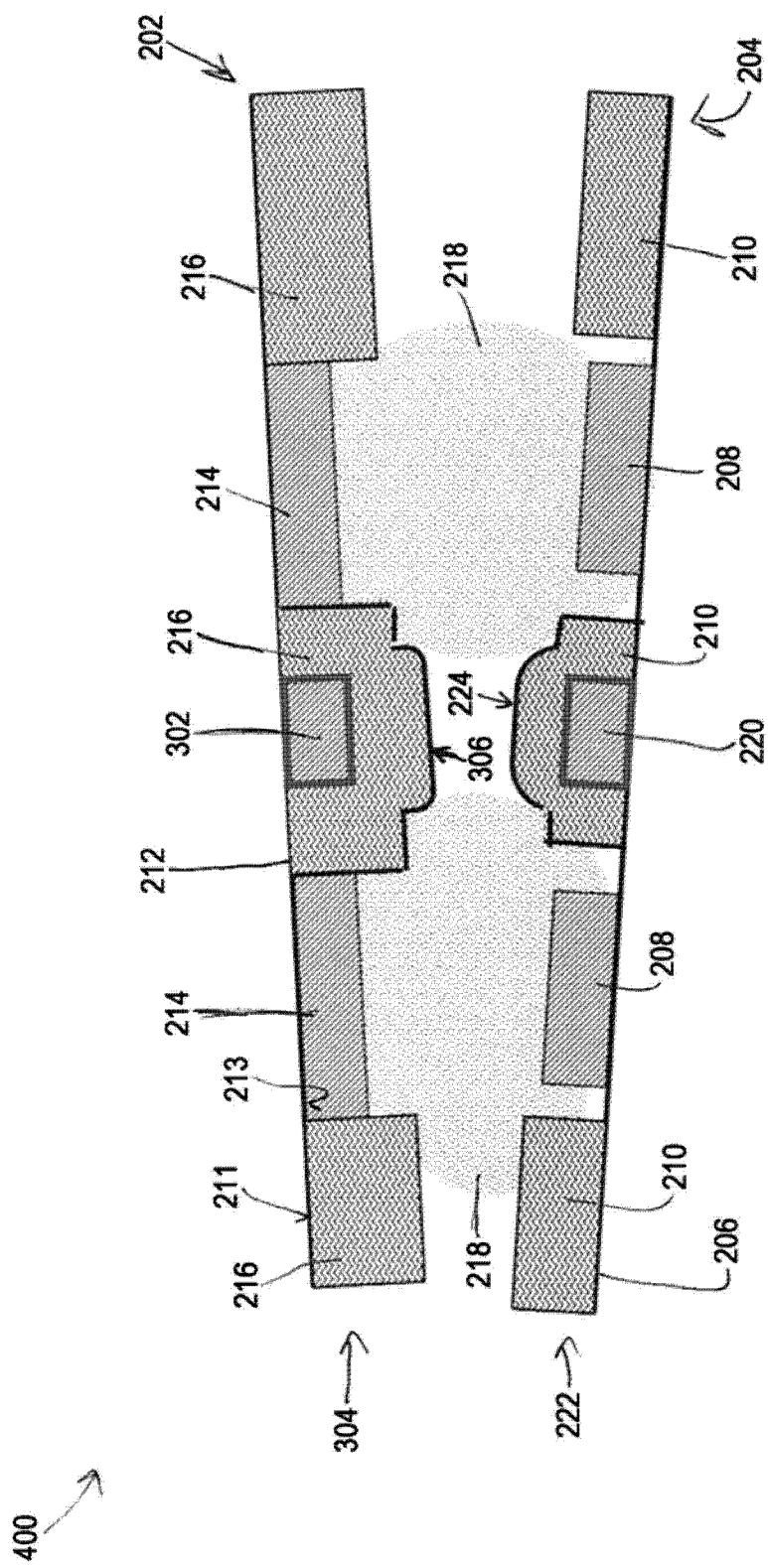


图 12