

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-293918

(P2005-293918A)

(43) 公開日 平成17年10月20日(2005.10.20)

(51) Int. Cl.⁷

H01H 59/00
B81B 3/00
B81C 1/00
H01H 49/00

F I

H01H 59/00
B81B 3/00
B81C 1/00
H01H 49/00

テーマコード (参考)

L

審査請求 未請求 請求項の数 10 O L (全 25 頁)

(21) 出願番号 特願2004-104378 (P2004-104378)
(22) 出願日 平成16年3月31日 (2004.3.31)

(出願人による申告) 平成15年度、通信・放送機構、「新世代移動機用適応アンテナシステムに関する研究開発」委託研究、産業再生法第30条の適用を受ける特許出願

(71) 出願人 000005223
富士通株式会社
神奈川県川崎市中原区上小田中4丁目1番1号
(71) 出願人 398067270
富士通メディアデバイス株式会社
神奈川県横浜市港北区新横浜二丁目3番地12
(74) 代理人 100086380
弁理士 吉田 稔
(74) 代理人 100103078
弁理士 田中 達也
(72) 発明者 中谷 忠司
神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

最終頁に続く

(54) 【発明の名称】 マイクロスイッチング素子およびマイクロスイッチング素子製造方法

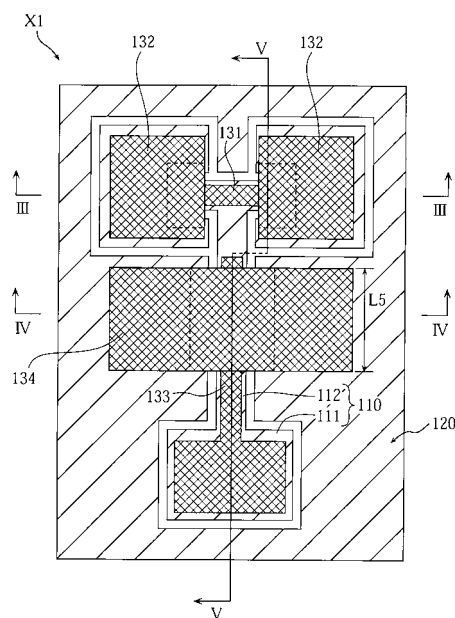
(57) 【要約】

【課題】 閉状態における挿入損失の低減を図るのに適したマイクロスイッチング素子、および、このようなマイクロスイッチング素子を製造するための方法を、提供すること。

【解決手段】 本発明のマイクロスイッチング素子X1は、ベース基板と、当該ベース基板に接合しているアンカー部111およびアンカー部111から延出してベース基板に対向する延出部112を有する可動部110と、延出部112におけるベース基板とは反対の側に設けられた可動接触部131と、可動接触部131に対向する接触部を各々が有し且つベース基板に対して各々が固定されている一対の固定接触電極132と、を備える。

【選択図】 図1

第1の実施形態のマイクロスイッチング素子



【特許請求の範囲】

【請求項 1】

ベース基板と、

前記ベース基板に接合しているアンカー部、および、当該アンカー部から延出して前記ベース基板に対向する延出部、を有する可動部と、

前記延出部における前記ベース基板とは反対の側に設けられた可動コンタクト部と、

前記可動コンタクト部に対向する第 1 接触部を有し且つ前記ベース基板に対して固定されている第 1 固定コンタクト電極と、

前記可動コンタクト部に対向する第 2 接触部を有し且つ前記ベース基板に対して固定されている第 2 固定コンタクト電極と、を備えるマイクロスイッチング素子。

10

【請求項 2】

ベース基板と、

前記ベース基板に接合しているアンカー部、および、当該アンカー部から延出して前記ベース基板に対向する延出部、を有する可動部と、

前記ベース基板に接合している固定部と、

前記延出部における前記ベース基板とは反対の側に設けられた可動コンタクト部と、

前記可動コンタクト部に対向する第 1 接触部を有し且つ前記固定部に接合している第 1 固定コンタクト電極と、

前記可動コンタクト部に対向する第 2 接触部を有し且つ前記固定部に接合している第 2 固定コンタクト電極と、を備えるマイクロスイッチング素子。

20

【請求項 3】

前記固定部は、前記可動部から離隔している、請求項 2 に記載のマイクロスイッチング素子。

【請求項 4】

前記固定部は、前記可動部の周囲を囲む、請求項 2 または 3 に記載のマイクロスイッチング素子。

【請求項 5】

前記固定部は、相互に離隔して各々が前記ベース基板に接合している複数の固定アイランド部を含む、請求項 2 から 4 のいずれか一つに記載のマイクロスイッチング素子。

【請求項 6】

前記可動部における前記ベース基板とは反対の側に設けられた第 1 駆動電極と、当該第 1 駆動電極に対向する部位を有し且つ前記固定部に接合している第 2 駆動電極と、を更に備える請求項 2 から 5 のいずれか一つに記載のマイクロスイッチング素子。

30

【請求項 7】

前記可動部における前記ベース基板とは反対の側に設けられた第 1 駆動電極と、当該第 1 駆動電極上に配された圧電膜と、当該圧電膜上に配された第 2 駆動電極と、を更に備える請求項 1 から 5 のいずれか一つに記載のマイクロスイッチング素子。

【請求項 8】

前記延出部は単結晶シリコンよりなる、請求項 1 から 7 のいずれか一つに記載のマイクロスイッチング素子。

40

【請求項 9】

ベース基板と、当該ベース基板に接合しているアンカー部および当該アンカー部から延出して前記ベース基板に対向する延出部を有する可動部と、前記ベース基板に接合している固定部と、前記延出部における前記ベース基板とは反対の側に設けられた可動コンタクト部と、当該可動コンタクト部に対向する第 1 接触部を有し且つ前記固定部に接合している第 1 固定コンタクト電極と、前記可動コンタクト部に対向する第 2 接触部を有し且つ前記固定部に接合している第 2 固定コンタクト電極と、を備えるマイクロスイッチング素子を、第 1 層と、第 2 層と、これらの間に介在する中間層とからなる積層構造を有する材料基板に対して加工を施すことによって製造するための方法であって、

前記第 1 層において前記延出部へと加工される第 1 部位上に可動コンタクト部を形成す

50

る第1電極形成工程と、

前記第1部位、当該第1部位に連続し且つ前記第1層において前記アンカー部へと加工される第2部位、および前記第1層において前記固定部へと加工される第3部位、をマスクするマスクパターンを介して、前記第1層に対して前記中間層に至るまで異方性エッチング処理を施す第1エッチング工程と、

前記第3部位における第1接合領域を露出させるための第1開口部、および、前記第3部位における第2接合領域を露出させるための第2開口部、を有する犠牲層を形成する犠牲層形成工程と、

前記犠牲層を介して前記可動コンタクト部に対向する第1接触部を有し且つ前記第1接合領域にて前記第3部位に接合する第1固定コンタクト電極、および、前記犠牲層を介して前記可動コンタクト部に対向する第2接触部を有し且つ前記第2接合領域にて前記第3部位に接合する第2固定コンタクト電極、を形成する第2電極形成工程と、

前記犠牲層を除去する犠牲層除去工程と、

前記ベース基板および前記第1部位の間に介在する中間層をエッチング除去する第2エッチング工程と、を含むマイクロスイッチング素子製造方法。

【請求項10】

前記第1電極形成工程では、前記第1部位上に更に第1駆動電極を形成し、前記犠牲層形成工程で形成される前記犠牲層は、更に、前記第3部位における第3接合領域を露出させるための第3開口部を有し、前記第2電極形成工程では、更に、前記犠牲層を介して前記第1駆動電極に対向する部位を有し且つ前記第3接合領域にて前記第3部位に接合する第2駆動電極を形成する、請求項10に記載のマイクロスイッチング素子製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、MEMS技術を利用して製造される微小なスイッチング素子、および、その製造方法に関する。

【背景技術】

【0002】

携帯電話など無線通信機器の技術分野では、高機能を実現するために搭載される部品の増加などに伴い、高周波回路ないしRF回路の小型化に対する要求が高まっている。このような要求に応ずるべく、回路を構成する様々な部品について、MEMS(micro-electromechanical systems)技術の利用による微小化が進められている。

【0003】

そのような部品の一つとして、MEMSスイッチが知られている。MEMSスイッチは、MEMS技術により各部位が微小に形成されたスイッチング素子であって、機械的に開閉してスイッチングを実行するための少なくとも一对のコンタクトや、当該コンタクト対の機械的開閉動作を達成するための駆動機構などを有する。MEMSスイッチは、特にGHzオーダーの高周波信号のスイッチングにおいて、PINダイオードやMESFETなどよりなるスイッチング素子よりも、開状態にて高い絶縁性を示し且つ閉状態にて低い挿入損失を示す傾向にある。これは、コンタクト対間の機械的開離により開状態が達成されることや、機械的スイッチであるために寄生容量が少ないことに、起因する。MEMSスイッチについては、例えば、下記の特許文献1や特許文献2に記載されている。

【0004】

【特許文献1】特開平9 17300号公報

【特許文献2】特開2001 143595号公報

【0005】

図24および図25は、従来のMEMSスイッチの一例であるマイクロスイッチング素子X4を表す。図24は、マイクロスイッチング素子X4の部分平面図であり、図25は、図24の線XXV-XXVに沿った断面図である。マイクロスイッチング素子X4は、基板401と、可動部402と、可動コンタクト部403と、一对の固定コンタクト電極404

10

20

30

40

50

と、駆動電極 405, 406 とを備える。可動部 402 は、基板 401 に接合しているアンカー部 402a、および、当該アンカー部 402a から基板 401 に沿って延出しているアーム部 402b を有する。可動コンタクト部 403 は、アーム部 402b の下面側に設けられており、駆動電極 405 は、アーム部 402b の上面側に設けられている。可動部 402 上には、駆動電極 405 に連続する配線部 407 が設けられている。一对の固定コンタクト電極 404 は、各々の一端が可動コンタクト部 403 に対向するように、基板 401 上に配されている。駆動電極 406 は、基板 401 上において駆動電極 405 に対応する位置に配されており、グランド接続されている。また、基板 401 上には、固定コンタクト電極 404 または駆動電極 406 に対して電氣的に接続する所定の配線パターン（図示略）が形成されている。

10

【0006】

このような構成のマイクロスイッチング素子 X4 において、配線部 407 を介して駆動電極 405 に所定の電位を付与すると、駆動電極 405, 406 の間には静電引力が発生する。その結果、アーム部 402b は、可動コンタクト部 403 が両固定コンタクト電極 404 に当接する位置まで弾性変形する。このようにして、マイクロスイッチング素子 X4 の閉状態が達成される。この閉状態においては、可動コンタクト部 403 により一对の固定コンタクト電極 404 が電氣的に橋渡しされ、電流が固定コンタクト電極対 404 間を通過することが許容される。

【0007】

一方、閉状態にあるマイクロスイッチング素子 X4 において、駆動電極 405, 406 間に作用する静電引力を消滅させると、アーム部 402b はその自然状態に復帰し、可動コンタクト部 403 は、固定コンタクト電極 404 から離隔する。このようにして、図 25 に示すような、マイクロスイッチング素子 X4 の開状態が達成される。開状態では、一对の固定コンタクト電極 404 が電氣的に分離され、固定コンタクト電極対 404 間を電流が通過することは阻まれる。

20

【0008】

図 26 および図 27 は、マイクロスイッチング素子 X4 の製造方法における一部の工程を表す。マイクロスイッチング素子 X4 の製造においては、まず、図 26 (a) に示すように、基板 401 上に各固定コンタクト電極 404 および駆動電極 406 をパターン形成する。具体的には、所定の導電材料を基板 401 上に成膜した後、フォトリソ法により当該導電膜上に所定のレジストパターンを形成し、当該レジストパターンをマスクとして導電膜に対してエッチング処理を施す。次に、図 26 (b) に示すように犠牲層 410 を形成する。具体的には、例えばスパッタリング法により、一对の固定コンタクト電極 404 および駆動電極 406 を覆いつつ所定材料を基板 401 上に堆積ないし成長させる。次に、所定のマスクを用いて行うエッチング処理により、図 26 (c) に示すように、犠牲層 410 において一对の固定コンタクト電極 404 に対応する箇所の一つの凹部 411 を形成する。次に、図 26 (d) に示すように、凹部 411 内に所定材料を成膜することによって可動コンタクト部 403 を形成する。

30

【0009】

次に、図 27 (a) に示すように、例えばスパッタリング法により材料膜 412 を形成する。次に、図 27 (b) に示すように、材料膜 412 上に駆動電極 405 および配線部 407 をパターン形成する。具体的には、所定の導電材料を材料膜 412 上に成膜した後、フォトリソ法により当該導電膜上に所定のレジストパターンを形成し、当該レジストパターンをマスクとして導電膜に対してエッチング処理を施す。次に、図 27 (c) に示すように、材料膜 412 をパターンニングすることによって、アンカー部 402a の一部とアーム部 402b とを構成する膜体 413 を形成する。具体的には、フォトリソ法により材料膜 412 上に所定のレジストパターンを形成した後、当該レジストパターンをマスクとして材料膜 412 に対してエッチング処理を施す。次に、図 27 (d) に示すようにアンカー部 402a の一部を形成する。具体的には、アーム部 402b の下方にアンダーカットが入りつつアンカー部 402a の一部が残存形成されるように、エッチングマスクとし

40

50

て機能する膜体 4 1 3 を介して犠牲層 4 1 0 に対して等方性エッチング処理を施す。

【発明の開示】

【発明が解決しようとする課題】

【0010】

スイッチング素子において一般的に求められる特性の一つとして、閉状態において挿入損失が低いことが挙げられる。また、スイッチング素子の挿入損失の低減を図るうえでは、一对の固定コンタクト電極の電気抵抗が低いことが望まれる。

【0011】

しかしながら、上述のマイクロスイッチング素子 X 4 においては、固定コンタクト電極 4 0 4 を厚く設定するのが困難であり、實際上、固定コンタクト電極 4 0 4 は、厚くとも 2 μm 程度である。マイクロスイッチング素子 X 4 の製造過程において一旦形成される犠牲層 4 1 0 の図中上面（成長終端面）の平坦性を、確保する必要があるからである。

10

【0012】

図 2 6 (b) を参照して上述したように、犠牲層 4 1 0 は、一对の固定コンタクト電極 4 0 4 を覆いつつ所定材料が基板 4 0 1 上に堆積ないし成長することによって形成される。そのため、犠牲層 4 1 0 の成長終端面には、固定コンタクト電極 4 0 4 の厚さに応じた段差が生ずることとなる。固定コンタクト電極 4 0 4 が厚いほど当該段差は大きく、段差が大きいほど、適切な位置に可動コンタクト部 4 0 3 を形成することや、適切な形状でアーム部 4 0 2 b を形成することが、困難となる傾向にある。また、固定コンタクト電極 4 0 4 が一定以上に厚い場合には、基板 4 0 1 上に積層形成される犠牲層 4 1 0 は、固定コンタクト電極 4 0 4 の当該厚さに起因して、破断する可能性がある。犠牲層 4 1 0 が破断していると、当該犠牲層 4 1 0 上において、可動コンタクト部 4 0 3 やアーム部 4 0 2 b を適切に形成することができない。したがって、マイクロスイッチング素子 X 4 においては、犠牲層 4 1 0 の成長終端面において不当な段差が生じないように、固定コンタクト電極 4 0 4 を十分に薄く設定する必要がある。そのため、マイクロスイッチング素子 X 4 では、固定コンタクト電極 4 0 4 について十分な低抵抗を実現するのが困難な場合があり、その結果、低い挿入損失を実現することができない場合がある。

20

【0013】

本発明は、このような事情のもとで考え出されたものであって、挿入損失の低減を図るのに適したマイクロスイッチング素子、および、このようなマイクロスイッチング素子を製造するための方法を、提供することを目的とする。

30

【課題を解決するための手段】

【0014】

本発明の第 1 の側面によるとマイクロスイッチング素子が提供される。本マイクロスイッチング素子は、ベース基板と、当該ベース基板に接合しているアンカー部および当該アンカー部から延出してベース基板に対向する延出部を有する可動部と、延出部におけるベース基板とは反対の側に設けられた可動コンタクト部と、可動コンタクト部に対向する第 1 接触部を有し且つベース基板に対して固定されている第 1 固定コンタクト電極と、可動コンタクト部に対向する第 2 接触部を有し且つベース基板に対して固定されている第 2 固定コンタクト電極と、を備える。本マイクロスイッチング素子は、可動コンタクト部と一对の固定コンタクト電極の両接触部との機械的な開閉により、スイッチング機能を果たす。

40

【0015】

このような構成を有するマイクロスイッチング素子においては、一对の固定コンタクト電極は、各々、ベース基板に対して固定されつつ、延出部におけるベース基板とは反対の側に設けられた可動コンタクト部に対向する接触部を有する。一对の固定コンタクト電極は、ベース基板と可動部の延出部ないしアーム部との間には、配されていない。したがって、本素子を製造する際には、ベース基板上に一对のコンタクト電極を形成し、当該固定コンタクト電極を覆うように犠牲層を形成し、当該犠牲層上に延出部ないしアーム部を形成するという、一連の過程を経る必要はない。本素子の一对の固定コンタクト電極は、延

50

出部を介してベース基板とは反対の側において、例えば、めっき法により材料を堆積ないし成長させることによって形成することができる。そのため、本素子における一对の固定コンタクト電極については、所望の低抵抗を実現するための十分な厚さを設定することが可能なのである。このようなマイクロスイッチング素子は、挿入損失の低減を図るうえで好適である。

【0016】

本発明の第1の側面のマイクロスイッチング素子は、好ましくは、可動部におけるベース基板とは反対の側に設けられた第1駆動電極と、当該第1駆動電極に対向する部位を有し且つベース基板に対して固定されている第2駆動電極と、を更に備える。本マイクロスイッチング素子は、このような静電駆動機構を具備することができる。

10

【0017】

本発明の第2の側面により提供されるマイクロスイッチング素子は、ベース基板と、当該ベース基板に接合しているアンカー部および当該アンカー部から延出してベース基板に対向する延出部、を有する可動部と、ベース基板に接合している固定部と、延出部におけるベース基板とは反対の側に設けられた可動コンタクト部と、可動コンタクト部に対向する第1接触部を有し且つ固定部に接合している第1固定コンタクト電極と、可動コンタクト部に対向する第2接触部を有し且つ固定部に接合している第2固定コンタクト電極と、を備える。本マイクロスイッチング素子は、可動コンタクト部と一对の固定コンタクト電極の両接触部との機械的な開閉により、スイッチング機能を果たす。

【0018】

このような構成を有するマイクロスイッチング素子においては、一对の固定コンタクト電極は、各々、ベース基板に対して固定部を介して固定されつつ、延出部におけるベース基板とは反対の側に設けられた可動コンタクト部に対向する接触部を有する。一对の固定コンタクト電極は、ベース基板と、可動部の延出部ないしアーム部との間には配されていない。したがって、本素子を製造する際には、ベース基板上に一对のコンタクト電極を形成し、当該固定コンタクト電極を覆うように犠牲層を形成し、当該犠牲層上に延出部ないしアーム部を形成するという、一連の過程を経る必要はない。そのため、本素子における一对の固定コンタクト電極については、所望の低抵抗を実現するための十分な厚さを設定することが可能なのである。このようなマイクロスイッチング素子は、挿入損失の低減を図るうえで好適である。

20

30

【0019】

本発明の第2の側面において、好ましくは、固定部は、可動部から離隔している。好ましくは、固定部は、可動部の周囲を囲む。好ましくは、固定部は、相互に離隔して各々がベース基板に接合している複数の固定アイランド部を含む。

【0020】

本発明の第2の側面のマイクロスイッチング素子は、好ましくは、可動部におけるベース基板とは反対の側に設けられた第1駆動電極と、当該第1駆動電極に対向する部位を有し且つ固定部に接合している第2駆動電極と、を更に備える。本マイクロスイッチング素子は、このような静電駆動機構を具備することができる。

【0021】

本発明の第1および第2の側面のマイクロスイッチング素子は、好ましくは、可動部におけるベース基板とは反対の側に設けられた第1駆動電極と、当該第1駆動電極上に配された圧電膜と、当該圧電膜上に配された第2駆動電極と、を更に備える。本マイクロスイッチング素子は、このような圧電駆動機構を具備することができる。

40

【0022】

好ましくは、延出部は単結晶シリコンよりなる。このような構成は、延出部について不当な内部応力を抑制するうえで好適である。延出部の内部応力は、延出部自体の変形を誘発するので好ましくない。また、好ましくは、延出部の厚さは5 μm 以上である。このような構成は、延出部について不当な変形を抑制するうえで好適である。

【0023】

50

好ましくは、第1固定コンタクト電極および/または第2固定コンタクト電極の厚さは5 μ m以上である。このような構成は、固定コンタクト電極の電気抵抗を十分に低減するうえで好適である。

【0024】

本発明の第3の側面によると、ベース基板と、当該ベース基板に接合しているアンカー部および当該アンカー部から延出してベース基板に対向する延出部を有する可動部と、ベース基板に接合している固定部と、延出部におけるベース基板とは反対の側に設けられた可動コンタクト部と、当該可動コンタクト部に対向する第1接触部を有し且つ固定部に接合している第1固定コンタクト電極と、可動コンタクト部に対向する第2接触部を有し且つ固定部に接合している第2固定コンタクト電極と、を備えるマイクロスイッチング素子を、第1層と、第2層と、これらの間に介在する中間層とからなる積層構造を有する材料基板に対して加工を施すことによって製造するための方法が提供される。本方法は、第1電極形成工程と、第1エッチング工程と、犠牲層形成工程と、第2電極形成工程と、犠牲層除去工程と、第2エッチング工程とを含む。第1電極形成工程では、材料基板の第1層において延出部へと加工される第1部位上に可動コンタクト部を形成する。第1エッチング工程では、第1部位、当該第1部位に連続し且つ第1層においてアンカー部へと加工される第2部位、および第1層において固定部へと加工される第3部位、をマスクするマスクパターンを介して、第1層に対して中間層に至るまで異方性エッチング処理を施す。犠牲層形成工程では、第3部位における第1接合領域を露出させるための第1開口部、および、第3部位における第2接合領域を露出させるための第2開口部、を有する犠牲層を形成する。第2電極形成工程では、犠牲層を介して可動コンタクト部に対向する第1接触部を有し且つ第1接合領域にて第3部位に接合する第1固定コンタクト電極、および、犠牲層を介して可動コンタクト部に対向する第2接触部を有し且つ第2接合領域にて第3部位に接合する第2固定コンタクト電極を、例えば電気めっき法や無電解めっき法により形成する。犠牲層除去工程では、犠牲層を除去する。第2エッチング工程では、ベース基板および第1部位の間に介在する中間層をエッチング除去する。

10

20

30

40

【0025】

このような方法によると、ベース基板上に一对のコンタクト電極を形成し、当該固定コンタクト電極を覆うように犠牲層を形成し、当該犠牲層上に延出部ないしアーム部を形成するという一連の過程を経ずに、一对の固定コンタクト電極を有するマイクロスイッチング素子を製造することができる。そのため、本方法により得られるマイクロスイッチング素子の一对の固定コンタクト電極については、所望の低抵抗を実現するための十分な厚さを設定することが可能なのである。また、本発明の第3の側面の方法によると、本発明の第1および第2の側面のマイクロスイッチング素子を適切に製造することができる。

【0026】

本発明の第3の側面において、好ましくは、第1電極形成工程では、第1部位上に更に第1駆動電極を形成し、犠牲層形成工程で形成される犠牲層は、更に、第3部位における第3接合領域を露出させるための第3開口部を有し、第2電極形成工程では、更に、犠牲層を介して第1駆動電極に対向する部位を有し且つ第3接合領域にて第3部位に接合する第2駆動電極を形成する。このようにして静電駆動機構を形成してもよい。

【発明を実施するための最良の形態】

【0027】

図1～図5は、本発明の第1の実施形態に係るマイクロスイッチング素子X1を表す。図1は、マイクロスイッチング素子X1の平面図であり、図2は、マイクロスイッチング素子X1の一部省略平面図である。図3～図5は、各々、図1の線III-III、線IV-IVおよび線V-Vに沿った断面図である。

【0028】

マイクロスイッチング素子X1は、ベース基板S1と、可動部110と、固定部120と、可動コンタクト部131と、一对の固定コンタクト電極132(図2において省略)と、第1駆動電極133と、第2駆動電極134(図2において省略)とを備える。

50

【0029】

可動部110は、アンカー部111および延出部112を有する。アンカー部111は、図5に示すように、主層111aおよび境界層111bからなる積層構造を有し、境界層111bの側でベース基板S1に接合している。延出部112は、例えば図2および図5に表れているように、胴部112aおよびヘッド部112bを有し、ベース基板S1に沿って即ちベース基板S1に対向してアンカー部111から延出している。延出部112について、図3および図4に示す厚さT1は例えば5 μ m以上である。胴部112aについて、図2に示す長さL1は例えば400 μ mであり、長さL2は例えば30 μ mである。ヘッド部112bについて、図2に示す長さL3は例えば100 μ mであり、長さL4は例えば30 μ mである。アンカー部111の主層111aおよび延出部112は、例えば単結晶シリコンよりなり、アンカー部111の境界層111bは例えば二酸化シリコンよりなる。延出部112が単結晶シリコンよりなる場合、延出部112について不当な内部応力が発生しない。従来MEMSスイッチでは、可動部における延出部の形成手法として薄膜形成技術が利用されることがあるが、この場合、形成された延出部には内部応力が発生し、当該内部応力に起因して延出部自体が不当に変形してしまうという不具合が生ずる。延出部の不当な変形は、MEMSスイッチの諸特性の劣化を誘発してしまうので、好ましくない。

10

【0030】

固定部120は、図3および図4に示すように、主層120aおよび境界層120bからなる積層構造を有し、境界層120bの側でベース基板S1に接合している。固定部120の主層120aは例えば単結晶シリコンよりなり、境界層120bは例えば二酸化シリコンよりなる。また、固定部120は、図2によく表れているように、2つのアイランド台座121を含み、スリット141を介して可動部110の周囲を囲む。各アイランド台座121は、固定部120における他の部位とはスリット142を介して離隔している。スリット141, 142の幅は例えば2 μ mである。スリット141, 142は、一对の固定コンタクト電極132、第1駆動電極133、および第2駆動電極134の間における絶縁状態(非導通状態)を確保するのに資する。

20

【0031】

可動コンタクト部131は、図2によく表れているように、可動部110におけるヘッド部112b上に設けられている。一对の固定コンタクト電極132の各々は、図3および図5に示すように、固定部120のアイランド台座121上に立設されており、且つ、可動コンタクト部131に対向する接触部132aを有する。固定コンタクト電極132の厚さT2は、例えば5 μ m以上である。また、各固定コンタクト電極132は、所定の配線(図示略)を介してスイッチング対象の所定の回路に接続されている。可動コンタクト部131および一对の固定コンタクト電極132は、各々、所定の導電材料よりなる。

30

【0032】

第1駆動電極133は、図2によく表れているように、可動部110における胴部112a上からアンカー部111上にわたって設けられている。第2駆動電極134は、図4によく表れているように、その両端が固定部120に接合して第1駆動電極133の上方を跨ぐように立設されている。第2駆動電極134について、図1に示す長さL5は例えば200 μ mである。また、第2駆動電極134は、所定の配線(図示略)を介してグラウンド接続されている。第1駆動電極133および第2駆動電極134は、各々、所定の導電材料よりなる。

40

【0033】

このような構成のマイクロスイッチング素子X1において、第1駆動電極133に所定の電位を付与すると、第1駆動電極133および第2駆動電極134の間には静電引力が発生する。その結果、延出部112は、可動コンタクト部131が一对の固定コンタクト電極132ないし接触部132aに当接する位置まで弾性変形する。このようにして、マイクロスイッチング素子X1の閉状態が達成される。この閉状態においては、可動コンタクト部131により一对の固定コンタクト電極132が電氣的に橋渡しされ、電流が固定

50

コンタクト電極対 1 3 2 間を通過することが許容される。

【 0 0 3 4 】

閉状態にあるマイクロスイッチング素子 X 1 において、第 1 駆動電極 1 3 3 に対する電圧印加を停止することによって第 1 駆動電極 1 3 3 および第 2 駆動電極 1 3 4 の間に作用する静電引力を消滅させると、延出部 1 1 2 はその自然状態に復帰し、可動コンタクト部 1 3 1 は、両固定コンタクト電極 1 3 2 から離隔する。このようにして、図 3 および図 5 に示すような、マイクロスイッチング素子 X 1 の開状態が達成される。開状態では、一对の固定コンタクト電極 1 3 2 が電氣的に分離され、電流が固定コンタクト電極対 1 3 2 間を通過することは阻まれる。

【 0 0 3 5 】

図 6 ~ 図 8 は、マイクロスイッチング素子 X 1 の製造方法を、図 3 および図 4 に相当する断面の変化として表す。マイクロスイッチング素子 X 1 の製造においては、まず、図 6 (a) に示すような基板 S ' を用意する。基板 S ' は、S O I (Silicon on Insulator) 基板であり、第 1 層 1 0 1、第 2 層 1 0 2、および、これらの間の中間層 1 0 3 よりなる積層構造を有する。本実施形態では、例えば、第 1 層 1 0 1 の厚さは 1 0 μ m であり、第 2 層 1 0 2 の厚さは 4 0 0 μ m であり、中間層 1 0 3 の厚さは 2 μ m である。第 1 層 1 0 1 および第 2 層 1 0 2 は、例えば単結晶シリコンよりなる。中間層 1 0 3 は例えば二酸化シリコンよりなる。

【 0 0 3 6 】

次に、図 6 (b) に示すように、基板 S ' の第 1 層 1 0 1 上に可動コンタクト部 1 3 1 および第 1 駆動電極 1 3 3 を形成する。例えば、まず、スパッタリング法により、第 1 層 1 0 1 上に例えば Cr を成膜し、続いてその上に例えば Au を成膜する。Cr 膜の厚さは例えば 5 0 n m であり、Au 膜の厚さは例えば 5 0 0 n m である。次に、フォトリソ法により当該導体多層膜上に所定のレジストパターンを形成した後、当該レジストパターンをマスクとして、当該導体多層膜に対してエッチング処理を施す。このようにして、第 1 層 1 0 1 上に、可動コンタクト部 1 3 1 および第 1 駆動電極 1 3 3 をパターン形成することができる。

【 0 0 3 7 】

次に、図 6 (c) に示すように、第 1 層 1 0 1 にエッチング処理を施すことによってスリット 1 4 1 , 1 4 2 を形成する。具体的には、フォトリソ法により第 1 層 1 0 1 上に所定のレジストパターンを形成した後、当該レジストパターンをマスクとして、第 1 層 1 0 1 に対してエッチング処理を施す。エッチング手法としては、イオンミリング (例えば Ar イオンによる物理的エッチング) を採用することができる。

【 0 0 3 8 】

次に、図 6 (d) に示すように、スリット 1 4 1 , 1 4 2 を塞ぐように、基板 S ' の第 1 層 1 0 1 側に犠牲層 1 0 4 を形成する。犠牲層材料としては例えば二酸化シリコンを採用することができる。また、犠牲層 1 0 4 を形成するための手法としては、例えばプラズマ C V D やスパッタリング法を採用することができる。犠牲層 1 0 4 の厚さは例えば 2 μ m である。本工程では、スリット 1 4 1 , 1 4 2 の側壁の一部にも犠牲層材料が成膜され、スリット 1 4 1 , 1 4 2 は塞がる。

【 0 0 3 9 】

次に、図 7 (a) に示すように、犠牲層 1 0 4 において可動コンタクト部 1 3 1 に対応する箇所に 2 つの凹部 1 0 4 a を形成する。具体的には、フォトリソ法により犠牲層 1 0 4 上に所定のレジストパターンを形成した後、当該レジストパターンをマスクとして、犠牲層 1 0 4 に対してエッチング処理を施す。エッチング手法としては、ウェットエッチングを採用することができる。各凹部 1 0 4 a は、固定コンタクト電極 1 3 2 の接触部 1 3 2 a を形成するためのものであり、例えば 1 μ m の深さを有する。

【 0 0 4 0 】

次に、図 7 (b) に示すように、犠牲層 1 0 4 をパターンニングして開口部 1 0 4 b , 1 0 4 c を形成する。具体的には、フォトリソ法により犠牲層 1 0 4 上に所定のレジストパ

10

20

30

40

50

ターンを形成した後、当該レジストパターンをマスクとして、犠牲層 104 に対してエッチング処理を施す。エッチング手法としては、ウエットエッチングを採用することができる。開口部 104b は、固定部 120 のアイランド台座 121 において固定コンタクト電極 132 が接合する領域を露出させるためのものである。開口部 104c は、固定部 120 において第 2 駆動電極 134 が接合する領域を露出させるためのものである。

【0041】

次に、基板 S' において犠牲層 104 が設けられている側の表面に通電用の下地膜（図示略）を形成した後、図 7（c）に示すようにマスク 105 を形成する。下地膜は、例えば、スパッタリング法により厚さ 50nm の Cr を成膜し、続いてその上に厚さ 500nm の Au を成膜することによって形成することができる。マスク 105 は、一对の固定コンタクト電極 132 に対応する開口部 105a、および第 2 駆動電極 134 に対応する開口部 105b を有する。

10

【0042】

次に、図 8（a）に示すように、一对の固定コンタクト電極 132 および第 2 駆動電極 134 を形成する。具体的には、開口部 105a、105b にて露出する下地膜上に、電気めっき法により例えば金を成長させる。

【0043】

次に、図 8（b）に示すように、マスク 105 をエッチング除去する。この後、下地膜において露出している部分をエッチング除去する。これらエッチング除去においては、各々、ウエットエッチングを採用することができる。

20

【0044】

次に、図 8（c）に示すように、犠牲層 104 および中間層 103 の一部を除去する。具体的には、犠牲層 104 および中間層 103 に対してウエットエッチング処理を施す。エッチャントとしては、パフアードフッ酸（BHF）を採用することができる。本エッチング処理では、まず犠牲層 104 が除去され、その後、スリット 141、142 に臨む箇所から中間層 103 が除去される。このエッチング処理は、可動部 110 の延出部 112 の全体が基板 S' ないし第 1 層 101 から適切に離隔した後に停止する。このようにして、アンカー部 111 の境界層 111b および固定部 120 の境界層 120b が残存形成される。また、第 2 層 102 は、ベース基板 S1 を構成することとなる。

【0045】

次に、必要に応じて、固定コンタクト電極 132 および第 2 駆動電極 134 の下面に付着している下地膜の一部（例えば Cr 膜）をウエットエッチングにより除去した後、超臨界乾燥法により素子全体を乾燥する。超臨界乾燥法によると、可動部 110 の延出部 112 がベース基板 S1 に張り付いてしまうスティッキング現象を回避することができる。

30

【0046】

以上のようにして、マイクロスイッチング素子 X1 を製造することができる。上述の方法では、可動コンタクト部 131 に対向する接触部 132a を有する固定コンタクト電極 132 について、めっき法によって犠牲層 104 上に厚く形成することができる。そのため、一对の固定コンタクト電極 132 については、所望の低抵抗を実現するための十分な厚さを設定することが可能なのである。このようなマイクロスイッチング素子 X1 は、閉状態における挿入損失の低減を図るうえで好適である。

40

【0047】

マイクロスイッチング素子 X1 においては、固定コンタクト電極 132 の接触部 132a の下表面（即ち可動コンタクト部 131 と接触する面）は平坦性が高く、従って、可動コンタクト部 131 と接触部 132a との間エアギャップについて高い寸法精度で形成することができる。接触部 132a の下表面は、固定コンタクト電極 132 を形成するためのめっき成長の始端面だからである。高い寸法精度のエアギャップは、閉状態にある素子の挿入損失を低減するうえで好適であり、且つ、開状態にある素子のアイソレーション特性を高めるうえでも好適である。

【0048】

50

一般に、マイクロスイッチング素子における可動コンタクト部と固定コンタクト電極との間のエアギャップの寸法精度が低い場合、素子間においてエアギャップのバラツキが生じてしまう。形成されたエアギャップが設計寸法より長いほど、スイッチング素子の閉動作において可動コンタクト部と固定コンタクト電極とが接触しにくくなり、閉状態にある素子の挿入損失は大きくなる傾向がある。一方、形成されたエアギャップが設計寸法より短いほど、スイッチング素子の開状態において、可動コンタクト部と固定コンタクト電極との間の絶縁性が小さくなり、素子のアイソレーション特性は劣化する傾向がある。スパッタリング法やCVD法などよりもめっき法は膜厚制御が困難であるので、分厚いめっき膜の成長終端面は比較的大きな凹凸を有して平坦性が低く、且つ、当該成長終端面の形成位置精度は比較的低い。そのため、仮に、マイクロスイッチング素子において、固定コンタクト電極を分厚いめっき膜により構成しつつ、当該めっき膜の成長終端面を、可動コンタクト部の接触対象面として利用する場合には、可動コンタクト部と固定コンタクト電極との間のエアギャップの寸法精度が低いために、素子間においてエアギャップのバラツキが生じてしまう。これに対し、マイクロスイッチング素子X1では、固定コンタクト電極132の接触部132aの下表面はめっき成長始端面であるため平坦性が高く、従って、可動コンタクト部131と接触部132aとの間のエアギャップについて高い寸法精度で形成することができるのである。

10

【0049】

マイクロスイッチング素子X1においては、図9に示すように、可動部110の延出部112に貫通孔110aを設けてもよい。貫通孔110aは、延出部112の胴部112aにおけるヘッド部112bの側の端部において胴部112aを貫通する。このような構成は、可動部110上の可動コンタクト部131および第1駆動電極133の間の電気的絶縁性を高めるうえで好適である。

20

【0050】

マイクロスイッチング素子X1においては、図10に示すように、延出部112の胴部112aにおけるアンカー部111側の端部を細くしてもよい。このような構成は、延出部112を弾性変形しやすくさせるうえで好適であり、従って、駆動電力を低減するうえで好適である。

【0051】

マイクロスイッチング素子X1は、図11および図12に示すように、可動部110に代えて可動部150を有し、且つ、第1駆動電極133に代えて第1駆動電極135を有してもよい。可動部150は、アンカー部151および延出部152を有する。アンカー部151は、図12に示すようにベース基板S1に接合している。延出部152は、胴部152a、ヘッド部152b、および連結部152cを有し、ベース基板S1に沿ってアンカー部151から延出している。胴部152aは、上述の胴部112aよりも幅広な部位を有し、図12に示すような貫通孔153を複数有する。第1駆動電極135は、アンカー部151上、連結部152c上、および胴部152a上にわたってパターン形成されており、胴部152a上に主部136を有する。主部136は、胴部152aの貫通孔153に連通する開口部136aを有する。

30

【0052】

第1駆動電極135が広面積の主部136を有するこのような構成は、駆動電力を低減するうえで好適である。また、延出部152のアンカー部151側の端部が2本の細い連結部152cにより構成されているので、延出部152については、上述の延出部112と同程度の弾性変形性を実現することができる。加えて、このような構成によると、本変形例の製造過程の犠牲層エッチング除去工程(図8(c))を参照して上述した工程に相当する工程)において、主部136の開口部136aおよび胴部152aの貫通孔153をエッチャントが通過可能であるので、幅広の胴部152aの下方に存在する中間層103を良好にエッチング除去することができる。

40

【0053】

図13～図16は、本発明の第2の実施形態に係るマイクロスイッチング素子X2を表

50

す。図 1 3 は、マイクロスイッチング素子 X 2 の平面図であり、図 1 4 は、マイクロスイッチング素子 X 2 の一部省略平面図である。図 1 5 および図 1 6 は、各々、図 1 3 の線 XV - XV および線 XVI - XVI に沿った断面図である。

【 0 0 5 4 】

マイクロスイッチング素子 X 2 は、ベース基板 S 2 と、4 つの可動部 2 1 0 と、固定部 2 2 0 と、4 つの可動コンタクト部 2 3 1 と、共通のコンタクト電極 2 3 2 (図 1 4 において省略) と、4 つの個別の固定コンタクト電極 2 3 3 (図 1 4 において省略) と、4 つの第 1 駆動電極 2 3 4 と、2 つの第 2 駆動電極 2 3 5 (図 1 4 において省略) とを備え、実質的には、4 つのマイクロスイッチング素子 X 1 が一体化された構成を有する。

【 0 0 5 5 】

各可動部 2 1 0 は、アンカー部 2 1 1 および延出部 2 1 2 を有する。アンカー部 2 1 1 は、上述のアンカー部 1 1 1 と同様に主層および境界層からなる積層構造を有し、境界層の側でベース基板 S 2 に接合している。延出部 2 1 2 は、例えば図 1 4 によく表れているように胴部 2 1 2 a およびヘッド部 2 1 2 b を有し、ベース基板 S 2 に沿って即ちベース基板 S 2 に対向してアンカー部 2 1 1 から延出している。アンカー部 2 1 1 の主層および延出部 2 1 2 は、例えば単結晶シリコンよりなる。アンカー部 2 1 1 の境界層は例えば二酸化シリコンよりなる。

【 0 0 5 6 】

固定部 2 2 0 は、図 1 5 および図 1 6 に示すように、主層 2 2 0 a および境界層 2 2 0 b からなる積層構造を有し、境界層 2 2 0 b の側でベース基板 S 2 に接合している。また、固定部 2 2 0 は、図 1 4 によく表れているように、アイランド台座 2 2 1 および 4 つのアイランド台座 2 2 2 を含み、スリット 2 4 1 を介して可動部 2 1 0 の周囲を囲む。アイランド台座 2 2 1 , 2 2 2 は、固定部 2 2 0 における他の部位とはスリット 2 4 2 を介して離隔している。スリット 2 4 1 , 2 4 2 は、固定コンタクト電極 2 3 2 , 2 3 3 , 第 1 駆動電極 2 3 4 , および第 2 駆動電極 2 3 5 の間における絶縁状態 (非導通状態) を確保するのに資する。固定層 2 2 0 の主層 2 2 0 a は例えば単結晶シリコンよりなり、境界層 2 2 0 b は例えば二酸化シリコンよりなる。

【 0 0 5 7 】

各可動コンタクト部 2 3 1 は、図 1 4 によく表れているように、可動部 2 1 0 におけるヘッド部 2 1 2 b 上に設けられている。固定コンタクト電極 2 3 2 は、図 1 5 に示すように固定部 2 2 0 のアイランド台座 2 2 1 上に立設されており、且つ、4 つの接触部 2 3 2 a を有する。各接触部 2 3 2 a は、可動コンタクト部 2 3 1 に対向する。各固定コンタクト電極 2 3 3 は、図 1 5 に示すように、固定部 2 2 0 のアイランド台座 2 2 2 上に立設されており、且つ、可動コンタクト部 2 3 1 に対向する接触部 2 3 3 a を有する。また、固定コンタクト電極 2 3 2 , 2 3 3 は、所定の配線 (図示略) を介してスイッチング対象の所定の回路に接続されている。可動コンタクト部 2 3 1 および固定コンタクト電極 2 3 2 , 2 3 3 は、各々、所定の導電材料よりなる。

【 0 0 5 8 】

各第 1 駆動電極 2 3 4 は、可動部 2 1 0 における胴部 2 1 2 a 上からアンカー部 2 1 1 上にわたって設けられている。各第 2 駆動電極 2 3 5 は、図 1 6 に示すように、3 箇所固定部 2 2 0 に接合して 2 つの第 1 駆動電極 2 3 4 の上方を跨ぐように立設されている。また、第 2 駆動電極 2 3 5 は、所定の配線 (図示略) を介してグランド接続されている。第 1 駆動電極 2 3 4 および第 2 駆動電極 2 3 5 は、各々、所定の導電材料よりなる。

【 0 0 5 9 】

このような構成のマイクロスイッチング素子 X 2 において、いずれかの第 1 駆動電極 2 3 4 に所定の電位を付与すると、この第 1 駆動電極 2 3 4 およびこれに対向する第 2 駆動電極 2 3 5 の間には静電引力が発生する。その結果、対応する延出部 2 1 2 は、可動コンタクト部 2 3 1 が固定コンタクト電極 2 3 2 , 2 3 3 ないし接触部 2 3 2 a , 2 3 3 a に当接する位置まで弾性変形する。このようにして、マイクロスイッチング素子 X 2 における一つのチャンネルの開状態が達成される。

10

20

30

40

50

【0060】

閉状態にあるチャンネルの第1駆動電極234に対する電圧印加を停止することによって当該第1駆動電極234および第2駆動電極235の間に作用する静電引力を消滅させると、対応する延出部212はその自然状態に復帰し、可動コンタクト部231は、固定コンタクト電極232, 233から離隔する。このようにして、マイクロスイッチング素子X2における一つのチャンネルの開状態が達成される。

【0061】

このように、マイクロスイッチング素子X2においては、4つの第1駆動電極234に対する印加電位を選択的に制御することによって、4つのチャンネルの開閉を制御することができる。すなわち、マイクロスイッチング素子X2は、いわゆる1×4チャンネルのスイッチとして使用することができるのである。

10

【0062】

マイクロスイッチング素子X2は、マイクロスイッチング素子X1に関して上述したのと同様の工程を経て製造することができる。したがって、マイクロスイッチング素子X2においては、可動コンタクト部231に対向する接触部232aを有する固定コンタクト電極232や、可動コンタクト部231に対向する接触部233aを有する固定コンタクト電極233について、めっき法によって厚く形成することができる。そのため、固定コンタクト電極232, 233については、十分な厚さを設定することが可能なのである。このようなマイクロスイッチング素子X2は、閉状態における挿入損失の低減を図るうえで好適である。

20

【0063】

マイクロスイッチング素子X2においては、固定コンタクト電極232, 233の接触部232a, 233aの下表面(即ち可動コンタクト部231と接触する面)は平坦性が高く、従って、可動コンタクト部231と接触部232a, 233aとの間のエアギャップについて高い寸法精度で形成することができる。高い寸法精度のエアギャップは、閉状態にあるチャンネルの挿入損失を低減するうえで好適であり、且つ、開状態にあるチャンネルのアイソレーション特性を高めるうえでも好適である。

【0064】

図17~図19は、本発明の第3の実施形態に係るマイクロスイッチング素子X3を表す。図17は、マイクロスイッチング素子X3の平面図である。図18は、マイクロスイッチング素子X3の一部省略平面図であり、図19は、図18の線XIX-XIXに沿った断面図である。

30

【0065】

マイクロスイッチング素子X3は、ベース基板S1と、可動部110と、固定部120と、可動コンタクト部131と、一对の固定コンタクト電極132(図18において省略)と、圧電駆動部340とを備える。マイクロスイッチング素子X3は、第1駆動電極133および第2駆動電極134に代えて圧電駆動部340を有する点において、マイクロスイッチング素子X1と異なる。

【0066】

圧電駆動部340は、第1駆動電極341と、第2駆動電極342と、これらの間の圧電膜343とからなる。第1駆動電極341および第2駆動電極342は、各々、例えば、Ti下地層およびAu主層からなる積層構造を有する。第2駆動電極342は、所定の配線(図示略)を介してグランド接続されている。圧電膜343は、電界が加えられることにより歪みが生じる性質(逆圧電効果)を示す圧電材料からなる。そのような圧電材料としては、例えば、PZT(PbZrO₃とPbTiO₃の固溶体)、MnがドーブされたZnO、ZnO、またはAlNを採用することができる。第1駆動電極341および第2駆動電極342の厚さは例えば0.55μmであり、圧電膜343の厚さは例えば1.5μmである。

40

【0067】

ベース基板S1、可動部110、固定部120、可動コンタクト部131、および一对

50

の固定コンタクト電極 1 3 2 の構成については、マイクロスイッチング素子 X 1 に関して上述したのと同様である。

【 0 0 6 8 】

このような構成のマイクロスイッチング素子 X 3 において、第 1 駆動電極 3 4 1 に所定の電位を付与すると、第 1 駆動電極 3 4 1 および第 2 駆動電極 3 4 2 の間には電界が生じ、圧電膜 3 4 3 内には面内方向に収縮力が生じる。延出部 1 1 2 により直接的に支持されている第 1 駆動電極 3 4 1 から遠いほど、即ち第 2 駆動電極 3 4 2 に近いほど、圧電膜 3 4 3 内の圧電材料は面内方向に収縮しやすい。そのため、上述の収縮力に起因する面内方向収縮量については、圧電膜 3 4 3 内の第 1 駆動電極 3 4 1 側から第 2 駆動電極 3 4 2 側にかけて次第に大きくなり、延出部 1 1 2 は、可動コンタクト部 1 3 1 が一對の固定コンタクト電極 1 3 2 に当接する位置まで弾性変形することとなる。このようにして、マイクロスイッチング素子 X 3 の閉状態が達成される。この閉状態においては、可動コンタクト部 1 3 1 により一對の固定コンタクト電極 1 3 2 が電氣的に橋渡しされ、電流が固定コンタクト電極対 1 3 2 間を通過することが許容される。

10

【 0 0 6 9 】

閉状態にあるマイクロスイッチング素子 X 3 において、第 1 駆動電極 3 4 1 に対する電圧印加を停止することによって第 1 駆動電極 3 4 1 および第 2 駆動電極 3 4 2 の間の電界を消滅させると、圧電膜 3 4 3 および延出部 1 1 2 はその自然状態に復帰し、可動コンタクト部 1 3 1 は、両固定コンタクト電極 1 3 2 から離隔する。このようにして、マイクロスイッチング素子 X 3 の開状態が達成される。開状態では、一對の固定コンタクト電極 1 3 2 が電氣的に分離され、電流が固定コンタクト電極対 1 3 2 間を通過することは阻まれる。

20

【 0 0 7 0 】

図 2 0 ~ 図 2 3 は、マイクロスイッチング素子 X 3 の製造方法を、図 1 7 の線 XX - XX および線 XXI - XXI に沿った断面の変化として表す。マイクロスイッチング素子 X 3 の製造においては、まず、図 2 0 (a) に示すような基板 S ' を用意する。基板 S ' は、SOI 基板であり、第 1 層 1 0 1、第 2 層 1 0 2、および、これらの間の中間層 1 0 3 よりなる積層構造を有する。本実施形態では、例えば、第 1 層 1 0 1 の厚さは 1 0 μ m であり、第 2 層 1 0 2 の厚さは 4 0 0 μ m であり、中間層 1 0 3 の厚さは 2 μ m である。第 1 層 1 0 1 および第 2 層 1 0 2 は、例えば単結晶シリコンよりなる。中間層 1 0 3 は、本実施形態では、絶縁性の物質よりなる。そのような絶縁物質としては、例えば、二酸化シリコンや窒化シリコンなどを採用することができる。

30

【 0 0 7 1 】

次に、図 2 0 (b) に示すように、基板 S ' の第 1 層 1 0 1 上に圧電駆動部 3 4 0 を形成する。圧電駆動部 3 4 0 の形成においては、まず、第 1 層 1 0 1 上に第 1 導電膜を形成する。次に、第 1 導電膜上に圧電材料膜を形成する。次に、圧電材料膜上に第 2 導電膜を形成する。その後、各膜を、フォトリソ法およびその後のエッチングによりパターンニングする。第 1 および第 2 導電膜は、例えば、スパッタリング法により、例えば Ti を成膜し、続いてその上に例えば Au を成膜することによって形成することができる。Ti 膜の厚さは例えば 5 0 n m であり、Au 膜の厚さは例えば 5 0 0 n m である。圧電材料膜は、例えばスパッタリング法により、所定の圧電材料を成膜することによって形成することができる。

40

【 0 0 7 2 】

次に、図 2 0 (c) に示すように、第 1 層 1 0 1 上に可動コンタクト部 1 3 1 を形成する。具体的には、マイクロスイッチング素子 X 1 の可動コンタクト部 1 3 1 の形成に関して図 6 (b) を参照して上述したのと同様である。

【 0 0 7 3 】

次に、図 2 0 (d) に示すように、圧電駆動部 3 4 0 を覆うための保護膜 1 0 6 を形成する。例えば、所定のマスクを介してスパッタリング法により Si を成膜することによって保護膜 1 0 6 を形成することができる。保護膜 1 0 6 の厚さは例えば 3 0 0 n m である

50

。

【0074】

マイクロスイッチング素子X3の製造においては、次に、図21(a)に示すように、第1層101にエッチング処理を施すことによってスリット141, 142を形成する。具体的には、マイクロスイッチング素子X1の製造方法に関して図6(c)を参照して上述したのと同様である。

【0075】

次に、図21(b)に示すように、スリット141, 142を塞ぐように、基板S'の第1層101側に犠牲層107を形成する。具体的には、犠牲層104の形成に関して図6(d)を参照して上述したのと同様である。

10

【0076】

次に、図21(c)に示すように、犠牲層107において可動コンタクト部131に対応する箇所に2つの凹部107aを形成する。具体的には、凹部104aの形成に関して図7(a)を参照して上述したのと同様である。各凹部107aは、固定コンタクト電極132の接触部132aを形成するためのものであり、例えば1μmの深さを有する。

【0077】

次に、図22(a)に示すように、犠牲層107をパターニングして開口部107bを形成する。具体的には、フォトリソ法により犠牲層107上に所定のレジストパターンを形成した後、当該レジストパターンをマスクとして、犠牲層107に対してエッチング処理を施す。エッチング手法としては、ウェットエッチングを採用することができる。開口部107bは、固定部120ないしアイランド台座121において固定コンタクト電極132が接合する領域を露出させるためのものである。

20

【0078】

次に、基板S'において犠牲層107が設けられている側の表面に通電用の下地膜(図示略)を形成した後、図22(b)に示すようにマスク108を形成する。下地膜は、例えば、スパッタリング法により厚さ50nmのCrを成膜し、続いてその上に厚さ500nmのAuを成膜することによって形成することができる。マスク108は、一对の固定コンタクト電極132に対応する開口部108aを有する。

【0079】

次に、図22(c)に示すように、一对の固定コンタクト電極132を形成する。具体的には、開口部108aにて露出する下地膜上に、電気めっき法により例えば金を成長させる。

30

【0080】

次に、図23(a)に示すように、マスク108をエッチング除去する。この後、下地膜において露出している部分をエッチング除去する。これらエッチング除去においては、各々、ウェットエッチングを採用することができる。

【0081】

次に、図23(b)に示すように、犠牲層107および中間層103の一部を除去する。具体的には、犠牲層104および中間層103の一部の除去に関して図8(c)を参照して上述したのと同様である。本工程では、アンカー部111の境界層111bおよび固定部120の境界層120bが残存形成される。また、第2層102は、ベース基板S3を構成することとなる。

40

【0082】

次に、必要に応じて、固定コンタクト電極132および第2駆動電極134の下面に付着している下地膜の一部(例えばCr膜)をウェットエッチングにより除去した後、超臨界乾燥法により素子全体を乾燥する。この後、図23(c)に示すように、保護膜106を除去する。除去手法としては、例えば、エッチングガスとしてSF₆ガスを使用して行うRIEを採用することができる。

【0083】

以上のようにして、マイクロスイッチング素子X3を製造することができる。上述の方

50

法では、可動コンタクト部 131 に対向する接触部 132a を有する固定コンタクト電極 132 について、めっき法によって犠牲層 107 上に厚く形成することができる。そのため、一对の固定コンタクト電極 132 については、十分な厚さを設定することが可能なのである。このようなマイクロスイッチング素子 X3 は、閉状態における挿入損失の低減を図るうえで好適である。

【0084】

マイクロスイッチング素子 X3 においては、固定コンタクト電極 132 の接触部 132a の下表面（即ち可動コンタクト部 131 と接触する面）は平坦性が高く、従って、可動コンタクト部 131 と接触部 132a との間のアギャップについて高い寸法精度で形成することができる。高い寸法精度のアギャップは、閉状態における挿入損失を低減する

10

【0085】

以上のまとめとして、本発明の構成およびそのバリエーションを以下に付記として列挙する。

【0086】

（付記 1）ベース基板と、

前記ベース基板に接合しているアンカー部、および、当該アンカー部から延出して前記ベース基板に対向する延出部、を有する可動部と、

前記延出部における前記ベース基板とは反対の側に設けられた可動コンタクト部と、

20

前記可動コンタクト部に対向する第 1 接触部を有し且つ前記ベース基板に対して固定されている第 1 固定コンタクト電極と、

前記可動コンタクト部に対向する第 2 接触部を有し且つ前記ベース基板に対して固定されている第 2 固定コンタクト電極と、を備えるマイクロスイッチング素子。

（付記 2）前記可動部における前記ベース基板とは反対の側に設けられた第 1 駆動電極と、当該第 1 駆動電極に対向する部位を有し且つ前記ベース基板に対して固定されている第 2 駆動電極と、を更に備える付記 1 に記載のマイクロスイッチング素子。

（付記 3）ベース基板と、

前記ベース基板に接合しているアンカー部、および、当該アンカー部から延出して前記ベース基板に対向する延出部、を有する可動部と、

30

前記ベース基板に接合している固定部と、

前記延出部における前記ベース基板とは反対の側に設けられた可動コンタクト部と、

前記可動コンタクト部に対向する第 1 接触部を有し且つ前記固定部に接合している第 1 固定コンタクト電極と、

前記可動コンタクト部に対向する第 2 接触部を有し且つ前記固定部に接合している第 2 固定コンタクト電極と、を備えるマイクロスイッチング素子。

（付記 4）前記固定部は、前記可動部から離隔している、付記 3 に記載のマイクロスイッチング素子。

（付記 5）前記固定部は、前記可動部の周囲を囲む、付記 3 または 4 に記載のマイクロスイッチング素子。

40

（付記 6）前記固定部は、相互に離隔して各々が前記ベース基板に接合している複数の固定アイランド部を含む、付記 3 から 5 のいずれか一つに記載のマイクロスイッチング素子。

（付記 7）前記可動部における前記ベース基板とは反対の側に設けられた第 1 駆動電極と、当該第 1 駆動電極に対向する部位を有し且つ前記固定部に接合している第 2 駆動電極と、を更に備える付記 3 から 6 のいずれか一つに記載のマイクロスイッチング素子。

（付記 8）前記可動部における前記ベース基板とは反対の側に設けられた第 1 駆動電極と、当該第 1 駆動電極上に配された圧電膜と、当該圧電膜上に配された第 2 駆動電極と、を更に備える付記 1 および 3 から 6 のいずれか一つに記載のマイクロスイッチング素子。

（付記 9）前記延出部は単結晶シリコンよりなる、付記 1 から 8 のいずれか一つに記載の

50

マイクロスイッチング素子。

(付記10) 前記第1固定コンタクト電極および/または前記第2固定コンタクト電極の厚さは5 μ m以上である、付記1から9のいずれか一つに記載のマイクロスイッチング素子。

(付記11) 前記延出部の厚さは5 μ m以上である、付記1から10のいずれか一つに記載のマイクロスイッチング素子。

(付記12) ベース基板と、当該ベース基板に接合しているアンカー部および当該アンカー部から延出して前記ベース基板に対向する延出部を有する可動部と、前記ベース基板に接合している固定部と、前記延出部における前記ベース基板とは反対の側に設けられた可動コンタクト部と、当該可動コンタクト部に対向する第1接触部を有し且つ前記固定部に接合している第1固定コンタクト電極と、前記可動コンタクト部に対向する第2接触部を有し且つ前記固定部に接合している第2固定コンタクト電極と、を備えるマイクロスイッチング素子を、第1層と、第2層と、これらの間に介在する中間層とからなる積層構造を有する材料基板に対して加工を施すことによって製造するための方法であって、

前記第1層において前記延出部へと加工される第1部位上に可動コンタクト部を形成する第1電極形成工程と、

前記第1部位、当該第1部位に連続し且つ前記第1層において前記アンカー部へと加工される第2部位、および前記第1層において前記固定部へと加工される第3部位、をマスクするマスクパターンを介して、前記第1層に対して前記中間層に至るまで異方性エッチング処理を施す第1エッチング工程と、

前記第3部位における第1接合領域を露出させるための第1開口部、および、前記第3部位における第2接合領域を露出させるための第2開口部、を有する犠牲層を形成する犠牲層形成工程と、

前記犠牲層を介して前記可動コンタクト部に対向する第1接触部を有し且つ前記第1接合領域にて前記第3部位に接合する第1固定コンタクト電極、および、前記犠牲層を介して前記可動コンタクト部に対向する第2接触部を有し且つ前記第2接合領域にて前記第3部位に接合する第2固定コンタクト電極、を形成する第2電極形成工程と、

前記犠牲層を除去する犠牲層除去工程と、

前記ベース基板および前記第1部位の間に介在する中間層をエッチング除去する第2エッチング工程と、を含むマイクロスイッチング素子製造方法。

(付記13) 前記第1電極形成工程では、前記第1部位上に更に第1駆動電極を形成し、前記犠牲層形成工程で形成される前記犠牲層は、更に、前記第3部位における第3接合領域を露出させるための第3開口部を有し、前記第2電極形成工程では、更に、前記犠牲層を介して前記第1駆動電極に対向する部位を有し且つ前記第3接合領域にて前記第3部位に接合する第2駆動電極を形成する、付記12に記載のマイクロスイッチング素子製造方法。

【図面の簡単な説明】

【0087】

【図1】本発明の第1の実施形態に係るマイクロスイッチング素子の平面図である。

【図2】図1のマイクロスイッチング素子の一部省略平面図である。

【図3】図1の線III-IIIに沿った断面図である。

【図4】図1の線IV-IVに沿った断面図である。

【図5】図1の線V-Vに沿った断面図である。

【図6】図1のマイクロスイッチング素子の製造方法における一部の工程を表す。

【図7】図6の後に続く工程を表す。

【図8】図7の後に続く工程を表す。

【図9】図1に示すマイクロスイッチング素子の变形例の一部省略平面図である。

【図10】図1に示すマイクロスイッチング素子の他の变形例の一部省略平面図である。

【図11】図1に示すマイクロスイッチング素子の他の变形例の一部省略平面図である。

【図12】図11の線XII-XIIに沿った断面図である。

10

20

30

40

50

- 【図13】本発明の第2の実施形態に係るマイクロスイッチング素子の平面図である。
 【図14】図13のマイクロスイッチング素子の一部省略平面図である。
 【図15】図13の線XV - XVに沿った断面図である。
 【図16】図13の線XVI - XVIに沿った断面図である。
 【図17】本発明の第3の実施形態に係るマイクロスイッチング素子の平面図である。
 【図18】図17のマイクロスイッチング素子の一部省略平面図である。
 【図19】図18の線XIX - XIXに沿った断面図である。
 【図20】図17のマイクロスイッチング素子の製造方法における一部の工程を表す。
 【図21】図20の後に続く工程を表す。
 【図22】図21の後に続く工程を表す。
 【図23】図22の後に続く工程を表す。
 【図24】MEMS技術を利用して製造された従来のマイクロスイッチング素子の部分平面図である。
 【図25】図24の線XXV - XXVに沿った断面図である。
 【図26】図24のマイクロスイッチング素子の製造方法における一部の工程を表す。
 【図27】図26の後に続く工程を表す。

10

【符号の説明】

【0088】

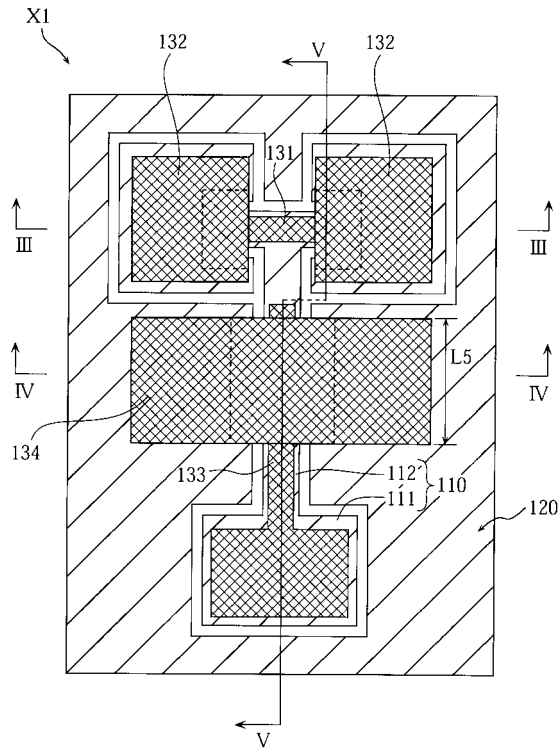
X 1 , X 2 , X 3 , X 4	マイクロスイッチング素子	
S 1 , S 2 , 4 0 1	基板	
1 1 0 , 1 5 0 , 2 1 0 , 4 0 2	可動部	
1 1 1 , 1 5 1 , 2 1 1	アンカー部	
1 1 2 , 1 5 2 , 2 1 2	延出部	
1 2 0 , 2 2 0	固定部	
1 3 1 , 2 3 1 , 4 0 3	可動コンタクト部	
1 3 2 , 2 3 2 , 2 3 3 , 4 0 4	固定コンタクト電極	
1 3 3 , 2 3 4	第1駆動電極	
1 3 4 , 3 4 5	第2駆動電極	
1 4 1 , 1 4 2 , 2 4 1 , 2 4 2	スリット	
1 0 4 , 1 0 7	犠牲層	
1 0 5 , 1 0 8	マスク	
3 4 0	圧電駆動部	

20

30

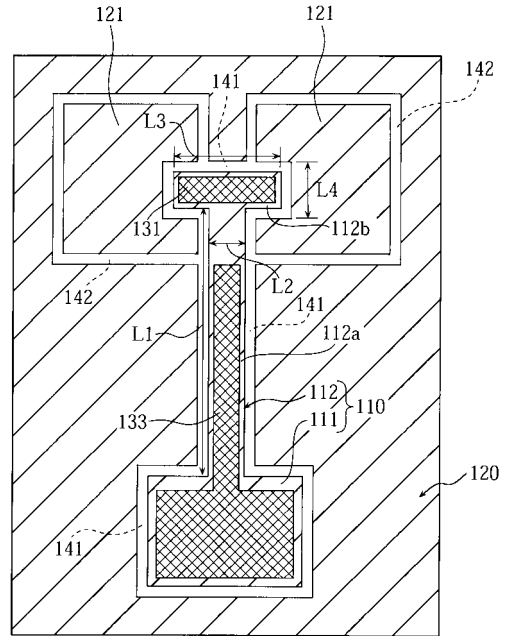
【 図 1 】

第1の実施形態のマイクロスイッチング素子



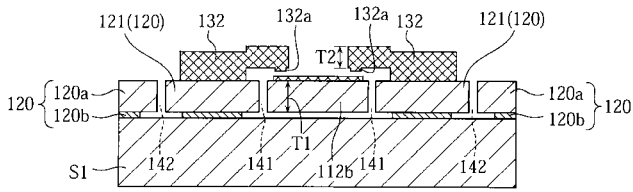
【 図 2 】

図1のマイクロスイッチング素子の一部省略平面図



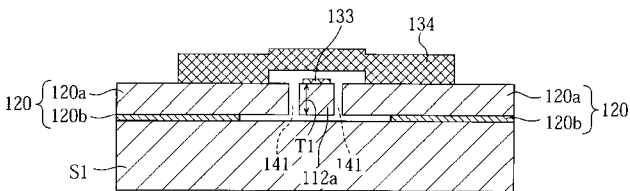
【 図 3 】

図1の線III-IIIに沿った断面図



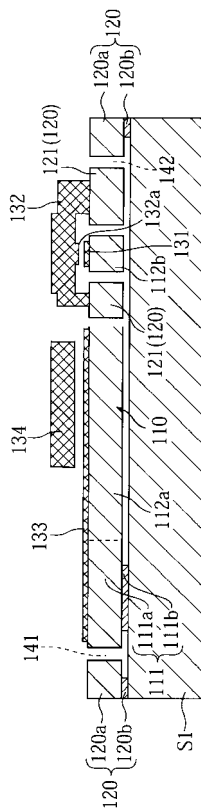
【 図 4 】

図1の線IV-IVに沿った断面図



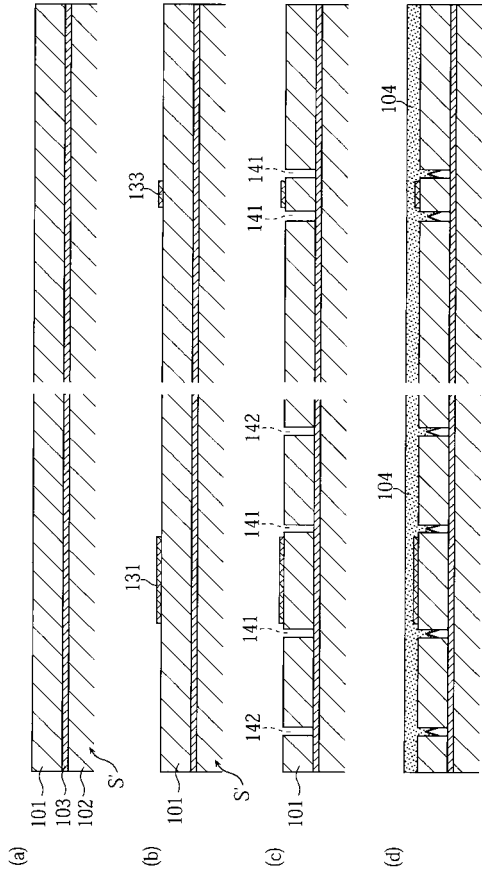
【 図 5 】

図1の線V-Vに沿った断面図



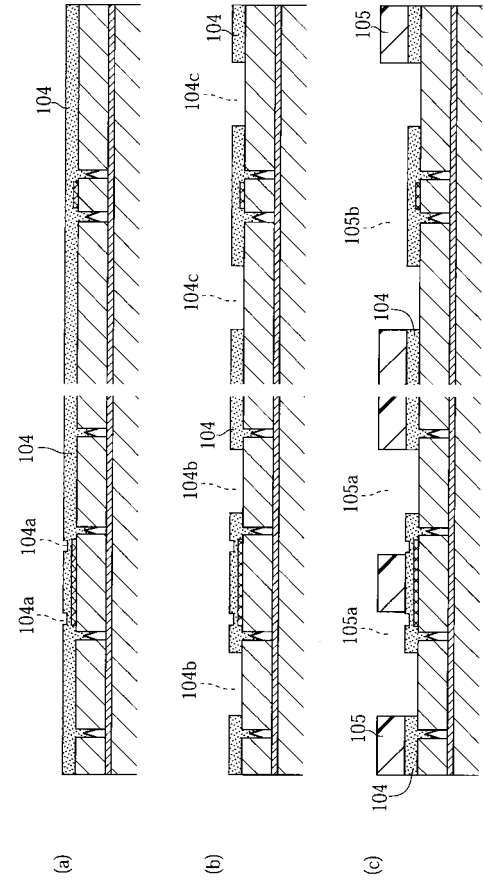
【 図 6 】

図1に示すマイクロスイッチ素子の製造方法における一部の工程



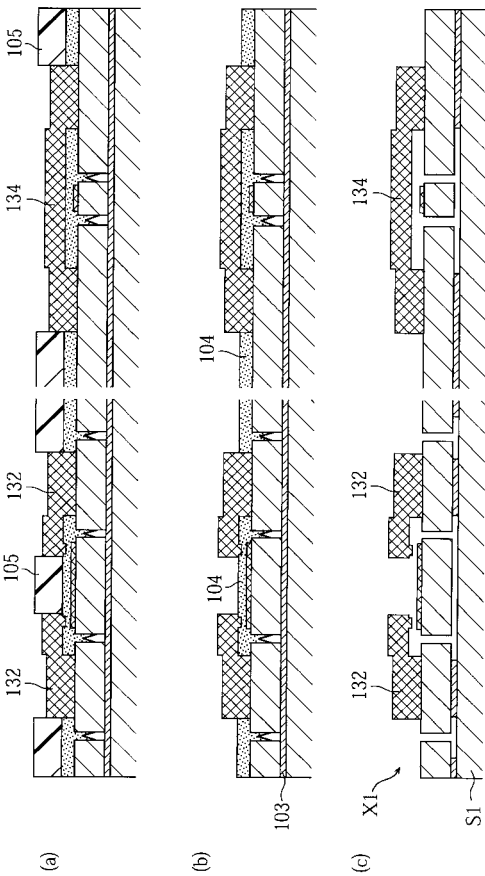
【 図 7 】

図6の後に続く工程



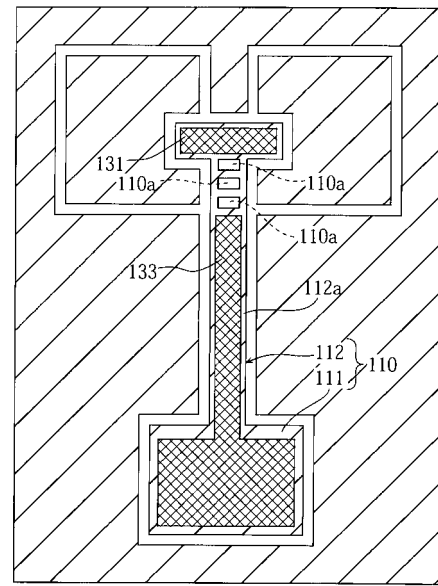
【 図 8 】

図7の後に続く工程



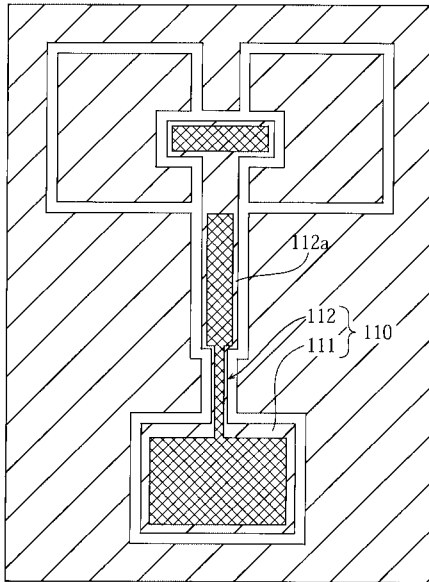
【 図 9 】

変形例の一部省略平面図



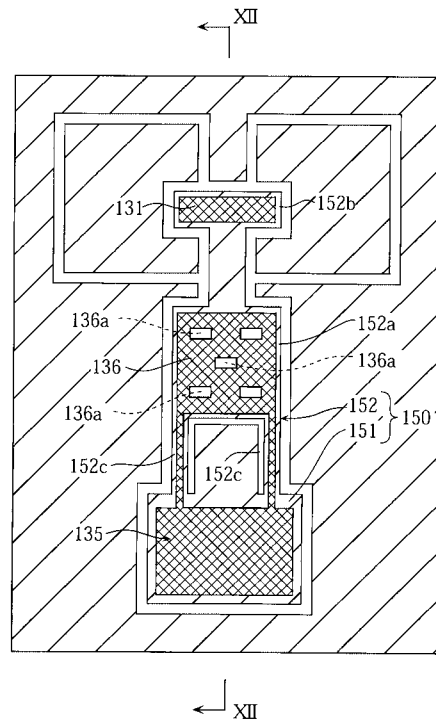
【 図 1 0 】

他の変形例の一部省略平面図



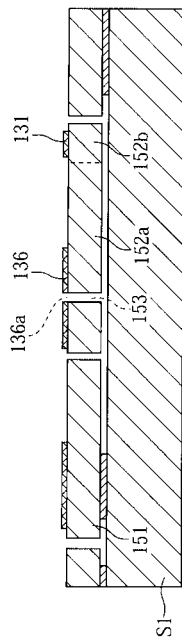
【 図 1 1 】

他の変形例の一部省略平面図



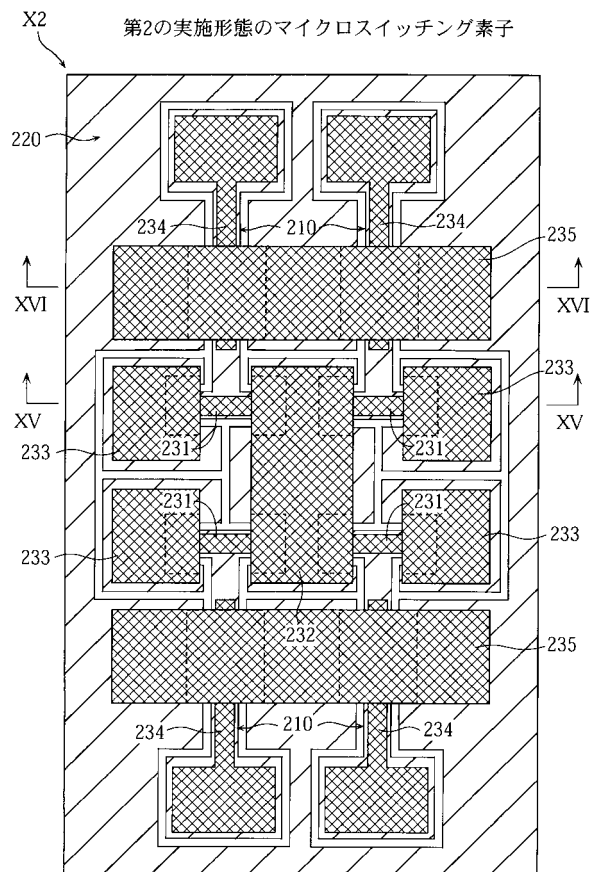
【 図 1 2 】

図11の線XII-XIIに沿った断面図



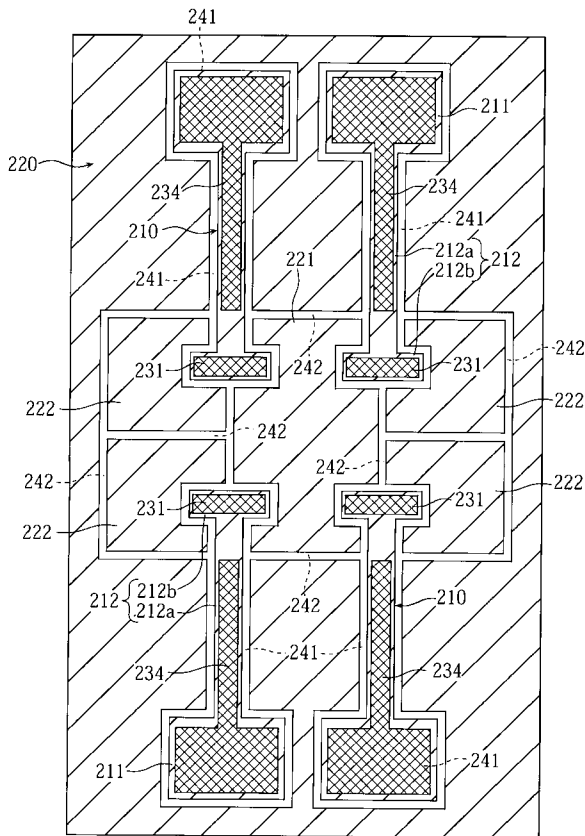
【 図 1 3 】

第2の実施形態のマイクロスイッチング素子



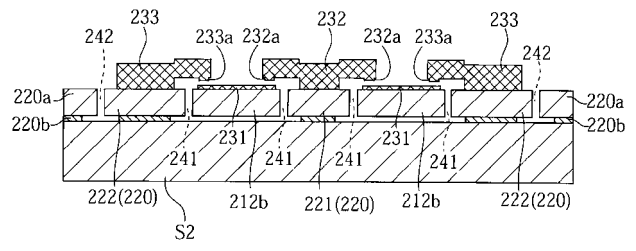
【 図 1 4 】

図13のマイクロスイッチング素子の一部省略平面図



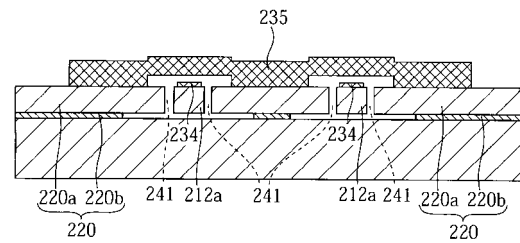
【 図 1 5 】

図13の線XV-XVに沿った断面図



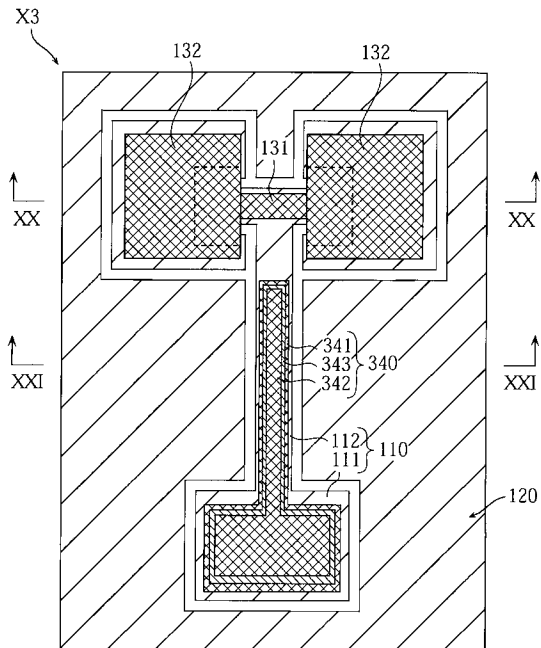
【 図 1 6 】

図13の線XVI-XVIに沿った断面図



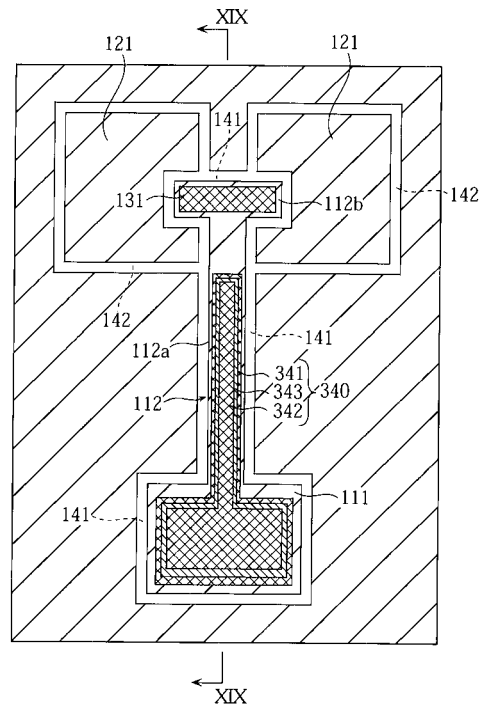
【 図 1 7 】

第3の実施形態のマイクロスイッチング素子



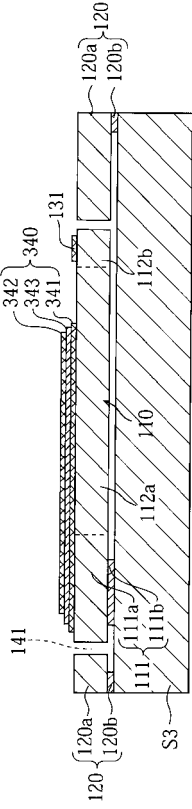
【 図 1 8 】

図17のマイクロスイッチング素子の一部省略平面図



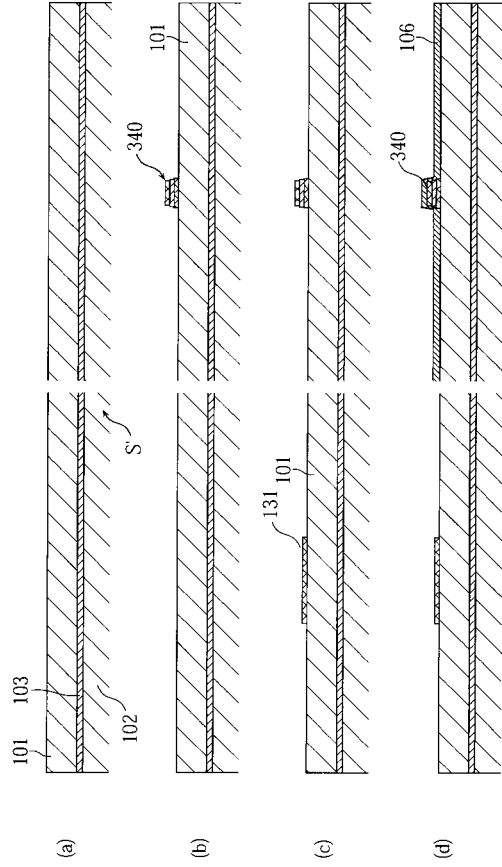
【 図 1 9 】

図18の線XIX-XIXに沿った断面図



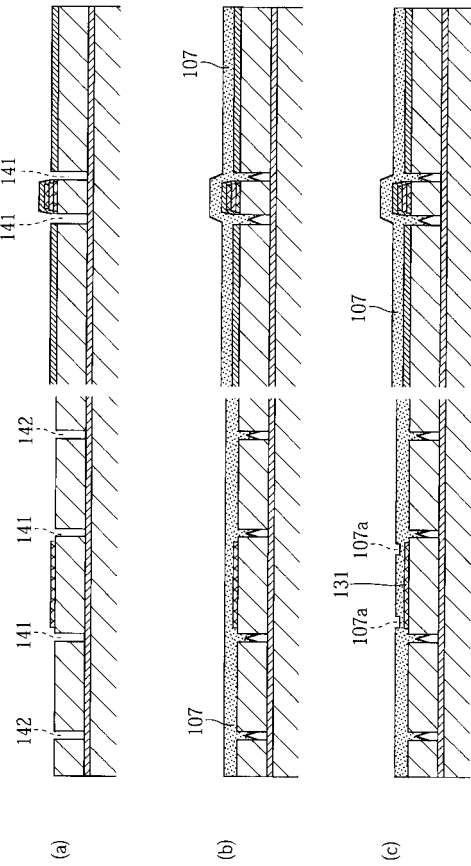
【 図 2 0 】

図17に示すマイクロスイッチ素子の製造方法における一部の工程



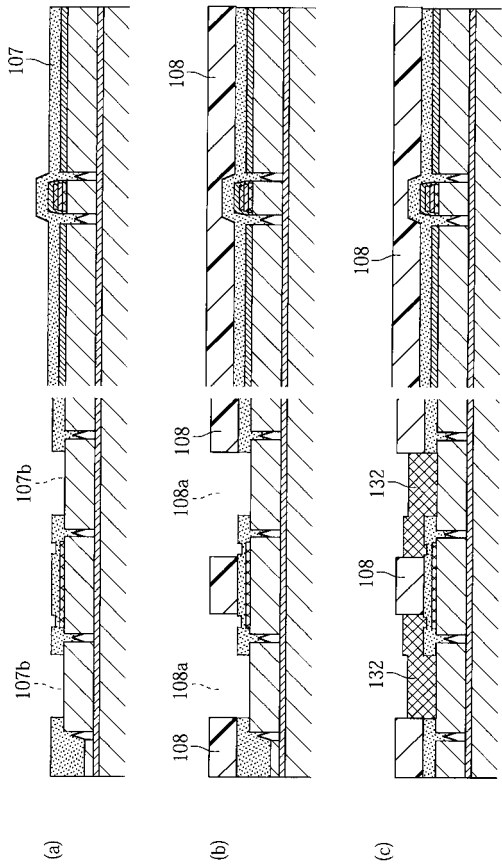
【 図 2 1 】

図20の後に続く工程

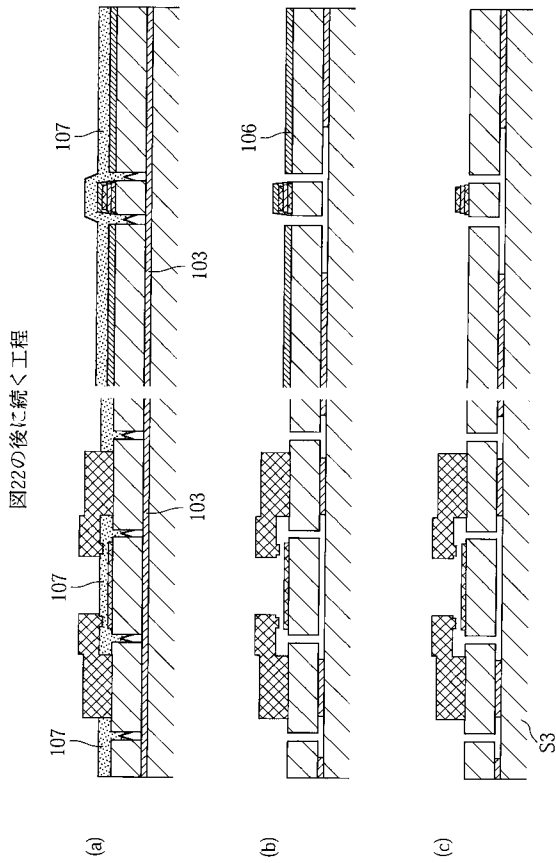


【 図 2 2 】

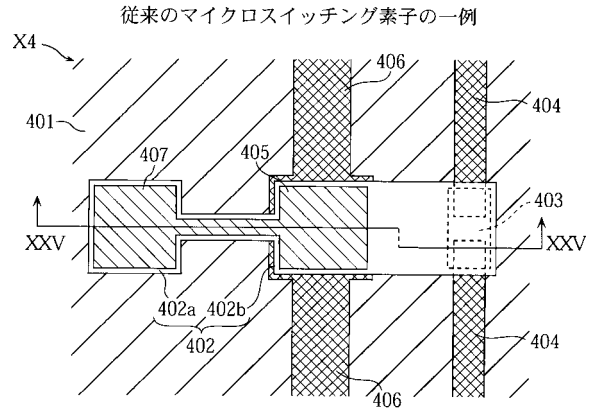
図21の後に続く工程



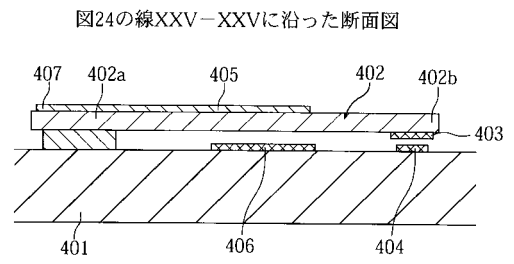
【 図 2 3 】



【 図 2 4 】

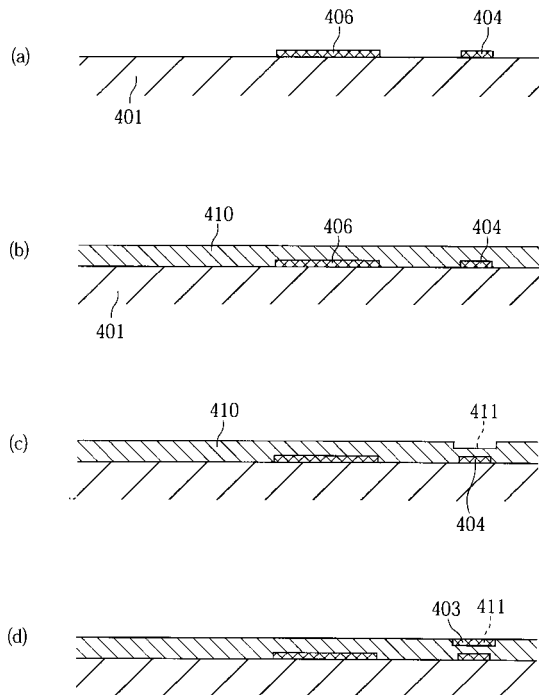


【 図 2 5 】



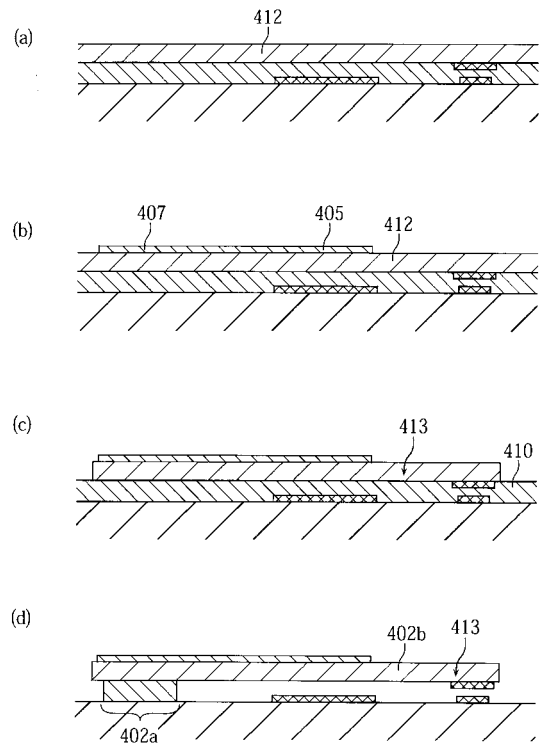
【 図 2 6 】

図24に示すマイクロスイッチング素子の製造方法の一部の工程



【 図 2 7 】

図26の後に続く工程



フロントページの続き

- (72)発明者 島内 岳明
神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
- (72)発明者 今井 雅彦
神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内