

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3691993号

(P3691993)

(45) 発行日 平成17年9月7日(2005.9.7)

(24) 登録日 平成17年6月24日(2005.6.24)

(51) Int.Cl.<sup>7</sup>

F I

H O 1 L 23/12

H O 1 L 23/12

L

H O 1 L 23/50

H O 1 L 23/50

A

H O 1 L 23/50

R

請求項の数 8 (全 10 頁)

|           |                              |           |                     |
|-----------|------------------------------|-----------|---------------------|
| (21) 出願番号 | 特願平11-280950                 | (73) 特許権者 | 000190688           |
| (22) 出願日  | 平成11年10月1日(1999.10.1)        |           | 新光電気工業株式会社          |
| (65) 公開番号 | 特開2001-102484(P2001-102484A) |           | 長野県長野市小島田町80番地      |
| (43) 公開日  | 平成13年4月13日(2001.4.13)        | (74) 代理人  | 100077621           |
| 審査請求日     | 平成14年5月27日(2002.5.27)        |           | 弁理士 綿貫 隆夫           |
|           |                              | (74) 代理人  | 100092819           |
|           |                              |           | 弁理士 堀米 和春           |
|           |                              | (72) 発明者  | 古畑 吉雄               |
|           |                              |           | 長野県長野市大字栗田字舎利田711番地 |
|           |                              |           | 新光電気工業株式会社内         |
|           |                              | (72) 発明者  | 小林 剛                |
|           |                              |           | 長野県長野市大字栗田字舎利田711番地 |
|           |                              |           | 新光電気工業株式会社内         |
|           |                              | 審査官       | 今井 拓也               |
|           |                              |           | 最終頁に続く              |

(54) 【発明の名称】 半導体装置及びその製造方法並びにキャリア基板及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

半導体素子と、

該半導体素子を底部に搭載すると共に、該底部の周囲にその位置よりも高い段部を形成した搭載部金属膜と、

該搭載部金属膜の周囲に離間して位置し、前記半導体素子の信号用電極部と電気的に接続した接続部金属膜と、

前記搭載部金属膜及び前記接続部金属膜の実装面側を露出させて前記半導体素子、搭載部金属膜及び接続部金属膜を樹脂封止した樹脂封止部を具備し、

前記搭載部金属膜の段部と前記半導体素子のグランド用電極部とを電気的に接続したことを特徴とする半導体装置。 10

【請求項2】

前記搭載部金属膜及び前記接続部金属膜は、実装面側より金層、パラジウム層、ニッケル層、及びパラジウム層の四層膜により形成されていることを特徴とする請求項1記載の半導体装置。

【請求項3】

請求項1又は2に記載の半導体装置の製造に用いられるキャリア基板であって、金属基材の一面側に、中央部に向けて段状に低くなるように形成された搭載用凹部と、該搭載用凹部の周囲に離間して形成された接続用凹部とが形成され、前記搭載用凹部及び接続用凹部内に搭載部金属膜及び接続部金属膜がそれぞれ形成されていることを特徴とするキャリ 20

ア基板。

【請求項4】

請求項3記載のキャリア基板の製造方法において、

前記金属基材の両面にエッチングレジストを塗布する工程と、

前記エッチングレジストに、前記金属基材の搭載用凹部に対応する部位に、中央抜きパターン及び該中央抜きパターンを囲むリング状抜きパターンをそれぞれ形成すると共に、前記金属基材の接続用凹部に対応する部位に、接続用抜きパターンを形成する工程と、

前記エッチングレジストをマスクとして前記金属基材をハーフエッチングし、前記リング状抜きパターンと中央抜きパターンとの間の金属基材をサイドエッチングにより除去して中央部よりも高いワイヤ接続用の段部を有する搭載用凹部を形成すると共に、該搭載用凹部の周囲に離間してワイヤ接続用の接続用凹部を形成する工程と、

前記エッチングレジストを金属膜形成用のマスクとして搭載用凹部及び接続用凹部に、搭載部金属膜及び接続部金属膜をそれぞれ形成する工程と、

前記金属膜形成用のマスクとして用いたエッチングレジストを除去する工程と含むことを特徴とするキャリア基板の製造方法。

10

【請求項5】

請求項3記載のキャリア基板を用いた半導体装置の製造方法において、

前記キャリア基板の搭載部金属膜に半導体素子を搭載する工程と、

前記半導体素子のグランド用電極部と前記搭載部金属膜の段部とをワイヤボンディング接続により電氣的に接続すると共に、前記半導体素子の信号用電極部と前記接続部金属膜とをワイヤボンディング接続により電氣的に接続する工程と、

前記搭載部金属膜、前記接続部金属膜及び前記半導体素子を封止して樹脂封止部を形成する工程と、

前記キャリア基板から前記樹脂封止部を前記搭載部金属膜及び接続部金属膜と共に分離する工程とを含むことを特徴とする半導体装置の製造方法。

20

【請求項6】

前記半導体素子を搭載部金属膜に搭載した後、前記キャリア基板の前記搭載部金属膜及び接続部金属膜上にスタッドバンプを形成する工程を有することを特徴とする請求項5記載の半導体装置の製造方法。

【請求項7】

前記金属基材をエッチングにより除去して前記キャリア基板から前記樹脂封止部を分離することを特徴とする請求項5又は6記載の半導体装置の製造方法。

30

【請求項8】

前記樹脂封止部を前記キャリア基板から引き剥がして分離することを特徴とする請求項5又は6記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する利用分野】

本発明は半導体装置及びその製造方法並びにキャリア基板及びその製造方法に関する。

【0002】

40

【従来の技術】

今日、携帯電話などの小型の電子機器の普及により、該電子機器に装備されている半導体装置にも、小型化、低コスト化が求められている。従来のリードフレームに半導体素子を搭載した樹脂封止してなる半導体装置は、インナーリードからアウターリードへの引き回し面積や、実装面積が大きい。また、BGA (Ball・Grid・Array) タイプの半導体装置は、半導体素子を搭載する基板を用いるため製造コストが高くなるなどの課題があった。

【0003】

そこで、半導体装置を小型化して実装面積を縮小し、低コスト化を図ることを意図して、例えば特開平9-162348号公報に示す半導体装置が提案されている。この特開平9-162348号公報に示す半導体装置は、素子固定樹脂に搭載された半導体素子と、該

50

半導体素子がエポキシ樹脂により封止されてなる樹脂パッケージと、該樹脂パッケージの実装面側に形成された樹脂突起を覆う金属膜とを有し、半導体素子の電極部と金属膜とがワイヤボンディングにより電氣的に接続されている。この半導体装置は、リードフレームを用いた場合のような、インナーリードやアウターリードが不要であり、BGAタイプのような搭載基板が不要であり、金属膜が熱放散性を向上させたり、基板実装する際に接続端子と同様の機能を果たすため実装性が良い。

#### 【0004】

上記半導体装置のうち高周波用の半導体素子を搭載するものにおいては、ノイズの混入等を防止して電氣的特性を安定させるため半導体素子を搭載する搭載部金属膜をグランド用端子として使用することが望ましい。よって、半導体素子のグランド用電極部と搭載部金属膜とを電氣的に接続する必要がある。

10

例えば、図4に示す半導体装置51において、半導体素子52を搭載した搭載部金属膜53及び半導体素子52と電氣的に接続された接続部金属膜54は、実装面側に膨出して形成されている。この搭載部金属膜53の周縁部には、グランド用接続部55が外側に延設して形成されている。半導体素子52のグランド用電極部とグランド用接続部55とはワイヤ56により電氣的に接続されており、信号用電極部と接続部金属膜54とはワイヤ58により電氣的に接続されている。

#### 【0005】

また、搭載部金属膜53を可能な限りコンパクトに設計し、ワイヤ56の長さを可能な限り短くするためには、グランド用接続部55を半導体素子52の直近に設けることが好ましい。このため、搭載部金属膜53を段状に形成したいという要望があった。この搭載部金属膜53を段状に形成するため、半導体装置51の製造用のキャリア基板の製造方法について、図5(a)～(h)及び図6(a)(b)を参照して説明する。尚、図5においては、接続部金属膜54については、図示を省略するものとし、搭載部金属膜53の形成工程を中心に説明する。

20

#### 【0006】

図5(a)において、例えば銅板などの金属基材60の両面にエッチングレジスト(感光性レジスト)61を塗布する。次に、図5(b)において、所要の大きさに中央抜きパターン62を形成すべくフォトマスクを重ね合わせて露光現像を行いレジストパターンを形成する(図6(a)参照)。次に、図5(c)において、1段目のハーフエッチングを行い(金属基材60の板厚の約 $1/4$ )、接続用凹部63を形成する。この場合、金属基材60に銅板を用いた場合には、エッチング液は塩化第2鉄などが好適に用いられる。次に、図5(d)において、エッチングレジスト61を剥離して、金属基材60に接続用凹部63が形成される。

30

#### 【0007】

図5(e)において、接続用凹部63が形成された金属基材60に、再度エッチングレジスト(感光性レジスト)61を塗布して、所要の大きさに中央抜きパターン64を形成すべくフォトマスクをアライメントして重ね合わせて露光現像を行いレジストパターンを形成する(図6(b)参照)。次に、図5(f)において、2段目のハーフエッチングを行い(金属基材60の板厚の約 $1/2$ )、搭載用凹部65を形成する。次に、図5(g)において、エッチングレジスト61を剥離して、金属基材60に深さの異なる接続用凹部63と搭載用凹部65が段状に形成される。尚、ハーフエッチングの面積や深さはフォトマスクの中央抜きパターンのデザインを変えることで、自在に調整できる。

40

#### 【0008】

次に、図5(h)において、金属基材60の接続用凹部63と搭載用凹部65以外の部位を図示しないレジストで覆って、電解めっき法、蒸着法或いはスパッタリング法などにより金属膜を多層形成する。これによって、搭載部金属膜53が段状に形成されたキャリア基板66が形成される。

#### 【0009】

【発明が解決しようとする課題】

50

しかしながら、上記キャリア基板66の搭載部金属膜53を段状に形成するために、金属基材60に対してエッチングレジスト61の塗布から露光現像を経てハーフエッチングを行うまでの工程を複数回繰り返すのは、製造工程が複雑になり、製造コストが増加する。また、例えばエッチングレジスト61を露光現像して、大きさが異なる1回目の中央抜きパターン62と2回目の中央抜きパターン64とを重ねる位置で形成する場合、高度なアライメント精度が要求されるため、不良品が多発して歩留まりが低下するおそれがあった。

#### 【0010】

本発明の目的は、上記従来技術の課題を解決し、製造工程を簡略化して、低コストで量産可能な半導体装置を及びその製造方法並びに該半導体装置に用いられるキャリア基板及びその製造方法を提供することにある。

10

#### 【0011】

##### 【課題を解決するための手段】

上記課題を解決するため、本発明は次の構成を備える。

即ち、半導体装置においては、半導体素子と、該半導体素子を底部に搭載すると共に、該底部の周囲にその位置よりも高い段部を形成した搭載部金属膜と、該搭載部金属膜の周囲に離間して位置し、半導体素子の信号用電極部と電氣的に接続した接続部金属膜と、搭載部金属膜及び接続部金属膜の実装面側を露出させて半導体素子、搭載部金属膜及び接続部金属膜を樹脂封止した樹脂封止部とを具備し、搭載部金属膜の段部と半導体素子のグランド用電極部とを電氣的に接続したことを特徴とする。

20

また、搭載部金属膜及び接続部金属膜は、実装面側より金層、パラジウム層、ニッケル層、及びパラジウム層の四層膜により形成されていることを特徴とする。

#### 【0012】

上記半導体装置の製造に用いられるキャリア基板においては、金属基材の一面側に、中央部に向けて段状に低くなるように形成された搭載用凹部と、該搭載用凹部の周囲に離間して形成された接続用凹部とが形成され、搭載用凹部及び接続用凹部内に搭載部金属膜及び接続部金属膜がそれぞれ形成されていることを特徴とする。

また、キャリア基板の製造方法においては、金属基材の両面にエッチングレジストを塗布する工程と、エッチングレジストに、金属基材の搭載用凹部に対応する部位に、中央抜きパターン及び該中央抜きパターンを囲むリング状抜きパターンをそれぞれ形成すると共に、金属基材の接続用凹部に対応する部位に、接続用抜きパターンを形成する工程と、エッチングレジストをマスクとして金属基材をハーフエッチングし、リング状抜きパターンと中央抜きパターンとの間の金属基材をサイドエッチングにより除去して中央部よりも高いワイヤ接続用の段部を有する搭載用凹部を形成すると共に、該搭載用凹部の周囲に離間してワイヤ接続用の接続用凹部を形成する工程と、エッチングレジストを金属膜形成用のマスクとして搭載用凹部及び接続用凹部に、搭載部金属膜及び接続部金属膜をそれぞれ形成する工程と、金属膜形成用のマスクとして用いたエッチングレジストを除去する工程と含むことを特徴とする。

30

#### 【0013】

また、上記キャリア基板を用いた半導体装置の製造方法においては、キャリア基板の搭載部金属膜に半導体素子を搭載する工程と、半導体素子のグランド用電極部と前記搭載部金属膜の段部とをワイヤボンディング接続により電氣的に接続すると共に、前記半導体素子の信号用電極部と前記接続部金属膜とをワイヤボンディング接続により電氣的に接続する工程と、搭載部金属膜、接続部金属膜及び半導体素子を封止して樹脂封止部を形成する工程と、キャリア基板から樹脂封止部を搭載部金属膜及び接続部金属膜と共に分離する工程とを含むことを特徴とする。

40

#### 【0014】

また、半導体装置の製造方法において、半導体素子を搭載部金属膜に搭載した後、キャリア基板の搭載部金属膜及び接続部金属膜上にスタッドバンプを形成する工程を有していても良い。

50

また、キャリア基板から樹脂封止部を搭載部金属膜及び接続部金属膜と共に分離する場合、金属基材をエッチングにより除去してキャリア基板から樹脂封止部を分離したり、或いは樹脂封止部をキャリア基板から引き剥がして分離しても良い。

#### 【0015】

##### 【発明の実施の形態】

以下、本発明の好適な実施の形態について添付図面と共に詳述する。

本実施例では、携帯電話などの電子機器に用いられる高周波アナログ用ICを搭載した半導体装置及びその製造方法について説明するものとする。図1(a)～(j)は半導体装置の製造工程を示す説明図、図2は金属膜の一例を示す断面説明図、図3は図1(b)の矢印C-C矢視図である。

10

#### 【0016】

先ず、半導体装置の概略構成について説明する。図1(j)において、1は半導体装置であり、以下の構成を有する。半導体素子2は接着剤層3を介して段状に形成された搭載部金属膜4の底部に搭載されている。この接着剤層3としては、熱放散性及び導電性を有する材料、例えば銀の粒子を含んだ導電性エポキシ樹脂剤が好適に用いられる。半導体素子2の電極部2aのうちグランド用電極部は、搭載部金属膜4の底部の周囲に形成された該底部よりも高い段部4aに金線などのワイヤ6により電氣的に接続されている。また、半導体素子2の電極部2aのうち信号用電極部は、搭載部金属膜4の周囲に離間して形成された接続部金属膜5と金線などのワイヤ6により電氣的に接続されている。半導体素子2、該半導体素子2を搭載した搭載部金属膜4及び接続部金属膜5はエポキシ樹脂による樹脂封止部7に封止されている。搭載部金属膜4や接続部金属膜5は、樹脂封止部7の実装面側に突出して露出形成されている。本実施例では、搭載部金属膜4は半導体装置1のダイパッド、放熱板及びグランド端子部を兼用しており、接続部金属膜5は信号ラインとなる接続端子部として各々機能している。

20

#### 【0017】

また、搭載部金属膜4や接続部金属膜5は多層形成された金属膜により構成されている。本実施例では、図2に示すように、外層となる実装面側より金層9、パラジウム層10、ニッケル層11、及びパラジウム層12の四層膜により形成されている。外層は基板端子とのはんだ接合性、内層はワイヤ6との接合性を考慮して様々な金属膜による組み合わせが適用可能である。

30

#### 【0018】

次に半導体装置1の製造工程について図1(a)～(j)及び図3を参照して説明する。図1(a)において、銅板などの金属基材13を用いてその両面にエッチングレジスト14を塗布する。このエッチングレジスト14には、例えば感光性樹脂が好適に用いられる。このエッチングレジスト14上にフォトマスクを重ね合わせて露光現像することにより、金属膜形成部位に対応するエッチングレジスト14を除去して図1(b)に示すレジストパターン15を形成する。具体的には、図3に示すように、金属基材13の搭載用凹部16に対応する部位に、中央抜きパターン20及び該中央抜きパターン20を囲むリング状抜きパターン21を各々形成する。また、図1(b)に示すように、金属基材13の接続用凹部17に対応する部位に、接続用抜きパターン22を形成する。

40

#### 【0019】

次に、図1(c)において、エッチングレジスト14をマスクとして金属基材13をハーフエッチングして搭載用凹部16と接続用凹部17を形成する。具体的には、リング状抜きパターン21と中央抜きパターン20間の金属基材13をサイドエッチングにより除去して中央部よりも一段高い段部を有する搭載用凹部16を形成すると共に、該搭載用凹部16の周囲に離間して接続用凹部17を形成する。

このように、搭載用凹部16とその周囲に離間して接続用凹部17が1回の露光エッチング工程でそれぞれ形成される。この場合、ハーフエッチングの面積や深さは、リング状抜きパターン21と中央抜きパターン20の大きさや形状などのフォトマスクのデザインを変えることで自在に調整できる。また、金属基材13として銅板を用いた場合には、エッ

50

チング液には塩化第2鉄等が好適に用いられる。

#### 【0020】

次に、図1(d)において、エッチングレジスト14をマスクとして搭載用凹部16及び接続用凹部17内に電解めっきにより金属膜を多層形成して、搭載部金属膜4及び接続部金属膜5をそれぞれ形成する。前述したように実装面側より金層9、パラジウム層10、ニッケル層11、及びパラジウム層12の四層膜にて形成する。

また、上記各金属膜は電解めっき法に限らず、蒸着法或いはスパッタリング法により形成しても良い。尚、各金属膜と金属基材13との分離性を高めるため、予め、搭載用凹部16及び接続用凹部17に導電ペーストなどの分離性を高める部材を塗布しておいても良い。

10

#### 【0021】

次に、図1(e)において、金属基材13の両面を覆うエッチングレジストを除去してキャリア基板18が形成される。キャリア基板18の中央部には搭載部金属膜4が段状(本実施例では2段)に形成され、その周囲には接続部金属膜5が離間して多数形成されている。

#### 【0022】

次に、図1(f)において、キャリア基板18に形成された搭載部金属膜4に接着剤層3を介して半導体素子2を搭載する。接着剤層3としては、熱放散性及び導電性を考慮して銀の粒子を含んだエポキシ樹脂剤(銀ペースト)が好適に用いられる。

次いで、図1(g)において、搭載部金属膜4の段部4a及び接続部金属膜5に、例えば金バンプなどのスタッドバンプ19を形成する。このスタッドバンプ19は、例えば特開平10-79448号に開示されたように、キャピラリを用いてパラジウム層12に超音波溶接により金ボールをボールボンディングし、該金ボールをキャピラリの下動により一旦押し潰してから上動させて金ワイヤを切断することにより形成される。このように金ボールを押し潰すことにより、パラジウム層12に強固に接合させることができる。また、スタッドバンプ19とワイヤ6とは同一材質であるため、接合性を向上させることができる。尚、このスタッドバンプ19は、ワイヤ6を直接接続部金属膜5や段部4aに接合可能な場合には省略することも可能である。

20

#### 【0023】

次に、図1(h)において、半導体素子2の電極部2aと、搭載部金属膜4及び接続部金属膜5に形成されたスタッドバンプ19とをワイヤ6により電氣的に接続する。このとき、ワイヤボンディングはキャピラリにより先ずワイヤ6の一端を電極部2a側に接合してから他端をスタッドバンプ19に接合する。或いは先ずワイヤ6の一端をスタッドバンプ19に接合してから他端を電極部2a側に接合しても良い。この場合には、ワイヤループの低背化を図ることができる。尚、高密度配線に伴うショート等の不具合を防止するため、金ワイヤ6は、絶縁材料により被覆された被覆ワイヤであっても良い。

30

#### 【0024】

次に、図1(i)において、キャリア基板18を図示しない樹脂封止装置に搬入して、エポキシ樹脂により樹脂封止する。キャリア基板18の一面側に搭載された半導体素子2や搭載部金属膜4及び接続部金属膜5の半導体素子搭載面側は樹脂封止部7により覆われている。

40

#### 【0025】

次に、図1(j)において、キャリア基板18から樹脂封止部7を搭載部金属膜4及び接続部金属膜5と共に分離する。分離工程は、搭載部金属膜4及び接続部金属膜5に相当する各金属膜を残して金属基材13をエッチングにより除去することにより分離しても良いし、或いは樹脂封止部7をキャリア基板18から機械的に引き剥がすことにより分離しても良い。

#### 【0026】

このように、半導体装置1の搭載部金属膜4をハーフエッチングにより段状に形成したので、半導体素子2の直近に形成された段部4aと半導体素子2のグランド用電極部とをワ

50

イヤ6により最短距離で接続できる。これによって、搭載部金属膜4をグランド端子部に形成することができ、半導体素子2へのノイズの侵入を抑えてシールド効果を高めることができる。

また、搭載部金属膜4を1回の露光エッチング工程を経て段状に形成できるので、半導体装置1の製造工程を大幅に簡略化して、低コストで量産化を図ることが可能である。

また、半導体装置1に用いられるキャリア基板18及びその製造方法によれば、搭載部金属膜4を1回の露光エッチング工程を経て段状に形成できるので、2回目以降の露光エッチング工程を行う際に1回目に形成されたエッチングパターンに対してフォトマスクを高精度にアライメントする必要もないので、不良品の発生率を低減させて歩留まりを向上させることができる。

10

#### 【0027】

以上、本発明の好適な実施例について種々述べてきたが、本発明は上述した各実施例に限定されるものではなく、例えば多層に形成した各金属膜の構成や材質は適宜変更可能であり、段状に形成した搭載部金属膜4の段部4aの数などは任意に変更可能である等、発明の精神を逸脱しない範囲で多くの改変を施し得るのはもちろんである。

#### 【0028】

##### 【発明の効果】

本発明に係る半導体装置及びその製造方法を用いると、半導体装置の搭載部金属膜をハーフエッチングにより段状に形成したので、半導体素子の直近に形成された段部と半導体素子のグランド用電極部とをワイヤにより最短距離で接続できる。これによって、搭載部金属膜をグランド端子部に形成することができ、半導体素子へのノイズの侵入を抑えてシールド効果を高めることができる。

20

また、搭載部金属膜を1回の露光エッチング工程を経て段状に形成できるので、半導体装置の製造工程を大幅に簡略化して、低コストで量産化を図ることが可能である。

また、半導体装置に用いられるキャリア基板及びその製造方法によれば、搭載部金属膜を1回の露光エッチング工程を経て段状に形成できるので、2回目以降の露光エッチング工程を行う際に1回目に形成されたエッチングパターンに対してフォトマスクを高精度にアライメントする必要もないので、不良品の発生率を低減させて歩留まりを向上させることができる。

##### 【図面の簡単な説明】

30

【図1】半導体装置の製造工程を示す説明図である。

【図2】金属膜の一例を示す断面説明図である。

【図3】図1(b)の矢印C-C矢視図である。

【図4】従来の半導体装置の断面説明図である。

【図5】従来のキャリア基板の製造工程を示す説明図である。

【図6】従来のエッチングレジストを示す説明図である。

##### 【符号の説明】

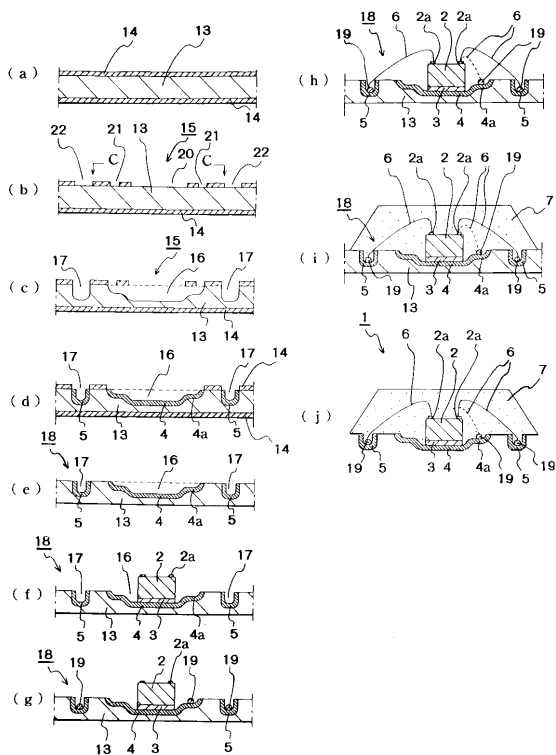
- 1 半導体装置
- 2 半導体素子
- 2a 電極部
- 3 接着剤層
- 4 搭載部金属膜
- 4a 段部
- 5 接続部金属膜
- 6 ワイヤ
- 7 樹脂封止部
- 9 金層
- 10, 12 パラジウム層
- 11 ニッケル層
- 13 金属基材

40

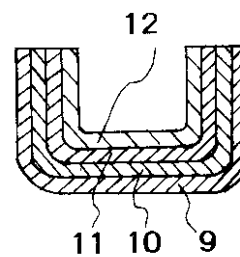
50

- 14 エッチングレジスト
- 15 レジストパターン
- 16 搭載用凹部
- 17 接続用凹部
- 18 キャリア基板
- 19 スタッドバンプ
- 20 中央抜きパターン
- 21 リング状抜きパターン
- 22 接続用抜きパターン

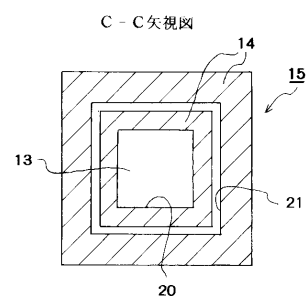
【図 1】



【図 2】

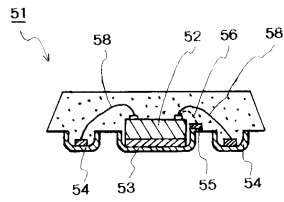


【図 3】

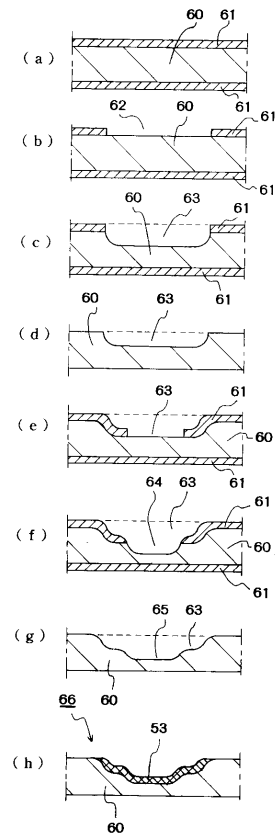




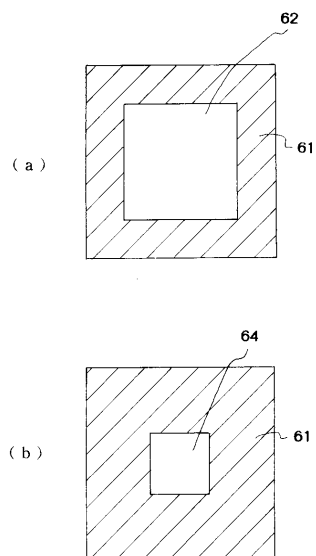
【図 4】



【図 5】



【図 6】



---

フロントページの続き

(56)参考文献 特開平11-067838 (JP, A)  
特開平11-150143 (JP, A)  
特開平09-162348 (JP, A)

(58)調査した分野(Int.Cl.<sup>7</sup>, DB名)  
H01L 23/12  
H01L 23/50