



(12) 发明专利

(10) 授权公告号 CN 1705300 B

(45) 授权公告日 2010.08.11

(21) 申请号 200510075823.1

US 6577690 B1, 2003.06.10, 全文.

(22) 申请日 2005.06.01

US 5414732 A, 1995.05.09, 说明书第 5 栏第 65 行 - 第 6 栏第 18 行, 附图 7.

(30) 优先权数据

60/576,371 2004.06.02 US

10/879,673 2004.06.29 US

审查员 李普昕

(73) 专利权人 美国博通公司

地址 美国加州

(72) 发明人 托马斯·J·科尔兹

布鲁斯·J·柯里文

阿弗希·莫太茨

(74) 专利代理机构 深圳市顺天达专利商标代理

有限公司 44217

代理人 蔡晓红

(51) Int. Cl.

H04L 25/03 (2006.01)

H04L 25/08 (2006.01)

(56) 对比文件

US 6353604 B2, 2002.03.05, 说明书第 53 栏第 56 行 - 第 55 栏第 20 行, 附图 24.

US 2004/0076245 A1, 2004.04.22, 全文.

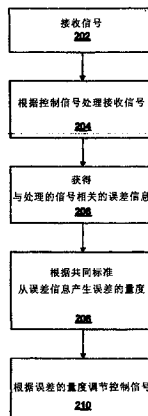
权利要求书 1 页 说明书 21 页 附图 17 页

(54) 发明名称

利用通用标准调节多重控制回路的系统和方
法

(57) 摘要

在一个系统如通信接收器中利用抖动算法调节该系统中的一个或多个参数可减小该系统中的数据误差如均方差。该抖动算法可以一种嵌套的方法被应用于多于一个参数。在一个参数被调节之后,该抖动算法可以被修正以立即检查 MSE (Mean Square Error, 均方差)。



1. 一种处理接收信号的方法,其特征在于,该方法包括:
接收信号;
利用多个控制信号处理该接收信号;
从处理的信号中捕获至少一个误差信号,抖动算法电路采用抖动算法以一种嵌套的方式应用于多于一个参数并调节所述误差信号以减小接收信号中的均方差,以及根据至少一个误差信号和通用误差测量标准,调节所述控制信号。
2. 一种处理信号的系统,其特征在于,该系统包括:
至少一个处理元件,以根据多个控制信号处理接收信号;
至少一个误差获得元件,从处理的信号中获得至少一个误差信号;
至少一个误差计算元件,根据所述至少一个误差信号和共同误差测量标准,计算误差的至少一个量度;
至少一个抖动算法电路,采用抖动算法以一种嵌套的方式应用于多于一个参数并调节所述误差信号以减小接收信号中的均方差,以及
至少一个控制信号发生器,根据所述误差的至少一个量度调节所述控制信号。
3. 根据权利要求2所述的处理信号的系统,其特征在于:所述误差测量标准包括方差。
4. 根据权利要求2所述的处理信号的系统,其特征在于:所述误差测量标准包括均方差。
5. 根据权利要求2所述的处理信号的系统,其特征在于:所述至少一个处理元件包括时钟恢复电路及至少一个控制信号,以为该时钟恢复电路提供相位调节。
6. 根据权利要求2所述的处理信号的系统,其特征在于:所述至少一个处理元件包括判决反馈均衡器及至少一个控制信号,以为该判决反馈均衡器提供均衡参数。
7. 根据权利要求2所述的处理信号的系统,其特征在于:所述至少一个处理元件包括连续时间滤波器及至少一个控制信号,以为该连续时间滤波器提供带宽调节。
8. 根据权利要求2所述的处理信号的系统,其特征在于:所述至少一个处理元件包括模拟-数字转换器以采样处理的信号和锁环电路以为模拟-数字转换器生成采样时钟信号,其中至少一个控制信号为锁环电路提供相位调节。
9. 根据权利要求2所述的处理信号的系统,其特征在于:所述至少一个控制信号发生器被设置以根据抖动算法调节多个控制信号。
10. 一种处理接收信号的方法,其特征在于,该方法包括:
接收一信号;
根据多个控制信号处理该接收信号,该处理包括:
根据至少第一控制信号恢复至少一个时钟信号;以及
根据至少第二控制信号应用自适应均衡;
从处理的信号中获得至少一个误差信号;通过抖动算法电路采用抖动算法以一种嵌套的方式应用于多于一个参数并调节所述误差信号以减小接收信号中的均方差,以及调节该至少第一控制信号和该至少第二控制信号以最小化方差。

利用通用标准调节多重控制回路的系统和方法

技术领域

[0001] 本发明涉及数据通信,特别涉及一种利用通用标准控制多种控制回路以减少数据信号中的误差的系统和方法。

背景技术

[0002] 在典型的数据通信系统中,数据由发射器通过如电缆、光缆等传输介质发送至接收器。通常,数据以一种便于在介质上有效传输的方式编码。例如,数据可以编码成二进制数据流(例如符号),作为一个信号通过介质而被传送。

[0003] 在许多应用中,数据流中的符号在经过介质时被破坏。例如,介质中固有的带宽限制趋向于引起接收信号中数据失真强度的增加。特别是,有限带宽信道趋向于扩展发射脉冲。如果该扩展脉冲的宽度超过符号持续时间,就可能发生邻近脉冲交迭的状况,降低接收器的性能。这种现象被称为符号间干扰(inter-symbol interference,简称“ISI”)。通常,当发射器与接收器之间的数据传输率或距离增加,介质的带宽限制趋于导致更大的符号间干扰。

[0004] 为补偿接收信号中的这类问题,传统高速接收器包括滤波器和均衡器,如可消除符号间干扰或其他失真的部分影响。而且,有些应用方案使用自适应滤波器或均衡器,自动地调节它们的特性,以适应传输介质的特性变化。具有代表性的是,该适应过程包括生成控制滤波器或均衡器特性的参数。最后,多种算法得以发展以生成这些参数。

[0005] 最小均方(Least Mean Square,简称“LMS”)算法一般用于最优化各种应用的参数,这些应用如有限脉冲响应(finite impulse response,简称“FIR”)滤波器和自适应均衡器如判决反馈均衡器(decisionfeedback equalizers,简称“DFE”)。通常,LMS算法通过根据算法修改当前参数,生成自适应参数,该算法考虑接收数据的当前或前一采样。例如,对一个两抽头判决反馈均衡器,LMS算法可以用下列等式描述:

[0006] $g1(n) = g1(n-1) + \mu * e * y1$ 等式一

[0007] $g2(n) = g2(n-1) + \mu * e * y2$ 等式二

[0008] 其中 $g(n-1)$ 代表紧接参数 n 的前一参数, μ 是一个关于如反馈回路增益和回路收敛速度的标量, e 是误差信号, $y1$ 和 $y2$ 是接收数据的前一采样。

[0009] LMS算法不适用于接收数据的前一采样是无效的应用中。例如,传统连续时间滤波器不产生通过滤波器的数据的前一状态。因此,就需要各种技术以调节接收器中的元件的特性。

[0010] 基于上述问题,存在对改进的技术的需要,以减少数据信号中的误差,特别是在可用多种技术控制数据信号处理的应用中。

发明内容

[0011] 本发明涉及一种利用通用标准调节多种控制数据信号处理的控制回路、以减少数据信号中的误差的系统和方法。为方便起见,依照本发明建构的系统或实施的方法的实施

例,在此简称为“实施例”。在一个实施例中,系统利用依照共同误差测量标准调节的多个控制信号处理接收信号。例如,该系统可包括几个处理元件,其中每一处理元件的特性可用一个独立控制信号调节。为提高该系统的性能,每个信号可通过比较控制信号的不同值下接收器的性能来调节。在这里,接收器的性能依照特定误差测量标准来测量。因此,每个控制信号利用共同的误差测量标准来调节。

[0012] 在一个实施例中,该系统是通信接收器,处理接收信号并试图从接收信号恢复原始发射信号。在这里,接收器的性能可通过比较接收数据与发射数据确定(或近似或估计等)接收数据中的任何误差来测量。该误差标准可以包括但不限于方差、误比特率或绝对值误差。因此,控制信号可以基于这种误差的计算而被调节。例如,系统调节每个控制信号的值,然后为各个值比较系统中的误差。而后,控制信号的最佳值被作为提供最小误差的值的组合。

[0013] 在一个实施例中,通信接收器包括具有可调均衡参数的判决反馈均衡器和具有可调脉冲的时钟恢复电路,以及,在一些实施例中,其它可调处理元件。实际上,这些可调元件可以是相互依赖的。例如,调节一个元件的一个参数可能影响另一个元件的可调参数的最佳值。通过使用通用标准调节这些相互依赖的控制回路,与传统通信接收器相比,本系统可提供改善的稳定性。作为一个例子,每个可调参数被调节,以最小化接收信号中某些形式的方差(如均方差)。

[0014] 本发明一方面涉及一种利用抖动算法减小数据信号中的误差的系统和方法。在一些实施例中,电路连续调节系统中的一个或多个参数以减小系统中的数据误差(如均方差,“MSE”)。调节一个参数后,该电路确定该误差是否已经减小,并作为调节结果。当调节减小了该误差,该电路继续以同一方向(如向上或向下)调节该参数。相反,当调节增加了误差,该电路以相反方向调节该参数。

[0015] 在一些实施例中,抖动算法以一种嵌套的方式应用于多于一个参数。例如,该电路可首先调节第一参数直到该算法收敛。在一些实施例中,当第一参数的值被发现提供了“最佳”误差,该算法可被认为已经收敛。然后该电路进一步调节第二参数,并接着对第一参数重复抖动算法直到该算法对第一参数再次收敛。而后,该电路确定误差是否已被减小。如果已被减小,该电路以同一方向继续调节该第二参数。如果没有被减小,该电路以相反方向调节该第二参数。重复该过程直至算法对第一参数收敛。

[0016] 在一些实施例中,电路在通信接收器中执行抖动算法以减小接收数据中的均方差。在此,电路控制通信接收器中的元件的一个或多个参数。例如,接收器可包括具有可调带宽的连续时间滤波器、具有可调延迟的判决反馈均衡器和具有可调定时的延迟锁定回路。通过利用抖动算法控制这些参数的一个或多个,该电路可减小接收数据中的 MSE。

[0017] 而且,通过利用通用标准如均方差调节每一回路,系统可呈现相对好的稳定性。此外,这些控制回路可被组合在具有判决反馈均衡器的接收器中,该判决反馈均衡器利用以均方差为基础的算法(如 LMS),以调节该判决反馈均衡器的均衡参数。在此,每一控制回路将根据共同误差测量标准即方差(或在这个例子中更特别地,指均方差)被调节。结果是,传统系统中遇到的一些稳定性问题可被避免。

[0018] 在一些实施例中,抖动算法被修正以在参数被改变后立即检查 MSE。在此,电路不等待对其他参数嵌套抖动算法的收敛。如果 MSE 增大,参数立刻变回其前一值。如果 MSE

不变或减小,该参数留在该新值。在此,该参数可保持在导致的最低 MSE 值,而不是在该值和导致的较高 MSE 值之间摇摆。

[0019] 根据本发明的一个方面,其提供了一种处理接收信号的方法,该方法包括:

[0020] 接收一个信号;

[0021] 根据多个控制信号处理该接收信号;

[0022] 从处理的信号中获得至少一个误差信号;以及

[0023] 根据至少一个误差信号和共同误差测量标准,调节所述控制信号。

[0024] 优选地,所述误差测量标准包括方差。

[0025] 优选地,所述误差测量标准包括均方差。

[0026] 优选地,所述处理包括时钟恢复及至少一个控制信号,以为该时钟恢复提供相位调节。

[0027] 优选地,所述处理包括判定反馈均衡及至少一个控制信号,以为该判定反馈均衡提供均衡参数。

[0028] 优选地,所述处理包括连续时间滤波及至少一个控制信号,以为该连续时间滤波提供带宽调节。

[0029] 优选地,所述处理包括为模拟-数字转换器生成采样时钟信号至少一个控制信号为生成该采样时钟信号提供相位调节。

[0030] 优选地,所述调节包括抖动。

[0031] 优选地,所述调节包括嵌套的抖动。

[0032] 优选地,所述获得包括采样处理信号。

[0033] 优选地,所述获得包括采样软判定信号。

[0034] 根据本发明的一个方面,提供了一种信号处理系统,该系统包括:

[0035] 至少一个处理元件,根据多个控制信号处理接收信号;

[0036] 至少一个误差获得元件,从处理的信号中获得至少一个误差信号;

[0037] 至少一个误差计算元件,根据所述至少一个误差信号和共同测量标准,计算误差的至少一个量度;以及

[0038] 至少一个控制信号发生器,根据所述误差的至少一个量度调节所述控制信号。

[0039] 优选地,所述误差测量标准包括方差。

[0040] 优选地,所述误差测量标准包括均方差。

[0041] 优选地,所述至少一个处理元件包括时钟恢复电路及至少一个控制信号,以为该时钟恢复电路提供相位调节。

[0042] 优选地,所述至少一个处理元件包括判决反馈均衡器及至少一个控制信号,以为该判决反馈均衡器提供均衡参数。

[0043] 优选地,所述至少一个处理元件包括连续时间滤波器及至少一个控制信号,以为该连续时间滤波器提供带宽调节。

[0044] 优选地,所述至少一个处理元件包括模拟-数字转换器以采样处理的信号和锁环电路以为模拟-数字转换器生成采样时钟信号,其中至少一个控制信号为锁环电路提供相位调节。

[0045] 优选地,所述处理的信号包括软判定信号。

- [0046] 优选地,所述至少一个控制信号发生器被设置以根据抖动算法调节多个控制信号。
- [0047] 根据本发明的一个方面,提供一种处理接收信号的方法,该方法包括:
- [0048] 根据均衡参数信号,判定反馈均衡输入信号,以生成至少一个均衡信号;
- [0049] 根据相位调节信号,从所述至少一个均衡信号的至少一部分恢复时钟信号;
- [0050] 从所述至少一个均衡信号的至少一部分获得误差信息;
- [0051] 根据通用误差标准,从误差信息计算误差的第一量度和误差的第二量度;以及
- [0052] 根据误差的第一量度调节所述均衡参数信号,以调节至少一个均衡参数;以及
- [0053] 根据误差的第二量度调节所述相位调节信号,以调节所恢复的时钟信号的相位。
- [0054] 优选地,所述误差标准包括方差。
- [0055] 优选地,所述误差标准包括均方差。
- [0056] 优选地,所述方法包括:
- [0057] 根据带宽调节信号连续时间滤波接收信号,以提供所述输入信号;
- [0058] 根据通用误差标准从误差信息计算误差的第三量度;以及
- [0059] 根据该误差的第三量度调节带宽调节信号。
- [0060] 优选地,所述调节相位调节信号和带宽调节信号包括嵌套的抖动。
- [0061] 优选地,所述方法包括:
- [0062] 根据采样时钟相位调节信号为模拟-数字转换器生成采样时钟信号;
- [0063] 根据通用误差标准,从所述误差信息计算误差的第四量度;以及
- [0064] 根据误差的第四量度调节所述采样时钟相位调节信号。
- [0065] 根据本发明的一个方面,提供一种利用抖动算法减小系统中的误差的方法,该方法包括:
- [0066] 测量该系统中的第一误差;
- [0067] 调节该系统中的第一参数;
- [0068] 在调节该第一参数之后、与第二参数相关的收敛发生之前,测量系统中的第二误差;
- [0069] 比较该第一误差和该第二误差;以及
- [0070] 根据该第一误差和该第二误差的比较,调节该系统中的该第一参数。
- [0071] 优选地,所述调节包括当所述第一误差与所述第二误差的比较显示第二误差大于第一误差时,将所述第一参数设回前一值。
- [0072] 优选地,在与第二参数相关的收敛发生之前,所述第一参数被设回前一值。
- [0073] 优选地,在所述第一误差与所述第二误差的比较显示第二误差大于第一误差时,所述第一参数被立刻设回前一值。
- [0074] 优选地,所述调节包括当所述第一误差与所述第二误差的比较显示第二误差不大于第一误差时,将所述第一参数留在当前值。
- [0075] 优选地,所述第一误差和所述第二误差各自从软判定信号中产生。
- [0076] 优选地,在与第二参数相关的收敛发生之前该系统中的第二误差的测量仅为该系统中较慢的回路而被执行。
- [0077] 优选地,所述较慢的回路判定均衡器路径延迟调节和模拟-数字转换器定时调

节至少之一相关。

[0078] 优选地,所述第一误差和所述第二误差从近似该系统中的均方差的信号中产生。

[0079] 优选地,与第二参数相关的收敛包括调节该第二参数定义数量的次数。

[0080] 优选地,与第二参数相关的收敛包括调节所述第二参数直到最小误差被测量到。

[0081] 优选地,所述第一参数调节该系统的第一均衡特性。

[0082] 优选地,所述第二参数调节该系统的第二均衡特性。

[0083] 根据本发明的一个方面,提供一种利用嵌套的抖动算法减小系统中的误差的方法,该方法包括:

[0084] a) 测量该系统中的第一误差;

[0085] b) 调节该系统中的第一参数;

[0086] c) 通过调节该系统中的第二参数,达到与该第二参数相关的收敛;

[0087] d) 达到与第二参数相关的收敛后,测量系统中的第二误差;

[0088] e) 比较该第一误差和该第二误差;

[0089] f) 根据该第一误差和该第二误差的比较,调节该第一参数;以及

[0090] g) 重复 c-f 操作,直到达到与第一参数相关的收敛。

[0091] 优选地,与第一或第二参数相关的收敛包括分别调节该第一或第二参数定义数量的次数。

[0092] 优选地,与第一或第二参数相关的收敛包括分别调节该第一或第二参数,直到最小误差被测量到。

[0093] 优选地,所述第一误差和所述第二误差从近似该系统中的均方差的信号中产生。

[0094] 优选地,所述第一误差和所述第二误差各自从软判定信号产生。

[0095] 根据本发明的一个方面,提供一种利用抖动算法减小系统中的误差的方法,该方法包括:

[0096] 测量该系统中的第一误差;

[0097] 调节该系统中的第一参数;

[0098] 在与第二参数相关的收敛发生之前,测量系统中的第二误差;

[0099] 比较该第一误差和该第二误差;以及

[0100] 当该第一误差与该第二误差的比较显示第二误差大于第一误差时,调节该第一参数,当该第一误差与该第二误差的比较显示第二误差不大于第一误差时,将所述第一参数留在当前值。

[0101] 优选地,所述调节发生在与第二参数相关的收敛发生之前,且包括所述第一误差与所述第二误差的比较显示第二误差大于第一误差后,将所述第一参数设回前一值。

[0102] 优选地,所述第一误差和所述第二误差各自从软判定信号产生。

[0103] 优选地,在与第二参数相关的收敛发生之前该系统中的第二误差的测量仅为该系统中较慢的回路而被执行。

[0104] 优选地,所述较慢的回路判定均衡器路径延迟调节和模拟-数字转换器定时调节至少之一相关。

[0105] 优选地,所述第一误差和所述第二误差从近似该系统中的均方差的信号中产生。

[0106] 优选地,与第二参数相关的收敛包括调节所述第二参数定义数量的次数。

- [0107] 优选地,与第二参数相关的收敛包括调节所述第二参数直到最小误差被测量到。
- [0108] 优选地,所述第一参数调节该系统的第一均衡特性。
- [0109] 优选地,所述第二参数调节该系统的第二均衡特性。
- [0110] 根据本发明的一方面,提供一种通信接收器,该通信接收器包括:
- [0111] 连续时间滤波器,其具有可控带宽;
- [0112] 判决反馈均衡器,其具有可调反馈路径延迟;
- [0113] 延迟锁定回路,其具有可调定时;以及
- [0114] 抖动算法电路,用于调节所述可控带宽、可调反馈路径延迟和可调定时。
- [0115] 优选地,所述抖动算法电路从近似该通信接收器中的均方差的信号中产生第一误差和第二误差。
- [0116] 优选地,所述第一误差和第二误差各自从软判定信号中产生。
- [0117] 优选地,所述可调定时调节所述软判定信号的采样。
- [0118] 优选地,所述第二误差的测量在与参数相关的收敛在该通信接收器中发生之前被执行。
- [0119] 根据本发明的一方面,提供一种利用抖动算法减小通信接收器中的误差的方法,该方法包括:
- [0120] 测量该通信接收器中的第一误差;
- [0121] 调节至少一个参数,该参数控制连续时间滤波器带宽、判决均衡器路径延迟和模拟-数字转换器定时调节至少之一的操作;
- [0122] 调节所述至少一个参数后,测量该通信接收器中的第二误差;
- [0123] 比较该第一误差和该第二误差;以及
- [0124] 根据该第一误差和该第二误差的比较,调节该至少一个参数。
- [0125] 优选地,所述第一误差和所述第二误差各自从软判定信号中产生。
- [0126] 优选地,所述参数为模拟-数字转换器定时调节调节软判定信号的采样。
- [0127] 优选地,所述第二误差的测量在与另一参数相关的收敛在该通信接收器中发生之前被执行。
- [0128] 优选地,所述第一误差和所述第二误差各包括误差信号的均方。
- [0129] 优选地,所述第一误差和所述第二误差各包括误差信号的和方。
- [0130] 根据本发明的一方面,提供一种利用抖动算法减小系统中的误差的方法,该方法包括:
- [0131] 测量该系统中的第一误差;
- [0132] 调节该系统中的至少一个参数;
- [0133] 调节该至少一个参数后,测量该系统中的第二误差;
- [0134] 比较该第一误差和该第二误差;以及
- [0135] 根据该第一误差和该第二误差的比较,调节该系统中的该至少一个参数。
- [0136] 根据本发明的一个方面,提供一种处理接受信号的方法,该方法包括:
- [0137] 接收信号;
- [0138] 根据多个控制信号处理该接收信号,该处理包括:
- [0139] 根据至少第一控制信号恢复至少一个时钟信号;以及

- [0140] 根据至少第二控制信号应用自适应均衡；
- [0141] 从处理的信号中获得至少一个误差信号；以及
- [0142] 调节该至少第一控制信号和该至少第二控制信号以最小化方差。
- [0143] 优选地，所述至少第一控制信号根据抖动被调节。
- [0144] 优选地，自适应均衡包括前馈均衡或判定反馈均衡。
- [0145] 优选地，方差包括均方差。
- [0146] 优选地，所述至少第二控制信号根据最小均方算法或抖动被调节。
- [0147] 优选地，所述至少第二控制信号根据最小均方算法或抖动被调节。
- [0148] 优选地，所述至少第二控制信号根据最小均方算法或抖动被调节。

附图说明

[0149] 本发明的这些或其他特征、方面和优点，将从以下结合附图对本发明的详细描述获得更全面地理解。其中：

- [0150] 图 1A 是根据本发明建构的结合控制回路的处理系统的一个实施例的简化结构图。
- [0151] 图 1B 是根据本发明建构的结合控制回路的处理系统的一个实施例的简化结构图。
- [0152] 图 2 是根据本发明执行的控制操作的实施例的流程图。
- [0153] 图 3 是根据本发明建构的通信接收器的一个实施例的简化结构图。
- [0154] 图 4 是根据本发明建构的通信接收器的一个实施例的简化结构图。
- [0155] 图 5 是根据本发明建构的抖动算法电路的一部分的实施例的简化结构图。
- [0156] 图 6 由图 6A、6B、6C 组成，是根据本发明可执行的抖动操作的实施例的流程图。
- [0157] 图 7 是根据本发明的抖动定时的实施例的简图。
- [0158] 图 8 是根据本发明建构的抖动算法定时电路的一部分的实施例的简化结构图。
- [0159] 图 9 是根据本发明的抖动定时的实施例的简图。
- [0160] 图 10 是根据本发明可执行的抖动操作的实施例的流程图。
- [0161] 图 11 由图 11A、11B、11C 组成，是根据本发明可执行的抖动操作的实施例的流程图。
- [0162] 图 12 是根据本发明建构的光通信系统的实施例的简化结构图。
- [0163] 根据普遍实践，附图中描述的各种特征可能未按比例绘制。因此，为达到一定清晰度，该各种特征的尺寸可被任意扩大或减小。而且，为了更加清晰，该附图中的一些可以被简化。因此，该附图可能没有描述给定装置或方法的所有元件。最后，类似参考数字表示贯穿说明书和附图的类似特征。

具体实施方式

[0164] 以下参考详细描述的实施例对本发明进行了描述。显然，本发明可用广泛各种形式体现，这些形式中的一些可能与所揭示的实施例完全不同。因此，在此所揭示的特殊结构的和功能的细节仅仅是具代表性的，不限制本发明的范围。

[0165] 图 1A 是系统 100 的实施例的简化结构图，该系统包括几个信号处理元件 102 和

104,以处理输入信号 106。处理元件 102 或 104 可以以其原有形式或者以被另一处理元件 102 或 104 处理的同样的方式处理该输入信号 106。作为选择,处理元件 102 或 104 可提供被另一处理元件 102 或 104 使用的处理。无论那种方式,每一处理元件 102 和 104 都影响该输入信号 106 的全部处理。

[0166] 该处理元件 102 和 104 的一个或多个特征可被控制信号控制。例如,该处理元件 102 可包括放大器、增益控制、滤波器和 / 或均衡元件。这些元件的特性(如,增益控制的增益、连续时间滤波器的带宽或前馈均衡器的自适应均衡)而后可被调节以改善系统 100 的性能。此外,处理元件 104 可包括自适应均衡、时钟恢复和其它元件。这些元件的特性可被调节以改善系统 100 的性能。

[0167] 在图 1A 中,处理元件 102 和 104 分别被控制信号 108 和 110 控制。每个控制信号 108 和 110 的值根据与该处理的输出信号相关的误差的量被依次调节。因此,每个控制信号 108 和 110 形成控制每个处理元件 102 和 104 的操作的控制回路的部分。

[0168] 典型地,这些控制回路可以是相互依赖地(即,彼此相互作用)。例如,控制信号的值的变化可以影响另一控制信号的最佳值。因此,系统的不稳定性可导致该控制信号的调节是否未被适当地执行。

[0169] 根据本发明的一个方面,控制信号 108 和 110 可根据共同误差测量标准被调节。例如,控制信号 108 和 110 可基于与该被处理的输入信号相关的方差(例如均方差或和方差)的计算被调节。作为选择,控制信号 108 和 110 也可基于与该被处理的输入信号相关的比特误差率被调节。该控制信号 108 和 110 也可基于与该被处理的输入信号相关的绝对值误差被调节。通过以这种方式调节控制信号 108 和 110,可避免系统中的稳定性问题。

[0170] 实际上,该误差测量标准可以是有关信号“品质因数”的测量的任何标准。例如,与信号相关的误差一般表明该信号与另一信号一致的精确度。一个典型的例子包括从一个位置发送至另一位置的数据。由于发送或接收元件或传输介质的特性,接收器不能从接受信号中 100%精确地恢复原始数据。既然这样,可以进行误差计算的测量,提供指示关于接收器从接受信号中恢复数据的精确度。

[0171] 为了到达这一目的,该系统 100 可包括信号误差获得元件 112 和误差计算元件 114 的量度。该信号误差获得元件 112 从正被处理的信号中取出误差信息。该误差信息是从该处理的信号获得,使得每一处理元件 102 和 104 对该信号的影响可被监控。

[0172] 图 1A 所示的实施例说明了信号可被来自处理元件的反馈信号影响。例如,处理元件 104 的输出通过线路 116 反馈给加法器 118。结果是,信号误差获得元件 104 获得的误差可反映处理元件 104 执行的处理。

[0173] 误差计算元件 114 产生误差信息,该误差信号分别被控制信号(例如,参数)发生器 120 和 122 用来调节控制信号 108 和 110。根据本发明的一个方面,误差计算元件 114 根据共同误差测量标准(例如,方差),为每一发生器 120 和 122 产生误差信息。

[0174] 信号误差获得元件 112 和误差计算元件 114 可从该系统的不同位置获得误差信息。例如,如虚线框 128 和 130 所描述的,这些元件可被设置以从系统 100 产生的输出信号获得误差信息。

[0175] 图 1A 也说明了误差计算元件可提供误差信息至一个或多个控制信号发生器。例如线路 124 和 126 表明误差计算元件 114 可提供误差信息至控制信号发生器 120 以及,任

选地,控制信号发生器 122。

[0176] 该系统可任选地包括多于一个信号误差获得元件和 / 或误差计算元件。在一些实施例中,不同误差计算元件可被用于提供误差信息给不同控制信号发生器。例如,误差计算元件 114 可提供误差信息至控制信号发生器 120,误差计算元件 130 可提供误差信息至控制信号发生器 122。

[0177] 可以理解,上述技术可用于各种处理元件和系统结构的结合。例如,图 1B 所示,系统 150 包括几个信号处理元件 152、154 和 156,以处理输入信号 158。处理元件 152 包括自适应均衡器,如前馈自适应均衡器或判定反馈自适应均衡器。处理元件 154 包括同步采样器,每符号通过 1 个 (或 2 个或任何定比率 M/N) 采样。处理元件 156 包括时钟恢复元件,为该采样器 154 产生定时控制信号 160。均衡调节元件 162 可基于,例如,最少均方算法使自适应均衡器 152 的参数适应。然后通过控制信号 164 将这些参数提供给自适应均衡器 152。定时调节元件 166 可提供均方差的收集和测量,当反馈定时 160 中的偏差被引入、抖动和调节时,结合控制信号 168 最小化系统 150 的总均方差。

[0178] 图 1A 所示的系统 100 的操作将结合图 2 所示流程图作更详细描述。如方框 202 所表示,系统 100 最初接收将被处理的输入信号 106。在一个典型的实施例中,该输入信号 106 由串行数据流组成。可以理解,此处的示教可应用于其它信号格式。

[0179] 如方框 204 所示,系统 100 根据几个控制信号 108 和 110 处理输入信号 106。如上述讨论,该系统 100 包括几个处理元件 102 和 104,执行各种操作,例如用于试图精确地从接收的信号流中取出原始数据流。为最优化该系统的性能,元件 102 和 104 的特性可被控制信号 108 和 110 调节。

[0180] 如方框 206-210 所表示,控制信号 108 和 110 可被调节,例如用于最小化与处理的信号相关的误差标准。在一个实施例中,信号误差获得元件 112 采样信号流并产生采样信号的值与信号期待值 (方框 206) 之间差异的误差信号指示。

[0181] 误差计算元件 114 处理该误差信号以产生误差信号 (例如, MSE) 的量度,用于调节控制信号 108 和 110 (方框 208)。在一些应用中,相同的误差信息可被用于调节每个控制信号 108 和 110。在其它应用中,误差计算元件 114 可从不同控制信号中产生不同误差信息。无论哪种情况,如上述讨论,该误差信息与共同误差测量标准相关。

[0182] 在一个可选实施例中,信号误差获得元件 128 和误差计算元件 130 可产生与处理的数据相关的比特误差率。在这种情况下,该比特误差率可形成用于调节每一控制信号 108 和 110 的误差信息的基础。

[0183] 如方框 210 所表示,控制信号发生器 120 和 122 根据该误差信号调节控制信号 (例如,修正参数值) 108 和 110。在一个典型实施例中,控制信号发生器调节控制信号的值,以最小化误差信息 (例如, MSE) 的量度的量值。此外,因为不同控制回路是相互依赖的,所以需要将这些控制回路结合。如这里所讨论的,在一些实施例中,这一点可以利用抖动算法实现。

[0184] 根据此处的示教性的建构的系统可与其它技术结合以调节控制信号。一种可选技术的实施例是扫描算法。这里,该系统可使用控制值的不同结合被重复建构。误差信息为每一个这样的结合而被记录。在扫描结尾,得到“最好”误差信号 (例如,最低 MSE) 的控制值的结合被用来调节控制信号。依靠这一应用,这种扫描过程可被重复以继续更新控制信

号 108 和 110。

[0185] 现在参考图 3, 将讨论利用通用错误测量标准的通信接收器 300 的一个实施例。该接收器 300 包括根据一个或多个均衡参数均衡输入数据 304 的自适应均衡器 302。该均衡参数通过控制信号 306 提供给该均衡器。该均衡器 302 包括切片器和重定时器电路 308, 该切片器和重定时器电路 308 采样均衡的数据以提供恢复的数据 328。

[0186] 接收器 300 也包括时钟恢复电路 310, 从输入数据 312 (例如, 已经被均衡的输入数据 304) 中恢复一时钟信号 314。通常, “时钟恢复” 可包含恢复符号定时和 / 或比特定时。作为一个例子, 时钟恢复可包括符号流的同步采样, 具有采样器中每符号某定比率采样, 如每符号 1 个采样、每符号 2 个采样或每两个符号 3 个采样等。

[0187] 恢复的时钟信号 314 为重定时器提供采样时钟。为改善接收器的性能, 时钟恢复电路 310 包括相位调节电路 316, 根据控制信号 318 的值调节恢复的时钟信号 314 的相位。

[0188] 控制参数优化器电路 320 根据与均衡的数据相关的方差产生控制信号 306 和 318。在一个实施例中, 来自均衡器的软判定信号作为优化器电路 320 的均方计算器 324 的误差信息信号 322。该优化器 320 还包括一个或多个元件, 为均衡器和时钟恢复控制信号 306 和 318 产生控制参数 (例如参数), 以最小化方差。

[0189] 例如, 优化器电路 320 可执行产生均衡参数的最小均方算法。因此该优化器电路 320 调节均衡参数以找到导致最小均方差的值。

[0190] 此外, 该优化器电路 320 可执行均方差抖动算法以调节时钟恢复电路 310 的相位。这里, 优化器电路 320 调节该相位调节参数以找到导致最小均方差的值。

[0191] 可选择地, 在一个结合内插器的系统中, 优化器电路可提供如上述讨论的 LMS 操作, 以为时钟恢复电路产生偏差调节。例如, 该优化器电路可以 μ 乘 LMS 抽头而更新, 并使用该值调节该偏差。在这种情况下, 该偏差调节以与相位调节相似的方式操作, 也就是, 其调节重定时器采样时间远离其 “正常” 采样时间。

[0192] 根据最小化均方差的通用标准, 通过调节该自适应均衡器 302 和时钟恢复电路 310, 图 3 所示的接收器可展现与一些将自适应均衡器与时钟恢复电路结合的传统接收器相比较高的稳定性和性能特征。

[0193] 通常, 一定时钟恢复技术与传统自适应均衡方法的结合导致稳定性问题, 其中最终结果是均衡器参数 “漂移” 使得正 “被判定” 的符号向均衡器延迟寄存器移动。该不稳定的基本原因是一个控制值, 采样定时, 正被具有两种截然不同的最优化标准的两种不同算法驱动。

[0194] 传统的自适应均衡器典型地在其提供的采样时间调节参数, 以最小化方差, 这样做经常导致的结果是采样时间之间的畸形波形。特别是, 不对称出现于波形中。这种不对称在一些情况下具有 “过零”, 使得早于采样的过零和晚于采样的过零间的时间是不同的。在任何情况下, 波形中的不对称经常导致时钟恢复电路试图重新配置采样时间到波形中的另一个点, 如一些情况下在过零的中间 (作为一个例子)。

[0195] 如果自适应均衡器调节其参数以最小化对于给定采样定时的均方差, 结果总波形导致时钟恢复电路在采样定时里强加一个变化, 那么由于获得两种算法的最优性的不同标准, 仍存在不稳定性的潜在可能。

[0196] 另外, 一些传统自适应均衡器可以调节其参数以 (在某范围之上) 给予时间延迟

或提前,重新配置“眼打开”或波形的最少方差的点。自适应均衡器,当操作以打开“眼”与在其提供的采样时间的可能一样时,也会试图延迟或提前该波形以将最大眼开定位在提供的采样时间上。

[0197] 结果是,其具有不对称的波形,其中时钟恢复电路会尽力将采样时间推至过零的中间,与自适应均衡算法结合,该算法会延迟或提前波形以将最大(而非中间)眼开至于采样时间上,会导致时钟恢复电路通过其参数连接延迟(或提前)该波形。既然实用的均衡器具有有限寄存器长度,该过程不能永远继续,最终自适应均衡器用完其能引入的延迟(或提前),导致一个降级的操作点。

[0198] 一些技术被发展以提出这一问题,包括偏差电压的内含物被加至时钟恢复电路(然后将切片器采样时间调节远离正常看来的最佳值),具有调节该偏差电压的各种特别方案。一种传统的方法试图将一偏差电压加至时钟恢复电路,该电路趋向将均衡器拍的“主体”集中于该拍位置附近;其它可选方法仅使用邻近期望的“被判定的符号”拍的两个拍中的“主体”。然而,这些传统的特定规则和方法在一些条件下可能失败,在另一些条件下执行效果不好。

[0199] 根据本发明的一方面,时钟恢复相位调节从被时钟恢复电路固有的相位检测 S 曲线驱动的“过零”时间移除采样。根据以这种方式重新配置该时钟恢复 S 曲线,稳定性将被引入到之前不存在稳定性的地方。

[0200] 此外,通过使用抖动控制重新配置的数量以最小化 MSE,当保持与全部性能非常相关的接收器的优值(MSE)时,这种方法可以稳定该时钟恢复电路。

[0201] 而且,自适应均衡器和时钟恢复相位都被优化以获得最小方差。通过使用优势标准将时钟恢复相位配置为 MSE 或最小方差,而不是被波形自身形状驱动,或被涉及波形自身形状,竞争标准可被从接收器中去除。

[0202] 尽管自适应均衡器可能正使用 LMS 算法或获得该标准的一些其它方法,时钟恢复相位配置可能正使用相同的基础标准(MSE)以最优化。只要该 MSE 表面是平滑的且包含全局最小值,提供步骤退出可能“收集”参数和定时(如果任何存在)的任何局部最小值,系统可获得被提供最有利定时的自适应均衡器的最佳性能。以这种方式,通过利用 MSE 最优化所有参数,包括时钟定时,和通过检查局部最小值的 MSE “表面”(及为退出引入方法),以及具有驱动各种参数的算法的收敛速度的适当设计,稳定性可被保证。上述技术的执行将在下面结合实施例做详细介绍。

[0203] 图 4 是通信接收器 400 的实施例的简化结构图。该通信接收器 400 结合 4 个相互依赖的控制回路,每一回路根据与接收信号相关的方差被调节。所描述的实施例涉及一 10 吉比特(Gbit)接收器,该接收器使用一可调连续时间滤波器和一判决反馈均衡器,以减小接收信号中的误差。该接收器 400 还包括时钟恢复电路和模拟-数字时钟电路,该两个电路均包括调节产生的时钟的相位的机构。然而,值得欣赏的是,这里的示教可应用与其它应用、结构和数据比率。

[0204] 图 4 的实施例中,抖动算法电路 472 产生几个信号以控制接收器 400 中的不同元件的操作。例如带宽调节信号 474 控制连续时间滤波器(“CTF”)406 的带宽。延迟调节信号 476 调节时钟和数据恢复电路(“CDR”)426 产生的时钟 430 的延迟。此外,时钟调节信号 478 为模拟-数字转换器(“ADC”)462 控制延迟锁定回路(“DLL”)产生的时钟 468 的

定时。

[0205] 在一些实施例中,该抖动算法电路 472 根据与接收数据信号相关的均方差修正信号 474、476 和 478。在图 4 中,该均方差从加法器 416 产生的软判定信号 422 中计算得到。

[0206] 该抖动算法电路 472 可通过测量 MSE 减小接收器 400 中的 MSE,然后调节一个或多个信号 476、476 和 478,接着再测量 MSE 以比较该新 MSE 和前一 MSE。如果 MSE 减小,电路 472 以与以前相同的方向(如向上或向下)继续调节该信号。如果 MSE 增大,电路 472 以相反的方向继续调节该信号。下列等式描述了抖动算法的一个例子:

[0207] $c(n) = c(n-1) + u(n)$ 等式三

[0208] $u(n) = u(n-1)$ if $MSE(n) < MSE(N-1)$

[0209] $u(n) = -1 * u(n-1)$ if $MSE(n) > MSE(N-1)$

[0210] 现将结合接收器 400 中元件的操作的说明对该抖动算法电路 472 的操作做更详细的描述。

[0211] 在从如一光信道接收输入数据信号 402 之上,接收器 400 最初放大和滤波该信号 402。可变增益放大器(“VGA”)放大该输入数据信号 402 并将放大的数据信号提供给连续时间滤波器 406。该连续时间滤波器 406 利用如具有一可调带宽的低通滤波器滤波该数据信号。在图 4 所示的实施例中,该抖动算法电路 472 使用带宽调节信号 474 控制连续时间滤波器 406 的带宽。结果是,抖动算法电路 472 可减小接收信号的均方差。

[0212] 申请号为 10/774,724、申请日为 2004 年 2 月 9 日的美国专利申请揭示了一个具有可调带宽的连续时间滤波器的例子,在此可以作为参考。名称为 10GB/S 串行数据接收器的新型 VGA-CTF 结合单元、申请号为 10/841,766、申请日为 2004 年 5 月 7 日、代理机构案件编号为 51974/JEJ/B600 的自有美国专利申请揭示了一个可变增益放大器和一个连续时间滤波器的例子,在此可以作为参考。

[0213] 来自连续时间滤波器 406 的滤波的数据信号 410 被提供给一自动增益控制(“AGC”)电路 408。在该自动增益控制电路 408 的控制下,该可变增益放大器 404 可适当地分别放大或削弱小或大振幅输入信号,以产生具有相对稳定振幅的输出信号。

[0214] 滤波的输出信号 410 还被提供给以加法器电路 412。该加法器电路 412 将阈值调节信号 414 与信号 410 结合,以调节该信号 410 的水平。以这种方式,输入符号的阈值水平可被调节以启动判决反馈均衡器中该符号的更多有效采样。

[0215] 来自加法器电路 412 的数据信号 415 被提供给一 2 拍判决反馈均衡器和时钟和数据恢复电路。加法器 416 将数据信号 415 和两个均衡的反馈信号 418 和 420 结合,产生软判定数据信号 422。切片器 424 将该软判定数据信号 422 转换为二进制数据信号 425。

[0216] 该二进制数据信号驱动一对双稳态多谐振荡器(双稳态多谐振荡器 428 和一对 432 和 436)。在这个实施例中,双稳态多谐振荡器 428 和一对 432 和 436 执行判定反馈均衡的重定时功能和时钟和数据恢复的县委检测操作。

[0217] 时钟和数据恢复电路 426 结合一锁相环电路,通过,例如,对准该二进制数据信号 425 中具有跃迁的取出时钟的上升沿,从该二进制数据信号 425 中取出 10GHz 时钟信号 430。以这种方式,时钟和数据恢复电路 426 可以保持该二进制数据信号 425 和时钟信号 430 之间适当的定时关系,该时钟信号 430 将该二进制数据信号 425 记录进双稳态多谐振荡器 428 和一对 432 和 436。

[0218] 锁相环电路包括相位检测器(下面要讨论的)、电荷泵和滤波器 446 以及压控振荡器 (“VCO”)448,其中每一元件的概述如下。压控振荡器 448 生成被反馈至相位检测器的时钟信号 430。该相位检测器比较该二进制数据信号 425 的跃迁边沿和时钟 430 的边沿,生成被传送至电荷泵的相应相位误差信号 442 和 444。回路滤波器从当前信号移除所不期望的频率元件,并发送相应电压信号至压控振荡器 448。而后,该压控振荡器 448 根据该电压信号调节该时钟信号 430 的相位。

[0219] 在图 4 中,相位检测器包括双稳态多谐振荡器 428、一对 432 和 436 和一对异或(XOR)门 438 和 440。该二进制数据信号 425 和来自双稳态多谐振荡器 428 的数据输出信号 418 是异或门 438 的输入信号。来自一对 432 的数据输出信号 434 和来自第二对 436 的数据输出信号 420 是异或门 440 的输入信号。

[0220] 通过比较该二进制数据信号 425 与双稳态多谐振荡器 428 和一对 432 和 436 的记录输出,异或门 438 和 440 分别产生相位误差 442 和 444,驱动电荷泵和滤波器 446。在一些实施例中,异或门 438 可产生具有与数据/时钟相位误差成比例的脉冲宽度的信号 442。此外,该异或门 440 可以产生一用作相位误差评估的参考的信号。

[0221] 锁相环可被控制以调节时钟 430 的相位。也就是,信号 476 被用于产生压控振荡器 448 产生的时钟信号 430 和二进制数据信号 425 间的检测相位关系中的偏移量。例如,如果该二进制数据信号 425 和压控振荡器 448 的时钟信号 430 的相位是完全一致的且该信号 476 的值被称作 5 度相位偏移,则该相位检测器会相应于该两信号间的一 5 度相位差输出相位误差信号 442 和 444。

[0222] 在一些实施例中,该相位移动可用于调节判决反馈均衡器回路中的延迟。例如,该穿过该判决反馈均衡器回路的延迟可被调节以在时间的期待点上,相对于数据信号 415,提供反馈信号 418 和 420 至加法器 416。结果是,抖动算法电路 478 可进一步减小接收信号的均方差。

[0223] 在一些实施例中,信号 476 可用于调节相位检测器输出的相位误差信号 442 和 444。申请号为 10/774,725、申请日为 2004 年 2 月 9 日的美国专利申请揭示了具有可调延迟的判决反馈均衡器的例子,在此可以作为参考。

[0224] 如上所述,双稳态多谐振荡器 428 和一对 432 和 436 包括用于从二进制数据信号 425 中恢复数据的判决反馈均衡器的双稳态多谐振荡器。在此,时钟信号 430 被用于将该二进制数据信号 425 记录进双稳态多谐振荡器 428。另外,该时钟信号 430 从双稳态多谐振荡器 428 将输出信号 418 记录进由一对 432 和 436 组成的第二双稳态多谐振荡器。在这个 2 拍判决反馈均衡器执行中,该第二双稳态多谐振荡器的输出提供由均衡的数据组成的恢复的数据信号 420,该均衡的数据是已从输入数据信号 402 中被恢复的。

[0225] 解复用器 (“DEMUX”)450 解复用该恢复的数据信号 420 以产生以较慢的速率记录的并行数据。例如,在图 4 中解复用器 450 以 622 兆比特每秒 (“Mbps”) 的速率产生 16 并行数据信号 452。

[0226] 来自该两个双稳态多谐振荡器的该数据输出信号还为 DFE 反馈回路提供 DFE 拍信号。特定地,该输出信号 418 和 420 被均衡参数 g_1 458 和 g_2 460 (典型地,负数)乘,得到的成比例的均衡的反馈信号通过加法器 416 与如上所述的数据信号 415。因此加法器 416 典型地从当前(也就是,时间上的,当前)字符减去成比例版本的前一字符,以减小或消除

信道感应失真如字符间干扰。

[0227] 通常,均衡参数的值依靠出现在输入信号中的字符间干扰的水平。典型地,一均衡参数(通常是负数)的绝对值随着字符间干扰的增大而增大。在一些实施例中,最小均方(“LMS”)算法电路 156 计算与一均衡的信号(例如,软判定信号 122)相关的误差并根据该误差调节均衡参数的值。

[0228] 如上所提及的,误差信号可从该软判定信号 422 中产生。在图 4 中,模拟-数字转换器 462 采样该软判定信号 422,以产生数字信号(在这种情况下为 4 个),该数字信号被提供给一数字自动增益控制电路(“DAGC”)464。该数字自动增益控制电路 464 的数据输出被提供给 LMS 算法电路 456 和抖动算法电路 472。

[0229] 在图 4 所示实施例中,元件 456、464 和 472 被执行于数字域中。因此,这些元件可以作为,例如,一状态机、与软件相关的处理器或其它已知结构,被执行。

[0230] 模拟-数字转换器 462 利用延迟锁定回路 466 产生的一 155MHz 时钟信号 468 采样软判定信号 422。该时钟信号 468 的相对相位确定一给定字符时间上的点,在该点处,该模拟-数字转换器 462 采样该字符。时间上采样字符的最佳点取决于信道的特性。

[0231] 延迟锁定回路 466 包括可用于控制时钟信号 468 的相位延迟的延迟电路 480。因此,抖动算法电路 472 可调节信号 478 以改变模拟-数字转换器 462 从软判定信号 422 中采样字符时所处的点。以这种方式,该模拟-数字转换器 462 可被控制,以在与切片器/重定时器时间上近似相同的点处采样。结果是,该抖动算法电路 472 可进一步减小接收信号的均方差。

[0232] 图 5 描述了抖动算法电路 500 的一部分的一实施例。简要地,该电路 500 执行的抖动操作包括计算和方差(“SSE”),改变控制参数的值以调节接收器 400(图 4 所示)的一个元件的特性,再计算 SSE,比较该前一 SSE 和新 SSE,而后因此再调节该参数。

[0233] 电路 500 包括和方差(SSE)计算器 202,该和方差计算器 202 处理从数字自动增益控制电路 464(图 4 所示)接收的数字信号 504,以产生和方差信号 505。通过计算 SSE 而不是 MSE,电路 500 避免将该 SSE 均分为平均值的额外处理步骤。

[0234] 该 SSE 计算器 502 利用一加法器 518 从如元件 516 产生的接收信号 504 的实际值中减去该接收信号 504 的期望值,产生初始误差信号。平方电路 520 将该初始误差信号平方。求和电路 522 求平方的误差信号的和,产生 SSE 信号 505。

[0235] 基于 SSE 信号 505 的比较,电路 500 产生参数 514,该参数 514 被用于产生如上所述、例如结合图 4 的控制信号。比较器 506 比较当前 SSE 信号 505 与该 SSE 信号的前一值,该前一值被存储在如数据存储器 508 中。该比较器 506 产生信号 524,指示当前 SSE 是高于还是低于前一 SSE。根据信号 524 的值,参数调节电路 510 从该参数的前一值向上或向下调节该参数。该参数的前一值可被存储,例如,在一数据存储器 212 中。

[0236] 如信号 526 所描述的,接收器 400 设置该参数的值。例如,在重设期间或 DFE 中的锁相回路失锁后,接收器 400 可将该参数设置为能够使锁相回路重新锁定的默认值。

[0237] 在一些实施例中,该电路 500 可用于对所有控制信号(例如图 4 所示信号 474、476、478)调节该参数。在结合图 8 描述的另一实施例中,独立的比较器和相关电路可被用于每一控制信号。

[0238] 现在参照图 6A-6C,将讨论嵌套的抖动算法操作的一个实施例。在这一实施例中,

抖动算法调节 CTF 的带宽、DFE 路径的相位延迟和 ADC 时钟的延迟,如上结合图 4 的描述。

[0239] 这些信号被抖动算法控制的嵌套的特征如图 7 所描述。简要地,该算法首先为 CTF 调节信号 474,直到算法因这一调节收敛。通常,当提供最小 SSE 或 MSE (为方便起见,下述的讨论仅使用术语 MSE) 的 CTF 参数的值找到,算法被认为已经收敛。

[0240] 然而,实际上,通过为一给定参数选择最大数量的调节可以更有效地定义该收敛。例如,基于测试,可以确定对于 CTF 的收敛发生在带宽的 20 次调节中几乎所有的情况下。因此,通过调节定义的次数后终止该参数的调节,可简化该算法的操作。

[0241] CTF 参数在一给定值收敛后(例如,该参数被增大直到达到图 7 中水平 701 所表示的值),该 DFE 延迟参数的值可被调节(例如,从水平 705 到水平 707)。然后该算法再调节该 CTF 参数直到再次达到收敛(例如,在水平 703)。根据 MSE 是增大还是减小,该 DFE 参数被以一适当方向(例如,至水平 709)调节。上述过程被重复直到 DFE 参数收敛(例如,在水平 709)。

[0242] 接着,ADC 定时参数的值被调节(例如,从水平 711 至水平 713)。然后该算法再调节该 DFE 参数直到再次达到收敛(例如,在水平 715)。如上所注,该 DFE 参数的收敛包括该 CTF 参数的几次收敛,如水平 717 和水平 719 所表示。根据 MSE 是增大还是减小,该 ADC 参数被以一适当方向(图未示)调节。上述过程被重复直到该 ADC 参数收敛(图未示)。

[0243] 再参照图 6A-6B,图 6A 描述使 CTF 参数收敛的操作,图 6B 描述使 DFE 参数收敛的操作以及图 6C 描述使 ADC 参数收敛的操作。

[0244] 如图 6A 中方框 602 所表示,当 CTF 算法被初始化,一方向标志被设置以指示初始方向(例如,增大),以改变 CTF 参数。

[0245] 如方框 604-608 所表示,该算法修正该当前参数,通过例如恢复当前带宽参数(例如,初始值=2)、恢复方向标志以及根据该方向标志(例如,新值=3)修正该参数。

[0246] 典型地,CTF 的带宽的修正使得 LMS 算法电路 456(图 4 所示)调节反馈参数 g_1 和 g_2 的值。这可以发生,因为该参数 g_1 和 g_2 的前一值不能提供反馈信号的最佳缩放比例,以减小被 CTF 的新带宽带限的输入信号中的 ISI。因此,如方框 610 所表示,在确定新带宽参数对 MSE 的影响之前,该算法等待 LMS 算法收敛至 g_1 和 g_3 的新值。

[0247] 如方框 612 所表示,算法采样误差信号以计算一新 MSE。为提供 MSE 的精确(例如,无噪声)测量,误差信号需在一相对长时期内被采样。例如,1000 误差采样可被采用生成 -MSE。以这种方式,可以减小或消除由于例如数据方式或瞬态噪声造成的 MSE 中的变化。

[0248] 接着,在方框 614,该算法比较该新 MSE 和前一 MSE。如果该新 MSE 更低(即更小)了,在方框 616,该算法设置该方向标志以表明应以同样的方向(例如,被增大到 4)调节带宽参数。如果,另一方面,该新 MSE 更高(即更大)了,在方框 618,该算法设置该方向标志以表明应以相反的方向(例如,被减小到 1)调节带宽参数。

[0249] 如方框 620 所表示,该算法确定是否已经达到收敛。这可以包括,例如,检查计数器以确定当前调节循环中带宽参数被修正的次数。如果还未达到收敛,该算法返回方框 604 且该循环继续。如果已经达到收敛,该算法的循环结束。

[0250] 现在参照图 6B,将讨论 DFE 延迟调节的抖动算法操作。因这一流程图与图 6A 的流程图相似,操作中的几个步骤将被简要讨论。最初,如方框 632-638 所表示,该算法设置一方向标志,然后根据该方向标志的值修正 DFE 参数。

[0251] 如方框 640 所表示,在确定新 DFE 对 MSE 的影响之前,该算法等待 CTF 抖动算法(图 6A 所示)收敛至带宽参数的新值。如结合图 6A 的讨论,在这一方块期间,执行 CTF 回路的一个完整循环(例如,二十次迭代)。

[0252] 然后,如方框 642-644 所表示,该算法比较从 DFE 参数的新值得到的该新 MSE(和可能该 CTF 参数的一个新值)和前一 MSE。如方框 646 所表示,根据该新参数对 MSE 的影响,设置方向标志,并在该参数(例如,通过该回路的二十次循环)收敛后,该算法终止。

[0253] 现在参考图 6C,将讨论调节 ADC 始终定时的抖动算法操作。因这一流程图与图 6A 和 6B 的流程图相似,操作中的几个步骤将被简要讨论。最初,如方框 662-668 所表示,该算法设置一方向标志,然后根据该方向标志的值修正 ADC 参数。

[0254] 如方框 670 所表示,在确定新 ADC 参数对 MSE 的影响之前,该算法等待 DFE 抖动算法(图 6B 所示)收敛至该 DFE 延迟参数的新值。如结合图 6B 的讨论,在这一方块期间,执行 DFE 回路的一个完整循环(例如,二十次迭代)。

[0255] 然后,如方框 672-674 所表示,该算法比较从 ADC 参数的新值得到的该新 MSE(和可能该 CTF 和 DFE 参数的新值)和前一 MSE。如方框 676-680 所表示,根据该新参数对 MSE 的影响,设置方向标志,并在该参数(例如,通过该回路的二十次循环)收敛后,该算法终止。

[0256] 再参照图 7,将更详细地讨论嵌套的回路定时的一个例子。在 Y 轴上从上到下的四条曲线描述了 LMS 算法(例如, g_1)、CTF 抖动算法、DFE 抖动算法和 ADC 抖动算法的参数的举例值。为便于说明,该条曲线被结合在一幅图中。因此,该参数的值并未用来说明该参数的实际相对值。

[0257] Y 轴表示时间线 t 。如曲线上的字符 710 表示,时间线 t 被打断以表示在稍后时期发生的事件。换句话说,该时间线不是线性的。

[0258] 该曲线的第一部分被确定为时间期间 702。在这段时间期间,该 LMS 算法调节 g_1 的值,直到在时间期间 702 末尾该算法收敛。该时间期间 702 之后, g_1 保持在相对恒定值指定水平 721。

[0259] 一旦 LMS 算法收敛,CTF 抖动算法在阴影区域 704 指定的时间期间上采样错误信号。在采样期间 704 的末尾,CTF 参数的值被增大。在这一点,LMS 算法再次调节 g_1 的值直到达到收敛。这一过程在后续的 CTF 采样期间 706 和 708 被重复,调节 CTF 参数和 g_1 相应变化。最后,CTF 算法收敛,如水平 701 所表示。

[0260] CTF 算法收敛后,DFE 算法在采样期间 718 采样 MSE,而后增大 DFE 参数的值上升至水平 707。最后 CTF 算法再次收敛(水平 703),此后,DFE 算法在采样期间 712 期间采样 MSE,并增大 DE 参数的值上升至水平 709。

[0261] 最后 DFE 算法收敛,此后,ADC 算法在采样期间 714 期间采样 MSE。然后 ACD 算法将 ADC 参数的值从水平 711 增至水平 713,最终该 ACD 算法收敛。

[0262] 在一些实施例中,CTF、DFE、ADC 的抖动算法被初始化的速率是预先确定的。图 8 描述为初始化该三种抖动算法产生定时信号的定时电路 800 的一个实施例。

[0263] 误差信号被平方电路 802 平方后,该平方的误差信号根据时钟 806 被求和并存储在一个加法器 804 中。例如,如图 4 所示,ADC 时钟 468 在 155MHz 速率产生采样。

[0264] 例如,ADC 时钟 468 的 2000 次循环后,MSE 定时信号 TMSE 将该加法器 804 的内容

记录进寄存器 808,此后该加法器 804 通过重置信号被重置。以这种方式,电路 800 在 2000 个采样期间重复计算该 MSE (或这种情况下的 SSE) 并将这一值通过信号 810 提供给三个寄存器 812、820 和 828。

[0265] CTF 定时信号 TCTF 将 MSE 信号 810 记录进寄存器 812。同时,该 TCTF 信号将该前一值(用于 CTF 调节的 MSE 的前一值)存储在寄存器 812 中。结果是,比较器而后比较 MSE 的当前值和 MSE 的前一值以产生信号 818,表明作为 CTF 参数的最后变化的结果,MSE 增大了还是减小了。

[0266] 如上所述的实施例中,CTF 收敛被定义为 20 次循环,TCFT 时钟的速度可以等于 TMSE 信号的速度。也就是,对于 TMSE 信号的每一时钟循环(和 TADC 信号 806 的每 2000 次时钟循环)存在 TCTF 信号的一个时钟循环。然而,为容纳 DFE 算法的 MSE 的计算,TCTF 信号的每 20 次时钟循环外的一次可被无效或忽略。

[0267] 可为 DFE 和 DLL 提供类似的定时信号和电路。例如,以 TCTF 信号的速度的二十分之一操作的一 TDFE 信号可将 MSE 记录进寄存器 820 和 822,使得比较器 824 能输出一信号 826,表明作为 DFE 参数的最后变化的结果,MSE 增大了还是减小了。这里,为容纳 DLL 算法的 MSE 的计算,TDFE 信号的每 20 次时钟循环外的一次可被无效或忽略。

[0268] 最后,以 TDFE 信号的速度的二十分之一操作的 TDLL 信号,可将 MSE 记录进寄存器 828 和 830,使得比较器 832 能输出一信号 834,表明作为 DLL 参数的最后变化的结果,MSE 增大了还是减小了。

[0269] 图 8 中的定时关系可被图 7 中的期间 T1、T2 和 T3 表示。例如,T1 可相应于 TADC 信号 806 的 2000 次循环,T2 可相应于 TADC 信号 806 的 20×2000 次循环以及 T3 可相应于 TADC 信号 806 的 $20 \times 20 \times 2000$ 次循环。

[0270] 值得欣赏的是,上面提出的定时仅是一个例子。各种不同定时关系可被用于结合本发明示教的系统中。上面给出的例子中,回路并不是完全独立的。因此,每一回路可被定义以使得其与其它回路相比,被调用于不同速率。这里,一回路的时间恒定可被定义为在该时间内参数稳定为其终值的 $1/e$ 。通常,为保持回路的稳定性,以一定速率为每一回路调节参数是值得期待的,确保回路的参数在不少于下一个最快回路的时间恒定期内不会改变。图 8 所示的实施例中,每一嵌套回路以较最快回路慢 20 倍的相对守恒的速率被调用。

[0271] 典型地,抖动算法的嵌套顺序可取决于相应误差被纠正发生的速率。通常,补偿以较快速率改变的变化回路将会更频繁地被调用。

[0272] 例如,LMS 算法被用于纠正由信道特性如偏振模色散引起的误差。这些特性可由外部条件相对频繁地改变。这些改变在相对长地信号中特别普遍。

[0273] 连续时间滤波器也可用于补偿信道中的变化如色散。然而,因为判决反馈均衡器典型地提供更有效地均衡,所以 LMS 算法可较该连续时间滤波器算法更频繁地被执行。

[0274] 当判决反馈均衡器路径延迟调节可对信号特性提供一些补偿,对该判决反馈均衡器路径延迟的调节根本上纠正了缓慢变化条件如温度和电源漂移或相对稳定条件这样过程变化。同样地,对模拟-数字转换器定时的调节根本上纠正了这些类型的缓慢变化条件或相对稳定条件。因此,对这些元件的算法可以以较慢的速率被执行。

[0275] 从上述可知,值得欣赏的是根据本发明建构的系统可以提供均衡和其它处理(例如,定时恢复),这些处理可根据一通用标准如方差被改变。而且,该调节以一种嵌套的方式

执行,以改善系统的稳定性。虽然上述实施例中的一些描述了与特殊电路和操作结合的技术,但显然,这里的示教可用于各种应用。例如,可对各种时钟恢复方案和电路(例如,同步字符定时等)做调节。利用如偏差控制信号或定时偏移量信号调节时钟恢复电路。对各种自适应均衡方案和电路包括例如前馈均衡和判定反馈均衡可做调节。利用如最少均方算法和/或抖动实现调节,以减小与系统中的一个或多个信号相关的方差。

[0276] 现在参照图 9 和图 10,将讨论抖动算法的另一个实施例。图 9 包括两幅定时简图 900 和 902,说明调节一个参数的不同方法。图 10 是流程图,说明提供简图 902 所示的参数调节可执行的操作。

[0277] 定时简图 900 说明一种调节参数如 DFE 相位参数的方法。最初,该参数是位于水平 904 表示的值。阴影部分 906 表示 CTF 算法如上所述收敛后,DFE 抖动算法采样 MSE 的时间。采样表明 MSE 减小后,参数被增至水平 908 所表示的值。另一个采样 910 表明 MSE 再次减小后,参数被增至水平 912 所表示的值。然而,这次,后续的采样 914 表明 MSE 增大。结果是,该参数被减回水平 916 所表示的前一值。该算法的缺点是即使当该参数的一个值(例如,与水平 908 相关的参数值)较所有其它值提供一个更低 MSE,该算法也不会保持设置在那个最佳值的参数。相反地,该算法会继续改变该参数的值,如水平 918 所表示,试图确定下一个参数是否提供一个更低的 MSE。

[0278] 定时简图 902 说明将该参数较长时间保持在最佳值的一种方法。与该简图相关的操作将结合图 10 做讨论。图 10 所示的操作可在图 6B 中的操作 638 和 640 之间执行。

[0279] 最初,该参数被设于水平 920 表示的值。采样 922 指示该 MSE 减小后,该参数被增至水平 926 表示的值(方框 638)。如方框 1002 所表示,代替等待 CTF 算法收敛,抖动算法立刻再采样该 MSE(阴影区域 924)并比较该新 MSE 和来自采样 922 的 MSE(方框 1004),以确定作为该参数调节的结果,该 MSE 是否立即增大。如方框 1006 所表示的,如果该 MSE 没有增大,该参数被留在该新值(水平 926)。CTF 算法收敛后(方框 640),DFE 算法再次采样 MSE(阴影区域 928),以确定参数调节至水平 926 对 MSE 的影响(图 6B 所示)。

[0280] 如果显示出改进,该参数被增至水平 930 所表示的值(方框 638)。再次,抖动算法立即采样该 MSE(阴影区域 932),以确定该 MSE 是否立即增大(方框 1002)。如果,在方框 1004, MSE 已经增大,抖动算法可立即将参数改变回水平 934 所表示的其前一值(方框 1008)。此外,该算法可改变方向标志的值,以使得该算法在下次穿过该回路的过程中以相反方向调节该参数。

[0281] 抖动算法重复如水平 938 和阴影区域 936 和 940 表示的这一过程,以将该参数在多数时间里保持在最佳值。如图 9 所示,在这个例子中该最佳水平保持在除处理采样时期外的所有时期中。

[0282] 值得欣赏的是,第二采样(例如采样 924)可在某时被执行,而不是参数改变后立即被执行。同样地,参数可以在某时被变回,而不是确定 MSE 增大后立即被变回。在收敛发生之前的某时执行这些操作,提供一种超越图 6 所示算法的优势,即回路的参数可更长时间地被保持在最佳值。

[0283] 在一些实施例中,简图 902 的算法被提供给较慢的回路,如图 9 所描述的 DFE 路径延迟和 ADC 时钟定时。这防止这些回路相对长时期地停留在一个小于最佳值的值上。

[0284] 图 11A、11B 和 11C 描述了被执行用于初始化 LMS、CTF、DFE、ADC 参数的操作的一

个实施例。在方框 1102 和 1104, 参数被设置为一组初始值。如果, 在方框 1106, 这组值未带来时钟和数据恢复电路 (“CDR”) 的锁定条件, 则锁相环被锁定在一个参考时钟 (方框 1108)。如方框 1110 和 1112 所表示, 对 ADC 参数的五个不同值检查锁定。

[0285] 参考图 11B, 在方框 1120, 根据在图 11A 操作期间实现的锁定的次数, 选择一组不同的后续操作。如方框 1122 所表示, 当仅实现一次锁定时, ADC 值被设于实现锁定处的值。接着, 在方框 1124, 为 DFE 参数 $\pm 3/32$ 的前一值, 测量 MSE。然后将 DFE 参数设于该产生最低 MSE 的值 (方框 1126)。

[0286] 如方框 1140 所表示, LMS 参数 (g1) 和 CTF 参数被设于最后的搜索中使用的值。如果, 在方框 1142, 这组值导致 CDR 锁定, 该接收器被设于跟踪模式且数据获得开始。作为选择, 如果在方框 1142 没有实现 IDR 锁定, 则 DFE 参数被设于 $16/32$ (方框 1144), 然后接收器被设于上述跟踪模式。

[0287] 如果, 在方框 1120, 实现了两次、三次或四次锁定, 在方框 1128, 为 ADC 和 DFE 参数的值的结合, 测量该 MSE。在方框 1130, 选择产生最小 MSE 的 ADC 和 DFE 参数的结合。然后如上所述, 方法进行至方框 1140。

[0288] 图 11C 描述图 11A 中初始化操作期间没有实现锁定时可实行的操作。如方框 1160 和 1162 表示, 该操作包括八次穿过被方框 1164 定义的回路继续返回方框 1106-1120 的过程。在方框 1164, 在每一穿过回路的过程中选择一组不同的 DFE、g1 和 CTF 参数。然后该方法确定是否实现具有被选的一组参数 (和方框 1110 设置的不同 ADC 参数值) 的锁定 (方框 1106)。如果实现锁定, 该方法将在方框 1120 退出该回路。

[0289] 如方框 1166 所表示, 如果没有实现锁定, 该方法通过定义的一组情况 740 搜索。如果在这些情况的任一下实现锁定, 则停止搜索, 接收器被设于跟踪模式。

[0290] 这里描述的系统和方法可被结合进各种应用中的任一中。例如, 如果 12 所示, 所描述的示范性抖动电路可被结合进光通信系统 1200 的光接收器设备 1210 中。该光通信系统 1200 包括光发射器 1220 和将光信号承载至光接收器设备 1210 的光纤网络 1230。本技术领域的普通技术人员可以理解本发明的示教并不限于单一光发射器和接收器或多个光接收器。例如, 实用的光通信系统可具有一个或多个光发射器和一个或多个光接收器。

[0291] 所举例描述的接收路径包括光检测器 1235、感应电阻器 1240、一个或多个放大器 1250 和一个集成的判决反馈均衡器和时钟和数据恢复电路 1260。该光检测器 1235 可包括现有技术的光检测器。这种现有技术检测器将输入光信号转换成可被电子监控的相应电输出信号。

[0292] 发射路径包括与光发射器 1257 连接的一个或多个增益级 1270。增益级 1270 可具有多级, 且可接收一个或多个控制信号, 以控制光发射器的输出的各种不同参数。在一个实施例中, 模拟数据源提供调制光发射器的输出的模拟数据信号。在另一些实施例中, 应用基带数字调制或频率调制。

[0293] 在这一实施例中, 增益级 1270 根据激光控制信号放大来自数据源的输入数据信号。该放大的数据信号反过来驱动光发射器 1275。

[0294] 光发射器可以是如发光二极管或操作在如 10Gbps 或更高速度的表面发射激光器或边缘发射激光器。该光发射器 1275 因此产生提供给光纤网络 1230 的光数据信号。

[0295] 该光纤网络 1230 将光数据信号传送给光检测器 1235。在操作中, 当发射光束入射

到光检测器的光接收表面区域,产生电子空穴对。被应用穿过该光检测器的偏置电压产生强度与该输入光强度成比例的电子流。在一个实施例中,该电流流过感应电阻器 1240 并产生电压。

[0296] 该感应的电压被一个或多个放大器 1250 放大,且该放大器 1250 的输出驱动集成的判决反馈均衡器和时钟和数据恢复电路 1260。该判决反馈均衡器可包括,作为举例,产生驱动一时钟和数据恢复电路的二进制信号的切片器。该时钟和数据恢复电路从二进制信号产生取出的时钟信号,该取出的时钟信号而后被用于如上所述重定时该均衡的数据。申请号为 10/823,252,申请日为 2004 年 4 月 10 日的美国专利申请揭示了集成的判决反馈均衡器和时钟和数据恢复电路的一个例子,在此可以作为参考。

[0297] 根据本发明构造的接收器支持各种数据协议和数据速率。例如,在一个实施例中,接收器是多速率 SONET/SDH/10GE/FEC 接收器,可以很高速操作,例如,9.953、10.3125、10.644 或 10.709Gbps。该接收器包括,在单芯片解决方案中,如上所讨论的光均衡器和 CDR、线性放大器、解串器和其它元件。

[0298] 在一个实施例中,该接收器芯片使用 CMOS 技术实现。然后这里的示教可应用于其它类型的处理,包括例如 GaAs、双 MOS、双极等。而且不同类型的晶体管如 NFETS 和 PFETS 可被用于控制一个、两个或多个回路。这些回路可依次控制系统的各种参数或特性,包括,但不限于,上述讨论中的参数。

[0299] 本发明的不同实施例可包括各种硬件和软件处理元件。在本发明的一些实施例中,硬件元件如控制器、状态机和 / 或逻辑,被用于根据本发明建构的系统中。在本发明的一些实施例中,代码例如执行在一个或多个处理装置上的软件或硬件可被用于执行一个或多个所描述操作。

[0300] 这种元件可在一个或多个集成电路上实现。例如,在一些实施例中,这些元件中的几个可被结合在一单一集成电路中。在一些实施例中,元件中的一些可作为单一集成电路实现。在一些实施例中,一些元件作为几个集成电路实现。

[0301] 这里所描述的元件和功能可以许多不同方式连接 / 结合。所采用的这种方式可部分地根据该元件是否是和其它元件分离的。在一些实施例中,图式中导线所表示的连接中的一些可在集成电路中、电路板上和 / 或其它电路板的底板上。

[0302] 这里所讨论的信号可采用几种形式。例如,在一些实施例中信号可以是在电缆上传送的电信号,而其它信号可由在光纤上传送的光脉冲组成。例如,差动信号包括两个补充信号或信号的某种其它组合。此外,一组信号在此可共同地被成为一个信号。

[0303] 信号如这里所讨论,也可采用数据的形式。例如,在一些实施例中,应用程序可发送一个信号到另一应用程序。这样的信号可被存储于数据存储器中。

[0304] 这里所描述的元件和功能可被直接或间接连接 / 结合。因此,在一些实施例中连接的 / 结合的元件之间可以有或没有中间设备(例如,缓冲器)。

[0305] 简要地,这里所描述的发明一般涉及一种减少接受信号中的误差的改进系统和方法。虽然以上详细描述并在附图中展示某些示范性实施例,但是可以理解这些实施例仅仅是本发明的说明而非限制。特别地,应该认识到本发明的示教应用于广泛种类的系统和方法。因此,也将认识到可以对以上描述的本发明的附图说明的和其它实施例做各种改变,而并没有超出本发明的范围。由于以上所述,可以理解本发明不限于已揭示的特定实施例或

配置,而是更确切地用于涵盖本发明权利要求所定义的本发明范围和精神内的各种变化、改编或修改。

[0306] 本申请主张序列号为 60/576,371、申请日为 2004 年 6 月 2 日的美国临时专利申请的优先权,该申请在此作为本申请的参考。

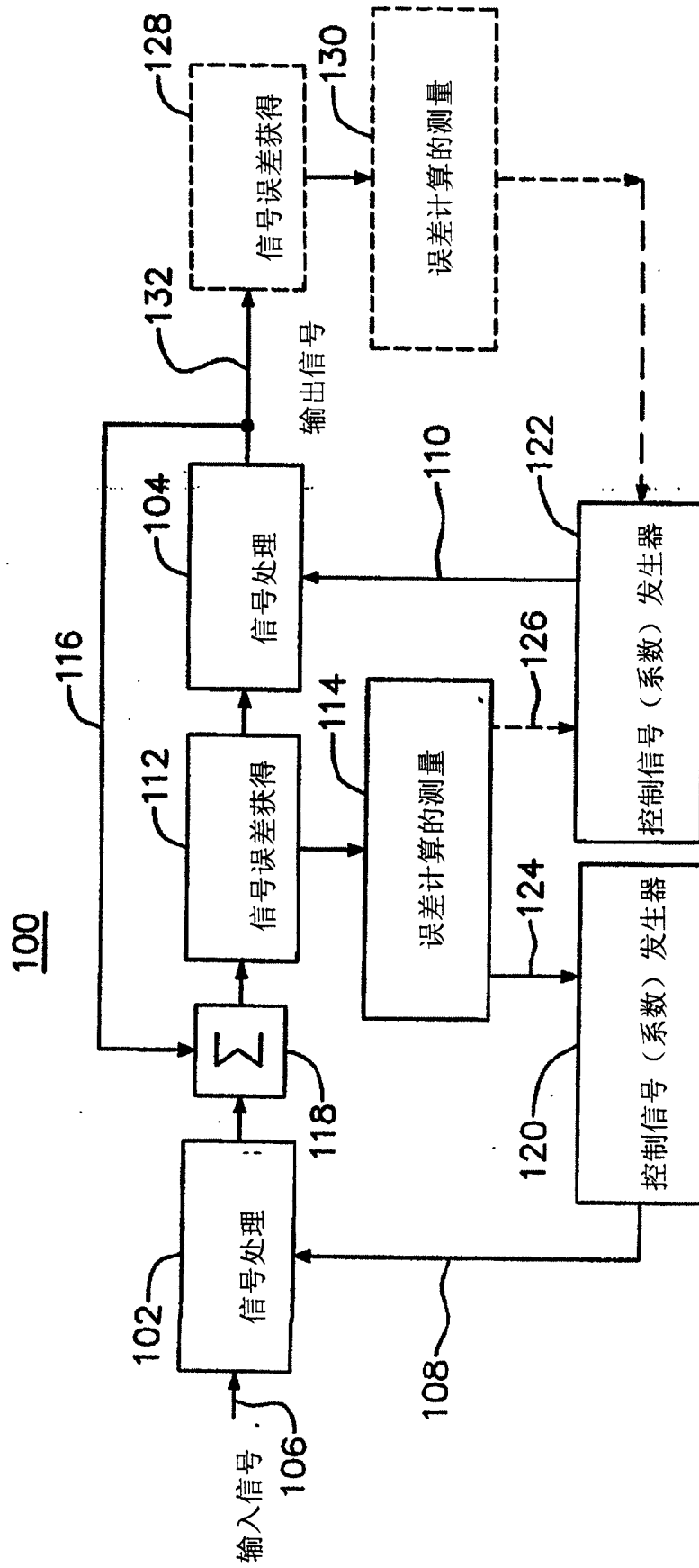


图 1A

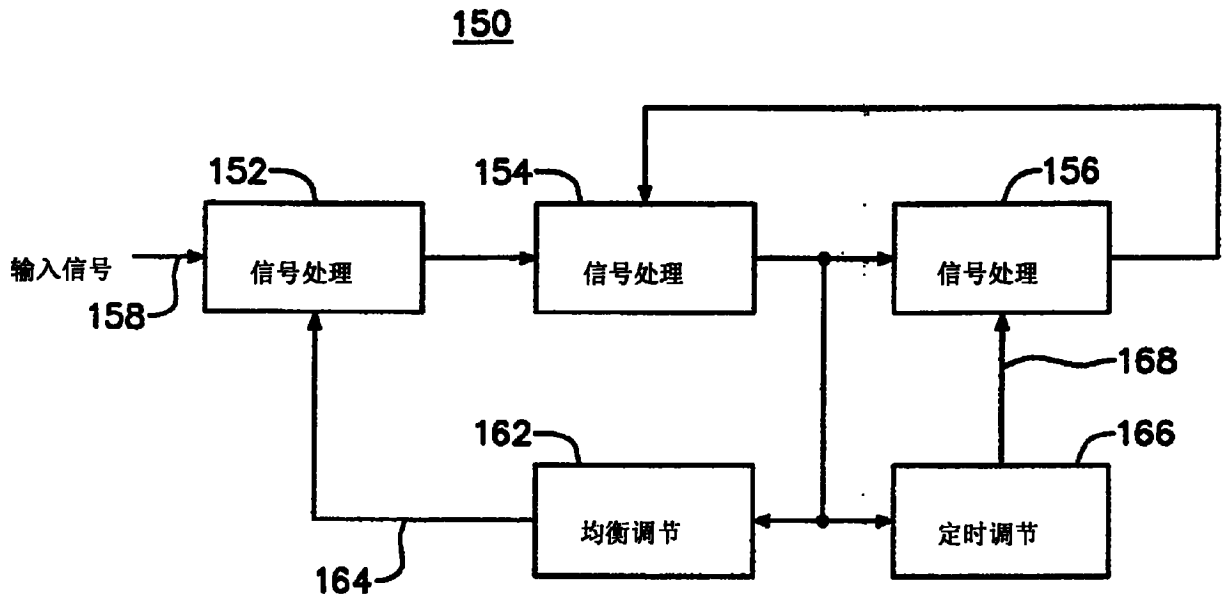


图 1B

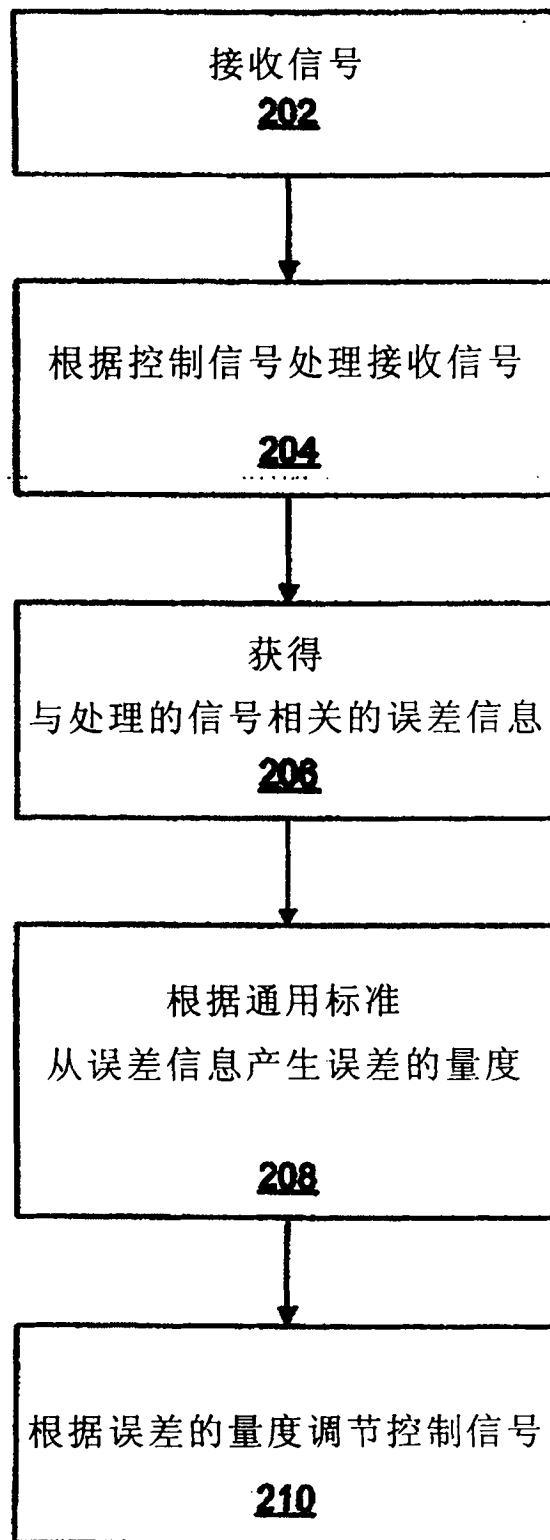


图 2

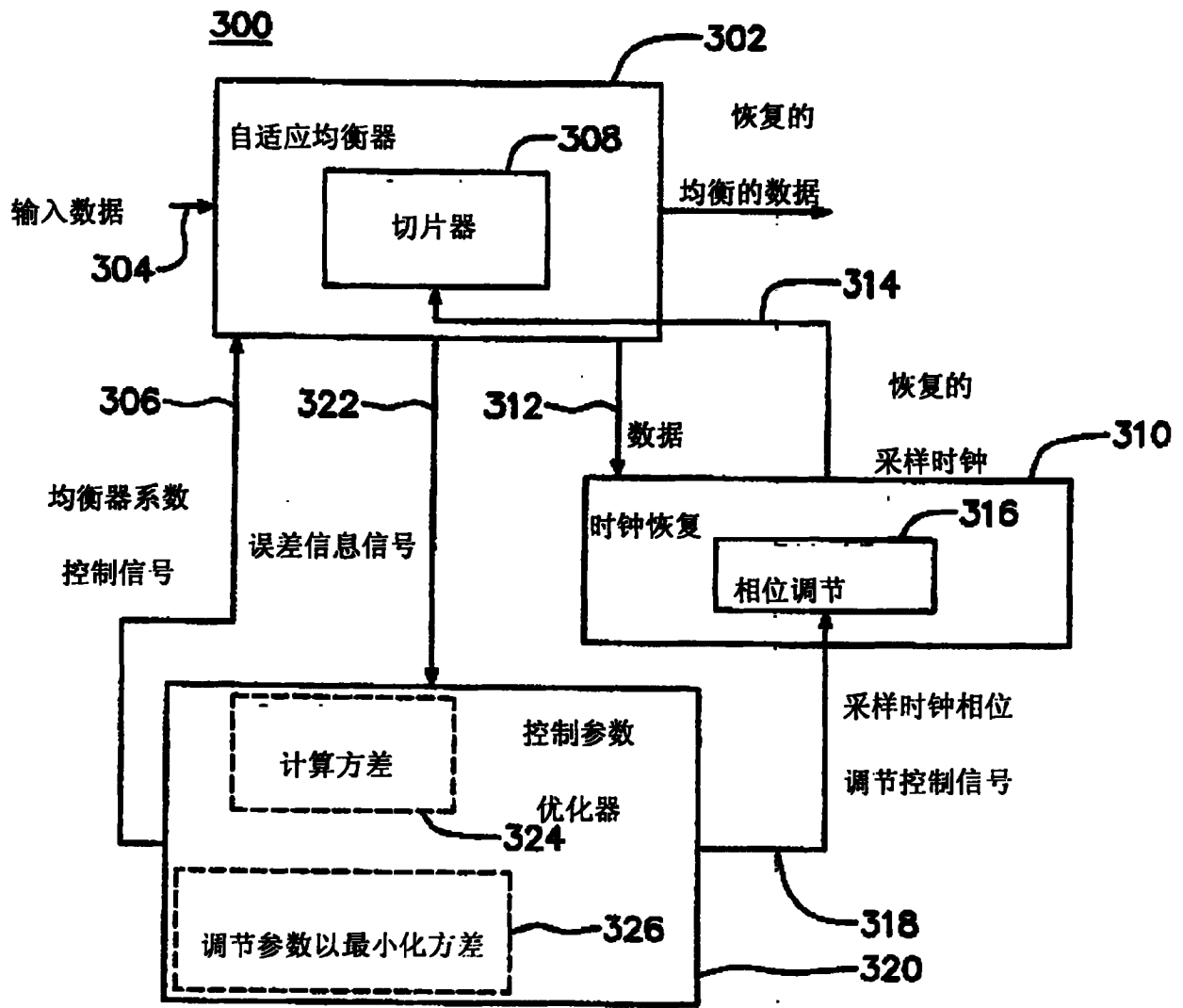


图 3

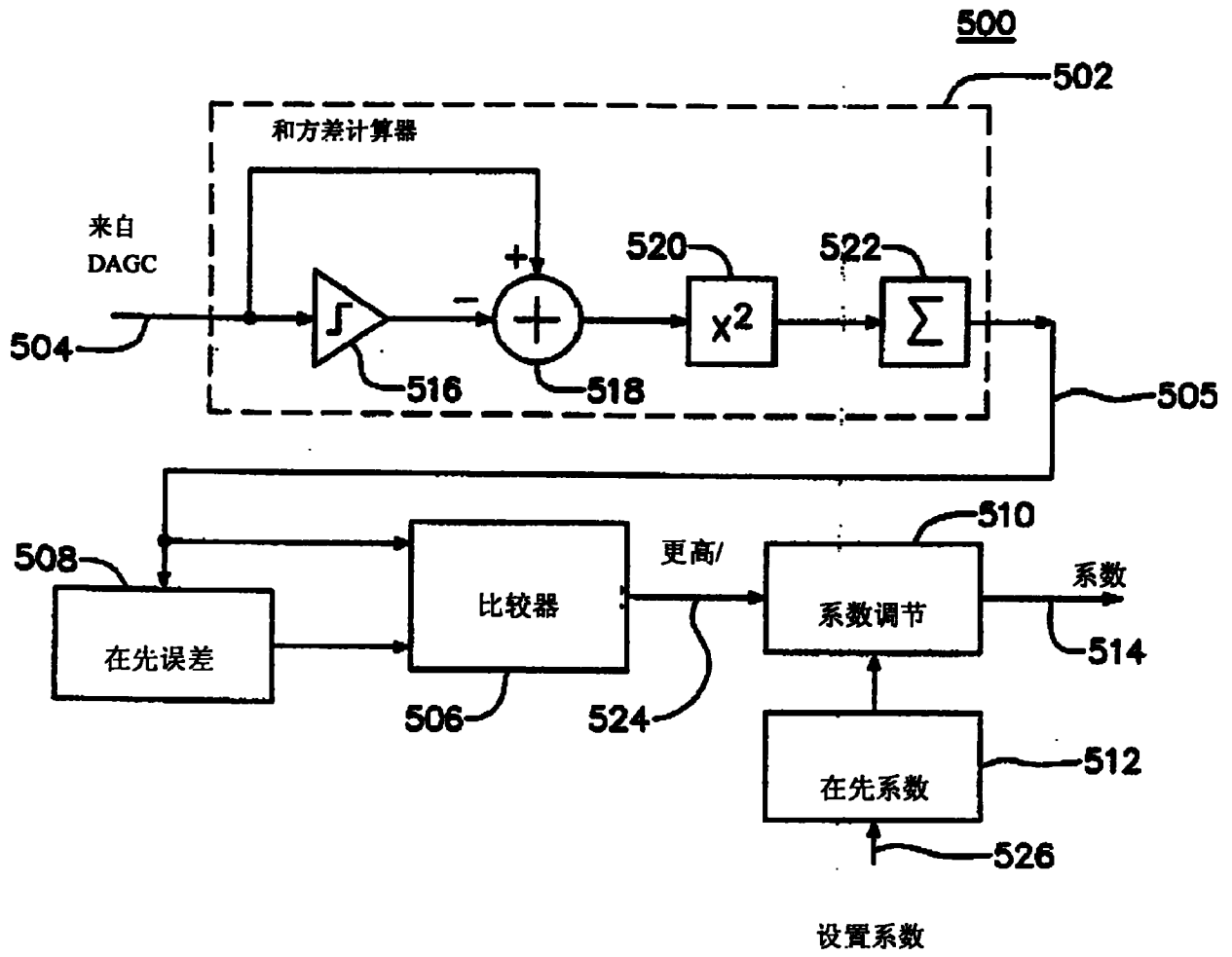


图 5

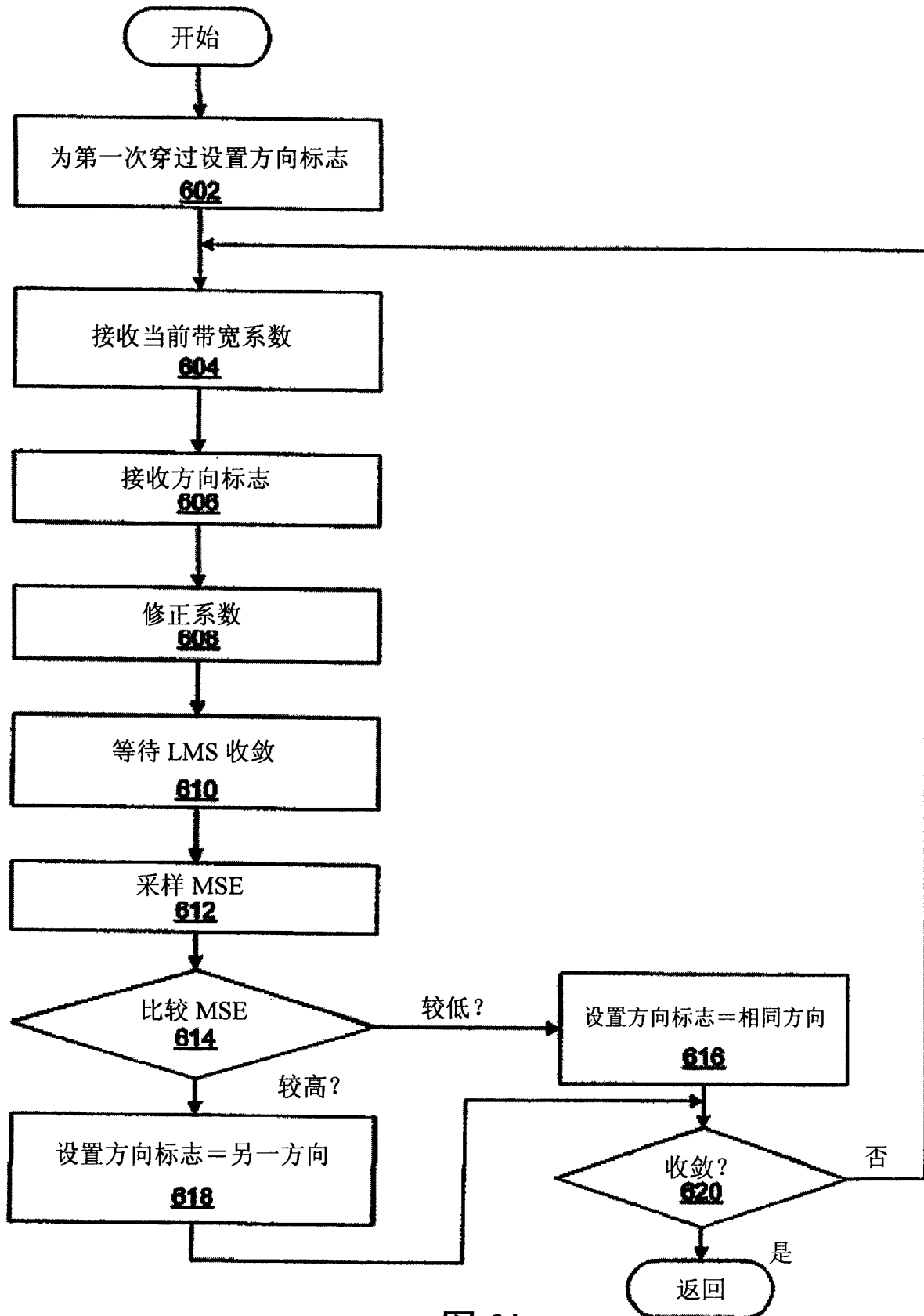
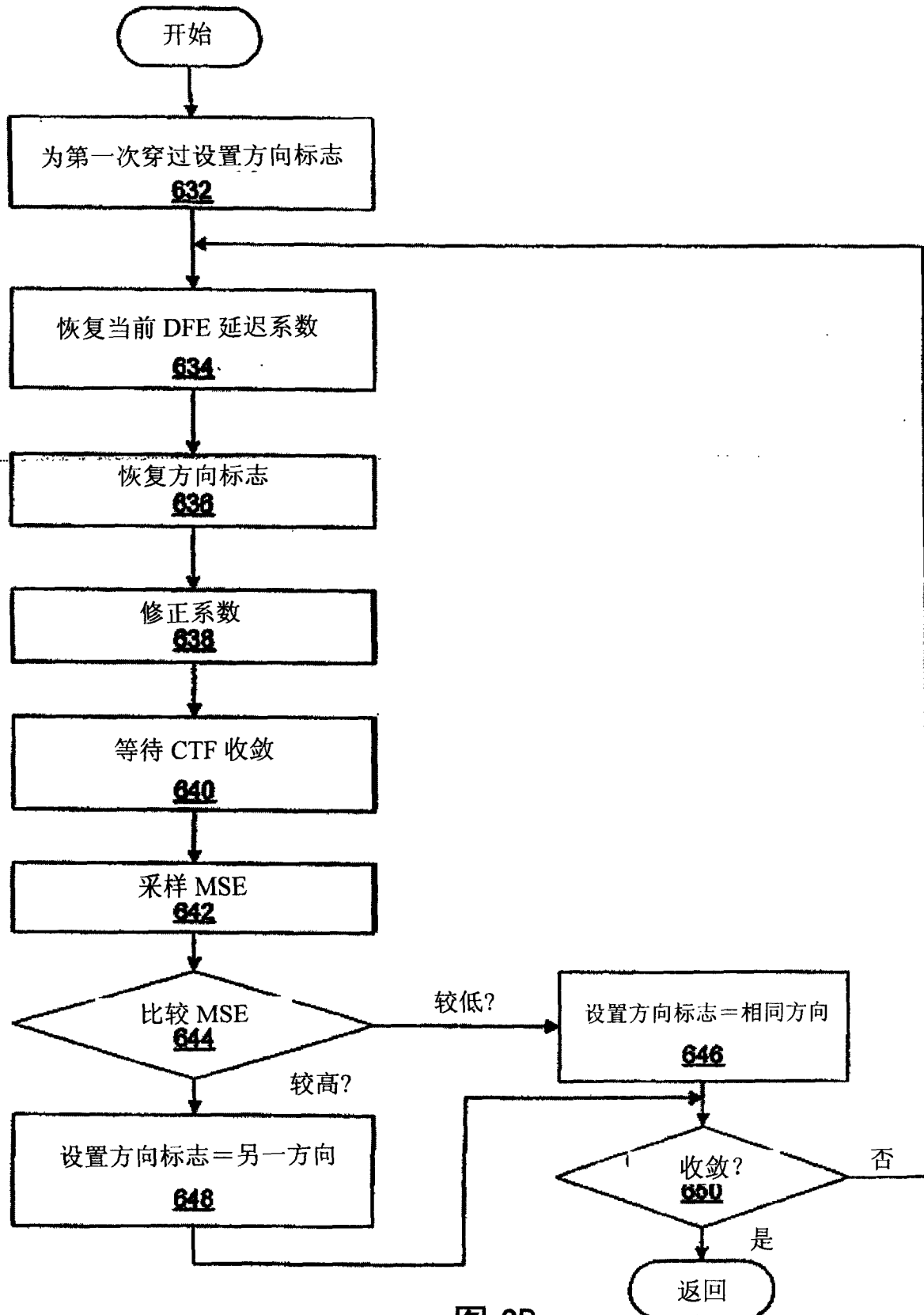
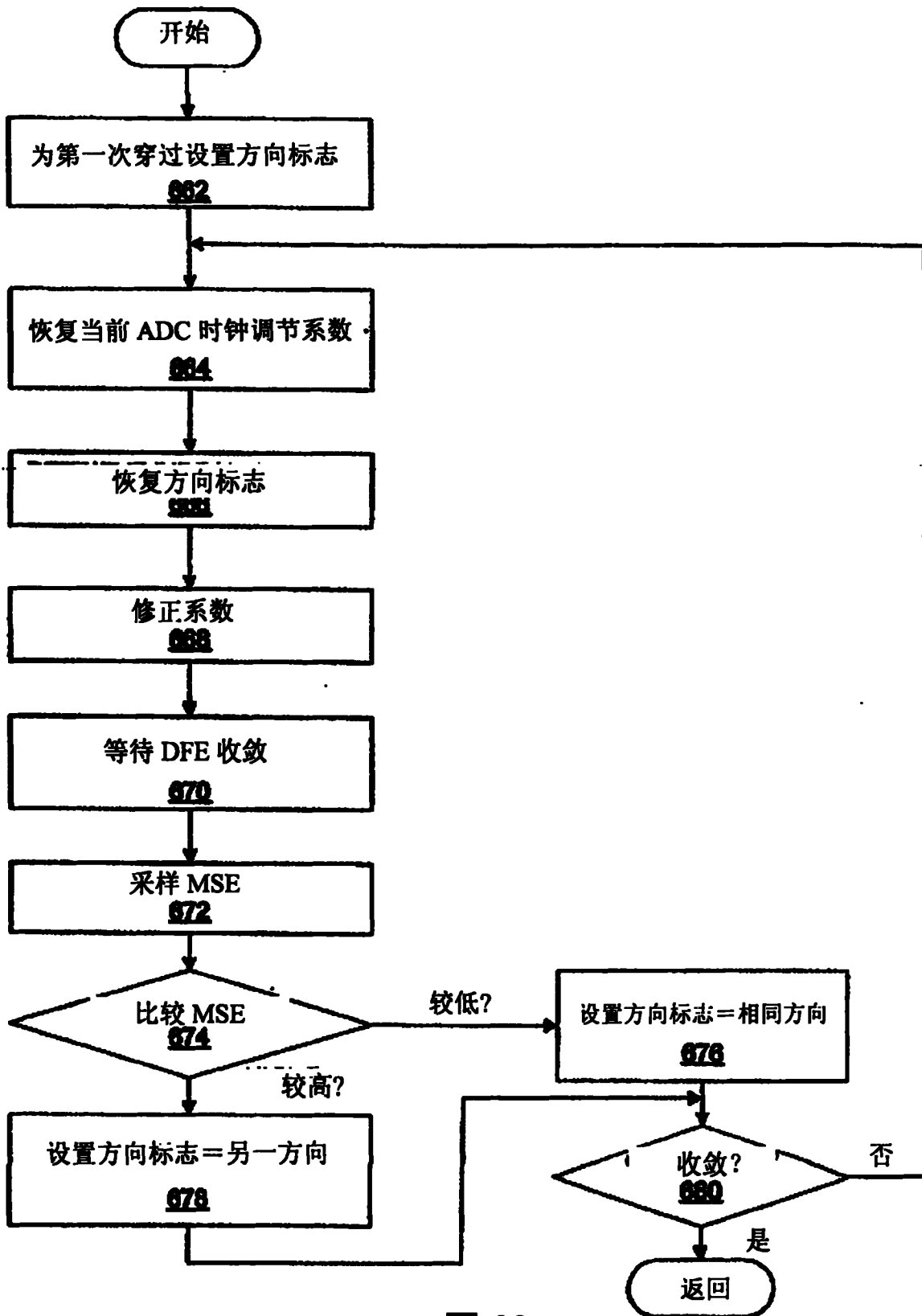


图 6A





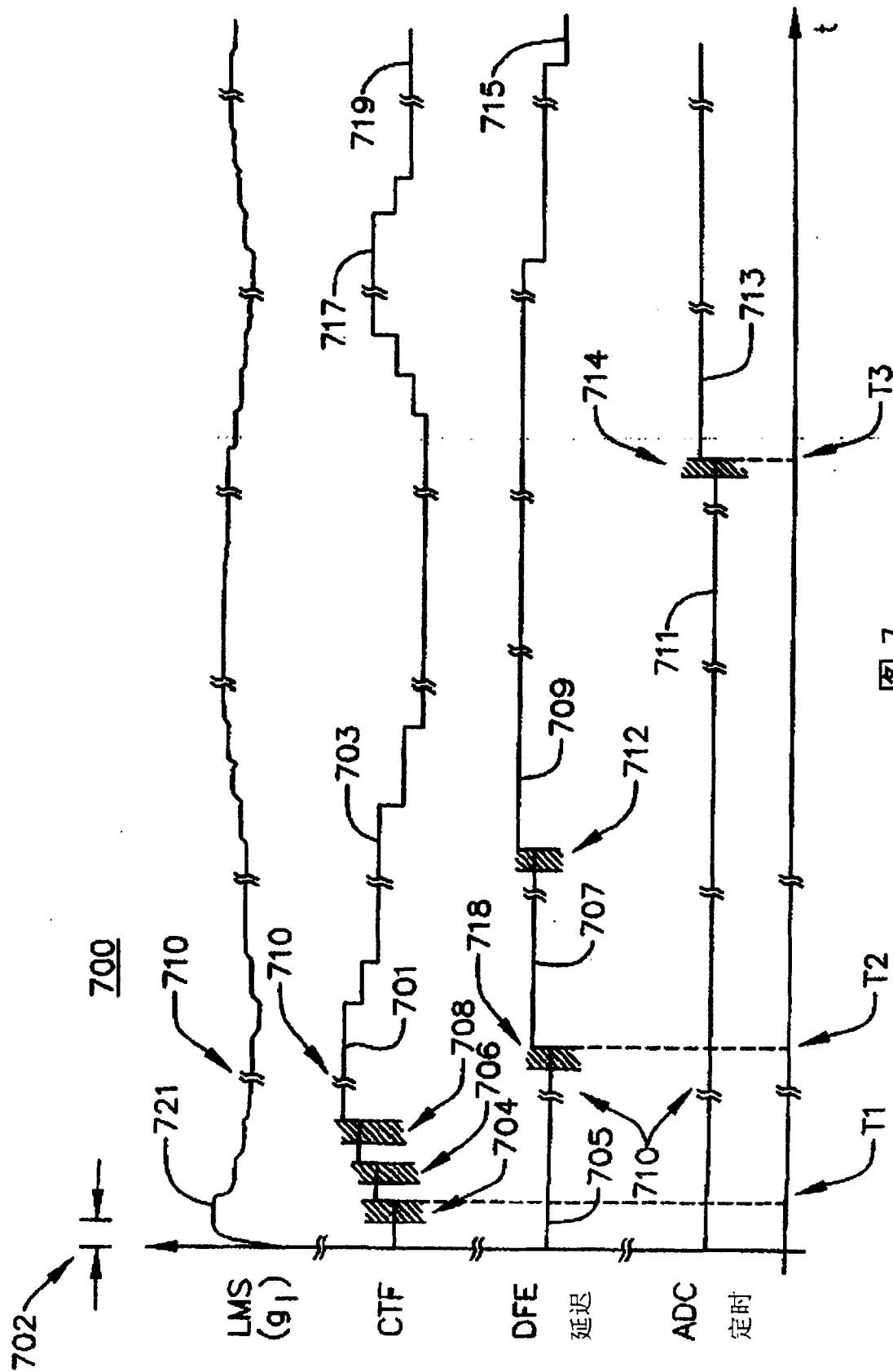


图 7

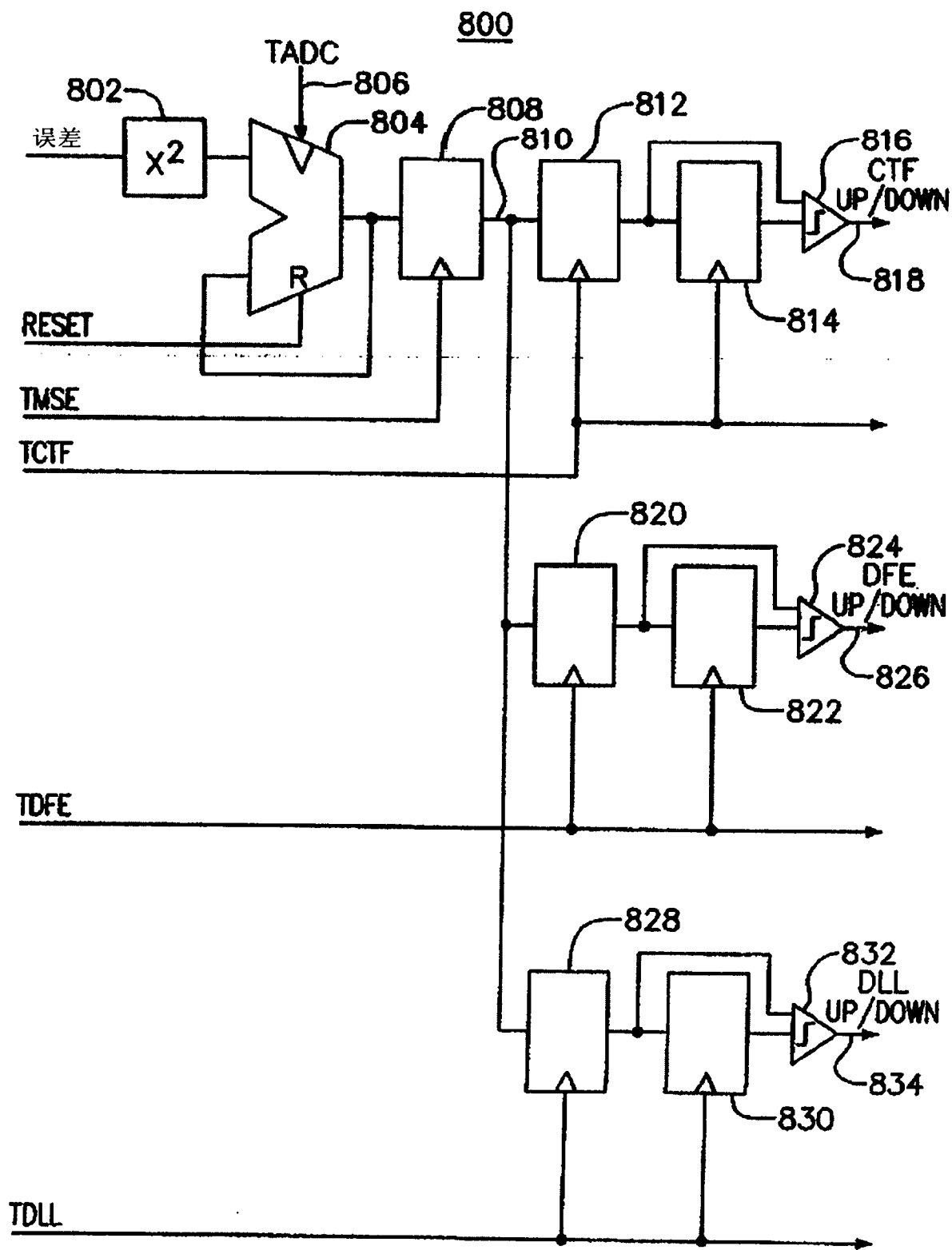


图 8

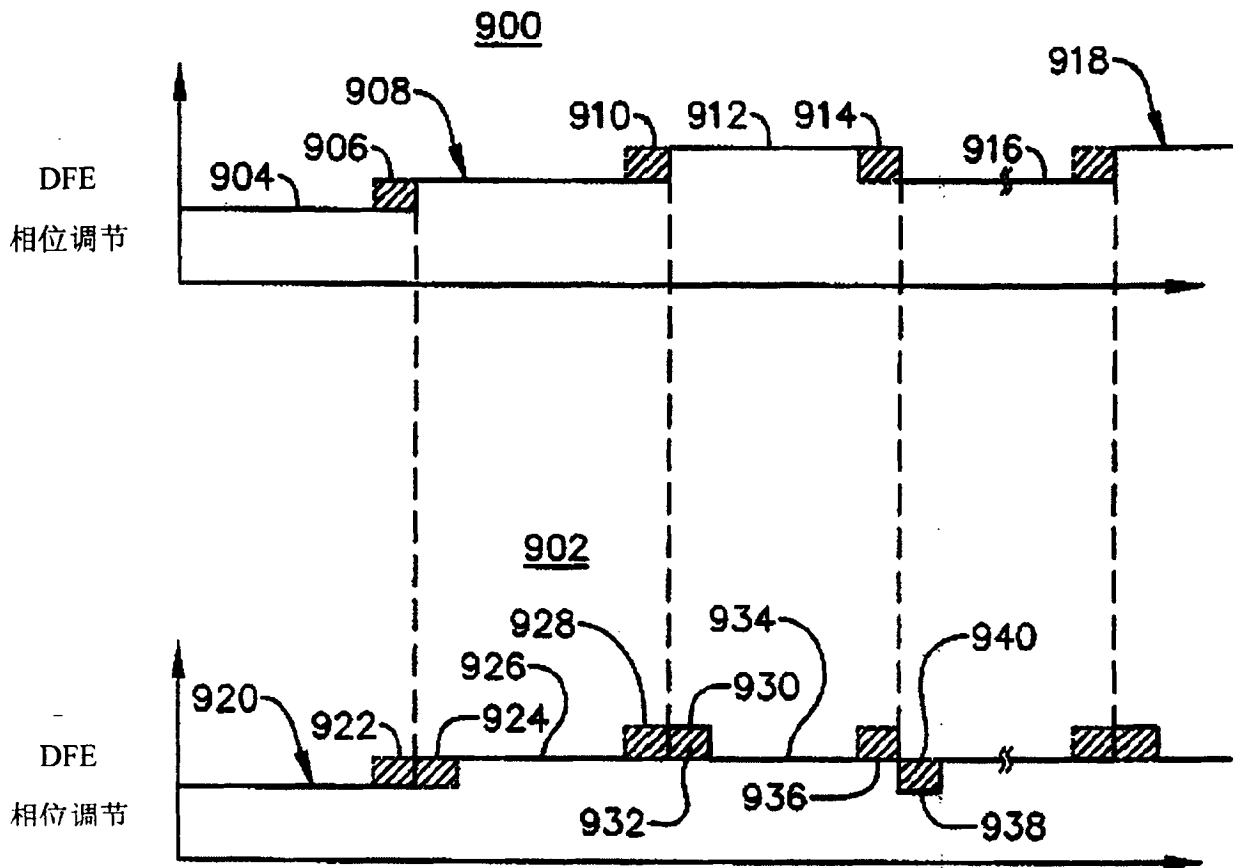


图 9

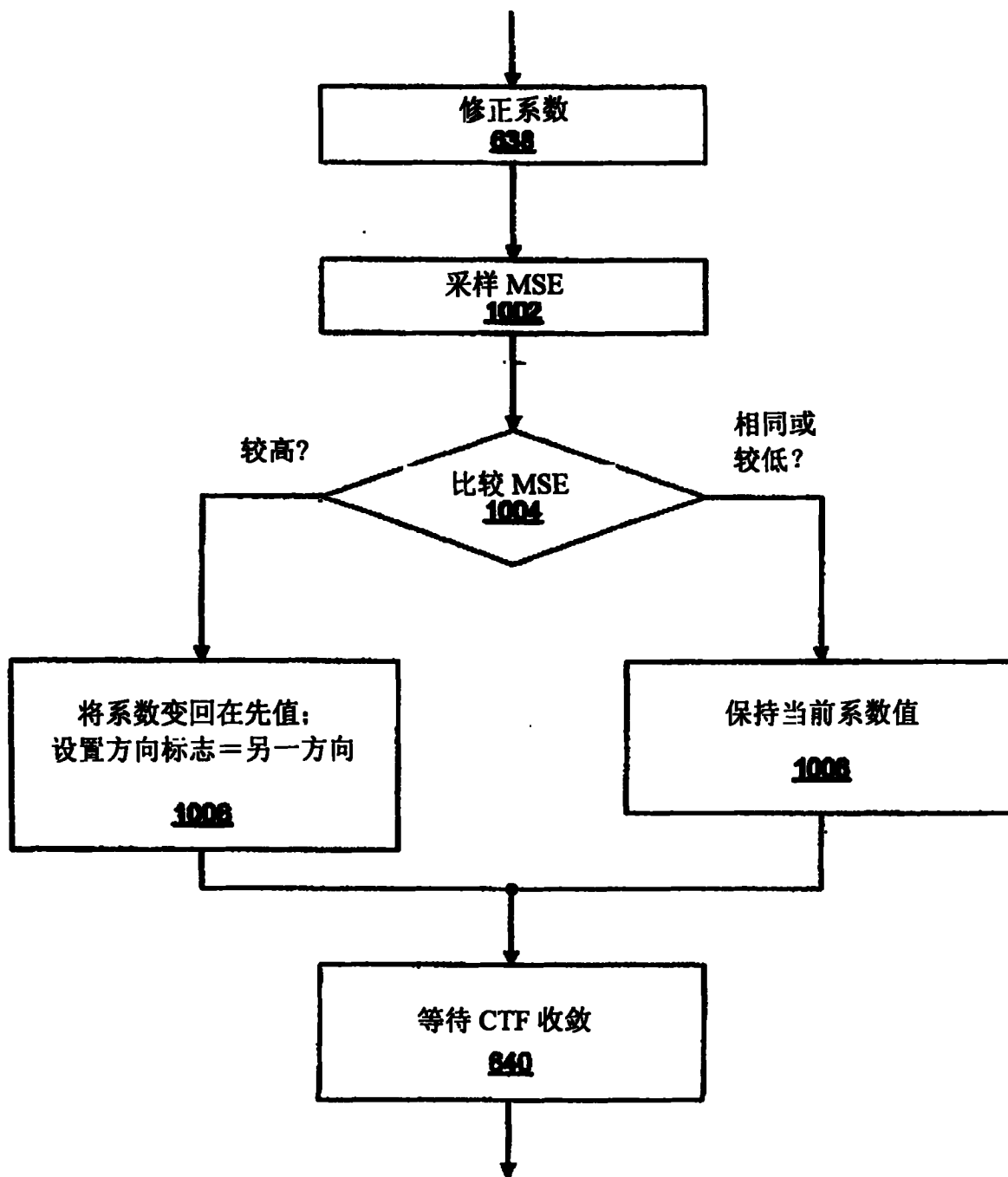


图 10

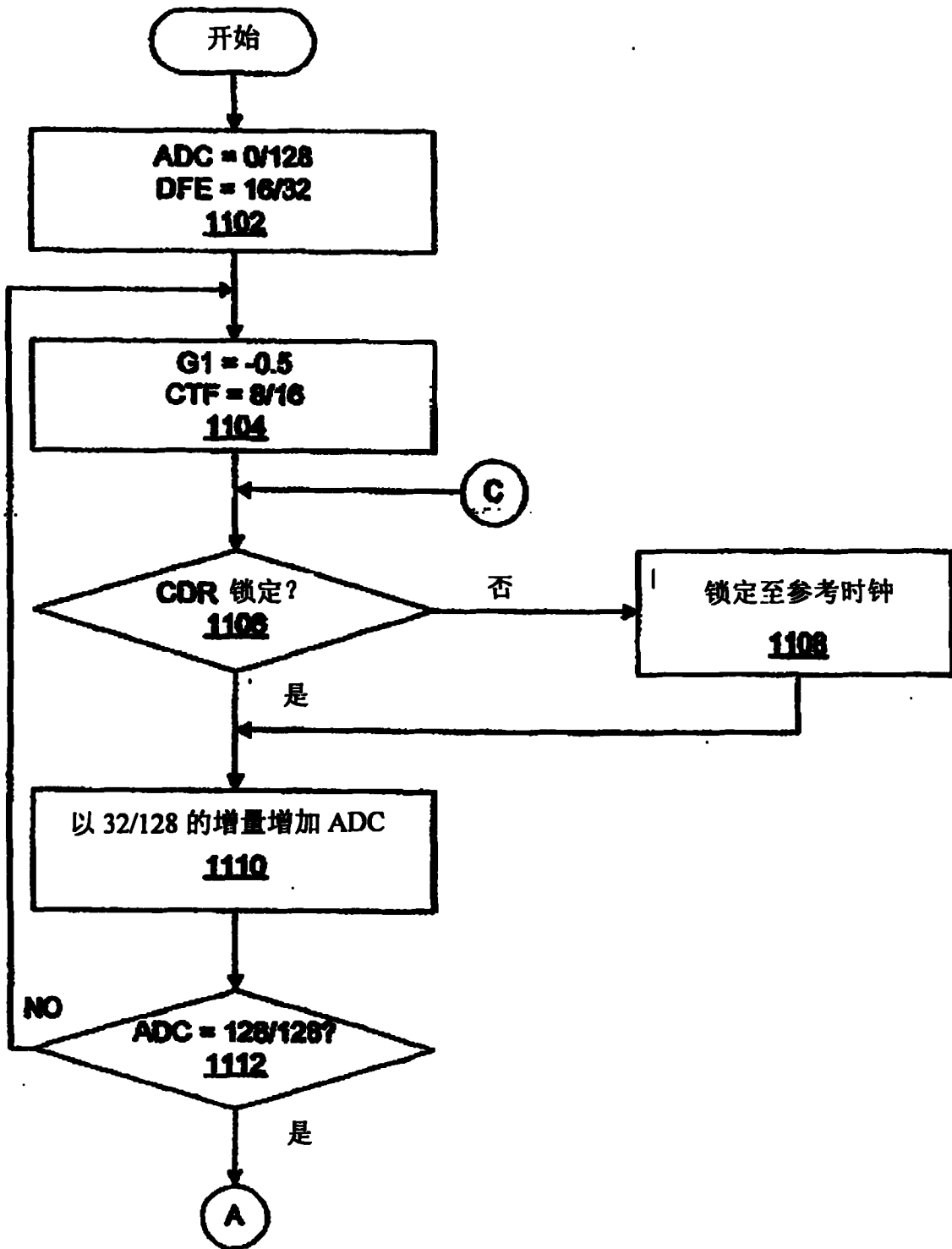


图 11A

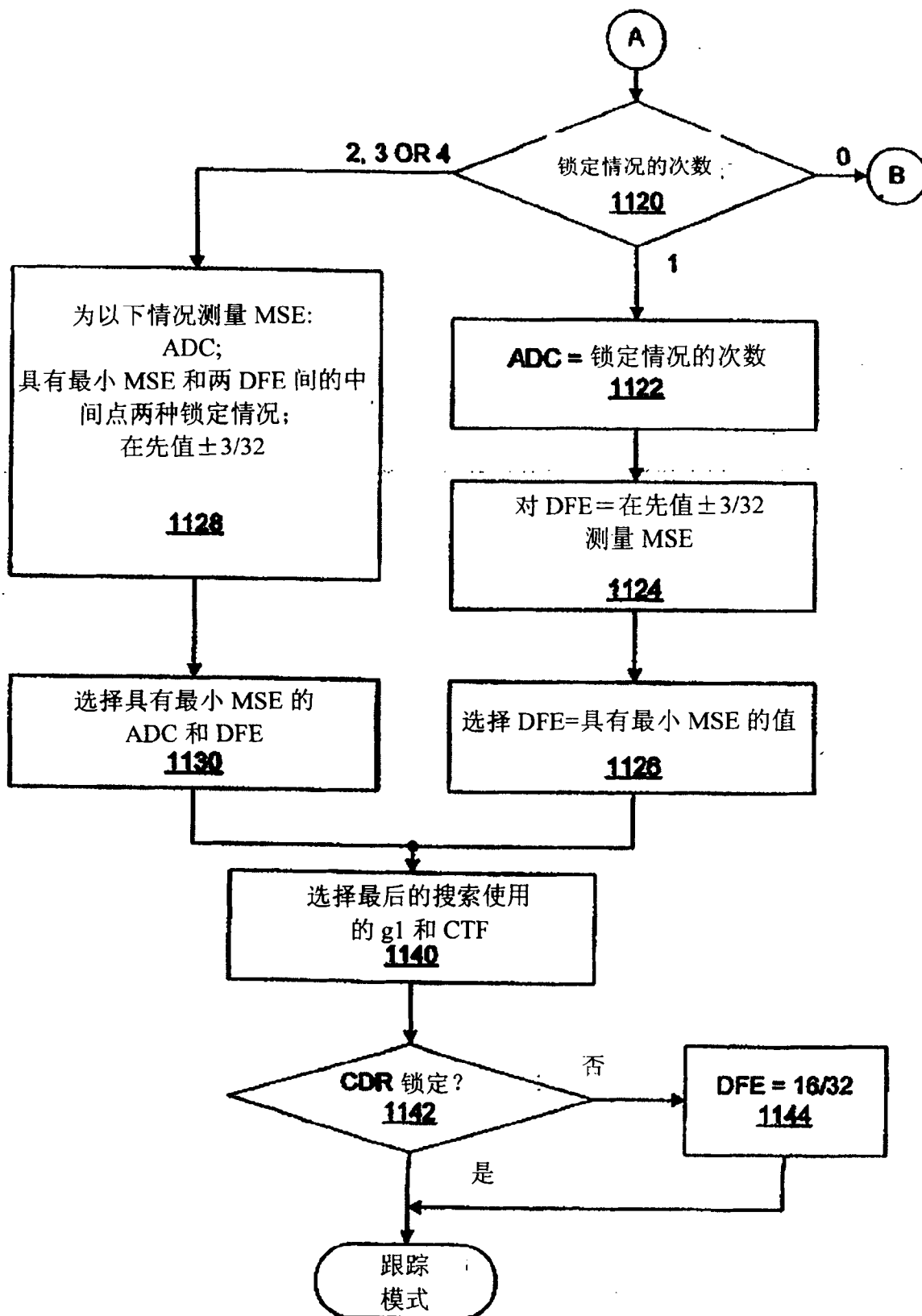


图 11B

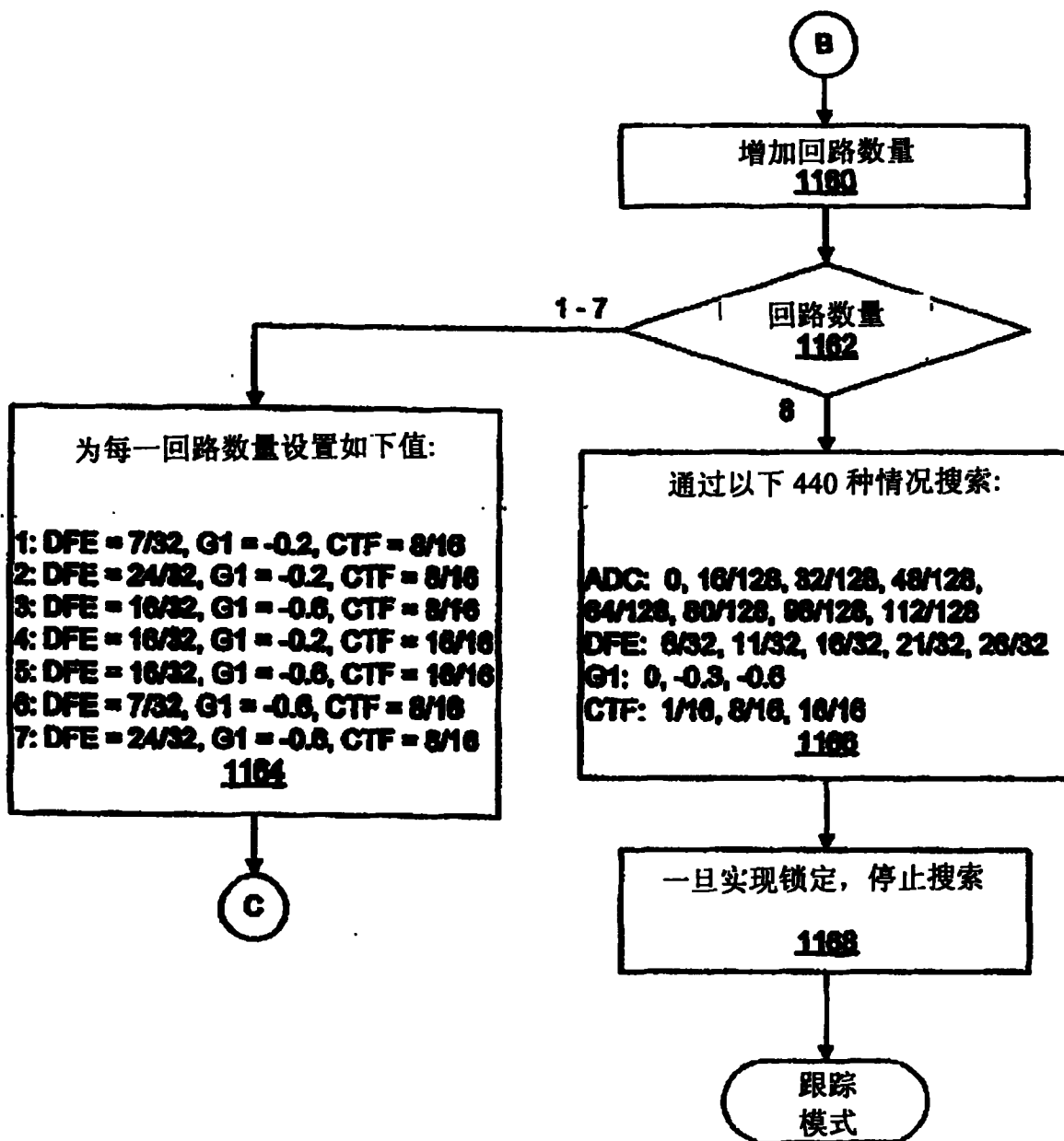


图 110

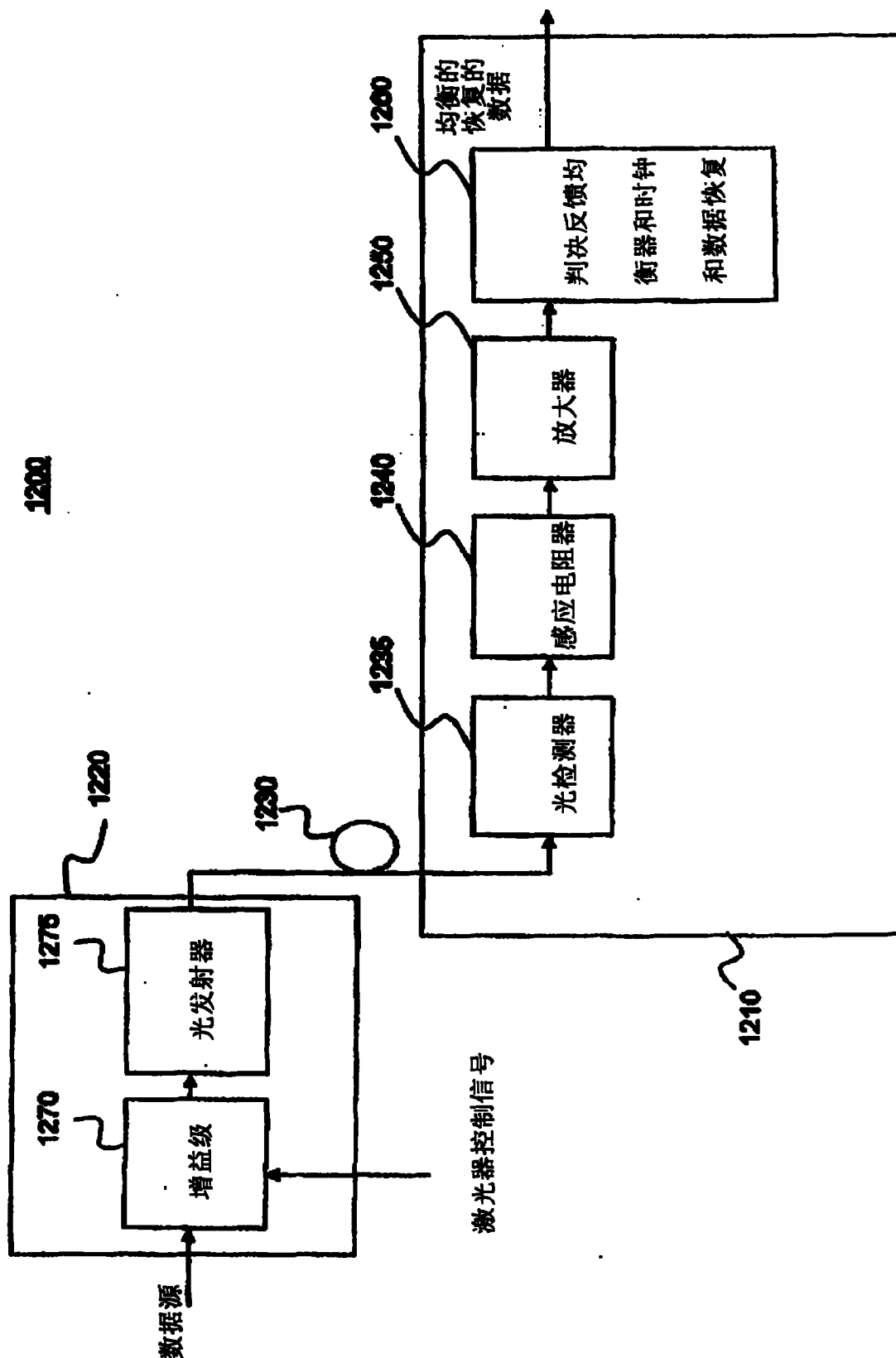


图 12