

公告本

I231105

申請日期：92.11.6.

IPC分類

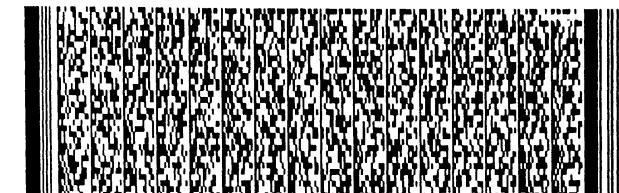
申請案號：92131031

H04B 1/06

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	全球衛星定位接收器及其關聯電路
	英文	GLOBAL POSITIONING SATELLITE AND CORRELATING CIRCUIT THEREOF
二、 發明人 (共1人)	姓名 (中文)	1. 許家彰
	姓名 (英文)	1. HSU, CHIA CHANG
	國籍 (中英文)	1. 中華民國 TW
	住居所 (中 文)	1. 新竹市北區文雅里1鄰竹光路35巷6-2號4樓
	住居所 (英 文)	1. 4F1., No. 6-2, Lane 35, Juguang Rd., Hsinchu, Taiwan 300, R.O.C.
三、 申請人 (共1人)	名稱或 姓名 (中文)	1. 旺玖科技股份有限公司
	名稱或 姓名 (英文)	1. PROLIFIC TECHNOLOGY INC.
	國籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 台北市南港區南港路三段48號7樓 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1. 7F, No. 48, Sec. 3, Nan Kang Rd., Nan Kang. Taipei, Taiwan 115, R.O.C
	代表人 (中文)	1. 張景棠
	代表人 (英文)	1. CHANG, CHING TANG



10478twf.psd

一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間

日期：

四、有關微生物已寄存於國外：

寄存國家：

無

寄存機構：

寄存日期：

寄存號碼：

有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

無

寄存日期：

寄存號碼：

熟習該項技術者易於獲得，不須寄存。



五、發明說明 (1)

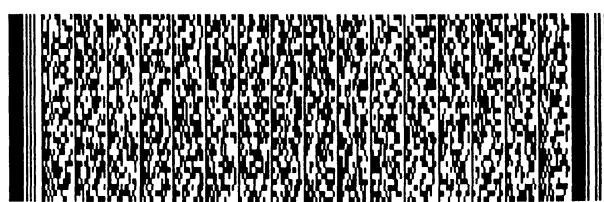
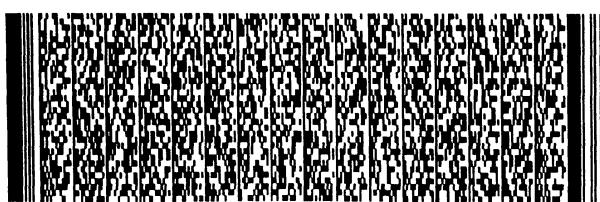
發明所屬之技術領域

本發明是有關於一種通訊裝置，且特別是有關於一種全球衛星定位接收器(Global Positioning Satellite，簡稱GPS)及其中之關聯電路(correlating circuit)。

先前技術

隨著科技的進步，使得各種原先隸屬於尖端科技使用之設備也逐漸地帶入日常生活中，進而促進了人類日常生活食衣住行的便利性。就以全球衛星定位接收器而言，便已日漸普及於日常生活中，而為大眾所採納使用，例如使用於汽車之導航設備，便可大幅增進駕駛員明確知悉其所在位置以及其目的地之行進方向等資訊，使駕駛員不致迷失了方向。

請參看第1圖所示，其為一種衛星發射之訊框示意圖。圖中之A列顯示，衛星發射之訊息是以每30秒為一訊框(Frame)，而每一訊框中則又包含了每個6秒之子訊框(Sub Frame)。圖中之B列顯示，訊框中包含著每秒50位元之導航資料，也就是說，每位元之導航資料的傳送時間為20ms，這些導航資料在傳送前，會先行與圖中之C列所示之辨識衛星的C/A碼進行互斥或邏輯運算，以獲得圖中之D列所示展開表示的資料。C/A碼的頻率是1.023 MHz，也就是每1ms傳送1023位元之C/A碼，而1023位元則恰為每一衛星之辨識C/A碼的長度。衛星在訊息傳送的過程中，是以1575.42MHz之載波，運用導航資料與C/A碼運算所得之結果，來進行雙相移鍵(Bi-Phase Shift Key，簡稱BPSK)調



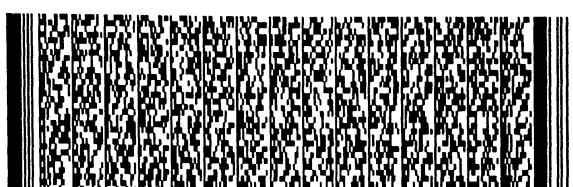
五、發明說明 (2)

變，如圖中之E列所示，然後才將調變之訊息傳送出去。

在全球衛星定位接收器中，除了使用一射頻前端來接收衛星發射之調變訊息，以獲得取樣數位資料外，更需一關聯電路來搜尋C/A碼，以確認可接收資料之衛星。目前共有24個衛星平均散落於六個軌道平面上，一般而言，只要有三到四個衛星便能提供位置的定位，當然衛星數目愈多，愈能提供更精準的定位。此外，因應都卜勒(Doppler)效應之影響，此關聯電路在搜尋C/A碼過程中，也要參考修正都卜勒效應之一修正頻率碼。假設關聯電路獲得之取樣數位資料為IF，而欲搜尋之衛星的C/A碼為Code，修正頻率碼為Doppler，則關聯電路可運用下式之運算式：

$$\sum_0^{Nms} IF * Doppler * Code \dots \dots \dots (1)$$

來計算獲得其最大計算值，以確認可接收資料之衛星的C/A碼偏移量(offset)及都卜勒修正頻率。其中"*"的意思為乘積運算(部分情形下可為一互斥或邏輯運算，亦即單一位元的乘積運算)，亦即單一位元的乘積運算，而N_{ms}的總和累積，係可以變更的選擇。當然，如累積的時段愈長，其訊雜比相對較高，則搜尋結果受到雜訊之影響也就愈小。此種C/A碼之搜尋原理將以7位元之C/A碼為例(一般之衛星C/A碼長度為1023位元)來說明。

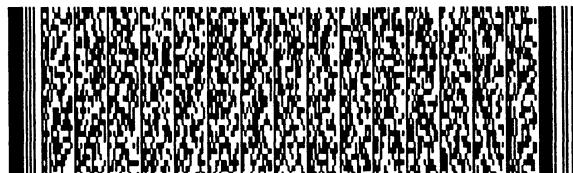
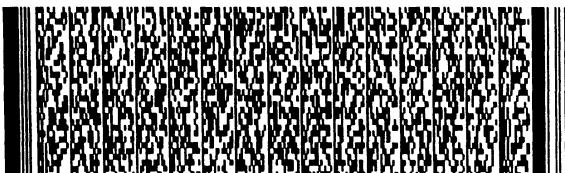


五、發明說明 (3)

請參看第2圖，其為一種7位元之C/A碼產生電路示意圖。圖中顯示，其包括一3位元移位暫存器210及一單位元乘法器220，單位元乘法器220之輸入為移位暫存器210中即將移出之兩位元的值，而單位元乘法器220之輸出，則隨著位元之移出而移入移位暫存器210中。因此，此電路可產生1110010之7位元循環C/A碼。

在全球衛星定位接收器之關聯電路中，為了搜尋此7位元之C/A碼，並決定所接收之取樣數位資料的偏移量，將運用此7位元C/A碼1110010，以及具有不同偏移位元數的偏移量之偏移碼0111001、1011100、0101110、0010111、1001011、1100101等，來與接收之取樣數位資料進行位元乘積及總和運算。如以單位元之乘積運算而言，則為互斥或邏輯運算如式(1)所示。假設接收之取樣數位資料中所含的C/A碼為偏移兩位元之1011100，則與上述幾組不同偏移位元數的偏移量之偏移碼1110010、0111001、1011100、0101110、0010111、1001011、1100101等，進行個別位元互斥或邏輯運算後，再求取其總和，則將只有偏移兩位元之1011100這一組與其運算之結果為0，其餘之運算結果均為4。如以4為計算值座標之零點，則0之值變成-4，取其平方開根號之結果得到4，亦即接收之取樣數位資料中所含的C/A碼與正確偏移量之偏移碼的計算值為其最大值，而可以一峰值偵測器來檢測。

請參看第3圖所示，其為一種關聯電路之搜尋結果波形圖。圖中顯示，此關聯電路除了搜尋C/A碼之偏移量



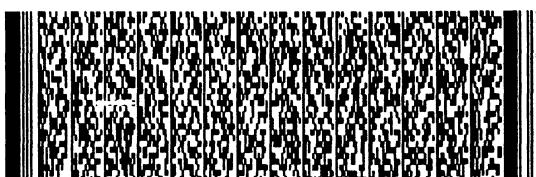
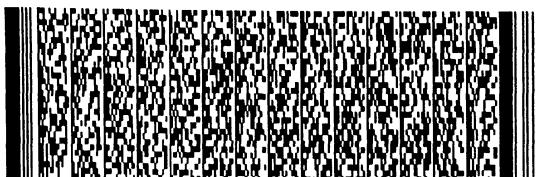
五、發明說明 (4)

外，也搜尋了修正都卜勒效應之都卜勒修正頻率。由圖中可知，具有峰值計算值之對應的C/A碼偏移量與都卜勒修正頻率，乃為持續進行衛星追蹤，以獲得正確之導航資料的C/A碼偏移量與都卜勒修正頻率。

請參看第4圖所示，其為一種習知之關聯電路方塊示意圖。圖中顯示，此關聯電路包括C/A碼暫存器405、都卜勒修正頻率碼暫存器410、I記憶體415、Q記憶體420、都卜勒乘法器425、C/A碼乘法器430、I類比加法器435、Q類比加法器440、I類比數位轉換器445、Q類比數位轉換器450、平方和開根號計算器455、積分器460及峰值偵測器465。

其中，C/A碼暫存器405用來儲存欲搜尋之C/A碼，都卜勒修正頻率碼暫存器410用來儲存欲搜尋之都卜勒修正頻率碼，I記憶體415用來儲存射頻前端接收之取樣數位資料，Q記憶體420則用來儲存移相九十度之取樣數位資料。I記憶體415與Q記憶體420共可儲存20ms之取樣數位資料，以提供如式(1)之計算所需資料。這些資料將經由都卜勒乘法器425與C/A碼乘法器430之乘法運算，以獲得各位元之乘積值，然後分別經由I類比加法器435與Q類比加法器440之運算，以獲得所有位元之乘積值的加總值，再分別以I類比數位轉換器445與Q類比數位轉換器445，來再次地轉換為數位資料。

之後，經由平方和開根號計算器455，以求取I類比數位轉換器445與Q類比數位轉換器445轉換所得之數位資料



五、發明說明 (5)

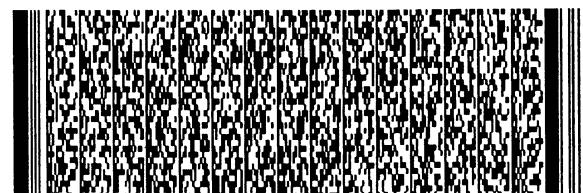
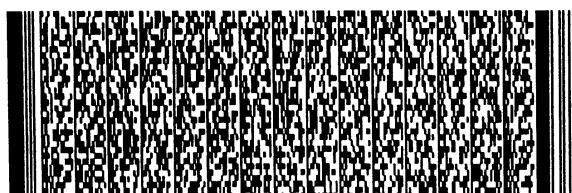
的平方和，然後對平方和開根號，以獲得具有絕對值之計算值。最後，再經由積分器460之累積，以將20ms之取樣數位資料的計算值相加總，並儲存於積分器460之非本質記憶體(Non-coherent Memory)470中。此種作法如上所述地是為了降低雜訊之影響，累積之時段愈長，其訊雜比相對較高，計算結果所受雜訊之影響將愈低。這些累積之計算值便可經由峰值偵測器465之檢測，而獲得正確之C/A碼偏移量與都卜勒修正頻率。

以上之習知關聯電路的說明亦可參考美國專利第5,896,304和6,009,118號，故知，此關聯電路明顯地會有以下之缺點：

1. 使用類比加法器來計算，以獲得所有位元之乘積的加總值，雖然可同時地獲得1023位元C/A碼之乘積的加總值。然而，當製程改變時，卻必須重新設計將類比資料轉換為數位資料之類比數位轉換器，以致製程可攜性(process portability)不佳。

2. 內建儲存20ms取樣數位資料之記憶體龐大，造成成本過高。

此外，美國專利第6,383,046號所揭露之關聯電路，雖然可改善上述製程可攜性之缺失，但因是先將序列產生的CA碼位元，經序列轉並列後再並行處理，且未提供可暫存取樣數位資料之緩衝器，故其無法達到真正的並行處理之效能。

發明內容

五、發明說明 (6)

有鑑於此，本發明提供一種全球衛星定位接收器及其關聯電路，其應用可逐次地輸出欲搜尋之C/A碼的部分位元之C/A碼產生單元、可逐次地輸出欲搜尋之修正頻率碼的部分位元之都卜勒產生單元，以供乘積計算單元計算其與接收之取樣數位資料的乘積，以及應用可將逐次輸出之部分位元的乘積值予以加總之數位加總器，而可達成具有製程可攜性之關聯電路。此外，因其C/A碼產生單元與都卜勒產生單元可並行產生多個位元，且具有可暫存取樣數位資料之接收資料儲存器，故具有較佳之並行處理效能。更應用外部記憶體來作為儲存取樣數位資料的記憶體，而可降低成本。

為達上述及其他目的，本發明提供一種全球衛星定位接收器，此全球衛星定位接收器包括：射頻前端、接收資料儲存器、介面控制器、關聯器、資料分離器及導航處理器。其中，射頻前端用以接收衛星傳送之射頻訊號，並將射頻訊號解調及取樣而獲得取樣數位資料，以儲存於例如是導航處理器中的記憶體之外部記憶體中。介面控制器，耦接接收資料儲存器與外部記憶體，用以控制自外部記憶體逐次地將儲存之取樣數位資料，移入接收資料儲存器中。關聯器耦接接收資料儲存器，用以接收取樣數位資料，並依據接收之取樣數位資料與代表衛星之C/A碼及修正都卜勒效應之修正頻率碼的計算結果，來搜尋並確認發出上述之取樣數位資料的衛星。資料分離器耦接關聯器，用以依據確認之衛星的資料，以自上述取樣數位資料中，



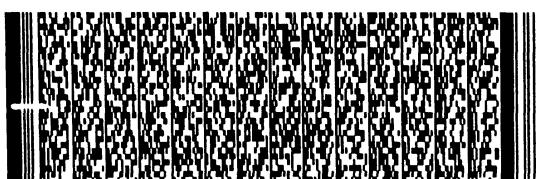
五、發明說明 (7)

分離產生接收之射頻訊號所載送的導航資料。而導航處理器則耦接資料分離器，用以接收分離產生之導航資料，以計算獲得所需之經緯度資料與標準時間資料等。

本發明之較佳實施例中，其接收資料儲存器包括可儲存不同時段之取樣數位資料的兩個記憶空間，而介面控制器會輪流使用這兩個記憶空間，以將接收資料儲存器視為乒乓緩衝器(Ping-Pong Buffer)使用。

在一實施例中，此全球衛星定位接收器之關聯器包括：C/A碼產生單元、都卜勒產生單元、乘積計算單元及數位加總與峰值偵測單元。其中，C/A碼產生單元用以逐次地並行產生代表衛星之C/A碼的部分位元，並控制逐步地輸出所產生之C/A碼的部分位元。都卜勒產生單元用以逐次地並行產生修正都卜勒效應之修正頻率碼的部分位元，並控制逐步地輸出所產生之修正頻率碼的部分位元。乘積計算單元耦接C/A碼產生單元及都卜勒產生單元，用以逐次地計算C/A碼產生單元輸出之C/A碼的部分位元、都卜勒產生單元輸出之修正頻率碼的部分位元與接收之取樣數位資料之乘積。而數位加總與峰值偵測單元則耦接乘積計算單元，用以加總乘積計算單元逐次計算所得之乘積，以產生加總值，並搜尋不同之加總值的最大計算值，以確認發出取樣數位資料之衛星。

在一實施例中，C/A碼產生單元包括一C/A碼相位迴圈控制器，用以控制逐步地輸出C/A碼之部分位元。而都卜勒產生單元則包括一都卜勒頻率迴圈控制器，用以控制逐



五、發明說明 (8)

步地輸出修正頻率碼之部分位元。

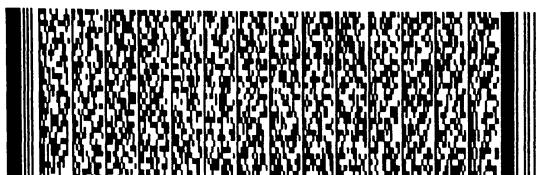
在一實施例中，其數位加總與峰值偵測單元包括：數位加總器、平方和開根號計算器、積分器及峰值偵測器。其中，數位加總器耦接乘積計算單元，用以加總乘積計算單元逐次計算之乘積，以產生一I加總及Q加總。平方和開根號計算器耦接數位加總器，用以接收上述之I加總及Q加總，並計算I加總及Q加總的平方和之開根號值。積分器耦接平方和開根號計算器，用以累加一時段之平方和開根號計算器的輸出。而峰值偵測器則耦接積分器，用以搜尋不同之I加總及Q加總的最大計算值，以確認發出取樣數位資料之衛星。

在一實施例中，累加之時段的長度為可調整。

在一實施例中，乘積計算單元每次可計算的部分位元數為64位元。

在一實施例中，此全球衛星定位接收器更包括N個相同之關聯器，其中N為12，每個關聯器用以分別搜尋不同衛星傳送之資料與追蹤衛星傳送之資料，以增進搜尋之速度。

由上述之說明中可知，因本發明係應用可逐次地並行產生欲搜尋之C/A碼的部分位元之C/A碼產生單元、可逐次地並行產生欲搜尋之修正頻率碼的部分位元之都卜勒產生單元，以供乘積計算單元計算其與接收之取樣數位資料的乘積，以及應用可將逐次輸出之部分位元的乘積值予以加總之數位加總器，故可達成具有製程可攜性之關聯電路，



五、發明說明 (9)

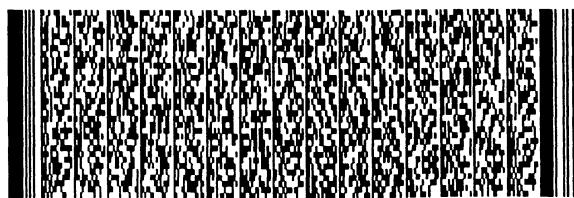
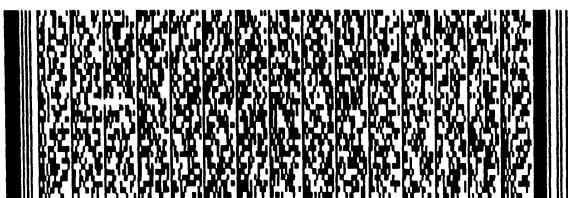
及應用此關聯電路之全球衛星定位接收器之製作。此外，更應用外部記憶體來作為儲存取樣數位資料的記憶體，以降低成本並維持較佳之並行處理效能。

為讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特以較佳實施例，並配合所附圖式，作詳細說明如下：

實施方式

請參考第5圖所示，其為根據本發明較佳實施例之一種全球衛星定位接收器之方塊示意圖。圖中顯示，此全球衛星定位接收器500包括：射頻前端(Radio Frequency Front End)510、介面控制器519、接收資料儲存器520、關聯器(Correlator)530、資料分離器(Data Extractor)540及導航處理器(Navigation Processor)550。其中，射頻前端510係由接收天線511、低雜訊放大器(Low Noise Amplifier)512、混波器(Mixer)513、本地震盪器(Local Oscillator)515、低通濾波器516及類比數位轉換器517所組成。而圖中之外部記憶體518也可以是導航處理器550中之記憶體，因全球衛星定位接收器在搜尋模式時，導航處理器550中之記憶體並不使用，此時，如將其作為儲存取樣數位資料之用，則可進一步節省成本。

如圖所示，接收天線511用以接收衛星傳送之射頻訊號，此射頻訊號將經由低雜訊放大器512之放大，然後經由本地震盪器515、混波器513與低通濾波器516之解調，



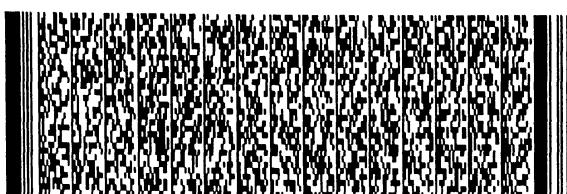
五、發明說明 (10)

以獲得載波中之基頻訊號，再經類比數位轉換器517之取樣，便可得到接收之取樣數位資料。取樣數位資料之取樣率為C/A碼傳送頻率之整數倍，以本例而言為1.023MHz之整數倍，如以1倍為例，則每1ms將獲得1023個取樣數位資料。這些取樣數位資料將儲存於第5圖之外部記憶體518中。如前所述地，為了降低接收資料中雜訊的影響，此處假設關聯器530欲以20 ms之取樣數位資料來累積計算，如前述之式(1)所示，則外部記憶體518將至少儲存20 ms之取樣數位資料。

介面控制器519依關聯器530之運算需求，控制逐步地自外部記憶體518中，將儲存之取樣數位資料移入接收資料儲存器520，以供使用。當然，如熟習此藝者所知，為了不影響關聯器530之搜尋速率，故圖中之接收資料儲存器520可包括儲存不同時段（每一時段1ms）之取樣數位資料的兩個記憶空間，而介面控制器519則會控制輪流使用這兩個記憶空間，以使接收資料儲存器520可視為乒乓緩衝器(Ping-Pong Buffer)來使用。

關聯器530由接收資料儲存器520中接收上述之取樣數位資料，並依據接收之取樣數位資料與代表衛星之C/A碼及修正都卜勒效應之修正頻率碼的計算結果，來搜尋並確認發出上述之取樣數位資料的衛星，其計算電路將以第6圖為例，而於後述中說明。

如圖所示地，為了增進搜尋之速度，此全球衛星定位接收器可包括N個相同之關聯器，其中N之值較佳地為12，

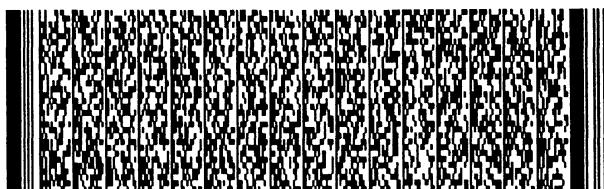
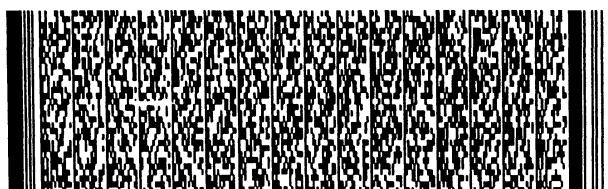


五、發明說明 (11)

以使每個關聯器負責搜尋與追蹤不同衛星傳送之資料。

資料分離器540耦接這些關聯器530，用以依據確認之衛星的資料，以自上述取樣數位資料中，分離產生接收之射頻訊號所載送的導航資料。而導航處理器550則耦接資料分離器540，用以接收分離產生之導航資料，以計算獲得所需之經緯度資料與標準時間資料等。這些經緯度資料與標準時間資料等，便可傳送至具有例如是地理資訊系統(Geography Information System，簡稱GIS)的電腦中，以提供使用者現在位置與前進方向等之地圖資訊。

請參看第6圖所示，其為根據本發明較佳實施例之一種關聯電路方塊示意圖。圖中顯示，此全球衛星定位接收器之關聯電路600包括：接收資料儲存器520、介面控制器519及關聯器530。而關聯器530則包括：C/A碼產生單元610、都卜勒產生單元620、乘積計算單元630及數位加總與峰值偵測單元640。其中，C/A碼產生單元610包括C/A碼產生器(C/A Code Generator)611及C/A碼相位迴圈控制器(C/A Code Phase Loop Controller)613。都卜勒產生單元620包括都卜勒產生器(Doppler Generator)621及都卜勒頻率迴圈控制器(Doppler Frequency Loop Controller)623。乘積計算單元630包括I都卜勒乘法器631、Q都卜勒乘法器633、I乘法器635及Q乘法器637。而數位加總與峰值偵測單元640則包括具有I加總器651與Q加總器653之數位加總器650、平方和開根號計算器660、積分器670及峰值偵測器680。其工作原理將詳細說明如下：

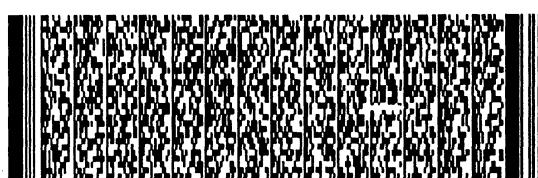


五、發明說明 (12)

由第5圖之射頻前端510傳送而來之20ms的取樣數位資料，將儲存於外部記憶體518中，並由介面控制器519依關聯器530之運算需求，而控制逐步地自外部記憶體518中，將儲存之取樣數位資料移入接收資料儲存器520，以待與代表衛星之C/A碼或C/A碼的移位值及都卜勒修正頻率碼進行如式(1)之運算。C/A碼產生器611會依據C/A碼相位迴圈控制器613之控制，以並行地產生代表不同衛星之C/A碼及不同偏移量之C/A碼的移位值之部分位元，並逐步地輸出所產生之C/A碼的部分位元，例如在1023位元的C/A碼中，每次產生及輸出64位元，則可分成16次輸出。

同樣地，都卜勒產生器621則依據都卜勒頻率迴圈控制器623之控制，以並行地產生修正都卜勒效應之不同的修正頻率碼之部分位元，並逐步地輸出所產生之修正頻率碼的部分位元，例如在1023位元的修正頻率碼中，每次產生及輸出64位元，則可分成16次輸出。其中，修正頻率碼可以如本實施例地包括I修正頻率碼與Q修正頻率碼，且I修正頻率碼與Q修正頻率碼之相位相差九十度，以容納取樣時脈頻率之相位誤差。

I都卜勒乘法器631與Q都卜勒乘法器633分別接收都卜勒產生器621逐次輸出之I修正頻率碼與Q修正頻率碼，並與接收資料儲存器520輸出之取樣數位資料進行乘積運算。I乘法器635及Q乘法器637則分別接收I都卜勒乘法器631與Q都卜勒乘法器633之運算輸出，並與C/A碼產生器611逐次輸出之C/A碼進行乘積運算。而這些乘積運算結果



五、發明說明 (13)

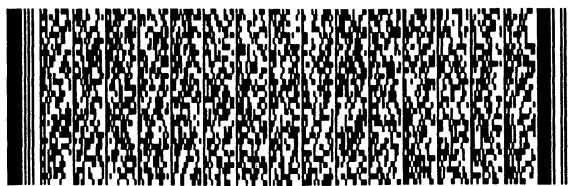
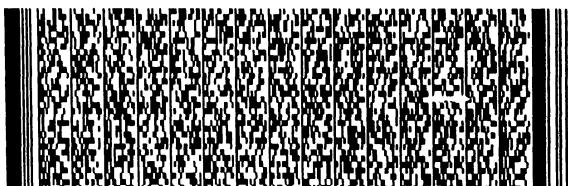
將逐次地分別輸出至 I 加總器 651 與 Q 加總器 653。

I 加總器 651 與 Q 加總器 653 逐次地分別接收 I 乘法器 635 及 Q 乘法器 637 輸出之乘積運算結果，並求取每次輸出之位元值的總和。以上例每次計算 64 位元之乘積而言，在經過 16 次總和計算之後，I 加總器 651 與 Q 加總器 653 將分別輸出 1023 位元的乘積運算之加總值：I 加總與 Q 加總。I 加總與 Q 加總輸出至平方和開根號計算器 660，以進行 I 加總的平方加上 Q 加總的平方，其和再開根號的運算，然後進入積分器 670，以求取 $1 \sim 20\text{ms}$ 等時段可調整之取樣數位資料的乘積運算及平方和開根號運算之計算值的累積值。

最後，由峰值偵測器 680 就取樣數位資料與 C/A 碼產生器 611 變化產生之 C/A 碼與不同偏移量之 C/A 碼的移位值，及都卜勒產生器 621 變化產生之不同修正頻率碼的計算值中，搜尋其最大計算值，以確認發出取樣數位資料之衛星。例如，欲搜尋之衛星數目為 24 顆，衛星之 C/A 碼為 1023 位元，故具有 1023 個不同偏移量之 C/A 碼，而都卜勒修正頻率搜尋之範圍為 20 個區段，也就是具有 20 個修正頻率碼，則峰值偵測器 680 將就 $24 \times 1023 \times 20$ 次運算的計算值中，搜尋每顆衛星的計算值中是否具有可接受之峰值，以確認該衛星傳送之訊息為可接收。當然，如熟習此藝者所知，當取樣數位資料之取樣率大於 1 倍以上時，則計算次數將隨著取樣率之倍數而倍增。

綜上所述可知，本發明至少具有如下之優點：

1. 本發明應用可逐次地並行產生欲搜尋之 C/A 碼的部



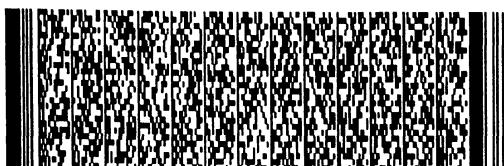
五、發明說明 (14)

分位元之C/A碼產生單元、可逐次地並行產生欲搜尋之修正頻率碼的部分位元之都卜勒產生單元，以供乘積計算單元計算其與接收之取樣數位資料的乘積，以及應用可將逐次輸出之部分位元的乘積值予以加總之數位加總器，故可避免數位計算電路過於龐大，且具有較佳之效能。

2. 因無類比加法器，故可達成具有製程可攜性之關聯電路，及應用此關聯電路之全球衛星定位接收器之製作。

3. 應用外部記憶體來取代內建之儲存20ms取樣數位資料的記憶體，故可降低成本。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

第1圖係顯示一種衛星發射之訊框示意圖；

第2圖係顯示一種7位元之C/A碼產生電路示意圖；

第3圖係顯示一種關聯電路之搜尋結果波形圖；

第4圖係顯示一種習知之關聯電路方塊示意圖；

第5圖係顯示根據本發明較佳實施例之一種全球衛星定位接收器方塊示意圖；以及

第6圖係顯示根據本發明較佳實施例之一種關聯電路方塊示意圖。

圖式標示說明：

210 3位元移位暫存器

220 單位元乘法器

405 C/A 碼暫存器

410 都卜勒修正頻率碼暫存器

415 I 記憶體

420 Q 記憶體

425 都卜勒乘法器

430 C/A 碼乘法器

435 I 類比加法器

440 Q 類比加法器

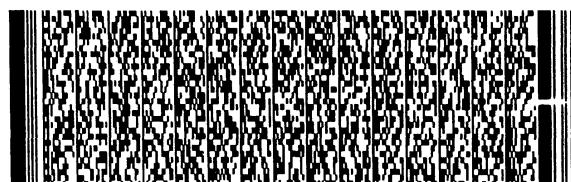
445 I 類比數位轉換器

450 Q 類比數位轉換器

455 平方和開根號計算器

460 積分器

465 峰值偵測器



圖式簡單說明

- 470 非本質記憶體
- 500 全球衛星定位接收器
- 510 射頻前端
- 511 接收天線
- 512 低雜訊放大器
- 513 混波器
- 515 本地震盪器
- 516 低通濾波器
- 517 類比數位轉換器
- 518 外部記憶體
- 519 介面控制器
- 520 接收資料儲存器
- 530 關聯器
- 540 資料分離器
- 550 導航處理器
- 600 關聯電路
- 610 C/A 碼產生單元
- 611 C/A 碼產生器
- 613 C/A 碼相位迴圈控制器
- 620 都卜勒產生單元
- 621 都卜勒產生器
- 623 都卜勒頻率迴圈控制器
- 630 乘積計算單元
- 631 I 都卜勒乘法器



圖式簡單說明

- 633 Q 都 卜 勒 乘 法 器
- 635 I 乘 法 器
- 637 Q 乘 法 器
- 640 數 位 加 總 與 峰 值 偵 測 單 元
- 650 數 位 加 總 器
- 651 I 加 總 器
- 653 Q 加 總 器
- 660 平 方 和 開 根 號 計 算 器
- 670 積 分 器
- 680 峰 值 偵 測 器



四、中文發明摘要 (發明名稱：全球衛星定位接收器及其關聯電路)

一種全球衛星定位接收器及其關聯電路，係應用可逐次地產生欲搜尋之C/A碼的部分位元之C/A碼產生單元、可逐次地產生欲搜尋之修正頻率碼的部分位元之都卜勒產生單元，以供乘積計算單元計算其與接收之取樣數位資料的乘積，以及應用可將逐次輸出之部分位元的乘積值予以加總之數位加總器，來達成具有製程可攜性之關聯電路。此外，更應用外部記憶體來作為儲存取樣數位資料的記憶體，以降低成本。

伍、(一)、本案代表圖為：第____6____圖

(二)、本案代表圖之元件代表符號簡單說明：

518 外部記憶體

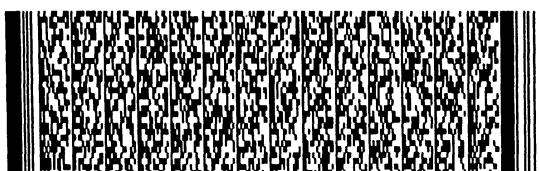
519 介面控制器

520 接收資料儲存器

530 關聯器

六、英文發明摘要 (發明名稱：GLOBAL POSITIONING SATELLITE AND CORRELATING CIRCUIT THEREOF)

A global positioning satellite and correlating circuit thereof are disclosed. The correlating circuit comprises a C/A code generating unit, a Doppler generating unit, a product calculating unit and a digital summer. The C/A code generating unit is used to consecutively generate partial bits of the C/A code that is seeking. The Doppler generating unit is used to consecutively generate

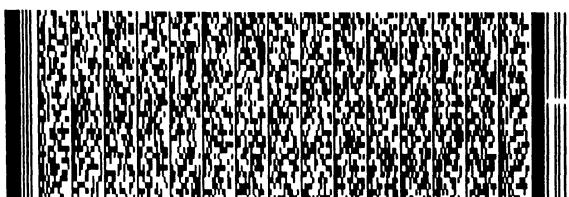


四、中文發明摘要 (發明名稱：全球衛星定位接收器及其關聯電路)

- 600 關聯電路
- 610 C/A 碼產生單元
- 611 C/A 碼產生器
- 613 C/A 碼相位迴圈控制器
- 620 都卜勒產生單元
- 621 都卜勒產生器
- 623 都卜勒頻率迴圈控制器
- 630 乘積計算單元
- 631 I 都卜勒乘法器
- 633 Q 都卜勒乘法器
- 635 I 乘法器
- 637 Q 乘法器
- 640 數位加總與峰值偵測單元
- 650 數位加總器
- 651 I 加總器

六、英文發明摘要 (發明名稱：GLOBAL POSITIONING SATELLITE AND CORRELATING CIRCUIT THEREOF)

partial bits of the calibrated frequency code that is seeking. The product calculating unit calculates the product between the sampling digital data it received and partial bits of the C/A code and the calibrated frequency code. The digital summer calculates the summation of the product from the product calculating unit. Therefore, the process portability is achieved.



四、中文發明摘要 (發明名稱：全球衛星定位接收器及其關聯電路)

653 Q 加總器

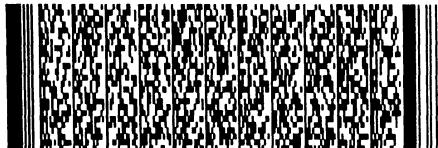
660 平方和開根號計算器

670 積分器

680 峰值偵測器

六、英文發明摘要 (發明名稱：GLOBAL POSITIONING SATELLITE AND CORRELATING CIRCUIT THEREOF)

Moreover, a external memory is used to store the sampling digital data for reducing costs.



六、申請專利範圍

1. 一種全球衛星定位接收器之關聯電路，包括：

一接收資料儲存器，用以儲存一取樣數位資料；

一介面控制器，耦接該接收資料儲存器與一外部記憶體，用以控制自該外部記憶體逐次地將來自一射頻前端之該取樣數位資料，移入該接收資料儲存器中；以及

一關聯器，耦接該接收資料儲存器，用以接收該取樣數位資料，並依據該取樣數位資料與代表一衛星之一C/A碼及修正都卜勒效應之一修正頻率碼的計算結果，以搜尋並確認發出該取樣數位資料之該衛星。

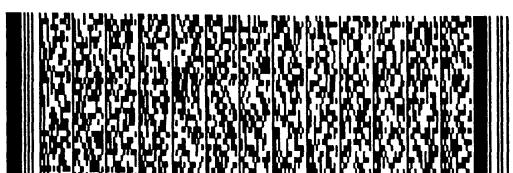
2. 如申請專利範圍第1項所述之全球衛星定位接收器之關聯電路，其中該接收資料儲存器包括可儲存不同時段之該取樣數位資料之兩個記憶空間，而該介面控制器會輪流使用該些記憶空間。

3. 如申請專利範圍第1項所述之全球衛星定位接收器之關聯電路，其中該關聯器包括：

一C/A碼產生單元，用以逐次地並行產生代表該衛星之該C/A碼的部分位元，並控制逐步地輸出所產生之該C/A碼的部分位元；

一都卜勒產生單元，用以逐次地並行產生修正都卜勒效應之該修正頻率碼的部分位元，並控制逐步地輸出所產生之該修正頻率碼的部分位元；

一乘積計算單元，耦接該C/A碼產生單元及該都卜勒產生單元，用以逐次地計算該C/A碼產生單元輸出之該C/A碼的部分位元、該都卜勒產生單元輸出之該修正頻率碼的



六、申請專利範圍

部分位元與接收之該取樣數位資料之乘積；以及

一數位加總與峰值偵測單元，耦接該乘積計算單元，用以加總該乘積計算單元逐次計算之乘積，以產生一加總值，並搜尋不同之該加總值的最大計算值，以確認發出該取樣數位資料之該衛星。

4. 如申請專利範圍第3項所述之全球衛星定位接收器之關聯電路，其中該C/A碼產生單元包括一C/A碼相位迴圈控制器，用以控制逐步地輸出該C/A碼之部分位元。

5. 如申請專利範圍第3項所述之全球衛星定位接收器之關聯電路，其中該都卜勒產生單元包括一都卜勒頻率迴圈控制器，用以控制逐步地輸出該修正頻率碼之部分位元。

6. 如申請專利範圍第3項所述之全球衛星定位接收器之關聯電路，其中該數位加總與峰值偵測單元包括：

一數位加總器，耦接該乘積計算單元，用以加總該乘積計算單元逐次計算之乘積，以產生一I加總及一Q加總；

一平方和開根號計算器，耦接該數位加總器，用以接收該I加總及該Q加總，計算該I加總及該Q加總的平方和之開根號值；

一積分器，耦接該平方和開根號計算器，用以累加一時段之該平方和開根號計算器的輸出；以及

一峰值偵測器，耦接該積分器，用以搜尋不同之該I加總及該Q加總的最大計算值，以確認發出該取樣數位資料之該衛星。



六、申請專利範圍

7. 如申請專利範圍第6項所述之全球衛星定位接收器之關聯電路，其中該時段之長度為可調整。

8. 如申請專利範圍第3項所述之全球衛星定位接收器之關聯電路，其中該乘積計算單元每次可計算的部分位元數為31, 32, 33, 64, 128 或更多位元。

9. 一種全球衛星定位接收器，包括：

一射頻前端，用以接收一射頻訊號，並將該射頻訊號解調及取樣而獲得一取樣數位資料，以儲存於一外部記憶體中；

一接收資料儲存器；

一介面控制器，耦接該接收資料儲存器與該外部記憶體，用以控制自該外部記憶體逐次地將該取樣數位資料，移入該接收資料儲存器中；

一關聯器，耦接該接收資料儲存器，用以接收該取樣數位資料，並依據該取樣數位資料與代表一衛星之一C/A碼及修正都卜勒效應之一修正頻率碼的計算結果，以搜尋並確認發出該取樣數位資料之該衛星；

一資料分離器，耦接該關聯器，用以依據確認之該衛星的資料，以自該取樣數位資料分離產生該射頻訊號載送之一導航資料；以及

一導航處理器，耦接該資料分離器，用以接收該導航資料，以計算取得一經緯度資料與一標準時間資料等。

10. 如申請專利範圍第9項所述之全球衛星定位接收器，其中該接收資料儲存器包括可儲存不同時段之該取樣



六、申請專利範圍

數位資料之兩個記憶空間，而該介面控制器會輪流使用該些記憶空間。

11. 如申請專利範圍第9項所述之全球衛星定位接收器，其中該關聯器包括：

一C/A碼產生單元，用以逐次地並行產生代表該衛星之該C/A碼的部分位元，並控制逐步地輸出所產生之該C/A碼的部分位元；

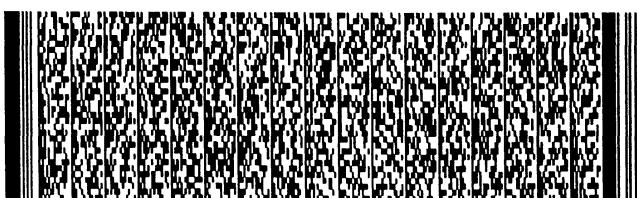
一都卜勒產生單元，用以逐次地並行產生修正都卜勒效應之該修正頻率碼的部分位元，並控制逐步地輸出所產生之該修正頻率碼的部分位元；

一乘積計算單元，耦接該C/A碼產生單元及該都卜勒產生單元，用以逐次地計算該C/A碼產生單元輸出之該C/A碼的部分位元、該都卜勒產生單元輸出之該修正頻率碼的部分位元與接收之該取樣數位資料之乘積；以及

一數位加總與峰值偵測單元，耦接該乘積計算單元，用以加總該乘積計算單元逐次計算之乘積，以產生該加總值，並搜尋不同之該加總值的最大計算值，以確認發出該取樣數位資料之該衛星。

12. 如申請專利範圍第11項所述之全球衛星定位接收器，其中該C/A碼產生單元包括一C/A碼相位迴圈控制器，用以控制逐步地輸出該C/A碼之部分位元。

13. 如申請專利範圍第11項所述之全球衛星定位接收器，其中該都卜勒產生單元包括一都卜勒頻率迴圈控制器，用以控制逐步地輸出該修正頻率碼之部分位元。



六、申請專利範圍

14. 如申請專利範圍第11項所述之全球衛星定位接收器，其中該數位加總與峰值偵測單元包括：

一數位加總器，耦接該乘積計算單元，用以加總該乘積計算單元逐次計算之乘積，以產生一I加總及一Q加總；

一平方和開根號計算器，耦接該數位加總器，用以接收該I加總及該Q加總，計算該I加總及該Q加總的平方和之開根號值；

一積分器，耦接該平方和開根號計算器，用以累加一時段之該平方和開根號計算器的輸出；以及

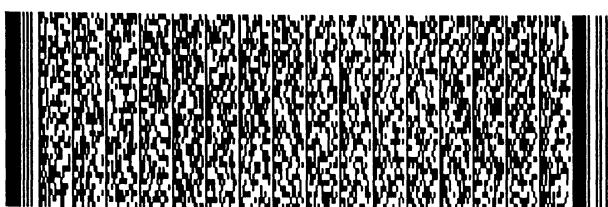
一峰值偵測器，耦接該積分器，用以搜尋不同之該I加總及該Q加總的最大計算值，以確認發出該取樣數位資料之該衛星。

15. 如申請專利範圍第14項所述之全球衛星定位接收器，其中該時段之長度為可調整。

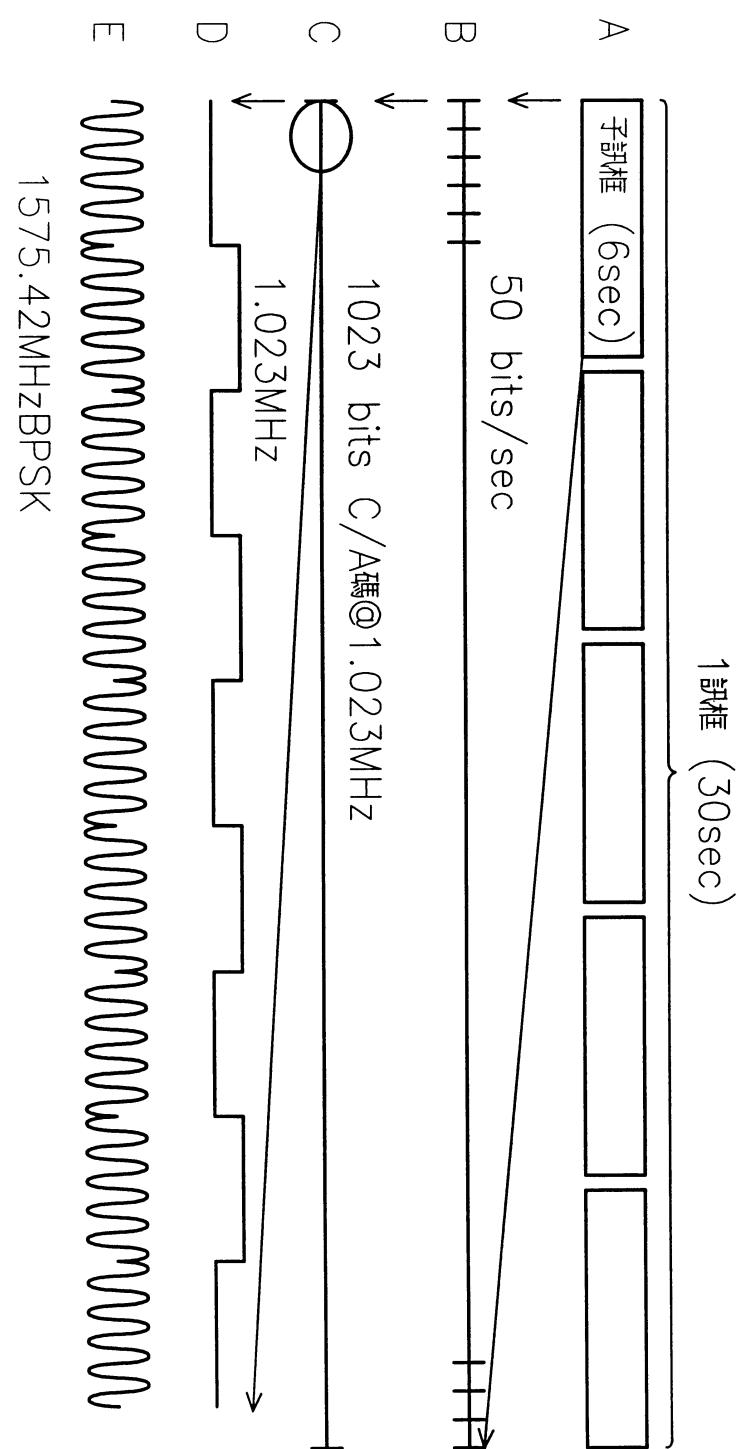
16. 如申請專利範圍第11項所述之全球衛星定位接收器，其中該乘積計算單元每次可計算的部分位元數為31, 32, 33, 64, 128 或更多位元。

17. 如申請專利範圍第11項所述之全球衛星定位接收器，其中更包括N個該關聯器。

18. 如申請專利範圍第17項所述之全球衛星定位接收器，其中N等於8, 10, 12, 或更多。



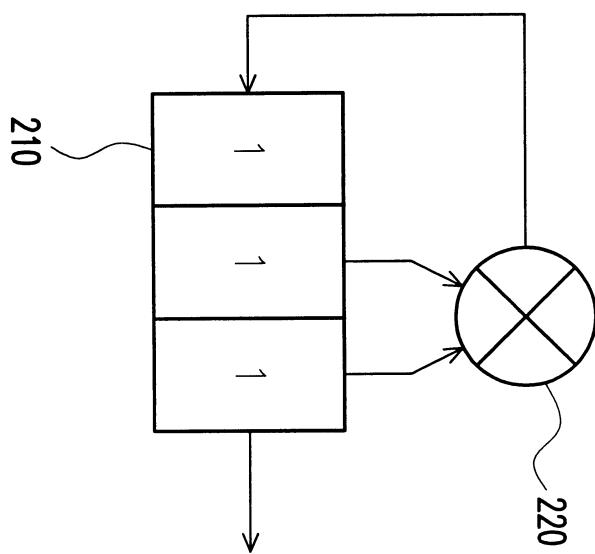
I231105



第 1 圖

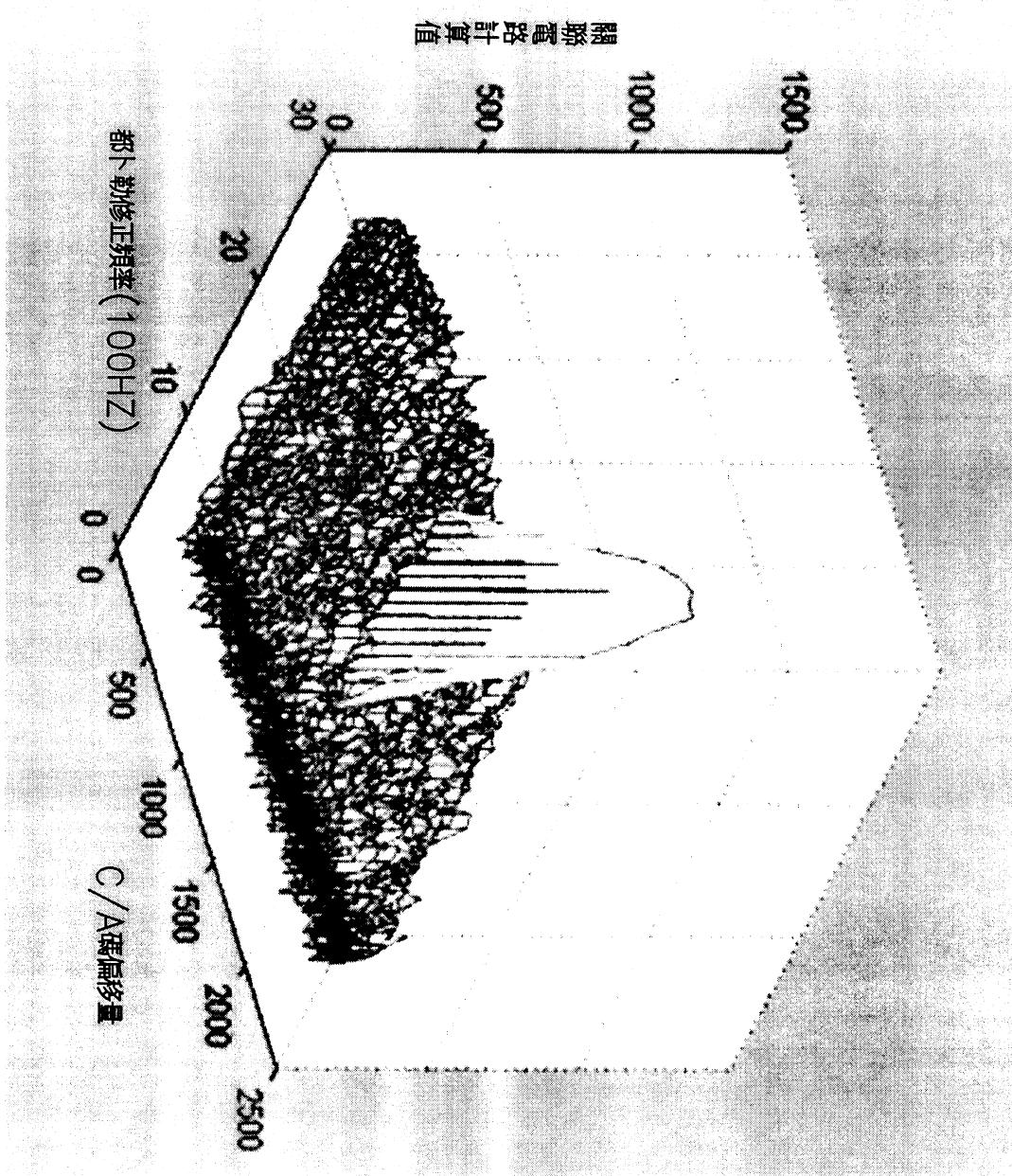
I231105

第 2 圖

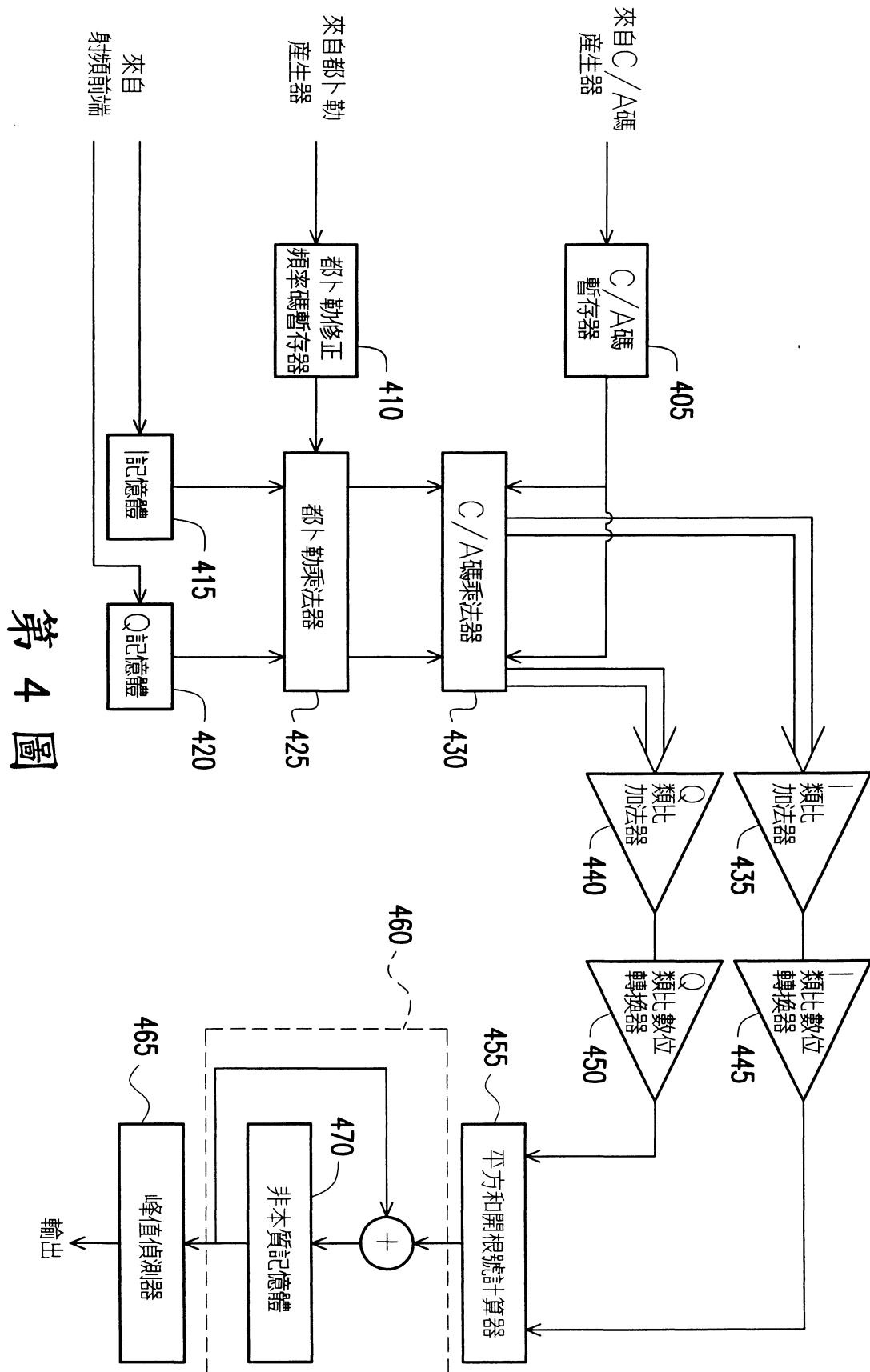


I231105

10478TW

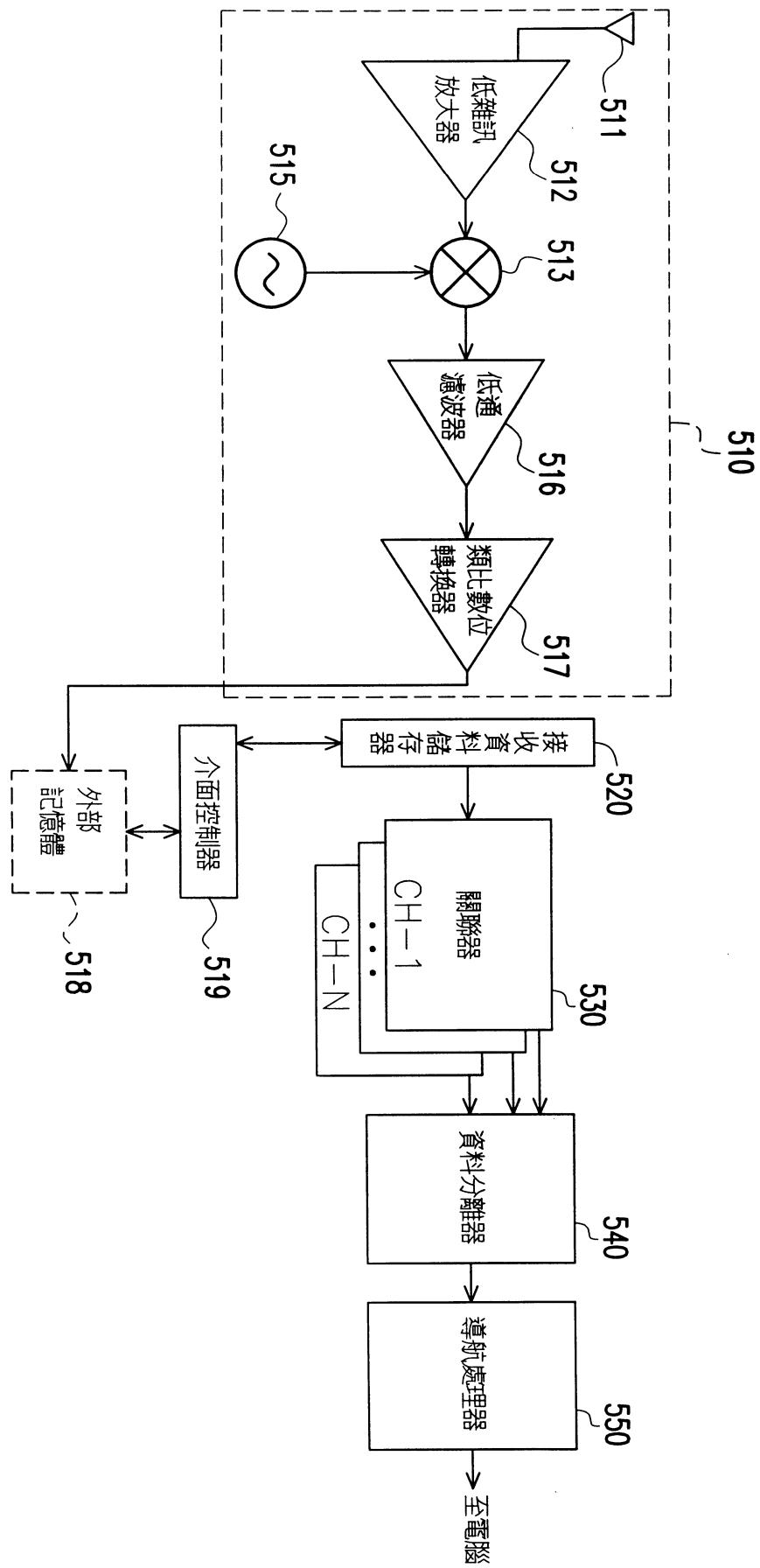


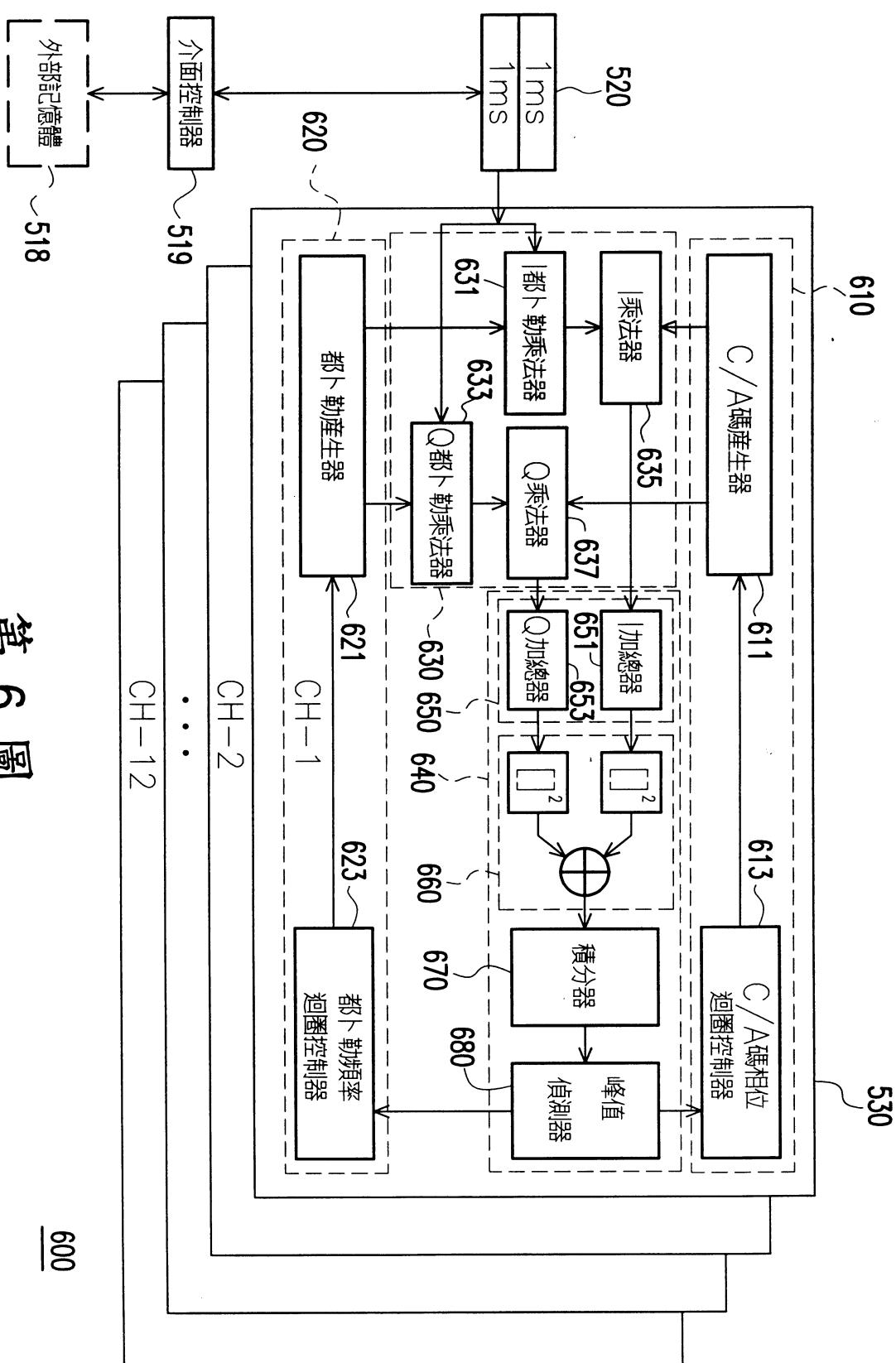
第 3 圖



第 4 圖

第 5 圖





第 6 圖