



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

252683

(11) (B1)

(51) Int. Cl.⁴

H 02 P 7/42

(22) Přihlášeno 10 12 84

(21) PV 9527-84

(40) Zveřejněno 12 02 87

(45) Vydáno 15 06 88

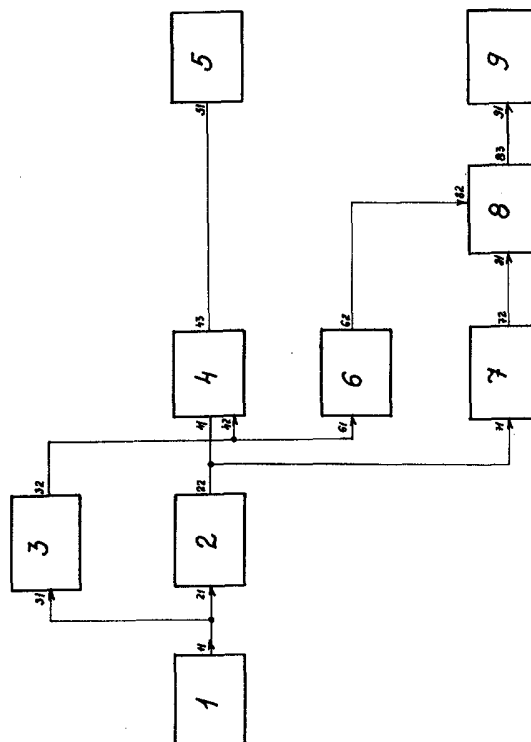
(75)

Autor vynálezu

VONKOMER IVAN ing., ŠPERKA PAVOL ing., BREZNO

(54) Obvod náhradního sinusového signálu zejména pro frekvenční měniče

Zapojení se týká řídicí části frekvenčního měniče, např. pro pohon asynchronního motoru, a řeší obvod náhradního sinusového signálu pro buzení silových částí frekvenčního měniče. Obvod náhradního sinusového signálu obsahuje generátor zadávacích impulsů, generátor kladných půlvln sinusového signálu, dělič, první a druhý obvod výběru, číslicový invertor, analogový invertor a první a druhý řídicí stupeň. Generátor zadávacích impulsů je připojen jednak ke generátoru kladných půlvln sinusového signálu, který je připojen k prvnímu obvodu výběru a přes analogový invertor k druhému obvodu výběru, jednak k děliči, který je připojen k blokovacímu vstupu prvního obvodu výběru a přes číslicový invertor k blokovacímu vstupu druhého obvodu výběru. Obvody výběru jsou připojeny k řídicím stupňům, přičemž náhradní sinusový signál se na nich objevuje v podobě střídajících se kladných sinusových půlvln na prvním a záporných sinusových půlvln na druhém řídicím stupni.



Vynález se týká řídicí části frekvenčního měniče např. pro pohon asynchronního motoru a řeší obvod náhradního sinusového signálu pro buzení silových částí frekvenčního měniče.

Silové prvky ve frekvenčním měniči s tranzistory jsou zapojené jako dvojčinné spínací stupně, což znamená, že je u nich kladná půlvlna sinusového napětí zpracovávána jedním silovým prvkem a záporná půlvlna druhým silovým prvkem. K řízení se používá kompletní sinusový signál. Obvody pro generování a samočinné řízení amplitudy takového řídicího sinusového signálu jsou složité a nákladné.

Bylo by účelné takové řešení pro řídicí obvody, které by umožnilo vytvořit sinusový signál vytvořený z kladných sinusových půlvln, jejichž generování a další zpracování je jednoduché a známé například s využitím řešení podle čs. AO 244 583 a podle čs. AO (PV 9529-84).

Tohoto cíle je dosaženo předloženým řešením obvodu náhradního sinusového signálu, jehož podstata spočívá v tom, že obsahuje generátor zadávacích impulsů, generátor kladných půlvln sinusového signálu, dělič, první obvod výběru, první řídicí stupeň, číslicový invertor, analogový invertor, druhý obvod výběru a druhý řídicí stupeň, kteréžto prvky jsou vzájemně spojeny tak, že generátor zadávacích impulsů je svým výstupem připojen jednak ke vstupu generátoru kladných půlvln sinusového signálu, který je svým výstupem připojen k prvnímu vstupu prvního obvodu výběru a přes analogový invertor k prvnímu vstupu druhého obvodu výběru, jednak ke vstupu děliče, který je svým výstupem připojen k blokovacímu vstupu prvního obvodu výběru a přes číslicový invertor k blokovacímu vstupu druhého obvodu výběru, přičemž první obvod výběru je svým výstupem připojen ke vstupu prvního řídicího stupně a druhý obvod výběru je svým výstupem připojen ke vstupu druhého řídicího stupně.

Výhodou tohoto řešení je využití jednoduchých obvodů pro vytvoření náhradního sinusového signálu z kladných půlvln, který je snáze využitelný pro buzení silových prvků ve dvojčinných spínacích stupních frekvenčních měničů.

Příklad provedení vynálezu je schematicky znázorněn v blokovém zapojení na příložném výkresu.

Obvod náhradního sinusového signálu sestává z generátoru 1 zadávacích impulsů, generátoru 2 kladných půlvln sinusového signálu, děliče 3, prvního obvodu 4 výběru, prvního řídicího stupně 5, číslicového invertoru 6, analogového invertoru 7, druhého obvodu 8 výběru a druhého řídicího stupně 9. Přitom je generátor 1 zadávacích impulsů svým výstupem 11 připojen jednak ke vstupu 21 generátoru 2 kladných půlvln sinusového signálu, jednak ke vstupu 31 děliče 3.

Generátor 2 kladných půlvln sinusového signálu je svým výstupem 22 připojen k prvnímu vstupu 41 prvního obvodu 4 výběru a ke vstupu 71 analogového invertoru 7, jehož výstup 72 je připojen k prvnímu vstupu 81 druhého obvodu 8 výběru. Dělič 3 je svým výstupem 32 připojen k blokovacímu vstupu 42 prvního obvodu 4 výběru a ke vstupu 61 číslicového invertoru 6, jehož výstup 62 je připojen k blokovacímu vstupu 82 druhého obvodu 8 výběru. První obvod 4 výběru je svým výstupem 43 připojen ke vstupu 51 prvního řídicího stupně 5. Druhý obvod 8 výběru je svým výstupem 83 připojen ke vstupu 91 druhého řídicího stupně 9.

Generátor 2 kladných půlvln sinusového signálu vytváří kladné sinusové půlvy v rytmu zadávacích impulsů vysílaných generátorem 1 zadávacích impulsů. Kladné sinusové půlvy jsou přivedeny jednak do prvního obvodu 4 výběru a do analogového invertoru 7, v němž jsou invertovány na záporné sinusové půlvy, které jsou přiváděny do druhého obvodu 8 výběru. Zadávací impulsy jsou rovněž vedeny do děliče 3, v němž jsou děleny dvěma. Tento dělený kmitočet je přiváděn jednak na blokovací vstup 42 prvního obvodu 4 výběru,

jednak přes číslicový invertor 6, v němž je invertován a takto de facto fázově posunut o 180 stupňů je přiváděn na blokovací vstup 82 druhého obvodu 8 výběru.

V prvním obvodu 4 výběru je děleným kmitočtem z děliče 3 blokován výstup každé druhé kladné sinusové půlvlny a v druhém obvodu 8 výběru je analogicky blokován výstup každé druhé záporné sinusové půlvlny. Protože impulsy děleného kmitočtu jsou na blokovacích vstupech 42 a 82 obvodů 4, 8 výběru fázově posunuty o 180 stupňů střídají se pravidelně v prvním a druhém řídicím stupni 5, 9 kladné a záporné sinusové půlvlny, které tvoří náhradní sinusový signál, přičemž jsou v obou řídicích stupních 5, 9 využity pro řízení neznázorněných silových spínacích stupňů frekvenčního měniče. Frekvence náhradního sinusového signálu se mění změnou frekvence zadávacích impulsů.

P R Ě D M Ě T V Y N Á L E Z U

Obvod náhradního sinusového signálu zejména pro frekvenční měniče vyznačující se tím, že generátor (1) zadávacích impulsů je svým výstupem (11) připojen jednak ke vstupu (21) generátoru (2) kladných půlvln sinusového signálu, který je svým výstupem (22) připojen k prvnímu vstupu (41) prvního obvodu (4) výběru a přes analogový invertor (7) k prvnímu vstupu (81) druhého obvodu (8) výběru a jednak ke vstupu (31) děliče (3), který je svým výstupem (32) připojen jednak k blokovacímu vstupu (42) prvního obvodu (4) výběru a jednak přes číslicový invertor (6) k blokovacímu vstupu (82) druhého obvodu (8) výběru, přičemž první obvod (4) výběru je svým výstupem (43) připojen ke vstupu (51) prvního řídicího stupně (5) a druhý obvod (8) výběru je svým výstupem (83) připojen ke vstupu (91) druhého řídicího stupně (9).

1 výkres

