



(19) 대한민국특허청(KR)
 (12) 등록특허공보(B1)

(45) 공고일자 2017년01월13일
 (11) 등록번호 10-1696309
 (24) 등록일자 2017년01월09일

- (51) 국제특허분류(Int. Cl.)
HO4N 5/374 (2011.01) *HO1L 27/146* (2006.01)
HO4N 3/14 (2006.01)
- (52) CPC특허분류
HO4N 5/374 (2013.01)
HO1L 27/14643 (2013.01)
- (21) 출원번호 10-2015-0075284
 (22) 출원일자 2015년05월28일
 심사청구일자 2015년05월28일
- (65) 공개번호 10-2015-0138078
 (43) 공개일자 2015년12월09일
 (30) 우선권주장
 14/292,599 2014년05월30일 미국(US)
- (56) 선행기술조사문헌
 US20100309351 A1*
 JP2012019516 A*
 JP2012513160 A*
 JP2013143730 A

*는 심사관에 의하여 인용된 문헌

(73) 특허권자
애플 인크.
 미합중국 95014 캘리포니아 쿠퍼티노 인피니트 루프 1
 (72) 발명자
아그라노브 젠나디 에이.
 미국 95014 캘리포니아주 쿠퍼티노 엠에스: 35-2
 앤피 인피니트 루프 1
몰가드 클라우스
 미국 95014 캘리포니아주 쿠퍼티노 엠에스: 38-4
 아이엠지 인피니트 루프 1
 (뒷면에 계속)

(74) 대리인
권성락, 김세환, 양영준, 백만기

전체 청구항 수 : 총 26 항

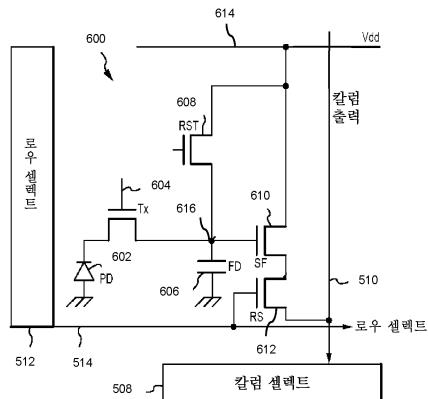
심사관 : 이성현

(54) 발명의 명칭 **이미지 센서의 픽셀 비닝**

(57) 요약

픽셀 비닝은 픽셀 어레이 내에 대각선으로 위치한 일부 픽셀들로부터의 전하를 합산함으로써 수행된다. 픽셀 어레이 내에 대각선으로 위치한 픽셀들로부터 출력된 픽셀 신호들은 출력 라인들 상에서 결합될 수 있다. 합산된 전하를 나타내는 신호는 비닝된 2×1 클러스터를 생성한다. 결합된 전압 신호를 나타내는 신호는 비닝된 2×2 클러스터를 생성한다. 합산된 전하를 나타내는 신호 및 결합된 픽셀 신호들을 나타내는 신호는 비닝된 2×2 픽셀을 생성하기 위해 디지털 방식으로 결합될 수 있다. 직교 비닝은 각각의 공통 감지 영역 상의 전하를 합산한 다음 합산된 전하를 나타내는 전압 신호들을 각각의 출력 라인들 상에 결합함으로써 픽셀 어레이의 다른 픽셀들에 대해 수행될 수 있다.

대 표 도



(52) CPC특허분류

H04N 3/1562 (2013.01)

H04N 5/3742 (2013.01)

(72) 발명자

바후칸디 아신와드

미국 95014 캘리포니아주 쿠퍼티노 엠에스: 35-2엠
피 인피니트 루프 1

리 치안젠

미국 95014 캘리포니아주 쿠퍼티노 엠에스: 35-2엠
피 인피니트 루프 1

리 시양리

미국 95014 캘리포니아주 쿠퍼티노 엠에스: 35-2엠
피 인피니트 루프 1

명세서

청구범위

청구항 1

복수의 픽셀을 포함하는 픽셀 어레이를 갖는 이미지 센서의 전하를 비닝(binning)하는 방법으로서, 상기 방법은,

제1 대각선 방향을 따라 위치한 2개 이상의 픽셀의 전하를 합산하고 상기 합산된 전하를 상기 픽셀 어레이로부터 리드아웃(read out)함으로써 제1 대각선 합산 신호를 생성하는 단계; 및

상기 제1 대각선 방향을 따라 위치한 2개 이상의 픽셀로부터의 신호들을 평균함으로써 제2 대각선 합산 신호를 생성하는 단계

를 포함하는, 방법.

청구항 2

제1항에 있어서,

2개 이상의 픽셀의 상기 전하는 하나의 컬러 평면의 전하를 포함하는, 방법.

청구항 3

제1항에 있어서,

2개 이상의 픽셀의 상기 전하는 상이한 컬러 평면들의 전하를 포함하는, 방법.

청구항 4

제3항에 있어서,

상기 상이한 컬러 평면들은 베이어 컬러 필터 어레이(Bayer color filter array)와 연관된 녹색 컬러 평면들을 포함하는, 방법.

청구항 5

제1항에 있어서,

상기 2개 이상의 픽셀 중 적어도 하나의 픽셀의 상기 전하는 전정색(panchromatic) 필터 요소와 연관된 전하를 포함하는, 방법.

청구항 6

제1항에 있어서,

상기 2개 이상의 픽셀로부터 리드아웃된 적어도 하나의 전압 신호가 전정색 필터 요소와 연관된 픽셀로부터 리드아웃된 전하를 나타내는 신호를 포함하는, 방법.

청구항 7

제1항에 있어서,

상기 제1 및 제2 대각선 합산 신호들을 결합하기 전에, 상기 제1 및 제2 대각선 합산 신호들을 디지털 제1 및 제2 대각선 합산 신호들로 변환하는 단계; 및

상기 디지털 제1 및 제2 대각선 합산 신호들을 함께 결합하는 단계를 더 포함하는, 방법.

청구항 8

제1항에 있어서,

상기 합산된 전하를 나타내는 신호들을 생성하기 위해 제1 직교 방향을 따라 위치한 픽셀들의 전하를 합산하는 단계;

상기 합산된 전하를 나타내는 2개 이상의 신호를 평균하는 단계; 및

상기 평균화된 신호들을 상기 픽셀 어레이로부터 리드아웃하는 단계를 더 포함하는, 방법.

청구항 9

제1항에 있어서,

제1 대각선 방향을 따라 위치한 2개 이상의 픽셀의 전하를 합산하는 단계는, 제1 대각선 방향을 따라 인접하여 위치한 2개의 픽셀의 전하를 합산하는 단계를 포함하는, 방법.

청구항 10

제9항에 있어서,

제1 대각선 방향을 따라 인접하여 위치한 2개의 픽셀의 전하를 합산하는 단계는, 제1 대각선 방향을 따르는 인접한 로우들(rows)의 2개의 픽셀의 전하를 합산하는 단계를 포함하는, 방법.

청구항 11

제7항에 있어서,

상기 결합된 디지털 제1 및 제2 대각선 합산 신호들을 이용하여 이미지를 구성하는 단계를 더 포함하는 방법.

청구항 12

제1항에 있어서,

상이한 제2 대각선 방향을 따라 위치한 2개 이상의 픽셀의 전하를 합산하고 상기 합산된 전하를 상기 픽셀 어레이로부터 리드아웃함으로써 제3 대각선 합산 신호를 생성하는 단계; 및

상기 제2 대각선 방향을 따라 위치한 2개 이상의 픽셀로부터의 신호들을 평균함으로써 제4 대각선 합산 신호를 생성하는 단계를 더 포함하는, 방법.

청구항 13

제12항에 있어서,

상기 제1, 제2, 제3 및 제4 대각선 합산 신호들을 이용하여 이미지를 구성하는 단계를 더 포함하는, 방법.

청구항 14

픽셀 어레이의 복수의 픽셀을 포함하는 이미지 센서 내의 전하를 비닝하는 방법으로서, 상기 방법은,

제1 대각선 인접 픽셀 쌍의 전하를 합산하고 상기 합산된 전하를 상기 픽셀 어레이로부터 리드아웃함으로써 제1 대각선 합산 신호를 생성하는 단계; 및

제2 대각선 인접 픽셀 쌍으로부터 출력된 전압 신호들을 결합하고 상기 결합된 전압 신호를 상기 픽셀 어레이로부터 리드아웃함으로써 제2 대각선 합산 신호를 생성하는 단계

를 포함하고,

상기 제1 및 제2 대각선 인접 픽셀 쌍들은 상기 픽셀 어레이 내에서 제1 대각선 방향을 따라 대각선으로 인접하여 있는, 방법.

청구항 15

제14항에 있어서,

상기 제1 대각선 인접 픽셀 쌍의 상기 전하는 단일의 컬러 평면과 연관된 전하를 포함하고, 상기 제2 대각선 인접 픽셀 쌍의 상기 전압 신호들은 단일의 컬러 평면과 연관된 전압 신호들을 포함하는, 방법.

청구항 16

제14항에 있어서,

상기 제1 대각선 인접 픽셀 쌍의 상기 전하는 상이한 컬러 평면들과 연관된 전하를 포함하고, 상기 제2 대각선 인접 픽셀 쌍의 상기 전압 신호들은 상이한 컬러 평면들과 연관된 전압 신호들을 포함하는, 방법.

청구항 17

제16항에 있어서,

상기 상이한 컬러 평면들은 베이어 컬러 필터 어레이 내의 제1 녹색 컬러 평면 및 상이한 제2 녹색 컬러 평면을 포함하는, 방법.

청구항 18

제14항에 있어서,

상기 제1 대각선 인접 픽셀 쌍 중 적어도 하나의 상기 전하는 전정색 필터 요소와 연관된 전하를 포함하는, 방법.

청구항 19

제14항에 있어서,

상기 제2 대각선 인접 픽셀 쌍으로부터의 적어도 하나의 전압 신호는 전정색 필터 요소와 연관된 픽셀로부터 리드아웃된 전하를 나타내는 전압 신호를 포함하는, 방법.

청구항 20

제14항에 있어서,

상기 제1 및 제2 대각선 합산 신호들을 디지털 제1 및 제2 대각선 합산 신호들로 변환하는 단계; 및

상기 디지털 제1 및 제2 대각선 합산 신호들을 결합하는 단계를 더 포함하는, 방법.

청구항 21

제20항에 있어서,

제1 전압 신호를 생성하기 위해 제1 직교 방향으로 제1 픽셀 쌍의 전하를 합산하는 단계;

제2 전압 신호를 생성하기 위해 제2 직교 방향으로 제2 픽셀 쌍의 전하를 합산하는 단계; 및

2개의 출력 라인을 전기적으로 함께 연결함으로써 형성된 출력 라인 상에 상기 제1 및 제2 전압 신호들을 결합하는 단계를 더 포함하는, 방법.

청구항 22

제21항에 있어서,

상기 결합된 제1 및 제2 전압 신호들을, 상기 결합된 제1 및 제2 전압 신호들을 나타내는 디지털 신호로 변환하는 단계; 및

상기 결합된 디지털 제1 및 제2 대각선 합산 신호들, 및 상기 결합된 전압 신호들을 나타내는 상기 디지털 신호를 이용하여 이미지를 구성하는 단계를 더 포함하는, 방법.

청구항 23

제14항에 있어서,

제3 대각선 인접 픽셀 쌍의 전하를 합산하고 상기 합산된 전하를 상기 픽셀 어레이로부터 리드아웃함으로써 제3 대각선 합산 신호를 생성하는 단계; 및

제4 대각선 인접 픽셀 쌍으로부터 출력된 전압 신호들을 결합하고 상기 결합된 전압 신호를 상기 픽셀 어레이로

부터 리드아웃함으로써 제4 대각선 합산 신호를 생성하는 단계를 더 포함하고,

상기 제3 및 제4 대각선 인접 픽셀 쌍들은 상기 픽셀 어레이 내에서 상이한 제2 대각선 방향을 따라 대각선으로 인접하여 있는, 방법.

청구항 24

제23항에 있어서,

상기 제1, 제2, 제3 및 제4 대각선 합산 신호들을 이용하여 이미지를 구성하는 단계를 더 포함하는 방법.

청구항 25

이미지 캡처 장치로서,

각 그룹의 픽셀들이 별개의 감지 영역에 동작 가능하게 연결되어 있는 픽셀들의 그룹들로 분할된 복수의 픽셀;

각 감지 영역에 및 별개의 출력 라인에 동작 가능하게 연결된 리드아웃 회로;

제1 세트의 출력 라인들에 및 제2 세트의 출력 라인들에 동작 가능하게 연결된 제1 스위치; 및

복수의 픽셀에 동작 가능하게 연결되어, 각각의 감지 영역 상의 전하를 합산하도록 그룹 내의 2개 이상의 픽셀을 선택적으로 인에이블시키고 상기 감지 영역들로부터 상기 합산 전하를 리드아웃하도록 각각의 리드아웃 회로를 인에이블시킬도록 구성되는 프로세싱 장치

를 포함하고;

상기 프로세싱 장치는, 각각의 감지 영역에 전하를 전송하도록 2개의 그룹의 2개 이상의 픽셀을 선택적으로 인에이블시키고, 전압 신호들을 생성하기 위해 상기 각각의 감지 영역으로부터 상기 전하를 리드아웃하도록 상기 각각의 리드아웃 회로를 인에이블시키고, 상기 전압 신호들을 결합하기 위해 상기 제1 세트의 출력 라인들 중 하나의 출력 라인과 상기 제2 세트의 출력 라인들 중 하나의 출력 라인을 함께 연결시키도록 상기 스위치를 선택적으로 인에이블시킬도록 구성되는, 이미지 캡처 장치.

청구항 26

제25항에 있어서,

각 세트의 출력 라인들에 각각 동작 가능하게 연결된 제2 스위치들; 및

각각의 제2 스위치에 동작 가능하게 연결된 아날로그-디지털 변환기를 더 포함하는, 이미지 캡처 장치.

발명의 설명

기술 분야

[0001] 본 발명은 일반적으로 전자 장치, 보다 구체적으로는 전자 장치용 이미지 센서에 관한 것이다.

배경 기술

[0002] 카메라 및 기타 이미징 장치들은 종종, 전하 결합 소자(CCD) 이미지 센서 또는 상보형 금속 산화물 반도체(CMOS) 이미지 센서 등 하나 이상의 이미지 센서를 사용하여 이미지를 캡처한다. 특정 상황에서, 다중 픽셀에 의해 생성된 전하 또는 신호는 단일 신호로 비닝(binned)되거나 결합된다. 예를 들어, 픽셀 비닝(pixel binning)은 카메라의 출력 이미지 해상도가 카메라의 이미지 센서의 해상도보다 낮은 경우에 사용될 수 있거나, 또는 이미지가 낮은 조명 레벨에서 캡처될 때 감도를 증가시키기 위해서 사용될 수 있다. 픽셀 비닝은 픽셀 어레이에서 또는 신호가 픽셀 어레이로부터 리드아웃(read out)된 후에 수행될 수 있다. 픽셀이 픽셀 어레이로부터 리드아웃된 후 픽셀의 합산은, 모든 픽셀이 계속 리드아웃되어야 하므로 리드아웃 시간을 증가시키지 않는다. 추가적으로, 리드아웃 회로에 의해 생성된 잡음이 픽셀 신호와 합산된다. 추가적인 잡음은 신호 대 잡음비를 감소시키며, 이는 이미지 품질을 저하시킬 수 있다.

[0003] 픽셀 어레이의 픽셀을 합산하는 것은, 적은 수의 픽셀이 픽셀 어레이로부터 리드아웃되기 때문에, 리드아웃 시간을 줄일 수 있다. 일반적으로, 픽셀 어레이의 픽셀의 합산은 수직 방향으로 수행된다. 도 1은 베이어 컬러 필터 배열(Bayer color filter arrangement)을 갖는 이미지 센서의 픽셀들의 직교 합산을 나타낸다. 픽셀은 일

반적으로 문자 A, B, C 및 D로 식별된다. 직교 비닝에서, 각각의 컬러 평면에서 서로 이웃하는 픽셀은 함께 비닝되어 2×1 또는 2×2 픽셀의 직교 클러스터를 형성한다. 도 1은 2×2 픽셀의 4개의 클러스터를 도시한다. 4개의 A 픽셀은 클러스터(100)에서 함께 합산되고, 4개의 B 픽셀은 클러스터(102)에서 함께 합산되고, 4개의 C 픽셀은 클러스터(104)에서 함께 합산되고, 4개의 D 픽셀은 클러스터(106)에서 함께 합산된다. 그러나, 클러스터가 직교 합산되면, 클러스터는 서로에 대해 어긋나게 된다. 이러한 오정렬은 이미지에 공간 컬러 아티팩트를 생성할 수 있는데, 이는 결과적으로 이미지 품질을 저하시킨다.

발명의 내용

[0004]

본원에 기술된 실시 형태는, 비닝 이미지의 이미지 품질과 공간 해상도를 향상시킬 수 있는 이미징 시스템 및 비닝 기술을 제공하는데, 이는 이미징 시스템의 저전력 동작 모드, 고감도, 및 증가된 프레임 레이트를 가능하게 할 수 있다. 한 측면에서, 이미지 센서는 픽셀 어레이의 다중 픽셀을 포함할 수 있다. 이미지 센서의 전하를 비닝(binning)하는 방법은, 제1 대각선 방향을 따라 위치한 2개 이상의 픽셀의 전하를 합산하고 이 합산 전하를 픽셀 어레이로부터 리드아웃함으로써 제1 대각선 합산 신호를 생성하는 단계, 및 제1 대각선 방향을 따라 위치한 2개 이상의 픽셀로부터의 신호를 평균함으로써 제2 대각선 합산 신호를 생성하는 단계를 포함할 수 있다. 제1 및 제2 대각선 합산 신호는 디지털 신호로 변환되고 디지털 방식으로 결합될 수 있다. 2개 이상의 픽셀의 전하는 단일 컬러 평면 또는 상이한 컬러 평면과 연관될 수 있다. 이와 유사하게, 평균화된 신호는 단일 컬러 평면 또는 상이한 컬러 평면과 연관될 수 있다. 예를 들어, 상이한 컬러 평면은 베이어 컬러 필터 어레이 내의 제1 녹색 컬러 평면과 제2 녹색 컬러 평면일 수 있다.

[0005]

또 다른 측면에서, 직교 비닝은 합산 전하를 나타내는 신호들을 생성하기 위해 제1 직교 방향을 따라 위치한 픽셀의 전하를 합산하고, 합산 전하를 나타내는 2개 이상의 신호를 평균하고, 픽셀 어레이로부터 평균 신호를 리드아웃함으로써 수행될 수 있다.

[0006]

또 다른 측면에서, 이미지 캡처 장치는, 각 그룹의 픽셀들이 별개의 감지 영역에 동작 가능하게 연결되어 있는 픽셀들의 그룹들로 분할된 픽셀들, 및 각각의 감지 영역에 및 별개의 출력 라인에 동작 가능하게 연결된 리드아웃 회로를 포함할 수 있다. 제1 스위치는 출력 라인들의 제1 세트에 및 출력 라인들의 제2 세트에 동작 가능하게 연결될 수 있다. 프로세싱 장치는 픽셀들에 동작 가능하게 연결될 수 있다. 프로세싱 장치는, 각각의 감지 영역 상의 전하를 합산하도록 그룹 내의 2개 이상의 픽셀을 선택적으로 인에이블시키고 감지 영역으로부터 합산 전하를 리드아웃하도록 각각의 리드아웃 회로를 인에이블시키도록 적응될 수 있다. 프로세싱 장치는, 각각의 감지 영역에 전하를 전송하도록 2개의 그룹의 2개 이상의 픽셀을 선택적으로 인에이블시키고, 전압 신호를 생성하기 위해 각각의 감지 영역으로부터 전하를 리드아웃하도록 각각의 리드아웃 회로를 인에이블시키고, 전압 신호를 결합하기 위해 제1 세트의 출력 라인들 중 하나의 출력 라인과 제2 세트의 출력 라인들 중 하나의 출력 라인을 함께 연결시키도록 스위치를 선택적으로 인에이블시키도록 적응될 수 있다.

[0007]

또 다른 측면에서, 이미지 센서는 픽셀 어레이의 다중 픽셀을 포함할 수 있다. 이미지 센서 내의 전하를 비닝하는 방법은, 제1 대각선 인접 픽셀 쌍의 전하를 합산하고 이 합산된 전하를 픽셀 어레이로부터 리드아웃함으로써 제1 대각선 합산 신호를 생성하는 단계, 및 제2 대각선 인접 픽셀 쌍으로부터 출력된 전압 신호를 결합하고 이 결합된 전압 신호를 픽셀 어레이로부터 리드아웃함으로써 제2 대각선 합산 신호를 생성하는 단계를 포함하는데, 상기 제1 및 제2 대각선 인접 픽셀 쌍들은 픽셀 어레이 내에서 제1 대각선 방향을 따라 대각선으로 인접하여 있다. 상기 제1 대각선 인접 픽셀 쌍의 전하 및 상기 제2 대각선 인접 픽셀 쌍의 전압 신호는, 단일 컬러 평면 또는 상이한 컬러 평면과 연관될 수 있다. 상기 제1 및 제2 대각선 합산 신호는, 디지털 제1 및 제2 대각선 합산 신호로 변환되고 디지털 방식으로 결합될 수 있다. 직교 비닝은 제1 전압 신호를 생성하기 위해 제1 직교 방향으로 제1 픽셀 쌍의 전하를 합산하고 제2 전압 신호를 생성하기 위해 제2 직교 방향으로 제2 픽셀 쌍의 전하를 합산함으로써 수행될 수 있다. 상기 제1 및 제2 전압 신호는 2개의 출력 라인을 함께 전기적으로 연결함으로써 형성된 출력 라인 상에서 결합될 수 있다.

도면의 간단한 설명

[0008]

본 발명의 실시 형태들은 다음의 도면을 참조하여 좀 더 이해된다. 도면의 요소는 서로에 대해 반드시 일정한 비율은 아니다. 가능한 경우, 도면에 공통적인 동일한 특징을 지정하기 위해, 동일 참조 번호가 사용되었다.

도 1은 이미지 센서의 픽셀들의 직교 합산을 나타낸다;

도 2a는 하나 이상의 카메라를 포함하는 전자 장치의 전면 사시도를 도시한다;

- 도 2b는 도 2a의 전자 장치의 후면 사시도를 도시한다;
- 도 3은 도 2의 전자 장치의 간략화된 블록도를 도시한다;
- 도 4는 도 2a의 라인 4-4를 따라 절취한 도 2a의 전자 장치의 단면도를 도시한다;
- 도 5는 이미지 센서(402)로서 사용하기에 적합한 이미지 센서의 일례의 단순화된 블록도를 도시한다;
- 도 6은 이미지 센서에 사용하기에 적합한 픽셀의 간략화된 개략도를 도시한다;
- 도 7은 이미지 센서에 사용하기에 적합한 컬러 필터 어레이의 일례를 도시한다;
- 도 8은 베이어 컬러 필터 어레이 패턴을 도시한다;
- 도 9는 공유 픽셀 아키텍처의 일례를 도시한다;
- 도 10은 픽셀 비닝을 위한 예시적인 방법의 흐름도이다;
- 도 11은 도 10의 방법을 수행하기에 적합한 이미지 센서의 개략도이다;
- 도 12는 도 11에 도시한 이미지 센서의 일부의 확대도를 도시한다;
- 도 13은 베이어 컬러 필터 패턴 및 2×2 픽셀 비닝의 일례를 도시한다;
- 도 14는 베이어 컬러 필터 패턴 및 2×2 픽셀 비닝의 다른 예를 도시한다;
- 도 15는 베이어 컬러 필터 패턴 및 2×1 픽셀 비닝의 일례를 도시한다.

발명을 실시하기 위한 구체적인 내용

[0009]

본 명세서에 기재된 실시 형태들은 다양한 비닝 동작을 설명한다. 픽셀 비닝은 픽셀 어레이의 대각선으로 위치하는 일부의 픽셀로부터의 전하를 합산함으로써 수행될 수 있다. 픽셀 어레이의 대각선으로 위치하는 픽셀로부터 출력된 픽셀 전압 신호들은 출력 라인 상에서 결합될 수 있다. 합산된 전하를 나타내는 신호는 비닝된 2×1 클러스터를 생성한다. 결합된 픽셀 신호를 나타내는 신호는 비닝된 2×1 클러스터를 생성한다. 합산 전하를 나타내는 신호와 결합 전압 신호를 나타내는 신호는 비닝된 2×2 픽셀을 생성하기 위해 디지털 방식으로 결합될 수 있다. 직교 비닝은 각각의 공통 감지 영역 상의 전하를 합산한 다음 각각의 출력 라인들 상에 합산 전하를 나타내는 전압 신호들을 결합함으로써 픽셀 어레이의 다른 픽셀들에 대해 수행될 수 있다.

[0010]

이제, 도 2a-2b를 참조하면, 한 실시 형태에서 하나 이상의 카메라를 포함하는 전자 장치의 전면 및 후면 사시도가 도시되어 있다. 전자 장치(200)는 제1 카메라(202), 제2 카메라(204), 인클로저(206), 디스플레이(210), 입/출력(I/O) 장치(208), 및 카메라 또는 카메라를 용의 옵션 플래시(212) 또는 광원을 포함한다. 전자 장치(200)는 또한, 예를 들면 하나 이상의 프로세서, 메모리 구성 요소, 네트워크 인터페이스 등과 같은 컴퓨팅 또는 전자 장치의 통상적인 하나 이상의 내부 구성 요소(도시되지 않음)를 포함할 수 있다.

[0011]

도시된 실시 형태에서, 전자 장치(200)는 스마트 전화로서 구현된다. 다른 실시 형태는, 그러나, 이러한 구성에 한정되지 않는다. 이에 한정되지는 않지만, 노트북 또는 랩톱 컴퓨터, 태블릿 컴퓨팅 장치, 디지털 카메라, 착용 가능한 전자 또는 통신 장치, 스캐너, 비디오 레코더, 및 복사기를 포함하는, 다른 타입의 컴퓨팅 또는 전자 장치가 하나 이상의 카메라를 포함할 수 있다.

[0012]

도 2a-2b에 도시된 바와 같이, 인클로저(206)는 전자 장치(200)의 내부 구성 요소의 외부면 또는 일부 외부면 및 보호 케이스를 형성할 수 있으며, 적어도 부분적으로 디스플레이(210)를 둘러쌀 수 있다. 인클로저(206)는 전면 부분과 후면 부분과 같이, 함께 동작 가능하게 연결된 하나 이상의 구성 요소로 형성될 수 있다. 대안으로, 인클로저(206)는 디스플레이(210)에 동작 가능하게 연결된 단일체로 형성될 수 있다.

[0013]

I/O 장치(208)는 임의의 타입의 입력 또는 출력 장치로 구현될 수 있다. 단지 예로서, I/O 장치(208)는 스위치, 버튼, 용량성 센서, 또는 다른 입력 메커니즘일 수 있다. I/O 장치(208)는 사용자가 전자 장치(200)와 상호 작용하도록 허용한다. 예를 들어, I/O 장치(208)는 볼륨을 변경하고, 홈 화면으로 되돌리는 등의 작업을 위한 버튼 또는 스위치일 수 있다. 전자 장치는 하나 이상의 입력 장치 및/또는 출력 장치를 포함할 수 있고, 각각의 장치는 단일의 I/O 기능 또는 다중 I/O 기능을 가질 수 있다. 예를 들면, 마이크로폰, 스피커, 터치 센서, 네트워크 또는 통신 포트, 및 무선 통신 장치를 포함한다. 일부 실시 형태에서, 하나 이상의 터치 센서가 I/O 장치(208) 및/또는 디스플레이(210)에 포함될 수 있다.

- [0014] 디스플레이(210)는 전자 장치(200)에 동작 가능하게 또는 통신 가능하게 연결될 수 있다. 디스플레이(210)는, 예를 들어 레티나(retina) 디스플레이, 컬러 액정 디스플레이(LCD) 또는 유기 발광 디스플레이(OLED) 등 임의의 타입의 적합한 디스플레이로서 구현될 수 있다. 디스플레이(210)는 전자 장치(200)의 시각적 출력을 제공하거나, 전자 장치에 대한 사용자 입력을 수신하는 기능을 할 수 있다. 예를 들어, 디스플레이(210)는 하나 이상의 사용자 터치 및/또는 힘 입력을 감지할 수 있는 멀티-터치 용량성 감지 터치 화면일 수 있다.
- [0015] 전자 장치(200)는 다수의 내부 구성 요소를 포함할 수도 있다. 도 3은 전자 장치(200)의 간략화된 블록도의 일례를 도시한다. 전자 장치는 하나 이상의 프로세서(300), 저장 또는 메모리 구성 요소(302), 입/출력 인터페이스(304), 전원(306), 및 센서(308)를 포함할 수 있는데, 이들 각각은 다음에 차례대로 논의될 것이다.
- [0016] 하나 이상의 프로세서(300)는 전자 장치(200)의 동작의 일부 또는 전부를 제어할 수 있다. 프로세서(들)(300)는 실질적으로 전자 장치(200)의 모든 구성 요소와 직접 또는 간접적으로 통신할 수 있다. 예를 들어, 하나 이상의 시스템 버스(310) 또는 다른 통신 메커니즘은, 프로세서(들)(300), 카메라(202, 204), 디스플레이(210), 하나 이상의 I/O 장치(208), 및/또는 하나 이상의 센서(308)들 간의 통신을 제공할 수 있다. 프로세서(들)(300)는 데이터 또는 명령어를 처리, 수신, 또는 전송할 수 있는 임의의 전자 장치로서 구현될 수 있다. 예를 들어, 하나 이상의 프로세서(300)는 마이크로프로세서, 중앙 처리 장치(CPU), 주문형 집적 회로(ASIC), 디지털 신호 프로세서(DSP), 또는 다수의 이러한 장치들의 조합일 수 있다. 본원에 기술된 바와 같이, 용어 "프로세서"는 단일의 프로세서 또는 프로세싱 장치, 다수의 프로세서, 다수의 처리 유닛, 또는 다른 적절히 구성된 컴퓨팅 요소 또는 요소들을 포함하도록 의도되어 있다.
- [0017] 메모리(302)는 전자 장치(200)에 의해 사용될 수 있는 전자 데이터를 저장할 수 있다. 예를 들면, 메모리(302)는 예를 들어, 오디오 파일, 문서 파일, 타이밍 신호, 및 이미지 데이터 등의 전기 데이터 또는 콘텐츠를 저장할 수 있다. 메모리(302)는 임의의 타입의 메모리로서 구성될 수 있다. 단지 예로서, 메모리(302)는 랜덤 액세스 메모리, 판독 전용 메모리, 플래시 메모리, 이동식 메모리, 또는 다른 타입의 저장 요소들로서, 임의의 조합으로 구현될 수 있다.
- [0018] 입/출력 인터페이스(304)는 사용자 또는 하나 이상의 다른 전자 장치로부터 데이터를 수신할 수 있다. 또한, 입/출력 인터페이스(304)는 사용자 또는 다른 전자 장치에 데이터의 전송을 용이하게 할 수 있다. 예를 들어, 전자 장치(200)가 스마트 전화인 경우의 실시 형태에서, 입/출력 인터페이스(304)는 네트워크로부터 데이터를 수신하거나, 무선 또는 유선 연결을 통해 전기 신호를 송신하고 전송할 수 있다. 무선 및 유선 연결의 예는, 셀룰러, WiFi, 블루투스, 및 이더넷을 포함하지만, 이에 한정되지 않는다. 하나 이상의 실시 형태에서, 입/출력 인터페이스(304)는 다수의 네트워크 또는 통신 메커니즘을 지원한다. 예를 들어, 입/출력 인터페이스(304)는, WiFi 또는 다른 유선 또는 무선 연결로부터 신호를 동시에 수신하는 동안 다른 장치로 신호를 전송하기 위해 블루투스 네트워크를 통해 다른 장치와 페어링할 수 있다.
- [0019] 하나 이상의 전원(306)은 전자 장치(200)에 에너지를 제공할 수 있는 임의의 장치로 구현될 수 있다. 예를 들어, 전원(306)은 배터리일 수 있다. 추가적으로 또는 대안적으로, 전원은 전자 장치가 전원 코드에 연결되는 콘센트일 수 있다. 추가적으로 또는 대안적으로, 전원은 전자 장치(200)가 범용 직렬 버스(USB) 케이블과 같은, 연결 케이블을 이용해 연결되는 다른 전자 장치일 수 있다.
- [0020] 하나 이상의 센서(308)는 임의의 타입의 센서에 의해 구현될 수 있다. 예시적 센서는 오디오 센서(예를 들어, 마이크로폰), 광 센서(예를 들어, 주변 광 센서), 자이로스코프(들), 가속도계(들), 및 생체 인식 센서를 포함하지만, 이에 한정되지 않는다. 하나 이상의 센서(308)는 전자 장치의 기능을 향상시키거나 변경시키는데 사용될 수 있는 데이터를 프로세서(300)에 제공하는데 사용될 수 있다.
- [0021] 도 2a 및 도 2b를 참조하여 설명된 바와 같이, 전자 장치(200)는 하나 이상의 카메라(202, 204) 및 카메라 또는 카메라들용의 옵션 플래시(212) 또는 광원을 포함한다. 도 4는 도 2a의 선 4-4를 따라 절취한 카메라(202)의 단순화된 단면도이다. 도 4는 제1 카메라(202)를 도시하였지만, 본 분야의 숙련자는 제2 카메라(204)가 제1 카메라(202)와 실질적으로 유사할 수 있다는 것을 인식할 것이다. 일부 실시 형태에서, 하나의 카메라는 글로벌 셔터 구성의 이미지 센서를 포함할 수 있으며, 하나의 카메라는 롤링 셔터 구성의 이미지 센서를 포함할 수 있다. 다른 예에서, 하나의 카메라는 다른 카메라의 이미지 센서에 비해 더 높은 해상도의 이미지 센서를 포함할 수 있거나, 이미지 센서는 2개의 상이한 타입의 이미지 센서(예를 들어, CMOS 및 CCD)로서 구성될 수 있다.
- [0022] 카메라(202)는 이미지 센서(402)와 광 통신하는 이미징 스테이지(400)를 포함한다. 이미징 스테이지(400)는 인클로저(206)에 동작 가능하게 연결되고, 이미지 센서(402)의 전방에 위치한다. 이미징 스테이지(400)는 렌즈,

필터, 조리개 및 셔터와 같은 종래 소자들을 포함할 수 있다. 이미징 스테이지(400)는, 시야 내의 광(404)을 이미지 센서(402) 상으로 향하게 하거나, 집광하거나, 또는 전송한다. 이미지 센서(402)는 전기 신호로 입사광을 변환함으로써 피사체 장면의 하나 이상의 이미지들을 캡처한다.

[0023] 이미지 센서(402)는 지지 구조체(406)에 의해 지지된다. 지지 구조체(406)는, 실리콘, 실리콘-온-인슐레이터(SOI) 기술, 실리콘-온-사파이어(SOS) 기술, 도핑된 및 도핑되지 않은 반도체, 반도체 기판 위에 형성된 에피택 층, 반도체 기판 내에 형성된 웰 영역 또는 매립된 층, 및 다른 반도체 구조를 포함하지만, 이에 한정되지는 않는 반도체 기반의 재료일 수 있다.

[0024] 이미징 스테이지(400) 또는 이미지 센서(402)의 다양한 요소는, 도 3의 프로세서(300) 등의 프로세서 또는 메모리로부터 공급된 타이밍 신호 또는 다른 신호에 의해 제어될 수 있다. 이미징 스테이지(400)의 일부 또는 모든 요소들은 단일 구성 요소에 통합될 수 있다. 또한, 이미징 스테이지(400)의 일부 또는 모든 요소들이, 이미지 센서(402)와, 그리고 어쩌면 전자 장치(200)의 하나 이상의 추가적인 요소들과 통합되어, 카메라 모듈을 형성할 수 있다. 예를 들어, 프로세서나 메모리는 일부 실시 형태에서 이미지 센서(402)와 통합될 수 있다.

[0025] 이제, 도 5를 참조하면, 도 4에 도시된 이미지 센서(402)로서 사용하기에 적합한 이미지 센서의 일례의 평면도가 도시되어 있다. 도시된 이미지 센서는 상보형 금속 산화물 반도체(CMOS) 이미지 센서이다. 이미지 센서(500)는 이미지 프로세서(502) 및 이미징 영역(504)을 포함할 수 있다. 이미징 영역(504)은 픽셀(506)을 포함하는 픽셀 어레이로서 구현될 수 있다. 도시된 실시 형태에서, 픽셀 어레이는 로우 및 칼럼의 배열로 구성된다. 그러나, 다른 실시 형태는 이러한 구성에 한정되지 않는다. 픽셀 어레이의 픽셀은, 예를 들어, 육각 구성과 같은 임의의 적절한 구성으로 배열될 수 있다.

[0026] 픽셀 어레이(504)는 하나 이상의 칼럼 셀렉트 또는 출력 라인(510)을 통해 칼럼 셀렉트(508)와 통신할 수 있다. 이미징 영역(504)은 또한 하나 이상의 로우 셀렉트 라인(514)을 통해 로우 셀렉트(512)와 통신할 수 있다. 로우 셀렉트(512)는, 특정 로우의 특정 픽셀(506) 또는 모든 픽셀(506)과 같은 픽셀의 그룹을 선택적으로 활성화 한다. 칼럼 셀렉트(508)는, 셀렉트 픽셀(506) 또는 픽셀의 그룹(예를 들면, 선택된 로우 내의 모든 픽셀)로부터 출력된 데이터를 선택적으로 수신한다.

[0027] 로우 셀렉트(512) 및/또는 칼럼 셀렉트(508)는 이미지 프로세서(502)와 통신할 수 있다. 이미지 프로세서(502)는 신호를 로우 셀렉트(512) 및 칼럼 셀렉트(508)에 제공하여, 전하를 전송하고, 픽셀(506) 내의 광 검출기(도시하지 않음)로부터 전하량을 나타내는 신호를 리드아웃할 수 있다. 이미지 프로세서(502)는 픽셀(506)로부터의 데이터를 처리하고, 프로세서(300) 및/또는 전자 장치(200)의 다른 구성 요소에 데이터를 제공할 수 있다. 일부 실시 형태에서, 이미지 프로세서(502)는 프로세서(300)에 통합되거나 이로부터 분리될 수 있음을 주목해야 한다.

[0028] 이제, 도 6을 참조하면, 도 5에 도시된 픽셀(506)에 사용하기에 적합한 픽셀의 간략화된 개략도가 도시된다. 픽셀(600)은 광 검출기(PD)(602), 전송 트랜지스터(TX)(604), 감지 영역(606), 리셋(RST) 트랜지스터(608), 리드아웃(SF) 트랜지스터(610), 및 로우 셀렉트(RS) 트랜지스터(612)를 포함한다. 감지 영역(606)은 광 검출기(602)로부터 수신된 전하를 일시적으로 저장할 수 있기 때문에, 감지 영역(606)은 도시된 실시 형태에서 커페시터로서 표현된다. 후술하는 바와 같이, 전하가 광 검출기(602)로부터 전송된 후, 전하는 리셋 트랜지스터(608)의 게이트가 감지 영역에 전압을 리셋하도록 펄스될 때까지, 감지 영역(606)에 저장될 수 있다. 감지 영역(606)의 전하는 로우 셀렉트 트랜지스터(612)의 게이트가 펄스될 때 리드아웃된다.

[0029] 전송 트랜지스터(604)의 한 단자는 광 검출기(602)에 연결되는 반면, 다른 단자는 감지 영역(606)에 연결된다. 리셋 트랜지스터(608)의 한 단자와 리드아웃 트랜지스터(610)의 한 단자는 전원 전압(Vdd)(614)에 연결된다. 리셋 트랜지스터(608)의 다른 단자는 감지 영역(606)에 연결되는 반면, 리드아웃 트랜지스터(610)의 다른 단자는 로우 셀렉트 트랜지스터(612)의 단자에 연결된다. 로우 셀렉트 트랜지스터(612)의 다른 단자는 출력 라인(510)에 연결된다.

[0030] 단지 예로서, 한 실시 형태에서, 광 검출기(602)는 포토다이오드(PD) 또는 핀 포토다이오드로서 구현되고, 감지 영역(606)은 플로팅 디퓨전(FD)으로서 구현되고, 리드아웃 트랜지스터(610)는 소스 폴로워 트랜지스터(SF)로서 구현된다. 광 검출기(602)는 전자 기반의 포토다이오드 또는 홀 기반의 포토다이오드일 수 있다. 본원에서 사용된 용어인 광 검출기는 실질적으로, 포토다이오드, 핀 포토다이오드, 포토 게이트, 또는 다른 광자 민감 영역 등, 임의의 타입의 광자 또는 광 검출 구성 요소를 포함하도록 의도되어 있다는 점에 주목해야 한다. 또한, 본원에 사용된 용어인 감지 영역은 실질적으로, 임의의 타입의 전하 저장 또는 전하 변환 영역을 포함하도록 의도

되어 있다.

[0031] 본 분야의 숙련자는 픽셀(600)이 다른 실시 형태들에서 추가의 또는 상이한 구성 요소들로 구현될 수 있음을 인식할 것이다. 예를 들면, 로우 셀렉트 트랜지스터는 생략될 수 있고, 펄스 전원 모드가 픽셀을 선택하는 데 사용되고, 감지 영역은 다수의 광 검출기 및 전송 트랜지스터에 의해 공유될 수 있거나, 리셋 및 리드아웃 트랜지스터는 다수의 광 검출기, 전송 게이트, 및 감지 영역에 의해 공유될 수 있다.

[0032] 이미지가 캡처될 때, 픽셀에 대한 통합 기간이 시작되고, 광 검출기(602)는 입사광에 응답하여 광-발생 전하를 축적한다. 통합 기간이 종료되면, 광 검출기(602) 내의 축적된 전하는, 선택적으로 전송 트랜지스터(604)의 게이트를 펼성함으로써 감지 영역(606)에 전송된다. 전형적으로, 리셋 트랜지스터(608)는, 감지 영역(606)에 광 검출기(602)로부터의 전하를 전송하기 이전에, 감지 영역(606)(노드(616)) 상의 전압을 소정의 레벨로 리셋하는데 사용된다. 전하가 픽셀로부터 리드아웃될 때, 로우 셀렉트 트랜지스터의 게이트는 로우 게이트(512) 및 로우 셀렉트 라인(514)을 통해 펼성되어, 리드아웃을 위한 픽셀(또는 픽셀의 로우)을 선택한다. 리드아웃 트랜지스터(610)는 감지 영역(606) 상의 전압을 감지하고 로우 셀렉트 트랜지스터(512)는 전압을 출력 라인(510)에 전달한다.

[0033] 일부 실시 형태에서, 카메라 등의 이미지 캡처 장치는 렌즈 위에 셔터를 포함하지 않을 수 있고, 그래서 이미지 센서가 광에 지속적으로 노출될 수 있다. 이러한 실시 형태들에서, 원하는 이미지가 캡처되기 전에 광 검출기는 리셋 또는 공핍되어야 할 수 있다. 일단 광 검출기로부터의 전하가 공핍되면, 전송 게이트 및 리셋 게이트는 턴 오프되어, 광 검출기를 단리시킨다. 그 다음, 광 검출기는 광-발생 전하의 통합 및 수집을 시작할 수 있다.

[0034] 일반적으로, 광 검출기는 광장 특이성이 거의 또는 전혀 없는 광을 검출하여, 컬러를 식별하거나 분리하기 어렵게 만든다. 컬러 분리가 요구되는 경우, 컬러 필터 어레이가 픽셀 어레이 내의 광 검출기에 의해 감지된 광의 광장을 필터링하기 위해 픽셀 어레이 위에 배치될 수 있다. 컬러 필터 어레이에는, 각각의 필터 요소가 통상적으로 각각의 픽셀 위에 배치된 필터 요소들의 모자이크이다. 필터 요소는 광 검출기에 의해 검출되는 광의 광장을 제한하며, 이는 캡처된 이미지의 컬러 정보가 분리되고 식별되게 허용한다. 도 7은 한 실시 형태에서의 이미지 센서에 사용하기에 적합한 컬러 필터 어레이의 일례를 도시한다. 컬러 필터 어레이(CFA)(700)는 필터 요소(702, 704, 706, 708)를 포함한다. 제한된 수의 필터 요소만이 도시되어 있지만, 본 분야의 숙련자는 CFA가 수천 또는 수백만 개의 필터 요소를 포함할 수 있음을 인식할 것이다.

[0035] 한 실시 형태에서, 각각의 필터 요소는 광의 광장을 제한한다. 다른 실시 형태에서, 필터 요소들 중 일부 요소가 광의 광장을 필터링하는 반면, 다른 필터 요소는 전정색(panchromatic)이다. 전정색 필터 요소는 CFA의 다른 필터 요소의 분광 감도보다 넓은 분광 감도를 가질 수 있다. 예를 들어, 전정색 필터 요소는 전체 가시 스펙트럼에 걸쳐 높은 감도를 가질 수 있다. 전정색 필터 요소는 예를 들어, 감광 필터 또는 컬러 필터로서 구현될 수 있다. 전정색 필터 요소는 낮은 수준의 조명 상태에서 적합할 수 있는데, 여기서 낮은 수준의 조명 상태는 낮은 장면 조명, 짧은 노출 시간, 작은 애피처, 또는 광이 이미지 센서에 도달하는 것이 제한되는 다른 상황의 결과일 수 있다.

[0036] 컬러 필터 어레이가 다수의 상이한 모자이크로 구성될 수 있다. 컬러 필터 어레이(600)는 적색(R), 녹색(G), 및 청색(B) 컬러 필터 어레이 또는 시안(C), 마젠타(M), 및 옐로우(Y) 컬러 필터 어레이로서 구현될 수 있다. 베이어 패턴은 잘 알려진 컬러 필터 어레이 패턴이다. 베이어 컬러 필터 어레이에는 적색(R), 녹색(G), 및 청색(B) 광장 범위의 광을 필터링한다(도 8 참조). 베이어 컬러 필터 패턴은 2개의 녹색 컬러 필터 요소(Gr 및 Gb), 1개의 적색 컬러 필터 요소(R), 및 1개의 청색 컬러 필터 요소(B)를 포함한다. 4개의 필터 요소의 그룹은 타일 모양으로 되어 있거나, 픽셀 어레이의 픽셀 위에 반복되어, 컬러 필터 어레이를 형성한다.

[0037] 픽셀 어레이의 구성과 관련 리드아웃 회로에 따라, 축적된 전하 또는 신호는 개별적으로 각 픽셀로부터 리드아웃되거나, 2개 이상의 픽셀의 그룹으로부터 리드아웃되거나, 또는 동시에 모든 픽셀로부터 리드아웃될 수 있다. 일부 실시 형태에서, 각각의 개별 픽셀은 리드아웃 회로에 연결되는 반면, 다른 실시 형태들에서는 2개 이상의 픽셀이 리드아웃 회로에 동작 가능하게 연결되어 이를 공유하게 된다. 도 9는 공유 픽셀 아키텍처의 일례를 도시한다. 도시된 실시 형태에서, N 개의 픽셀이 공유 공통 노드(900)에 연결된다. 공통 노드(900)는 일부 실시 형태에서는 감지 영역이다. 숫자 N은 2보다 큰 임의의 수일 수 있다. 예를 들어, 2, 3, 4 또는 6개의 픽셀이 공통 노드(900)에 연결될 수 있다.

[0038] 각 픽셀(902)은 광 검출기(904), 및 광 검출기(904)와 공통 노드(900) 사이에 연결된 전송 트랜지스터(908)를

포함한다. 리드아웃 회로(908)는 공통 노드(900)에 연결될 수 있다. 리드아웃 회로(908)는 공통 노드(900)에 연결되어 있기 때문에, 픽셀은 리드아웃 회로(908)를 공유한다. 단지 예로서, 리드아웃 회로(908)는 도 6에 도시된 바와 같이 구성될 수 있는 감지 영역, 리셋 트랜지스터, 및 리드아웃 트랜지스터를 포함할 수 있다. 감지 영역, 리셋 트랜지스터 및 리드아웃 트랜지스터는 공통 노드(900)에 연결될 수 있다. 로우 셀렉트 트랜지스터가 리드아웃 트랜지스터에 연결될 수 있다.

[0039] 각각의 전송 트랜지스터(906)의 게이트는 한 실시 형태에서 선택적으로 펼침될 수 있어, 하나의 광 검출기(902)로부터의 전하가 공통 노드(900)에 전송되게 할 수 있다. 각각의 전송 트랜지스터(906)가 선택적으로 펼침될 수 있으므로, 단일 픽셀로부터 또는 다중 픽셀로부터의 전하가 공통 노드(900)에 개별적으로 또는 동시에 전송될 수 있다. 따라서, 임의의 수의 픽셀(예를 들면, 2개 또는 4개의 픽셀) 내의 축적된 전하는, 리드아웃 회로(908)가 공통 노드(900)로부터 전하를 리드아웃하기 전에, 개별적으로 또는 동시에, 공통 노드에 전하를 전송함으로써 비닝될 수 있거나 합산될 수 있다. 그 다음, 합산 전하는 리드아웃 회로(908)의 구성 요소의 일부 또는 전부를 사용하여 리드아웃될 수 있다.

[0040] 일부 실시 형태는 픽셀 및/또는 공유 구성을 상이하게 구성할 수 있다. 하나의 예로서, 글로벌 셔터(GS) 픽셀에 대해서, 저장 영역 및 제2 전송 게이트가 각 픽셀에 포함될 수 있다. 전하는 모든 픽셀 내에 동시에 취득된 다음, 글로벌하게 저장 영역에 전송되며, 리드아웃 전에 스토리지 노드에 저장된다. 리드아웃 동안에, 전하는 공유 감지 영역에 전송되고 픽셀은 상기와 유사하게 동작된다.

[0041] 전하 합산은 동일한 컬러 평면 또는 다중 컬러 평면에서 발생할 수 있다. 도 10은 픽셀 비닝을 위한 예시적인 방법의 흐름도이다. 초기에, 블록(1000)에 도시된 바와 같이, 다중 픽셀 내의 전하가 대각선 방향을 따라 합산되고 리드아웃될 수 있어, 디지털 제1 대각선 합산 신호를 생성할 수 있다. 전하는 감지 영역으로부터 전하를 리드아웃하기 전에 공유 감지 영역에 광 검출기로부터의 전하를 전송함으로써 함께 합산될 수 있다. 한 실시 형태에서, 픽셀들은 픽셀 어레이(예를 들어, 인접 로우 또는 칼럼)에서 서로 인접해 있다. 다른 실시 형태에서, 픽셀들은 서로 인접해 있지 않다. 픽셀들은, 로우 또는 칼럼에서와 같이, 라인 내에 배열될 수 있고, 서로 맞닿아 있을 수 있고, 서로 가까이 위치할 수 있고, 및/또는 픽셀 어레이 내에 위치한다.

[0042] 제1 대각선 합산 신호는 도 3의 메모리(302)(블록 1002)와 같은 메모리에 저장될 수 있다. 다음에, 도 10의 블록(1004)에 도시된 바와 같이, 대각선 방향을 따르는 픽셀로부터의 픽셀 신호들이 결합 및 리드아웃될 수 있어, 디지털 제2 대각선 합산 신호를 생성할 수 있다. 한 실시 형태에서, 픽셀 신호들은 출력 라인들을 함께 전기적으로 연결하고 이 연결된 출력 라인들 상에 픽셀들로부터의 전하를 리드아웃함으로써 결합되는 전압 신호들이다. 따라서, 픽셀들의 전하량을 나타내는 전압 신호들이 결합된다. 신호들이 거의 동일하면, 신호는 연결된 출력 라인들 상에 신호들을 리드아웃함으로써 함께 평균화된다.

[0043] 일부 실시 형태에서, 픽셀 신호들은 블록(1000)에서와 동일한 제1 대각선 방향을 따라 위치한 픽셀들로부터의 신호들이다. 또한, 픽셀들은, 한 실시 형태에서, 픽셀 어레이(예를 들어, 인접 로우 또는 칼럼)에서 서로 인접해 있다. 다른 실시 형태에서는, 픽셀들은 서로 인접해 있지 않다.

[0044] 그 다음, 제1 및 제2 디지털 대각선 합산 신호들은 블록(1006)에 도시된 바와 같이, 결합된다. 직교 비닝은 각각의 공통 감지 영역들 상의 전하를 합산한 다음 각각의 출력 라인(블록(1008)) 상의 합산 전하를 나타내는 전압 신호들을 결합함으로써 픽셀 어레이의 다른 픽셀들에 대해 수행될 수 있다. 전하는, 감지 영역으로부터 전하를 리드아웃하기 전에 공통 감지 영역에 광 검출기로부터의 전하를 전송함으로써 합산될 수 있다.

[0045] 이제, 도 11을 참조하면, 도 10의 방법을 수행하기에 적합한 이미지 센서의 개략도가 도시되어 있다. 센서 아키텍처는 2×4 공유 구성을 포함한다. 픽셀 어레이(1100) 내의 픽셀들은 8개의 픽셀(즉, 각 그룹에서 2개의 칼럼 및 4개의 로우의 픽셀)의 그룹(1102)들로 분할된다. 다른 실시 형태는 각각의 그룹에 상이한 수의 픽셀들을 가질 수 있다. 픽셀의 각 그룹(1102) 및 관련된 리드아웃 회로는 이해의 편의를 위해서 도 11의 그룹으로서 도시된다. 필수 사항은 아니지만, 일반적으로 픽셀 어레이의 픽셀은 픽셀 어레이에 걸쳐 실질적으로 연속적이다. 단순화를 위해, 단지 하나의 그룹의 픽셀들에 대한 구성 및 연결에 대하여 설명한다. 본 분야의 숙련자들은 다른 그룹의 픽셀들이 설명된 그룹으로서 구축 및 구성된다는 것을 인식할 것이다.

[0046] 그룹(1104)의 픽셀들은 공통 감지 영역(1106)을 공유할 수 있다. 공통 감지 영역(1106)은 리드아웃 회로(1108)에 동작 가능하게 연결되어 있다. 리드아웃 회로는 출력 라인(1110)에 동작 가능하게 연결되어 있다. 다중 출력 라인이 함께 그룹화되고 칼럼 셀렉트(1112, 1114)에 연결된다. 특히, 한 그룹의 출력 라인들은 제1 수직 스위치(1116) 및 제2 수직 스위치(1118)에 연결된다. 제1 수직 스위치(1116)는 제1 아날로그-디지털 변환기

(1120)에 동작 가능하게 연결되어 있다. 제2 수직 스위치(1118)는 제2 아날로그-디지털 변환기(1122)에 동작 가능하게 연결된다.

[0047] 제1 수평 스위치(1124)가, 한 그룹의 출력 라인 중 선택된 출력 라인을 다른 그룹의 출력 라인 중 선택된 출력 라인에 연결하도록 구성된다. 예를 들어, 제1 수평 스위치(1124)는, 제1 수직 스위치(1116)에 동작 가능하게 연결된 출력 라인(예를 들어, 출력 라인(1110))을, 또 다른 제1 수직 스위치(1126)에 연결된 출력 라인에 연결한다. 마찬가지로, 제2 수평 스위치(1128)가, 제3 수직 스위치(1130)에 동작 가능하게 연결된 출력 라인을, 제4 수직 스위치(1132)에 연결된 출력 라인에 연결한다. 추가적으로 또는 대안적으로, 수평 스위치는 동일한 그룹의 출력 라인 내의 출력 라인들을 함께 연결할 수 있다.

[0048] 일부 실시 형태에서, 리드아웃 회로는, 도 6에 도시된 바와 같이 구성될 수 있는 리셋 트랜지스터 및 리드아웃 트랜지스터를 포함한다. 리셋 트랜지스터 및 리드아웃 트랜지스터는 공통의 감지 영역(1106)에 연결될 수 있다. 로우 셀렉트 트랜지스터는 리드아웃 트랜지스터에 연결될 수 있다. 또한, 수직 및 수평 스위치들은 하나 이상의 실시 형태에서 멀티플렉서로서 구성될 수 있다. 상이한 타입의 스위치 및/또는 리드아웃 회로가 다른 실시 형태들에서 사용될 수 있다.

[0049] 도 10의 방법을 도 12를 사용하여 설명한다. 도 12는 도 11에 도시한 이미지 센서의 일부의 확대도이다. 또한, 간략화를 위해, 단지 3개의 2×2 클러스터만의 비닝 동작을 설명한다. 본 분야의 숙련자는 동일한 비닝 동작이 픽셀 어레이 내의 모든 픽셀에 대해 수행될 수 있음을 알 수 있을 것이다.

[0050] 도시된 실시 형태에서, 대각선으로 비닝된 픽셀은 베이어 CFA 내의 2개의 녹색 컬러 평면과 연관된다. 상술한 바와 같이, 다중 픽셀의 전하는 대각선 방향(또는 방향들)을 따라 합산되고 픽셀 어레이로부터 리드아웃될 수 있어, 제1 대각선 합산 신호를 생성할 수 있다. 도시된 실시 형태에서, 녹색 픽셀(1200 및 1202)의 전하는 공통 감지 영역(1204)에 전하를 전송함으로써 합산된다. 합산된 전하는 2개의 상이한 컬러 평면; 즉 Gr 컬러 평면과 Gb 컬러 평면과 연관되어 있다. 전하는, 공통 감지 영역(1204)이 리드아웃되기 전에 공통 감지 영역(1204)에 동시에 또는 순차적으로 전송될 수 있다.

[0051] 합산된 전하는 리드아웃 회로(1206)를 사용하여 공통 감지 영역(1204)으로부터 리드아웃된다. 합산된 녹색 전하량을 나타내는 전압 신호는 출력 라인(1208) 상에 출력된다. 제2 수직 스위치(1126)는 출력 라인(1208)을 선택하고 출력 라인을 아날로그-디지털 변환기(1210)에 동작 가능하게 연결한다. 출력 라인(1208) 상의 전압 신호는 디지털 신호로 변환되어, 신호 라인(1212) 상의 디지털 제1 대각선 합산 신호를 생성한다.

[0052] 다음으로, 픽셀(1214)의 전하는 공통 감지 영역(1216)에 전송되고 리드아웃 회로(1218)는 감지 영역(1216)으로부터 전하를 리드아웃한다. 픽셀(1214)의 전하량을 나타내는 전압 신호는 출력 라인(1220)에 의해 수신된다. 마찬가지로, 픽셀(1222)의 전하는 공통 감지 영역(1224)에 전송되고 리드아웃 회로(1226)는 감지 영역(1224)으로부터 전하를 리드아웃한다. 픽셀(1222)의 전하량을 나타내는 전압 신호는 출력 라인(1228) 상에 출력된다.

[0053] 제1 수평 스위치(1124)는, 출력 라인(1220 및 1228)들을 함께 연결하여, 출력 라인들(1220 및 1228) 상의 전압 신호를 결합한다. 제1 수직 스위치(예를 들어, 스위치(1126))는 연결된 출력 라인(예를 들어, 출력 라인(1228))을 선택하고 연결된 출력 라인(1220, 1228)을 아날로그-디지털 변환기(예를 들어, A/D(1210))에 연결할 수 있으며, 디지털 제2 대각선 합산 신호는 신호 라인(1212) 상에 출력된다. 이어서, 디지털 제1 및 제2 대각선 합산 신호는 결합되어, 비닝된 2×2 클러스터를 생성할 수 있다.

[0054] 따라서, 제1 대각선 합산 신호는, 공통 감지 영역 상의 전하를 합산하고 픽셀 어레이(예를 들면, 도 11의 픽셀 어레이(1100))로부터 합산 전하를 리드아웃함으로써 생성된다. 제2 대각선 합산 신호는, 전압 신호를 결합하고 이 결합된 전압 신호를 픽셀 어레이로부터 리드아웃함으로써 형성된다. 도시된 실시 형태에서, 제1 및 제2 대각선 합산 신호는 2개의 상이한 컬러 평면(예를 들어, Gr 및 Gb)과 연관된 광을 나타낸다.

[0055] 픽셀은 또한 직교 비닝될 수 있다. 도시된 실시 형태에서, 적색 및 청색 픽셀은 직교 비닝된다. 예를 들어, 청색 픽셀(1230 및 1232)의 전하는 2개의 픽셀의 전하를 함께 합산하기 위해 공통 감지 영역(1216)에 전송될 수 있다. 리드아웃 회로(1218)는 공통 감지 영역(1216)으로부터 합산 전하를 리드아웃할 수 있고, 합산된 청색 전하량을 나타내는 전압 신호는 출력 라인(1220)에 의해 수신될 수 있다. 전압 신호는 제1 직교 합산 신호를 나타낸다. 제1 수직 스위치(1116)는 출력 라인(1220)을 선택할 수 있고, A/D 변환기(1120)는 제1 디지털 직교 합산 신호를 생성하기 위해 전압 신호를 디지털 신호로 변환할 수 있다. 제1 디지털 직교 합산 신호는 신호 라인(1234) 상에 출력된다.

[0056] 실질적으로 동시에, 청색 픽셀(1236 및 1238)의 전하는 2개의 픽셀의 전하를 함께 합산하기 위해 공통 감지 영

역(1204)에 전송될 수 있다. 리드아웃 회로(1206)는 공통 감지 영역(1204)으로부터 합산 전하를 리드아웃할 수 있고, 합산된 청색 전하량을 나타내는 전압 신호는 출력 라인(1208)에 의해 수신될 수 있다. 전압 신호는 제2 직교 합산 신호를 나타낸다. 제2 수직 스위치(1126)는 출력 라인(1208)을 선택할 수 있고, A/D 변환기(1210)는 제2 디지털 합산 직교 신호를 생성하기 위해 전압 신호를 디지털 신호로 변환할 수 있다. 그 다음, 디지털 제1 및 제2 직교 합산 신호들은 비닝된 2×2 클러스터를 생성하기 위해 결합될 수 있다.

[0057] 다음으로, 적색 픽셀(1240 및 1242)의 전하는 2개의 픽셀의 전하를 함께 합산하기 위해 공통 감지 영역(1216)에 전송될 수 있다. 리드아웃 회로(1218)는 공통 감지 영역(1216)으로부터 합산 전하를 리드아웃할 수 있고, 합산된 적색 전하량을 나타내는 전압 신호는 출력 라인(1220)에 의해 수신될 수 있다. 전압 신호는 제3 직교 합산 신호를 나타낸다.

[0058] 실질적으로 동시에, 적색 픽셀(1244 및 1246)의 전하는 2개의 픽셀의 전하를 함께 합산하기 위해 공통 감지 영역(1204)으로 전송될 수 있다. 리드아웃 회로(1206)는 공통 감지 영역(1204)으로부터 합산 전하를 리드아웃할 수 있고, 합산된 적색 전하량을 나타내는 전압 신호는 출력 라인(1208)에 의해 수신될 수 있다. 전압 신호는 제4 직교 합산 신호를 나타낸다. 그 다음, 제1 수평 스위치(1124)는 출력 라인(1208 및 1220)을 함께 연결할 수 있고, 수직 스위치(예를 들면, 스위치(1126))는 연결된 출력 라인을 A/D 변환기(1210)에 연결할 수 있다. A/D 변환기(1210)는 결합된 제3 및 제4 전압 신호를 디지털 신호로 변환하여 디지털 직교 합산 신호를 생성할 수 있다. 디지털 직교 합산 신호는 신호 라인(1212) 상에 출력된다.

[0059] 2×2 녹색 픽셀 클러스터들의 상이한 절반들이 상이한 픽셀 리드아웃 사이클에서 비닝되기 때문에, 비닝된 2×1 녹색 픽셀 클러스터들을 나타내는 신호들은 2×2 녹색 클러스터의 다른 절반들을 나타내는 신호가 리드아웃될 때까지 메모리에 저장될 수 있다. 상술한 바와 같이, 2×2 클러스터들의 다른 절반들을 나타내는 신호들이 리드아웃되면, 2×1 절반들은 2×2 녹색 픽셀 클러스터들 상의 비닝 동작을 완료하기 위해 디지털 방식으로 결합될 수 있다. 그 다음, 이미지가 2×2 녹색 픽셀 클러스터들을 나타내는 디지털 신호의 적어도 일부를 이용하여 구성될 수 있다. 직교 합산 적색 및 청색 픽셀을 나타내는 디지털 신호의 적어도 일부는 이미지를 생성하는데 사용될 수도 있다.

[0060] 추가적으로, 도 11 및 12의 실시 형태에서, 각 로우의 픽셀들의 전송 트랜지스터들에 대한 3개의 전송 신호 라인은 이미지 센서에 포함될 수 있다. 하나의 전송 신호 라인은 로우의 적색 또는 청색 픽셀들의 전송 트랜지스터들에 동작 가능하게 연결된다. 다른 2개의 전송 신호 라인은 로우의 녹색 픽셀의 전송 트랜지스터들에 교대로 연결된다. 2개의 전송 신호 라인들 중 하나는 모든 다른 칼럼(예를 들면, 홀수 칼럼)의 녹색 픽셀들의 전송 트랜지스터들에 동작 가능하게 연결되고, 다른 전송 신호 라인은 동일한 로우에 남아있는 전송 트랜지스터들에 연결되어 있다(예를 들면, 짝수 칼럼의 녹색 픽셀).

[0061] 다른 실시 형태는 픽셀 비닝을 다르게 수행할 수 있다. 예를 들어, 결합되는 녹색, 청색 및/또는 적색 픽셀들은 도 12에 도시된 그룹과는 다른 그룹에 위치할 수 있다.

[0062] 한 실시 형태에서, 이제 도 11과 관련하여 상술한 바와 같이, 비닝 동작이 수행될 수 있다. 제1 리드아웃 사이클에서, 이들 로우 및 칼럼 위치에 위치한 녹색 픽셀은 각각의 공통 감지 영역 상에서 합산될 수 있다: (0,0)와 (1,1); (2,2)와 (3,3); 및 (4,0)와 (5,1). 제2 리드아웃 사이클에서, 이들 로우 및 칼럼 위치에 위치한 녹색 픽셀은 출력 라인 상에서 결합될 수 있다: (1,3)과 (2,4); (1,7)과 (2,8); 및 (5,3)과 (6,4)(도 11에서 칼럼 6-8은 도시되지 않는다는 점에 주목해야 한다). 제3 리드아웃 사이클에서, 이들 로우 및 칼럼 위치에 위치한 녹색 픽셀은 각각의 공통 감지 영역 상에서 합산될 수 있다: (0,8)와 (1,9); (2,10)과 (3,11); 및 (4,8)와 (5,9). 제4 리드아웃 사이클에서, 이들 로우 및 칼럼 위치에 위치한 녹색 픽셀은 출력 라인 상에서 결합될 수 있다: (3,1)과 (4,2); (3,5)와 (4,6); 및 (7,1)과 (8,2)(도 11에서 칼럼 7-11은 도시되지 않는다는 점에 유의해야 한다).

[0063] 직교 비닝에 있어서, 하나의 리드아웃 사이클에서, 청색 및 적색 픽셀은 각각의 공통 감지 영역 상에서 합산될 수 있고, 그 다음 합산된 전하를 나타내는 전압 신호들은 각각의 출력 라인 상에서 결합된다. 예를 들어, 이들로우 및 칼럼 위치에 위치한 청색 픽셀의 전하는 각각의 감지 영역 상에서 합산될 수 있다: (0,1)과 (0,3); (2,1)과 (2,3); (4,1)과 (4,3); (6,1)과 (6,3); (0,9)와 (0,11); (2,9)와 (2,11); (4,9)와 (4,11); 및 (6,9)와 (6,11)(도 11에서 칼럼 6은 도시되지 않는다는 점에 유의해야 한다). 합산된 전하는 감지 영역으로부터 리드아웃되고, 합산된 전하를 나타내는 전압 신호는 다음과 같이 각각의 출력 라인 상에서 결합될 수 있다[괄호 [] 안은 전압 신호]: [(2,1)+(2,3)]과 결합된 [(0,1)+(0,3)]; [(6,1)+(6,3)]과 결합된 [(4,1)+(4,3)]; [(2,9)+(2,11)]과 결합된 [(0,9)+(0,11)]; 및 [(6,9)+(6,11)]과 결합된 [(4,9)+(4,11)].

- [0064] 마찬가지로, 동일한 리드아웃 사이클 동안에, 이들 로우 및 칼럼 위치에 위치한 적색 픽셀은 각각의 공통 감지 영역 상에서 다음과 같이 합산될 수 있다: (1,4)와 (1,6); (3,4)와 (3,6); (5,4)와 (5,6); (7,4)와 (7,6); (1,12)와 (1,14); (3,12)와 (3,14); (5,12)와 (5,14); 및 (7,12)+(7,14)(도 11에서 칼럼 7은 도시되지 않는다는 점에 유의해야 한다). 합산된 전하는 감지 영역으로부터 리드아웃되고, 합산된 전하를 나타내는 전압 신호는 다음과 같이 각각의 출력 라인 상에서 결합될 수 있다[괄호 [] 안은 전압 신호]: [(3,4)+(3,6)]과 결합된 [(1,4)+(1,6)]; [(7,4)+(7,6)]과 결합된 [(5,4)+(5,6)]; [(3,12)+(3,14)]와 결합된 [(1,12)+(1,14)]; 및 [(7,12)+(7,14)]와 결합된 [(5,12)+(5,14)](도 11에서 칼럼 7은 도시되지 않는다는 점에 유의해야 한다).
- [0065] 직교 비닝(binning)에 대한 또 다른 리드아웃 사이클에서, 이들 로우 및 칼럼 위치에 위치한 청색 픽셀은 각각의 공통 감지 영역 상에서 다음과 같이 합산될 수 있다: (0,5)와 (0,7); (2,5)와 (2,7); (4,5)와 (4,7); (6,5)와 (6,7); (0,13)과 (0,15); (2,13)과 (2,15); (4,13)과 (4,15); 및 (6,13)과 (6,15)(도 11에서 칼럼 6은 도시되지 않는다는 점에 유의해야 한다). 합산된 전하는 감지 영역으로부터 리드아웃되고, 합산된 전하를 나타내는 전압 신호는 다음과 같이 각각의 출력 라인 상에서 결합될 수 있다[괄호 [] 안은 전압 신호]: [(2,5)+(2,7)]과 결합된 [(0,5)+(0,7)]; [(6,5)+(6,7)]과 결합된 [(4,5)+(4,7)]; [(2,13)+(2,15)]와 결합된 [(0,13)+(0,15)]; 및 [(6,13)+(6,15)]와 결합된 [(4,13)+(4,15)](도 11에서 칼럼 6은 도시되지 않는다는 점에 유의해야 한다).
- [0066] 마찬가지로, 동일한 리드아웃 사이클 동안에, 이들 로우 및 칼럼 위치에 위치한 적색 픽셀은 각각의 공통 감지 영역 상에서 다음과 같이 합산될 수 있다: (1,0)과 (1,2); (3,0)과 (3,2); (5,0)과 (5,2); (7,0)과 (7,2); (1,8)과 (1,10); (3,8)과 (3,10); (5,8)과 (5,10); 및 (7,8)과 (7,10)(도 11에서 칼럼 7은 도시되지 않는다는 점에 유의해야 한다). 합산된 전하는 감지 영역으로부터 리드아웃되고, 합산된 전하를 나타내는 전압 신호는 다음과 같이 각각의 출력 라인 상에서 결합될 수 있다[괄호 [] 안은 전압 신호]: [(3,0)+(3,2)]과 결합된 [(1,0)+(1,2)]; [(7,0)+(7,2)]와 결합된 [(5,0)+(5,2)]; [(3,8)+(3,10)]과 결합된 [(1,8)+(1,10)]; 및 [(7,8)+(7,10)]과 결합된 [(5,8)+(5,10)](도 11에서 칼럼 7은 도시되지 않는다는 점에 유의해야 한다).
- [0067] 이제, 도 13을 참조하면, 베이어 컬러 필터 패턴 및 2×2 픽셀 비닝의 일례가 도시되어 있다. 도시된 실시 형태에서, 비닝된 픽셀은 픽셀 어레이의 인접하는 로우에 있다(이것이 필수 사항은 아니지만). 4개의 녹색 픽셀(1300)은 다이아몬드 비닝 패턴을 형성하기 위해 대각선으로 비닝된다. 4개의 적색 픽셀(1302)과 4개의 청색 픽셀(1304)의 클러스터는 사각형 모양을 형성하기 위해 직교 비닝된다. 도 13의 비닝 패턴은 녹색 다이아몬드 클러스터(1300)의 중심과 청색 픽셀 클러스터(1304)의 중심을 정렬시킨다. 일부 실시 형태에서, 추가 처리로 인해, 녹색 다이아몬드 클러스터의 중심이 적색 픽셀 클러스터의 중심과 정렬되도록 녹색 다이아몬드 클러스터(1300)의 위상은 변경될 수 있다. 다른 실시 형태에서, 녹색 다이아몬드 클러스터 중에서, 적색 또는 청색 픽셀 클러스터와 정렬되는 것은 없다.
- [0068] 도 14는 베이어 컬러 필터 패턴 및 2×2 픽셀 비닝의 다른 예를 도시한다. 도 13의 실시 형태와 마찬가지로, 비닝된 픽셀은 픽셀 어레이의 인접하는 로우에 있다. 4개의 녹색 픽셀(1400)은 다이아몬드 비닝 패턴을 형성하기 위해 대각선으로 비닝된다. 4개의 적색 픽셀(1402)과 4개의 청색 픽셀(1404)의 클러스터는 사각형 모양을 형성하기 위해 직교 비닝된다. 도 14의 비닝 패턴은 녹색 다이아몬드 클러스터(1400)의 중심과 적색 픽셀 클러스터(1402)의 중심을 정렬시킨다. 일부 실시 형태에서, 추가 처리로 인해, 녹색 다이아몬드 클러스터의 중심이 청색 픽셀 클러스터의 중심과 정렬되도록 녹색 다이아몬드 클러스터(1400)의 위상은 변경될 수 있다. 다른 실시 형태에서, 녹색 다이아몬드 클러스터 중에서, 적색 또는 청색 픽셀 클러스터와 정렬되는 것은 없다.
- [0069] 본원에 설명된 비닝 동작은 2×1 비닝에 사용될 수 있다. 도 15는 베이어 컬러 필터 패턴 및 2×1 픽셀 비닝의 일례를 도시한다. 2개의 녹색 픽셀(1500)(예를 들어, Gr 및 Gb)은 대각선으로 비닝될 수 있으며 대각선 방향은 2 클러스터마다 변경될 수 있다(1500, 1500' 및 1502, 1502' 참조). 예를 들어, 도시된 실시 형태에서, 2개의 녹색 픽셀(예를 들면, Gr 및 Gb(1500))의 전하는 각각의 공통 감지 영역 상에서 합산될 수 있고 합산된 전하는 픽셀 어레이로부터 리드아웃된다. 그 다음, 전하는 다른 녹색 픽셀로부터 리드아웃될 수 있고, 전하를 나타내는 전압 신호들은 각각의 출력 라인 상에서 결합될 수 있다(예를 들면, (1500') 내의 Gr 및 Gb 픽셀 등의 대각선 인접 픽셀들로부터의 전압 신호들을 결합한다). 그 다음, 결합된 전압 신호들은 픽셀 어레이로부터 리드아웃될 수 있다. 녹색 픽셀(1500, 1500')의 4개 모두는 픽셀 어레이의 제1 대각선 방향을 따라 대각선으로 인접한다. 2×1 비닝 동작은 도 10의 블록(1000, 1002 및 1004)을 수행하지만, 블록(1006)을 수행하지 않는다는 점에 유의해야 한다.
- [0070] 그 다음, 상이한 제2 대각선 방향을 따라 대각선으로 인접하는 2개의 녹색 픽셀의 전하는 공통 감지 영역 상에

서 합산될 수 있고 합산된 전하는 픽셀 어레이(예를 들어, Gr 및 Gb(1502))로부터 리드아웃된다. 그 다음, 전하는 제2 대각선 방향을 따라 대각선으로 인접하는 다른 녹색 픽셀들로부터 리드아웃될 수 있고, 그 다음, 전하를 나타내는 전압 신호들은 각각의 출력 라인 상에서 결합될 수 있다(예를 들어, 대각선 인접 픽셀 Gr 및 Gb(1502')로부터의 전압 신호들을 결합한다). 그 다음, 결합된 전압 신호들은 픽셀 어레이로부터 리드아웃될 수 있다. 이전의 4개의 녹색 픽셀과는 달리, 이들 4개의 녹색 픽셀(1502, 1502')은 픽셀 어레이의 제2 대각선 방향을 따라 대각선으로 인접한다.

[0071] 2개의 적색 픽셀(1504)의 클러스터들과 2개의 청색 픽셀(1506)의 클러스터들은 각각의 감지 영역 상의 적색 전하를 합산하고 각각의 감지 영역 상의 청색 전하를 합산함으로써 직교 비닝될 수 있다. 그 다음, 합산 전하는 픽셀 어레이로부터 리드아웃될 수 있다. 2×1 비닝 동작에서, 합산된 청색 전하를 나타내는 전압 신호들은 출력 라인들 상에서 결합되지 않고, 합산된 적색 전하를 나타내는 전압 신호들은 출력 라인들 상에서 결합되지 않는다.

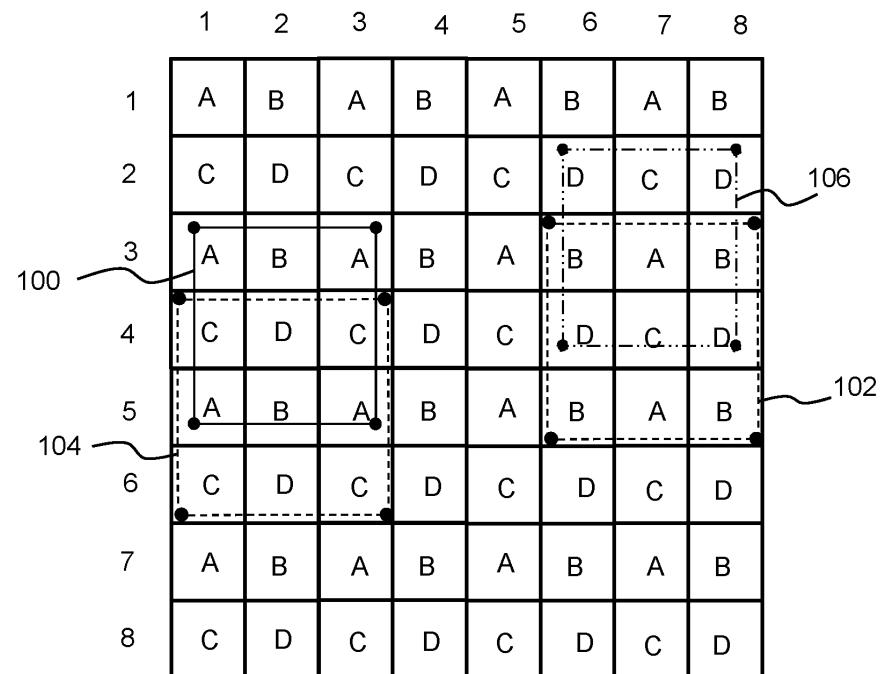
[0072] 그 다음, 이미지가, 대각선 합산 녹색 신호, 직교 합산 적색 신호 및 직교 합산 청색 신호 중 적어도 일부를 이용하여 구성될 수 있다. 다른 실시 형태는 2×1 대각선 합산 픽셀들을 나타내는 신호들 중 적어도 일부를 사용하여 이미지를 생성할 수 있다.

[0073] 다양한 실시 형태들이 특정 기능을 특별히 참조하여 상세히 설명되었지만, 변형 및 수정이 본 발명의 사상 및 범위 내에서 이루어질 수 있음을 이해할 수 있을 것이다. 예를 들어, 본원에서 설명된 실시 형태는 2×1 및 2×2 결합으로 상이한 대각선 방향을 따라 전하를 합산한다. 다른 실시 형태는, 예를 들어, 3×3 결합 등, 상이한 결합으로 상이한 대각선 방향을 따라 전하를 합산할 수 있다. 추가적으로 또는 대안적으로, 녹색 이외의 컬러가 대각선으로 합산될 수 있다.

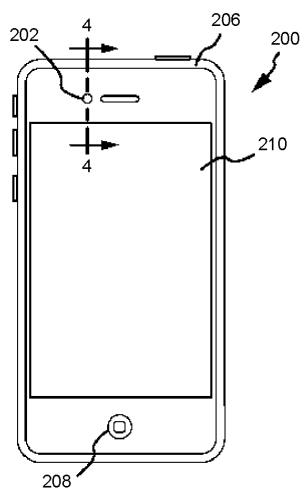
[0074] 특정 실시 형태들이 본원에 기재되어 있다 하더라도, 본 출원이 이를 실시 형태에 한정되는 것은 아니다. 특히, 하나의 실시 형태에 대해 설명된 임의의 특징들이 또한 호환가능한 다른 실시 형태에서 사용될 수 있다. 마찬가지로, 서로 다른 실시 형태들의 특징들은, 호환가능한 경우에, 교환될 수도 있다.

도면

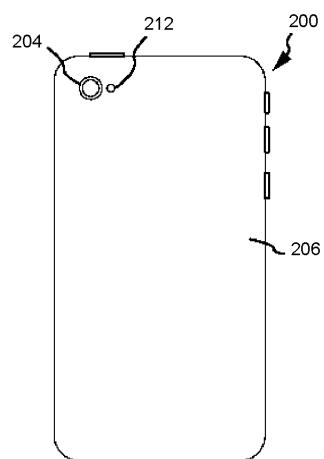
도면1



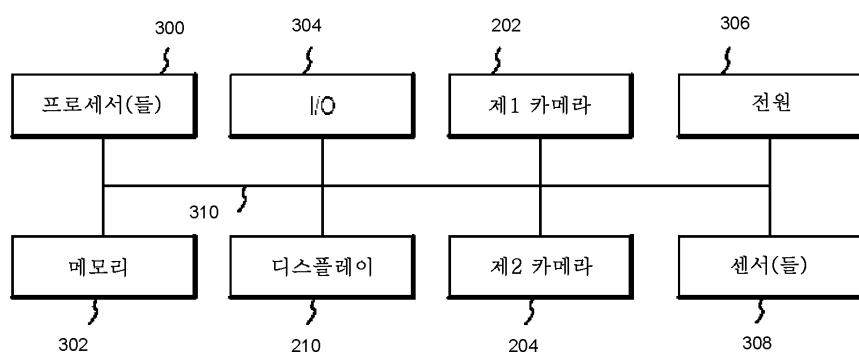
도면2a



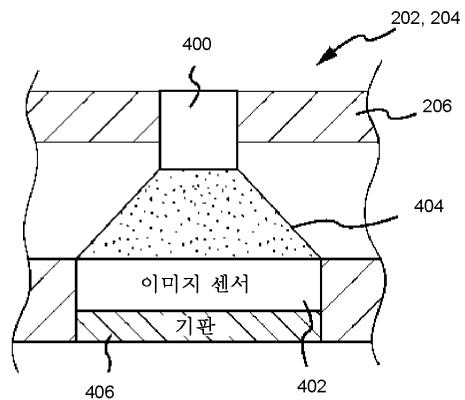
도면2b



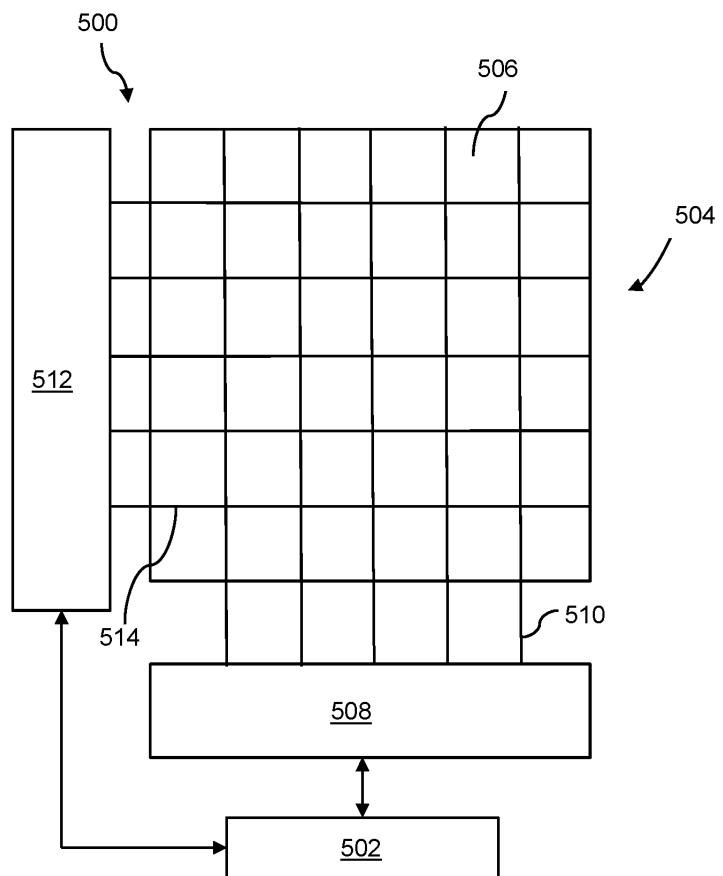
도면3



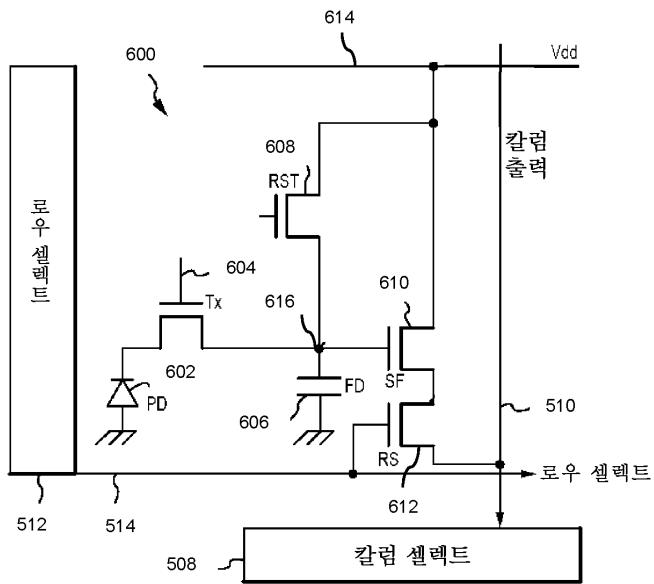
도면4



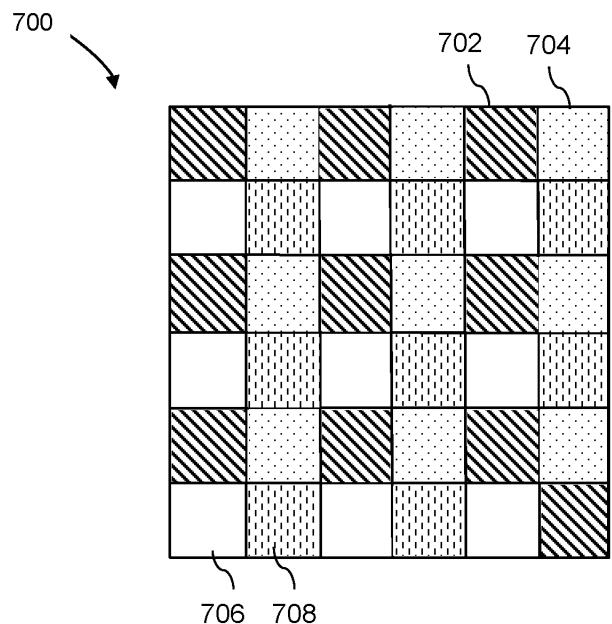
도면5



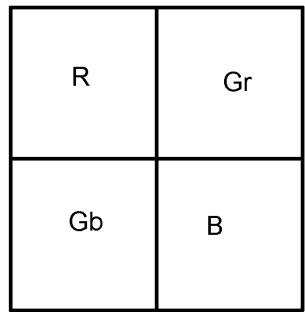
도면6



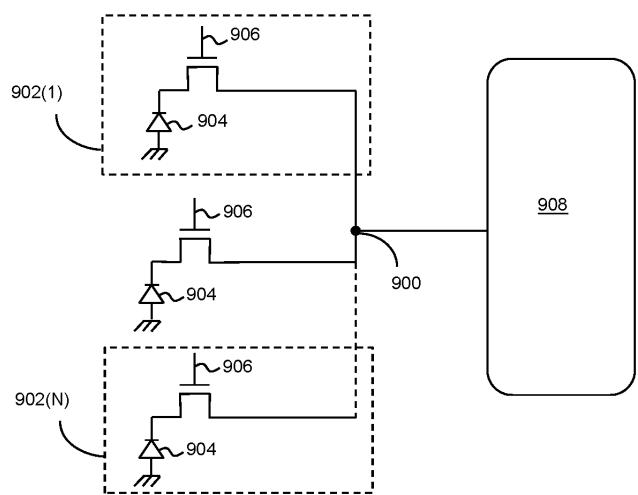
도면7



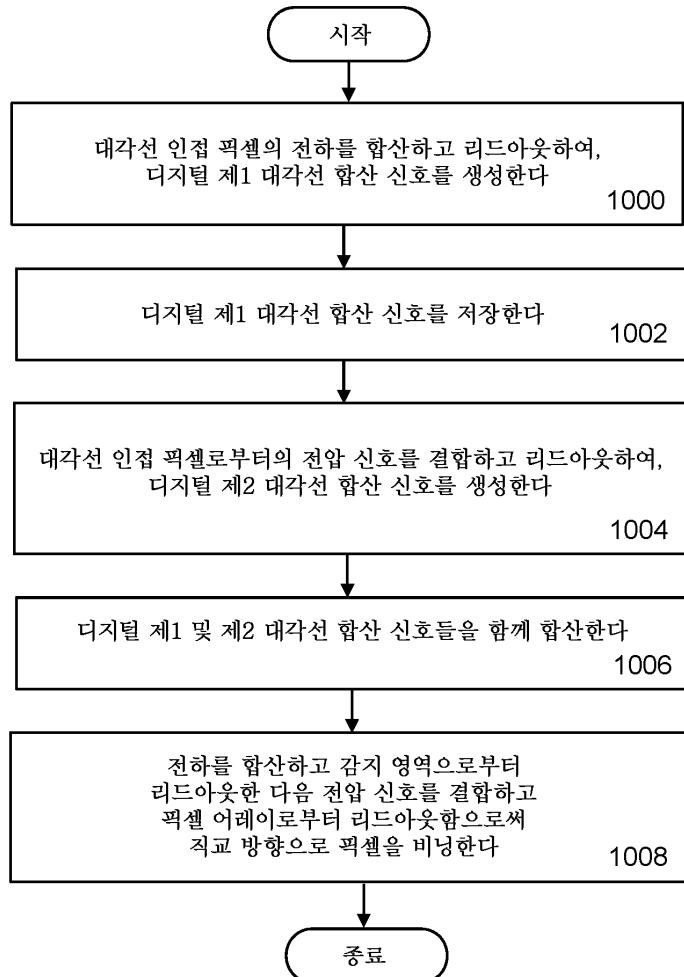
도면8



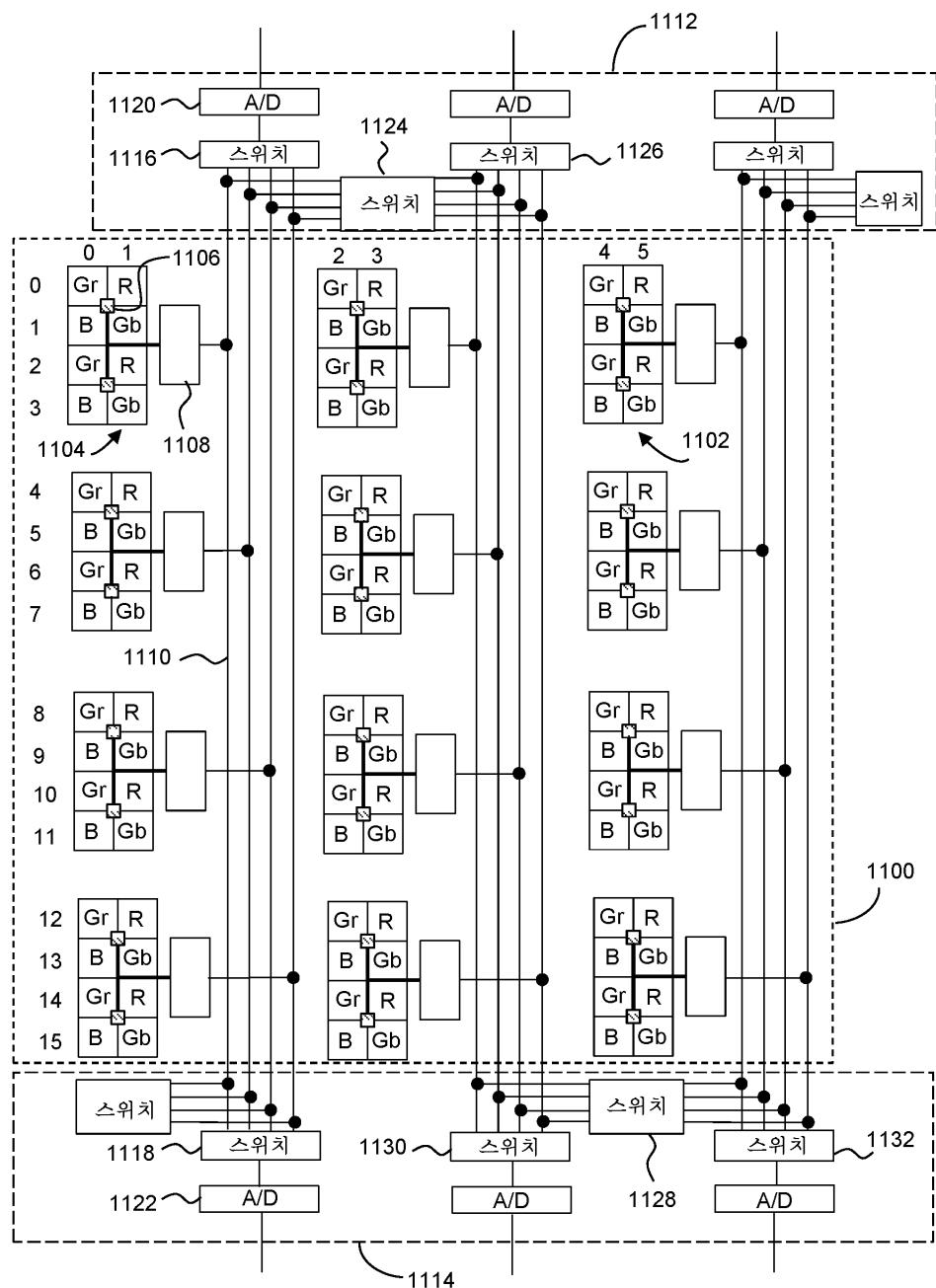
도면9



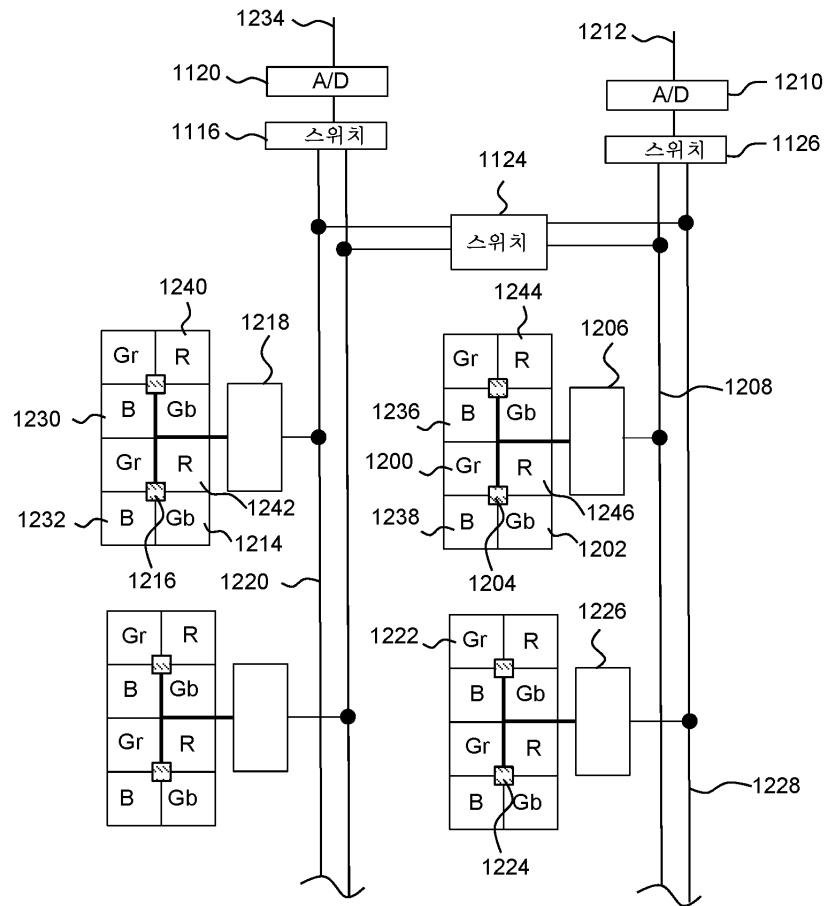
도면10



도면11



도면12



도면13

	0	1	2	3	4	5	6	7
0	R	Gr	R	Gr	R	Gr	R	Gr
1	Gb	B	Gb	B	Gb	B	Gb	B
2	R	Gr	R	Gr	R	Gr	R	Gr
3	Gb	B	Gb	B	Gb	B	Gb	B
4	R	Gr	R	Gr	R	Gr	R	Gr
5	Gb	B	Gb	B	Gb	B	Gb	B
6	R	Gr	R	Gr	R	Gr	R	Gr
7	Gb	B	Gb	B	Gb	B	Gb	B

1302

1300

1304

도면14

	0	1	2	3	4	5	6	7
0	R	Gr	R	Gr	R	Gr	R	Gr
1	Gb	B	Gb	B	Gb	B	Gb	B
2	R	Gr	R	Gr	R	Gr	R	Gr
3	Gb	B	Gb	B	Gb	B	Gb	B
4	R	Gr	R	Gr	R	Gr	R	Gr
5	Gb	B	Gb	B	Gb	B	Gb	B
6	R	Gr	R	Gr	R	Gr	R	Gr
7	Gb	B	Gb	B	Gb	B	Gb	B

1404

1400

1402

도면15

