



〔12〕发明专利申请审定说明书

〔21〕申请号 85108630

〔51〕Int.Cl⁴

G11B 15/473

〔44〕审定公告日 1989年3月22日

〔22〕申请日 85.10.30

〔30〕优先权

〔32〕84.11.2 〔33〕JP 〔31〕232077/84

〔32〕85.7.3 〔33〕JP 〔31〕146268/85

〔71〕申请人 索尼公司

地址 日本东京都品川区北品川6丁目7番35号

〔72〕发明人 谷敏行 稻沢克纯 高桥俊彦

里村成行

〔74〕专利代理机构 中国专利代理有限公司

代理人 许新根

说明书页数：18

附图页数：9

〔54〕发明名称 用于重放数字信号的设备

〔57〕摘要

一种重放录在磁带上的数字信号的设备。它包括装有旋转磁头的旋转磁鼓；使磁带在磁鼓上传动，并转动磁头建立磁头与磁带间的相对速度，并使磁头扫描磁带响应录在磁带上的数字信号产生重放数字信号的传输机构；用于控制传输机构使磁带以可以变化的绝对带速在磁鼓上传动的模式控制机构；响应绝对带速的变化以调整传输机构以获得这样的磁头转速，能使得相对速度恢复和保持在恒值的伺服机构。

1. 一种用于重放录在磁带上的数字信号的设备：该设备包括：

一个能使记录信号的磁带沿其周围运行的旋转磁鼓，

安装在上述磁鼓上的旋转磁头装置，

用于在所述磁鼓上传输所述磁带，并使所述磁头装置旋转，从而在所述磁带与磁头之间建立一个相对速度，进而使上述磁头装置扫描磁带，以响应录在磁带上的数字信号而产生重放的数字信号的传输装置，

用于控制上述传输装置，以使所述磁带以可以变化的绝对带速在所述磁鼓上传输的模式控制装置，

用于将由所述磁头装置从磁带上获得的所述重放数字信号变换为模拟信号重放出来的重放电路系统，以及

用于控制所述磁头装置的旋转速度的伺服装置，

其特征在于：所述伺服装置是一个能响应于所述磁带的绝对速度的变化来调整所述传输装置，从而使所述磁头装置获得这样一种旋转速度，使得所述相对速度恢复并保持在基本上恒定的值上，尽管同时在所述模式控制装置的控制下所述绝对带速是有变化的伺服装置。

2. 根据权利要求1所述的设备，其特征在于所述的模式控制装置控制所述传输装置，使磁带的绝对速度有选择地建立在相应于重放、快进或快倒模式的数值上，且快进或快倒模式时的磁带绝对速度超过重放模式时的磁带绝对速度，而所述相对速度的基本上恒定的值相应于所述的重放模式。

3. 根据权利要求1所述的设备，其特征在于所述的伺服装置包括有二个伺服系统，其中第一伺服系统在所述模式控制装置控制传输装置使磁带绝对速度增加，结果使所述相对速度发生瞬时偏离所述基本上恒定的值时进行工作，使所述传输装置调整磁头装置的旋转速度，以恢复

相对速度至所述基本上恒定的值，第二伺服系统则在相对速度基本上处于所述的恒定的值时进行工作，使传输装置调整磁头装置的旋转速度，以使相对速度保持在所述基本上恒定的值上，所述伺服装置还包括一个用于转接第一或第二伺服系统的第二开关装置。

4. 根据权利要求1所述的设备，其特征在于上述的传输装置包括用于在所述磁鼓上传动磁带的的第一动力装置，和用于转动所述磁头装置的第二动力装置，其中第一动力装置不受伺服装置的控制。

5. 根据权利要求3所述的设备，其特征在于所述的重放电路系统包括：

响应于所述重放数字信号，用来产生具有与上述的相对速度成比例的频率的重放时钟信号的时钟重放电路，

响应于重放数字信号用来检测在该信号中误差是否存在的误差检测电路，

并且所述的第二伺服系统包括：

响应于所述误差检测电路的输出第一开关装置，

当所述误差检测电路检测出重放时钟信号中无误差存在时，由所述第一开关装置连接至所述时钟重放电路的频率-电压转换电路，该频率-电压转换电路那时便响应于所述重放时钟信号以产生一个具有与所述频率成比例的电压的信号，

用于将上述电压与参考电压作比较并产生一个比较输出信号的比较装置，

用于响应该比较输出信号的磁鼓伺服电路。

6. 根据权利要求5所述的设备，其特征在于所述重放电路系统还包括：

响应于所述重放数字信号以产生一个其周期为所述相对速度的函数的信号的均衡器和比较器电路，

并且所述第一伺服系统包括：

用于产生其电压对应于所述相对速度的信号的电路；

用于响应于所述对应于相对速度的电压的磁鼓伺服电路；

当所述误差检测电路检测出重放数字信号中的误差时，所述第二开关装置作出响应以这样一种方式进行控制，使所述第一伺服系统根据所述周期为所述相对速度的函数的信号来调整所述传输装置。

7. 根据权利要求5所述的设备，其特征在于所述重放电路系统还包括：

响应于所述重放数字信号以产生一周期为所述相对速度的函数的信号的均衡器和比较器电路；

并且所述第一伺服系统包括：

用于响应于所述磁带绝对速度的变化而产生加速或减速信号的周期检测电路和磁鼓加速或减速识别装置；

用于响应于所述加速或减速信号的磁鼓伺服电路；

当所述误差检测电路检测出重放数字信号中的误差时，所述第二开关装置作出响应以这样一种方式进行控制，使得所述第一伺服系统根据所述加速或减速信号来调整所述传输装置。

用于重放数字信号的设备

本发明涉及一个用于重放数字信号的设备，更具体地说，涉及一个新颖高效的用于重放由旋转磁头录制在磁带上的数字信号的设备。

用于记录和重放数字信号的设备已是众所周知，在该设备中，诸如音频信号之类的模拟信号被转换成数字信号，表示地址的数字信号和程序号等，与被转换成的数字信号一起被旋转磁头录制在以正常速度传输的磁带上。其重放系统再将这样被录制的数字信号从以正常速度传输的磁带上重放出来；被重放的数字信号被转换成诸如音频信号的模拟信号，并确认出所录的地址信号及程序号等信号。例如，由本申请人申请的于1983年10月26日公开的欧洲专利申请No.0092403中，便公开了这种录放数字信号的设备。在通常的录放设备中，要求即使在磁带处于高速度传输时，录于磁带上的诸如地址信号和程序号之类的一部分数字信号也能被旋转磁头重放出来，以确定出录于磁带上的信息的位置，便于控制磁带工作。然而，在磁带处于高速传输时，若旋转磁头仍以正常速度旋转，则此时磁带与磁头的相对转速便不同于正常重放模式时的相对转速，从而使重放录于磁带上的数字信号变得困难。

本发明的目的是为了提供一种改进的用于重放数字信号，特别是经旋转磁头录于磁带上的数字信号的设备。

本发明的另一个目的是提供这样一种改进的重放数字信号的设备，它包括有可以控制磁带和旋转磁头间的相对转速，使其即使在磁带处于高速传输时仍然与正常重放模式时的相对转速基本上相同的装置。

根据本发明的一个方面，提供了一种用于重放录于磁带上的数字信

号的设备，该设备包括：可使录音带沿其周围运行的旋转磁鼓，安装在磁鼓上的旋转磁头装置，用于在磁鼓上传输磁带，并驱动磁头装置转动，使磁带与磁头装置之间建立起相对转速，并使磁头装置扫描磁带以响应录于磁带上的数字信号产生重放数字信号的传输装置，用于控制传输装置以使磁带以能够变化的绝对传输速度沿磁鼓传动的模式控制装置，用于将由磁头装置从磁带上获得的重放数字信号变换为模拟信号重放出来的重放电路系统，响应于磁带绝对速度的变化而用于调整传输装置，以使旋转磁头装置获得这样一种转速，使得相对速度恢复并保持在基本上恒定的值上，尽管同时在模式控制装置的控制下使磁带绝对速度仍有变化的伺服装置。

通过下面结合附图对本发明的最佳实施例的详细扫描，可以更好地理解本发明的目的，特点和优点。在附图中同样的另件和部件用相同的参考字母表示：其中：

图1（由图1A和图1B并接而成）是根据本发明的重放数字信号设备的最佳实施例的框图。

图2 示出了旋转磁头相对于录放信号的磁带的轨迹位置。

图3、图4A至图4G、图5A至图5C、图6A及图6B、图7A及图7B和图8A及图8B分别为表示图1所示的重放设备的工作的定时图。

图9（由图9A和图9B并接而成）是根据本发明的重放数字信号设备的另一最佳实施例的框图。

图10所示为当磁带与旋转磁头之间的相对速度恒定时，磁带多种速度值与旋转磁头转速之间的相互关系图。

图11所示为用于图9所示实施例中的一个周期检测电路及旋转磁头加速或减速识别装置的实际电路布置。

图12A至图12E分别为图11所示电路的工作定时图。

图1 示出了根据本发明的重放数字信号设备的一个最佳实施例的电

路原理框图。其中，一个模拟信号，例如一个音频信号输入到输入端1，并通过一个低通滤波器(LPF)2加至A/D（模拟-数字）转换器3，在A/D转换器3中，将模拟信号转换成数字信号。A/D转换器3的数字输出信号经开关电路4的接点a被送至记录信号产生电路5。另外，也可以通过变换开关电路4的位置到接点b而将该数字信号由6端直接送至记录信号产生电路5。

另外，尽管在图中没有示出，诸如地址信号、程序号信号等数字信号也被送至记录信号产生电路5。在记录信号产生电路5中，响应来自定时信号产生电路7的定时信号，进行例如对数据加上纠错码、对数据进行隔行处理和调制等信号处理。然后数据信号被送至开关电路8。开关电路8用来在适当时间接通旋转磁头11A和11B（图1B中示出），并且在包括磁带接触磁头11A期间的第一个半周期间隔和在包括磁带接触磁头11B期间的第二个半周期间隔内，由从定时信号发生电路7输出的开关信号控制交替地切换开关8的位置。与驱动旋转磁头11A和11B的电机的旋转相同步，由脉冲发生器（在图1中没有示出、但在图9中画中为51）产生一个频率为30Hz的指示旋转磁头11A和11B的旋转相位的脉冲信号，并送至定时信号产生电路7。开关电路8受定时信号发生电路7输出的开关信号的控制来进行开关位置切换，从而将数字信号分别地送入放大器9A和9B进行放大，然后经开关电路10A和10B的接触点R将数字信号送至旋转磁头11A和11B，从而将数字信号记录在围绕延伸于两磁带盘12和13之间的磁带14上。开关电路10A和10B分别在录音操作时接至R点，在放音操作时接至P点。

当在重放模式，开关电路10A和10B的位置被切换为接至接触点P时，放大器15A和15B分别用来放大由相应的各旋转磁头11A和11B输出的重放数字信号。由放大器15A和15B输出的信号均送入开关电路16。同录音工作模式相类似，开关电路16由定时信号发生电路7输出的30Hz

开关信号控制，交替地在二开关位置之间切换，从而在包括磁带与旋转磁头11A 相接触期间的半个旋转周期间隔时处于一个开关位置，而在包括与旋转磁头11B 相接触期间的另外半个旋转周期间隔时处于另一个开关位置。

由开关电路16切换输出的信号S6，经过均衡器17、比较器18和锁相环(PLL) 电路19送至误差检测电路20。在电路20中，信号S6中的误差号将被检测出来并根据需要进行校正。经检测和校正后的信号被送到数字-模拟(D/A) 转换器21，在那里将数字信号转换成模拟信号。然后该模拟信号经低通滤波器(LPF) 22滤波后送至输出端23，作为原始的模拟输出信号。

也可以从误差检测电路20的输出端24直接获得数字信号。误差检测电路20输出中有重放的地址信号及程序号信号等数字信号(图中没有示出)。

边沿检测电路25，检测由比较器18输出的重放数字信号的信号脉冲的前沿和后沿。在边沿检测电路25检测出的信号的基础上，三角波发生电路26产生一个三角波。三角波的波峰由峰值保持电路27检测出，然后输出送至取样-保持(S/H) 电路28。

在开关电路16的输出端还设置是一个包络检波电路29，在包络检波器29的输出的基础上，掩蔽信号发生电路30产生一个掩蔽信号，以掩蔽掉不含数据的周期，比如在旋转磁头11A 和11B 没有扫描磁带14时的情况(在下面还要说明)。由掩蔽信号发生电路30产生的掩蔽信号S8被送至一个脉冲发生电路31。在图5C所示的掩蔽信号S8的 t_2 期间内，这个脉冲发生电路31顺序地输出一个取样脉冲PS和复位脉冲PR。复位脉冲PR送至峰值-保持电路27，而取样脉冲PS送至S/H 电路28。这样，由峰值-保持电路27输出的信号S4在S/H 电路28中被取样脉冲PS取样。此后，峰值-保持电路27由脉冲发生器31输出的复位脉冲PR复位并被置于保持三

角波发生电路26输出的下一个输出信号S3的峰值的状态。

由S/H 电路28进行取样并保持的信号S5被做为相对速度的信息而馈入磁鼓伺服电路32。磁鼓伺服电路32通过一个开关电路33去控制一个带动磁鼓旋转的电机34，其磁鼓(图中没有示出)上安装有两个旋转磁头11A 和11B 。

分频器35将从锁相环(PLL) 电路19输出的重放数字数据中产生的重放时钟信号S12 按预定的比例分频，然后，其输出信号S13 通过开关36 (第一开关装置) 送至F/V (频率-电压) 转换电路37。在转换电路37 中，该信号从频率信号被转换成电压信号S14 。开关36受由误差检测电路20输出的误差检验输出信号S10 (见图1A和图6B) 控制。当有误差产生时，例如设定此时的误差检验输出信号为高电平，开关36接通。转换电路37输出电压信号S14 被送至比较器38的其中的一个输入端。在该比较器中此信号与来自参考电压产生电路39的输入到比较器的另一输入端的一参考电压信号相比较。比较器38输出的比较误差信号作为相对速度信息被送入磁鼓伺服电路40，并由该伺服电路40通过开关电路33来选择控制马达34。所以，本发明的设备包含有两个磁鼓伺服系统，其中一个伺服系统包括磁鼓伺服电路32以及与其相结合的器件；另一伺服系统包括磁鼓伺服电路40以及与其相结合的器件。两个磁鼓伺服系统根据磁头11A 和11B 与磁带14之间的相对速度被适当地切换转接，这一点下面要介绍。

第二开关装置41(图1A) 用来控制设置在磁鼓伺服电路32和40的输出端的开关电路33的转换。开关装置41以这样一种方式工作：当磁头11A 和11B 与磁带14间的相对速度与所设定的值有显著偏差时，或者当重放的数据没有与重放的时钟信号互相同步时，开关装置41将产生一个低电平输出信号，来控制开关电路33切换至其接点a。而当相对速度充分地接近于设定值，或者当重放的数据与重放的时钟信号互相同步时，

开关装置便输出一个高电平信号，来控制开关电路33切换至其接点b。

举例说，开关装置41由一个计数器42、一“与非”门电路43、一反相器44和一个D型触发器电路45组成。由定时信号发生电路7输出至开关电路16的开关脉冲信号也送至计数器42的复位端R和D型触发器电路45的时钟端CK。例如，与该开关脉冲的后沿相同步，计数器42被复位，同时触发器电路45锁存输入数据。计数器42输出端QA和QB的输出信号被分别送到“与非”门电路43的二输入端。“与非”门电路43的输出信号送至计数器42的驱动端E，并通过反相器44送入D型触发器电路45的输入端D。当送至计数器42的驱动端E的信号电平为高电平时，则计数器42就进行计数操作，而当此信号为低电平时，计数器则停止计数。从触发器电路45的输出端Q输出的信号被送到开关电路33，以控制其开关状态。

图2至图8示出了图1所示电路的各部分信号的波形。

当重放设备处于快进模式时，旋转磁头11A和11B的轨迹如图2中虚线A和B所示。当重放设备处于快倒模式时，旋转磁头11A和11B的轨迹如图2中实线A和B所示。在正常的放音模式下，旋转磁头11A和11B相对于磁带14运动的一般方向为图2中箭头H所指的方向，此时磁带14的移动方向如图2中箭头T所示。由于磁头11A和磁头11B仅仅从方位与磁头的方位相一致的磁迹中才产生输出，而从方位不与磁头的方位相一致的磁迹中基本上不产生输出，因此磁头产生的重放信号的波形如图3所示，被称为珠状波形(bead-shape)。当重放信号经过均衡器17和比较器18时，比较器18产生一个重放的数字信号S1，其方波波形见图4A所示。这个方波信号S1的周期(从而其频率)根据磁头11A和11B与磁带14间的相对速度的大小而变化。因此，如下面介绍的，由于其相对速度的检测可相应地通过比较器18输出的信号S1的检测来实现，并且通过磁鼓伺服电路32，根据相对速度的大小对磁鼓电机34进行伺服控

制，从而使磁头11A和11B对磁带14的相对速度能得以控制并保持为恒量，尽管磁带14有速度的变化。

当磁头11A和11B与磁带14间的相对速度与预定值有显著偏差时，其偏差值将被检测出来，并通过包括磁鼓伺服电路32在内的伺服系统来调整，使这一检测出的偏差减至最小程度。如图4所示，比较器18输出的重放数字输出信号S1由4个周期或间隔 T 、 $2T$ 、 $3T$ 和 $4T$ 构成，其中把 T 作为基本周期。本发明的重放设备应用这样一种调制系统，其中最小过渡间隔(T_{min})为 T ，最大过渡间隔(T_{max})为 $4T$ 。比较器18输出的输出信号S1的前沿及后沿由边沿检测电路25检出，并由电路25输出如图4B所示的尖脉冲信号S2。然后检测输出的信号S2被送至三角波信号发生电路26，并由发生电路26形成一个三角波信号S3。如图4C所示，S3信号从S2信号的脉冲点开始逐渐上升。随后，三角波输出信号S3再被输入到峰值-保持电路27，电路27保持S3信号的峰值，并输出如图4F所示的信号S4。峰值-保持电路27输出的信号S4送入S/H电路28，在那里，由脉冲信号发生器31产生的取样脉冲PS(图4E)对信号S4进行取样，其取样值由电路28保持。结果，取样-保持电路28在输出端产生一个如图4G所示信号的S5。取样-保持电路28的工作周期被设置为一预定的时间长度，例如其长度足以保证至少一个比较器18输出的最大过渡持续间隔 $4T$ 被包含在每一个取样周期内。峰值-保持电路27由脉冲发生电路31产生的复位脉冲PR(图4D)周期性地复位。故峰值-保持电路27的输出信号S4有如图4F所示那样的变化。

被取样-保持电路28取样并保持的电压或者说是信号S5的电平实际上对应于图4A中的 $4T$ (T_{max})时间长度。因此，当磁头11A和11B与磁带14间的相对速度变得太低时，其输出频率也相应变低，则时间间隔 $4T$ (T_{max})增大，取样-保持电压也相应地上升。相反地，如果磁头11A和11B与磁头14间的相对速度变得太高时，其输出频率也相应变高，时间

间隔 $4T$ ($T_{\max}$) 相应减小, 故取样-保持电压也相应下降。于是, 取样-保持电压直接对于磁头11A 和11B 与磁头14间的相对速度, 故取样-保持电压或者说是信号S5可以被认为是相对速度的信息, 且具有如图4G所示的波形。由于取样-保持电路28输出端产生的信号S5被送入磁鼓伺服电路32中作为相对速度的信息, 并通过磁鼓伺服电路32反馈给磁鼓电机34, 故磁带与磁头11A 和11B 间的相对速度便能保持为恒量, 尽管磁带14的带速有变化。鉴于上述的伺服控制, 带动磁盘12和13的电机(图中没有示出) 便不需由一伺服系统控制而只需简单地由恒定电压驱动即可。

在快进或快倒模式时, 磁头11A 和11B 将输出如图3所示的珠状(bead-shaped) 波形。但磁头11A 或11B 中一个在特定时间内其方位与正被扫描的磁迹的方位不一致的磁头将不产生输出, 这样在该时间, 比较器18在其输出端也不产生方波信号S1。相应地, 此时也要阻止产生取样脉冲信号PS(图4E) 和复位脉冲PR(图4D)。为了这一目的, 开关电路16产生的示于图5A的输出信号S6被送入包络检波电路29, 该电路产生示于图5B的信号S7。包络检波电路29的输出信号S7被输入到掩蔽信号发生电路30, 在那里包络检波输出信号S7以门限电平作为参考被整形。这样由掩蔽信号发生电路30产生掩蔽信号S8(示于图5C)。在该掩蔽信号S8的 t_1 期间, 这时信号S7的电平低于门限电平 T_h , 此时由脉冲发生电路31产生的取样脉冲信号PS和复位脉冲信号PR被掩蔽。在掩蔽信号S8的 t_2 期间内, 这时信号S7的电平超过门限电平 T_h , 只有此时取样脉冲信号PS和复位信号PR才由脉冲发生电路31产生。换句话说, 用来检测磁头11A 和11B 与磁带14间的相对速度的取样脉冲信号PS和复位脉冲信号PR, 只有在磁头11A 和11B 产生有实际射频(RF)输出期间才产生, 或者说只有在比较器18输出对应于 T 到 $4T$ 的方波信号S1期间, PS和PR才产生。这样就为高准确性地检测和控制相对速度提供了可能性。

上述伺服系统包括磁鼓伺服电路32及其相关的电路，它应用4T (T_{max})图形，并在磁头11A 和11B 与磁带14间的相对速度同预定值的偏差不可忽视时，进行工作。而另一个包括磁鼓伺服电路40及相关电路并利用重放时钟信号的伺服系统，在磁头11A 和11B 与磁带14间相对速度接近于预定值时工作。

在快进或快倒模式时，开关电路16的输出端产生一个具有如图6A所示珠状(head-shaped)射频(RF)波形的信号S9。当信号S9经过均衡器17和比较器18时，比较器18的输出端将产生一个示于图7A的方波信号(重放数字信号)S11。信号S11被送入锁相环(PLL)电路19，当重放数据信息正确无误，则PLL电路19便产生一个与重放数据相同步的重放时钟信号S12，如图7B所示。重放数据是否正确可由误差检测电路20判定，电路20输出一个如图6B所示的误差检验输出信号S10。具体地说，当信号S10处于高电平时，则重放数据是正确的，因此，当信号S10是高电平，开关36被合上。分频器35将输入给频率-电压(F-V)转换器37一个如图8A放大示出的重放时钟信号S13。

转换电路37内部产生一个以固定斜率且与信号S13的前沿相同步上升的锯齿波信号，其波形如图8B的实线所示。其锯齿波斜线部分(上升段)被信号S13的后沿取样，于是转换电路37的输出端便产生了一个由频率信号转换为电压信号的信号S14，其波形如图8B中的虚线所示。信号S14的电平与信号S13的周期(频率的倒数)成比例地增长。换句话说，随着磁头11A 和11B 与磁带14间的相对速度的增长，信号S13的周期将缩短，于是信号S14的电平将变低。相反地，若这个相对速度降低，信号S13的周期将变长，信号S14的电平也将升高。

转换电路37的输出电压信号S14被送入比较器38，与来自参考电压发生电路39的参考电压相比较。相应地，当信号S14的电平比参考信号的电平高时，比较器38输出一个正比较误差信号，而当信号S14的电平

比参考信号的电平低时，比较器38输出一个负的比较误差信号。随后，比较器38产生的该比较误差信号被做为相对速度信息送入磁鼓伺服电路40。

计数器42被由定时信号发生电路7输出的开关脉冲信号的后沿同步复位，并对由误差检测校正电路20输出的误差检验输出信号S10顺序计数。具体地说，若计数器42在定时信号发生电路7输出的开关脉冲信号的一个周期之内，或者说在磁头11A和11B两者的扫描周期内计数到一预定数，如三个S10信号，于是便会确定正在重放的数据是正确的，同时计数器42的输出端QA和QB的输出为“1,1”。伴随这一结果，“与非”门电路43输出一个低电平信号并被反馈至计数器42的起动输入端E，使计数器42停止计数操作。“与非”门电路43输出的信号也通过反相器44被送到D触发器电路45的输入端D，且在定时信号发生电路输出的下一个开关脉冲的后沿来到时被锁存。结果，在触发器回路45的输出端Q将产生一个高电平信号，此信号作用于开关电路33使其改变开关位置至接点b。

相应地，磁鼓伺服电路40的输出通过开关电路33输送给电机34。当比较器38输出的比较误差信号为正时，磁鼓伺服电路40使电机34加速，当比较误差信号为负时，磁鼓伺服电路使电机34减速。换句话说，当磁头11A和11B与磁带14间的相对速度比预定值低时，电机34被加速，而当比预定值高时，电机34被减速。这样磁头11A和11B与磁带14间的相对速度可以保持恒定。

如上所述：当重放的数据与重放时钟信号不同步和实际上偏离预定值时，包括磁鼓伺服电路32和有关元件在内的伺服系统则被用来执行控制操作，而当重放的数据与重放时钟信号同步和磁头11A和11B与磁带14间的相对速度接近预定值时，包括磁鼓伺服电路40及有关元件在内的伺服系统，便被用来执行控制操作。这样，高精度、高准确地控制磁头

11A 和 11B 与磁带 14 间的相对速度便成为可能。

虽然上面的实施例中谈到，在两个磁头 11A 和 11B 都扫描磁带的一个周期内，若误差检测校正电路 20 产生三个误差检验输出信号，便可认为重放的数据是正确的。但本发明并不局限于这种情况，也可以采用另一种方案。例如，可以设定在磁头 11A 和 11B 之一扫描磁带的一周期内，若产生的误差检测输出信号为所要求的数值时，便认为重放数据正确。

图 9（由图 9A 及图 9B 组成）便是以上述情况来设置的。它示出了根据本发明的数字信号重放设备另一个实施例。在图 9 中，与图 1 所示出的相同的部分用相同的参考标号并将不再详述。

在图 9 的实施例中，应用了两个磁鼓伺服系统，其中之一由磁鼓伺服电路 59、及有关元件组成，另一个由磁鼓伺服电路 40 及有关元件组成。图 9 的电路与图 1 电路很相似。

当磁头 11A 和 11B 与磁带 14 间的相对速度明显地偏离了预定值时，一个周期检测电路 52、磁鼓加速或减速识别装置 53 和磁鼓伺服电路 59 便开始工作。

图 9 所示的脉冲发生器 51 产生一个指示旋转磁头 11A 和 11B 的旋转相位的脉冲信号，并输出给定时信号发生电路 7。频率发生器 50 则产生一个与磁鼓电机 34 的旋转速度成比例的脉冲信号 FG。例如当磁鼓的旋转速度为 2000 转/分 (rpm) 时，脉冲信号 FG 的频率为 800Hz，当磁鼓的旋转速度为 4000rpm 时，脉冲信号 FG 频率则为 1600Hz。频率发生器 50 输出的脉冲信号 FG 输送到周期（频率）检测电路 52，电路 52 通过用适当的时钟信号对脉冲信号 FG 的周期（频率）计数来检测磁鼓的旋转速度。由周期检测电路 52 输出的旋转速度信息被送至磁鼓加速或减速识别装置 53，由其取出加速或减速信息。

磁鼓加速或减速识别装置 53 包括译码器 54、译码器 55 和译码器 56 以及鉴别电路 57。其中，译码器 54 用于将关于低于第一速度的速度信息译

码，译码器55用于将关于介于第一速度与第二速度之间或介于第二速度与第三速度之间的速度信息译码；译码器56用于将关于高于第三速度的速度信息译码；鉴别电路57根据译码器54、55和56的输出，取出加速或减速信息。从端点58输入给鉴别电路57一个用来辨别快进(FF)模式与快倒(REW)模式的模式开关信号。

鉴别电路57的输出信号被送入磁鼓伺服电路59的磁鼓驱动电路(没有示出)中做为其加速或减速信息。借助于磁鼓伺服电路59，便能够通过开关33去控制驱动带有磁头11A 和11B 的磁鼓的磁鼓电机34。

在该实施例中，有两个伺服系统，即包括磁鼓伺服电路59及有关器件的伺服系统，和包括磁鼓伺服电路40及有关器件的伺服系统。两个伺服系统根据磁头11A 和11B 与磁带14间的相对速度以下面所述的方式被适当地转接。

开关装置41以与图1 所示的情况相同的方式去控制设置在磁鼓伺服电路59和40的输出端的开关电路33的状态。当磁头11A 和11B 与磁带14间的相对速度基本上偏离预定值或当重放数据与重放时钟信号不同步时，开关装置41便产生例如一个低电平信号，将开关电路33的可动臂连接至其接点a。而当磁头11A 和11B 与磁带14间的相对速度充分地接近于预定值，或当重放数据与重放时钟信号相互同步时，开关装置41便产生一个高电平信号，将开关电路33的可动臂连接至其接点b。

图10说明了图9 所示电路的工作。首先来说明相对速度明显偏离预定值或重放数据与重放时钟信号互相不同步时的情况。

磁头11A 和11B 与磁带14间的相对速度VR在快进或快倒模式时由下式计算：

$$VR = \sqrt{(VD \cos \theta_0 - nVT)^2 + VD^2 \sin^2 \theta_0} \simeq VD - nVT \cos \theta_0$$

其中，VD为磁鼓旋转速度， θ_0 为磁头轨迹与磁带(磁带稳定时)间的静止角度，n 为快速或快倒时的磁带速度与正常放音时的磁带的速

度之比、VT为正常放音模式的磁带的速度。例如，若VR=3.13349毫米/秒(mm/s)， $\theta_s=6.36667$ （度），VT=8.15mm/s，则磁带复合速度值n与磁鼓旋转速度VD间的相互关系便如图10的图形所示。

从图10中可明显看到，当 $n \leq -250$ 时，磁鼓的旋转速度 $2000 / \pi \cdot VD = 3283.96\text{rpm}$ ；当 $n = -250$ 时， $2000 / \pi \cdot VD = 705.7\text{rpm}$ 。相应地，当 $n \leq -250$ 时，为使相对速度在速进模式时锁定在某一给定的常量上，则须使磁鼓的旋转速度建立在2000至3284rpm范围内。在倒带模式，当 $n \geq -250$ 时，为了使相对速度锁定在某一给定的常量上，则须使磁鼓的旋转速度建立在705至2000rpm的范围内。

为此，在周期检测电路52中，来自频率发生器50的输出脉冲FG被计数，从而检测出磁鼓的旋转速度。然后，磁鼓旋转速度的信息被送入译码器54至56。举一个实例：“第一”速度（译码器54响应该速度）可被取为705rpm，“第二”速度（译码器55响应该速度）为2000rpm，“第三”速度（译码器56响应该速度）为3284rpm。则当磁鼓以高于3284rpm（在快进模式）的 $2000 / \pi \cdot VD$ （磁头旋转速度）速度旋转时，译码器56的输出DO1为“0”、译码器55的输出DO2也为“0”，当磁鼓以 $2000 / \pi \cdot VD$ 的速度旋转，而 $3284\text{rpm} > 2000 / \pi \cdot VD > 2000\text{rpm}$ 时，则输出DO1信号为“1”，输出信号DO2为“0”，而当磁鼓以 $2000 / \pi \cdot VD \leq 2000\text{rpm}$ 的速度旋转时，输出DO1成为“1”，输出DO2也成为“1”。在快倒模式，当磁鼓以大于2000rpm的速度旋转时，输出DO2成为“0”，译码器54的输出DO3成为“0”，当磁鼓以 $2000\text{rpm} > 2000 / \pi \cdot VD > 705\text{rpm}$ 的速度旋转时，输出DO2为“1”，DO3输出为“0”，当磁鼓以 $705\text{rpm} > 2000 / \pi \cdot VD$ 的速度旋转时，输出DO2成为“1”，输出DO3也成为“1”。

这些译码结果被送到鉴别电路57。鉴别电路57根据从58端点提供给鉴别电路57的模式开关信号工作，这样在快进模式，在当输出DO1和

D02 都为“0”时，将执行减速动作；当输出D01为“1”、输出D02为“0”时，相对速度将被保持为恒定；当输出D01和输出D02均为“1”时，将执行加速动作。在快倒模式，当输出D02和D03均为“0”时，将执行减速动作；当输出D02为“1”、输出D03为“0”时，相对速度被保持为恒定；当D02和D03的输出均为“1”时，将执行加速动作。

基于这些设计，鉴别电路57在加速情况时将输送“1”信号给磁鼓伺服电路59，在减速情况时输送“0”信号给磁鼓伺服电路59。根据这些信号，磁鼓伺服电路59使磁鼓电机34加速或减速。

在这些工作过程中，磁头11A和11B与磁带14间的相对速度将正确无误地达到某一预定值。那时，重放数据总是与重放时钟保持同步。相应地，在那时开关装置41产生高电平输出信号，使开关电路33的可动臂联接至其接点b。

如上所述，当重放数据与重放时钟不同步以及相对速度基本上偏离预定值时，包括磁鼓伺服电路59及有关器件的伺服系统被用来执行控制操作，而当重放数据与重放时钟同步以及相对速度充分地接近于预定值时，包括磁鼓伺服电路40及有关器件的伺服系统被用来执行控制操作。于是高精度地执行控制相对速度的操作便成为可能。

图11是所提到的周期检测电路52的磁鼓加速与减速识别装置53的最佳实施例的电路框图。在图11中，由频率发生器50(图9)输出的FG脉冲被输入到输入端60，再被送入边沿检测电路61，进行边沿检测，如检测FG脉冲的前沿。之后，边沿检测电路61输出的脉冲被送至计数器62和63(二者级联)的清除端CL。边沿检测电路61和计数器62及63一起组成了周期检测电路52(图9)。计数器62和63的时钟输入端分别从64端输入具有预定频率例如10KHz的时钟信号。

计数器62包括分别具有计数权1、2、4和8的输出端 Q_A 、 Q_B 、 Q_C 和 Q_D ，计数器63包括分别具有计数权16、32、64和128的输出端 Q_A 、 Q_B 、

Q_C 及 Q_D 。计算器62的进位端CA与计数器63的输入端IN相连。计数器62的输出端QC与“与非”门电路65的一个输入端相连，此“与非”门电路对应于译码器54(图9)，计数器62的输出端QC还连接到“与非”门电路66(对应于译码器55(图9))的一个输入端。计数器62输出端QD连接到“与非”门电路66的另一个输入端和反相器67的输入端，反相器67对应于译码器56(图9)。计数器63的输出端QB与“与非”门电路65的另一输入端相连。

对应于译码器54的“与非”门电路65译出低于750rpm(转/分)的磁鼓旋转速度信息，当计数器62和63在脉冲FG的一个周期内计数到由64端输入的时钟信号的36个脉冲时，“与非”门65打开。“与非”门电路66对应于译码器55，并译读低于2000rpm的磁鼓旋转速度信息，当计数器62在脉冲FG的一个周期内计数到输入的12个时钟脉冲时，“与非”门66打开。对应于译码器56并译读低于3284rpm的磁鼓旋转速度信息的反相器67，当计数器62在脉冲FG的一个周期之内计数到由64端输入的8个时钟脉冲时，输出一个反相信号。

“与非”门65、66以及反相器67的输出端分别连接到R-S触发器电路68、69及70的置位端S。触发器电路68、69及70的输出端Q分别连接到D触发器电路71、72及73的D输入端。边沿检测电路61的输出端也连接到触发器电路68至70的复位端R上，并通过反相器74连接到触发器电路71至73的时钟端。

触发器电路71的输出DO3通过反相器75接至R-S触发器电路76的置位端S上。触发器电路72的输出DO2接至触发器电路76的复位端R，并通过反相器77接到R-S触发器电路78的置位端S上。触发器电路73的输出DO1接到触发器电路78的复位端R。触发器电路76和78的输出分别接至“与”门电路79和80的第一输入端。“与”门电路79的第二输入端通过反相器82接到81端，模式开关信号在81端输入。而“与”门电路80

的第二输入端则直接接到81端上。“与”门电路79和80的输出分别送到“或”门电路83的二输入端，“或”门电路83在84端产生一个输出信号。输出端84连接到磁鼓伺服电路59(图9)的输入端。电路68至83构成了鉴别电路57(图9)。

图12A至12E的信号波形反映了图11所示电路的工作过程。当示于图12A的脉冲信号FG由60端输入到边沿检测电路61后,其前沿被检测出来,并由边沿检测电路61输出一个如图12B所示的脉冲信号。当这个信号被送到计数器62和63的清除端CL后,计数器62和63被清零,并开始对从64端送来的时钟脉冲信号计数。结果,计数器62和63便产生出对应于脉冲信号FG的一个周期长度的计数值。故在一个需要时间内磁鼓的旋转速度便能被检测出来。

若磁鼓的旋转速度低于705rpm,“与非”门电路65便在输出端产生“0”信号,若速度低于2000rpm,“与非”门电路66便在输出端产生“0”信号;若速度低于3284rpm,反相器67便在输出端产生“0”信号(图12C)。当“与非”门电路65、66及反相器67的输出均为“0”时,各触发器68至70便各自的输出端产生“1”信号(图12D)。当边沿检测电路61输出的脉冲信号被反相器74反相并馈送到触发器电路71至73的时钟端后,触发电路71至73便锁存信号“1”,这样它们的输出便成为“1”(图12E)。R-S触发器电路68至70的真值表见下面表1。

表 1

S	1	1	0	0
R	1	0	1	0
Q	不变	0	1	0

触发器电路71至73的输出D03至D01根据磁鼓的旋转速度及各种模式(快进或快倒模式)为如下:在快进模式时,若旋转磁鼓的旋转速度超过3284rpm,触发器电路73的输出D01和触发器电路72的输出D02均为

“1”，若旋转磁鼓的旋转速度在2000rpm至3284rpm之间，则输出DO1便为“0”，输出DO2便成为“1”，若转速低于2000rpm，则输出DO1和DO2均为“0”，另一方面在快倒模式中，若磁鼓转速超过2000rpm，则触发器电路72的输出DO2和触发器电路71的输出DO3均为“1”，若转速在705至2000rpm之间，则输出DO2为“0”，DO3输出为“1”，若转速小于705rpm，则输出DO2和DO3均为“0”。这些关系在下面表2中列出。

表 2

模式	DO1	DO2	DO3	磁鼓的旋转速度
快	1	1		大于3284转/分
进	0	1		2000至3284转/分
(FF)	0	0		小于2000转/分
快		1	1	大于2000转/分
倒		0	1	705至2000转/分
(REW)		0	0	小于705转/分

触发器电路71的输出DO3经反相器75被送到触发器电路76的置位端S，触发器电路72的输出DO2被送至触发器电路76的复位端R并通过反相器77送至触发器电路78的置位端S。触发器电路73的输出DO1被送到触发器电路78的复位端R。触发器电路76和78按照真值表1工作。然而，在该例中，触发器电路76和78不工作，因此它们的置位端S和复位端R均为“0”其输出Q也均为“0”。

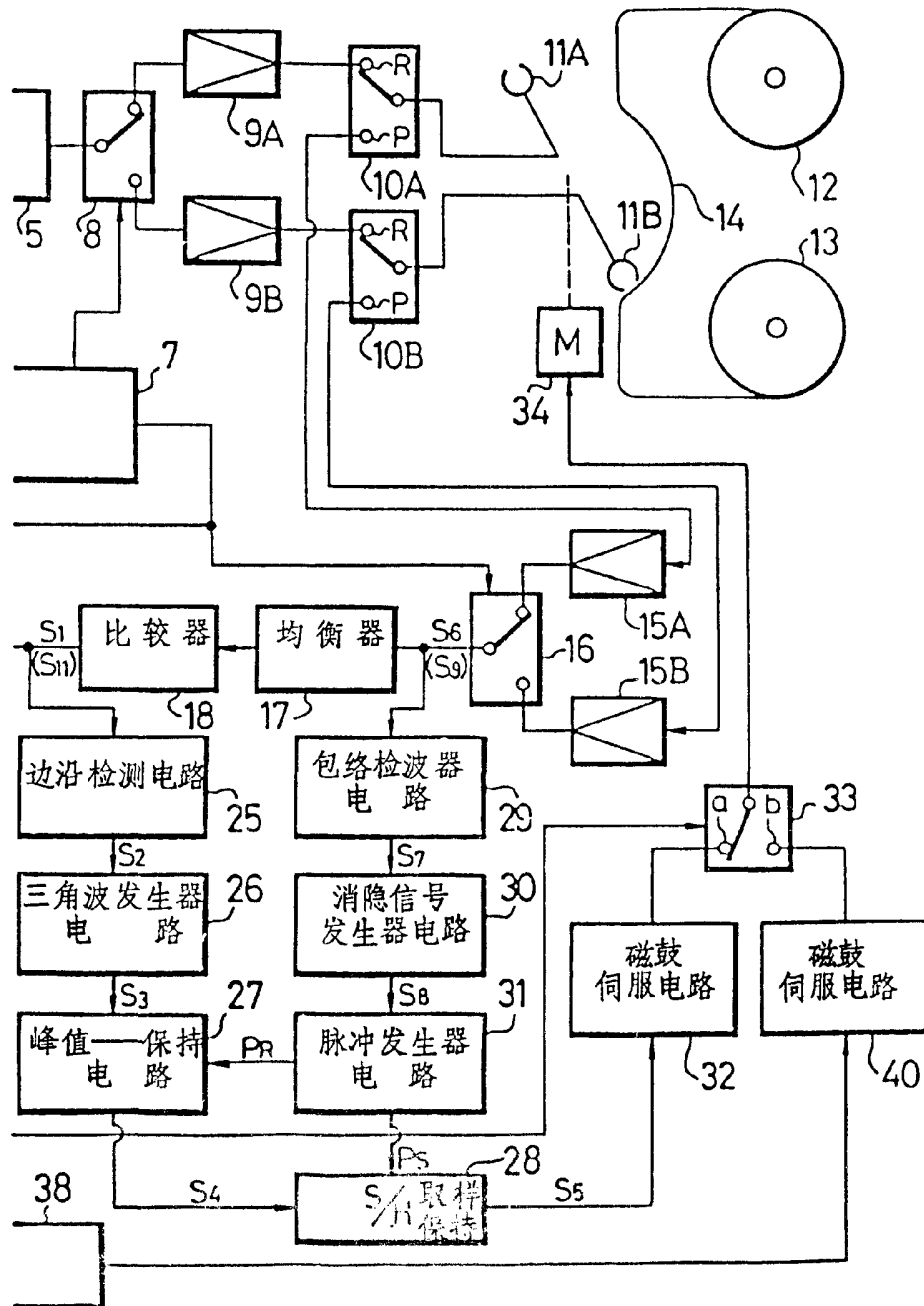
在快进模式，一个高电平信号“1”输入到81端，而在快倒模式，一个低电平信号“0”输入到81端。相应地，在快进模式，“与”门电路80打开，允许触发器电路78的输出通过“或”门电路83输出至84端。换句话说，当触发器电路78的输出端Q为“1”时，在84输出端将产生出加速信息。而在其输出端Q的输出为“0”时，在84端输出减速信

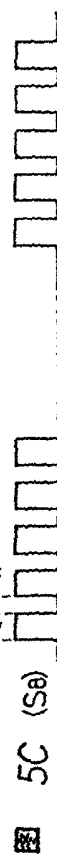
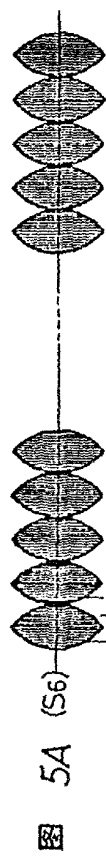
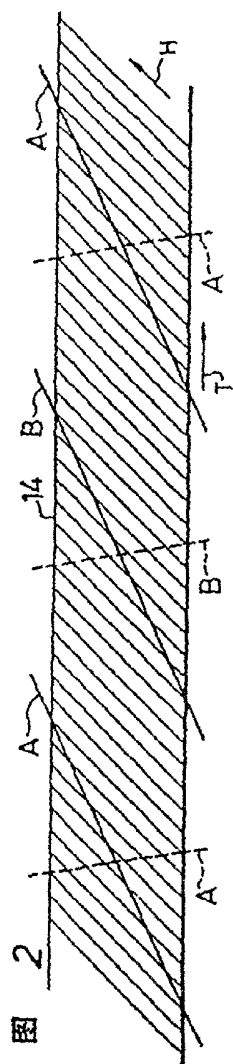
息。当输出信号不改变时，磁鼓以前的运行状态便被保持。在快倒模式“与”门电路79打开，允许触发器电路76输出端Q的输出通过“或”门电路83送到输出端84，于是当触发器电路76输出端Q的输出为“1”时，加速信息在84端输出，当其输出端Q的输出为“0”时，减速信息在84端输出。当该输出不变时，磁鼓以前的运行状态便被保持。

如上所述，在图9的实施例中，与旋转磁鼓的旋转速度成比例的脉冲信号的FG的周期（频率）被测量，然后根据这一测得的周期确定了旋转磁头的转速的范围大小，进而来确定是否需要加速或减速；这一加速和减速信息被送入磁鼓驱动电路，从而可以在预定范围内改变旋转磁鼓的旋转速度，使磁头11A和11B与磁带14之间的相对速度达到预定值；于是，便可借助于重放时钟信号来建立磁鼓的伺服控制。因此，尽管有磁带速度的改变，也能控制磁带和磁头之间的相对速度始终保持恒定，不会有诸如记录信号被失落等问题的出现。

本专业的技术人员根据上述公开的内容，可以很容易设想出许多对上述本发明的最佳实施例的修改，例如，可以根据不同系统的工作特征，修改或改变这些705，2000和3284转/分的转速值、实施上述各种功能所用的具体电路以及附图中所示的若干波形。因此本发明仅仅受所附的权利要求的限制。

图 1B





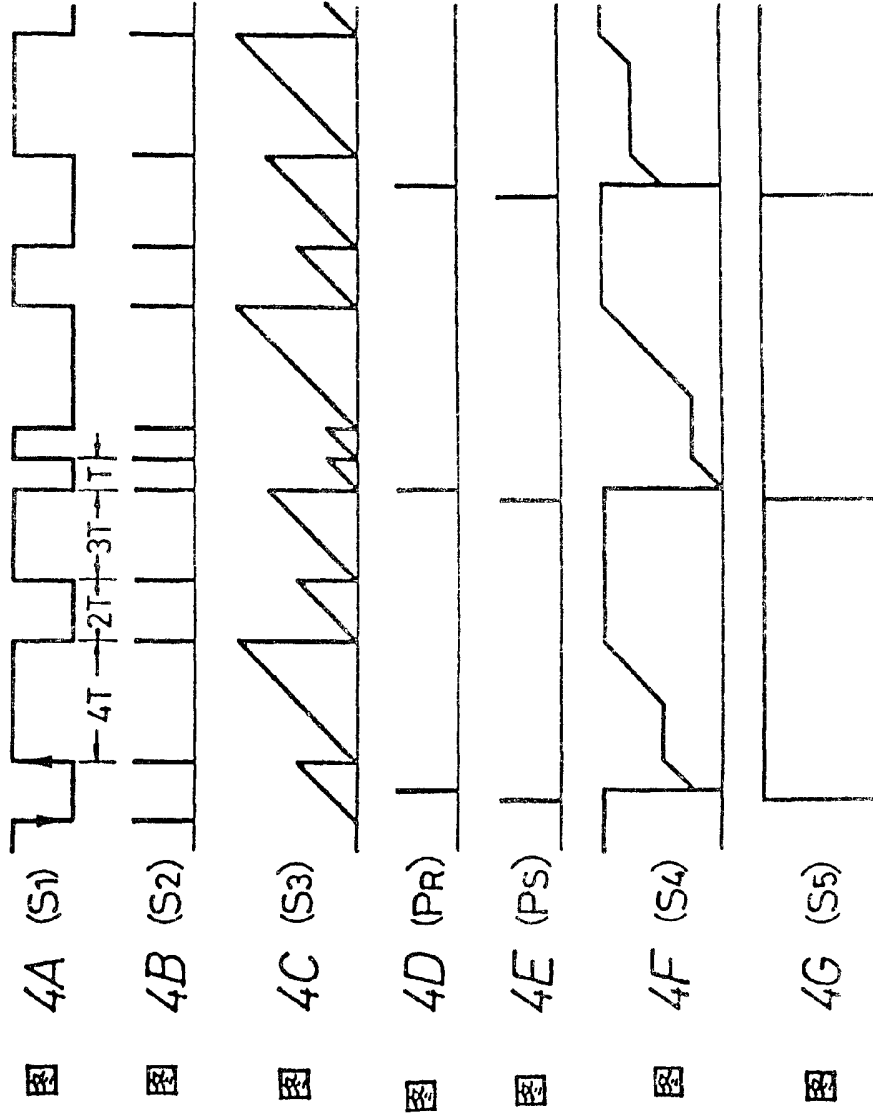




图 6A



图 6B



图 7A



图 7B



图 8A

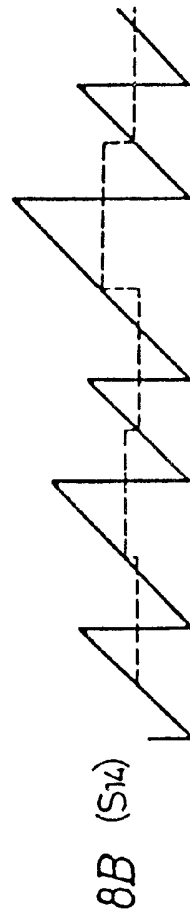


图 8B

图 9A

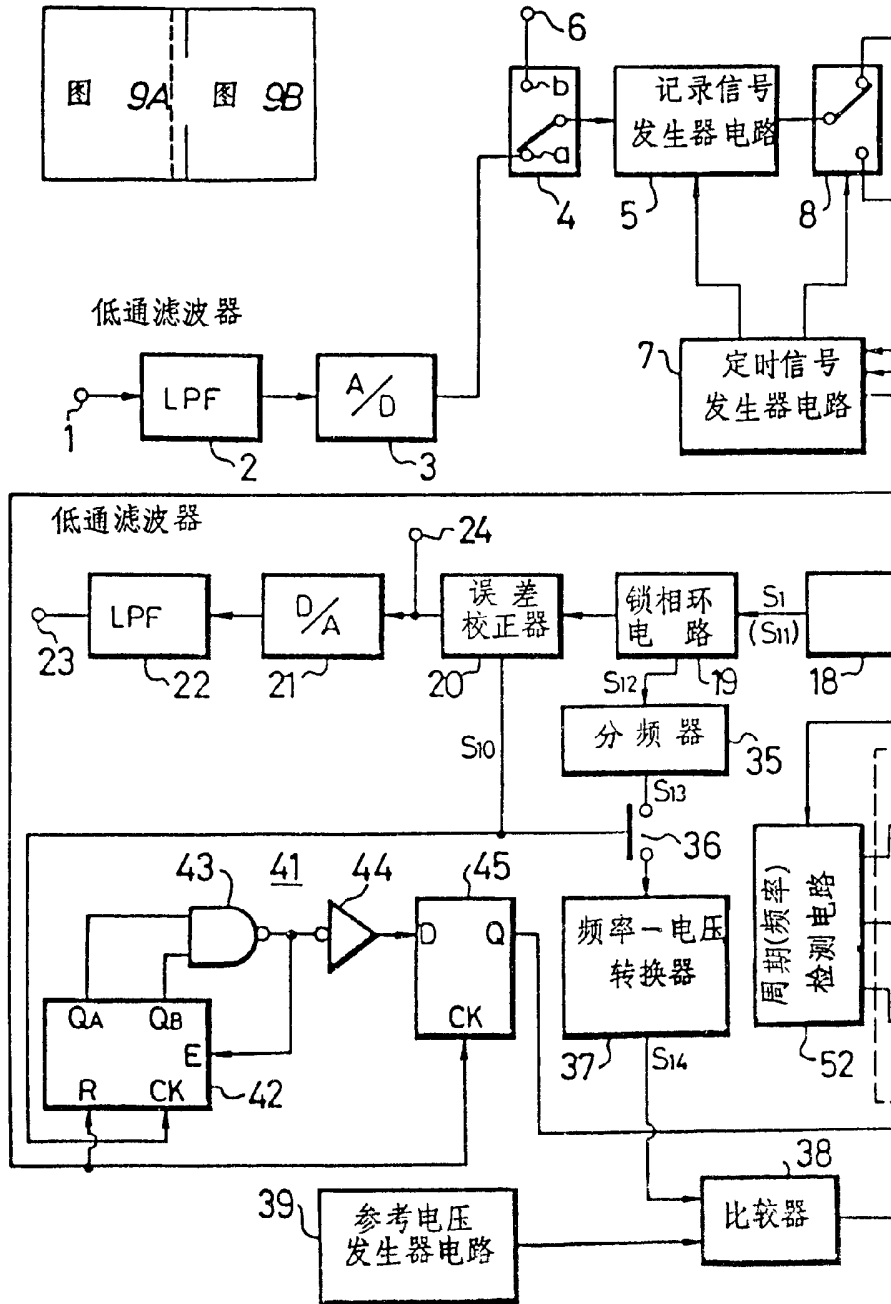


图 9B

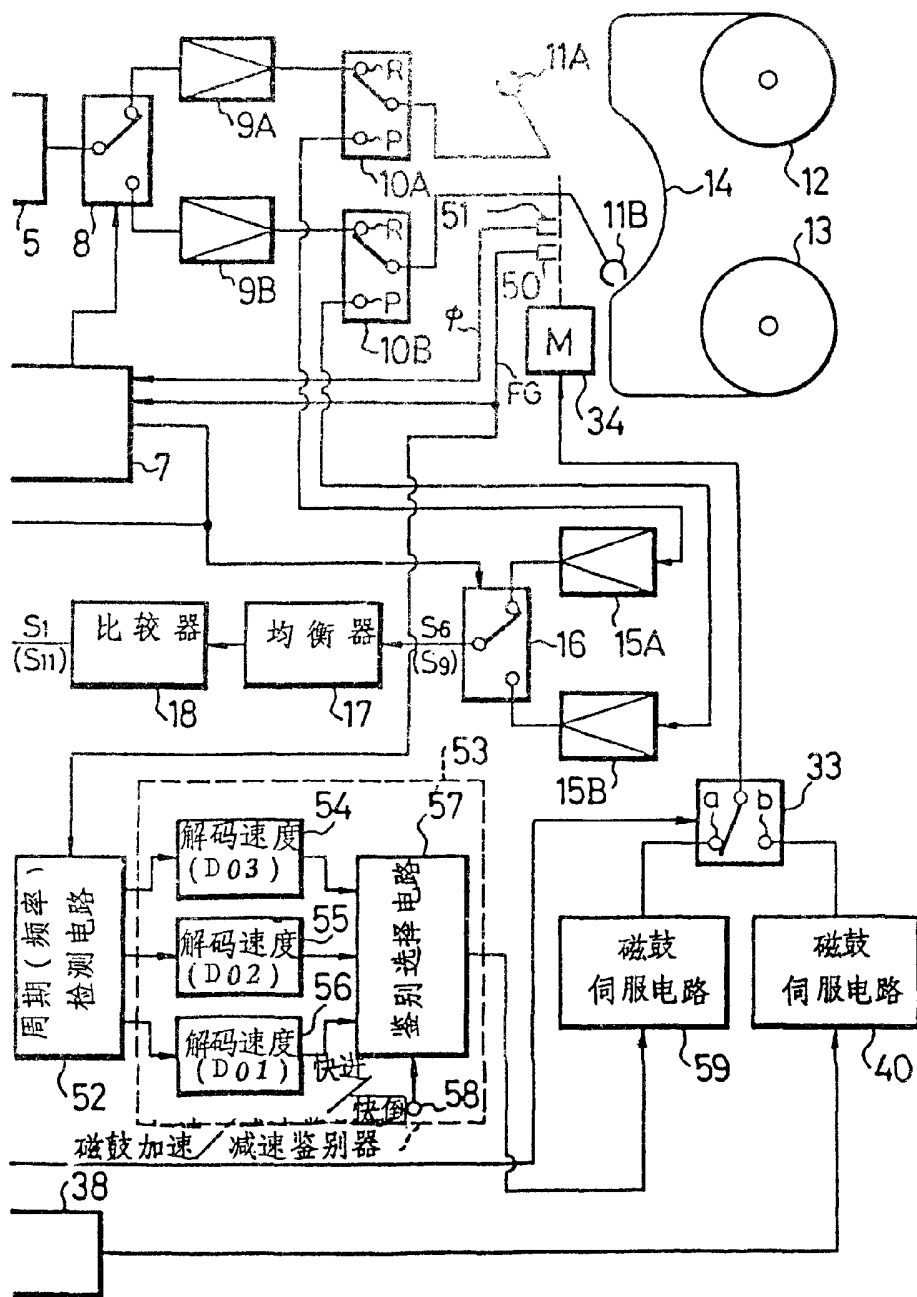


图 10

