



[12] 发 明 专 利 说 明 书

[21] ZL 专利号 99103217.9

[45] 授权公告日 2004 年 1 月 14 日

[11] 授权公告号 CN 1134827C

[22] 申请日 1999.3.26 [21] 申请号 99103217.9

[30] 优先权

[32] 1998. 3. 30 [33] US [31] 09/050106

[71] 专利权人 通用半导体公司

地址 美国纽约

[72] 发明人 吴旭轩 安约翰 陈健煌

威廉·赫拉德·艾因特霍芬 谭湘瑜

劳伦斯·尤金·拉泰尔扎

格雷戈里·扎卡路克

丹尼斯·卡比斯

审查员 聂少岩

[74] 专利代理机构 中原信达知识产权代理有限责
任公司

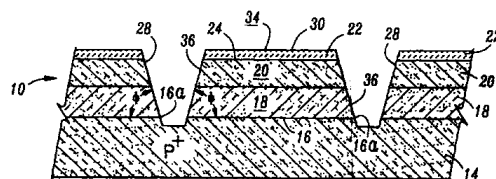
代理人 余 滕 穆德骏

权利要求书 2 页 说明书 11 页 附图 3 页

[54] 发明名称 具有以锯法完成的台面结构的半导体芯片

[57] 摘要

选用已知导电类型的内有平行于晶片主基面的平面 p-n 结的半导体晶片，晶片的一表面上覆盖一层氮化硅掩模层。穿过掩模锯出多个相交的槽，形成多个具有斜壁的台面，每个台面中都有一部分平面 p-n 结，其边缘与其侧壁相交且露在侧壁上。槽壁和裸露的 p-n 结边缘在将晶片加热的工艺中被玻璃包封，在无需制版的腐蚀剂掩模的选择腐蚀工艺条件下去除掩模层，露出台面顶部的硅表面，并将晶片两面镀金属。沿着通过槽的面切割晶片，制成单个芯片，每个芯片上有玻璃钝化的台面。



1. 一种制造具有台面结构的半导体芯片的方法，包括以下步骤：

5 提供一其内具有平面 p-n 结的硅晶片，该结平行于晶片的第 1 表面和第 2 表面；

 用氮化硅掩摸层覆盖所说的第 1 表面；

 在所说的晶片上锯槽，但只锯进去一部分，从而形成其斜壁与所说的 p-n 结交接的台面；

10 用玻璃第 1 钝化材料层包封所说的台面斜壁和 p-n 结被所说的壁交接的部位；

 其后，去除所说的掩摸层，露出所说的晶片第 1 表面，作为所说的台面的上表面，同时，至少留下所说的玻璃层在间隔中的部分；

 然后，给所说的台面上表面和所说的晶片第 2 表面镀上金属。

15

 2. 根据权利要求 1 的方法，其中所说的去除步骤是采用对所说的玻璃层和所说的硅晶片腐蚀性小的腐蚀剂选择腐蚀所说的氮化硅层实现的。

20 3. 根据权利要求 1 的方法，还包括，将所说的玻璃层的厚度制成，至少沿其所说的部分，大于所说的氮化硅层的厚度，其中所说的去除步骤包括，同时等离子腐蚀所说的氮化硅层和所说的玻璃层，去掉所说的氮化硅层的整个厚度，而仅去掉所说的玻璃层的一部分厚度。

25 4. 根据权利要求 1 的方法，还包括，在所说的锯槽步骤之后和所说的包封步骤之前，腐蚀所说的槽的表面，来平整所说的槽表面并增加锯槽的深度。

30 5. 根据权利要求 4 的方法，其中所说的平面 p-n 结与所说的晶片的第 1 表面有第 1 距离，所说的槽被锯到大致等于与第 1 表面的第 1

距离的深度，其中所说的槽腐蚀步骤将所说的槽的深度延展到超过 p-n 结的距离，至少等于在半导体器件内的所说的晶片加电工作导致 p-n 结电压击穿的情况下，耗尽层从所说的 p-n 结展开的最大宽度。

5 6. 根据权利要求 4 的方法，还包括通过所说的晶片锯槽步骤，同样加工所有的所说的台面，在所说的晶片上制备多个同样台面的步骤，和沿着垂直于所说的晶片第 1 和第 2 表面的平面切割所说的晶片，达到所说的槽的下表面，以制成单独的半导体芯片的步骤。

10 7. 根据权利要求 1 的方法，还包括在所说的包封步骤之前，在所说的台面斜壁上热生长一层二氧化硅层。

 8. 根据权利要求 4 的方法，其中所说的包封步骤包括，在所说的锯槽步骤之后，将玻璃浆料分配到所说的掩摸层上的步骤，和用刮刀使所说的浆料刮过所说的掩摸层的表面，以把该浆料压入所说的槽，
15 同时也基本上从所说的掩摸层上去掉了浆料的步骤。

 9. 根据权利要求 4 的方法，还包括，在所说的包封步骤之前，在所说的晶片的锯槽的表面上淀积第 2 钝化材料层，以使所说的第 2 钝化层覆盖所说的台面斜壁和所说的掩摸层，其中所说的包封步骤包
20 括，以所说的玻璃层选择覆盖本身覆盖着所说的台面斜壁的所说的第 2 钝化层的步骤，所说的玻璃层包括其厚度大于所说的掩摸层和所说的所覆盖的第 2 钝化材料层的总厚度的部分，其中所说的去除步骤包括，等离子腐蚀晶片的锯槽的表面，以去除所说的掩摸层和所覆盖的第 2
25 钝化材料层的总厚度，而仅去除所说的玻璃层的一部分厚度的步骤。

具有以锯法完成的台面结构的半导体芯片

5 本发明涉及具有台面的半导体芯片，具体涉及用机械锯操作来制作该芯片。

10 众所周知制作半导体芯片，特别是整流器器件的芯片，一般采用平板半导体衬底，从该衬底向上伸展一个台面。台面内的 $p-n$ 结贯穿这个台面的斜壁，其结果是靠近该 $p-n$ 结的电场在台面表面的场强比内部场强要低。这样，在上述条件下，使器件的击穿电压升高，击穿发生在台面内，而不是沿着台面表面。正如人们所知，内部击穿比表面击穿的危害要小得多，并且，由于避免了表面击穿，器件可以承受高得多的能量冲击而不被损坏。

15

 有关表面击穿电压的理论首先是由 R. L. Davies 和 F. E. Gentry 在“ $p-n$ 结表面电场控制”一文中加以分析说明的，上文发表在 IEEE Transaction on Electron Devices, July, 1964, pp. 313-323。作者实验用的器件中，台面的斜壁是研磨出来的。最近人们更常用各向异性腐蚀法获得台面的斜壁，比如，象在颁发给 W. G. Einthoven 等人的美国专利 4,740,477, 4,891,685, 5,010,023 和 5,399,901 中所描述的（此处引入这些专利的主题内容作为参考）。各向异性腐蚀工艺包括提供一个涂有氮化硅掩模层的硅片，在掩模层上施加一层光刻胶，用光掩模在光刻胶上形成规定的台面图形。然后通过已构图的光刻胶层，腐蚀20 底下的掩模层和硅片，在硅片表面确定多个台面。确定了台面就可以进行下面的工艺步骤，进一步确定待形成芯片所含的台面的各个参数。接着，氧化台面的各侧壁使其表面钝化。去掉台面上的掩模层（一般在光刻工艺中用光掩模）露出台面顶部的硅表面，在裸露的表面和硅片底面上镀一层金属形成芯片电极，这样，芯片结构基本完成，采用薄片切割工艺，例如采用机械锯法进行分离。

25

30

虽然上述工艺已经相当令人满意，并且已被广泛应用，但是因要求工艺相对复杂，成本很高，比如，在工艺中要制备并使用光掩模，以及所用材料的价格都比较高。本发明者提出了是否能用较便宜的台面成型工艺这个疑问。机械锯法，这个已知用在切割大体完成的晶片的工艺手段，被考虑用在较早的形成台面的步骤中，并且，如下文所述，把它作为制作芯片工艺的一部分。

刚刚说过，机械锯法用来切割晶片已经为人所知。而且，尽管这种方法一般只在完成单个芯片所需各个过程大体结束后才用，仍然有不少例子不光用锯法把晶片切割成芯片，还用它来使各个芯片侧面成形和钝化。

比如，在 Shyr 的美国专利 4,904,610 中解释说（在第四栏，第 23 和 24 行）锯法完成晶片切割，形成“斜切的凹槽”（这些槽穿透晶片形成各个芯片的侧面）“为整流器或别的产品提供一个高的击穿电压。”

更具体的说，在 Shyr 专利所示工艺中，半导体硅晶片工艺大体完成，并且包含在其主表面的背面的金属电极的半导体硅晶片，通过蜡层粘到一个坚固的起支撑作用的衬底上。然后锯出多个侧表面倾斜的直交的槽完全穿过晶片的厚度并部分切入底下的蜡层。腐蚀工艺用来整平锯过的槽表面，然后，在晶片的槽的表面淀积一层硅树脂以填入这些槽。经过固化处理，树脂紧紧地粘在槽壁上，但在镀了金属的晶片表面上却粘不牢。很容易通过抛光从镀了金属的晶片表面去掉树脂，不会去掉槽内的树脂。于是使晶片从支撑衬底上分离出来。虽然晶片被锯成分离的芯片，但它们仍由粘到芯片之间的固化了的树脂相互黏在一起。将焊料选择涂在芯片上金属电极的表面，切割芯片间的树脂层，使芯片最终分离开。芯片侧面仍覆盖着固化的树脂层用以钝化芯片侧面。

虽然 Shyr 工艺作出的芯片，具有高电压击穿特性的倾斜的钝化的侧表面，他的工艺基本上只是已知的晶片切割工艺的一种变形，一般是在完成先期芯片的基础工艺之后才开始操作。具体的讲，晶片生产到了 Shyr 切割工艺执行的阶段，所有前期芯片的高温加工已经完成，并避免更高温的加工。这样，在 Shyr 工艺中，金属电极（最好在高温，即在高于 400℃ 的温度下制备。）已经存在，并涂敷所用的钝化芯片材料即上述硅树脂，再在低温，例如在 200℃ 左右的条件下固化。

与上述内容相反，下文陈述的本发明包含机械锯法的应用，即在芯片制备方案中较前部分用机械锯法直接代替以前用的各向异性腐蚀法。Shyr 专利中对这种直接替代没有任何明示或暗示，更没提及如何实现这种替代。

有关“机械切割”在制作台面中的应用在前面引证的 Eintove（一个发明者）的美国专利 4,740,477 和 4,891,685 中也曾经有所论述。但是，据本发明者所知，所有根据这些专利制作的器件均采用各向异性腐蚀完成台面。“机械切割”，即锯法，在本发明前从未被真实应用或仔细考虑过。同时，所谓“真实”器件制作时，用光刻工艺形成台面及在台面顶部设置金属电极。这种光刻工艺用起来价格不菲。如下文所述，本发明在台面的形成，台面侧壁的钝化，台面上表面金属化中均未用到光刻工艺。

制作半导体芯片的方法，包括提供一已知类型的半导体基片用以生产具有台面的芯片。晶片包括位于与晶片主表面平行的表面内的一个 p-n 结，在晶片的半导体材料上表面覆盖一层掩模层，氮化硅就是一种优选材料。采用锯法锯成透过掩模进入晶片的多个直交的槽，而在晶片的上部形成间隔开的台面。这些锯出来的槽有倾斜的壁，其深度贯穿并露出在台面侧壁的结的边缘。（该深度是在后续的腐蚀后达到的，腐蚀是为了使锯过的表面平整。）一种钝化材料——玻璃较好

——被填进槽，并加热使玻璃密封台面的壁。在玻璃密封过程中，每个台面顶部的氮化硅掩模层保护下面的半导体材料免于被氧化或与钝化玻璃接触。然后去掉掩模层（通过腐蚀，但不用光掩模），露出底下的台面半导体材料。这样露出来的台面上表面和晶片的底部被金属化，大体完成晶片工艺过程，然后例如用机械锯法，切成分离的含有台面的芯片。

附图都是原理图并且不是按比例绘制的。

图 1 是本发明半导体晶片的侧视图；所示晶片粘在底下的支撑带上；

图 2 是图 1 所示晶片一部分的放大，槽已锯入晶片，图 1 所示的带已经去掉，并用化学腐蚀晶片以平整槽壁；

图 3 是图 2 所示晶片的部分的平面图；

图 4 是用来锯图 2 和图 3 所示槽的刀片边的前视图；

图 5-8 是图 2 类似的视图，但显示的是本发明不同方面的后续步骤的晶片部分。（图 5 且只有图 5 显示一个热选生长钝化层的例子；图 6 且只有图 6 显示在晶片整个表面上无选择淀积的钝化层的例子。）

图 1 显示一个半导体晶片 10，最好是硅固定在一个支撑结构上，例如，一张黏性带 12。（或者，晶片可以固定在公知的真空吸盘上。）带 12 用来在晶片被锯槽的时候起支撑作用，这一点已经简单陈述过。关于锯法（一般用以切割片子）和带在锯晶片的过程的应用是公知的。

除了下文将要论述的以外，晶片 10 与已知的用来制造诸如分立整流器，TVS（瞬态电压抑制器），晶体管，某些类型的晶闸管等半导体器件所使用的芯片的晶片相同。

举例说明，晶片 10 在这个实例中包括一个 p+底层 14 和上面覆盖的 n-层形成的一个平面 p-n 结 16，依次上面是一层 n+层 20。（所谓“平

面结”简单的指位于一个平面上的结；词“平面”不是指公知的“平面结工艺”。)

5 底层 14 可形成一个分立的衬底，层 18 和 20 顺序外延生长在层 14 上。或者，顶层 20 可通过将 n 型掺杂剂扩散到外延生长的 n-层 18 内形成。又或者，一个分立的 n-层 18 衬底在一边 n 型掺杂形成上 n+层 20，在另一边 p 型掺杂形成下 p+层 14。

10 层 20 的上表面 24(形成硅晶片 10 的上表面)被覆盖一层掩模 22。如下文所述，该掩模用来实现晶片的局部腐蚀和高温加工，以及防止在待形成的台面的层 20 的上表面被沾污。层 22 的优选材料是氮化硅，至少有一部分原因是氮化硅相对于后面设置的玻璃钝化层可被选择腐蚀。在半导体器件制作中用氮化硅掩模层是公知的。

15 那么，如图 2 和图 3(仅显示图 1 所示晶片 10 中一小部分)所示，多个直交的槽 28 制作在晶片上面部分。槽 28 没有切到整个晶片 10，而只是把它细分成多个相同的从一个共同的下面衬底 14 向上延伸的台面 34(图 2 和图 3 中只显示了一个完整的台面)。

20 台面 34 有一个正方形截面，其截面面积从每个台面顶部的氮化硅层 22 的上表面 30 向下一直增加到衬底 14。在这个实施例中，台面的侧壁 36 是直的且斜度一致。每个台面都包括原存在于晶片 10 内的平面 p-n 结 16 的一部分，并且每个台面结的边缘 16a 露在台面侧壁 36。众所周知，如上面引证的 Davies 和 Gentry 的文章中所说的，台面 p-n
25 结与台面侧壁的交接为半导体芯片提供一个理想的击穿电压特性。

根据本发明，晶片 10 中的直交的槽 28 是运用锯法，比如使用有一个金刚石刀片的圆盘锯 38(图 4)，切割出来的刀片刀刃按预定的角度 ϕ 倾斜，刀片的斜边 40 和水平边 42 相连接。锯入晶片 10 的槽 28
30 (图 2)的形状精确地与刀刃的形状对应。硅晶片的锯切(一般，如前

指出,用于晶片切割)是公知的,而具有选择形状和尺寸的金金刚石,刀片可按规格在市场上订购。一般而言,刀片倾斜角度 ϕ (以及相应槽壁倾斜角度 ϕ)在 30° - 75° 之间,并且,具有曲线侧壁的刀片可用来制成具有曲线壁的槽壁。

5

理想的槽壁的斜度及形状的选择要与现有工艺相适应,并且还依赖于所用钝化材料及后来体现在根据本发明所制造的芯片中的特定半导体器件的等级。

10 虽然有大量的槽 28 锯入每个晶片 10。(比如在直径 100 毫米的晶片上切 40×40 个槽),实践证明最好用单一刀片一次只切一下。当然也可用成套的刀具同时进行多槽切割,但结果一般是尺寸变化过大。

15 如上所述,每个台面 34 中的平面 p-n 结必须交会于台面的壁 36。台面形成槽必须达到能与存在于起始晶片 10 中的平面 p-n 结交会的深度。并且必须延伸到稍稍低于裸露的 p-n 结边缘 16a。众所周知,超出 p-n 结 16 的槽的深度必须至少能和耗尽区最大宽度相比,耗尽区在击穿电压条件下从 p-n 结 16 向下扩展。因为 p+层 14 的导电率相当高,20 在层 14 中耗尽区扩展很小。因此,一般情况下,槽 28 的深度只需略大于台面中 p-n 结 16 的深度。其深度随所制作的具体半导体器件而变。

25 通过例子可知,(在图 1 所示晶片的) p-n 结 16 在晶片上表面 30 下面 4-7 密耳左右,由锯法初步形成的槽的深度也大致等于 p-n 结的深度。槽的最终深度(如图 2 所示)由接下来的用来平整锯出来的槽壁的腐蚀工艺决定。

30 腐蚀平整硅表面的方法是公知的,并比如在上面引证的授予 Shyr 的专利中被描述。本文中,优选的腐蚀方案包括硝酸,醋酸和氢氟酸,

其比例为 3: 1: 1。腐蚀在温度为 8-12℃的条件下进行，浸入时间为 30-60 秒左右。举例说明，p-n 结 16 的深度为 4 密耳，槽 28 被锯出 4.5 密耳的深度，腐蚀后最终达到 5 密耳（图 2 显示）。图 2 显示腐蚀过后的晶片 10。图 1 中所示的带在锯晶片的时候已存在，但在腐蚀前去掉。

其意义在于，无论是锯片工艺还是腐蚀平整工艺都不影响每个台面上氮化硅层 22 余下的部分。氮化硅层 22 能适应待进行的高温加工，下面讨论一下这样的高温工艺。

如前所述，每个台面 34 的 p-n 结边缘 16a 暴露在台面侧壁 36，有必要将台面的侧壁包在合适的“钝化”材料中。在半导体器件中使用钝化层已是公知的，一般在台面壁上热生长二氧化硅钝化层。但是，本发明所以选钝化材料，是为了在待进行的后续工艺中避免使用光掩模。所以，本发明所用的钝化材料是一层相当厚的在半导体器件中一般用来进行包封的已知玻璃，例如锌（铅）-硼-硅酸盐玻璃，（将在下文论述）。最方便的方法是，将选定的玻璃颗粒的浆料 46（图 5）淀积在晶片槽的表面 30 上，然后用刮浆刀（如橡皮刮板 47）滚过表面，迫使浆料进入槽内，同时擦去槽间晶片的平面部分 30 上的所有浆料。

将玻璃层施加到工件上的另一种方法包括电泳和丝网印刷。通过电泳，仅在导电表面选择淀积了玻璃，这样只淀积在台面侧表面 36 上，而不会淀积在覆盖台面顶部的氮化硅层 22 上。

如图 6 所示，当首次涂敷玻璃浆料（并从台面表面上去除）时，玻璃浆料 46 大体填满了槽 28。通过经过已知的烘烤工序，例如在 830℃左右的温度下缓慢加热工件，使这些玻璃变成光滑的包封层，如有熔融或流动的现象出现，接着要使玻璃层通过更加缓慢的冷却过程，使玻璃退火。

图 7 显示玻璃化的玻璃层 46a, 使玻璃化的玻璃结构致密, 并使台面的侧壁 36 完全密封。如所显示, 玻璃层 46a 的厚度有变化, 但是其最小厚度 (包括接近台面上表面 24 的边缘区域) 在 5000 埃左右, 远远大于每个台面上氮化硅层 22 的厚度, 如在 2000 埃左右。(同时, 最小玻璃层厚度也远远大于任选的非选择淀积在晶片上的钝化材料层 (下文讨论) 的厚度)。

其重点在于, 玻璃是优选的钝化材料 (比如说, 它优于上面引证 Shyr 专利中公开的工艺过程中用到的硅树脂钝化材料), 还有, 对玻璃的正确使用包括将工件加热至上述 830°C。这种加热工件工艺实际上是在氮化硅存在的条件下进行的, 以便在烘烤玻璃过程中保护氮化硅层 22 下 n+硅层 20 上表面 24 不被氧化或沾污。

因氮化硅层 22 存在, 其它高温加工也可以进行, 这要取决于制作的具体芯片。举例来说, 在 1100°C 的蒸汽气氛中, 在玻璃化之前进行槽壁的选择氧化以改善钝化效果。这时钝化材料是上面覆盖了一层玻璃的一层二氧化硅 25 (仅在图 5 中举例说明, 二氧化硅层厚度不是关键, 可在 5000-20000 埃)。在玻璃化之前, 再添加另外的掺杂剂并扩散进入台面中。

20

在刚刚提到的例子中, 一层二氧化硅热生长在硅台面侧壁, 不能用电泳方式淀积玻璃, 优选的工艺是上述浆料淀积—刮浆工艺。

也可用其它单一材料或多种材料组合代替在槽壁 36 上热生长氧化层。在玻璃化工艺之前, 这样通过“低温氧化”工艺可以在晶片的整个切了槽的表面, 直接淀积一层二氧化硅层 25a (只在图 6 中举例表示); 或者以类似的公知淀积工艺在相对高温下淀积。淀积的氧化层直接钝化或与先前设置的钝化材料结合钝化台面硅侧壁 36, 如上述热生长的氧化层。

30

淀积的氧化层覆盖在台面顶部的氮化硅层 22，层 22 可防止淀积的氧化层与氮化硅下面的台面的硅表面的接触。

5 其它钝化材料有多晶硅和氮化硅，在衬底上淀积这些材料的工艺是公知的。

10 如上所述，然后设置玻璃层 46a(图 7)，留下台面顶部不被玻璃层覆盖。所以，在那些钝化材料层淀积在整个晶片上的例子中，(比如淀积二氧化硅材料，多晶硅和/或氮化硅)，淀积的钝化材料仍露在氮化硅层 22 的顶部。因为这些材料以后跟着氮化硅层 22 被去掉(如现在所讲的)，所以这种淀积层相对于厚得多的玻璃层 46a 而言(如前面提到的最小厚度 50000 埃左右)，最好是相对较薄，如 300-500 埃左右。。

15 在上面一个或多个工艺步骤结束，并完成了玻璃化后，要除去氮化硅层 22 和任何覆盖层。如果氮化硅层 22 未被覆盖，层 22 可在氮化硅选择腐蚀剂例如磷酸中去除，它只能微弱腐蚀二氧化硅和玻璃。

20 用于去掉氮化硅层 22 及其上面的任何层的优选工艺是等离子腐蚀工艺，它有效去除所有暴露的表面材料(即玻璃层 46a，氮化硅层 22 和/或任选淀积的二氧化硅，多晶硅和氮化硅钝化层)，但是要仔细控制速度。这样，在等离子腐蚀工艺中，当台面覆盖层氮化硅层 22 刚好被去掉(其上覆盖的所有淀积层也同时被去掉)时，相同厚度的玻璃层 46 a 也同时被腐蚀掉，立即停止此工艺(利用已知的等离子制剂监视)，因为玻璃层的最小厚度远大于去除的氮化硅层 46a(加上所有覆盖淀积钝化材料层)的厚度，玻璃层 46a(加上所有底下的钝化层)剩
25 下的厚度仍足够有效钝化台面的侧壁(图 8 显示去掉氮化硅层 22 后的晶片 10)。

30 要求除去氮化硅层 22 是为了以后能在台面的 n+层 20 上电镀金属电极。但是显然，玻璃钝化层 46a 和台面氮化硅覆盖层(以及所有淀

积的钝化层)的结合实现了选择性去除覆盖在台面上各层,无需用到光刻腐蚀工艺。即我们讨论的通过选择钝化层和掩模层的材料和相对厚度,自动实现选择性腐蚀。由于避免使用光刻工艺,本发明比起现有技术的工艺大大节省了成本。

5

由于去掉氮化硅层 22 露出 n+层 20,并形成台面顶部,此时的晶片基本可以进行金属化了。即由于氮化硅层 22 避免了硅层 20 上表面 24 的氧化或其它沾污,去掉氮化硅层 22 后,如前所述,(稍微在弱 HF 酸腐蚀剂中浸一下去掉表面 24 上所有“自然氧化”后)露出来的硅表面 24 非常干净,可以进行金属化工艺。槽 28 中的玻璃层 46a 不导电,用已知的无电工艺,在台面硅表面 24 和晶片底面 14a 上选择电镀各种金属如镍或金层 50(图 8)。一般在硅表面无电地镀一层镍,然后烧结,形成硅化镍。再清洗硅化物表面,加一层镍和薄薄的金。

按上述方法完成的晶片的一部分显示在图 8 中。然后沿着图 8 所示点划线 52 垂直锯槽 28,将片子切割开来,获得单个芯片,每个芯片包含在一个分立的半导体器件中。虽然包围每个台面 34 的玻璃层被切通了,但玻璃层没有破裂而是仍紧紧的粘在台面的侧壁上。

在此阶段,分离的芯片部分就和具有用公知的腐蚀工艺做出來台面的芯片基本相同了。芯片的进一步加工可以根据公知的工序进行,完成半导体器件最后的生产,而这些不属于本文讨论范围。

总而言之,本发明显著的优点是完全不需要光刻工艺,即不需要用光刻胶层和相应的光掩模光刻出光刻胶层图形,以及然后对所刻图形的选择性腐蚀即可将半导体晶片加工成器件。本发明用机械锯法形成不同的台面(接下来,为平整及加深作用采用腐蚀工艺,而不触及台面的硅上表面 24,因为上面覆盖了氮化硅层 22),同样通过“选择性”加工来完成台面的表面及在其上面镀金属等步骤,而无需光刻工艺。

当然,将本发明用来制造更为复杂的包括在晶片的选择部位掺杂的器件,可能还需要光刻工艺。如本文所述,台面的形成、台面的钝化和台面的镀金属的工艺仍无需光刻工艺。

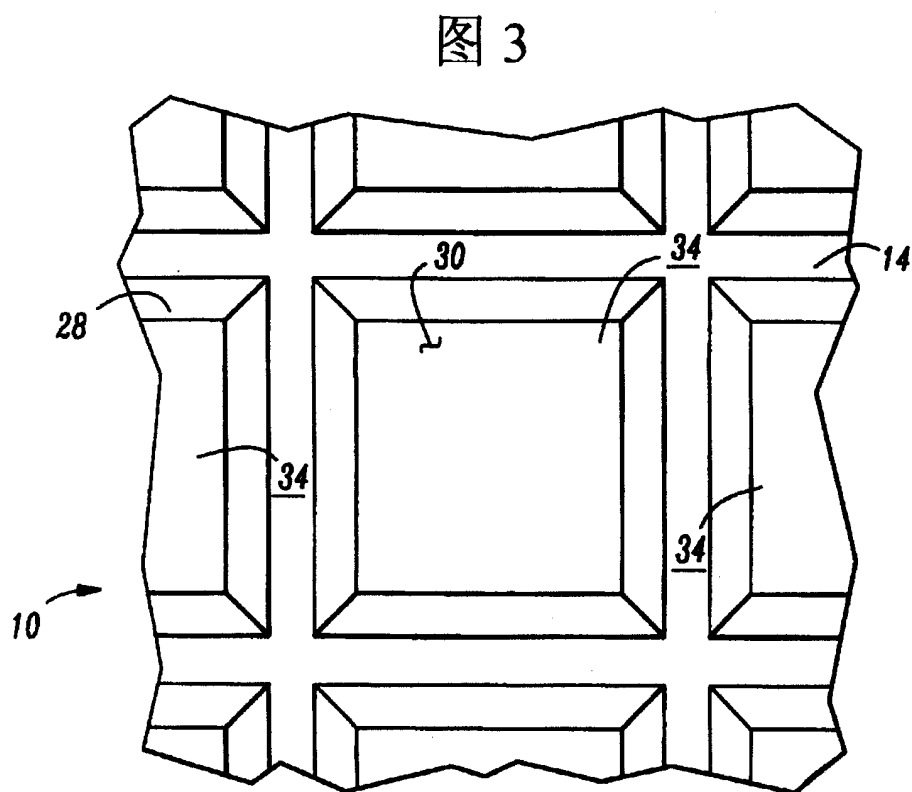
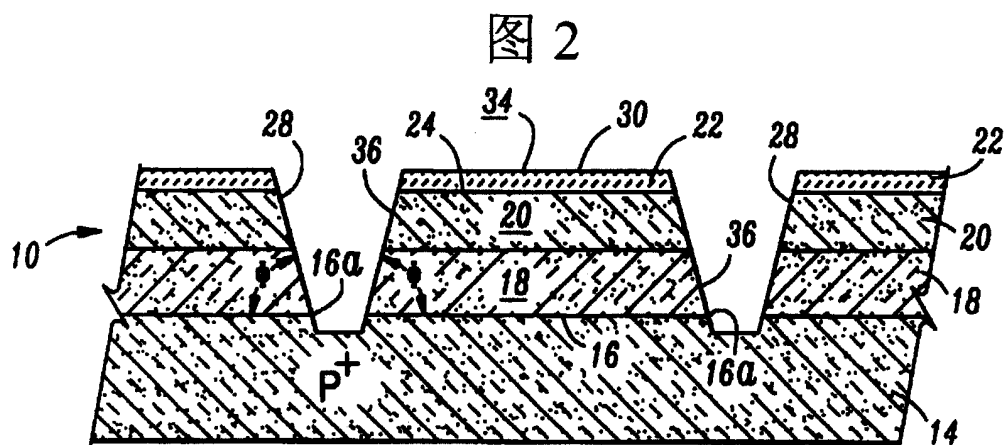
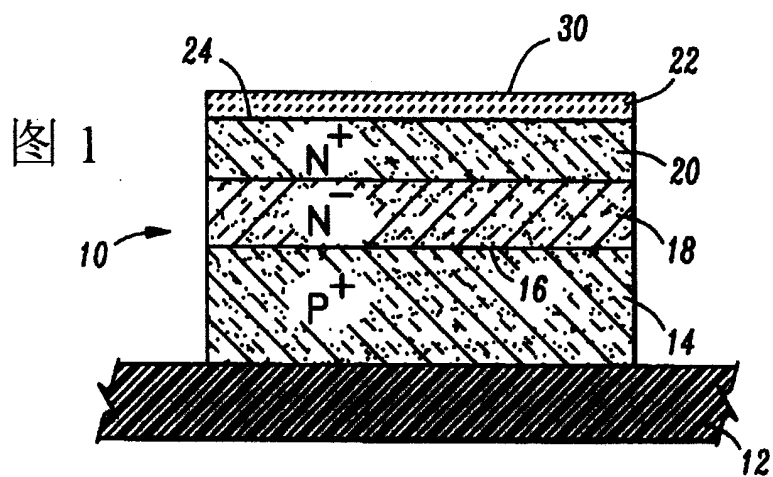


图 4

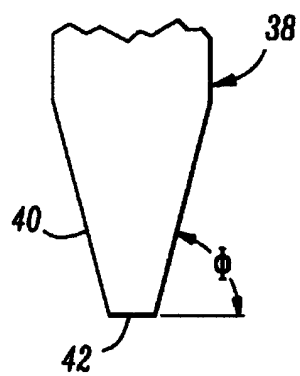


图 5

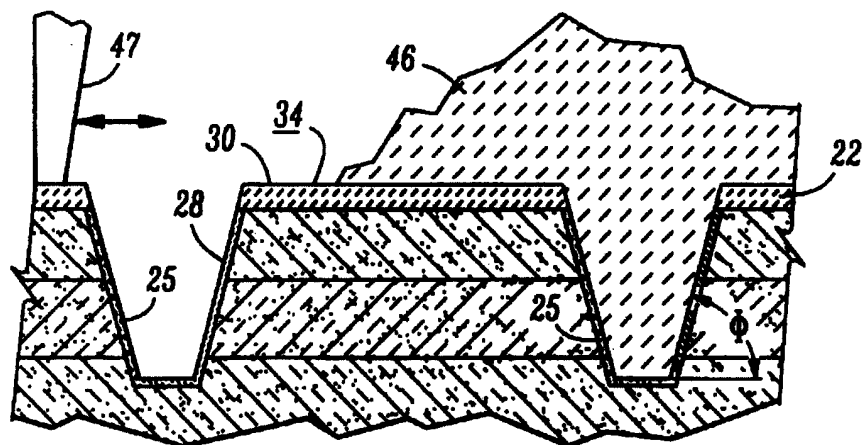


图 6

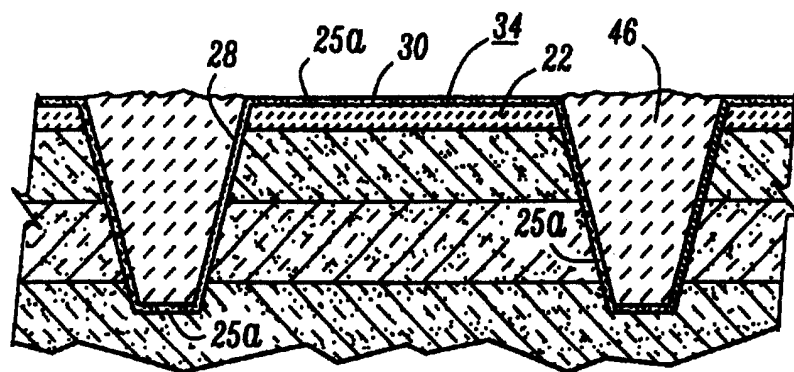


图 7

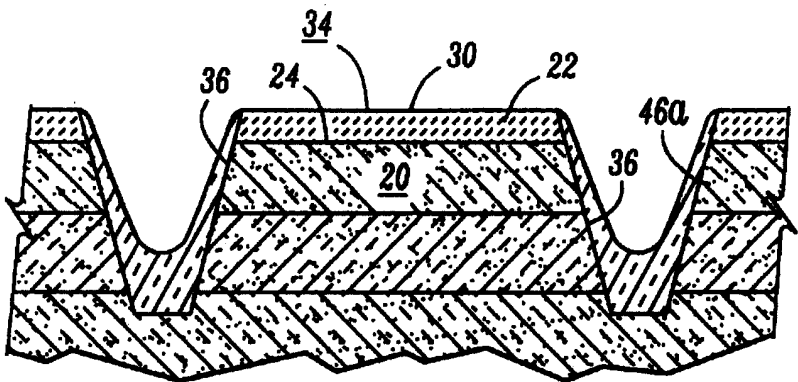


图 8

