(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015 年 3 月 5 日(05.03.2015)

WIPO | PCT

(10) 国際公開番号
WO 2015/029765 A1

(51) 国際特許分類:
H04N 5/06 (2006.01) *G09G 5/18* (2006.01)
G09G 5/00 (2006.01)

(21) 国際出願番号: PCT/JP2014/071235

(22) 国際出願日: 2014 年 8 月 11 日(11.08.2014)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2013-178321 2013 年 8 月 29 日(29.08.2013) JP

(71) 出願人: シャープ株式会社(**SHARP KABUSHIKI KAISHA**) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町２２番２２号 Osaka (JP).

(72) 発明者: 守屋　政明(**MORIYA Masaaki**). 村橋　善光(**MURAHASHI Yoshimitsu**).

(74) 代理人: 川上　桂子, 外(**KAWAKAMI Keiko** et al.); 〒5300004 大阪府大阪市北区堂島浜２丁目２番２８号堂島アクシスビル　インテリクス特許法律事務所 Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告（条約第 21 条(3)）

(54) **Title**: VIDEO PROCESSING DEVICE

(54) 発明の名称 : 映像処理装置

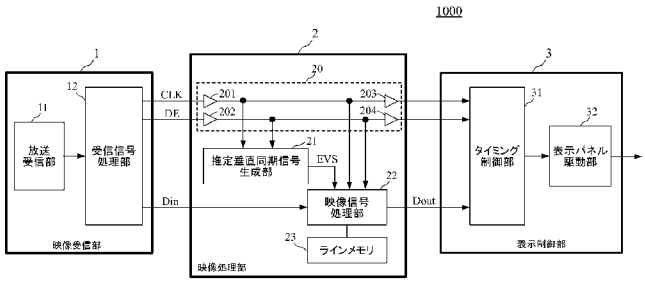


FIG. 1

11 Broadcast reception unit
1 Video reception unit
12 Received signal processing unit
21 Estimated vertical synchronizing signal generation unit
2 Video processing unit
22 Video signal processing unit
23 Line memory
31 Timing control unit
3 Display control unit
32 Display panel driving unit

(57) **Abstract**: A video processing unit (2) uses at least a clock signal, a data enable signal, and an image signal as inputs, and at least the clock signal, the data enable signal, and a processed image signal as outputs. The video processing unit (2) is provided with an interface unit (20), an estimated vertical synchronizing signal generation unit (21), and a video signal processing unit (22). The interface unit (20) receives inputs of the clock signal and the data enable signal, and outputs the clock signal and the data enable signal. The estimated vertical synchronizing signal generation unit (21) generates an estimated vertical synchronizing signal on the basis of the clock signal and the data enable signal. The video signal processing unit (22) receives an input of the image signal and executes predetermined processing on the image signal using the estimated vertical synchronizing signal to generate the processed image signal, and outputs the generated processed image signal.

(57) 要約: 映像処理部（２）は、少なくともクロック信号、データイネーブル信号、および、画像信号を入力とし、少なくともクロック信号、データイネーブル信号、および、処理後画像信号を出力とする。映像処理部（２）は、インターフェース部（２０）と、推定垂直同期信号生成部（２１）と、映像信号処理部（２２）と、を備える。インターフェース部（２０）は、クロック信号と、データイネーブル信号とを入力するとともに、クロック信号と、データイネーブル信号とを出力する。推定垂直同期信号生成部（２１）は、クロック信号及びデータイネーブル信号に基づき推定垂直同期信号を生成する。映像信号処理部（２２）は、画像信号を入力し、推定垂直同期信号を用いて画像信号に所定の処理を実行することで処理後画像信号を生成し、生成した処理後画像信号を出力する。

WO 2015/029765 A1

明　細　書

発明の名称 ： 映像処理装置

技術分野

[0001] 本発明は、垂直同期信号がない場合であっても、垂直同期信号を推定し、推定した垂直同期信号を用いて、映像信号処理を実行することができるようにするための技術に関する。

背景技術

[0002] 液晶テレビなどの表示装置では、映像信号を表示させる場合、（１）ＳＹＮＣモード（同期モード）により映像信号を表示させる場合と、（２）ＳＹＮＣ－ＤＥモードにより映像信号を表示させる場合と、（３）ＤＥモード（データイネーブル・モード）により映像信号を表示させる場合と、がある。

[0003] ＳＹＮＣモード（同期モード）により映像信号を表示させる場合、表示装置では、垂直同期信号、水平同期信号、メインクロック信号を用いて、映像信号（映像データ）を表示させる。また、ＳＹＮＣ－ＤＥモードにより映像信号を表示させる場合、表示装置では、垂直同期信号、水平同期信号、データイネーブル信号、メインクロック信号を用いて、映像信号（映像データ）を表示させる。

[0004] 一方、ＤＥモードにより映像信号を表示させる場合、表示装置では、垂直同期信号および水平同期信号を用いることなく、データイネーブル信号と、メインクロック信号とを用いて、映像信号（映像データ）を表示させる。

[0005] ＤＥモードの場合、垂直同期信号が存在しないため、入力される映像データが１フレーム中の何ライン目の映像データであるかを把握することができず、その結果、垂直方向の映像処理を適切に実行できない場合がある。

[0006] 例えば、特許文献１（特許第４０４０７１２号公報）に開示されている技術では、ＤＥモードにおいて、データイネーブル信号のブランキング期間に基づいて、所定のタイミングで、プレチャージＳＴＶ信号を生成する。そして、特許文献１に開示されている技術では、生成したプレチャージＳＴＶ信

号により、実際のデータ（映像データ）が入力されるタイミングを示すメインＳＴＶ信号が入力される前に、表示パネルのゲートをオンさせる。これにより、特許文献１に開示されている技術では、ゲートの駆動速度を速くすることができる。つまり、特許文献１の技術では、垂直同期信号が存在しないＤＥモードにおいて、本来、垂直同期信号を基準にして決定していたタイミングを、データイネーブル信号に基づいて生成した信号（プレチャージＳＴＶ信号）により把握することができる。

発明の概要

発明が解決しようとする課題

[0007] しかしながら、上記特許文献１の技術は、データイネーブル信号のブランキング期間が終了するタイミングからクロックパルス垂直信号（ＣＰＶ信号）２つ分だけ前のタイミング（ブランキング期間が終了する直前のタイミング）を検出することを前提としており、データイネーブル信号のブランキング期間の開始時刻に近い時刻に、垂直同期信号に相当する信号を発生させることは困難である。

[0008] そこで、本発明は、上記問題点に鑑み、垂直同期信号がない場合であっても、データイネーブル信号に基づいて、データイネーブル信号のブランキング期間（垂直帰線期間に相当する期間）の開始時刻に近い時刻において、推定した垂直同期信号（推定垂直同期信号）を発生させることができる映像信号処理装置を実現することを目的とする。

課題を解決するための手段

[0009] 上記課題を解決するために、第１の構成の映像信号処理装置は、少なくともクロック信号、データイネーブル信号、および、画像信号を入力とし、少なくともクロック信号、データイネーブル信号、および、処理後画像信号を出力とする映像信号処理装置であって、インターフェース部と、推定垂直同期信号生成部と、映像信号処理部と、を備える。

[0010] インターフェース部は、クロック信号と、データイネーブル信号とを入力するとともに、クロック信号と、データイネーブル信号とを出力する。

[0011] 推定垂直同期信号生成部は、クロック信号及びデータイネーブル信号に基づき推定垂直同期信号を生成する。

[0012] 映像信号処理部は、画像信号を入力し、推定垂直同期信号生成部により生成された推定垂直同期信号を用いて画像信号に所定の処理を実行することで処理後画像信号を生成し、生成した処理後画像信号を出力する。

発明の効果

[0013] 本発明によれば、垂直同期信号がない場合であっても、データイネーブル信号に基づいて、データイネーブル信号のブランキング期間（垂直帰線期間に相当する期間）の開始時刻に近い時刻において、推定した垂直同期信号（推定垂直同期信号）を発生させることができる映像信号処理装置を実現することができる。

図面の簡単な説明

[0014] [図1]第１実施形態に係る映像信号処理装置１０００の概略構成図。

[図2]映像信号処理装置１０００の推定垂直同期信号生成部２１の概略構成図。

[図3]映像信号処理装置１０００において、推定垂直同期信号ＥＶＳを生成する場合のタイミングチャート。

[図4]映像信号により形成される画像Ｉｍｇ１を模式的に示した図。

[図5]第１実施形態の第１変形例の映像信号処理装置において、推定垂直同期信号ＥＶＳを生成する場合のタイミングチャート。

[図6]第１実施形態の第２変形例の推定垂直同期信号生成部２１Ａの概略構成図。

[図7]第１実施形態の第３変形例の映像信号処理装置１０００Ａの概略構成図。

[図8]第１実施形態の第４変形例の映像信号処理装置１０００Ｂの概略構成図。

発明を実施するための形態

[0015] ［第１実施形態］

第１実施形態について、図面を参照しながら、以下、説明する。

[0016] ＜１．１：映像信号処理装置の構成＞

図１は、第１実施形態に係る映像信号処理装置１０００の概略構成図である。なお、図１は、ＤＥモード（データイネーブル・モード）により映像信号を処理する場合の映像信号処理装置１０００の概略構成図であり、ＳＹＮＣモード（同期モード）あるいはＳＹＮＣ－ＤＥモードにより映像信号を処理する場合の接続等を省略している。

[0017] 図２は、映像信号処理装置１０００の推定垂直同期信号生成部２１の概略構成図である。

[0018] 映像信号処理装置１０００は、図１に示すように、映像受信部１と、映像処理部２と、表示制御部３と、を備える。

[0019] 映像受信部１は、図１に示すように、放送受信部１１と、受信信号処理部１２とを備える。

[0020] 放送受信部１１は、例えば、テレビジョン信号の放送波を受信し、受信した放送波（信号）を、受信信号処理部１２に出力する。

[0021] 受信信号処理部１２は、放送受信部１１から出力される信号を入力し、入力された信号に対して復調処理等を行い、ベースバンドの映像信号を取得する。そして、受信信号処理部１２は、取得したベースバンドの映像信号を、映像信号Ｄｉｎとして、映像処理部２に出力する。

[0022] また、受信信号処理部１２は、取得したベースバンドの映像信号を処理するためのクロック信号（メインクロック信号）ＣＬＫおよびデータイネーブル信号ＤＥを生成し、生成したクロック信号ＣＬＫおよびデータイネーブル信号ＤＥを映像処理部２に出力する。

[0023] 映像処理部２は、図１に示すように、インターフェース部２０と、推定垂直同期信号生成部２１と、映像信号処理部２２と、ラインメモリ２３と、を備える。

[0024] インターフェース部２０は、図１に示すように、クロック信号ＣＬＫの入力用バッファ２０１と、データイネーブル信号ＤＥの入力用バッファ２０２

と、クロック信号ＣＬＫの出力用バッファ２０３と、データイネーブル信号ＤＥの出力用バッファ２０４と、を備える。

[0025] クロック信号ＣＬＫの入力用バッファ２０１は、例えば、入力インピーダンスが高く、出力インピーダンスが低いバッファであり、受信信号処理部１２から出力されたクロック信号ＣＬＫを入力する。入力用バッファ２０１は、入力したクロック信号ＣＬＫを、推定垂直同期信号生成部２１と、映像信号処理部２２と、出力用バッファ２０３とに出力する。

[0026] データイネーブル信号ＤＥの入力用バッファ２０２は、例えば、入力インピーダンスが高く、出力インピーダンスが低いバッファであり、受信信号処理部１２から出力されたデータイネーブル信号ＤＥを入力する。入力用バッファ２０２は、入力したデータイネーブル信号ＤＥを、推定垂直同期信号生成部２１と、映像信号処理部２２と、出力用バッファ２０４とに出力する。

[0027] クロック信号ＣＬＫの出力用バッファ２０３は、例えば、入力インピーダンスが高く、出力インピーダンスが低いバッファであり、入力用バッファ２０１から出力されたクロック信号ＣＬＫを入力する。出力用バッファ２０３は、入力したクロック信号ＣＬＫを、表示制御部３のタイミング制御部３１に出力する。

[0028] データイネーブル信号ＤＥの出力用バッファ２０４は、例えば、入力インピーダンスが高く、出力インピーダンスが低いバッファであり、入力用バッファ２０２から出力されたデータイネーブル信号ＤＥを入力する。出力用バッファ２０４は、入力したデータイネーブル信号ＤＥを、表示制御部３のタイミング制御部３１に出力する。

[0029] なお、インターフェース部２０において、タイミング調整用の遅延器を、クロック信号ライン、および／または、データイネーブル信号ラインに設けるようにしてもよい。

[0030] 推定垂直同期信号生成部２１は、図２に示すように、エッジ検出部２１１と、計数部２１２と、閾値生成部２１３と、比較部２１４と、ＥＶＳ（Ｅｓｔｉｍａｔｅｄ　Ｖｅｒｔｉｃａｌ　Ｓｙｎｃ）取得部２１５と、を備える

。

[0031] エッジ検出部２１１は、インターフェース部２０から出力されるデータイネーブル信号ＤＥを入力する。エッジ検出部２１１は、入力されたデータイネーブル信号ＤＥの立ち上がりエッジ（または、立ち下がりエッジ）を検出し、検出結果を示す信号をエッジ検出信号Ｅｄｅｔとして、計数部２１２と、記憶部２１３３とに出力する。

[0032] 計数部２１２は、インターフェース部２０から出力されるクロック信号ＣＬＫと、エッジ検出部２１１から出力されるエッジ検出信号Ｅｄｅｔとを入力する。計数部２１２は、クロック信号ＣＬＫによるカウント処理を実行する。具体的には、計数部２１２は、（１）エッジ検出信号Ｅｄｅｔが、データイネーブル信号ＤＥの立ち上がりエッジ（または、立ち下がりエッジ）部分が検出されたことを示す信号値である場合、カウント値をリセットし（カウント値を「０」にリセットし）、（２）それ以外の場合は、クロック信号ＣＬＫによるカウント処理を実行する。つまり、計数部２１２は、計数部２１２に入力されたクロック信号ＣＬＫのクロック数をカウントする。

[0033] 計数部２１２は、カウントした値をカウント値Ｃとして、乗算器２１３２と、比較部２１４とに出力する。

[0034] 閾値生成部２１３は、図２に示すように、レジスタ部２１３１と、乗算器２１３２と、記憶部２１３３とを備える。

[0035] レジスタ部２１３１は、乗算器２１３２において、カウント値Ｃに乗算する係数ｋについての情報を保持する。なお、レジスタ部２１３１に保持されている係数ｋは、外部からの指令により変更できるものであってもよい。レジスタ部２１３１は、保持している係数ｋを乗算器２１３２に出力する。

[0036] 乗算器２１３２は、計数部２１２から出力されるカウント値Ｃと、レジスタ部２１３１から出力される係数ｋとを入力する。乗算器２１３２は、カウント値Ｃと、係数ｋとを乗算し、乗算結果（ｋ×Ｃ）を、記憶部２１３３に出力する。

[0037] 記憶部２１３３は、乗算器２１３２から出力される乗算結果（ｋ×Ｃ）と

、エッジ検出部２１１から出力されるエッジ検出信号Ｅｄｅｔとを入力する。記憶部２１３３は、エッジ検出信号Ｅｄｅｔが、データイネーブル信号ＤＥの立ち上がりエッジ（または、立ち下がりエッジ）部分が検出されたことを示す信号値である場合の乗算結果（ｋ×Ｃ）を記憶する。

[0038] また、記憶部２１３３は、前回に記憶した乗算結果（ｋ×Ｃ）を、閾値$Ｓ_{n}$として、比較部２１４に出力する。

[0039] 比較部２１４は、計数部２１２から出力されるカウント値Ｃと、閾値生成部２１３の記憶部２１３３から出力される閾値$Ｓ_{n}$とを入力する。比較部２１４は、カウント値Ｃと閾値$Ｓ_{n}$とを比較し、比較結果を示す信号をＥＶＳ取得部２１５に出力する。

[0040] ＥＶＳ取得部２１５は、比較部２１４から比較結果を示す信号を入力する。ＥＶＳ取得部２１５は、比較結果を示す信号が、$Ｃ＜Ｓ_{n}$であることを示している信号値（例えば、信号値「０」）から、当該信号が、$Ｃ≧Ｓ_{n}$であることを示している信号値（例えば、信号値「１」）に変化した場合、その信号値を所定の期間（例えば、１クロック周期の期間）だけアクティブにした信号を、推定垂直同期信号ＥＶＳとして、映像信号処理部２２に出力する。

[0041] 映像信号処理部２２は、映像受信部１の受信信号処理部１２から出力される映像信号Ｄｉｎと、推定垂直同期信号生成部２１から出力される推定垂直同期信号ＥＶＳとを入力する。また、映像信号処理部２２は、インターフェース部２０から出力されるクロック信号ＣＬＫと、データイネーブル信号ＤＥとを入力する。映像信号処理部２２は、クロック信号ＣＬＫと、データイネーブル信号ＤＥと、推定垂直同期信号ＥＶＳとを用いて、映像信号Ｄｉｎに対して、例えば、水平方向の映像信号処理を実行する。そして、映像信号処理部２２は、当該映像信号処理後の映像信号を映像信号Ｄｏｕｔとして、表示制御部３に出力する。

[0042] また、映像信号処理部２２は、図１に示すように、ラインメモリ２３と接続されている。映像信号処理部２２は、例えば、垂直方向の映像信号処理を実行する際に、ラインメモリ２３に、適宜、映像信号を記憶保持し、所定の

映像信号処理を実行するようにしてもよい。なお、ラインメモリ２３は、映像信号処理部２２の内部に設けられてもよい。

[0043] ラインメモリ２３は、図１に示すように、映像信号処理部２２と接続されており、映像信号処理部２２からの指令に基づいて、所定の映像信号（例えば、Ｎライン分（Ｎ：自然数）の映像データ）を記憶保持する。また、ラインメモリ２３は、映像信号処理部２２からの指示に基づいて、記憶保持している映像信号（映像データ）を、映像信号処理部２２に出力する。

[0044] 表示制御部３は、図１に示すように、タイミング制御部３１と、表示パネル駆動部３２と、を備える。

[0045] タイミング制御部３１は、図１に示すように、映像処理部２から出力されるクロック信号ＣＬＫおよびデータイネーブル信号ＤＥと、映像信号処理部２２から出力される映像信号Ｄｏｕｔと、を入力する。タイミング制御部３１は、クロック信号ＣＬＫと、データイネーブル信号ＤＥとに基づいて、映像信号を表示パネル（不図示）に表示させるための駆動信号を生成する。そして、タイミング制御部３１は、表示パネルに表示させる映像信号（映像データ）とともに、生成した駆動信号を表示パネル駆動部３２に出力する。

[0046] 表示パネル駆動部３２は、タイミング制御部３１から出力される駆動信号と映像信号（映像データ）とを入力する。表示パネル駆動部３２は、当該駆動信号に基づいて、表示パネルを駆動することで（例えば、表示パネルのゲート線およびソース線を駆動することで）、映像信号を表示パネルに表示する。

[0047] なお、映像信号処理装置１０００は、表示制御部３により制御されることで、映像信号を表示する表示パネル（不図示）を備えてもよい。表示パネルは、例えば、液晶表示パネルにより実現される。

[0048] ＜１．２：映像信号処理装置の動作＞

以上のように構成された映像信号処理装置１０００の動作について、以下、説明する。

[0049] 映像受信部１では、例えば、テレビジョン信号の放送波を受信し、受信し

た放送波（信号）が、受信信号処理部１２に出力される。

[0050] 受信信号処理部１２では、放送受信部１１から出力される信号に対して復調処理等が実行され、ベースバンドの映像信号Ｄｉｎが取得される。そして、取得されたベースバンドの映像信号Ｄｉｎは、映像処理部２の映像信号処理部２２に出力される。

[0051] また、受信信号処理部１２では、取得したベースバンドの映像信号を処理するためのクロック信号（メインクロック信号）ＣＬＫおよびデータイネーブル信号ＤＥが生成される。そして、生成されたクロック信号ＣＬＫおよびデータイネーブル信号ＤＥは、映像処理部２に出力される。

[0052] 映像処理部２の推定垂直同期信号生成部２１では、受信信号処理部１２から出力されたクロック信号ＣＬＫおよびデータイネーブル信号ＤＥに基づいて、推定垂直同期信号ＥＶＳが生成される。

[0053] 推定垂直同期信号生成部２１における推定垂直同期信号ＥＶＳの生成処理について、図３を用いて、説明する。

[0054] 図３は、映像信号処理装置１０００において、推定垂直同期信号ＥＶＳを生成する場合のタイミングチャートである。具体的には、図３では、時間軸を一致させて、データイネーブル信号ＤＥと、推定垂直同期信号ＥＶＳと、計数部２１２から出力されるカウント値Ｃと、閾値生成部２１３から出力される閾値$Ｓ_{n}$と、を示している。

[0055] （時刻ｔ０～ｔ１）：

時刻ｔ０において、エッジ検出部２１１は、データイネーブル信号ＤＥの立ち上がりエッジを検出し、その検出結果を示すエッジ検出信号Ｅｄｅｔを計数部２１２に出力する。

[0056] 計数部２１２は、エッジ検出信号Ｅｄｅｔにより、データイネーブル信号ＤＥの立ち上がりエッジが検出されたことを認識すると、カウント値Ｃを「０」にリセットする。そして、時刻ｔ０～ｔ１の期間において、クロック信号ＣＬＫが入力されるごとに（例えば、クロック信号の立ち上がりエッジが検出されるごとに）、カウント値Ｃを「＋１」だけインクリメントすること

で、カウント処理を実行する。計数部２１２は、カウント値Ｃがリセットされるまで、上記カウント処理を繰り返し実行する。なお、時刻ｔ１におけるカウント値を$Ｔ_1$と表記する。すなわち、計数部２１２から出力される時刻ｔ１のカウント値Ｃは、

$Ｃ＝Ｔ_1$

である。

[0057] カウント値Ｃは、計数部２１２から閾値生成部２１３の乗算器２１３２に出力される。

[0058] 乗算器２１３２では、レジスタ部２１３１から出力される係数ｋと、カウント値Ｃとが乗算される。そして、乗算結果（Ｃ×ｋ）は、記憶部２１３３に出力される。なお、本実施形態では、ｋ＝２として、以下、説明する。

[0059] 記憶部２１３３では、エッジ検出部２１１から出力されるエッジ検出信号Ｅｄｅｔがアクディブである場合に、乗算器２１３２からの出力（乗算結果（Ｃ×ｋ））を記憶する。例えば、時刻ｔ１において、エッジ検出部２１１が、データイネーブル信号ＤＥの立ち上がりエッジを検出するので、エッジ検出部２１１から記憶部２１３３に出力されるエッジ検出信号Ｅｄｅｔはアクディブである。したがって、記憶部２１３３は、時刻ｔ１におけるカウント値Ｃ（$＝Ｔ_1$）と係数ｋ（＝２）との乗算結果（$２×Ｃ＝２×Ｔ_1$）を記憶する。

[0060] 時刻ｔ０～ｔ１の期間において、記憶部２１３３は、前回、エッジ検出信号Ｅｄｅｔがアクディブとなったときに記憶した乗算器２１３２からの出力を$Ｓ_n$（$＝Ｓ_0$）として、比較部２１４に出力する。すなわち、記憶部２１３３は、時刻ｔ０における乗算器２１３２からの出力（これを$２×Ｔ_0$とする）を$Ｓ_n$（$＝Ｓ_0$）として、比較部２１４に出力する。

[0061] 時刻ｔ０～ｔ１の期間において、比較部２１４は、記憶部２１３３からの出力$Ｓ_0$（$＝２×Ｔ_0$）と、計数部２１２からの出力Ｃとを比較する。

[0062] 図３に示すように、時刻ｔ０～ｔ１の期間において、

$Ｃ＜Ｓ_0$（$＝２×Ｔ_0$）

である。したがって、比較部２１４は、時刻ｔ０～ｔ１の期間において、計数部２１２からの出力Ｃが、$Ｓ_0$（＝２×$Ｔ_0$）よりも小さい値であることを示す値（本実施形態では、この値を「０」とする）をＥＶＳ取得部２１５に出力する。

[0063] ＥＶＳ取得部２１５は、時刻ｔ０～ｔ１の期間において、比較部２１４から出力される値が「０」であるので、推定垂直同期信号ＥＶＳの信号値を非アクティブであることを示す値（本実施形態では、この値を「０」とする）として、映像信号処理部２２に出力する。

[0064] （時刻ｔ１～ｔ２）：

時刻ｔ１において、エッジ検出部２１１は、データイネーブル信号ＤＥの立ち上がりエッジを検出し、その検出結果を示すエッジ検出信号Ｅｄｅｔを計数部２１２に出力する。

[0065] 計数部２１２は、エッジ検出信号Ｅｄｅｔに基づいて、時刻ｔ１において、カウント値を「０」にリセットする。そして、時刻ｔ１～ｔ２の期間において、クロック信号ＣＬＫが入力されるごとに（例えば、クロック信号の立ち上がりエッジが検出されるごとに）、カウント値を「＋１」だけインクリメントすることで、カウント処理を実行する。計数部２１２は、カウント値Ｃがリセットされるまで、上記カウント処理を繰り返し実行する。なお、時刻ｔ２におけるカウント値を$Ｔ_2$と表記する。すなわち、計数部２１２から出力される時刻ｔ２のカウント値Ｃは、

$$Ｃ＝Ｔ_2$$

である。

[0066] カウント値Ｃ（＝$Ｔ_2$）は、計数部２１２から閾値生成部２１３の乗算器２１３２に出力される。

[0067] 乗算器２１３２では、レジスタ部２１３１から出力される係数ｋと、カウント値Ｃとが乗算される。そして、乗算結果（Ｃ×ｋ）は、記憶部２１３３に出力される。

[0068] 記憶部２１３３では、エッジ検出部２１１から出力されるエッジ検出信号

ＥｄｅｔがアクディブでＡる場合に、乗算器２１３２からの出力（乗算結果（Ｃ×ｋ））を記憶する。時刻ｔ２において、エッジ検出部２１１が、データイネーブル信号ＤＥの立ち上がりエッジを検出するので、時刻ｔ２において、エッジ検出部２１１から記憶部２１３３に出力されるエッジ検出信号Ｅｄｅｔはアクディブである。したがって、記憶部２１３３は、時刻ｔ２におけるカウント値Ｃ（＝$Ｔ_2$）と係数ｋ（＝２）との乗算結果（２×Ｃ＝２×$Ｔ_2$）を記憶する。

[0069] 時刻ｔ１～ｔ２の期間において、記憶部２１３３は、前回（時刻ｔ１において）、エッジ検出信号Ｅｄｅｔがアクディブとなったときに記憶した乗算器２１３２からの出力を$Ｓ_1$（＝２×$Ｔ_1$）として、比較部２１４に出力する。すなわち、記憶部２１３３は、時刻ｔ１における乗算器２１３２からの出力（＝２×$Ｔ_1$）を$Ｓ_1$として、比較部２１４に出力する。

[0070] 時刻ｔ１～ｔ２の期間において、比較部２１４は、記憶部２１３３からの出力$Ｓ_1$（＝２×$Ｔ_1$）と、計数部２１２からの出力Ｃとを比較する。

[0071] 図３に示すように、時刻ｔ１～ｔ２の期間において、

Ｃ＜$Ｓ_1$（＝２×$Ｔ_1$）

である。したがって、比較部２１４は、時刻ｔ１～ｔ２の期間において、計数部２１２からの出力Ｃが、$Ｓ_1$（＝２×$Ｔ_1$）よりも小さい値であることを示す値「０」をＥＶＳ取得部２１５に出力する。

[0072] ＥＶＳ取得部２１５は、時刻ｔ１～ｔ２の期間において、比較部２１４から出力される値が「０」であるので、推定垂直同期信号ＥＶＳの信号値を非アクティブであることを示す値「０」として、映像信号処理部２２に出力する。

[0073] （時刻ｔ２～ｔ３）：

時刻ｔ２～ｔ３では、上記時刻ｔ１～ｔ２と同様の処理が実行される。

[0074] （時刻ｔ３～ｔ４）：

時刻ｔ３～ｔ４の期間では、図３に示すように、時刻ｔ＿ｂｔｓ～ｔ４の期間が、データイネーブル信号ＤＥのブランキング期間（図３に示す期間Ｂ

Ｔ）である。なお、図３では、説明便宜のため、データイネーブル信号ＤＥのブランキング期間を、約２Ｈ（映像信号の２ライン分）に相当する期間として図示しているが、データイネーブル信号ＤＥのブランキング期間は、より長い期間であってもよい。また、データイネーブル信号ＤＥのブランキング期間は、例えば、ＮＴＳＣ方式テレビジョン信号等の垂直帰線期間に対応する期間であってもよい。

[0075] 時刻ｔ３において、エッジ検出部２１１は、データイネーブル信号ＤＥの立ち上がりエッジを検出し、その検出結果を示すエッジ検出信号Ｅｄｅｔを計数部２１２に出力する。

[0076] 計数部２１２は、エッジ検出信号Ｅｄｅｔに基づいて、時刻ｔ３において、カウント値を「０」にリセットする。そして、時刻ｔ３～ｔ４の期間において、クロック信号ＣＬＫが入力されるごとに（例えば、クロック信号の立ち上がりエッジが検出されるごとに）、カウント値を「＋１」だけインクリメントすることで、カウント処理を実行する。

[0077] 時刻ｔ３～ｔ４の期間において、記憶部２１３３は、時刻ｔ３において、エッジ検出信号Ｅｄｅｔがアクディブとなったときに記憶した乗算器２１３２からの出力をS_3（＝２×T_3）として、比較部２１４に出力する。すなわち、記憶部２１３３は、時刻ｔ３における乗算器２１３２からの出力（＝２×T_3）をS_3として、比較部２１４に出力する。

[0078] 時刻ｔ３～ｔ４の期間において、比較部２１４は、記憶部２１３３からの出力S_3（＝２×T_3）と、計数部２１２からの出力Ｃとを比較する。

[0079] 図３に示すように、時刻ｔ３から時刻ｔ＿ｅｖｓの期間（時刻ｔ＿ｅｖｓを含まない期間）において、

$C < S_3$（＝２×T_3）

である。したがって、比較部２１４は、時刻ｔ３から時刻ｔ＿ｅｖｓの期間（時刻ｔ＿ｅｖｓを含まない期間）において、計数部２１２からの出力Ｃが、S_3（＝２×T_3）よりも小さい値であることを示す値「０」をＥＶＳ取得部２１５に出力する。

[0080] ＥＶＳ取得部２１５は、時刻ｔ３から時刻ｔ＿ｅｖｓの期間（時刻ｔ＿ｅｖｓを含まない期間）において、比較部２１４から出力される値が「０」であるので、推定垂直同期信号ＥＶＳの信号値を非アクティブであることを示す値「０」として、映像信号処理部２２に出力する。

[0081] 時刻ｔ＿ｅｖｓにおいて、

$C = S_3$（＝２×T_3）

である。したがって、比較部２１４は、時刻ｔ＿ｅｖｓにおいて、計数部２１２からの出力Ｃが、S_3（＝２×T_3）以上であることを示す値「１」をＥＶＳ取得部２１５に出力する。

[0082] ＥＶＳ取得部２１５は、時刻ｔ＿ｅｖｓにおいて、比較部２１４から出力される値が「０」から「１」に変化したことを検出し、推定垂直同期信号ＥＶＳの信号値をアクティブであることを示す値「１」にして、映像信号処理部２２に出力する。なお、ＥＶＳ取得部２１５は、比較部２１４から出力される値が「０」から「１」に変化したことを検出した場合、例えば、推定垂直同期信号ＥＶＳの信号値を、１クロック周期の間のみ、アクティブであることを示す値「１」にして、映像信号処理部２２に出力する。

[0083] 図３に示すように、推定垂直同期信号ＥＶＳの信号値がアクティブとなるタイミングは、時刻ｔ＿ｅｖｓであり、データイネーブル信号ＤＥの立ち上がりエッジが検出された時刻ｔ３から２×（時刻ｔ２～ｔ３の時間）の時間が経過した時刻である。つまり、推定垂直同期信号ＥＶＳの信号値がアクティブとなるタイミングは、時刻ｔ３から、時刻ｔ２～ｔ３におけるクロックカウント数T_3の２倍の値に、時刻ｔ２～ｔ３におけるクロック信号ＣＬＫの平均クロック周期を乗算した値に相当する時間が経過した時刻である。これを、図３において、時刻ｔ３～ｔ＿ｅｖｓの期間に「２ＴＴ$_3$」（クロック信号ＣＬＫのクロックカウント数２T_3分に相当する期間）として示している。なお、「２ＴＴ$_3$」は、上記の通り、時刻ｔ３から、時刻ｔ２～ｔ３におけるクロックカウント数T_3の２倍（ｋ倍）の値に、時刻ｔ２～ｔ３におけるクロック信号ＣＬＫの平均クロック周期を乗算した値に相当する時間である。ま

た、図３において、「ＴＴ$_2$」等も同様である。例えば、図３において、「ＴＴ$_2$」で示した期間は、時刻ｔ１～ｔ２のクロックカウント数Ｔ$_2$に、時刻ｔ１～ｔ２におけるクロック信号ＣＬＫの平均クロック周期を乗算した値に相当する時間である。

[0084] 時刻ｔ＿ｅｖｓから時刻ｔ４までの期間(時刻ｔ＿ｅｖｓを含まない期間)において、比較部２１４は、記憶部２１３３からの出力Ｓ$_3$（＝２×Ｔ$_3$）と、計数部２１２からの出力Ｃとを比較する。

[0085] 図３に示すように、時刻ｔ＿ｅｖｓから時刻ｔ４までの期間(時刻ｔ＿ｅｖｓを含まない期間)において、

Ｃ＞Ｓ$_3$（＝２×Ｔ$_3$）

である。したがって、比較部２１４は、時刻ｔ＿ｅｖｓから時刻ｔ４までの期間(時刻ｔ＿ｅｖｓを含まない期間)において、計数部２１２からの出力Ｃが、Ｓ$_3$（＝２×Ｔ$_3$）よりも大きい値であることを示す値「１」をＥＶＳ取得部２１５に出力する。

[0086] ＥＶＳ取得部２１５は、時刻ｔ＿ｅｖｓから時刻ｔ４までの期間(時刻ｔ＿ｅｖｓを含まない期間)において、比較部２１４から出力される値が「１」であるので（比較部２１４からの出力値に変化がないので）、推定垂直同期信号ＥＶＳの信号値を非アクティブであることを示す値「０」として、映像信号処理部２２に出力する。

[0087] （時刻ｔ４～ｔ７）：

時刻ｔ４～ｔ７では、上記時刻ｔ１～ｔ２と同様の処理が実行される。

[0088] なお、時刻ｔ４～ｔ５において、図３から分かるように、閾値Ｓ$_4$＝２Ｔ$_4$に設定されており、Ｔ$_4$が大きな値であるため、閾値Ｓ$_4$も大きな値に設定される。図３から分かるように、時刻ｔ４～ｔ５において、カウント値Ｃは、閾値Ｓ$_4$を超えることはない。

[0089] 以上のように、時刻ｔ３～ｔ４の期間において、比較部２１４からの出力値が変化する時刻ｔ＿ｅｖｓにおいてのみ、推定垂直同期信号ＥＶＳの信号値がアクティブになる。つまり、推定垂直同期信号ＥＶＳは、データイネー

ブル信号ＤＥの立ち上がりエッジを検出した時刻ｔ３から、時刻ｔ２～ｔ３におけるクロックカウント数Ｔ３の２倍の値に、時刻ｔ２～ｔ３におけるクロック信号ＣＬＫの平均クロック周期を乗算した値に相当する時間が経過した時刻において、アクティブになる。したがって、映像信号処理装置１０００では、推定垂直同期信号生成部２１により、上記のような処理が実行されることで、垂直同期信号がない場合であっても、データイネーブル信号ＤＥのブランキング期間（垂直帰線期間に相当する期間）の開始時刻に近い時刻（時刻ｔ＿ｅｖｓ）において、推定垂直同期信号を発生させることができる（推定垂直同期信号ＥＶＳの信号値をアクティブにすることができる）。

[0090] 以上のように、映像処理部２の推定垂直同期信号生成部２１では、受信信号処理部１２から出力されインターフェース部２０を介して入力された、クロック信号ＣＬＫおよびデータイネーブル信号ＤＥに基づいて、推定垂直同期信号ＥＶＳが生成される。そして、生成された推定垂直同期信号ＥＶＳは、映像信号処理部２２に出力される。

[0091] 映像信号処理部２２では、推定垂直同期信号生成部２１により生成された推定垂直同期信号ＥＶＳを用いて、映像信号Ｄｉｎに対して、例えば、垂直方向の映像信号処理が実行される。例えば、映像信号処理部２２が垂直方向の映像信号処理を実行する場合、推定垂直同期信号ＥＶＳの信号値がアクティブになる時刻が、データイネーブル信号ＤＥのブランキング期間（垂直帰線期間に相当する期間）の開始時刻に近い時刻（図３の場合の時刻ｔ＿ｅｖｓ）であるので、必要となるラインメモリの容量が少なくすることができる。つまり、推定垂直同期信号ＥＶＳにより、データイネーブル信号ＤＥのブランキング期間（垂直帰線期間に相当する期間）を速く検出することできるため、データイネーブル信号ＤＥのブランキング期間を検出するまでに、記憶保持しておく映像信号のライン数が少なくてすむ。例えば、画面下端の映像処理を実行する場合、データイネーブル信号ＤＥのブランキング期間（垂直帰線期間に相当する期間）が検出するまで、所定のライン数の映像信号を記憶保持しなければならない場合があり、そのような場合であっても、推定

垂直同期信号ＥＶＳにより、データイネーブル信号ＤＥのブランキング期間（垂直帰線期間に相当する期間）を素早く検出することができるので、必要となるラインメモリの容量を低減することができる。

[0092] また、映像信号処理部２２では、推定垂直同期信号ＥＶＳがアクティブになった時刻により、データイネーブル信号ＤＥのブランキング期間（垂直帰線期間に相当する期間）を検出することができ、その検出時刻に基づいて、データイネーブル信号ＤＥの立ち上がりエッジをカウントすることで、処理対象の映像信号が、１フレーム中の何ライン目の信号であることを把握することができる。これにより、映像信号処理部２２では、垂直同期信号がない場合であっても、推定垂直同期信号ＥＶＳにより、適切に、垂直方向の映像信号処理を実行することができる。

[0093] 以上のようにして、映像信号処理部２２により映像信号処理が実行された映像信号Ｄｏｕｔは、表示制御部３のタイミング制御部３１に出力される。

[0094] 表示制御部３のタイミング制御部３１では、クロック信号ＣＬＫと、データイネーブル信号ＤＥとに基づいて、映像信号Ｄｏｕｔを表示パネルに表示させるための駆動信号が生成される。そして、生成された駆動信号は、映像信号Ｄｏｕｔとともに、表示パネル駆動部３２に出力される。

[0095] 表示パネル駆動部３２では、タイミング制御部３１により生成された駆動信号に基づいて、映像信号Ｄｏｕｔが表示パネルに表示されるように、表示パネルを駆動する。これにより、表示パネルに映像信号Ｄｏｕｔにより形成される映像が表示される。

[0096] 以上のように、映像信号処理装置１０００では、推定垂直同期信号生成部２１が、データイネーブル信号ＤＥの立ち上がりエッジ間の期間P_n（時刻t_{n-1}～t_nの期間）のクロック数をカウントし、そのカウント値T_n（時刻t_nにおけるカウント値）に係数ｋ（例えば、ｋ＝２）を乗算した値を、次のデータイネーブル信号ＤＥの立ち上がりエッジ間の期間P_{n+1}（時刻t_n～t_{n+1}の期間）における閾値$S_n = k \times T_n$として設定する。映像信号処理装置１０００では、期間P_{n+1}（時刻t_n～t_{n+1}の期間）において、クロック数のカ

ウント値Ｃと、閾値$Ｓ_{n}$とを比較し、カウント値Ｃと閾値$Ｓ_{n}$の大小関係に変化が生じたとき（図３の時刻ｔ＿ｅｖｓの状況に相当）に、推定垂直同期信号ＥＶＳの信号値をアクティブにする。したがって、映像信号処理装置１０００では、垂直同期信号がない場合であっても、データイネーブル信号ＤＥのブランキング期間（垂直帰線期間に相当する期間）の開始時刻に近い時刻（例えば、図３の時刻ｔ＿ｅｖｓ）において、推定垂直同期信号を発生させることができる（推定垂直同期信号ＥＶＳの信号値をアクティブにすることができる）。

[0097] そして、映像信号処理装置１０００では、上記のようにして生成された推定垂直同期信号ＥＶＳを用いて、例えば、垂直方向の映像信号処理を実行することで、必要となるラインメモリの容量を低減させながら、適切な映像信号処理を実行することができる。

[0098] さらに、映像信号処理装置１０００では、上記の通り、データイネーブル信号ＤＥの立ち上がりエッジ間の期間$Ｐ_{n}$（時刻$ｔ_{n-1}$～$ｔ_{n}$の期間）のクロックカウント数$Ｔ_{n}$に基づいて、期間$Ｐ_{n+1}$（時刻$ｔ_{n}$～$ｔ_{n+1}$の期間）における閾値$Ｓ_{n}＝ｋ×Ｔ_{n}$を設定し、推定垂直同期信号ＥＶＳを生成する処理を実行するので、クロック周波数が変動した場合や、１水平期間（１Ｈの期間）が変動した場合や、１フレーム中のライン数が変動した場合であっても、適切に、推定垂直同期信号ＥＶＳを生成することができる。つまり、映像信号処理装置１０００では、固定の閾値を用いて、データイネーブル信号ＤＥのブランキング期間（垂直帰線期間に相当する期間）を検出するわけではないので、入力される映像信号や、クロック信号等が変化した場合であっても、データイネーブル信号ＤＥのブランキング期間（垂直帰線期間に相当する期間）を適切に検出する推定垂直同期信号ＥＶＳを生成することができる。例えば、液晶テレビ等において、電磁波輻射（ＥＭＩ）を抑制するために、スペクトラム拡散されたクロック信号を用いることがあり、このような場合、１水平期間のクロック数がライン毎に変動することがある。このような液晶テレビ等においても、映像信号処理装置１０００を適用することで、クロック

数の変動がある場合であっても、適切に、推定垂直同期信号ＥＶＳを生成することができる。

[0099] また、液晶テレビ等において、１フレーム中のライン数を多少変動させて、入力する映像信号と出力する液晶パネル（表示パネル）との同期をとる場合があるが、このような場合においても、映像信号処理装置１０００を適用することで、適切に、推定垂直同期信号ＥＶＳを生成することができる。

[0100] また、映像信号処理装置１０００では、上記のようにして生成された推定垂直同期信号ＥＶＳを用いて、垂直方向の映像信号処理を実行することができるので、垂直同期信号がない場合、あるいは、推定垂直同期信号がない場合に、適切に処理することができなかった映像処理を適切に処理することができる。

[0101] 例えば、２次元画像上で、注目画素を中心とする５画素×５画素の画像領域を用いて、注目画素に対してフィルタ処理（５×５のフィルタ係数によりフィルタ処理）を行う場合を、図４を用いて、説明する。

[0102] 図４は、映像信号により形成される画像Ｉｍｇ１を模式的に示した図である。説明便宜のため、画像Ｉｍｇ１は、水平方向の画素数が１９２０画素であり、垂直方向の画素数が１０８０画素であるものとする。

[0103] 図４では、画像Ｉｍｇ１の第１番目のラインＬ１から第５番目のラインＬ５までの画像領域の一部と、画像Ｉｍｇ１の第１０７６番目のラインＬ１０７６から第１０８０番目のラインＬ１０８０までの画像領域の一部と、を示している。

[0104] 図４に示す画素Ｐ２あるいは画素Ｐ３を処理対象（注目画素）として、５×５のフィルタ係数によりフィルタ処理を実行する場合、垂直同期信号あるいは推定垂直同期信号がなくても、５×５のフィルタ係数を乗算する対象の画素（５画素×５画素）が、注目画素の周辺に存在するため、適切にフィルタ処理が実行される。

[0105] 一方、図４に示す画素Ｐ１あるいは画素Ｐ４を処理対象（注目画素）として、５×５のフィルタ係数によりフィルタ処理を実行する場合、５×５のフ

ィルタ係数を乗算する対象の画素（５画素×５画素）が、注目画素の周辺に存在しない部分があるため、適切にフィルタ処理が実行されない。

[0106] 図４に示す画素Ｐ１を処理対象（注目画素）とする場合、垂直同期信号あるいは推定垂直同期信号がないと、図４に示す領域ＡＲ１をフィルタ処理対象として、不適切なフィルタ処理が実行されてしまう。つまり、第１ライン目の画素Ｐ１に対してフィルタ処理を行う場合、垂直同期信号あるいは推定垂直同期信号がないと、画素Ｐ１の上の２ライン分のデータ（１０画素分のデータ）に対して、ラインメモリに保持されている１フレーム前の画像の最下部２ライン分のデータ（１フレーム前の画像の第１０７９ライン目のデータと、第１０８０ライン目のデータ）を使用してフィルタ処理が実行されてしまう。このように、垂直同期信号あるいは推定垂直同期信号がないと、どのラインの映像信号に対して映像信号処理（例えば、フィルタ処理）を実行しているのか把握できない。その結果、上記のように、不適切な映像信号処理（例えば、フィルタ処理）が実行されてしまう。

[0107] 一方、映像信号処理装置１０００では、垂直同期信号がない場合であっても、推定垂直同期信号ＥＶＳを生成することができ、映像信号処理部２２は、推定垂直同期信号ＥＶＳにより、処理対象の画素がどのラインに含まれる画素であるかを適切に把握することができる。つまり、映像信号処理装置１０００では、垂直同期信号がない場合であっても、推定垂直同期信号ＥＶＳにより、画素Ｐ１が第１ラインに含まれる画素であることが分かる。したがって、映像信号処理装置１０００では、例えば、処理対象画素を画素Ｐ１として、５×５のフィルタ係数によるフィルタ処理を行う場合、画素Ｐ１の上の２ライン分のデータが存在しないと判定し、例外処理（例えば、領域ＡＲ１に含まれる第１～第３ラインの１５個の画素を用いたフィルタ処理）を行うことができる。その結果、映像信号処理装置１０００では、画素Ｐ１を処理対象画素とする場合のように、映像信号処理（例えば、５×５のフィルタ係数によるフィルタ処理）を実行するためのデータが不足する場合であっても、不適切な映像信号処理が実行されることを適切に防止することができる

。

[0108] 図４に示す画素Ｐ４を処理対象（注目画素）とする場合、垂直同期信号あるいは推定垂直同期信号がないと、図４に示す領域ＡＲ４をフィルタ処理対象として、不適切なフィルタ処理が実行されてしまう。つまり、第１０８０ライン目の画素Ｐ４に対してフィルタ処理を行う場合、垂直同期信号あるいは推定垂直同期信号がないと、画素Ｐ４の下の２ライン分のデータ（１０画素分のデータ）に対して、１フレーム後の画像の最上部２ライン分のデータ（１フレーム後の画像の第１ライン目のデータと、第２ライン目のデータ）を使用してフィルタ処理が実行されてしまう。このように、垂直同期信号あるいは推定垂直同期信号がないと、どのラインの映像信号に対して映像信号処理（例えば、フィルタ処理）を実行しているのか把握できない。その結果、上記のように、不適切な映像信号処理（例えば、フィルタ処理）が実行されてしまう。

[0109] 一方、映像信号処理装置１０００では、垂直同期信号がない場合であっても、推定垂直同期信号ＥＶＳを生成することができ、映像信号処理部２２は、推定垂直同期信号ＥＶＳにより、処理対象の画素がどのラインに含まれる画素であるかを適切に把握することができる。つまり、映像信号処理装置１０００では、垂直同期信号がない場合であっても、推定垂直同期信号ＥＶＳにより、画素Ｐ４が第１０８０ラインに含まれる画素であることが分かる。したがって、映像信号処理装置１０００では、例えば、処理対象画素を画素Ｐ４として、５×５のフィルタ係数によるフィルタ処理を行う場合、画素Ｐ４の下の２ライン分のデータが存在しないと判定し、例外処理（例えば、領域ＡＲ４に含まれる第１０７８～第１０８０ラインの１５個の画素を用いたフィルタ処理）を行うことができる。その結果、映像信号処理装置１０００では、画素Ｐ４を処理対象画素とする場合のように、映像信号処理（例えば、５×５のフィルタ係数によるフィルタ処理）を実行するためのデータが不足する場合であっても、不適切な映像信号処理が実行されることを適切に防止することができる。

[0110] このように、映像信号処理装置１０００では、推定垂直同期信号生成部２１により生成された推定垂直同期信号ＥＶＳを用いて、垂直方向の映像信号処理を実行することができるので、垂直同期信号がない場合、あるいは、推定垂直同期信号がない場合に、適切に処理することができなかった映像処理を適切に処理することができる。

[0111] ≪第１変形例≫

次に、第１実施形態の第１変形例について、説明する。

[0112] なお、以下では、本変形例に特有の部分について、説明し、上記実施形態と同様の部分については、同一符号を付し、詳細な説明を省略する。

[0113] 第１実施形態の映像信号処理装置１０００の推定垂直同期信号生成部２１のエッジ検出部２１１では、データイネーブル信号ＤＥの立ち上がりエッジを検出していたが、本変形例の映像信号処理装置のエッジ検出部２１１では、データイネーブル信号ＤＥの立ち下がりエッジを検出し、立ち下がりエッジを検出したときに、エッジ検出信号Ｅｄｅｔをアクティブにする。それ以外については、本変形例の映像信号処理装置は、第１実施形態の映像信号処理装置１０００と同様である。

[0114] 図５は、本変形例の映像信号処理装置において、推定垂直同期信号ＥＶＳを生成する場合のタイミングチャートである。具体的には、図５では、図３と同様に、時間軸を一致させて、データイネーブル信号ＤＥと、推定垂直同期信号ＥＶＳと、計数部２１２から出力されるカウント値Ｃと、閾値生成部２１３から出力される閾値$Ｓ_{n}$と、を示している。

[0115] 図５から分かるように、本変形例の映像信号処理装置では、計数部２１２から出力されるカウント値Ｃが、データイネーブル信号ＤＥの立ち下がりエッジが検出された時刻からカウントされる。そして、図５に示すように、本変形例の映像信号処理装置では、推定垂直同期信号ＥＶＳの信号値がアクティブとなるタイミングは、時刻ｔ＿ｅｖｓであり、データイネーブル信号ＤＥの立ち下がりエッジが検出された時刻ｔ３から２×（時刻ｔ２～ｔ３の時間）の時間が経過した時刻である。つまり、推定垂直同期信号ＥＶＳの信号

値がアクティブとなるタイミングは、時刻ｔ３から、時刻ｔ２～ｔ３におけるクロックカウント数T_3の２倍（ｋ倍）の値に、時刻ｔ２～ｔ３におけるクロック信号ＣＬＫの平均クロック周期を乗算した値に相当する時間が経過した時刻である。これを、図５において、時刻ｔ３～ｔ＿ｅｖｓの期間に「２TT_3」（クロック信号ＣＬＫのクロックカウント数２T_3分に相当する期間）として示している。

[0116] このように、本変形例の映像信号処理装置においても、第１実施形態の映像信号処理装置１０００と同様に、垂直同期信号がない場合であっても、データイネーブル信号ＤＥのブランキング期間（垂直帰線期間に相当する期間）の開始時刻に近い時刻（例えば、図５の時刻ｔ＿ｅｖｓ）において、推定垂直同期信号を発生させることができる（推定垂直同期信号ＥＶＳの信号値をアクティブにすることができる）。

[0117] ≪第２変形例≫

次に、第１実施形態の第２変形例について、説明する。

[0118] なお、以下では、本変形例に特有の部分について、説明し、上記実施形態と同様の部分については、同一符号を付し、詳細な説明を省略する。

[0119] 図６に、本変形例の推定垂直同期信号生成部２１Ａの概略構成図を示す。

[0120] 本変形例の映像信号処理装置は、第１実施形態の映像信号処理装置１０００において、推定垂直同期信号生成部２１を、推定垂直同期信号生成部２１Ａに置換した構成を有している。それ以外については、本変形例の映像信号処理装置は、第１実施形態の映像信号処理装置１０００と同様である。

[0121] 図６に示すように、推定垂直同期信号生成部２１Ａは、第１実施形態の推定垂直同期信号生成部２１において、閾値生成部２１３を閾値生成部２１３Ａに置換した構成を有している。

[0122] 閾値生成部２１３Ａは、図６に示すように、閾値生成部２１３において、レジスタ部２１３１および乗算器２１３２と、記憶部２１３３との位置を入れ替えた構成を有している。

[0123] 記憶部２１３３は、計数部２１２から出力されるカウント値Ｃを、エッジ

検出信号Ｅｄｅｔがアクティブになるタイミングで記憶する。また、記憶部２１３３は、前回に記憶したカウント値Ｃ（＝$Ｔ_{n}$）を乗算器２１３２に出力する。

[0124] 乗算器２１３２は、レジスタ部２１３１から出力される係数ｋと、前回に記憶したカウント値Ｃ（＝$Ｔ_{n}$）を乗算し、乗算結果（ｋ×Ｃ）を、閾値$Ｓ_{n}$として、比較部２１４に出力する。

[0125] このように処理することで、本変形例の映像信号処理装置においても、第１実施形態と同じ値となる閾値$Ｓ_{n}$を取得することができる。したがって、本変形例の映像信号処理装置においても、第１実施形態と同様の処理を実行することができる。

[0126] なお、本変形例のエッジ検出部２１１においても、第１実施形態の第１変形例と同様に、立ち下がりエッジを検出してもよい。

[0127] ≪第３変形例≫

次に、第１実施形態の第３変形例について、説明する。

[0128] なお、以下では、本変形例に特有の部分について、説明し、上記実施形態と同様の部分については、同一符号を付し、詳細な説明を省略する。

[0129] 図７に、本変形例の映像信号処理装置１０００Ａの概略構成図を示す。

[0130] 図７に示すように、映像信号処理装置１０００Ａは、第１実施形態の映像信号処理装置１０００において、映像受信部１を、映像入力部１Ａに置換した構成を有している。

[0131] 映像入力部１Ａは、図７に示すように、映像信号入力部１１Ａと、入力信号処理部１２Ａとを備える。

[0132] 映像信号入力部１１Ａは、例えば、映像再生装置ｅｘ１（例えば、ＤＶＤプレーヤー、ＢＤプレーヤー、ＨＤＤ再生装置等）から出力される映像信号を入力する。映像再生装置ｅｘ１から出力される映像信号は、例えば、通信インターフェース規格（例えば、ＨＤＭＩやＩＥＥＥ１３９４）に従う信号である。映像信号入力部１１Ａは、入力された映像信号を、ベースバンドの映像信号に変換し、変換した映像信号を入力信号処理部１２Ａに出力する。

[0133] 入力信号処理部１２Ａは、映像信号入力部１１Ａから出力されるベースバンドの映像信号を入力とする。入力信号処理部１２Ａは、入力されたベースバンドの映像信号を、映像信号Ｄｉｎとして、映像処理部２の映像信号処理部２２に出力する。

[0134] また、入力信号処理部１２Ａは、映像信号入力部１１Ａから入力されたベースバンドの映像信号を処理するためのクロック信号ＣＬＫおよびデータイネーブル信号ＤＥを生成し、生成したクロック信号ＣＬＫおよびデータイネーブル信号ＤＥを映像処理部２のインターフェース部２０に出力する。

[0135] 本変形例の映像信号処理装置１０００Ａの映像処理部２、表示制御部３の処理は、上記実施形態（変形例を含む）と同様である。

[0136] 以上のように、本変形例の映像信号処理装置１０００Ａでは、映像再生装置ｅｘ１（例えば、ＤＶＤプレーヤー、ＢＤプレーヤー、ＨＤＤ再生装置等）から出力される映像信号が入力される場合においても、データイネーブル信号に基づいて、データイネーブル信号のブランキング期間（垂直帰線期間に相当する期間）の開始時刻に近い時刻において、推定した垂直同期信号（推定垂直同期信号）を発生させることができる。

[0137] また上記実施形態（変形例を含む）と同様に、映像信号処理装置１０００Ａでは、推定垂直同期信号生成部２１により生成された推定垂直同期信号ＥＶＳを用いて、垂直方向の映像信号処理を実行することができるので、垂直同期信号がない場合、あるいは、推定垂直同期信号がない場合に、適切に処理することができなかった映像処理を適切に処理することができる。

[0138] ≪第４変形例≫

次に、第１実施形態の第４変形例について、説明する。

[0139] なお、以下では、本変形例に特有の部分について、説明し、上記実施形態と同様の部分については、同一符号を付し、詳細な説明を省略する。

[0140] 図８に、本変形例の映像信号処理装置１０００Ｂの概略構成図を示す。

[0141] 図８に示すように、映像信号処理装置１０００Ｂは、第１実施形態の映像信号処理装置１０００において、表示制御部３を、映像記録部３Ａに置換し

た構成を有している。

[0142] 映像記録部３Ａは、図８に示すように、映像信号変換部３１Ａと、映像信号書き込み部３２Ａと、記録部３３とを備える。

[0143] 映像信号変換部３１Ａは、図８に示すように、映像処理部２から出力されるクロック信号ＣＬＫと、データイネーブル信号ＤＥと、映像信号Ｄｏｕｔとを入力する。映像信号変換部３１Ａは、クロック信号ＣＬＫおよびデータイネーブル信号ＤＥに基づいて、映像信号Ｄｏｕｔを記録部３３（例えば、記録メディア）に書き込みための信号に変換する処理（例えば、圧縮符号化処理）を実行し、書き込み用データを生成する。そして、映像信号変換部３１Ａは、生成した書き込み用データを映像信号書き込み部３２Ａに出力する。

[0144] 映像信号書き込み部３２Ａは、映像信号変換部３１Ａから出力される書き込み用データを入力し、入力した書き込み用データを記録部３３（例えば、記録メディア）に書き込む。

[0145] 記録部３３は、例えば、記録メディア(例えば、ハードディスク、フラッシュメモリ、光磁気ディスク、大容量ＤＶＤ、次世代ＤＶＤ、半導体メモリ等)である。記録部３３では、映像信号書き込み部３２Ａの制御に従い、映像信号書き込み部３２Ａからのデータが書き込まれる。なお、記録部３３は、映像記録部３Ａから脱着可能な記録メディアであってもよい。

[0146] 本変形例の映像信号処理装置１０００Ｂの映像受信部１、映像処理部２の処理は、上記実施形態（変形例を含む）と同様である。

[0147] 以上のように、本変形例の映像信号処理装置１０００Ｂでは、上記実施形態（変形例を含む）と同様、データイネーブル信号に基づいて、データイネーブル信号のブランキング期間（垂直帰線期間に相当する期間）の開始時刻に近い時刻において、推定した垂直同期信号（推定垂直同期信号）を発生させることができる。そして、本変形例の映像信号処理装置１０００Ｂでは、推定垂直同期信号を用いて処理された映像信号Ｄｏｕｔを、映像記録部３Ａにより、記録部３３に記録することができる。

[0148] また上記実施形態（変形例を含む）と同様に、映像信号処理装置１０００Ｂでは、推定垂直同期信号生成部２１により生成された推定垂直同期信号ＥＶＳを用いて、垂直方向の映像信号処理を実行することができるので、垂直同期信号がない場合、あるいは、推定垂直同期信号がない場合に、適切に処理することができなかった映像処理を適切に処理することができる。

[0149] ［他の実施形態］

上記実施形態（変形例を含む）において、レジスタ部２１３１において設定される係数ｋは、固定値として説明したが、これに限定されることはなく、レジスタ部２１３１において設定される係数ｋは可変値であってもよい。また、ｋの値は、上記で例示した「２」以外の値であってもよい。ｋの値を調整することで、推定垂直同期信号ＥＶＳがアクティブになるタイミングを調整することができる。また、値を可変できるレジスタ部２１３１を省略し、係数ｋを「２」等の固定値とするようにしてもよい。

[0150] また、映像受信部１の受信信号処理部１２をシステムＬＳＩにより実現し、表示制御部３のタイミング制御部３１を別のＬＳＩ（あるいはＩＣ）により実現し、その間に、別のＬＳＩとして、（例えば、図１に示すように）映像処理部２を挿入することで、映像信号処理装置を構成するようにしてもよい。このようにすることで、例えば、映像受信部１の受信信号処理部１２と、タイミング制御部３１とが直結されている装置において、映像処理部２を追加し、受信信号処理部１２の出力映像信号に対して、推定垂直同期信号ＥＶＳにより映像処理した後の映像信号をタイミング制御部３１に入力させることができる。これにより、映像受信部１の受信信号処理部１２と、タイミング制御部３１とが直結されている装置においても、映像処理部２を挿入することで、容易に拡張した機能（例えば、推定垂直同期信号ＥＶＳによる垂直方向の映像信号処理）を実現させることができる。

[0151] また、クロック信号ＣＬＫ、データイネーブル信号ＤＥおよび映像信号Ｄｉｎを出力する回路と、クロック信号ＣＬＫ、データイネーブル信号ＤＥおよび映像信号Ｄｏｕｔを入力する回路の間に、映像処理部２を挿入して用い

る構成は、上記実施形態（変形例を含む）に示した構成の他にも様々な構成が可能である。本発明はそのいずれにも適用可能である。

[0152] また、上記実施形態（変形例を含む）では、クロック信号ＣＬＫおよびデータイネーブル信号ＤＥが、映像受信部１から、映像処理部２を介して、タイミング制御部３１に供給される構成を示した。上記実施形態（変形例を含む）では、ディレー処理等については明示していないが、必要に応じて、データイネーブル信号ＤＥは、映像処理部２等でディレー処理がなされ、タイミング制御部３１に供給（出力）されるものであってもよい。

[0153] また、クロック信号ＣＬＫおよびデータイネーブル信号ＤＥが、直接、受信信号処理部１２から、映像処理部２およびタイミング制御部３１に供給（出力）されるものであってもよい。また、クロック信号ＣＬＫおよびデータイネーブル信号ＤＥは、受信信号処理部１２以外の機能部が生成するものであってもよい。

[0154] 上記実施形態（変形例を含む）の一部または全部を組み合わせて、映像信号処理装置を実現するようにしてもよい。また、推定垂直同期信号生成部２１を単独の装置として構成してもよい。

[0155] また、上記実施形態（変形例を含む）の映像信号処理装置に表示パネルを追加し、表示装置を実現するようにしてもよい。

[0156] また、上記実施形態の映像信号処理装置の一部または全部は、集積回路（例えば、ＬＳＩ、システムＬＳＩ等）として実現されるものであってもよい。

[0157] 上記実施形態の各機能ブロックの処理の一部または全部は、プログラムにより実現されるものであってもよい。そして、上記実施形態の各機能ブロックの処理の一部または全部は、コンピュータにおいて、中央演算装置（ＣＰＵ）により実行されるものであってもよい。また、それぞれの処理を行うためのプログラムは、ハードディスク、ＲＯＭなどの記憶装置に格納されており、中央演算装置（ＣＰＵ）が、ＲＯＭ、あるいはＲＡＭから当該プログラムを読み出し、実行されるものであってもよい。

[0158] また、上記実施形態の各処理をハードウェアにより実現してもよいし、ソフトウェア（ＯＳ（オペレーティングシステム）、ミドルウェア、あるいは、所定のライブラリとともに実現される場合を含む。）により実現してもよい。さらに、ソフトウェアおよびハードウェアの混在処理により実現しても良い。

[0159] なお、上記実施形態に係る映像信号処理装置をハードウェアにより実現する場合、各処理を行うためのタイミング調整を行う必要があるのは言うまでもない。上記実施形態（変形例を含む）においては、説明便宜のため、実際のハードウェア設計で生じる各種信号のタイミング調整の詳細については省略している。また、タイミング調整するための制御信号（例えば、垂直同期信号、水平同期信号、各種イネーブル信号等）については図示を省略している。また、タイミング調整を行うための遅延器等についても図示を省略している。

[0160] また、上記実施形態（変形例を含む）の各機能部において、入力用バッファ、出力用バッファを設けるようにしてもよい。

[0161] また、上記実施形態における処理方法の実行順序は、必ずしも、上記実施形態の記載に制限されるものではなく、発明の要旨を逸脱しない範囲で、実行順序を入れ替えることができるものである。

[0162] 前述した方法をコンピュータに実行させるコンピュータプログラム及びそのプログラムを記録したコンピュータ読み取り可能な記録媒体は、本発明の範囲に含まれる。ここで、コンピュータ読み取り可能な記録媒体としては、例えば、フレキシブルディスク、ハードディスク、ＣＤ－ＲＯＭ、ＭＯ、ＤＶＤ、大容量ＤＶＤ、次世代ＤＶＤ、半導体メモリを挙げることができる。

[0163] 上記コンピュータプログラムは、上記記録媒体に記録されたものに限られず、電気通信回線、無線又は有線通信回線、インターネットを代表とするネットワーク等を経由して伝送されるものであってもよい。

[0164] なお、本発明の具体的な構成は、前述の実施形態に限られるものではなく、発明の要旨を逸脱しない範囲で種々の変更および修正が可能である。

[0165] ［付記］

なお、本発明は、以下のようにも表現することができる。

[0166] 第１の構成の映像信号処理装置は、少なくともクロック信号、データイネーブル信号、および、画像信号を入力とし、少なくともクロック信号、データイネーブル信号、および、処理後画像信号を出力とする映像信号処理装置であって、インターフェース部と、推定垂直同期信号生成部と、映像信号処理部と、を備える。

[0167] インターフェース部は、クロック信号と、データイネーブル信号とを入力するとともに、クロック信号と、データイネーブル信号とを出力する。

[0168] 推定垂直同期信号生成部は、クロック信号及びデータイネーブル信号に基づき推定垂直同期信号を生成する。

[0169] 映像信号処理部は、画像信号を入力し、推定垂直同期信号生成部により生成された推定垂直同期信号を用いて画像信号に所定の処理を実行することで処理後画像信号を生成し、生成した処理後画像信号を出力する。

[0170] この映像信号処理装置では、推定垂直同期信号生成部が、クロック信号及びデータイネーブル信号に基づき推定垂直同期信号を生成し、映像信号処理部が、推定垂直同期信号生成部により生成された推定垂直同期信号を用いて画像信号に所定の処理を実行する。したがって、この映像信号処理装置では、垂直同期信号がない場合であっても、推定垂直同期信号を用いて、適切に映像信号処理を実行することができる。

[0171] 第２の構成の映像信号処理装置は、第１の構成において、推定垂直同期信号生成部は、エッジ検出部と、計数部と、閾値生成部と、比較部と、推定垂直同期信号取得部と、を備える。

[0172] エッジ検出部は、データイネーブル信号の立ち上がりエッジおよび立ち下がりエッジのいずれか一方のエッジを検出する。

[0173] 計数部は、エッジ検出部がエッジを検出した時刻t_nから、次に、エッジ検出部がエッジを検出する時刻t_{n+1}までの時間において、クロック信号のクロック数をカウントする。

閾値生成部は、エッジ検出部がエッジを検出した時刻であって、時刻t_nよりも前の時刻であり、かつ、時刻t_nに最も近い時刻t_{n-1}から時刻t_nまでの間において、計数部によりカウントされたクロック数のカウント値T_nと、係数ｋとを乗算した値（$T_n \times k$）を閾値Ｓｎとして設定する。

[0174] 比較部は、閾値Ｓｎと、計数部によりカウントされるクロック数のカウント値とを比較する。

[0175] 推定垂直同期信号取得部は、比較部により、閾値Ｓｎと、計数部によりカウントされるクロック数のカウント値との大小関係が変化したことが検出された場合、信号値をアクティブにする推定垂直同期信号を生成する。

[0176] この映像信号処理装置では、データイネーブル信号ＤＥのエッジ間（立ち上がりエッジまたは立ち下がりエッジのいずれか一方のエッジの間）の期間（時刻t_{n-1}～t_nの期間）のクロック数をカウントし、そのカウント値に係数ｋを乗算した値を、次のデータイネーブル信号ＤＥのエッジ間の期間（時刻t_n～t_{n+1}の期間）における閾値Ｓｎとして設定される。この映像信号処理装置では、時刻t_n～t_{n+1}の期間において、クロック数のカウント値と、閾値Ｓｎとを比較し、カウント値と閾値Ｓｎの大小関係に変化が生じたときに、推定垂直同期信号ＥＶＳの信号値がアクティブにされる。したがって、この映像信号処理装置では、垂直同期信号がない場合であっても、データイネーブル信号のブランキング期間（垂直帰線期間に相当する期間）の開始時刻に近い時刻において、推定垂直同期信号を発生させることができる（推定垂直同期信号ＥＶＳの信号値をアクティブにすることができる）。

[0177] つまり、この映像信号処理装置では、垂直同期信号がない場合であっても、データイネーブル信号に基づいて、データイネーブル信号のブランキング期間（垂直帰線期間に相当する期間）の開始時刻に近い時刻において、推定した垂直同期信号（推定垂直同期信号）を発生させることができる。

[0178] なお、「閾値Ｓｎと、計数部によりカウントされるクロック数のカウント値との大小関係が変化」する場合とは、例えば、（１）Ｓｎ＞カウント値である状態（あるいはＳｎ≧カウント値である状態）から、（２）Ｓｎ≦カウ

ント値である状態（あるいはＳｎ＜カウント値である状態）に変化する場合、あるいは、（１）Ｓｎ≧カウント値である状態から、（２）Ｓｎ＜カウント値である状態に変化する場合のことをいう。そして、上記（１）の状態から（２）の状態に変化したことが検出された場合に、推定垂直同期信号の信号値がアクティブになる。

[0179] また、エッジ検出部は、（１）立ち上がりエッジを検出する場合は、立ち上がりエッジのみを検出し、一方、（２）立ち下がりエッジを検出する場合は、立ち下がりエッジのみを検出する。つまり、エッジ検出部は、立ち上がりエッジと立ち下がりエッジの両方を検出するのではない。なお、エッジ検出部は、立ち上がりエッジ（または立ち下がりエッジ）から所定の時間ずれた位置を検出するものであってもよい。

[0180] 第３の構成の映像信号処理装置は、第２の構成において、閾値生成部は、係数を「２」として、閾値Ｓｎを設定する。

[0181] これにより、この映像信号処理装置では、例えば、データイネーブル信号のブランキング期間が始まる前に最後にエッジ（例えば、立ち上がりエッジ）が検出された時刻を時刻ｔ３とし、時刻ｔ３の１回前にエッジ（例えば、立ち上がりエッジ）が検出された時刻を時刻ｔ２とすると、データイネーブル信号のエッジ（例えば、立ち上がりエッジ）が検出された時刻ｔ３から２×（時刻ｔ２～ｔ３の時間）の時間が経過した時刻において、推定垂直同期信号の信号値をアクティブにする。つまり、この映像信号処理装置では、推定垂直同期信号の信号値がアクティブとなるタイミングは、時刻ｔ３から、時刻ｔ２～ｔ３におけるクロックカウント数の２倍（ｋ倍）の値に、時刻ｔ２～ｔ３におけるクロック信号の平均クロック周期を乗算した値に相当する時間が経過した時刻となる。したがって、この映像信号処理装置では、データイネーブル信号のブランキング期間（垂直帰線期間に相当する期間）の開始時刻に近い時刻において、推定した垂直同期信号（推定垂直同期信号）を発生させることができる。

[0182] 第４の構成の映像信号処理装置は、第１から第３のいずれかの構成におい

て、映像信号処理部は、少なくとも垂直方向の映像信号処理を行う。

[0183] これにより、この映像信号処理装置では、垂直同期信号がない場合であっても、推定垂直同期信号を用いて、少なくとも垂直方向の映像信号処理を含む映像信号処理を適切に実行することができる。

産業上の利用可能性

[0184] 本発明は、垂直同期信号がない場合であっても、データイネーブル信号に基づいて、データイネーブル信号のブランキング期間（垂直帰線期間に相当する期間）の開始時刻に近い時刻において、推定した垂直同期信号（推定垂直同期信号）を発生させることができる。したがって、本発明は、映像関連産業分野において、有用であり、当該分野において実施することができる。

符号の説明

[0185] １０００、１０００Ａ、１０００Ｂ　映像信号処理装置

１　映像受信部

２　映像処理部

２１、２１Ａ　推定垂直同期信号生成部

２１１　エッジ検出部

２１２　計数部

２１３、２１３Ａ　閾値生成部

２１４　比較部

２１５　ＥＶＳ取得部（推定垂直同期信号取得部）

２２　映像信号処理部（映像処理装置）

３　表示制御部

請求の範囲

[請求項1] 少なくともクロック信号、データイネーブル信号、および、画像信号を入力とし、少なくともクロック信号、データイネーブル信号、および、処理後画像信号を出力とする映像信号処理装置であって、

クロック信号と、データイネーブル信号とを入力するとともに、前記クロック信号と、前記データイネーブル信号とを出力するインターフェース部と、

前記クロック信号および前記データイネーブル信号に基づき推定垂直同期信号を生成する推定垂直同期信号生成部と、

画像信号を入力し、前記推定垂直同期信号生成部により生成された前記推定垂直同期信号を用いて前記画像信号に所定の処理を実行することで処理後画像信号を生成し、生成した前記処理後画像信号を出力する映像信号処理部と、

を備える映像処理装置。

[請求項2] 前記推定垂直同期信号生成部は、

前記データイネーブル信号の立ち上がりエッジおよび立ち下がりエッジのいずれか一方のエッジを検出するエッジ検出部と、

前記エッジ検出部が前記エッジを検出した時刻t_nから、次に、前記エッジ検出部が前記エッジを検出する時刻t_{n+1}までの時間において、前記クロック信号のクロック数をカウントする計数部と、

前記エッジ検出部が前記エッジを検出した時刻であって、時刻t_nよりも前の時刻であり、かつ、時刻t_nに最も近い時刻t_{n-1}から前記時刻t_nまでの間において、前記計数部によりカウントされた前記クロック数のカウント値T_nと、係数ｋとを乗算した値（$T_n \times k$）を閾値Ｓｎとして設定する閾値生成部と、

前記閾値Ｓｎと、前記計数部によりカウントされる前記クロック数のカウント値とを比較する比較部と、

前記比較部により、前記閾値Ｓｎと、前記計数部によりカウントさ

れる前記クロック数のカウント値との大小関係が変化したことが検出された場合、信号値をアクティブにする前記推定垂直同期信号を生成する推定垂直同期信号取得部と、

を備える、

請求項１に記載の映像処理装置。

[請求項3] 前記閾値生成部は、前記係数を「２」として、前記閾値Ｓｎを設定する、

請求項２に記載の映像処理装置。

[請求項4] 前記映像信号処理部は、少なくとも垂直方向の映像信号処理を行う、

請求項１から３のいずれかに記載の映像処理装置。

[図1]

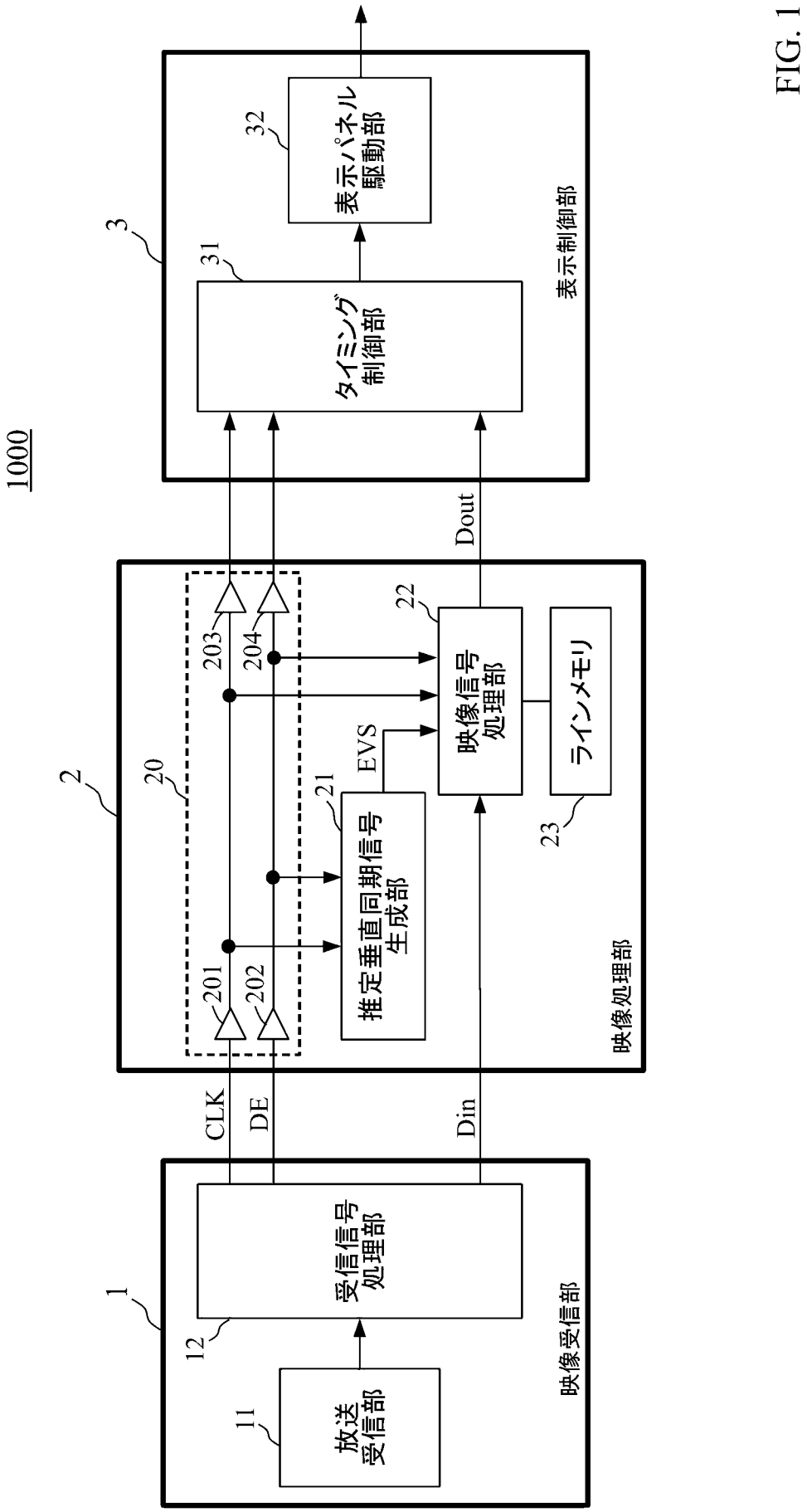

1000
1
映像受信部
放送受信部
11
受信信号処理部
12
2
映像処理部
20
201
202
203
204
推定垂直同期信号生成部
21
EVS
映像信号処理部
22
ラインメモリ
23
CLK
DE
Din
Dout
3
表示制御部
タイミング制御部
31
表示パネル駆動部
32

FIG. 1

[図2]

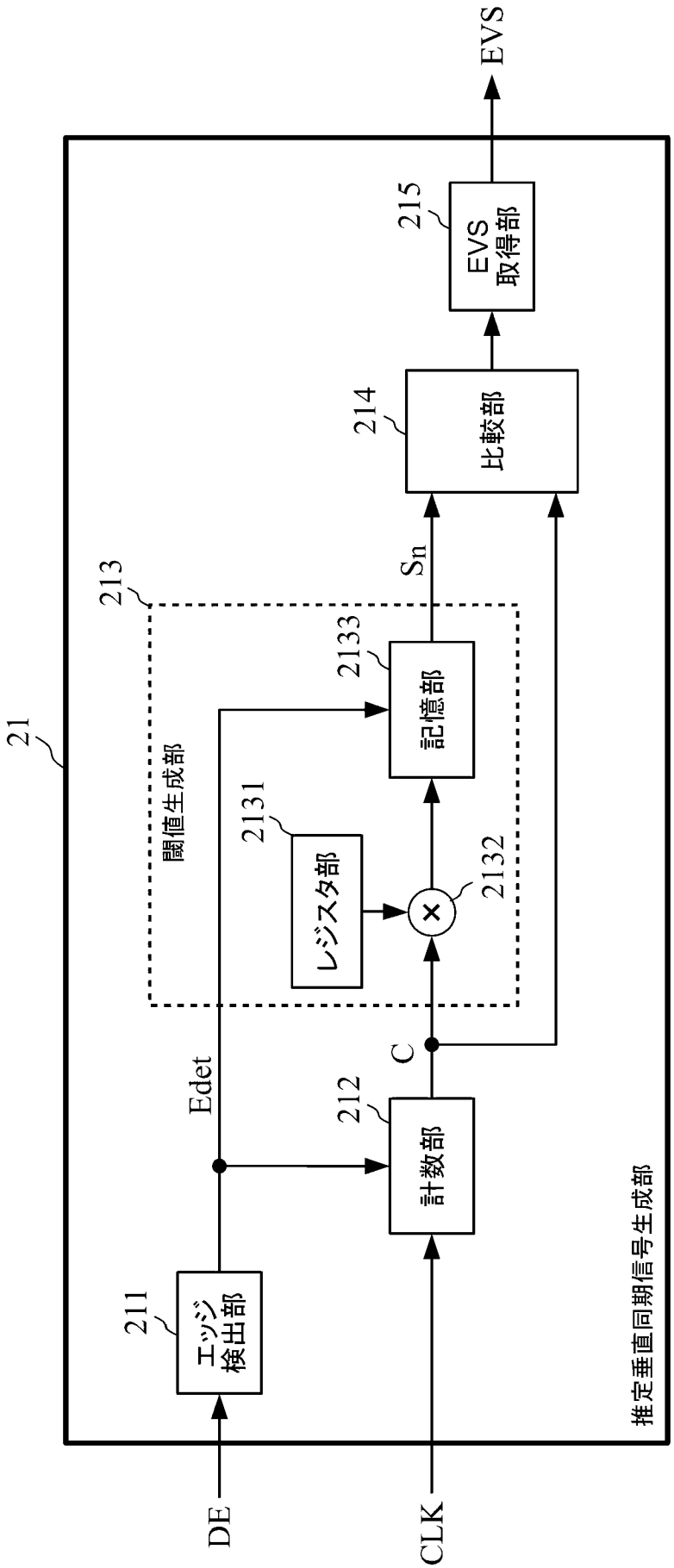

EVS
215
EVS
取得部
214
比較部
Sn
213
閾値生成部
2133
記憶部
2131
レジスタ部
2132
×
C
Edet
212
計数部
211
エッジ
検出部
21
推定垂直同期信号生成部
DE
CLK

FIG. 2

[図3]

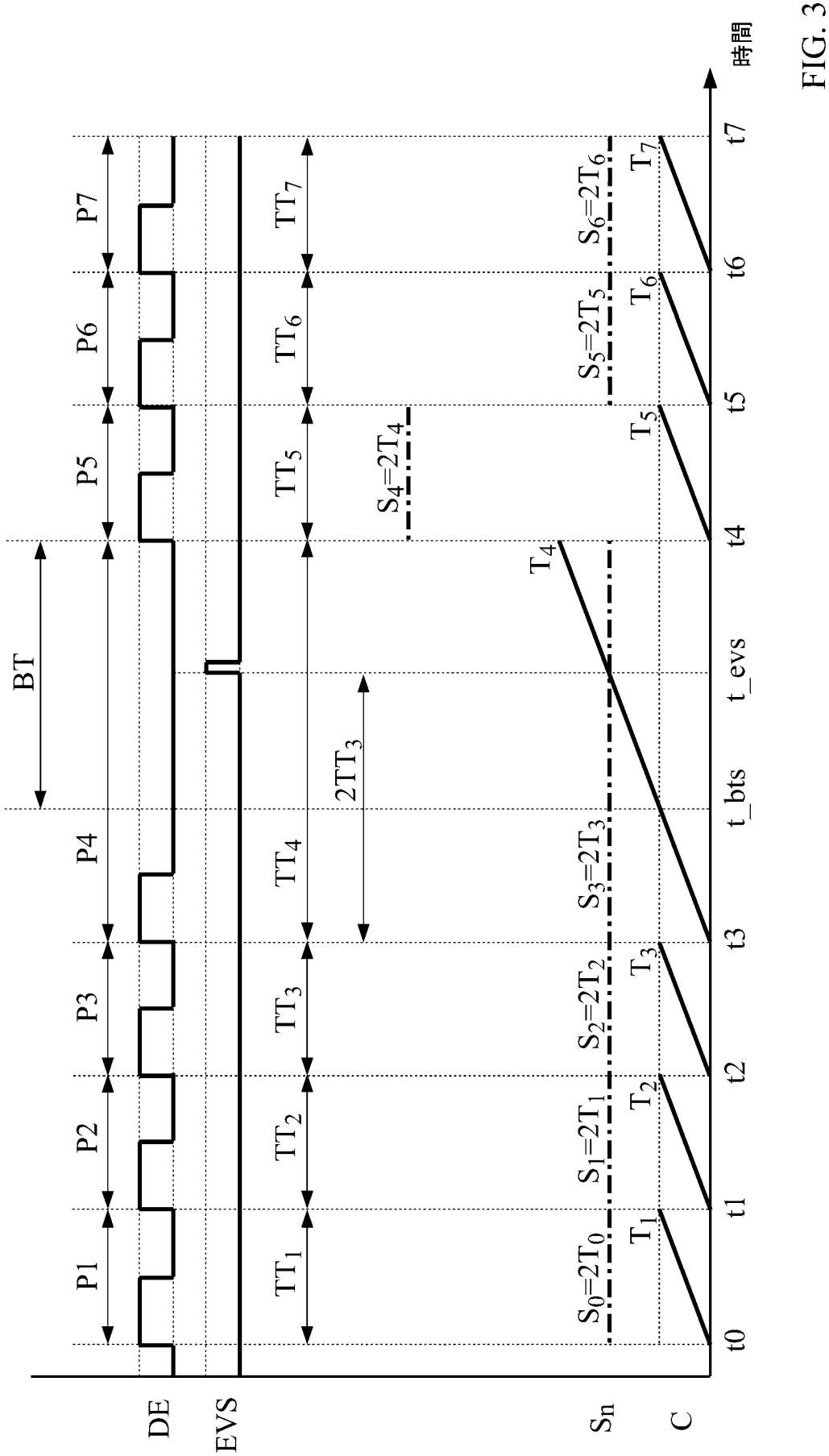

DE
EVS
Sn
C
時間
t0
t1
t2
t3
t4
t_evs
t_bts
t5
t6
t7
P1
P2
P3
P4
P5
P6
P7
BT
TT1
TT2
TT3
TT4
TT5
TT6
TT7
2TT3
S0=2T0
S1=2T1
S2=2T2
S3=2T3
S4=2T4
S5=2T5
S6=2T6
T1
T2
T3
T4
T5
T6
T7

FIG. 3

[図4]

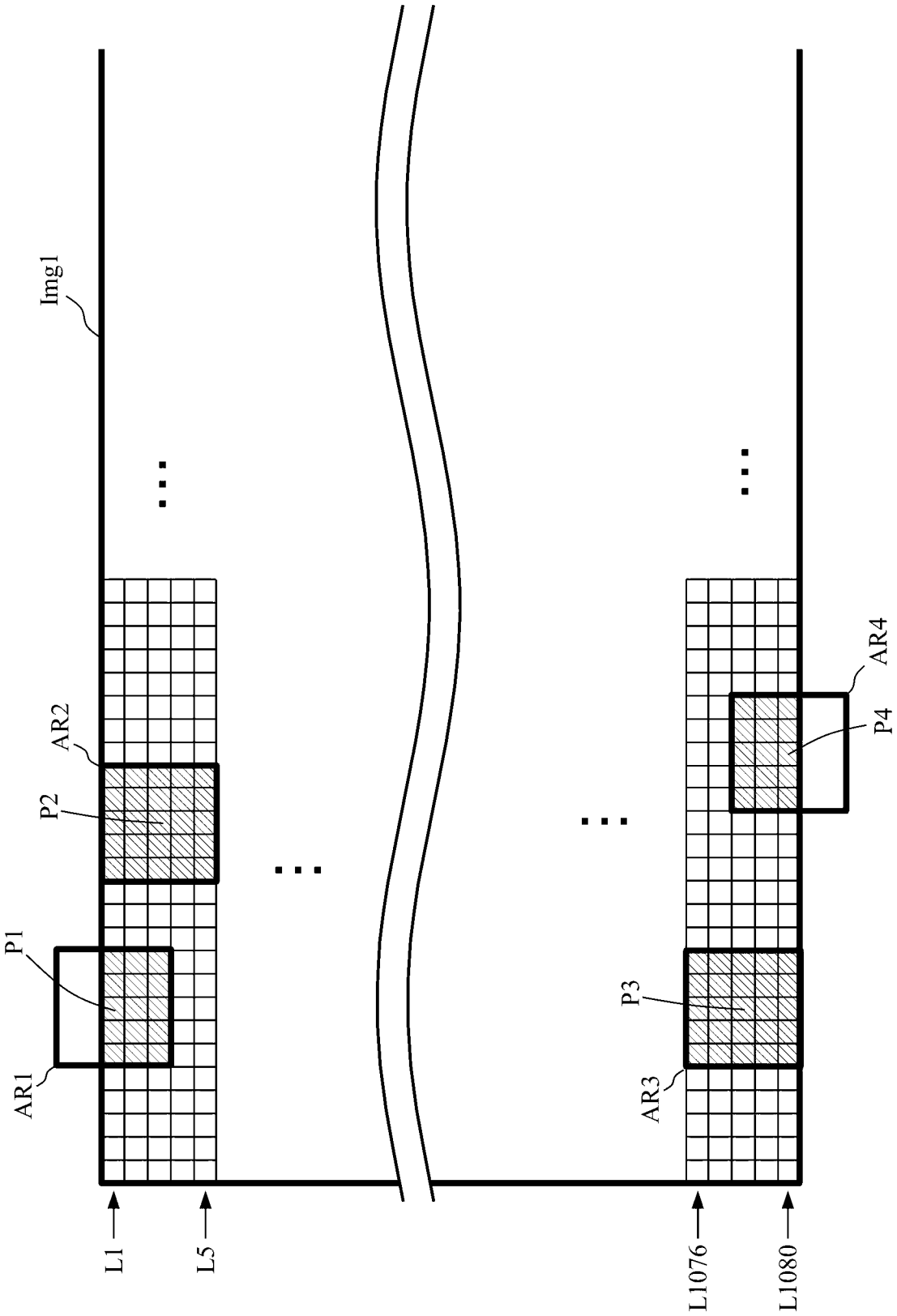


FIG. 4

[図5]

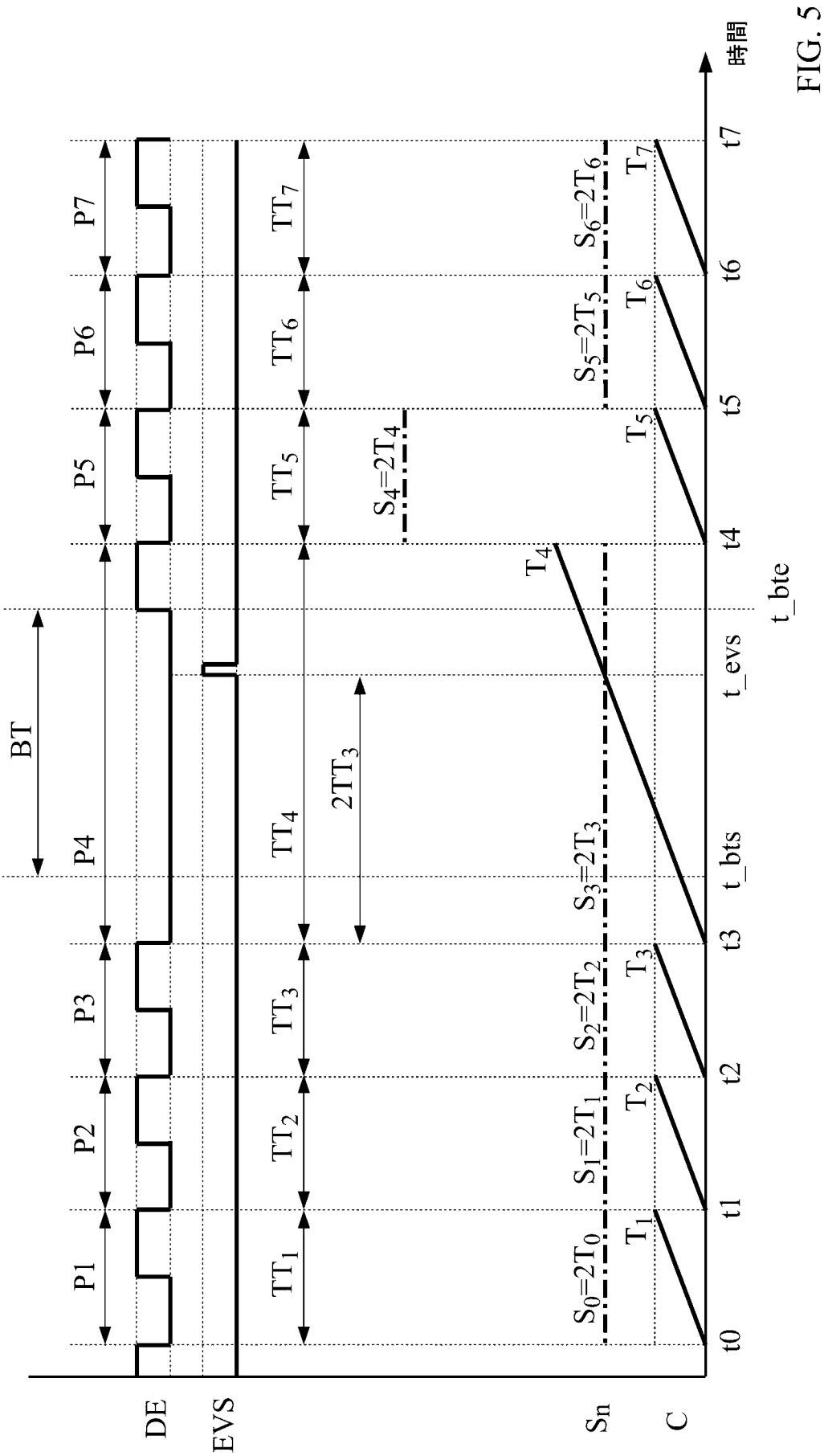

DE
EVS
Sn
C
時間
t0
t1
t2
t3
t4
t5
t6
t7
t_bte
t_evs
t_bts
BT
P1
P2
P3
P4
P5
P6
P7
TT1
TT2
TT3
TT4
TT5
TT6
TT7
2TT3
S0=2T0
S1=2T1
S2=2T2
S3=2T3
S4=2T4
S5=2T5
S6=2T6
T1
T2
T3
T4
T5
T6
T7

FIG. 5

[図6]

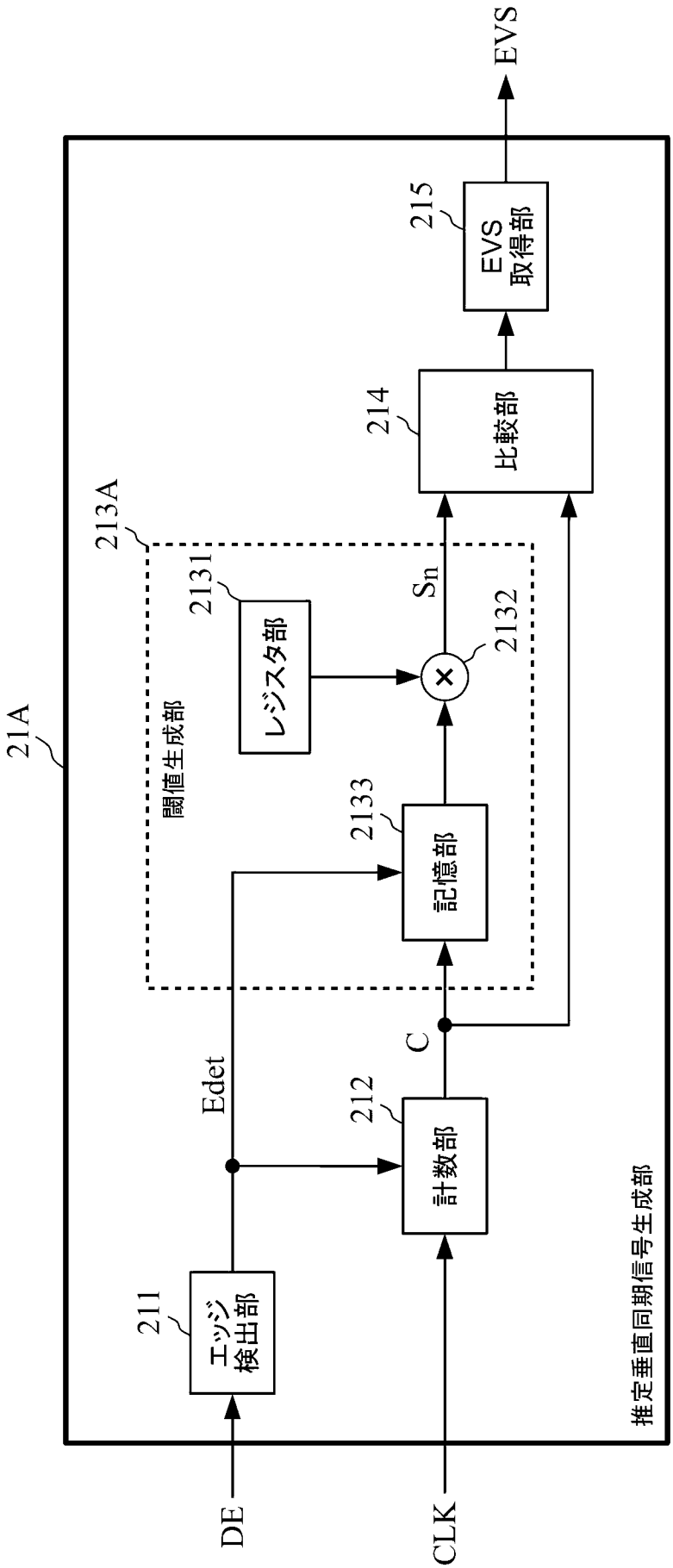

EVS
215
EVS
取得部
214
比較部
213A
2131
レジスタ部
Sn
2132
21A
閾値生成部
2133
記憶部
C
Edet
212
計数部
211
エッジ
検出部
DE
CLK
推定垂直同期信号生成部

FIG. 6

[図7]

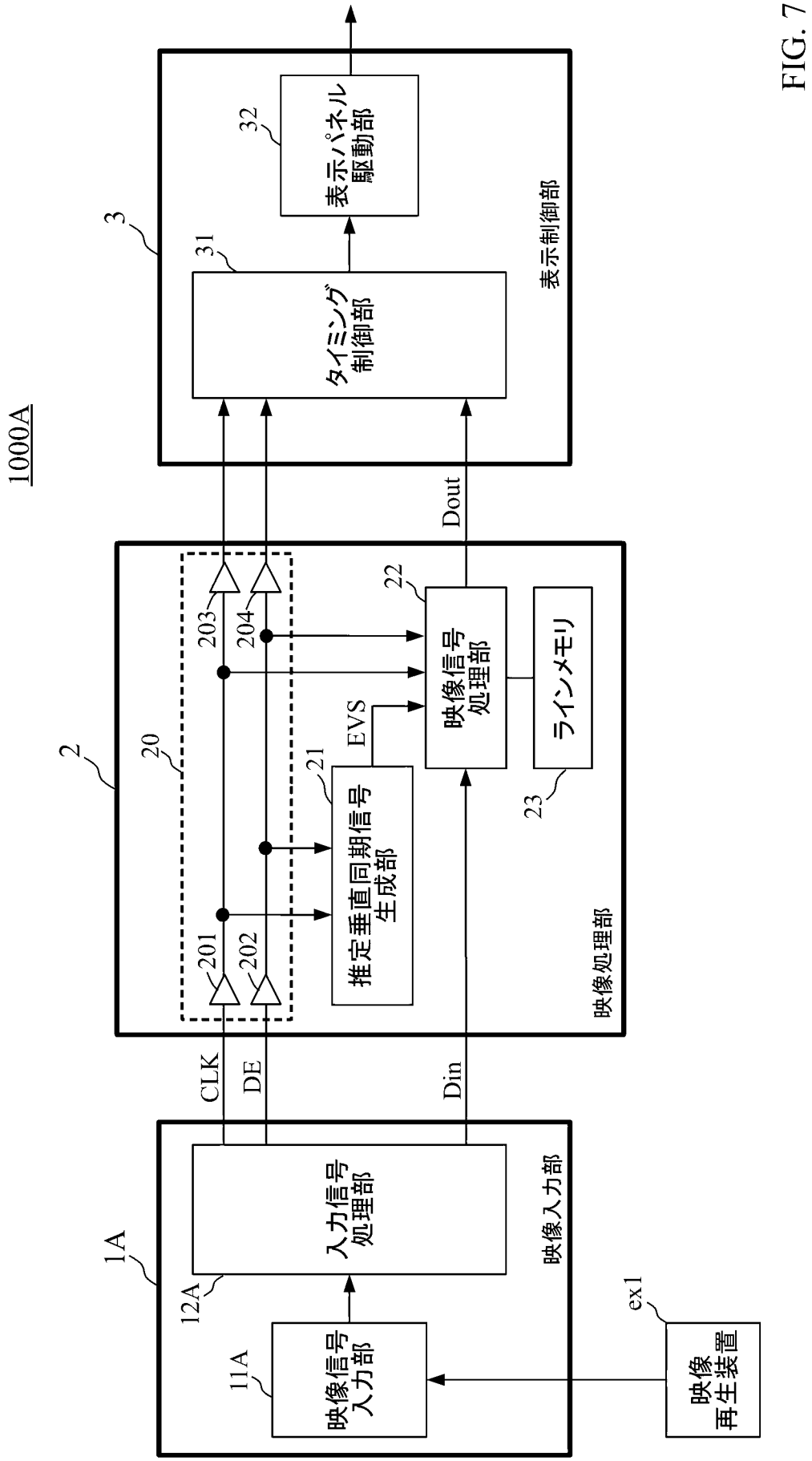

1000A
3
表示制御部
32
表示パネル
駆動部
31
タイミング
制御部
2
20
映像処理部
203
204
201
202
22
映像信号
処理部
ラインメモリ
23
21
推定垂直同期信号
生成部
EVS
Dout
Din
CLK
DE
1A
映像入力部
12A
入力信号
処理部
11A
映像信号
入力部
ex1
映像
再生装置

FIG. 7

[図8]

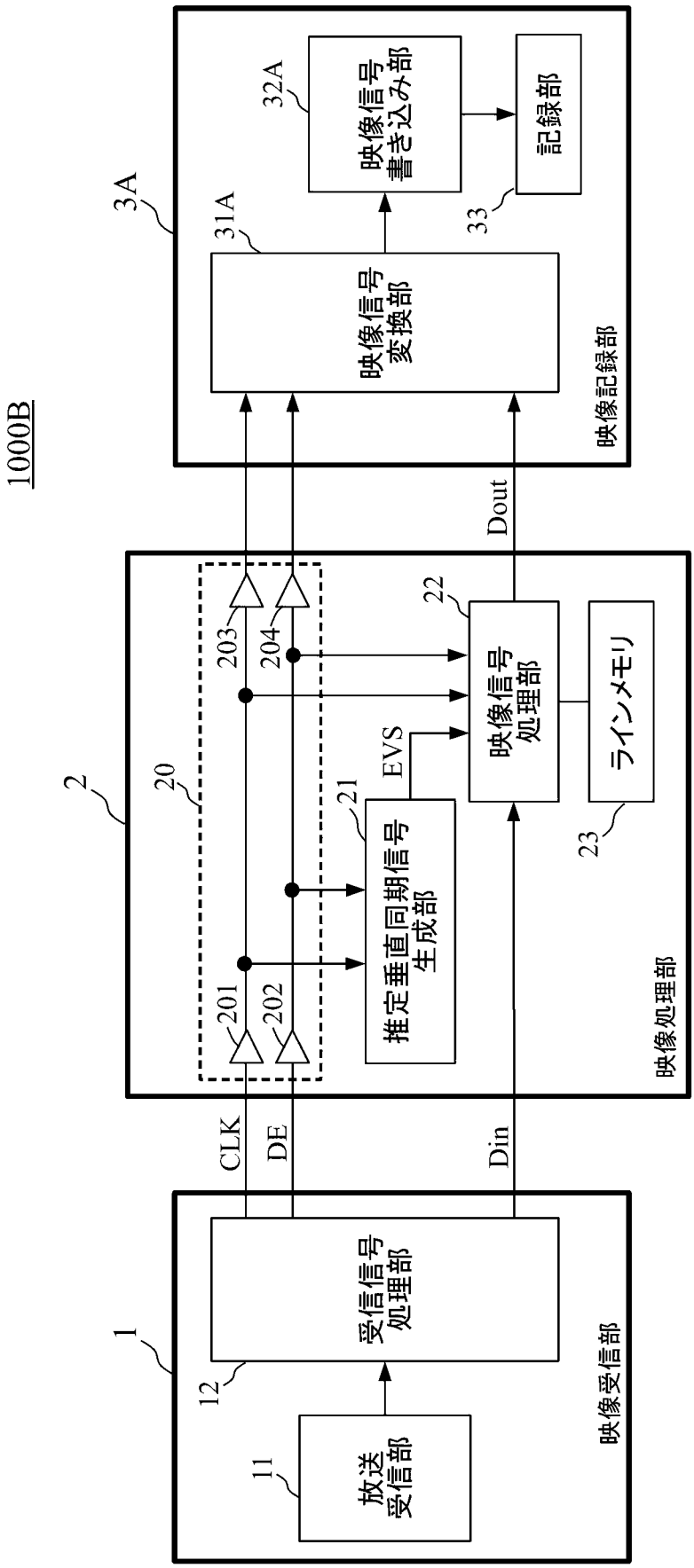

1000B
1
映像受信部
放送受信部
11
受信信号処理部
12
CLK
DE
Din
2
映像処理部
20
201
202
203
204
推定垂直同期信号生成部
21
EVS
映像信号処理部
22
ラインメモリ
23
Dout
3A
映像記録部
31A
映像信号変換部
32A
映像信号書き込み部
33
記録部

FIG. 8

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2014/071235

A. CLASSIFICATION OF SUBJECT MATTER
H04N5/06(2006.01)i, *G09G5/00*(2006.01)i, *G09G5/18*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H04N5/06, G09G5/00, G09G5/18

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2012-191304 A (JVC Kenwood Corp.), 04 October 2012 (04.10.2012), paragraphs [0018], [0020], [0033] to [0035]; fig. 2 (Family: none)	1,4 2-3
Y A	JP 2003-29717 A (NEC Corp.), 31 January 2003 (31.01.2003), paragraphs [0040] to [0041]; fig. 4 & US 2003/0011557 A1 & KR 10-2003-0007110 A & CN 1397926 A	1,4 2-3
A	JP 2007-41437 A (Sharp Corp.), 15 February 2007 (15.02.2007), paragraphs [0031] to [0039]; fig. 3 to 5 (Family: none)	2-3

☐ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
10 October, 2014 (10.10.14)	21 October, 2014 (21.10.14)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１４／０７１２３５

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H04N5/06(2006.01)i, G09G5/00(2006.01)i, G09G5/18(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H04N5/06, G09G5/00, G09G5/18

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１４年
日本国実用新案登録公報	１９９６－２０１４年
日本国登録実用新案公報	１９９４－２０１４年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y A	JP 2012-191304 A (株式会社ＪＶＣケンウッド) 2012.10.04, 段落 0018, 0020, 0033-0035, 図 2 (ファミリーなし)	1, 4 2-3
Y A	JP 2003-29717 A (日本電気株式会社) 2003.01.31, 段落 0040-0041, 図 4 & US 2003/0011557 A1 & KR 10-2003-0007110 A & CN 1397926 A	1, 4 2-3
A	JP 2007-41437 A (シャープ株式会社) 2007.02.15, 段落 0031-0039, 図 3-5 (ファミリーなし)	2-3

☐　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー

「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの

「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「Ｏ」口頭による開示、使用、展示等に言及する文献

「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
１０．１０．２０１４	２１．１０．２０１４

国際調査機関の名称及びあて先	特許庁審査官（権限のある職員）	
日本国特許庁（ＩＳＡ／ＪＰ） 郵便番号１００－８９１５ 東京都千代田区霞が関三丁目４番３号	西谷　憲人	５Ｖ　９１８７
	電話番号　０３－３５８１－１１０１　内線　３５７１	