

新型專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：

96219136

※ 申請日期：

96.11.13

※IPC 分類：H01L23/62 (2006.01)

一、**新型名稱**：(中文/英文)

微處理器之保護電路 / Protective Circuit for Microprocessor

二、**申請人**：(共 1 人)

姓名或名稱：(中文/英文) (簽章)

啟碁科技股份有限公司 / Wistron NeWeb Corp.

代表人：(中文/英文) (簽章) 林憲銘/Simon Lin

住居所或營業所地址：(中文/英文)

台北縣汐止市新台五路一段八十八號二十一樓/21F, 88, Sec. 1, Hsin Tai

Wu Rd., Hsichih, Taipei Hsien 221, Taiwan, R. O. C.

國 籍：(中文/英文) 中華民國/TW

三、**創作人**：(共 3 人)

姓 名：(中文/英文)

1. 黃振家 / Chen-Chia HUANG

2. 劉曜誠 / Yao-Cheng LIU

3. 蔡聰行 / Chung- Hsing TSAI

國 籍：(中文/英文)

1. 中華民國/TW

2. 中華民國/TW

3. 中華民國/TW

四、聲明事項：

主張專利法第九十四條第二項第一款或第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第一百零八條準用第二十七條第一項國際優先權：

無主張專利法第一百零八條準用第二十七條第一項國際優先權：

主張專利法第一百零八條準用第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

八、新型說明：

【新型所屬之技術領域】

本創作係關於微處理器之保護電路，特別是利用偏壓裝置及重置裝置避免微處理器失效之保護電路。

【先前技術】

一般的電子裝置在其電路上熱插拔時會產生很大啟動電流和電壓波動，這些現象將影響電子裝內積體電路(IC)的正常工作，甚至導致整個系統的損害。

舉例而言，第 1A 圖為一衛星接收器系統，其衛星接收器 102 內含微處理器，它接收自衛星或有線電視前端發送的數位電視信號，在經連接後，由一綜合解碼接收機(Integrated Receiver Decoder)104 將數位電視信號進行通道解碼及信源解碼轉換成原先壓縮的形式，再經 D/A 和視頻編碼送往普通之電視接收器 106。第 1B 圖為一未使用保護電路之含微處理器之衛星接收器的線路方塊圖。其為一原始設計之衛星接收器 102，使用者會在輸入端有插拔連接至綜合解碼接收器(IRD)102 之訊號線的動作，此插拔動作瞬間會伴隨高電壓脈衝信號進入微處理器 108，導致某些自我保護能力較差的微處理器失效(此處「失效」意指當機，不一定是損毀)。

傳統的保護電路具有可靠性低、維護成本高等缺點，本創作提出一種於含微處理器之電子裝置上實施訊號線熱插拔的保護電路，其在很少的周邊元件下可以實現更高安全性和更低的整體成本。

【新型內容】

本創作之目的為提供一種微處理器之保護電路，當微處理器所在之電子裝置有插拔訊號線之動作時，可避免訊號線插拔所致之雜訊或脈衝令微處理器失效。

本創作提出一種用於微處理器之保護電路，其包括：一輸入端、一偏壓裝置、一重置裝置及一輸出端；一偏壓裝置，耦接至該輸入端，當該輸入端接收一輸入信號時，用以將該輸入信號轉換為一偏壓訊號；以及一重置裝置，耦接至該偏壓裝置，當接收到該偏壓訊號時，輸出一重置訊號至該輸出端用以將該處理器重置，避免使用者因為不當之熱插拔而使微處理器失效。

為了讓本創作之上述目的、特徵、和優點能更明顯易懂，下文特舉若干較佳實施例，並配合所附圖式，詳細說明如下。

【實施方式】

為了使貴審查委員能更進一步瞭解本創作為達成預定目的所採取之技術、手段及功效，請參閱以下有關本創作之詳細說明及附圖，相信本創作之目的、特徵及特點，當可由此得一深入且具體之瞭解，然而所附圖示僅提供參考及說明用，並非用來對本創作加以限制。

第一實施例：

第 2 圖是一於微處理器輸入端加裝保護電路之線路方塊圖。舉凡電子裝置中之微處理器必定會有重置(Reset)

端，而在輸入端與重置端之間加上保護電路後，便可避免訊號線插拔該電子裝置瞬間造成之失效現象。第 3A 圖表示本創作之第一實施例線路方塊圖。第 3A 圖所示為本創作之微處理器之一保護電路 300，其中偏壓裝置 304 自輸入端 302 接收一輸入訊號 303 並產生一偏壓訊號 305，該重置裝置 306 接收一偏壓訊號 305 而產生一重置訊號 307，經由輸出端 308 將耦接於其上之微處理器重置。第 3B 圖為本創作之第一實施例電路代表圖，且圖中與習知傳統技術相同之零件均以相同之符號標示。如第 3B 圖所示，一輸入端 302 接收之一輸入訊號 303，一偏壓裝置 304 耦接至該輸入端 302，該偏壓裝置 304 中電阻 R_1 串接電阻 R_2 ，該輸入訊號 303 經兩電阻之分壓作用後於 A 端點產生一偏壓訊號 305。耦接至該偏壓裝置 304 為一重置裝置 306，該重置裝置 306 包括一開關裝置 Q_1 ，在本實施例中，為一雙載子接面電晶體 (Bipolar Junction Transistor)，此目的為簡化說明，然非用以限制本發明。該開關裝置 Q_1 之集極耦接至一電壓源 V_{cc} ，其集極與射極間之導通受耦接至基極之該偏壓訊號 305 所控制，且重置裝置 306 接收偏壓訊號 305 後於 B 點產生一重置訊號 307。上述保護電路 300 具有兩種操作狀態，詳細動作說明如下：

(一)當使用者尚未將訊號線插上輸入端 302 時：

因為偏壓裝置 304 中之電阻 R_2 接地，故 A 點電位接近零伏特而呈截止狀態 (Cut off state)；此時開關裝置 Q_1 截止故於 B 點無電流導通，輸出端 308 為低電位，所以微處理器

將不會工作。

(二)當使用者將訊號線插上輸入端 302 時：

當任何訊號由輸入端 302 進入時，偏壓裝置 304 中之電阻 R_1 及電阻 R_2 將輸入訊號分壓後於 A 點產生偏壓訊號 305。熟悉本技藝人士可藉由設計電阻 R_1 及電阻 R_2 之比例，而使該偏壓訊號之大小能將耦接該開關裝置 Q_1 導通卻不至於超出其耐壓範圍。當該重置裝置 306 之開關裝置 Q_1 導通後，B 端點之電壓達到略低於該電壓源 V_{cc} 之高電壓位準，致使微處理器重置而保護微處理器免於因訊號線插入導致之脈衝或雜訊而失效。

第二實施例：

第 4A 圖為本創作之第二實施例之線路方塊圖。第 4B 圖為本創作之第二實施例之電路代表圖。相似於第一實施例，其用於微處理器之保護電路 400 包括：一輸入端 302、一偏壓裝置 304、一重置裝置 306、一輸出端 308；此外，更包括一雜波抑制裝置 410。如第 4B 圖所示，本實施例中之電容 C_1 作用為防止其他雜訊干擾，可增加此電路穩定性，但當微處理器內部已有足夠電容效應時，可省略此元件。

第三實施例：

第 5A 圖為本創作之第三實施例之線路方塊圖。第 5B 圖為本創作之第三實施例之電路圖。相似於第一實施例，

其用於微處理器之保護電路 500 包括：一輸入端 302、一偏壓裝置 304、一重置裝置 306、一輸出端 308；此外，更包括一電壓轉換裝置 510。如第 5B 圖所示，該電壓轉換裝置 510 之輸入端 in 耦接該輸入訊號而於輸入端 out 產生所要提供至該重置裝置 306 之電壓 V_{cc} 。

第四實施例：

第 6A 圖為本創作之第三實施例之線路方塊圖。第 6B 圖為本創作之第三實施例之電路圖。相似於第一實施例，其用於微處理器之保護電路 600 包括：一輸入端 302、一偏壓裝置 304、一重置裝置 306、一輸出端 308；此外，更包括一電壓鉗位裝置 610，用以限制該重置裝置 306 輸出之重置訊號的電壓大小，以符合微處理器之規格。

其他實施例：

上述之所有實施例中，偏壓裝置 304 可不限於兩電阻串聯，其可以單一電阻 R_1 取代之，如第 7A 圖所示；其可以一電阻 R_1 串聯一齊納二極體 Z_1 並耦接至該電壓源取代之，如第 7B 圖所示；其亦可以一電阻 R_1 串聯至一二極體 D_1 後接地且該電阻 R_1 又串聯至一齊納二極體 Z_1 後耦接至該電壓源 V_{cc} 取代之，如第 7C 圖所示。

上述之所有實施例中，電壓轉換器可以另一型式取代，該型式如第 8 圖所示，其包括一電阻 R_4 及一齊納二極

體 Z_2 ，該兩元件於 C 點產生一電壓，使其得以取代該電壓源 V_{cc} 。

上述所揭露之圖式、說明，僅為本創作之實施例而已，凡精于此項技藝者當可依據上述之說明作為其他種種之改良，而這些改變仍屬於本創作之發明精神及以下所界定之專利範圍中。

【圖式簡單說明】

第 1A 圖是一衛星接收器之系統示意圖。

第 1B 圖是一內含微處理器之衛星接收器線路方塊圖。

第 2 圖是一於微處理器輸入端加裝保護電路之線路方塊圖。

第 3A 圖為本創作第一實施例之線路方塊圖。

第 3B 圖為本創作第一實施例之電路代表圖。

第 4A 圖為本創作第二實施例之線路方塊圖。

第 4B 圖為本創作第二實施例之電路代表圖。

第 5A 圖為本創作第三實施例之線路方塊圖。

第 5B 圖為本創作第三實施例之電路代表圖。

第 6A 圖為本創作第四實施例之線路方塊圖。

第 6B 圖為本創作第四實施例之電路代表圖。

第 7A 圖為偏壓裝置採用第一種取代方式之電路圖。

第 7B 圖為偏壓裝置採用第二種取代方式之電路圖。

第 7C 圖為偏壓裝置採用第三種取代方式之電路圖。

第 8 圖為電源轉換裝置採用另一取代方式之電路圖。

【主要元件符號說明】

100~衛星接收系統，102~衛星接收器，104~綜合解碼接收器，106~電視接收器，108~微處理器，110~其他電路，112~保護電路，300~保護電路，302~輸入端，303~輸入訊號，304~偏壓裝置，305~偏壓訊號，306~重置裝置，307~重置訊號，308~輸出端，400~保護電路，410~雜波抑制裝置，500~保護電路，510~電壓轉換裝置，600~保護電路，610~電壓鉗位裝置，701~703~保護電路，710~偏壓裝置，720~偏壓裝置，730~偏壓裝置，800~保護電路，810~電壓轉換裝置， C_1 ~電容， D_1 ~二極體， R_1 ~ R_4 ~電阻， Z_1 ~ Z_2 ~齊納二極體， V_{cc} ~電壓源。

五、中文新型摘要：

一種用於微處理器之保護電路，其至少包括一輸入端、一偏壓裝置、一重置裝置及一輸出端。該偏壓裝置耦接至該輸入端用以接收一輸入訊號並產生一偏壓訊號。該重置裝置耦接至該偏壓裝置用以接收一偏壓訊號並產生一重置訊號。該輸出端將該重置訊號輸出至該微處理器之重置端以重置該微處理而避免其失效。

六、英文新型摘要：

A protective circuit for microprocessor comprises an input end, a bias device, a reset device, and an output end, wherein the bias device coupled to the input end is configured to receive an input signal and generate a bias signal. The reset device coupled to the bias device is configured to receive an bias signal and generate a reset signal. The output end outputs the reset signal to an reset pin of the microprocessor so that the microprocessor is reset and protected from getting failure.

九、申請專利範圍：

1.一種用於微處理器之保護電路，包括：

一輸入端；

一輸出端，耦接該微處理器之一重置端；

一偏壓裝置，耦接至該輸入端，當該輸入端接收一輸入信號時，用以將該輸入信號轉換為一偏壓訊號；以及

一重置裝置，耦接至該偏壓裝置，當接收到該偏壓訊號時，輸出一重置訊號至該輸出端用以將該處理器重置。

2.如申請專利範圍第 1 項所述之用於微處理器之保護電路，其中該偏壓裝置至少包括一電阻，用以將該偏壓訊號限制在重置裝置之耐壓範圍內。

3.如申請專利範圍第 1 項所述之用於微處理器之保護電路，其中該重置裝置包括一開關裝置，耦接於一電壓源與該輸出端之間，由該偏壓訊號控制其導通後，而於該輸出端產生該重置訊號。

4.如申請專利範圍第 1 項所述之用於微處理器之保護電路，更包括一雜波抑制裝置耦接該輸出端，用以抑制雜訊對該重置訊號之影響。

5.如申請專利範圍第 3 項所述之用於微處理器之保護電路，其中該電壓源包括一電壓轉換器，該電壓轉換器耦接該輸入訊號或該偏壓訊號而產生該電壓源所要提供至該開關裝置之電壓。

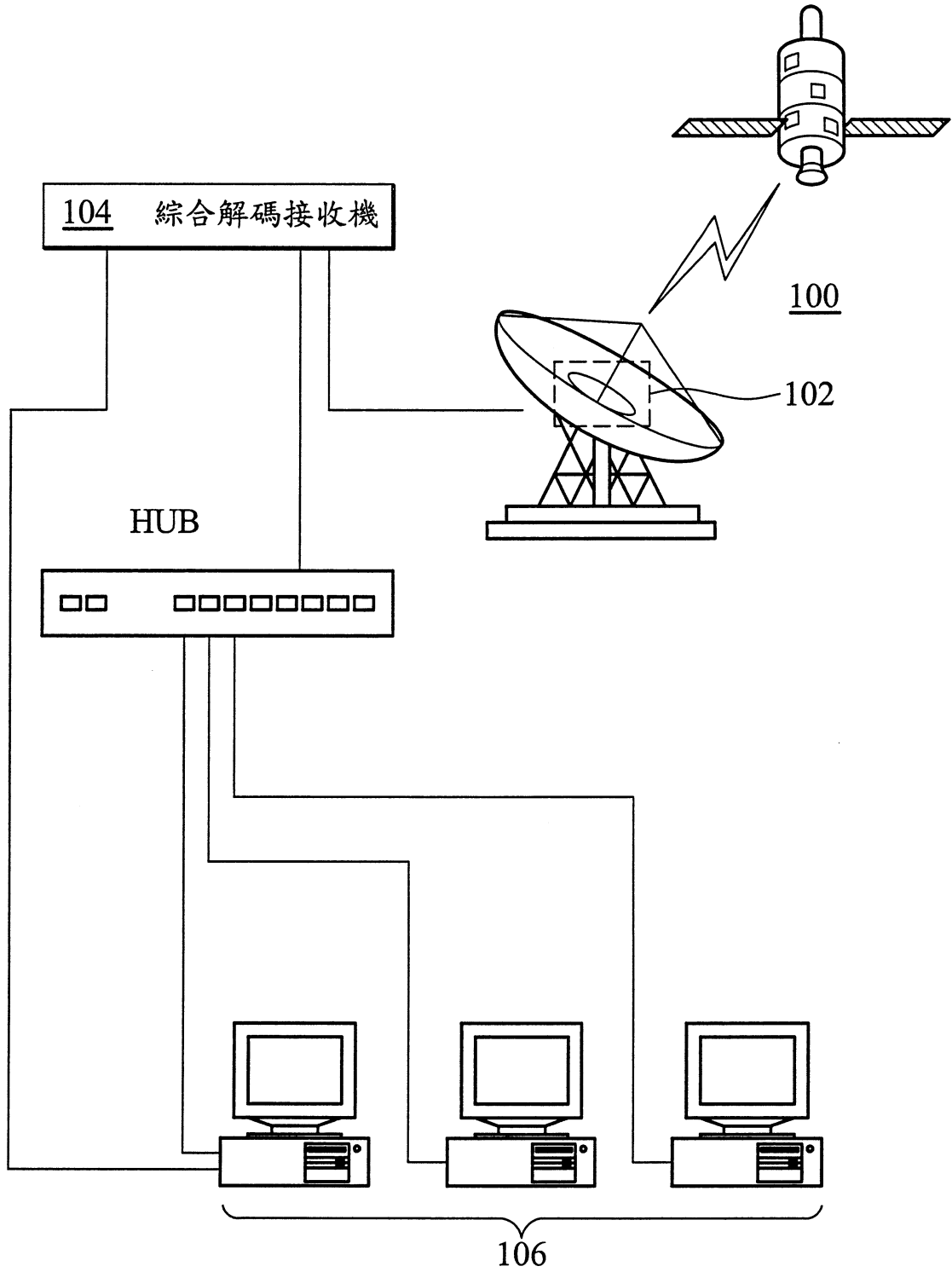
6.如申請專利範圍第 1 項所述之用於微處理器之保護電路，更包括一電壓鉗位裝置耦接該輸出端，用以限制該重置訊

號之電壓位準能符合該微處理器之用。

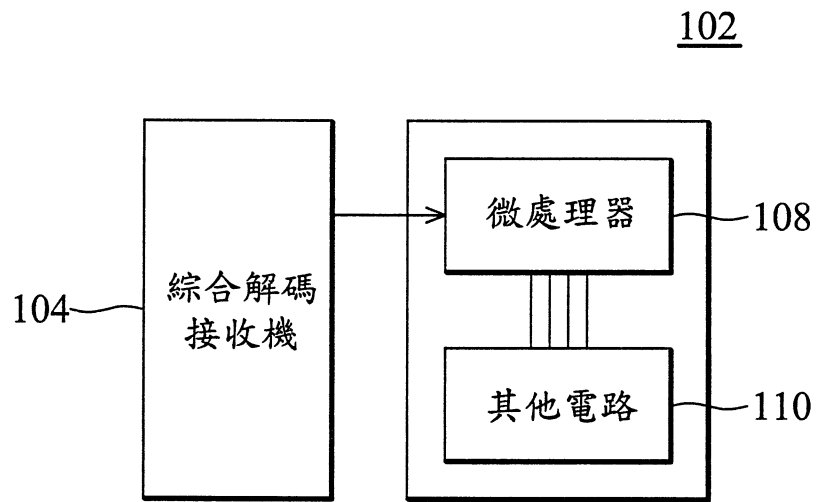
7.如申請專利範圍第 3 項所述之用於微處理器之保護電路，其中該開關裝置包括一電晶體。

8.如申請專利範圍第 6 項所述之用於微處理器之保護電路，其中該電壓鉗位裝置包括一齊納二極體。

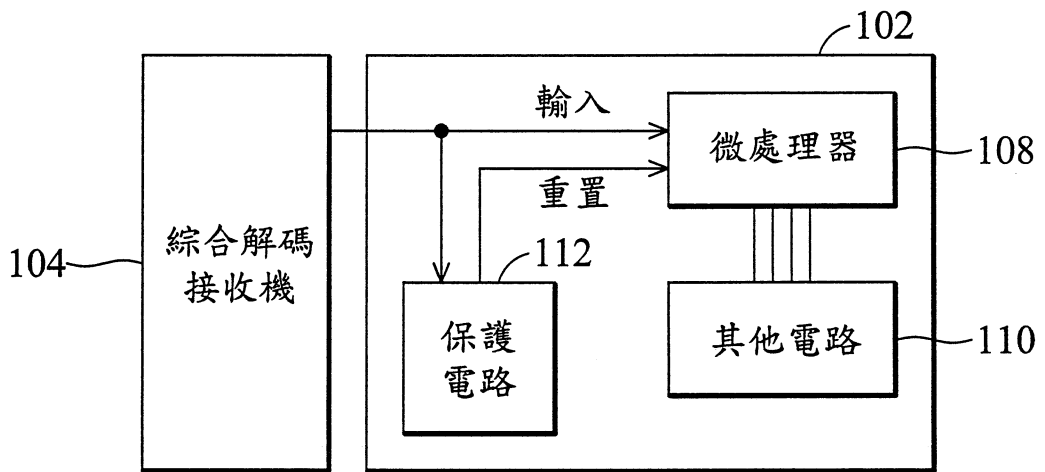
9.如申請專利範圍第 4 項所述之用於微處理器之保護電路，其中該雜波抑制裝置包括一電容。



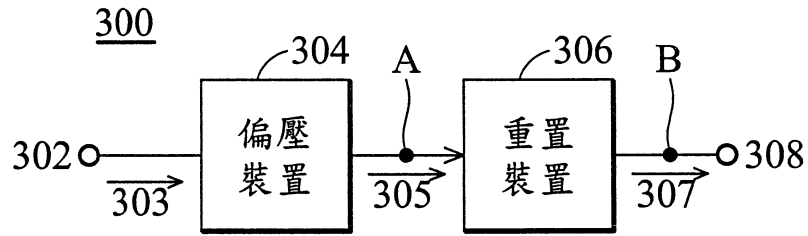
第 1A 圖



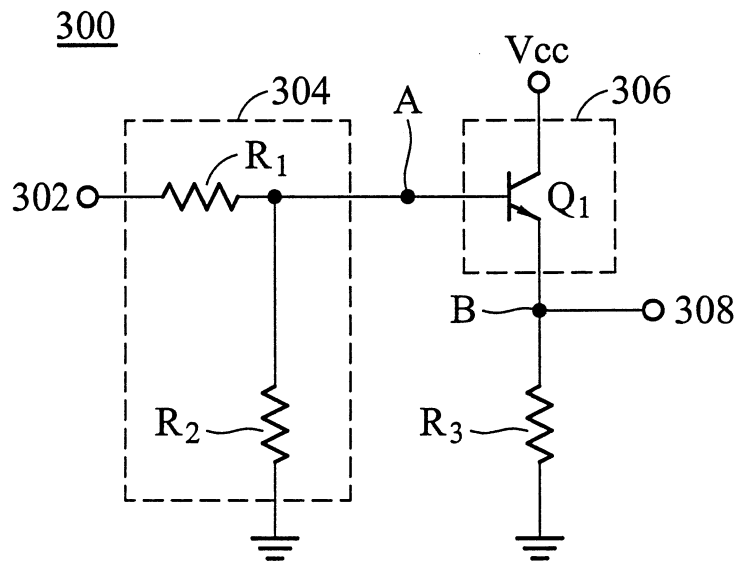
第 1B 圖



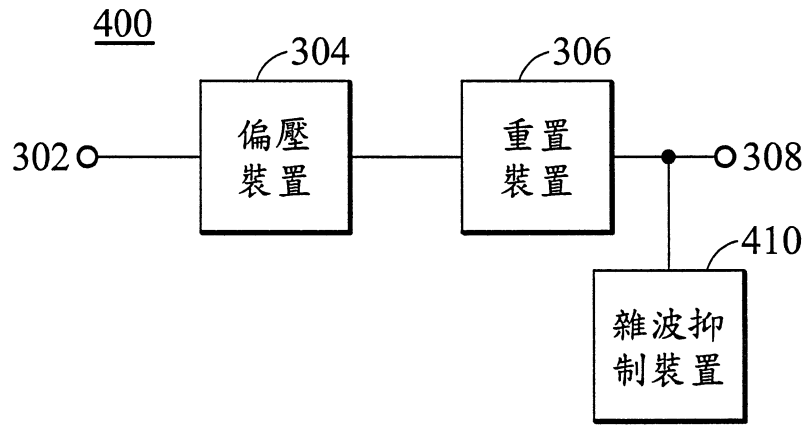
第 2 圖



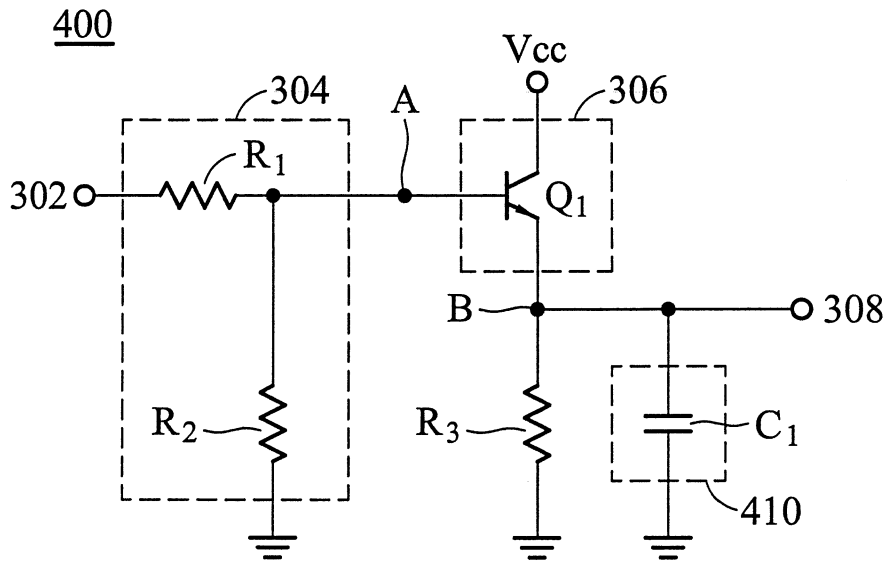
第3A圖



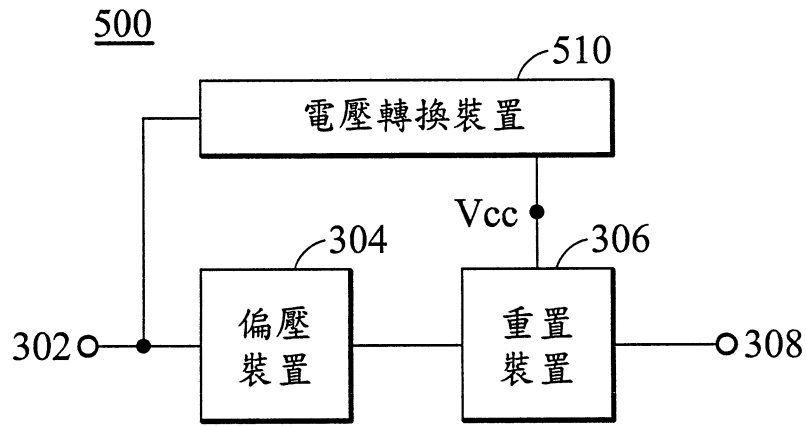
第3B圖



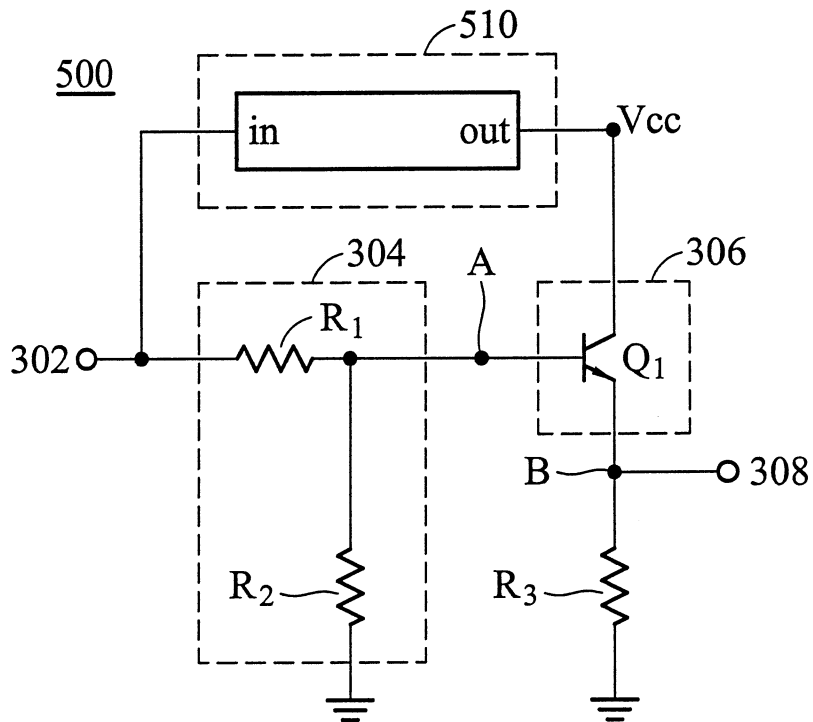
第4A圖



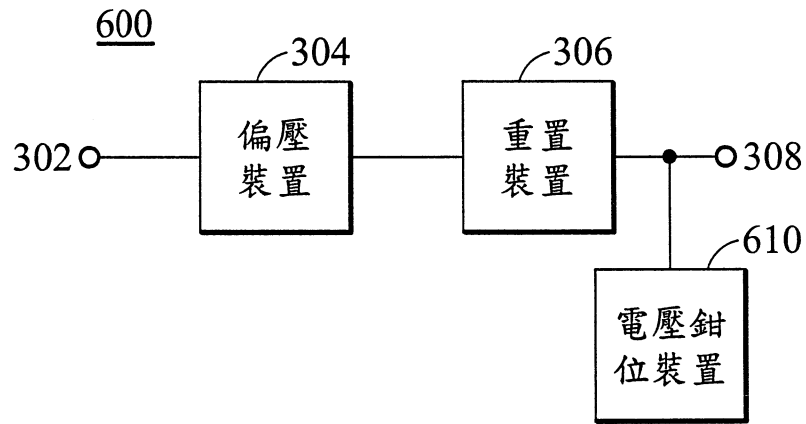
第4B圖



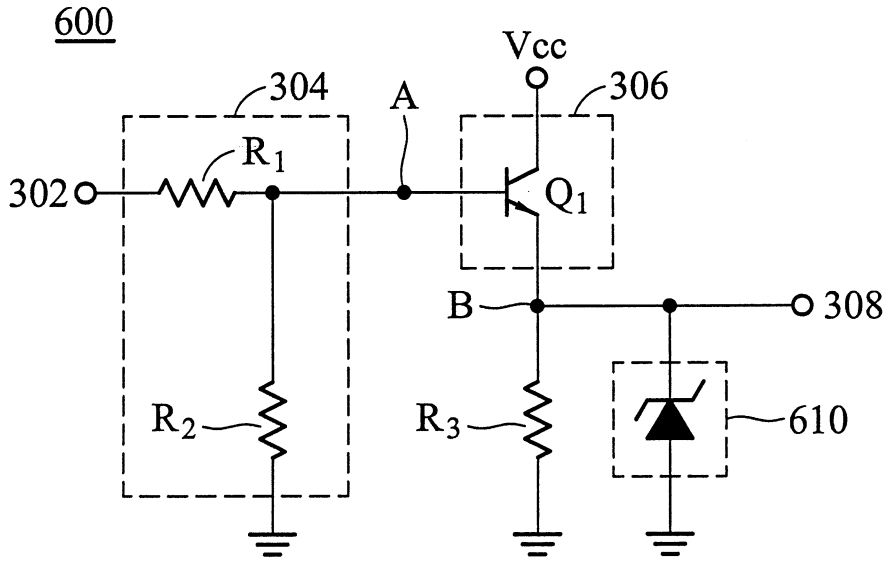
第5A圖



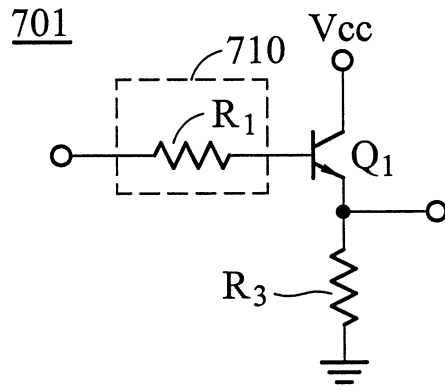
第5B圖



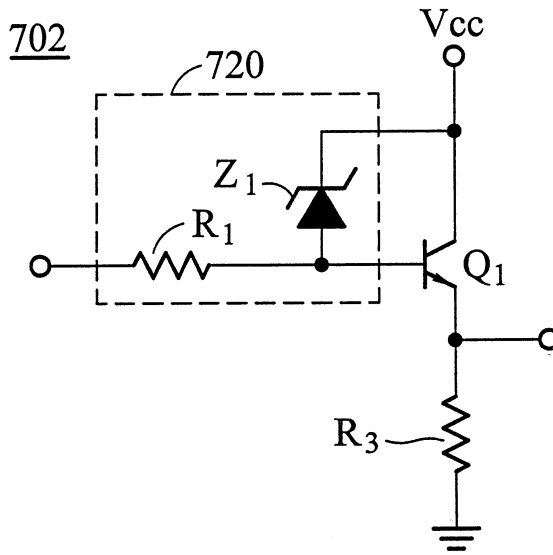
第 6A 圖



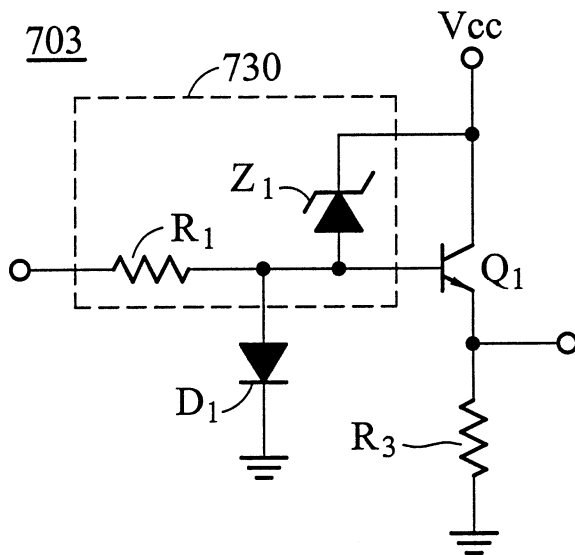
第 6B 圖



第7A圖

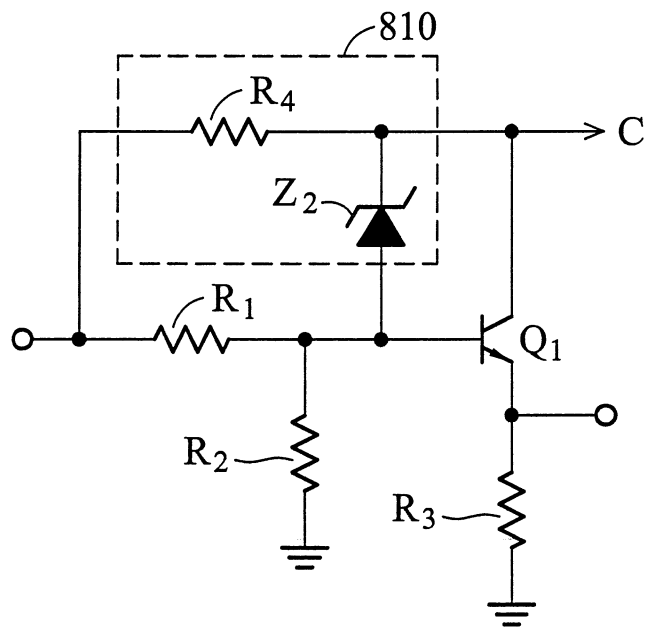


第7B圖



第7C圖

800



第 8 圖

七、指定代表圖：

(一)本案指定代表圖為：第 (3A) 圖。

(二)本代表圖之元件符號簡單說明：

300~保護電路，302~輸入端，303~輸入訊號，304~偏壓裝置~，305~偏壓訊號，306~重置裝置，307~重置訊號，308~輸出端。