

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5321991号
(P5321991)

(45) 発行日 平成25年10月23日(2013.10.23)

(24) 登録日 平成25年7月26日(2013.7.26)

(51) Int.Cl.	F I
HO 1 L 21/8246 (2006.01)	HO 1 L 27/10 4 4 7
HO 1 L 27/105 (2006.01)	HO 1 L 29/82 Z
HO 1 L 29/82 (2006.01)	HO 1 L 43/08 Z
HO 1 L 43/08 (2006.01)	

請求項の数 7 (全 11 頁)

(21) 出願番号	特願2011-520825 (P2011-520825)	(73) 特許権者	000005234
(86) (22) 出願日	平成22年5月14日 (2010.5.14)		富士電機株式会社
(86) 国際出願番号	PCT/JP2010/058165		神奈川県川崎市川崎区田辺新田1番1号
(87) 国際公開番号	W02011/001746	(74) 代理人	100099623
(87) 国際公開日	平成23年1月6日 (2011.1.6)		弁理士 奥山 尚一
審査請求日	平成23年7月1日 (2011.7.1)	(74) 代理人	100096769
(31) 優先権主張番号	特願2009-159106 (P2009-159106)		弁理士 有原 幸一
(32) 優先日	平成21年7月3日 (2009.7.3)	(74) 代理人	100107319
(33) 優先権主張国	日本国(JP)		弁理士 松島 鉄男
		(72) 発明者	荻本 泰史
			神奈川県川崎市川崎区田辺新田1番1号
			富士電機ホールディングス株式会社内
		審査官	佐久 聖子

最終頁に続く

(54) 【発明の名称】 磁気メモリー素子及びその駆動方法

(57) 【特許請求の範囲】

【請求項 1】

垂直磁化膜からなるフリー層と、垂直磁化膜からなるピン層と、前記フリー層と前記ピン層とによって挟まれた非磁性層とを備えるスピンバルブ構造の磁気トンネル接合部を有し、前記磁気トンネル接合部に電気パルスを印加することにより情報を記録する磁気メモリー素子であって、

前記電気パルスの通路中に介在する形態で前記磁気トンネル接合部に面内磁化膜を配設し、

前記面内磁化膜は、前記磁気トンネル接合部への前記電気パルスの印加に基づく温度変化によって反強磁性（低温側） - 強磁性（高温側）相転移を示すように構成されており、

前記面内磁化膜は、非磁性金属層を介して前記磁気トンネル接合部に配設されることを特徴とする磁気メモリー素子。

【請求項 2】

前記面内磁化膜は、前記フリー層側に配設されることを特徴とする請求項 1 に記載の磁気メモリー素子。

【請求項 3】

前記面内磁化膜は、前記ピン層側に配設されることを特徴とする請求項 1 に記載の磁気メモリー素子。

【請求項 4】

前記面内磁化膜が、FeRh合金からなることを特徴とする請求項 1 に記載の磁気メモ

リー素子。

【請求項 5】

前記面内磁化膜を構成する F e R h 合金が、 I r、 P d、 又は P t のうち少なくともい
ずれか 1 つの元素を含むことを特徴とする請求項 4 に記載の磁気メモリー素子。

【請求項 6】

前記面内磁化膜の膜厚が、 2 0 n m 以上であることを特徴とする請求項 4 又は 5 に記載
の磁気メモリー素子。

【請求項 7】

垂直磁化膜からなるフリー層と、垂直磁化膜からなるピン層と、前記フリー層と前記ピ
ン層とによって挟まれた非磁性層とを備えるスピンバルブ構造の磁気トンネル接合部を有
する磁気メモリー素子の駆動方法であって、

温度に応じて反強磁性（低温側） - 強磁性（高温側）相転移を示す面内磁化膜を、非磁性
金属層を介して前記磁気トンネル接合部に設けるステップと、

情報記録消去時において、前記面内磁化膜を介して前記磁気トンネル接合部に情報記録
消去に適応する極性の電気パルスを印加することにより、前記面内磁化膜の温度を前記転
移温度以上にするステップと、

情報読み出し時において、前記面内磁化膜を介して前記磁気トンネル接合部に情報読み
出しに適応する極性の電気パルスを印加することにより、前記面内磁化膜の温度を前記転
移温度以下にするステップと、

を含むことを特徴とする磁気メモリー素子の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電気的手段によって情報を記憶可能とする磁気メモリー素子及びその駆動方法
に関する。

【背景技術】

【0002】

近年、フラッシュメモリーに代表される不揮発性半導体記憶装置の大容量化は著しく、
3 2 G バイトもの容量をもつ製品のリリースがアナウンスされるに至っている。不揮発性
半導体記憶装置は、特に U S B メモリ及び携帯電話用のストレージとしての商品価値が増
している。すなわち、不揮発性半導体記憶装置は、耐振動性、高信頼性、及び低消費電力
といった固体素子メモリならではの原理的な優位性をもつことから、上記の音楽用及び画
像用の携帯型或いは可搬型電子機器用ストレージデバイスとして主流になりつつある。

【0003】

一方、上記のストレージとは別に、情報機器のメインメモリーとして現在使用されている
D R A M に不揮発性を与えることによって、使用時には瞬時に起動し、待機時には消費電
力を限りなく零とするコンピュータ、所謂「インスタント・オン・コンピュータ」の実現
に向けた研究も精力的に行われている。これを実現するためには、D R A M として要求さ
れる技術仕様である、(1) スイッチング速度が 5 0 n s 未満、(2) 書換え回数が 1 0
^{1 6} を超える、という要求を満足し、なおかつ不揮発性を備えるメモリが必要であると言
われている。

【0004】

このような次世代の不揮発性半導体記憶装置の候補として、強誘電体メモリ (F e R A M)
、磁気メモリ (M R A M) 、相変化メモリ (P R A M) 等の各種の原理に基づく不揮発
性メモリ素子の研究開発が行われている。その中でも、上記の D R A M を代替するための
技術仕様を満たす候補として、M R A M が有望と見られている。なお、上記技術仕様に挙
げた書換え回数 (> 1 0 ^{1 6}) は、3 0 n s で 1 0 年間のアクセスを続ける場合のアクセ
ス回数に基づいて想定されている数値である。メモリが不揮発性である場合にはリフレッ
シュサイクルが不要であるため、これほどの回数が必要ではない場合がある。M R A M は

、試作レベルではあるものの、 10^{12} 以上の書換え回数をクリアしており、そのスイッチング速度も高速 ($< 10 \text{ ns}$) であることから、他の不揮発性半導体記憶装置の候補となる技術と比較して、実現性がとりわけ高いと見られている。

【0005】

このMRAMの問題点は、セル面積が大きいこと及びそれに伴うビットコストが高いことである。現在商品化されている小容量 (4 Mbit程度) のMRAMは、電流磁場書換え型である。そのセル面積は、 $20 \sim 30 F^2$ (F は製造プロセスの最小加工寸法) 以上と余りにも大きすぎるため、DRAMの置き換え技術としては現実的ではない。これに対して、2つのブレークスルーとなる技術が状況を変えつつある。1つはMgOトンネル絶縁膜を用いた磁気トンネル接合 (MTJ: Magnetic Tunneling Junction) 素子であり、200%以上の磁気抵抗が容易に得られる技術である (例えば、非特許文献1参照)。もう1つは電流注入磁化反転方式 (STT方式) である。STT方式は、電流磁場書換え方式においては致命的であった微細セルでの反転磁場が増大するという問題を回避可能な技術、つまり、スケールングによる書き込みエネルギーの低減を可能とする技術である。このSTT方式により、理想的には1トランジスタ - 1MTJが可能となるため、セル面積は $6 \sim 8 F^2$ とDRAM並みになると想定される (例えば、非特許文献2参照)。

10

【0006】

STT方式は、電流の極性によりフリー層の磁化を反転させる方式である。フリー層とピン層の磁化が平行になるためには、フリー層側から電流を流す、すなわち、ピン層側から非磁性層を介してスピン偏極した電子をフリー層に注入する。逆に、反平行にするためには、ピン層側から電流を流す、すなわち、フリー層側から非磁性層を介してスピン偏極した電子をピン層側に注入する。このとき、ピン層と平行な電子のみ透過し、ピン層と平行でないスピンを有する電子は反射され、フリー層に蓄積される。その結果、フリー層の磁化は、ピン層と反平行配置になると考えられる。すなわち、局在スピンを含めた角運動量が保存するように電子を注入する方式である。

20

【0007】

上記のSTT方式においては、1Gビット以上の高集積化に際して、 0.5 MA/cm^2 までスイッチング時の電流密度を低減する必要があることから、様々な工夫がなされている。例えば、フリー層の磁化と直交する容易磁化軸を有する磁性層を、フリー層の上部に非磁性金属層を介して設けた構造が開示されている (特許文献1参照)。これはフリー層の磁化と直交するスピン流をフリー層に注入することで、スイッチングに必要な電流密度の低減を狙ったものである。特に、垂直磁化膜を用いたMTJは、面内磁化膜を用いた素子と比較して、(1) 電流密度の低減、(2) セル面積の低減、という利点が期待されていることから、垂直磁化膜を用いたMTJにおいて上記の手法を適用することは有望であると考えられる。

30

【0008】

また、磁気相の転移、つまり、反強磁性から強磁性への転移及び強磁性から反強磁性への転移が可能な磁気相転移層をフリー層上に直接形成し、該2層を交換結合させた構造も開示されている。これは、上記2層を磁氣的に結合させることで、垂直磁化から面内磁化への磁気相転移層の磁化の変化により、スイッチング時の磁化を小さくし、スイッチング時の電流密度を低減する効果を目指したものである (特許文献2参照)。

40

【先行技術文献】

【特許文献】

【0009】

【特許文献1】特開2008-28362号公報

【特許文献2】特開2009-81215号公報

【非特許文献】

【0010】

【非特許文献1】D.D. Djayaprawira他, "230% room-temperature magnetoresistance i

50

n CoFeB/MgO/CoFeB magnetic tunnel junctions”, Applied Physics Letters, Vol. 86, 092502, 2005年

【非特許文献2】J. Hayakawa他, “Current-induced magnetization switching in MgO barrier based magnetic tunnel junctions with CoFeB/Ru/CoFeB synthetic ferromagnetic free layer”, Japanese Journal of Applied Physics, vol. 45, L1057-L1060, 2006年

【発明の概要】

【発明が解決しようとする課題】

【0011】

しかしながら、最初に引用した構造（特許文献1）では、スイッチング時の電流密度の低減は期待されるものの、それと引き換えに、不揮発メモリー素子としての信頼性が損なわれるという問題がある。すなわち、読み出し時においても、フリー層の上部に設けた磁性層から漏れる磁界が、情報を記憶しているフリー層の磁化へ作用していることから、読み出しディスタープの問題が引き起こされ、保持特性の劣化という問題が発生する。

10

【0012】

また、二番目に引用した構造（特許文献2）では、スイッチング特性が磁気相転移層とフリー層との磁氣的結合、すなわち、前記交換結合の質に依存するという問題がある。すなわち、この結合の具合によって、スイッチング特性がばらつくという問題が懸念される。

【0013】

本発明は、上記問題点を鑑みてなされたものであり、その目的は、読み出し耐性及び保持特性等の信頼性を損なうことなく、スイッチング時の電流密度を低減することができる磁気メモリー素子及びその駆動方法を提供することにある。

20

【課題を解決するための手段】

【0014】

本願の発明者らは、上記課題を吟味した結果、以下に示す磁気メモリー素子及びその駆動方法の発明に至った。

【0015】

すなわち、本発明に係る磁気メモリー素子は、垂直磁化膜からなるフリー層と、垂直磁化膜からなるピン層と、前記フリー層と前記ピン層とによって挟まれた非磁性層とを備えるスピバルブ構造の磁気トンネル接合部を有し、前記磁気トンネル接合部に電気パルスを加えることにより情報を記録する磁気メモリー素子であって、前記電気パルスの通路中に介在する形態で前記磁気トンネル接合部に面内磁化膜を配設し、前記面内磁化膜は、前記磁気トンネル接合部への前記電気パルスの印加に基づく温度変化によって反強磁性（低温側） - 強磁性（高温側）相転移を示すように構成されていることを特徴とする。

30

【0016】

また、本発明に係る磁気メモリー素子の駆動方法は、垂直磁化膜からなるフリー層と、垂直磁化膜からなるピン層と、前記フリー層と前記ピン層とによって挟まれた非磁性層とを備えるスピバルブ構造の磁気トンネル接合部を有する磁気メモリー素子の駆動方法であって、温度に応じて反強磁性（低温側） - 強磁性（高温側）相転移を示す面内磁化膜を前記磁気トンネル接合部に設けるステップと、情報記録消去時において、前記面内磁化膜を介して前記磁気トンネル接合部に情報記録消去に適応する極性の電気パルスを加えることにより、前記面内磁化膜の温度を前記転移温度以上にするステップと、情報読み出し時において、前記面内磁化膜を介して前記磁気トンネル接合部に情報読み出しに適応する極性の電気パルスを加えることにより、前記面内磁化膜の温度を前記転移温度以下にするステップと、を含むことを特徴とする。

40

【0017】

上記構成により、スイッチング時の電流密度を低減することができ、読み出し又は保持状態においては相転移面内磁化膜の漏れ磁界が発生しないため、高い信頼性を確保することが可能となる。

50

【0018】

ここで、スピナル構造とは磁性層（ピン層）/非磁性層/磁性層（フリー層）からなる構造である。ピン層の磁化配置は、フリー層の磁化配置よりも、例えば電流注入磁化反転によって、反転しにくく構成されている。ピン層の磁化配置を反転しにくくするためには、ピン層に近接するように反強磁性層を設けて、当該ピン層と反強磁性層との間における磁化同士の交換結合相互作用によって、ピン層の実効的な保磁力を増大させる手法を用いることができる。また、別の態様として、ピン層の層厚を十分に厚くして磁化の変化をしにくくするようにもできるし、ピン層の磁氣的性質をフリー層のものとは異なるようにしてもよい。いずれの場合であっても、情報の読み出しは、フリー層の磁化がピン層の磁化に対してなす角度に応じて相対的に変化した場合の磁化の組み合わせに対応して抵抗値が変わる現象、すなわち、フリー層の磁化とピン層の磁化が平行となる配置（平行配置）の場合に最も抵抗値が低く、フリー層の磁化とピン層の磁化が反平行となる配置（反平行配置）の場合に最も抵抗値が高くなる現象を利用することができる。

10

【0019】

非磁性層は、磁性層間（ピン層とフリー層との間）の磁気結合を切断する役割を果たしている。金属が用いられた場合には、巨大磁気抵抗（GMR：Giant Magneto-Resistive）素子として、絶縁体を用いられた場合には、トンネル磁気抵抗（TMR：Tunneling Magneto-Resistive）素子としてそれぞれ動作する。但し、電流でスイッチングを行う場合には、ピン層は必ずしも保磁力（ H_c ）又は磁気異方性（ K_u ）が大きい必要はない。磁化（ M_s ）が十分大きく、スピンの才差運動が起こりにくいことが重要である。

20

【発明の効果】

【0020】

本発明に係る磁気メモリー素子及びその駆動方法によれば、読み出し耐性及び保持特性等の信頼性を損なうことなく、スイッチング時の電流密度を低減することができる。

【図面の簡単な説明】

【0021】

【図1】本発明の実施形態に係る磁気メモリー素子の構成を示す断面図である。

【図2】本発明の実施形態に係る磁気メモリー素子の読み出し動作時（図2（a））と記録消去動作時（図2（b））における相転移面内磁化膜の磁化（（a）は反強磁性、（b）は強磁性）を示す模式図である。

30

【図3】図3（a）は読み出し動作及び記録消去動作に使用する電気パルスの電流密度（ J_R 、 J_W ）を、図3（b）は、電流密度 J_R 、 J_W の電気パルスを印加した時の相転移面内磁化膜17の温度（ T_R 、 T_W ）と、相転移面内磁化膜17のネール温度（ T_N ）とを、図3（c）は相転移面内磁化膜17における磁化の温度依存性を、それぞれ示すグラフである。

【図4】本発明の実施形態に係る磁気メモリー素子の、図4（a）フリー層上部、図4（b）ピン層下部、に相転移面内磁化膜を設けた構造を示す模式図である。

【図5】本発明の実施形態に係る磁気メモリー素子の、平行配置から反平行配置へのスイッチング過程を示した模式図である。

40

【図6】本発明の実施形態に係る磁気メモリー素子の、反平行配置から平行配置へのスイッチング過程を示した模式図である。

【図7】本発明の実施形態に係る磁気メモリー素子の相転移面内磁化膜として用いるFeRh膜へのIr、Pd置換による T_N の変化を示すグラフである。

【発明を実施するための形態】

【0022】

以下、本発明に係る磁気メモリー素子及びその駆動方法の実施形態を図面に基づいて説明する。

【0023】

図1は、本発明に係る磁気メモリー素子に用いるTMR（Tunneling Mag

50

neto-Resistive)素子の断面図である。このTMR素子を作製する場合には、基板11上に下部電極12、垂直磁化膜からなるピン層13、非磁性層14としてのトンネル絶縁膜、垂直磁化膜からなるフリー層15が順次スパッタ法により形成され、その上部に、2nm以下の膜厚を有する非磁性金属層16と、20nmの膜厚を有する相転移面内磁化膜17が形成される。

本実施形態では、上記下部電極12をCu/Taによって、上記ピン層13をFePtによって、上記非磁性層14をMgOによって、上記フリー層15をFePt/CoFeによって、上記非磁性金属層16をCuによって、また、上記相転移面内磁化膜17をFeRhによって、それぞれ形成している。

ピン層13及びフリー層15の材料としてFePtを使用し、相転移面内磁化膜17の材料としてFeRhを使用する際には、成膜温度を350~500に設定することが好ましい。また、積層膜を一括して作製した後に、ランプ又はレーザーを用いたRTA(Rapid Thermal Annealing)による結晶化プロセスを用いてもよい。

次に、このようにして作製した磁性多層膜をAryオンミリング等の手法により200x100nmの接合サイズに加工し、その後、層間絶縁膜18(SiO₂)を形成する。その後、要素13~15からなる磁気トンネル接合部20及び下部電極12を介して上部電極19(Cu/Ta)を形成する。本実施形態では、上記したように、ピン層13の材料として、巨大な磁気異方性(Ku)を有するFePtを使用しているが、その理由は以下の通りである。すなわち、ピン層13としてFePtを採用すると、相転移面内磁化膜17からの面内成分スピン流によっても垂直ピン層13は反転しないからである。また、本実施形態では、垂直フリー層15としてFePt/CoFeの二層構造を用いるが、その理由は以下の通りである。すなわち、FePtは、磁化の反転に要するエネルギーが大きいが、CoFeは、磁化の反転に要するエネルギーが小さい。したがって、フリー層15をFePtのみで形成するよりも、FePtにCoFeを付加した材料で形成した方が、フリー層15の磁化の反転が容易となるからである。

なお、上記非磁性金属層16としては、上記各要素の材料として用いられているFeRh(2.986)、FePt(3.7)、MgO(4.2)に対して格子不整合の小さい材料を用いることが望ましい。具体的には、面内の格子がFePt、MgO等に対して平行となる配置をとることが可能なAg(4.086)、Al(4.049)、又はFeRhと同様に、45度傾いた配置をとることが可能なCr(2.884)等が好ましい。これらの材料によれば、良好な格子定数の関係が得られるので、良好な結晶性をもつ磁性多層膜を作製することが可能となる。

【0024】

上記したように、フリー層15は、垂直磁化膜によって形成されている。このフリー層15によれば、形状異方性を付与することなく安定なスイッチングが可能になるため、素子面積を等方的に(具体的には円又は正方形に)することができる。すなわち、集積度向上の点で有利となる。

【0025】

本発明の実施形態に係る磁気メモリー素子は、上記TMR素子を用いて構成される。図2(a)は、この磁気メモリー素子の読み出し動作時における相転移面内磁化膜17の磁化の形態(反強磁性)を示す模式図であり、また、図2(b)は、該磁気メモリー素子の記録消去動作時における相転移面内磁化膜17の磁化の形態(強磁性)を示す模式図である。非動作時又は読み出し動作時において、スピンバルブ構造を有するMTJ20の上部に位置した相転移面内磁化膜17の温度は相転移面内磁化膜17のネール温度(T_N)以下である。そのため、相転移面内磁化膜17は反強磁性相となり、漏れ磁界は発生しない。一方、記録消去時には、電気パルスが微小な磁気トンネル接合部20に印加され、これに伴って、相転移面内磁化膜17の温度は上昇する。相転移面内磁化膜17の温度は、一般には、100以上にまで上昇する。相転移面内磁化膜17のT_Nを記録消去時の上昇温度以下にすることで、該膜17に強磁性相が発現する。このとき、本実施形態では、相転移面内磁化膜17として容易磁化軸が面内にある磁性体を使用しているため、記録消去

10

20

30

40

50

時の電気パルスに伴う電流によって、面内成分をもったスピンの流がフリー層 15 に注入され、その結果、フリー層 15 の磁化反転（スイッチング）が容易になるという効果が得られる。

【0026】

図 3 (a) は読み出し動作及び記録消去動作に使用する電気パルスの電流密度 (J_R 、 J_W) を示すグラフである。図 3 (b) は、電流密度 J_R 、 J_W の電気パルスを印加した時の相転移面内磁化膜 17 の温度 (T_R 、 T_W) と、相転移面内磁化膜 17 のネール温度 (T_N) とを示すグラフである。また、図 3 (c) は相転移面内磁化膜 17 における磁化の温度依存性を示すグラフである。

図 3 (a) に示すように、読み出し時の電流密度 J_R は十分小さい値（例えば、 $50 \mu A$ ）を使用し、記録消去時の電流密度 J_W は十分大きい値（例えば、 $500 \mu A$ ）を使用する。このとき磁気トンネル接合部 20 の温度は、図 3 (b) に示すように、 T_R から T_W へと、 T_N を挟んで変化する。そして、図 3 (c) に示すように、相転移面内磁化膜 17 における面内磁化膜の磁化は温度 T に依存する。すなわち、 $T = T_R$ のときには反強磁性相を示し、 $T = T_W$ のときには強磁性相を示す。このことから、図 2 に示したように、スピントル構造を有する磁気トンネル接合部 20 の上部に形成した相転移面内磁化膜 17 は、読み出し時には反強磁性相となり、記録消去時には強磁性相となる。

【0027】

図 4 に示すように、上記相転移面内磁化膜 17 は、フリー層 15 の上部に形成する構造（図 4 (a)）の他に、ピン層 13 の下部に非磁性金属層 16 を挟んで形成してもよい（図 4 (b)）。なぜなら、相転移面内磁化膜 17 から注入される面内成分をもったスピンの流は、ピン層 13 を透過してフリー層 15 に作用することが可能だからである。このとき、ピン層 13 は反転しないように設計する必要がある。このピン層 13 の反転は、該層 13 の膜厚を十分厚くする、磁気異方性 (K_u) の大きい材料を該層 13 の材料として選択する等の公知の方法を用いることによって回避することができる。

【0028】

次に、磁気トンネル接合部 20 におけるフリー層 15 の垂直磁化膜に相転移面内磁化膜 17 における面内成分のスピンの流を注入した際に、どのようにスイッチングが起こるかについて説明する。図 5 は、図 4 (a) の構成における平行配置から反平行配置へのスイッチング過程を示した模式図である。図 4 では、電子が、磁気トンネル接合部 20 の上方から下方に向けて流れ込む配置としている。図 5 (a) は初期状態を示す。この初期状態において、相転移面内磁化膜 17 は反強磁性相としての形態を有し、したがって、漏れ磁界は発生していない。図 5 (b) は、記録消去動作に対応した電気パルス J_W を印加した際の模式図である。このとき、相転移面内磁化膜 17 の温度が上昇し、相転移面内磁化膜 17 は強磁性相となるため、面内磁化が発生する。これにより、面内成分をもったスピンの流がフリー層 15 に注入され、フリー層 15 の垂直磁化は傾き、反転又は才差運動が誘起される。その結果、垂直方向の成分は反転する（図 5 (c)）。電気パルスの印加後には、相転移面内磁化膜 17 の温度は T_N 以下に低下するため、スピンの流の面内成分は消失し、フリー層 15 の磁化は反転を完了する（図 5 (d)）。

【0029】

図 6 は、反平行配置から平行配置へのスイッチング過程を示した模式図である。ここでは、電流の極性が反転されるので、電子は、磁気トンネル接合部 20 の下方から上方に向けて流れ込む。図 6 (a) は初期状態を示す。図 5 に示す平行配置から反平行配置へのスイッチングと異なる点は、電子がピン層 13 側から注入されるため、フリー層 15 に作用する面内成分のスピンの流が、一旦相転移面内磁化膜 17 で反射して、相転移面内磁化膜 17 の磁化と反対方向の面内成分をもつことである。しかし、反転及び才差運動のしやすさは、面内方向の成分の向きには依存しない。したがって、図 5 の場合と同様に、フリー層 15 の垂直磁化は傾き、反転又は才差運動が誘起され（図 6 (b)）、それによって垂直方向の成分は反転し（図 6 (c)）、電気パルスの印加後にフリー層 15 の磁化は反転を完了する（図 6 (d)）。

10

20

30

40

50

【0030】

このような反強磁性 - 強磁性相転移を示す相転移面内磁化膜17の面内磁化膜としては、FeRh合金を用いることが有用である。FeRhは、室温以上(およそ70)のネール温度 T_N で反強磁性 - 強磁性相転移をし、キュリー温度はおよそ400 と十分高い。また、FeRhはbcc(Body Centered Cubic)構造をとり、350 ~ 500 のプロセス温度で結晶性の優れた膜を作製することが可能である。そのため、例えば同じbcc構造を有するCr、あるいは、fcc(Face Centered Cubic)構造ではあるが格子不整合の小さいAl、Ag等の非磁性金属層16を介して、FePt、CoFe等のbcc構造を有するフリー層15上に、優れた磁気特性を示す相転移面内磁化膜17としての薄膜を作製することが可能である。既に述べたように、FeRhの格子定数は2.986 であり、MgOの格子定数は4.2 である。FeRhの格子を面内で45度回転させると4.2 となり格子整合が良い。このFeRhからなる相転移面内磁化膜17は、MgO上又はMgO上にエピタキシャル成長したbcc構造を有するフリー層15上で結晶成長しやすい。

10

【0031】

さらに、相転移面内磁化膜17の材料であるFeRhにIrを置換(添加)することにより、 T_N を200 にまで調整することが可能である。図7に示すように、置換量xに対して T_N の増加はほぼ線形である。Irは、2%の添加で130 、4%の添加で200 にまで T_N を増大させることが可能である。但し、あまり T_N を増大させると、相転移に必要な電気パルスの値が大きくなってしまふことに注意する必要がある。 T_N は、80 ~ 100 の範囲が好ましい。一方、 T_N はPd、Ptの添加によって減少する。例えば図5に示すように、Pd2%の添加で T_N は30 程度まで減少する。この場合、使用温度によっては多少の漏れ磁界が発生する。しかし、 T_N が低いため、デバイスの要求仕様によっては、電流密度をより低減することが可能となる。このように、Ir、Pd、Pt等の置換(添加)により T_N を調整できるということは、デバイス動作温度設計の際に大変役に立つ。例えば、-30 ~ 80 での動作を保証する場合には、 T_N を80 に設定することによって、相転移面内磁化膜17は反強磁性相となるため、読み出しのディスタープ及び保持特性の劣化を防止することができる。また、FeRhは20nmの膜厚でシャープな反強磁性 - 強磁性相転移をするということが知られているため、フリー層15の膜厚は20nm以上であることが好ましい。これにより、読み出し動作と記録消去動作とのマージンを広くとることが可能となる。

20

30

【0032】

以上において、図4(a)に示す構成に基づいて動作を説明したが、図4(b)に示す構成においても、上記の動作に準じた動作が行われるので、その動作について説明を省略する。

【0033】

上記構成の磁気メモリー素子では、相転移面内磁化膜17を設けてあるので、スイッチングに必要な反転電流密度を、平行から反平行の場合には最大およそ50%、反平行から平行の場合には最大およそ30%減少させることが可能となり、スイッチング時間は50%程度短縮される。

40

また、上記構成におけるネール温度 T_N はおよそ80 であるため、読み出し時に、相転移面内磁化膜17からの漏れ磁界はない。そのため、読み出し時のディスタープはなく、室温(27) ~ 80 の間では保持特性の劣化は全くない。

なお、図5(b)に示す記録消去時においては、相転移面内磁化膜17が強磁性相となるので、面内磁化を発生する。その際、フリー層15との静磁結合により膜面内から磁化が垂直方向に傾くことがある。この場合も同様に、反転電流密度の低減が可能であることが確認されている。磁化の角度によっては、反転電流密度はより低減する場合もある。

【0034】

以上のように、本発明に係る磁気メモリー素子及びその駆動方法においては、相転移面内磁化膜を設けることにより、読み出し耐性及び保持特性等の信頼性を損なうことなく、

50

スイッチングに必要となる電流密度を低減した磁気トンネル接合部 20 が実現可能となる。なお、本実施形態で例示した各構成の材料及びその組成、ならびに形成方法は、上記実施形態に限定されるものではない。例えば、相転移面内磁化膜 17 の材料である FeRh の組成比は必ずしも Fe : Rh = 1 : 1 である必要はなく、Rh が多いと T_N が高くなるという特性を利用して、Ir、又は Pd、Pt の添加により、適宜 T_N を調整すればよい。好ましくは、Rh は 40 ~ 60 %、Ir、又は Pd、Pt は 1 ~ 4 % の範囲とすることで、素子の使用温度上限（およそ 80 °C）に T_N を設定することが可能となる。また、ピン層 13 及びフリー層 15 は垂直磁化膜として FePt を使用した例を提示したが、その他、TbFeCo、GdCo 等のアモルファス希土類遷移金属、Co/Ni 多層膜等、様々な材料を適宜用いることが可能である。特に、フリー層 15 に上記アモルファス材料や格子整合の良くない結晶を用いる場合においても、FeRh と格子整合した材料を非磁性金属層 16 として用いることによって、良好な結晶の FeRh を得ることができる。これは非磁性金属層 16 が FeRh のバッファ層として作用し、アモルファス層あるいは格子整合の良くない層上に FeRh 膜を形成する際に避けられない欠陥を非磁性金属層 16 内で解消することが可能なためである。

10

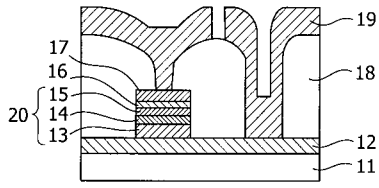
【符号の説明】

【0035】

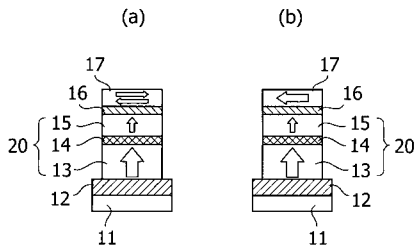
- 11 基板
- 12 下部電極
- 13 垂直ピン層
- 14 非磁性層
- 15 垂直フリー層
- 16 非磁性金属層
- 17 相転移面内磁化膜
- 18 層間絶縁膜
- 19 上部電極
- 20 磁気トンネル接合部

20

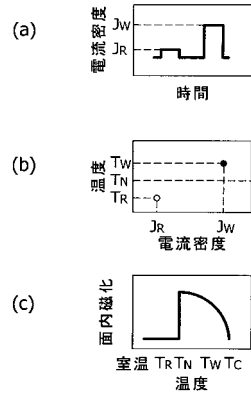
【 図 1 】



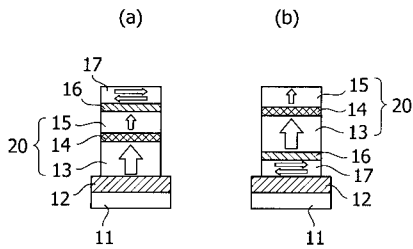
【 図 2 】



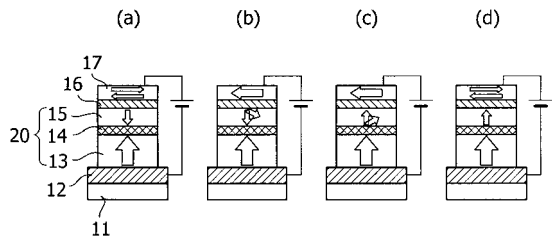
【 図 3 】



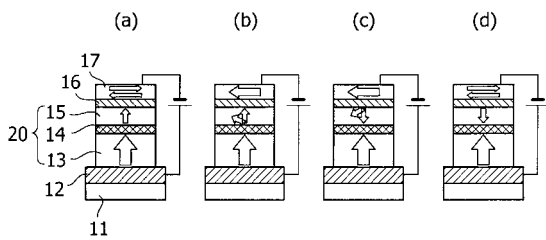
【 図 4 】



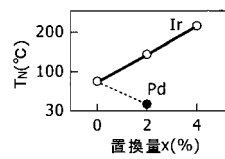
【 図 6 】



【 図 5 】



【 図 7 】



フロントページの続き

- (56)参考文献 特開2009-081215(JP,A)
特開2008-028362(JP,A)
特開2007-150265(JP,A)
特開2002-261352(JP,A)
特開2002-358616(JP,A)
国際公開第2005/079348(WO,A1)
国際公開第03/043017(WO,A1)
国際公開第03/025946(WO,A1)

(58)調査した分野(Int.Cl., DB名)

B82B 1/00 - 3/00、
H01L 21/8246、27/105、27/22、29/82、
43/00 - 43/14