



## (12) 发明专利申请

(10) 申请公布号 CN 105528127 A

(43) 申请公布日 2016.04.27

(21) 申请号 201510491127.2

G02F 1/1333(2006.01)

(22) 申请日 2015.08.12

### (30) 优先权数据

62/065,317 2014.10.17 US

62/157,251 2015.05.05 US

62/162,238 2015.05.15 US

(71) 申请人 瑞鼎科技股份有限公司

地址 中国台湾新竹市科学工业园区力行路  
23号2楼

(72) 发明人 李昆倍 林依萦 江昶庆

(74) 专利代理机构 中国商标专利事务所有限公  
司 11234

代理人 宋义兴 张立晶

(51) Int. Cl.

G06F 3/044(2006.01)

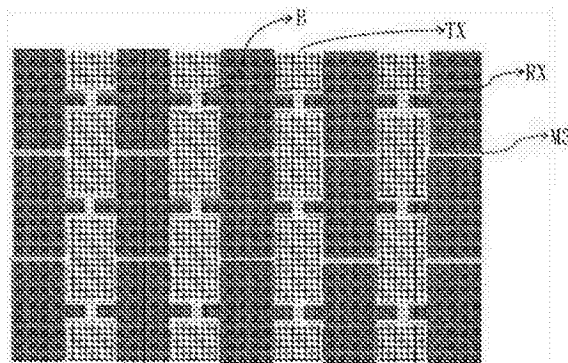
权利要求书2页 说明书10页 附图16页

### (54) 发明名称

内嵌式触控面板及其布局

### (57) 摘要

本发明公开一种内嵌式触控面板及其布局。内嵌式触控面板包含多个像素。每个像素的一叠层结构由下而上依序包含一基板、一薄膜晶体管元件层、一液晶层、一彩色滤光层及一玻璃层。薄膜晶体管元件层设置于基板上，薄膜晶体管元件层内整合设置有一第一导电层及一第二导电层。液晶层设置于薄膜晶体管元件层上方。彩色滤光层设置于液晶层上方。玻璃层设置于彩色滤光层上方。本发明的内嵌式触控面板具有简单的触控感测电极及其走线的设计，可有效降低成本并降低共同电压电极本身的电阻电容负载。



1. 一种内嵌式触控面板,其特征在于,该内嵌式触控面板包含:  
多个像素,每个像素的一叠层结构包含:  
一基板;  
一薄膜晶体管元件层,设置于该基板上,该薄膜晶体管元件层内整合设置有一第一导电层及一第二导电层;  
一液晶层,设置于该薄膜晶体管元件层上方;  
一彩色滤光层,设置于该液晶层上方;以及  
一玻璃层,设置于该彩色滤光层上方。
2. 如权利要求 1 所述的内嵌式触控面板,其特征在于,该第二导电层与一共同电压电极同时形成,但该第二导电层与该共同电压电极彼此分离,该第一导电层形成于该共同电压电极之后。
3. 如权利要求 2 所述的内嵌式触控面板,其特征在于,该第一导电层设置于该第二导电层的上方,该第一导电层电性连接至该第二导电层,以作为一跨桥结构。
4. 如权利要求 1 所述的内嵌式触控面板,其特征在于,该第二导电层与一共同电压电极同时形成,但该第二导电层与该共同电压电极彼此分离,该第一导电层形成于该共同电压电极之前。
5. 如权利要求 4 所述的内嵌式触控面板,其特征在于,该第二导电层设置于该第一导电层的上方,该第二导电层电性连接至该第一导电层,以作为一跨桥结构。
6. 如权利要求 1 所述的内嵌式触控面板,其特征在于,该第二导电层形成于一共同电压电极之前且该第一导电层形成于该共同电压电极之后,该第二导电层与该薄膜晶体管元件层中的一源极及一汲极同时形成。
7. 如权利要求 6 所述的内嵌式触控面板,其特征在于,该第一导电层设置于该第二导电层的上方,该第一导电层电性连接至该第二导电层,以作为一跨桥结构。
8. 如权利要求 1 所述的内嵌式触控面板,其特征在于,该第二导电层形成于该第一导电层之前且该第一导电层形成于一共同电压电极之前,该第二导电层与该薄膜晶体管元件层中的一源极及一汲极同时形成。
9. 如权利要求 8 所述的内嵌式触控面板,其特征在于,该第一导电层设置于该第二导电层的上方,该第一导电层电性连接至该第二导电层,以作为一跨桥结构。
10. 如权利要求 1 所述的内嵌式触控面板,其特征在于,该第二导电层形成于一共同电压电极之前且该第一导电层形成于该共同电压电极之后,该第二导电层与该薄膜晶体管元件层中的一闸极同时形成。
11. 如权利要求 10 所述的内嵌式触控面板,其特征在于,该第一导电层设置于该第二导电层的上方,该第一导电层电性连接至该第二导电层,以作为一跨桥结构。
12. 如权利要求 10 所述的内嵌式触控面板,其特征在于,该薄膜晶体管元件层中的该闸极与另一闸极彼此相邻排列。
13. 如权利要求 1 所述的内嵌式触控面板,其特征在于,该第二导电层形成于该第一导电层之前且该第一导电层形成于一共同电压电极之前,该第二导电层与该薄膜晶体管元件层中的一闸极同时形成。
14. 如权利要求 13 所述的内嵌式触控面板,其特征在于,该第一导电层设置于该第二

导电层的上方,该第一导电层电性连接至该第二导电层,以作为一跨桥结构。

15. 如权利要求 13 所述的内嵌式触控面板,其特征在于,该薄膜晶体管元件层中的该闸极与另一闸极彼此相邻排列。

16. 如权利要求 1 所述的内嵌式触控面板,为一内嵌式互电容触控面板,其特征在于,该内嵌式互电容触控面板的一驱动电极及一感测电极由该第一导电层以网格状排列而成。

17. 如权利要求 16 所述的内嵌式触控面板,其特征在于,当该第一导电层所组成的该驱动电极与该感测电极彼此交错时,以该第二导电层作为一跨桥结构来电性连接该驱动电极或电性连接该感测电极。

18. 如权利要求 16 所述的内嵌式触控面板,其特征在于,该第一导电层还包含一第一连接部,该第一连接部与该驱动电极及该感测电极彼此分离,并且该第一连接部电性连接至该共同电压电极。

19. 如权利要求 1 所述的内嵌式触控面板,其特征在于,该第二导电层还包含一第二连接部,该第二连接部电性连接至该共同电压电极。

20. 如权利要求 1 所述的内嵌式触控面板,其特征在于,该彩色滤光层包含一彩色滤光片及一黑色矩阵光阻,该黑色矩阵光阻具有良好的光遮蔽性,该第一导电层及该第二导电层位于该黑色矩阵光阻的下方。

21. 如权利要求 1 所述的内嵌式触控面板,其特征在于,当该内嵌式触控面板运作于一触控模式时,一共同电压电极切换为一浮动电位或施加一触控相关信号。

22. 如权利要求 1 所述的内嵌式触控面板,其特征在于,该内嵌式触控面板的一触控模式与一显示模式为分时驱动,并且该内嵌式触控面板利用显示周期的一空白区间运作于该触控模式。

23. 如权利要求 22 所述的内嵌式触控面板,其特征在于,该空白区间包含一垂直空白区间、一水平空白区间及一长水平空白区间中的至少一种,该长水平空白区间的时间长度等于或大于该水平空白区间的时间长度,该长水平空白区间重新分配多个该水平空白区间而得或该长水平空白区间包含该垂直空白区间。

## 内嵌式触控面板及其布局

### 技术领域

[0001] 本发明与触控面板 (Touch panel) 有关,特别是关于一种内嵌式 (In-cell) 触控面板及其布局。

### 背景技术

[0002] 请参照图 1,图 1 为传统具有 On-Cell 叠层结构的电容式触控面板的叠层结构示意图。如图 1 所示,传统 On-Cell 的电容式触控面板的叠层结构 1 由下至上依序是:基板 10、薄膜晶体管 (TFT) 元件层 11、液晶层 12、彩色滤光层 13、玻璃层 14、触控感应层 15、偏光片 16、粘合剂 17 及上覆透镜 18。

[0003] 由图 1 可知:传统具有 On-Cell 叠层结构的电容式触控面板则是将触控感应层 15 设置于玻璃层 14 的上方,亦即设置于液晶显示模块之外。虽然传统具有 On-Cell 叠层结构的电容式触控面板的厚度已较单片式玻璃触控面板 (One Glass Solution, OGS) 来得薄,但在现今手机、平板电脑及笔记本电脑等可携式电子产品强调轻薄短小的趋势下,传统具有 On-Cell 叠层结构的电容式触控面板已达到其极限,无法满足最薄化的触控面板设计的需求。

[0004] 因此,本发明提出一种内嵌式 (In-cell) 触控面板及其布局,以改善现有技术所遭遇的种种问题。

### 发明内容

[0005] 根据本发明的一较佳具体实施例为一种内嵌式触控面板。于此实施例中,内嵌式触控面板包含多个像素 (Pixel)。每个像素的一叠层结构包含一基板、一薄膜晶体管元件层、一液晶层、一彩色滤光层及一玻璃层。薄膜晶体管元件层设置于基板上,薄膜晶体管元件层内整合设置有一第一导电层及一第二导电层。液晶层设置于薄膜晶体管元件层上方。彩色滤光层设置于液晶层上方。玻璃层设置于彩色滤光层上方。

[0006] 于一实施例中,第二导电层与一共同电压电极 (Common Electrode) 同时形成,但第二导电层与共同电压电极彼此分离,第一导电层形成于共同电压电极之后。

[0007] 于一实施例中,第一导电层设置于第二导电层的上方,第一导电层电性连接至第二导电层,以作为一跨桥结构。

[0008] 于一实施例中,第二导电层与一共同电压电极同时形成,但第二导电层与共同电压电极彼此分离,第一导电层形成于共同电压电极之前。

[0009] 于一实施例中,第二导电层设置于第一导电层的上方,第二导电层电性连接至第一导电层,以作为一跨桥结构。

[0010] 于一实施例中,第二导电层形成于一共同电压电极之前且第一导电层形成于共同电压电极之后,第二导电层与薄膜晶体管元件层中的一源极及一汲极同时形成。

[0011] 于一实施例中,第一导电层设置于第二导电层的上方,第一导电层电性连接至第二导电层,以作为一跨桥结构。

[0012] 于一实施例中,第二导电层形成于第一导电层之前且第一导电层形成于一共同电压电极之前,第二导电层与薄膜晶体管元件层中的一源极及一汲极同时形成。

[0013] 于一实施例中,第一导电层设置于第二导电层的上方,第一导电层电性连接至第二导电层,以作为一跨桥结构。

[0014] 于一实施例中,第二导电层形成于一共同电压电极之前且第一导电层形成于共同电压电极之后,第二导电层与薄膜晶体管元件层中的一闸极同时形成。

[0015] 于一实施例中,第一导电层设置于第二导电层的上方,第一导电层电性连接至第二导电层,以作为一跨桥结构。

[0016] 于一实施例中,薄膜晶体管元件层中的闸极与另一闸极彼此相邻排列。

[0017] 于一实施例中,第二导电层形成于第一导电层之前且第一导电层形成于一共同电压电极之前,第二导电层与薄膜晶体管元件层中的一闸极同时形成。

[0018] 于一实施例中,第一导电层设置于第二导电层的上方,第一导电层电性连接至第二导电层,以作为一跨桥结构。

[0019] 于一实施例中,薄膜晶体管元件层中的闸极与另一闸极彼此相邻排列。

[0020] 于一实施例中,该第二导电层形成于该第一导电层之前且该第一导电层形成于一共同电压电极之前,该第二导电层与该薄膜晶体管元件层中的一闸极同时形成。

[0021] 于一实施例中,该第一导电层设置于该第二导电层的上方,该第一导电层电性连接至该第二导电层,以作为一跨桥结构。

[0022] 于一实施例中,该薄膜晶体管元件层中的该闸极与另一闸极彼此相邻排列。

[0023] 于一实施例中,内嵌式触控面板为一内嵌式互电容 (Mutual Capacitance) 触控面板,内嵌式互电容触控面板的一驱动电极 (TX) 及一感测电极 (RX) 由第一导电层以网格状排列而成。

[0024] 于一实施例中,当第一导电层所组成的驱动电极 (TX) 与感测电极 (RX) 彼此交错时,以第二导电层作为一跨桥结构来电性连接驱动电极 (TX) 或电性连接感测电极 (RX)。

[0025] 于一实施例中,第一导电层还包含一第一连接部,第一连接部与驱动电极 (TX) 及感测电极 (RX) 彼此分离,并且第一连接部电性连接至共同电压电极。

[0026] 于一实施例中,第二导电层还包含一第二连接部,该第二连接部电性连接至该共同电压电极。

[0027] 于一实施例中,彩色滤光层包含一彩色滤光片 (Color Filter) 及一黑色矩阵光阻 (Black Matrix Resist),黑色矩阵光阻具有良好的光遮蔽性,第一导电层及第二导电层位于黑色矩阵光阻的下方。

[0028] 于一实施例中,当内嵌式触控面板运作于一触控模式时,一共同电压电极切换为一浮动 (Floating) 电位或施加一触控相关信号,以降低对触控的寄生电容。

[0029] 于一实施例中,内嵌式触控面板的一触控模式与一显示模式为分时驱动,并且内嵌式触控面板利用显示周期的一空白区间 (Blanking interval) 运作于触控模式。

[0030] 于一实施例中,空白区间包含垂直空白区间 (Vertical Blanking Interval, VBI)、水平空白区间 (Horizontal Blanking Interval, HBI) 及长水平空白区间 (Long Horizontal Blanking Interval) 中的至少一种。长水平空白区间的时间长度等于或大于水平空白区间的时间长度。长水平空白区间重新分配多个水平空白区间而得或长水

平空白区间包含垂直空白区间。

[0031] 相较于现有技术,根据本发明的内嵌式触控面板及其布局具有下列优点:

[0032] (1) 触控感测电极及其走线的设计简单,可有效降低成本;

[0033] (2) 布局方式可降低对液晶面板光学上的影响,提升面板开口率;

[0034] (3) 将不属于触控电极的部分第一导电层及第二导电层电性连接至共同电压电极,以降低共同电压电极本身的电阻电容负载(RC loading)。

[0035] 关于本发明的优点与精神可以通过以下的发明具体实施方式及所附附图得到进一步的了解。

## 附图说明

[0036] 图 1 为传统具有 On-Cell 叠层结构的电容式触控面板的叠层结构示意图。

[0037] 图 2 为本发明的内嵌式触控面板的叠层结构示意图。

[0038] 图 3 为图 2 中的触控元件层 22 的一实施例的叠层结构示意图。

[0039] 图 4 为图 3 中的跨桥结构 B1 与触控电极 323 的俯视示意图。

[0040] 图 5 为触控元件层 22 的另一实施例的叠层结构示意图。

[0041] 图 6 为图 5 中的跨桥结构 B2 与触控电极 321 的俯视示意图。

[0042] 图 7 为采用网格状的图样设计的导电层的示意图。

[0043] 图 8 为互电容触控电极的跨桥结构的俯视示意图。

[0044] 图 9 为触控电极及其走线的俯视示意图。

[0045] 图 10 为本发明的一实施例的内嵌式互电容触控面板的叠层结构示意图。

[0046] 图 11 为图 10 中的第一导电层与第二导电层电性连接的像素设计的俯视示意图。

[0047] 图 12 为本发明的一实施例的内嵌式互电容触控面板的叠层结构示意图。

[0048] 图 13 为图 12 中的第一导电层与第二导电层电性连接的像素设计的俯视示意图。

[0049] 图 14 为本发明的一实施例的内嵌式互电容触控面板的叠层结构示意图。

[0050] 图 15 为图 14 中的第一导电层与第二导电层电性连接的像素设计的俯视示意图。

[0051] 图 16 为本发明的一实施例的内嵌式互电容触控面板的叠层结构示意图。

[0052] 图 17 为图 16 中的第一导电层与第二导电层电性连接的像素设计的俯视示意图。

[0053] 图 18 为本发明的一实施例的内嵌式互电容触控面板的叠层结构示意图。

[0054] 图 19A 及图 19B 分别为图 18 中的第一导电层与第二导电层电性连接的不同像素设计的俯视示意图。

[0055] 图 20 为本发明的一实施例的内嵌式互电容触控面板的叠层结构示意图。

[0056] 图 21A 及图 21B 分别为图 20 中的第一导电层与第二导电层电性连接的不同像素设计的俯视示意图。

[0057] 图 22 为内嵌式互电容触控面板的触控电极设计的示意图。

[0058] 图 23A 至图 23C 分别为由网格状的第一导电层排列而成的驱动电极与感测电极具有不同形状的示意图。

[0059] 图 24 为内嵌式互电容触控面板的触控模式与显示模式分时驱动的时序图。

[0060] 图 25 分别为垂直空白区间、水平空白区间及长水平空白区间的示意图。

[0061] 图 26A 及图 26B 分别为具有多个共同电压电极区域的内嵌式互电容触控面板的示

意图及其运作于触控模式与显示模式时的各信号的时序图。

[0062] 图 27A 及图 27B 分别为具有单一个共同电压电极区域的内嵌式互电容触控面板的示意图及其运作于触控模式与显示模式时的各信号的时序图。

[0063] 主要组件符号说明

[0064] 1 ~ 2 : 叠层结构

[0065] 10、20、111 : 基板

[0066] 11、21、112 : 薄膜晶体管 (TFT) 元件层

[0067] 12、23、113 : 液晶层

[0068] 13、24、114 : 彩色滤光层

[0069] 14、25、115 : 玻璃层

[0070] 15 : 触控感应层

[0071] 16、26 : 偏光片

[0072] 17 : 粘合剂

[0073] 18 : 上覆透镜

[0074] 22 : 触控元件层

[0075] CF : 彩色滤光片

[0076] BM : 黑色矩阵光阻

[0077] M3、M2、MI、MG、321、323 : 导电层

[0078] IS0、320、322、324 : 绝缘层

[0079] TE1 ~ TE3 : 触控电极

[0080] W1 ~ W3 : 走线

[0081] B、B1、B2 : 跨桥结构

[0082] LC : 液晶单元

[0083] S : 源极

[0084] D : 汲极

[0085] G、G' : 闸极

[0086] TP : 内嵌式触控面板

[0087] TX、TX1 ~ TX3 : 驱动电极及其走线

[0088] RX、RX1 ~ RX2 : 感测电极及其走线

[0089] CITO : 共同电压电极

[0090] VCOM、VCOM1 ~ VCOM5 : 共同电压电极区域

[0091] SIM : 影像信号

[0092] HSync : 水平同步信号

[0093] VSync : 垂直同步信号

[0094] STH : 触控驱动信号

[0095] VBI : 垂直空白区间

[0096] HBI : 水平空白区间

[0097] LHBI : 长水平空白区间

[0098] G1 ~ G3 : 闸极驱动信号

[0099] S1 ~ S3 :源极驱动信号

### 具体实施方式

[0100] 根据本发明的一较佳具体实施例为一种内嵌式的电容式触控面板。实际上,由于内嵌式的电容式触控面板可达成最薄化的触控面板设计,可广泛应用于智能手机、平板电脑及笔记本电脑等各种可携式消费性电子产品上。

[0101] 于此实施例中,内嵌式的电容式触控面板所适用的显示器可以是采用横向电场效应显示技术(In-Plane-Switching Liquid Crystal, IPS) 或由其延伸的边界电场切换广视角技术(Fringe Field Switching, FFS) 或高阶超广视角技术(Advanced Hyper-Viewing Angle, AHVA) 的显示器,但不以此为限。

[0102] 一般而言,目前市场上的主流电容式触控感测技术应为投射式电容触控感测技术,可分为互电容(Mutual capacitance) 及自电容(Self capacitance) 两种。互电容触控感测技术就是当触碰发生时,会在邻近两电极间产生电容耦合的现象,并由电容量变化来确定触碰动作的发生;自电容触控感测技术就是触控物与电极间产生电容耦合,并量测电极的电容量变化,以确定触碰动作的发生。

[0103] 需说明的是,此实施例中的内嵌式的电容式触控面板可采用互电容(Mutual capacitance) 或自电容(Self capacitance) 触控感测技术,其触控电极以网格状分布且可视实际需求形成不同布局以分别应用于自电容式触控或互电容式触控上。

[0104] 此外,此实施例将触控电极设置于薄膜晶体管(TFT) 元件层与液晶层之间,使得触控电极整合至与显示器的驱动元件(TFT 元件) 同侧,但触控电极在结构上是独立的,并未使用到 TFT 元件的任何部分,由以将触控电极与 TFT 元件之间的驱动关系单纯化,避免由于触控电极与部分的 TFT 元件整合所导致的良率不佳问题。

[0105] 接下来,将分别就此实施例的内嵌式的电容式触控面板的叠层结构进行详细的说明。

[0106] 请参照图 2,图 2 为此实施例的内嵌式的电容式触控面板的叠层结构示意图。如图 2 所示,于一实施例中,内嵌式的电容式触控面板的叠层结构由下至上依序是:基板 20、薄膜晶体管(TFT) 元件层 21、触控元件层 22、液晶层 23、彩色滤光层 24、玻璃层 25 及偏光片层 26。其中,需特别说明的是触控元件层 22 设置于 TFT 元件层 21 与液晶层 23 之间。TFT 元件层 21 的结构并无特定的限制,可以是任何可能的设计。TFT 元件层 21 中的半导体层由半导体材料构成,例如低温多晶硅(Low Temperature Poly-Silicon, LTPS)、氧化镓镓锌(Indium Gallium Zinc Oxide, IGZO) 或非晶质硅(a-Si) 等材料,但不以此为限。

[0107] 于此实施例中,彩色滤光层 24 包含彩色滤光片(Color Filter)CF 及黑色矩阵光阻(Black Matrix Resist)BM 两部分,其中黑色矩阵光阻 BM 具有良好的光遮蔽性,可应用于彩色滤光层 24 中,作为区隔红(R)、绿(G)、蓝(B) 三种颜色的彩色滤光片的材料。此外,黑色矩阵光阻 BM 亦可用来与触控元件层 22 中的触控电极对准,由以遮住触控元件层 22 中的触控电极,故触控元件层 22 中的触控电极除了可由透明的导电材料构成之外,亦可由不透明的导电材料构成,均不会影像到显示器的像素的开口率。

[0108] 接着,请参照图 3,图 3 为触控元件层 22 的一实施例的叠层结构示意图。如图 3 所示,首先,在 TFT 元件层 21 上形成绝缘层 320;再于绝缘层 320 上形成导电层 321;接着,将



绝缘层 322 覆盖于导电层 321 上 ;然后,在绝缘层 322 制作通孔 (VIA) ;之后,在通孔内与绝缘层 322 上分别形成导电层 323,使得形成于通孔内的导电层 323 会与导电层 321 彼此电性连接,而形成一跨桥结构 ;最后,在导电层 323 上方形成绝缘层 324。由此,由导电层 321 与导电层 323 共同形成的跨桥结构 B1 为一触控电极 (例如 X 方向感测电极),其可从另一触控电极 - 导电层 323 (例如 Y 方向感测电极) 的下方绕过,由以达到触控电极跨接的功效。

[0109] 需说明的是,由于此实施例中的跨桥结构 B1 (例如 X 方向感测电极) 是从导电层 323 (例如 Y 方向感测电极) 的下方绕过,故此实施例中的跨桥结构 B1 是较靠近于 TFT 元件层 21 的一侧。请参照图 4,图 4 为图 3 中的跨桥结构 B1 与触控电极 (导电层) 323 的俯视示意图。由图 4 很明显可看出 :跨桥结构 B1 是从触控电极 (导电层) 323 的下方绕过。

[0110] 于实际应用中,导电层 321 与导电层 323 可以是由相同的导电材料构成,亦可以是由不同的导电材料构成,并无特定的限制。同理,绝缘层 320、322 与 324 可以是由相同的有机或无机绝缘材料构成,亦可以是由不同的有机或无机绝缘材料构成,并无特定的限制。此外,由上述可知 :作为 X 方向感测电极的跨桥结构 B1 由导电层 321 与导电层 323 共同形成,这代表同一个方向的感测电极可由不同的导电层组成。

[0111] 接着,请参照图 5,图 5 为触控元件层 22 的另一实施例的叠层结构示意图。如图 5 所示,首先,在 TFT 元件层 21 上形成绝缘层 320 ;再于绝缘层 320 上分别形成彼此分离的数个导电层 321 ;接着,将绝缘层 322 覆盖于该些导电层 321 上 ;然后,在绝缘层 322 制作通孔 (VIA) ;之后,在通孔内与绝缘层 322 上分别形成导电层 323,使得形成于通孔内的导电层 323 会与导电层 321 彼此电性连接,而形成一跨桥结构 B2。由此,由导电层 321 与导电层 323 共同形成的跨桥结构 B2 为一触控电极 (例如 X 方向感测电极),其可从另一触控电极 - 导电层 321 (例如 Y 方向感测电极) 的上方绕过,由以达到触控电极跨接的功效。

[0112] 需说明的是,由于此实施例中的跨桥结构 B2 (例如 X 方向感测电极) 是从导电层 321 (例如 Y 方向感测电极) 的上方绕过,故此实施例中的跨桥结构将会是较靠近于液晶层 33 的一侧。请参照图 6,图 6 为图 5 中的触控电极 (导电层) 321 与跨桥结构 B2 的俯视示意图。由图 6 很明显可看出 :跨桥结构 B2 是从触控电极 (导电层) 321 的上方绕过。

[0113] 接下来,将就触控元件层 22 中的触控电极的图样 (Pattern) 设计进行说明。

[0114] 于此实施例中,触控电极采用网格状的图样设计,并可通过上述的跨桥结构 B1 或 B2 在适当位置进行触控电极的跨接,再搭配断开导电层形成断路的方式,即可依照不同需求分别将网格状的导电层设计为自电容触控电极或互电容触控电极。如图 7 所示,图 7 为采用网格状的图样设计的导电层,其中第一电极区域 TE1 与第二电极区域 TE2 之间通过断开导电层形成断路的方式彼此分离 ;第一电极区域 TE1 与第三电极区域 TE3 之间则因 B 区并无断开而彼此电性相连。

[0115] 请参照图 8,图 8 为互电容触控电极的跨桥结构的俯视示意图。如图 8 所示,第一触控电极 TX1 与 TX2 之间通过跨桥结构 B 从第二触控电极 RX1 与 RX2 上方跨过而彼此电性相连。

[0116] 请参照图 9,图 9 为触控电极及其走线的俯视示意图。如图 9 所示,触控电极 TE1-TE3 及其走线 W1-W3 可分别于在前述的不同导电层 321 及导电层 323,可根据不同设计应用于互电容或自电容触控感测上。

[0117] 根据本发明的另一较佳具体实施例为一种内嵌式 (In-cell) 互电容 (Mutual

Capacitance) 触控面板。于此实施例中,内嵌式互电容触控面板包含多个像素 (Pixel)。每个像素的一叠层结构包含一基板、一薄膜晶体管元件层、一液晶层、一彩色滤光层及一玻璃层。

[0118] 薄膜晶体管元件层设置于基板上,薄膜晶体管元件层内整合设置有一第一导电层及一第二导电层。液晶层设置于薄膜晶体管元件层上方。彩色滤光层设置于液晶层上方。玻璃层设置于彩色滤光层上方。其中,彩色滤光层包含一彩色滤光片 (Color Filter) 及一黑色矩阵光阻 (Black Matrix Resist)。黑色矩阵光阻具有良好的光遮蔽性,第一导电层及第二导电层位于黑色矩阵光阻的下方。

[0119] 内嵌式互电容触控面板的一驱动电极 (TX) 及一感测电极 (RX) 由第一导电层以网格状排列而成。当第一导电层所组成的驱动电极 (TX) 与感测电极 (RX) 彼此交错时,以第二导电层作为一跨桥结构来电性连接驱动电极 (TX) 或电性连接感测电极 (RX)。第一导电层还包含一第一连接部,用以电性连接至共同电压电极。第一连接部与驱动电极 (TX) 及感测电极 (RX) 彼此分离。第二导电层还包含一第二连接部,用以电性连接至共同电压电极。

[0120] 请参照图 10,图 10 为此实施例的内嵌式互电容触控面板的叠层结构示意图。如图 10 所示,第二导电层 MI 与共同电压电极 (Common Electrode)CITO 同时形成,但第二导电层 MI 与共同电压电极 CITO 彼此分离,第一导电层 M3 则是形成于第二导电层 MI 与共同电压电极 CITO 之后。第一导电层 M3 设置于第二导电层 MI 的上方。第一导电层 M3 通过贯穿绝缘层 ISO 的通孔 VIA 电性连接至第二导电层 MI,以形成一跨桥结构。当第一导电层 M3 所组成的驱动电极 (TX) 与感测电极 (RX) 彼此交错时,第二导电层 MI 即可作为跨桥结构来电性连接驱动电极 (TX) 或电性连接感测电极 (RX)。

[0121] 请参照图 11,图 11 为图 10 中的第一导电层与第二导电层电性连接的像素设计的俯视示意图。如图 11 所示,第一导电层 M3 与第二导电层 MI 通过通孔 VIA 彼此电性连接。需说明的是,此跨接像素可于每个像素都出现,或是每隔多个像素 (例如三个像素,但不以此为限) 出现一次,并无特定的限制。

[0122] 请参照图 12,图 12 为本发明的另一实施例的内嵌式互电容触控面板的叠层结构示意图。如图 12 所示,第二导电层 MI 与共同电压电极 CITO 同时形成,但第二导电层 MI 与共同电压电极 CITO 彼此分离。第一导电层 M3 形成于第二导电层 MI 与共同电压电极 CITO 之前。第二导电层 MI 设置于第一导电层 M3 的上方。第二导电层 MI 通过贯穿绝缘层 ISO 的通孔 VIA 电性连接至第一导电层 M3,以形成一跨桥结构。当第一导电层 M3 所组成的驱动电极 (TX) 与感测电极 (RX) 彼此交错时,第二导电层 MI 即可作为跨桥结构来电性连接驱动电极 (TX) 或电性连接感测电极 (RX)。

[0123] 请参照图 13,图 13 为图 12 中的第一导电层与第二导电层电性连接的像素设计的俯视示意图。如图 13 所示,第一导电层 M3 与第二导电层 MI 通过通孔 VIA 彼此电性连接。需说明的是,此跨接像素可于每个像素都出现,或是每隔多个像素 (例如三个像素,但不以此为限) 出现一次,并无特定的限制。

[0124] 请参照图 14,图 14 为本发明的另一实施例的内嵌式互电容触控面板的叠层结构示意图。如图 14 所示,第二导电层 M2 形成于共同电压电极 CITO 之前且第一导电层 M3 形成于共同电压电极 CITO 之后。需注意的是,第二导电层 M2 与薄膜晶体管元件层 TFT 中的一源极 S 及一汲极 D 同时形成。第一导电层 M3 设置于第二导电层 M2 的上方。第一导电层

M3 通过贯穿不同绝缘层 ISO 的通孔 VIA 电性连接至第二导电层 M2, 以形成一跨桥结构。当第一导电层 M3 所组成的驱动电极 (TX) 与感测电极 (RX) 彼此交错时, 第二导电层 M2 即可作为跨桥结构来电性连接驱动电极 (TX) 或电性连接感测电极 (RX)。

[0125] 请参照图 15, 图 15 为图 14 中的第一导电层与第二导电层电性连接的像素设计的俯视示意图。如图 15 所示, 第一导电层 M3 与第二导电层 M2 通过通孔 VIA 彼此电性连接。需说明的是, 此跨接像素可于每个像素都出现, 或是每隔多个像素 (例如三个像素, 但不以此为限) 出现一次, 并无特定的限制。

[0126] 请参照图 16, 图 16 为本发明的另一实施例的内嵌式互电容触控面板的叠层结构示意图。如图 16 所示, 第二导电层 M2 形成于第一导电层 M3 之前且第一导电层 M3 形成于共同电压电极 CITO 之前。需说明的是, 第二导电层 M2 与薄膜晶体管元件层 TFT 中的一源极 S 及一汲极 D 同时形成。第一导电层 M3 设置于第二导电层 M2 的上方。第一导电层 M3 通过贯穿不同绝缘层 ISO 的通孔 VIA 电性连接至第二导电层 M2, 以形成一跨桥结构。当第一导电层 M3 所组成的驱动电极 (TX) 与感测电极 (RX) 彼此交错时, 第二导电层 M2 即可作为跨桥结构来电性连接驱动电极 (TX) 或电性连接感测电极 (RX)。

[0127] 请参照图 17, 图 17 为图 16 中的第一导电层与第二导电层电性连接的像素设计的俯视示意图。如图 17 所示, 第一导电层 M3 与第二导电层 M2 通过通孔 VIA 彼此电性连接。需说明的是, 此跨接像素可于每个像素都出现, 或是每隔多个像素 (例如三个像素, 但不以此为限) 出现一次, 并无特定的限制。

[0128] 请参照图 18, 图 18 为本发明的另一实施例的内嵌式互电容触控面板的叠层结构示意图。如图 18 所示, 第二导电层 MG 形成于共同电压电极 CITO 之前且第一导电层 M3 形成于共同电压电极 CITO 之后。需注意的是, 第二导电层 MG 与薄膜晶体管元件层 TFT 中的一闸极 G 同时形成。第一导电层 M3 设置于第二导电层 MG 的上方。第一导电层 M3 通过贯穿不同绝缘层 ISO 的通孔 VIA 电性连接至第二导电层 MG, 以形成一跨桥结构。当第一导电层 M3 所组成的驱动电极 (TX) 与感测电极 (RX) 彼此交错时, 第二导电层 MG 即可作为跨桥结构来电性连接驱动电极 (TX) 或电性连接感测电极 (RX)。

[0129] 请参照图 19A 及图 19B, 图 19A 及图 19B 分别为图 18 中的第一导电层与第二导电层电性连接的不同像素设计的俯视示意图。如图 19A 及图 19B 所示, 第一导电层 M3 与第二导电层 MG 通过通孔 VIA 彼此电性连接。薄膜晶体管元件层 TFT 中的闸极 G 会与另一闸极 G' 彼此相邻排列, 由以缩减所需黑色矩阵光阻 BM 的宽度。此一像素设计可使内嵌式触控面板具有较均匀的开口率配置并提升其显示画面的均匀度。需说明的是, 此跨接像素可于每个像素都出现, 或是每隔多个像素 (例如三个像素, 但不以此为限) 出现一次, 并无特定的限制。

[0130] 此外, 如图 19B 所示, 第二导电层 MG 亦可电性连接共同电压电极 CITO, 以进一步降低共同电压电极 CITO 的阻值。

[0131] 请参照图 20, 图 20 为本发明的一实施例的内嵌式互电容触控面板的叠层结构示意图。如图 20 所示, 第二导电层 MG 形成于第一导电层 M3 之前且第一导电层 M3 形成于共同电压电极 CITO 之前。需注意的是, 第二导电层 MG 与薄膜晶体管元件层 TFT 中的一闸极 G 同时形成。第一导电层 M3 设置于第二导电层 MG 的上方。第一导电层 M3 通过贯穿不同绝缘层 ISO 的通孔 VIA 电性连接至第二导电层 MG, 以形成一跨桥结构。当第一导电层 M3 所组

成的驱动电极 (TX) 与感测电极 (RX) 彼此交错时,第二导电层 MG 即可作为跨桥结构来电性连接驱动电极 (TX) 或电性连接感测电极 (RX)。

[0132] 请参照图 21A 及图 21B,图 21A 及图 21B 分别为图 20 中的第一导电层与第二导电层电性连接的不同像素设计的俯视示意图。如图 21A 及图 21B 所示,第一导电层 M3 与第二导电层 MG 通过通孔 VIA 彼此电性连接。薄膜晶体管元件层 TFT 中的闸极 G 会与另一闸极 G' 彼此相邻排列,由以缩减所需黑色矩阵光阻 BM 的宽度。此一像素设计可使内嵌式触控面板具有较均匀的开口率配置并提升其显示画面的均匀度。需说明的是,此跨接像素可于每个像素都出现,或是每隔多个像素(例如三个像素,但不以此为限)出现一次,并无特定的限制。

[0133] 此外,如图 21B 所示,第二导电层 MG 亦可电性连接共同电压电极 CITO,以进一步降低共同电压电极 CITO 的阻值。

[0134] 请参照图 22,图 22 为内嵌式互电容触控面板的触控电极设计的示意图。如图 22 所示,内嵌式互电容触控面板的触控电极包含第一方向触控电极及第二方向触控电极,可分别为驱动电极 TX 与感测电极 RX。于实际应用中,触控电极可由金属材料或其他导电材料构成,并无特定的限制。

[0135] 需说明的是,无论触控电极是驱动电极 TX 或感测电极 RX,均是由前述的第一导电层 M3 形成网格状电极。其中,当第一导电层 M3 所组成的驱动电极 TX 与感测电极 RX 彼此交错时,驱动电极 TX 或感测电极 RX 会通过前述第二导电层 (M2、MI 或 MG) 的跨桥结构形成跨层的电性连接。此外,第一导电层 M3 亦可适当地布局于触控电极的空缺处并与共同电压电极 CITO 连接,以降低共同电压电极 CITO 的阻值。

[0136] 请参照图 23A 至图 23C,由网格状的第一导电层 M3 排列而成的驱动电极 TX 与感测电极 RX 除了可以是传统的矩形外,亦可以是如同图 23A 至图 23C 所分别绘示的各种不同形状,但不以此为限。

[0137] 接着,请参照图 24,图 24 为内嵌式互电容触控面板的触控模式与显示模式分时驱动的时序图。如图 24 所示,内嵌式互电容触控面板可于不同时间分别运作于触控模式与显示模式下,亦即内嵌式互电容触控面板的触控模式与显示模式为分时驱动。需说明的是,内嵌式互电容触控面板利用影像信号 SIM 中的空白区间 (Blanking interval) 输出触控驱动信号 STH,以运作于触控模式下。内嵌式互电容触控面板会在非显示时序(亦即空白区间)进行触控感测。

[0138] 于实际应用中,内嵌式互电容触控面板可根据不同驱动方式调整其使用的空白区间种类多寡。如图 25 所示,空白区间可包含垂直空白区间 (Vertical Blanking Interval) VBI、水平空白区间 (Horizontal Blanking Interval) HBI 及长水平空白区间 LHBI (Long Horizontal Blanking Interval) 中的至少一种。其中,长水平空白区间 LHBI 的时间长度等于或大于水平空白区间 HBI 的时间长度。长水平空白区间 LHBI 可以是重新分配多个水平空白区间 HBI 而得或是长水平空白区间 LHBI 包含有垂直空白区间 VBI。

[0139] 当内嵌式互电容触控面板运作于触控模式时,可同时将共同电压电极切换为浮动 (Floating) 电位或是施加一触控相关信号于共同电压电极,以降低对触控的寄生电容。

[0140] 请参照图 26A,于一实施例中,共同电压电极可在适当位置断开而形成多个共同电压电极区域 VCOM1-VCOM5,并可在内嵌式触控面板运作于触控模式时施加不同信号给不同

的共同电压电极区域 VCOM1-VCOM5。其中,共同电压电极区域 VCOM1-VCOM3 为与驱动电极 TX1-TX3 像素重叠的部分;共同电压电极区域 VCOM4-VCOM5 为与感测电极 RX1-RX2 像素重叠的部分。

[0141] 亦请参照图 26B,图 26B 为图 26A 的内嵌式互电容触控面板运作于触控模式与显示模式时的各信号的时序图。如图 26B 所示,当内嵌式互电容触控面板运作于显示模式时,会由闸极驱动器及源极驱动器分别输出闸极驱动信号 G1-G3 及源极驱动信号 S1-S3,以驱动内嵌式触控面板的像素显示画面;当内嵌式互电容触控面板运作于触控模式时,会对与驱动电极 TX1-TX3 像素重叠的共同电压电极区域 VCOM1-VCOM3 分别施加与驱动电极 TX1-TX3 触控相关的驱动信号,并将与感测电极 RX1-RX2 像素重叠的共同电压电极区域 VCOM4-VCOM5 维持于一定电压。

[0142] 请参照图 27A,于另一实施例中,共同电压电极可为单一个共同电压电极区域 VCOM,其与驱动电极 TX1-TX3 及感测电极 RX1-RX2 均像素重叠。

[0143] 亦请参照图 27B,图 27B 为图 27A 的内嵌式互电容触控面板运作于触控模式与显示模式时的各信号的时序图。如图 27B 所示,当内嵌式互电容触控面板运作于显示模式时,会由闸极驱动器及源极驱动器分别输出闸极驱动信号 G1-G3 及源极驱动信号 S1-S3,以驱动内嵌式互电容触控面板的像素显示画面;当内嵌式互电容触控面板运作于触控模式时,共同电压电极区域 VCOM 会切换为一浮动 (Floating) 电位 VF。

[0144] 相较于现有技术,根据本发明的内嵌式触控面板及其布局具有下列优点:

[0145] (1) 触控感测电极及其走线的设计简单,可有效降低成本;

[0146] (2) 布局方式可降低对液晶面板光学上的影响,提升面板开口率;

[0147] (3) 将不属于触控电极的部分第一导电层及第二导电层电性连接至共同电压电极,以降低共同电压电极本身的电阻电容负载 (RC loading)。

[0148] 通过以上较佳具体实施例的详述,是希望能更加清楚描述本发明的特征与精神,而并非以上述所公开的较佳具体实施例来对本发明的范畴加以限制。相反地,其目的是希望能涵盖各种改变及具相等性的安排于本发明所欲申请的权利要求的范畴内。

1

上覆透镜 18
粘合剂 17
偏光片 16
触控感应层 15
玻璃层 14
彩色滤光层 13
液晶屏 12
薄膜晶体管元件层 11
基板 10

图 1

2

偏光片 26
玻璃层 25
彩色滤光层 24
液晶层 23
触控元件层 22
薄膜晶体管元件层 21
基板 20

图 2

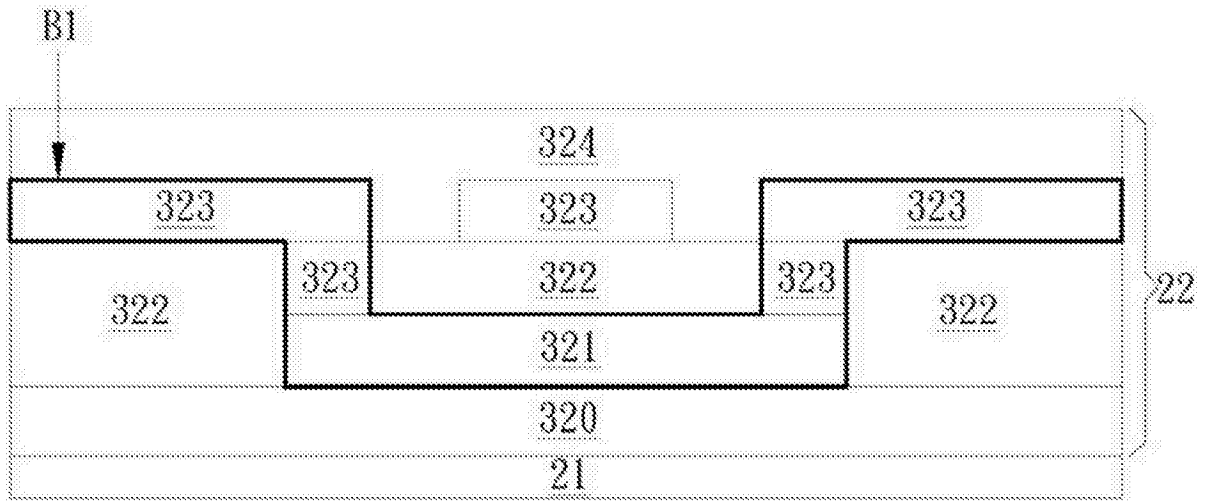


图 3

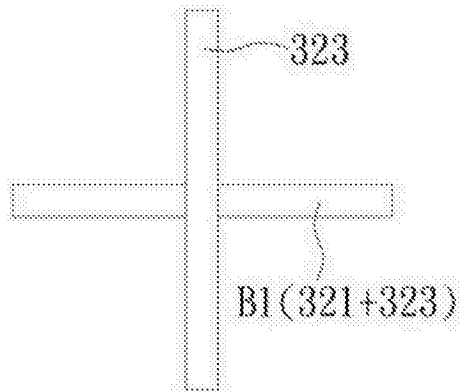


图 4

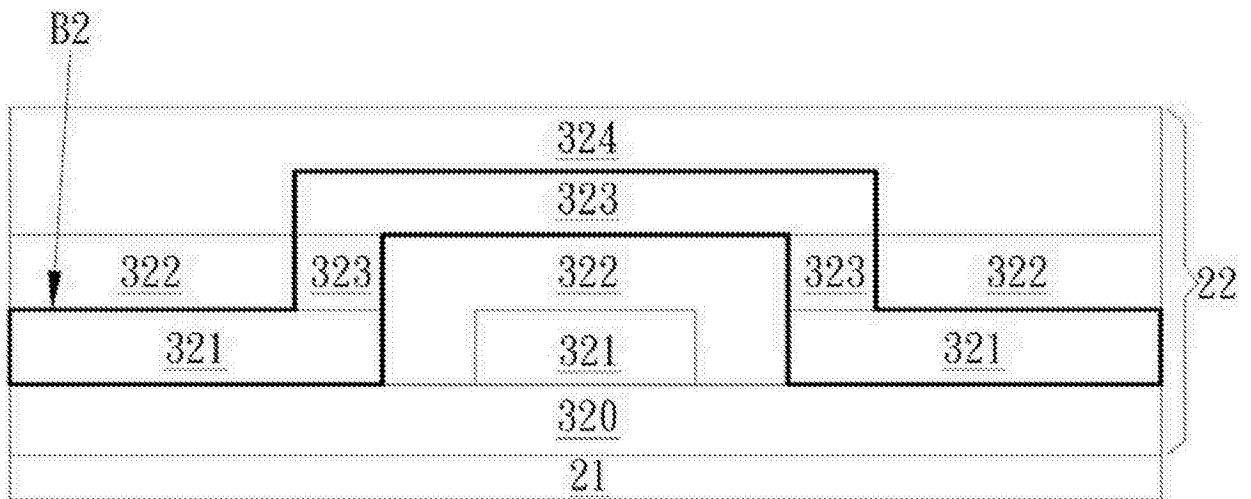


图 5

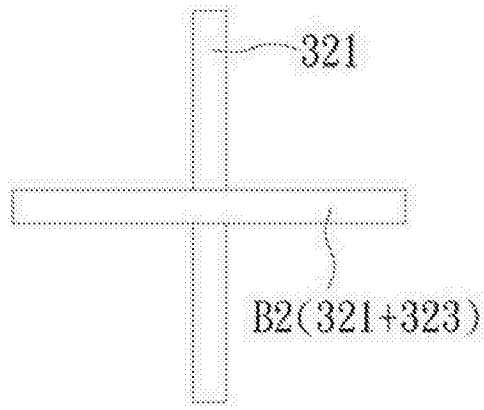


图 6

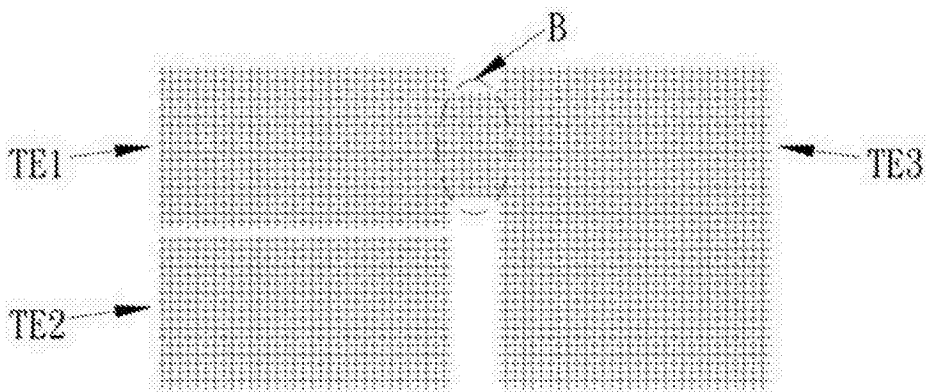


图 7

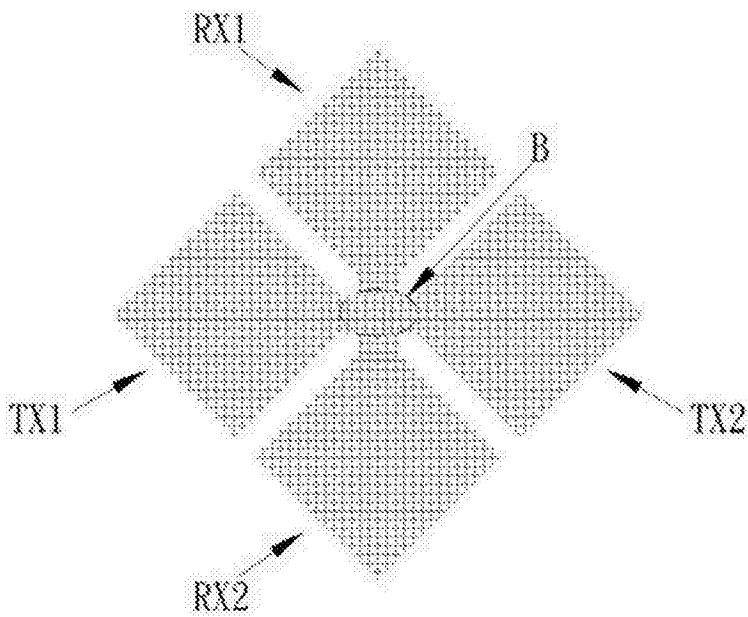


图 8

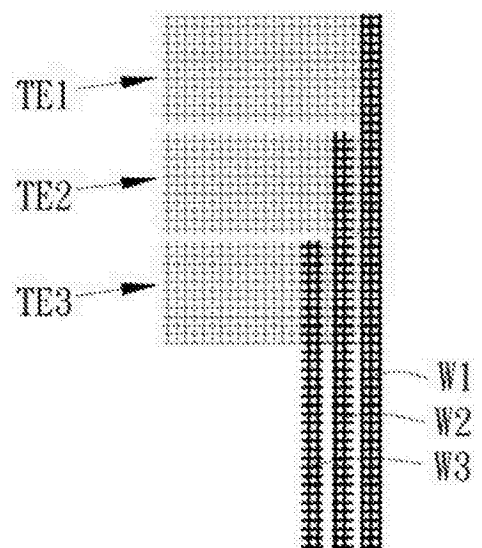


图 9



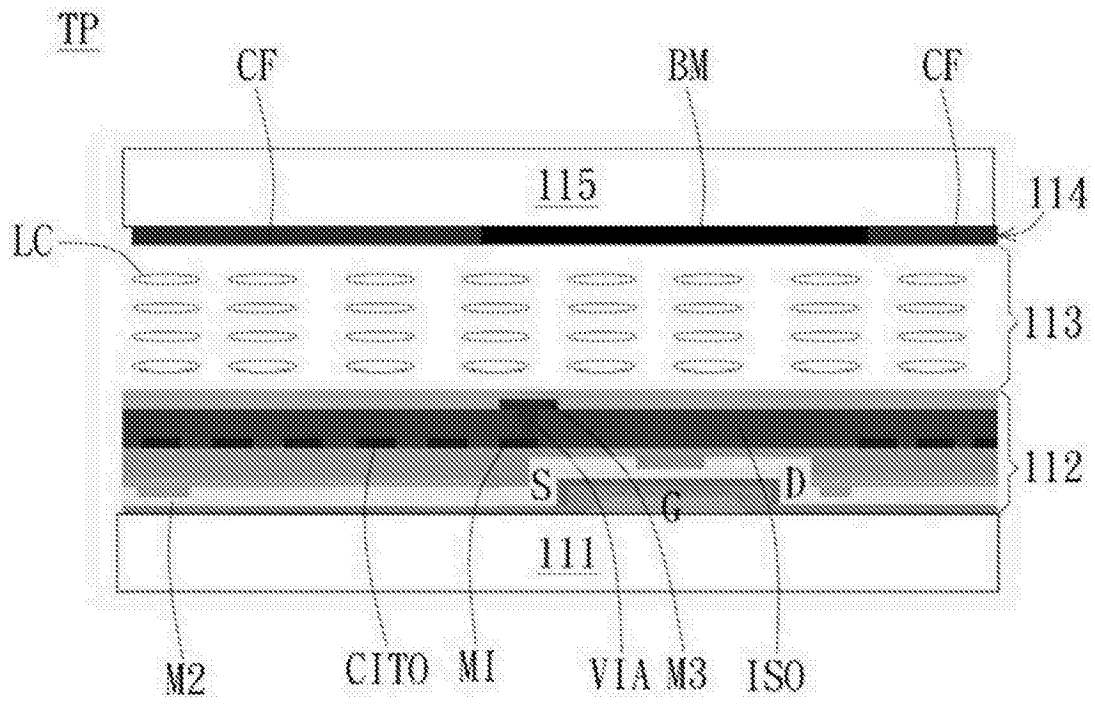


图 10

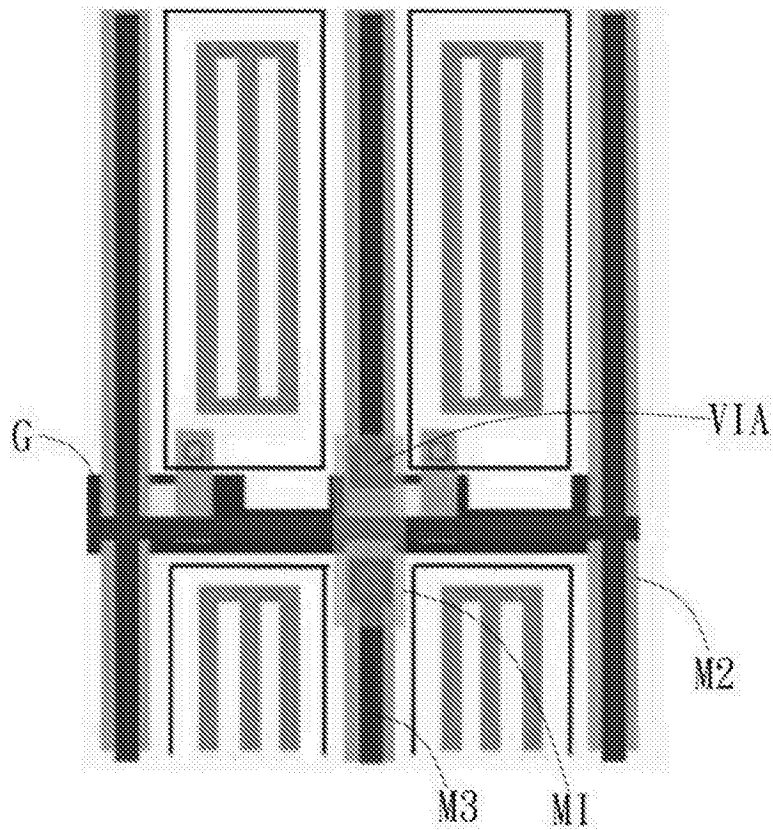


图 11

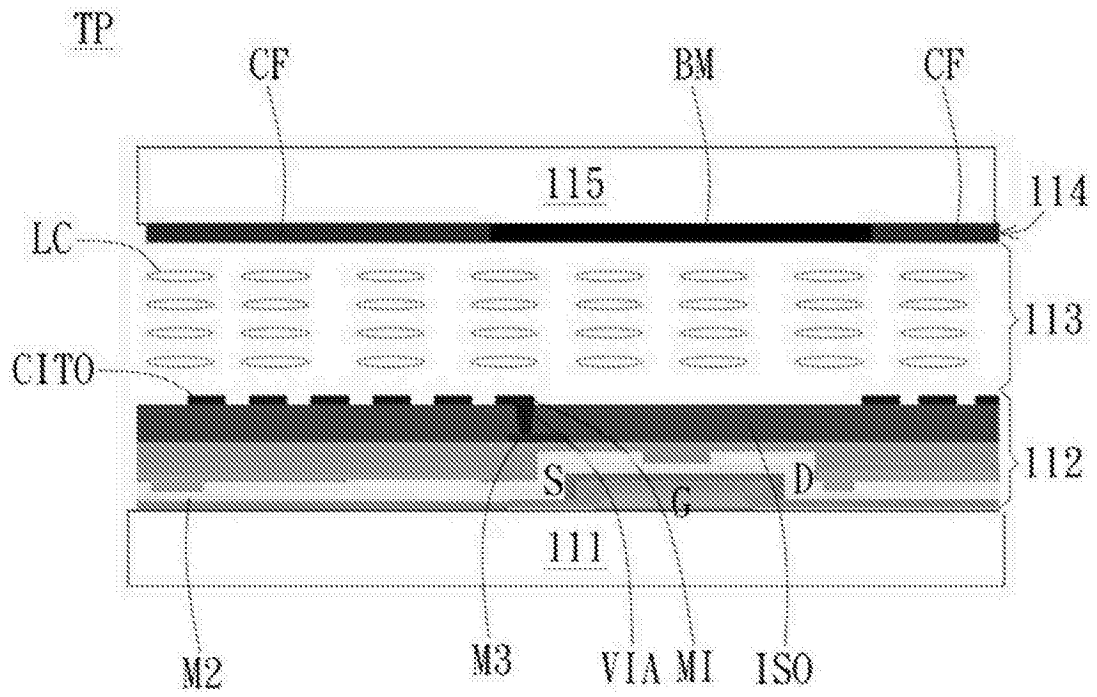


图 12

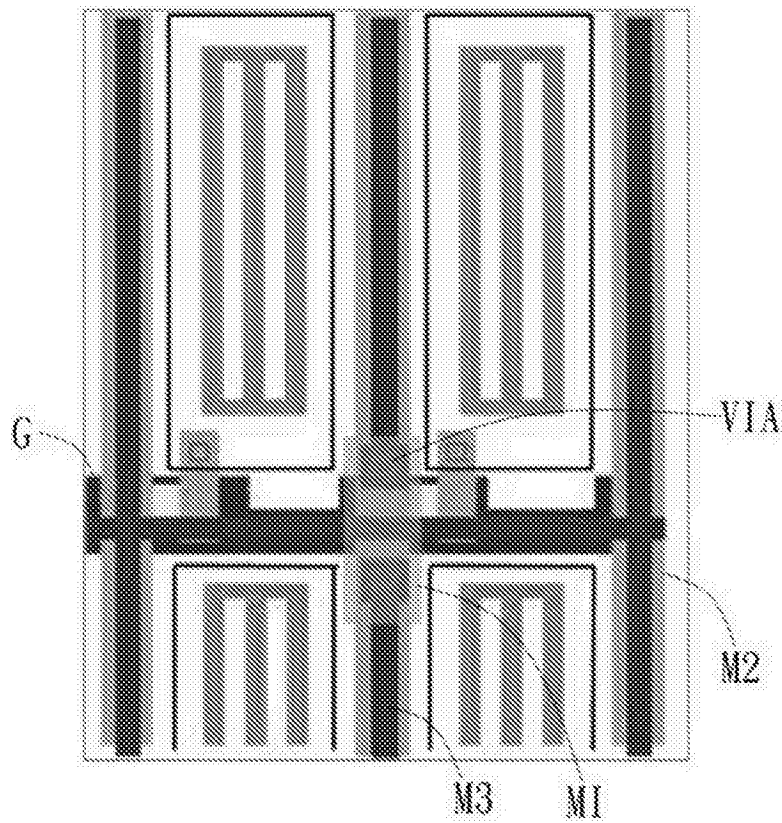


图 13

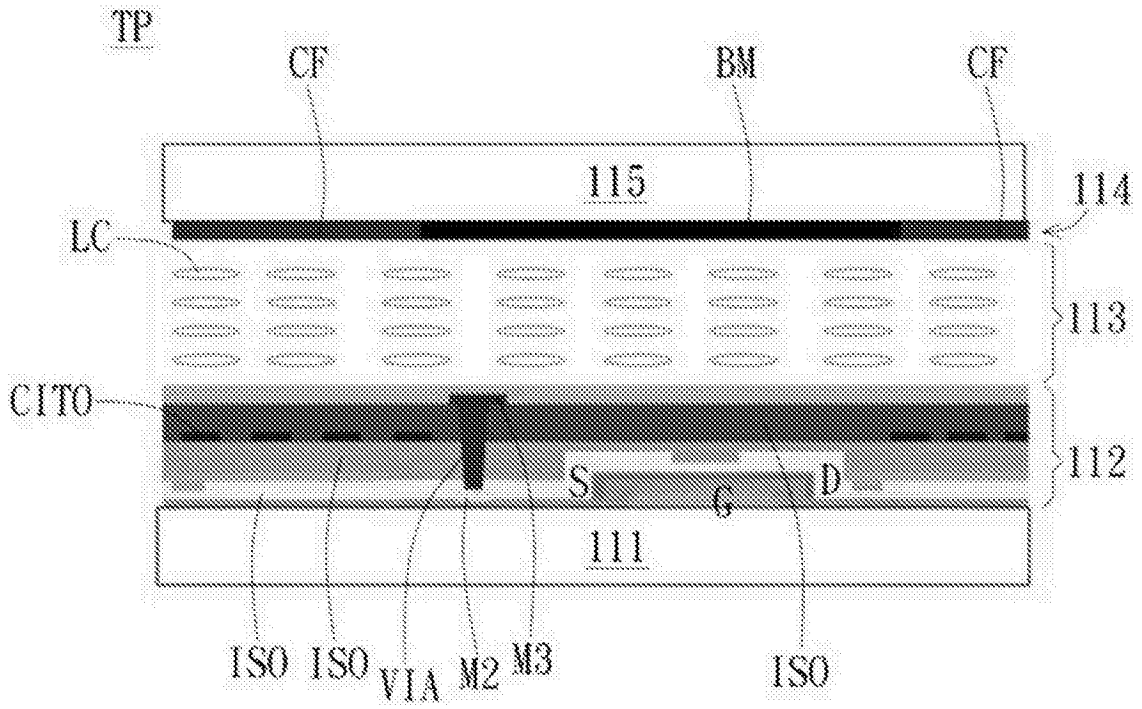


图 14

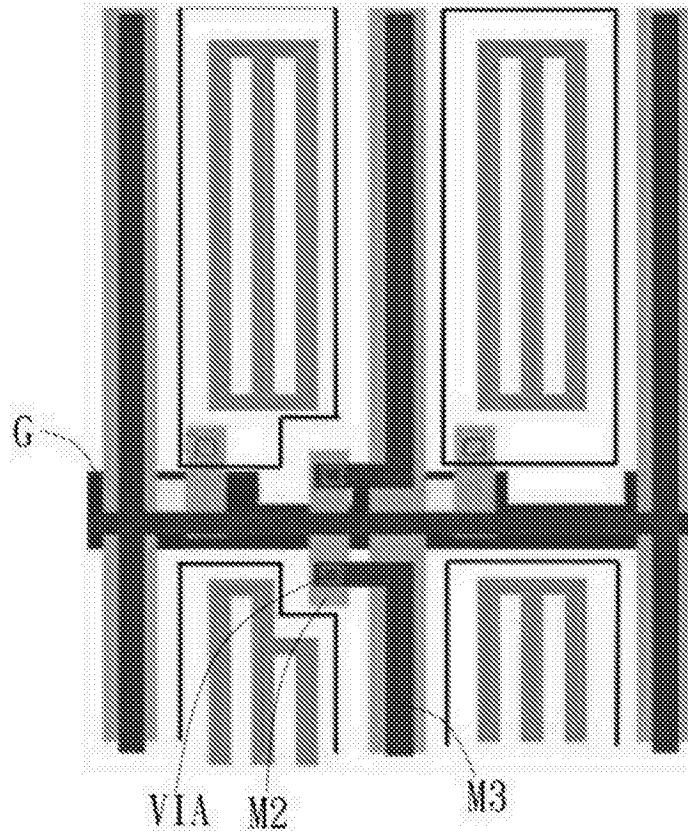


图 15

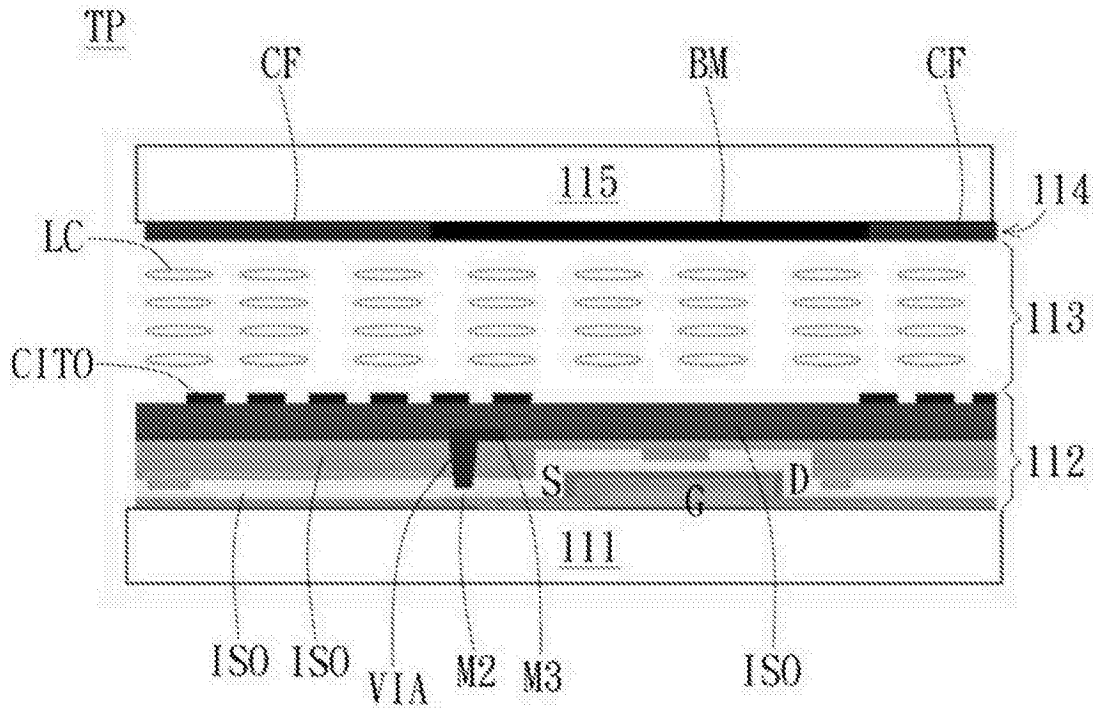


图 16

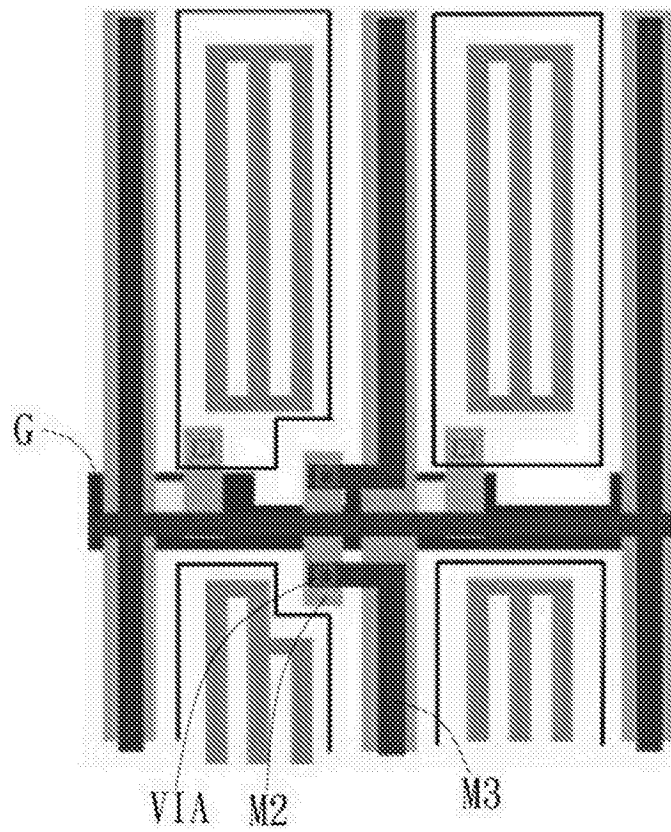


图 17

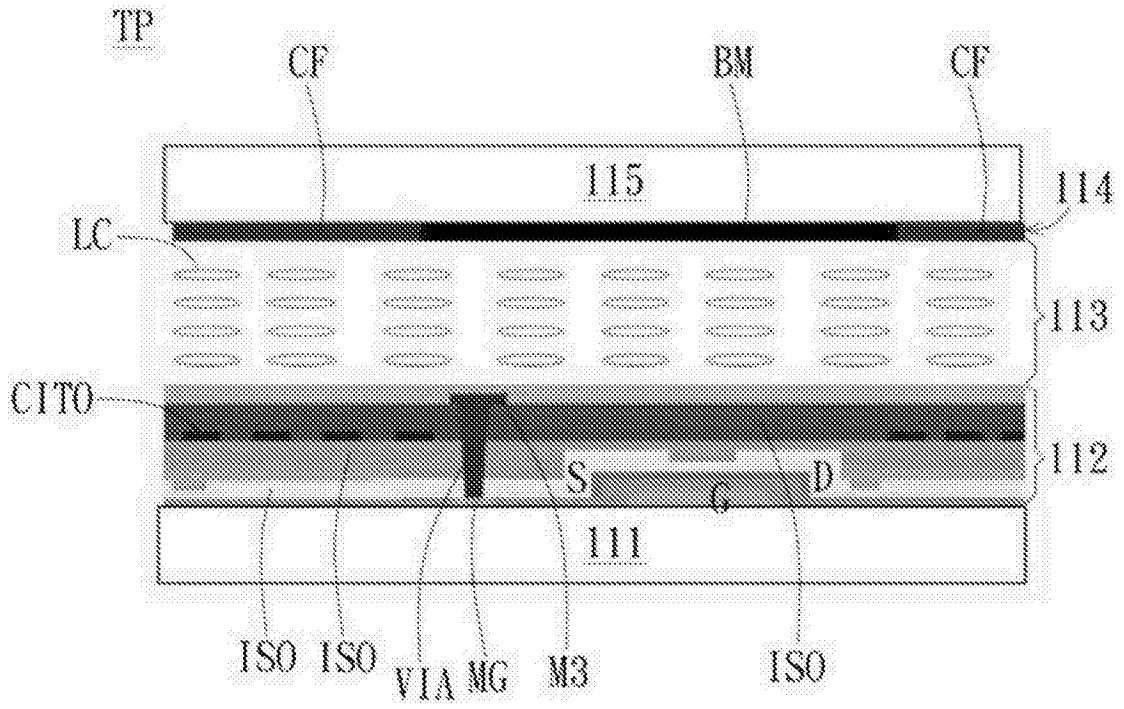


图 18

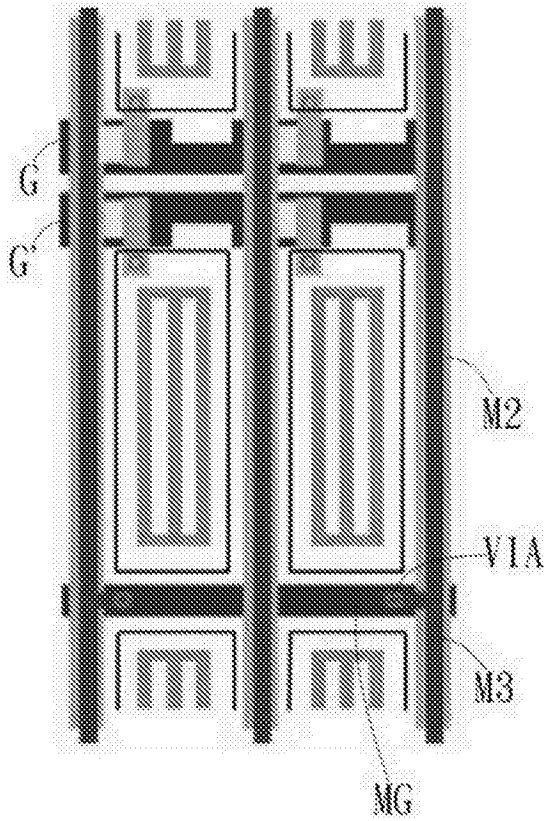


图 19A

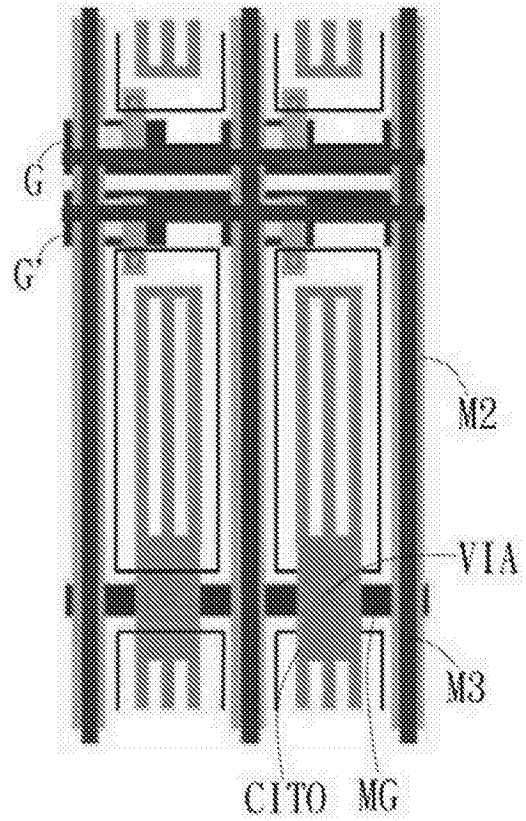


图 19B

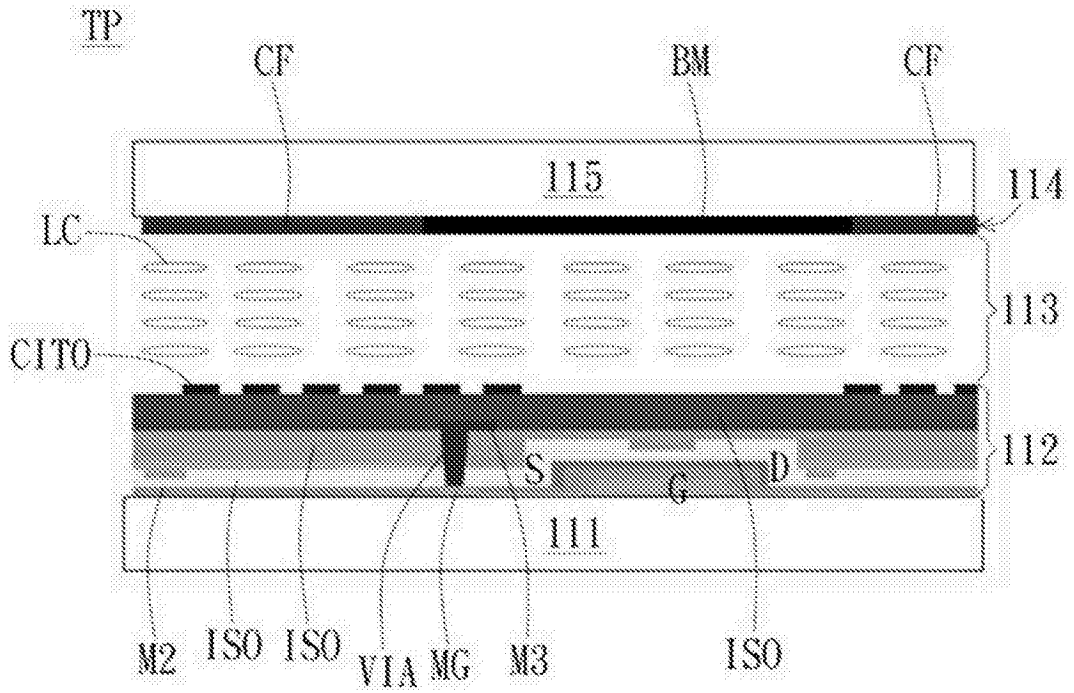


图 20

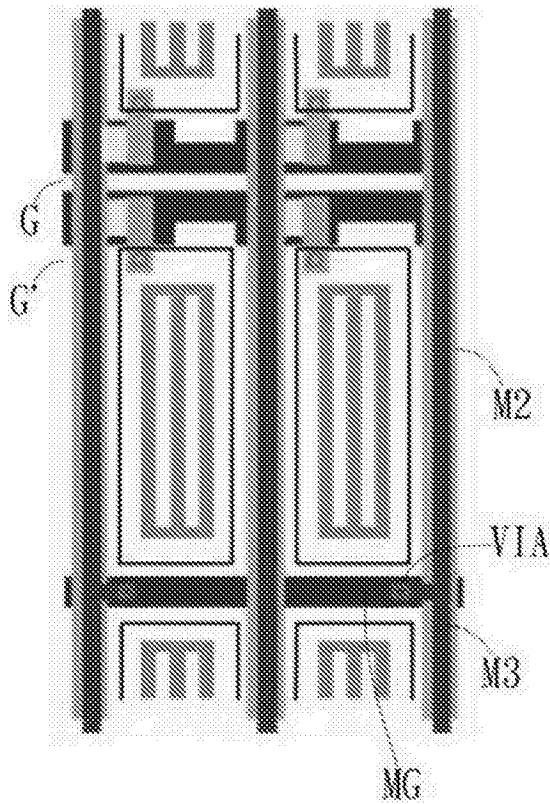


图 21A

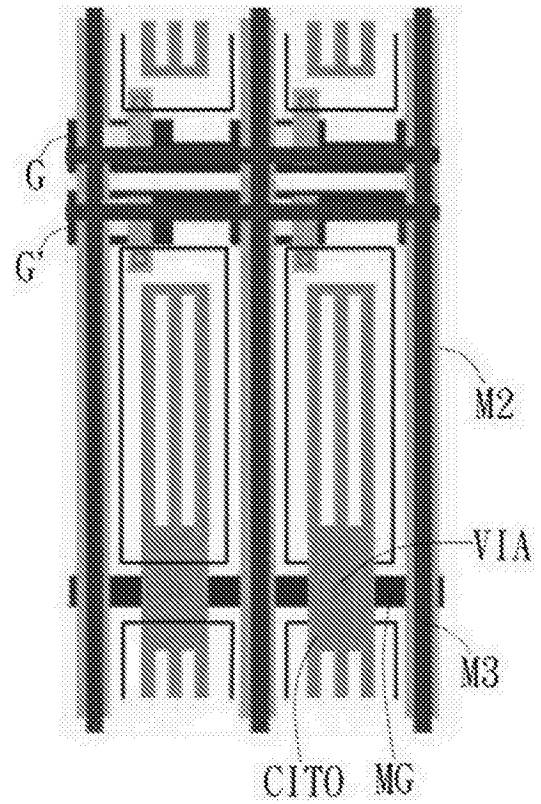


图 21B

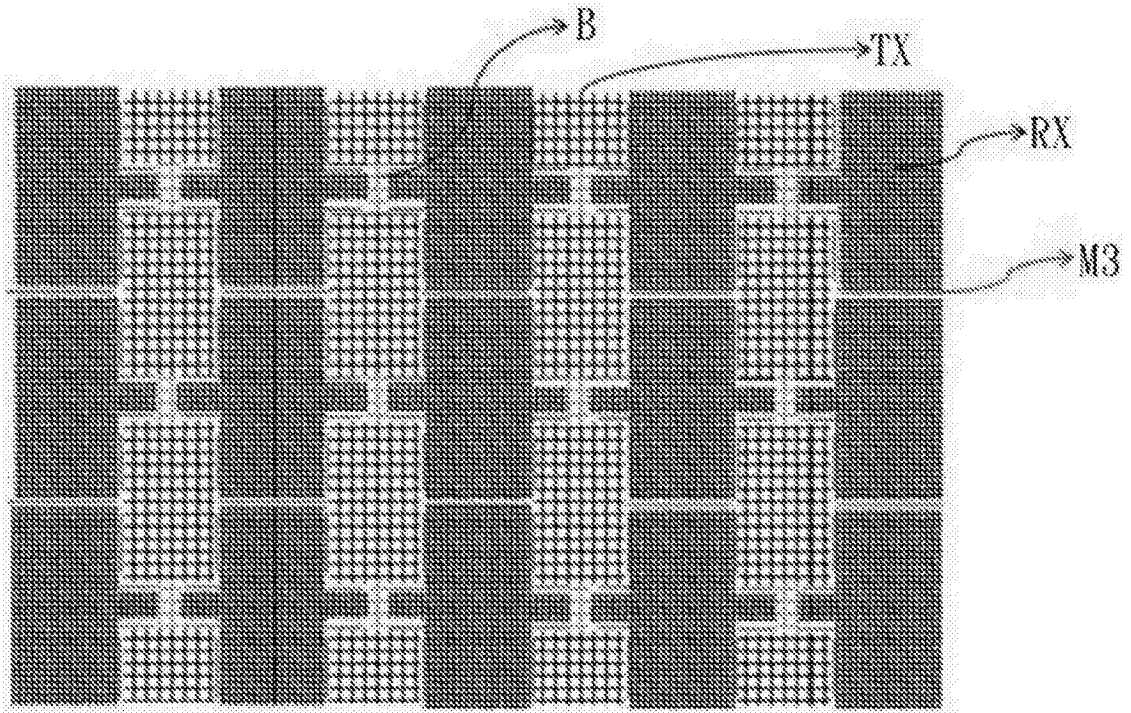


图 22

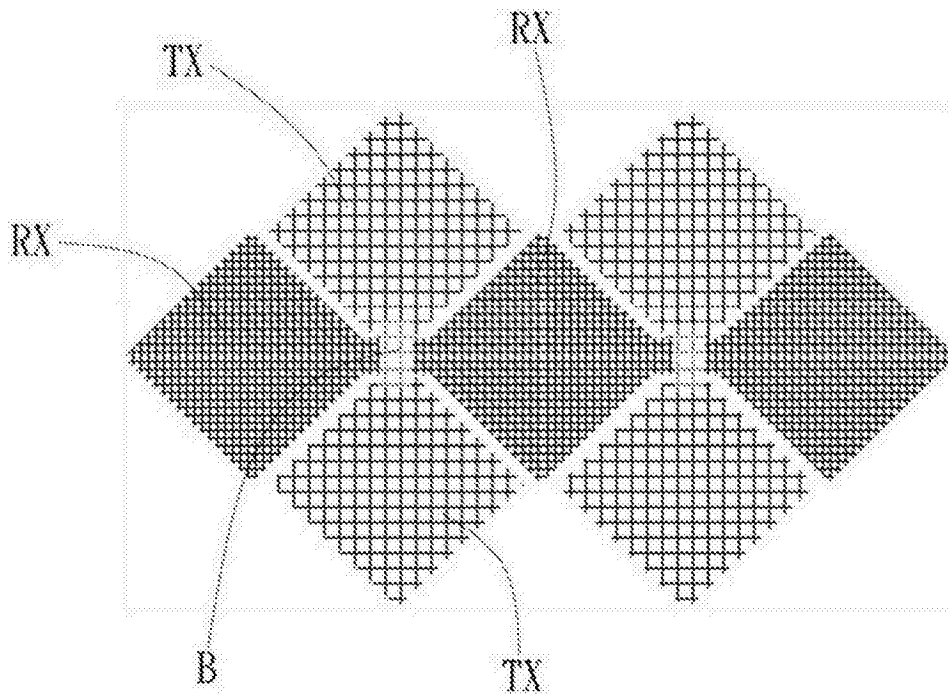


图 23A

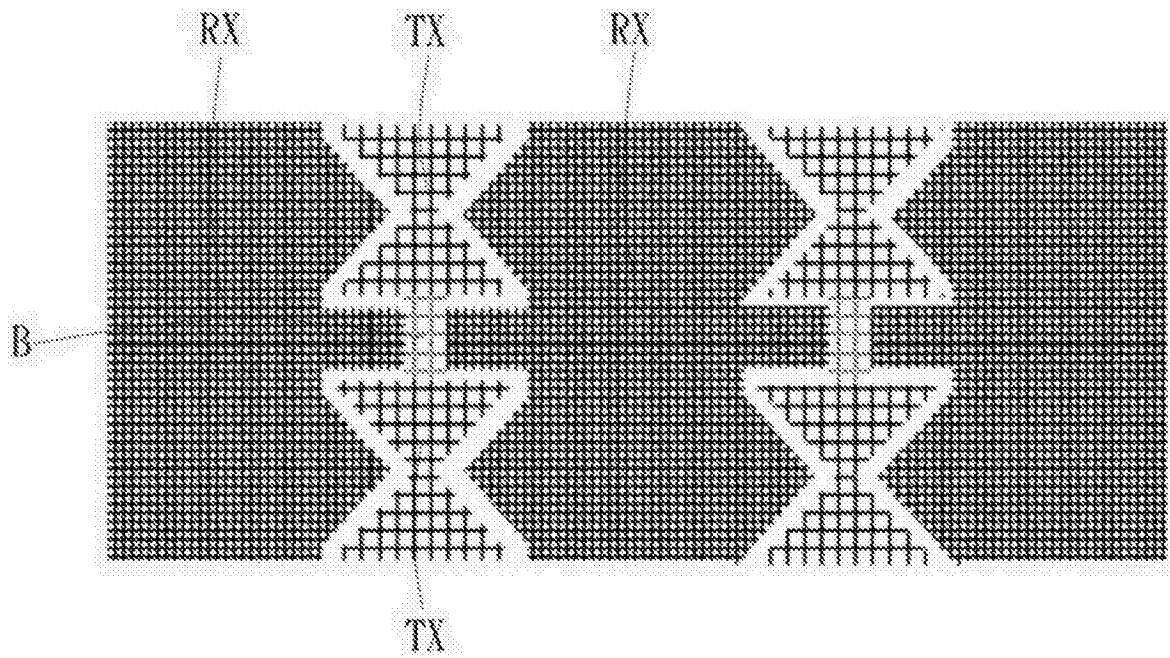


图 23B

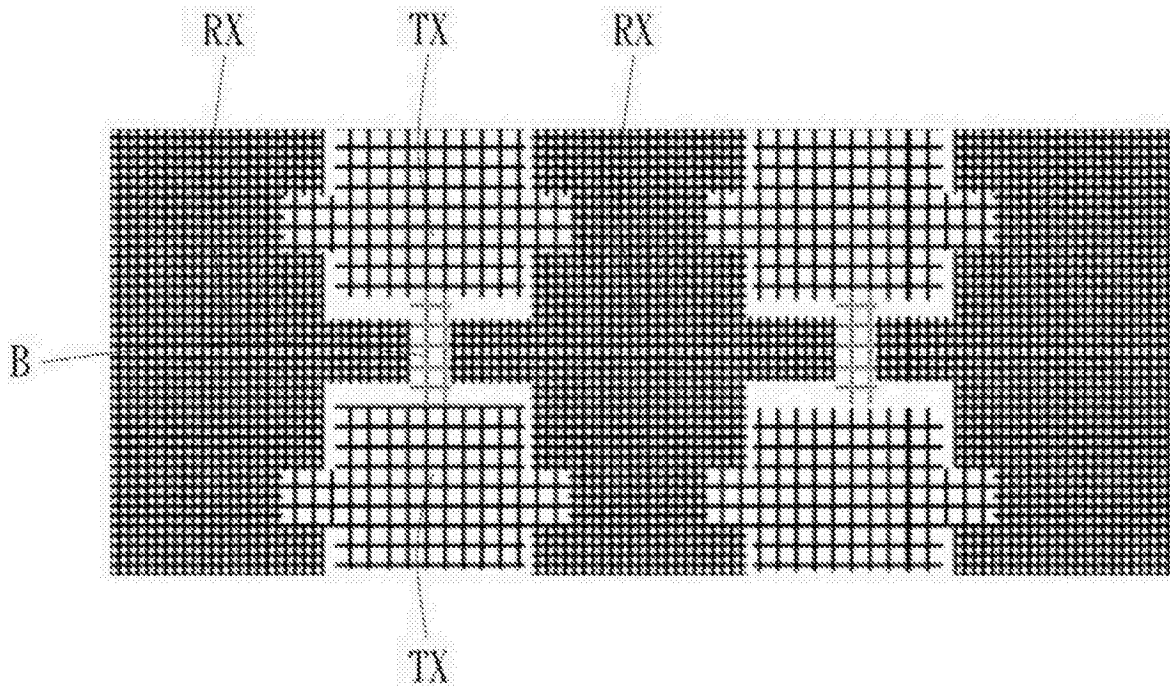


图 23C



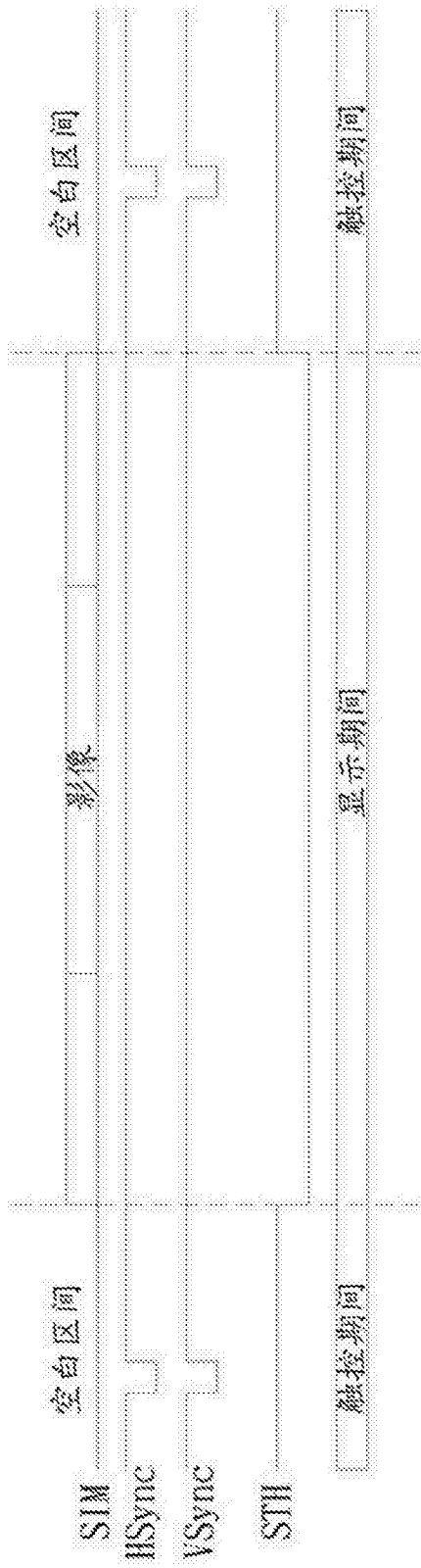


图 24

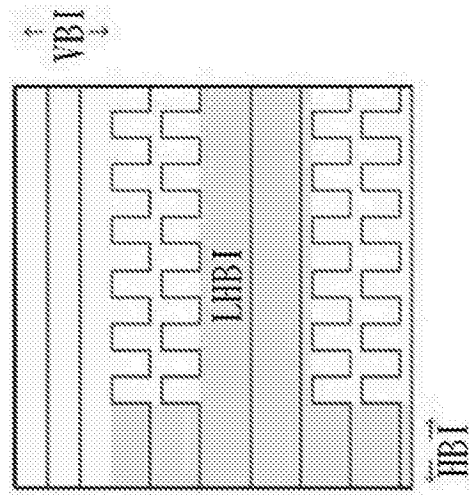


图 25

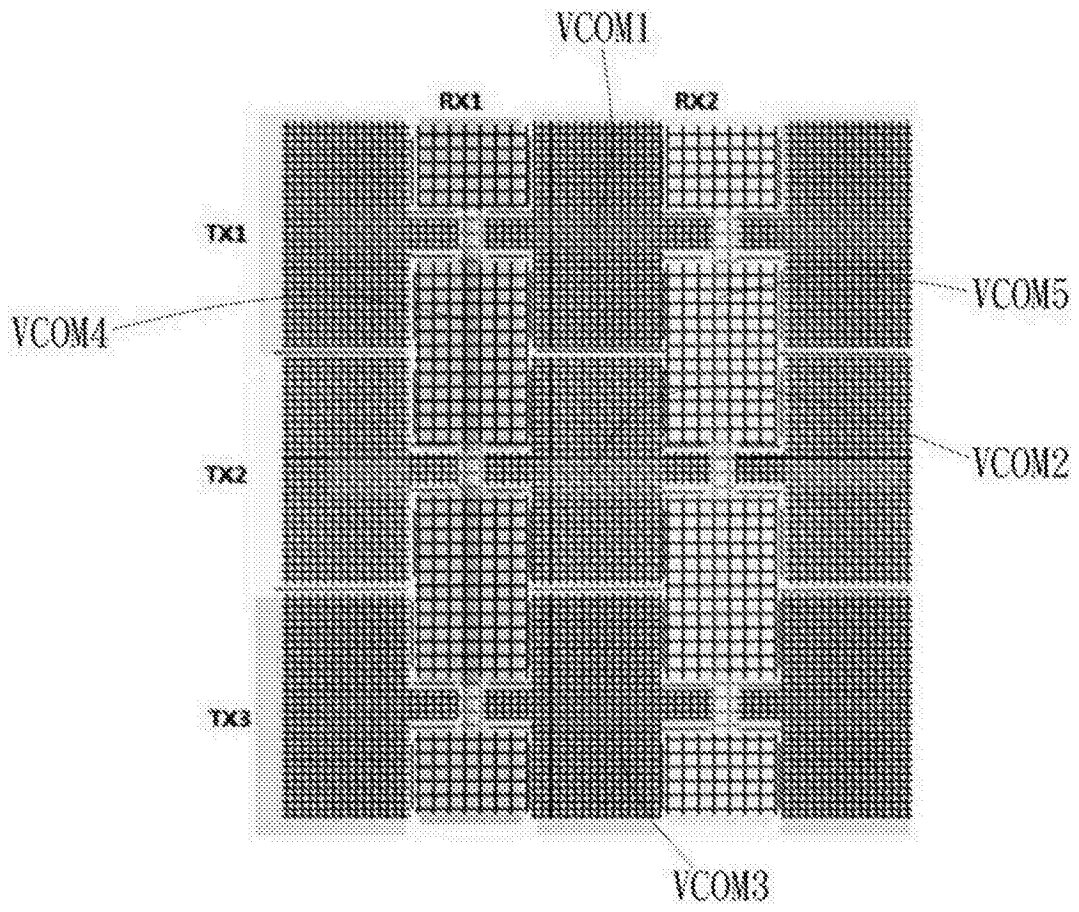


图 26A

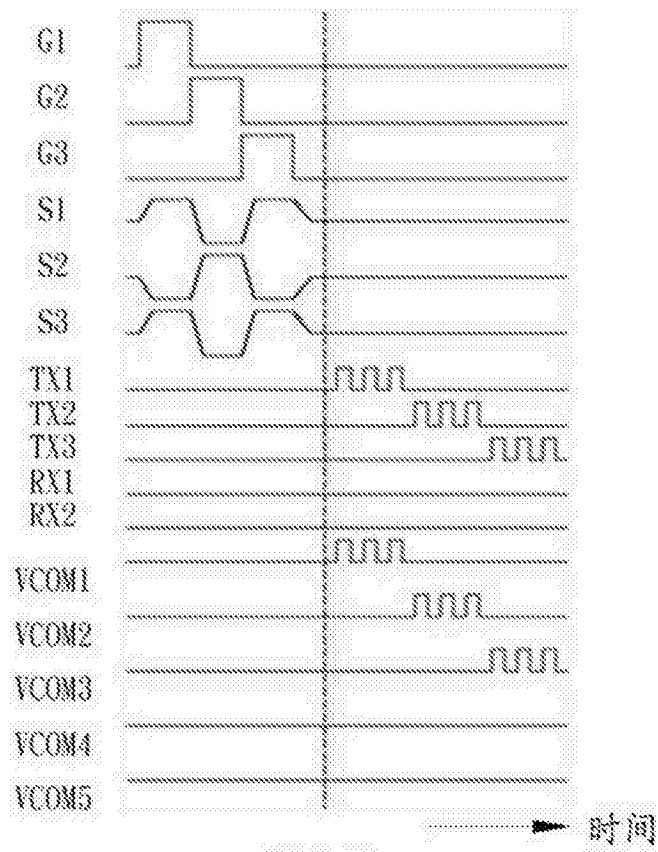


图 26B

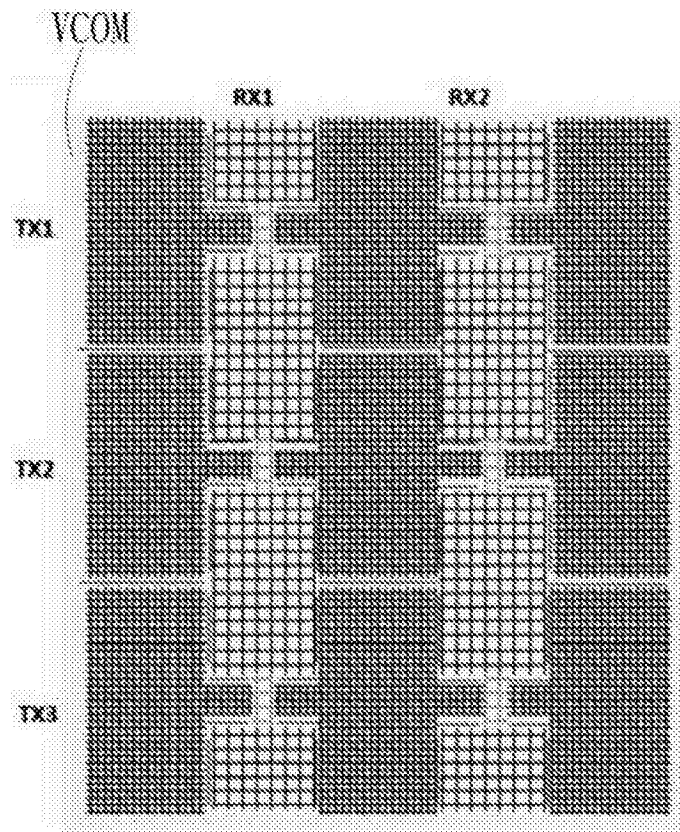


图 27A

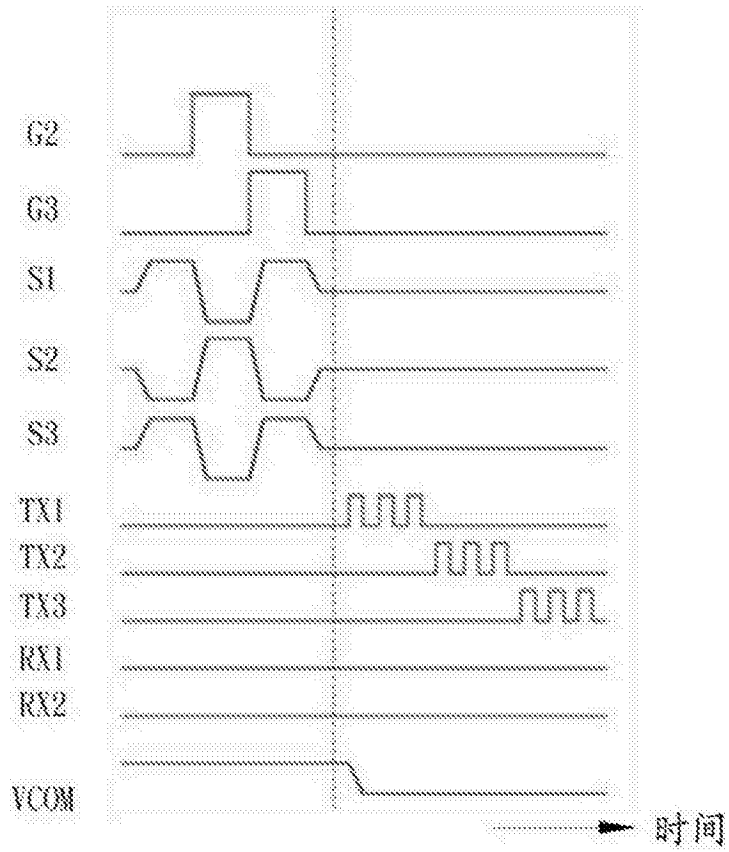


图 27B