

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年12月12日(12.12.2024)



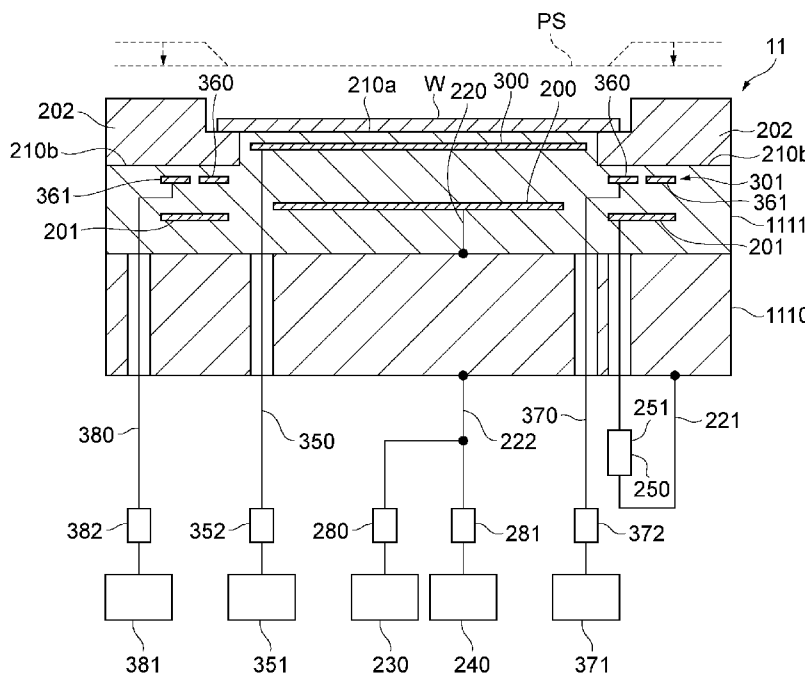
(10) 国際公開番号

WO 2024/252740 A1

- (51) 国際特許分類:
H01L 21/3065 (2006.01) H05H 1/46 (2006.01)
- (21) 国際出願番号: PCT/JP2024/007845
- (22) 国際出願日: 2024年3月1日(01.03.2024)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2023-092046 2023年6月5日(05.06.2023) JP
- (71) 出願人: 東京エレクトロン株式会社(TOKYO ELECTRON LIMITED) [JP/JP]; 〒1076325 東京都港区赤坂五丁目3番1号 Tokyo (JP).
- (72) 発明者: 松本 直樹 (MATSUMOTO, Naoki); 〒9813629 宮城県黒川郡大和町テクノヒルズ1番 東京エレクトロン宮城株式会社内 Miyagi (JP). 石川 真矢 (ISHIKAWA, Shinya); 〒9813629 宮城県黒川郡大和町テクノヒルズ1番 東京エレクトロン宮城株式会社内 Miyagi (JP).
- (74) 代理人: 佐藤 睦, 外 (SATO, Atsushi et al.); 〒1066123 東京都港区六本木6-10-1 六本木ヒルズ森タワー23階 TMI 総合法律事務所 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,

(54) Title: PLASMA PROCESSING DEVICE

(54) 発明の名称: プラズマ処理装置



(57) Abstract: This plasma processing device is equipped with: a chamber; a substrate support part disposed in the chamber and comprising a conductive base, an electrostatic chuck, a substrate electrode electrically connected to the conductive base via a first conductor, a ring electrode electrically connected to the conductive base via a second conductor, and an edge ring disposed on a ring support surface so as to surround a substrate disposed on a substrate support surface; an RF generator electrically connected to the conductive base; a voltage pulse generator electrically connected to the conductive



WO 2024/252740 A1

CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO(BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

- 一 国際調査報告 (条約第21条(3))

base; and a potential control circuit which is electrically connected to the second conductor between the ring electrode and the conductive base, and includes at least one variable impedance element.

(57) 要約 : プラズマ処理装置は、チャンバと、チャンバ内に配置される基板支持部であって、基板支持部は、導電性基台と、静電チャックと、第1の導体を介して導電性基台に電氣的に接続される基板電極と、第2の導体を介して導電性基台に電氣的に接続されるリング電極と、基板支持面上に配置される基板を囲むようにリング支持面上に配置されるエッジリングと、を含む、基板支持部と、導電性基台に電氣的に接続されるRF生成器と、導電性基台に電氣的に接続される電圧パルス生成器と、リング電極と導電性基台との間の第2の導体上に電氣的に接続される電位制御回路であって、電位制御回路は、少なくとも一つの可変インピーダンス素子を含む、電位制御回路と、を備える。

明 細 書

発明の名称： プラズマ処理装置

技術分野

[0001] 本開示の例示的实施形態は、プラズマ処理装置に関する。

背景技術

[0002] プラズマ処理装置において、基板のエッジの近傍のプラズマ密度と、エッジよりも内側の基板の領域上のプラズマ密度を調整する技術として、特許文献1に記載された技術がある。

先行技術文献

特許文献

[0003] 特許文献1：特開2020-113752号公報

発明の概要

発明が解決しようとする課題

[0004] 本開示は、エッジリングの電位を好適に調整することができる技術を提供する。

課題を解決するための手段

[0005] 本開示の一つの例示的实施形態におけるプラズマ処理装置は、チャンバと、チャンバ内に配置される基板支持部であって、基板支持部は、導電性基台と、導電性基台上に配置され、基板支持面及びリング支持面を有する静電チャックと、静電チャック内において基板支持面の下方に配置され、第1の導体を介して導電性基台に電氣的に接続される基板電極と、静電チャック内においてリング支持面の下方に配置され、第2の導体を介して導電性基台に電氣的に接続されるリング電極と、基板支持面上に配置される基板を囲むようにリング支持面上に配置されるエッジリングと、を含む、基板支持部と、導電性基台に電氣的に接続され、RF信号を生成するように構成されるRF生成器と、導電性基台に電氣的に接続され、パルス化電圧信号を生成するように構成される電圧パルス生成器と、リング電極と導電性基台との間の第2の

導体上に電氣的に接続される電位制御回路であって、電位制御回路は、少なくとも一つの可変インピーダンス素子を含む、電位制御回路と、を備える。

発明の効果

[0006] 本開示の一つの例示的实施形態によれば、エッジリングの電位を好適に調整することができる技術を提供できる。

図面の簡単な説明

- [0007] [図1]プラズマ処理システムの構成例を説明するための図である。
[図2]プラズマ処理装置の構成例を説明するための図である。
[図3]基板支持部と電気回路の構成例を説明するための図である。
[図4]電位制御回路の構成例を説明するための図である。
[図5]制御部による制御の一例を示す図である。
[図6]第1のプロセスにおけるRF信号とパルス化電圧信号の一例を示す図である。
[図7]制御部による制御の他の一例を示す図である。
[図8]第2のプロセスにおけるRF信号とパルス化電圧信号の一例を示す図である。
[図9]制御部による制御の他の一例を示す図である。
[図10]第3のプロセスにおけるRF信号とパルス化電圧信号の一例を示す図である。
[図11]基板支持部と電気回路の他の構成例を説明するための図である。

発明を実施するための形態

- [0008] 以下、本開示の各実施形態について説明する。
- [0009] 一つの例示的实施形態において、チャンバと、チャンバ内に配置される基板支持部であって、基板支持部は、導電性基台と、導電性基台上に配置され、基板支持面及びリング支持面を有する静電チャックと、静電チャック内において基板支持面の下方に配置され、第1の導体を介して導電性基台に電氣的に接続される基板電極と、静電チャック内においてリング支持面の下方に配置され、第2の導体を介して導電性基台に電氣的に接続されるリング電極

と、基板支持面上に配置される基板を囲むようにリング支持面上に配置されるエッジリングと、を含む、基板支持部と、導電性基台に電氣的に接続され、RF信号を生成するように構成されるRF生成器と、導電性基台に電氣的に接続され、パルス化電圧信号を生成するように構成される電圧パルス生成器と、リング電極と導電性基台との間の第2の導体上に電氣的に接続される電位制御回路であって、電位制御回路は、少なくとも一つの可変インピーダンス素子を含む、電位制御回路と、を備える、プラズマ処理装置が提供される。

[0010] 一つの例示的实施形態において、基板支持部は、エッジリングの上面の高さが、基板支持面上に配置される基板の上面の高さよりも大きくなるように構成される。

[0011] 一つの例示的实施形態において、基板支持部は、少なくとも一つの基板チャック電極を含み、少なくとも一つの基板チャック電極は、静電チャック内において基板電極と基板支持面との間に配置される。

[0012] 一つの例示的实施形態において、基板支持部は、少なくとも一つのリングチャック電極を含み、少なくとも一つのリングチャック電極は、静電チャック内においてリング電極とリング支持面との間に配置される。

[0013] 一つの例示的实施形態において、基板支持部は、少なくとも一つの基板加熱素子を含み、少なくとも一つの基板加熱素子は、静電チャック内において基板電極の下方に配置される。

[0014] 一つの例示的实施形態において、少なくとも一つの基板加熱素子は、水平方向に配列される複数の基板加熱素子を含む。

[0015] 一つの例示的实施形態において、基板支持部は、少なくとも一つのリング加熱素子を含み、少なくとも一つのリング加熱素子は、静電チャック内においてリング電極の下方に配置される。

[0016] 一つの例示的实施形態において、少なくとも一つのリング加熱素子は、水平方向に配列される複数のリング加熱素子を含む。

[0017] 一つの例示的实施形態において、プラズマ処理装置は、電圧パルス生成器

と導電性基台との間に電氣的に接続されるRFフィルタと、RF生成器と導電性基台との間に電氣的に接続される電圧パルスフィルタと、をさらに備える。

[0018] 一つの例示的实施形態において、プラズマ処理装置は、エッジリングの消耗量に基づいて少なくとも1つの可変インピーダンス素子を調節するように構成される制御部を、さらに備える。

[0019] 一つの例示的实施形態において、エッジリングの消耗量は、RF生成器の動作時間に基づいて決定される。

[0020] 一つの例示的实施形態において、少なくとも1つの可変インピーダンス素子は、並列に接続される第1及び第2の可変コンデンサを含み、第1の可変コンデンサは、リング電極に供給されるRF信号を制御するように構成され、第2の可変コンデンサは、リング電極に印加されるパルス化電圧信号を制御するように構成される。

[0021] 一つの例示的实施形態において、電位制御回路は、第2の可変コンデンサと並列的に接続されるフィルタを含む。

[0022] 一つの例示的实施形態において、プラズマ処理装置は、制御部をさらに備え、制御部は、(a)第1の可変コンデンサを調節する工程と、(b)(a)の後に、第1のプロセスを実行する工程と、を実行するように構成され、(b)において、RF信号は、ゼロ電力レベルよりも大きい第1の電力レベルを有し、パルス化電圧信号はゼロ電圧レベルを有する。

[0023] 一つの例示的实施形態において、制御部は、(c)第2の可変コンデンサを調節する工程と、(d)(c)の後に、第2のプロセスを実行する工程と、を実行するように構成され、(d)において、RF信号はゼロ電力レベルを有し、パルス化電圧信号は、ゼロ電圧レベルよりも大きい第1の電圧レベルを有する。

[0024] 一つの例示的实施形態において、第1の電圧レベルは、負極性を有する。

[0025] 一つの例示的实施形態において、制御部は、(e)第2の可変コンデンサを調節する工程と、(f)(e)の後に、第3のプロセスを実行する工程と

、を実行するように構成され、(f)において、RF信号は、第1の電力レベル又は第1の電力レベルとは異なる第2の電力レベルを有し、パルス化電圧信号は、第1の電圧レベル又は第1の電圧レベルとは異なる第2の電圧レベルを有する。

[0026] 一つの例示的实施形態において、チャンバと、チャンバ内に配置される基板支持部であって、基板支持部は、導電性基台と、導電性基台上に配置され、基板支持面及びリング支持面を有する静電チャックと、静電チャック内において基板支持面の下方に配置され、第1の導体を介して導電性基台に電氣的に接続される基板電極と、静電チャック内においてリング支持面の下方に配置され、第2の導体を介して導電性基台に電氣的に接続されるリング電極と、基板支持面上に配置される基板を囲むようにリング支持面上に配置されるエッジリングと、を含む、基板支持部と、導電性基台に電氣的に接続される、少なくとも1つの電源と、リング電極と導電性基台との間の第2の導体上に電氣的に接続される電位制御回路であって、電位制御回路は、少なくとも一つの可変インピーダンス素子を含む、電位制御回路と、を備える、プラズマ処理装置が提供される。

[0027] 以下、図面を参照して、本開示の各実施形態について詳細に説明する。なお、各図面において同一または同様の要素には同一の符号を付し、重複する説明を省略する。特に断らない限り、図面に示す位置関係に基づいて上下左右等の位置関係を説明する。図面の寸法比率は実際の比率を示すものではなく、また、実際の比率は図示の比率に限られるものではない。

[0028] <プラズマ処理システムの一例>

図1は、プラズマ処理システムの構成例を説明するための図である。一実施形態において、プラズマ処理システムは、プラズマ処理装置1及び制御部2を含む。プラズマ処理システムは、基板処理システムの一例であり、プラズマ処理装置1は、基板処理装置の一例である。プラズマ処理装置1は、プラズマ処理チャンバ10、基板支持部11及びプラズマ生成部12を含む。プラズマ処理チャンバ10は、プラズマ処理空間を有する。また、プラズマ

処理チャンバ10は、少なくとも1つの処理ガスをプラズマ処理空間に供給するための少なくとも1つのガス供給口と、プラズマ処理空間からガスを排出するための少なくとも1つのガス排出口とを有する。ガス供給口は、後述するガス供給部20に接続され、ガス排出口は、後述する排気システム40に接続される。基板支持部11は、プラズマ処理空間内に配置され、基板を支持するための基板支持面を有する。

[0029] プラズマ生成部12は、プラズマ処理空間内に供給された少なくとも1つの処理ガスからプラズマを生成するように構成される。プラズマ処理空間において形成されるプラズマは、容量結合プラズマ (CCP; Capacitively Coupled Plasma)、誘導結合プラズマ (ICP; Inductively Coupled Plasma)、ECRプラズマ (Electron-Cyclotron-resonance plasma)、ヘリコン波励起プラズマ (HWP: Helicon Wave Plasma)、又は、表面波プラズマ (SWP: Surface Wave Plasma) 等であってもよい。また、AC (Alternating Current) プラズマ生成部及びDC (Direct Current) プラズマ生成部を含む、種々のタイプのプラズマ生成部が用いられてもよい。一実施形態において、ACプラズマ生成部で用いられるAC信号 (AC電力) は、100kHz~10GHzの範囲内の周波数を有する。従って、AC信号は、RF (Radio Frequency) 信号及びマイクロ波信号を含む。一実施形態において、RF信号は、100kHz~150MHzの範囲内の周波数を有する。

[0030] 制御部2は、本開示において述べられる種々の工程をプラズマ処理装置1に実行させるコンピュータ実行可能な命令を処理する。制御部2は、ここで述べられる種々の工程を実行するようにプラズマ処理装置1の各要素を制御するように構成され得る。一実施形態において、制御部2の一部又は全てがプラズマ処理装置1に含まれてもよい。制御部2は、処理部2a1、記憶部2a2及び通信インターフェース2a3を含んでもよい。制御部2は、例え

ばコンピュータ2aにより実現される。処理部2a1は、記憶部2a2からプログラムを読み出し、読み出されたプログラムを実行することにより種々の制御動作を行うように構成され得る。このプログラムは、予め記憶部2a2に格納されていてもよく、必要なときに、媒体を介して取得されてもよい。取得されたプログラムは、記憶部2a2に格納され、処理部2a1によって記憶部2a2から読み出されて実行される。媒体は、コンピュータ2aに読み取り可能な種々の記憶媒体であってもよく、通信インターフェース2a3に接続されている通信回線であってもよい。処理部2a1は、CPU (Central Processing Unit) であってもよい。記憶部2a2は、RAM (Random Access Memory)、ROM (Read Only Memory)、HDD (Hard Disk Drive)、SSD (Solid State Drive)、又はこれらの組み合わせを含んでもよい。通信インターフェース2a3は、LAN (Local Area Network) 等の通信回線を介してプラズマ処理装置1との間で通信してもよい。

[0031] 以下に、プラズマ処理装置1の一例としての容量結合型のプラズマ処理装置の構成例について説明する。図2は、容量結合型のプラズマ処理装置1の構成例を説明するための図である。

[0032] 容量結合型のプラズマ処理装置1は、プラズマ処理チャンバ10（単に「チャンバ」ともいう。）、ガス供給部20、電源30及び排気システム40を含む。また、プラズマ処理装置1は、基板支持部11及びガス導入部を含む。ガス導入部は、少なくとも1つの処理ガスをプラズマ処理チャンバ10内に導入するように構成される。ガス導入部は、シャワーヘッド13を含む。基板支持部11は、プラズマ処理チャンバ10内に配置される。シャワーヘッド13は、基板支持部11の上方に配置される。一実施形態において、シャワーヘッド13は、プラズマ処理チャンバ10の天部 (ceiling) の少なくとも一部を構成する。プラズマ処理チャンバ10は、シャワーヘッド13、プラズマ処理チャンバ10の側壁10a及び基板支持部11によ

り規定されたプラズマ処理空間10sを有する。プラズマ処理チャンバ10は接地される。シャワーヘッド13及び基板支持部11は、プラズマ処理チャンバ10の筐体とは電氣的に絶縁される。

[0033] 基板支持部11は、本体部111及びリングアセンブリ112を含む。本体部111は、基板Wを支持するための中央領域111aと、リングアセンブリ112を支持するための環状領域111bとを有する。ウェハは基板Wの一例である。本体部111の環状領域111bは、平面視で本体部111の中央領域111aを囲んでいる。基板Wは、本体部111の中央領域111a上に配置され、リングアセンブリ112は、本体部111の中央領域111a上の基板Wを囲むように本体部111の環状領域111b上に配置される。従って、中央領域111aは、基板Wを支持するための基板支持面とも呼ばれ、環状領域111bは、リングアセンブリ112を支持するためのリング支持面とも呼ばれる。

[0034] 一実施形態において、本体部111は、基台1110（「導電性基台」ともいう。）及び静電チャック1111を含む。基台1110は、導電性部材を含む。基台1110の導電性部材は下部電極として機能し得る。静電チャック1111は、基台1110の上に配置される。静電チャック1111は、セラミック部材1111aとセラミック部材1111a内に配置される静電電極1111bとを含む。セラミック部材1111aは、中央領域111aを有する。一実施形態において、セラミック部材1111aは、環状領域111bも有する。なお、環状静電チャックや環状絶縁部材のような、静電チャック1111を囲む他の部材が環状領域111bを有してもよい。この場合、リングアセンブリ112は、環状静電チャック又は環状絶縁部材の上に配置されてもよく、静電チャック1111と環状絶縁部材の両方の上に配置されてもよい。また、後述するRF電源31及び／又はDC電源32に結合される少なくとも1つのRF／DC電極がセラミック部材1111a内に配置されてもよい。この場合、少なくとも1つのRF／DC電極が下部電極として機能する。後述するバイアスRF信号及び／又はDC信号が少なくと

も1つのRF/DC電極に供給される場合、RF/DC電極はバイアス電極とも呼ばれる。なお、基台1110の導電性部材と少なくとも1つのRF/DC電極とが複数の下部電極として機能してもよい。また、静電電極1111bが下部電極として機能してもよい。従って、基板支持部11は、少なくとも1つの下部電極を含む。

[0035] リングアセンブリ112は、1又は複数の環状部材を含む。一実施形態において、1又は複数の環状部材は、1又は複数のエッジリングと少なくとも1つのカバーリングとを含む。エッジリングは、導電性材料又は絶縁材料で形成され、カバーリングは、絶縁材料で形成される。

[0036] また、基板支持部11は、静電チャック1111、リングアセンブリ112及び基板のうち少なくとも1つをターゲット温度に調節するように構成される温調モジュールを含んでもよい。温調モジュールは、ヒータ、伝熱媒体、流路1110a、又はこれらの組み合わせを含んでもよい。流路1110aには、ブラインやガスのような伝熱流体が流れる。一実施形態において、流路1110aが基台1110内に形成され、1又は複数のヒータが静電チャック1111のセラミック部材1111a内に配置される。また、基板支持部11は、基板Wの裏面と中央領域111aとの間の間隙に伝熱ガスを供給するように構成された伝熱ガス供給部を含んでもよい。

[0037] シャワーヘッド13は、ガス供給部20からの少なくとも1つの処理ガスをプラズマ処理空間10s内に導入するように構成される。シャワーヘッド13は、少なくとも1つのガス供給口13a、少なくとも1つのガス拡散室13b、及び複数のガス導入口13cを有する。ガス供給口13aに供給された処理ガスは、ガス拡散室13bを通過して複数のガス導入口13cからプラズマ処理空間10s内に導入される。また、シャワーヘッド13は、少なくとも1つの上部電極を含む。なお、ガス導入部は、シャワーヘッド13に加えて、側壁10aに形成された1又は複数の開口部に取り付けられる1又は複数のサイドガス注入部(SGI: Side Gas Injector)を含んでもよい。

- [0038] ガス供給部20は、少なくとも1つのガスソース21及び少なくとも1つの流量制御器22を含んでもよい。一実施形態において、ガス供給部20は、少なくとも1つの処理ガスを、それぞれに対応のガスソース21からそれぞれに対応の流量制御器22を介してシャワーヘッド13に供給するように構成される。各流量制御器22は、例えばマスフローコントローラ又は圧力制御式の流量制御器を含んでもよい。さらに、ガス供給部20は、少なくとも1つの処理ガスの流量を変調又はパルス化する少なくとも1つの流量変調デバイスを含んでもよい。
- [0039] 電源30は、少なくとも1つのインピーダンス整合回路を介してプラズマ処理チャンバ10に結合されるRF電源31を含む。RF電源31は、少なくとも1つのRF信号(RF電力)を少なくとも1つの下部電極及び/又は少なくとも1つの上部電極に供給するように構成される。これにより、プラズマ処理空間10sに供給された少なくとも1つの処理ガスからプラズマが形成される。従って、RF電源31は、プラズマ生成部12の少なくとも一部として機能し得る。また、バイアスRF信号を少なくとも1つの下部電極に供給することにより、基板Wにバイアス電位が発生し、形成されたプラズマ中のイオン成分を基板Wに引き込むことができる。
- [0040] 一実施形態において、RF電源31は、第1のRF生成部31a及び第2のRF生成部31bを含む。第1のRF生成部31aは、少なくとも1つのインピーダンス整合回路を介して少なくとも1つの下部電極及び/又は少なくとも1つの上部電極に結合され、プラズマ生成用のソースRF信号(ソースRF電力)を生成するように構成される。一実施形態において、ソースRF信号は、10MHz~150MHzの範囲内の周波数を有する。一実施形態において、第1のRF生成部31aは、異なる周波数を有する複数のソースRF信号を生成するように構成されてもよい。生成された1又は複数のソースRF信号は、少なくとも1つの下部電極及び/又は少なくとも1つの上部電極に供給される。
- [0041] 第2のRF生成部31bは、少なくとも1つのインピーダンス整合回路を

介して少なくとも1つの下部電極に結合され、バイアスRF信号（バイアスRF電力）を生成するように構成される。バイアスRF信号の周波数は、ソースRF信号の周波数と同じであっても異なってもよい。一実施形態において、バイアスRF信号は、ソースRF信号の周波数よりも低い周波数を有する。一実施形態において、バイアスRF信号は、100kHz～60MHzの範囲内の周波数を有する。一実施形態において、第2のRF生成部31bは、異なる周波数を有する複数のバイアスRF信号を生成するように構成されてもよい。生成された1又は複数のバイアスRF信号は、少なくとも1つの下部電極に供給される。また、種々の実施形態において、ソースRF信号及びバイアスRF信号のうち少なくとも1つがパルス化されてもよい。

[0042] また、電源30は、プラズマ処理チャンバ10に結合されるDC電源32を含んでもよい。DC電源32は、第1のDC生成部32a及び第2のDC生成部32bを含む。一実施形態において、第1のDC生成部32aは、少なくとも1つの下部電極に接続され、第1のDC信号を生成するように構成される。生成された第1のDC信号は、少なくとも1つの下部電極に印加される。一実施形態において、第2のDC生成部32bは、少なくとも1つの上部電極に接続され、第2のDC信号を生成するように構成される。生成された第2のDC信号は、少なくとも1つの上部電極に印加される。

[0043] 種々の実施形態において、第1及び第2のDC信号がパルス化されてもよい。この場合、電圧パルスのシーケンスが少なくとも1つの下部電極及び／又は少なくとも1つの上部電極に印加される。電圧パルスは、矩形、台形、三角形又はこれらの組み合わせのパルス波形を有してもよい。一実施形態において、DC信号から電圧パルスのシーケンスを生成するための波形生成部が第1のDC生成部32aと少なくとも1つの下部電極との間に接続される。従って、第1のDC生成部32a及び波形生成部は、電圧パルス生成部を構成する。第2のDC生成部32b及び波形生成部が電圧パルス生成部を構成する場合、電圧パルス生成部は、少なくとも1つの上部電極に接続される。電圧パルスは、正の極性を有してもよく、負の極性を有してもよい。また

、電圧パルスのシーケンスは、1周期内に1又は複数の正極性電圧パルスと1又は複数の負極性電圧パルスとを含んでもよい。なお、第1及び第2のDC生成部32a、32bは、RF電源31に加えて設けられてもよく、第1のDC生成部32aが第2のRF生成部31bに代えて設けられてもよい。

[0044] 排気システム40は、例えばプラズマ処理チャンバ10の底部に設けられたガス排出口10eに接続され得る。排気システム40は、圧力調整弁及び真空ポンプを含んでもよい。圧力調整弁によって、プラズマ処理空間10s内の圧力が調整される。真空ポンプは、ターボ分子ポンプ、ドライポンプ又はこれらの組み合わせを含んでもよい。

[0045] 図3は、一実施形態における基板支持部11と電気回路の構成例を説明するための図である。一実施形態において、基板支持部11は、導電性基台1110と、静電チャック1111と、基板電極200と、リング電極201と、エッジリング202を備えてよい。

[0046] 一実施形態において、静電チャック1111は、その上面に、基板支持面210aと、基板支持面210aを囲むように配置されるリング支持面210bとを含んでよい。基板支持面210aは、図2に示す中央領域111aの一例であってよい。リング支持面210bは、図2に示す環状領域111bの一例であってよい。

[0047] 図3に示すように、基板電極200は、静電チャック1111内に配置されてよい。基板電極200は、基板支持面210aの下方に配置されてよい。基板電極200は、第1の導体220を介して導電性基台1110に電氣的に接続されてよい。基板電極200は、円形状を有してよい。基板電極200は、平面視で、静電チャック1111と中心が一致するように配置されてよい。

[0048] 図3に示すように、リング電極201は、静電チャック1111内に配置されてよい。リング電極201は、リング支持面210bの下方に配置されてよい。リング電極201は、第2の導体221を介して導電性基台1110に電氣的に接続されてよい。リング電極201は、円環形状を有してよい。

。リング電極201は、平面視で、静電チャック1111と中心が一致するように配置されてよい。

[0049] エッジリング202は、基板支持面210a上に配置される基板Wを囲むようにリング支持面210b上に配置されてよい。エッジリング202は、上面の高さが、基板支持面210a上に配置される基板Wの上面の高さより大きくなるように構成されてよい。エッジリング202の縦方向の厚みは、後述の可変コンデンサ270、271の容量を最大（インピーダンスを最小）に設定した時に、基板W及びエッジリング202上のプラズマシースPSが水平になる厚みに設定されてよい。エッジリング202は、図2に示すリングアセンブリ112に含まれてよい。

[0050] 図3に示すように、導電性基台1110は、第3の導体222を介してRF生成器230に電氣的に接続されてよい。RF生成器230は、RF信号を生成するように構成されてよい。RF生成器230は、バイアスRF信号を生成するように構成されてよい。バイアスRF信号の周波数は、100kHz～60MHzの範囲内の周波数を有してよい。RF生成器230は、プラズマ生成用のソースRF信号を生成するように構成されてよい。ソースRF信号は、10MHz～150MHzの範囲内の周波数を有してよい。RF生成器230は、図2に示す第2のRF生成部31bの一例であってよい。

[0051] 図3に示すように、導電性基台1110は、第3の導体222を介して電圧パルス生成器240に電氣的に接続されてよい。電圧パルス生成器240は、パルス化電圧信号を生成するように構成されてよい。電圧パルス生成器240は、図2に示す第1のDC生成部32aの一例であってよい。

[0052] 図3に示す基板電極200は、第1の導体220、導電性基台1110及び第3の導体222を介して、RF生成器230及び電圧パルス生成器240に電氣的に接続されてよい。リング電極201は、第2の導体221、導電性基台1110及び第3の導体222を介して、RF生成器230及び電圧パルス生成器240に電氣的に接続されてよい。

[0053] リング電極201と導電性基台1110との間の第2の導体221には、

電位制御回路250が電氣的に接続されてよい。電位制御回路250は、少なくとも一つの可変インピーダンス素子251を含んでよい。一実施形態において、図4に示すように、可変インピーダンス素子251は、第1の可変コンデンサ270と第2の可変コンデンサ271を含んでよい。電位制御回路250は、並列接続される第1の回路導体260と第2の回路導体261を含んでよい。第1の回路導体260に第1の可変コンデンサ270が配置され、第2の回路導体261に第2の可変コンデンサ271が配置されてよい。

[0054] 第1の可変コンデンサ270及び第2の可変コンデンサ271は、電気容量を可変できるように構成されてよい。第1の可変コンデンサ270は、電気容量を変えてインピーダンスを調整することで、リング電極201に供給されるRF信号を制御するように構成されてよい。第2の可変コンデンサは、電気容量を変えてインピーダンスを調整することで、リング電極201に印加されるパルス化電圧信号を制御するように構成されてよい。第2の可変コンデンサ271は、第1の可変コンデンサ270と比べて相対的に高い電気容量の範囲で電気容量を可変するように構成されてよい。

[0055] 電位制御回路250は、第2の回路導体261と並列的に接続される第3の回路導体262を含んでよい。第3の回路導体262にはフィルタ272が配置されてよい。フィルタ272は、コイルを含んでよい。フィルタ272は、高周波のRF信号が入力されるときに、第2の可変コンデンサ271と共振し、第2の回路導体261及び第3の回路導体262のインピーダンスが大きくなるように構成されてよい。また、フィルタ272は、低周波のパルス化電圧信号が入力されるときに、第2の可変コンデンサ271と共振せず、パルス化電圧信号が第2の回路導体261を通るように構成されてよい。これにより、高周波のRF信号は、主に第1の回路導体260を通り、低周波のパルス化電圧信号は、主に第2の回路導体261を通ってよい。第1の可変コンデンサ270と第2の可変コンデンサ271は、制御部2によって電気容量（インピーダンス）が調整されてよい。

- [0056] 図3に示すように、RF生成器230と導電性基台1110との間の第3の導体222には、電圧パルスフィルタ280が電氣的に接続されてよい。電圧パルスフィルタ280は、電圧パルス生成器240から供給されるパルス化電圧信号が第3の導体222を介してRF生成器230に入ることを抑制するように構成されてよい。
- [0057] 電圧パルス生成器240と導電性基台1110との間の第3の導体222には、RFフィルタ281が電氣的に接続されてよい。RFフィルタ281は、RF生成器230から供給されるRF信号が第3の導体222を介して電圧パルス生成器240に入ることを抑制するように構成されてよい。
- [0058] 一実施形態において、基板支持部11は、少なくとも一つの基板チャック電極300と、少なくとも一つのリングチャック電極301をさらに含んでよい。
- [0059] 基板チャック電極300は、静電チャック1111内において、基板支持面210aと基板電極200との間に少なくとも一つ配置されてよい。基板チャック電極300は、第4の導体350を介して直流電源351に電氣的に接続されてよい。第4の導体350には、RFフィルタ及び電圧パルスフィルタのうちの少なくとも一つのフィルタ352が電氣的に接続されてよい。第4の導体350は、導電性基台1110と電氣的に絶縁されてよい。直流電源351から基板チャック電極300に直流電圧が印加されると、基板チャック電極300と基板Wとの間に静電引力（クーロン力）が発生する。基板Wは、その静電引力によって静電チャック1111に引き付けられて、基板支持面210aに吸着保持されてよい。なお、基板チャック電極300は、複数の基板チャック電極を含んでよい。基板チャック電極300は、図2に示す静電電極1111bの一例であってよい。
- [0060] 図3に示すように、リングチャック電極301は、静電チャック1111内において、リング支持面210bとリング電極201との間に少なくとも一つ配置されてよい。リングチャック電極301は、内側チャック電極360及び外側チャック電極361を含んでよい。

[0061] 内側チャック電極360及び外側チャック電極361は、円環形状を有してよい。内側チャック電極360及び外側チャック電極361は、平面視で、中心が一致するように配置されてよい。内側チャック電極360及び外側チャック電極361は、縦方向の同じ位置に配置されてよい。

[0062] 内側チャック電極360は、第5の導体370を介して直流電源371に電氣的に接続されてよい。外側チャック電極361は、第6の導体380を介して直流電源381に電氣的に接続されてよい。リングチャック電極301は、内側チャック電極360と外側チャック電極361との間に電位差を設定し、その電位差によってエッジリング202がリング支持面210bに吸着保持されてよい。第5の導体370及び第6の導体380には、RFフィルタ及び電圧パルスフィルタのうちの少なくとも一つのフィルタ372、382が電氣的に接続されてよい。第5の導体370及び第6の導体380は、導電性基台1110と電氣的に絶縁されてよい。なお、リングチャック電極301は、一つのチャック電極を含んでよいし、3つ以上のチャック電極を含んでよい。

[0063] <プラズマ処理方法の一例>

一実施形態において、プラズマ処理方法は、プラズマを用いて基板W上の膜をエッチングするエッチング処理を含む。一実施形態において、プラズマ処理方法は、プラズマ処理装置1において制御部2により実行される。

[0064] 先ず、基板Wが、搬送アームによりチャンバ10内に搬入され、リフターにより基板支持部11に載置され、図2に示すように基板支持部11上に吸着保持される。

[0065] 次に、処理ガスが、ガス供給部20によりシャワーヘッド13に供給され、シャワーヘッド13からプラズマ処理空間10sに供給される。このとき供給される処理ガスは、基板Wのエッチング処理のために必要な活性種を生成するガスを含む。

[0066] ソースRF信号がRF電源31から上部電極又は下部電極に供給される。また、RF電源31又はDC電源32から、バイアスRF信号又はパルス化

電圧信号が下部電極に供給される。プラズマ処理空間10s内の雰囲気はガス排出口10eから排気され、プラズマ処理空間10sの内部は減圧される。これにより、プラズマ処理空間10sの基板支持部11上に、処理ガスからプラズマが生成され、基板Wがエッチング処理される。

[0067] 上記エッチング処理において、制御部2により次の制御が実行されてよい。図5は、制御部2による制御の一例を説明するフロー図である。図5に示す制御は、RF信号を基板電極200とリング電極201に供給する場合であり得る。制御部2は、第1の可変コンデンサ270を調節する工程ST1と、ST1工程の後に、第1のプロセスを実行する工程ST2とを実行してよい。

[0068] 工程ST1において、第1の可変コンデンサ270の電気容量が調整され、電位制御回路250のインピーダンスが調整されてよい。第1の可変コンデンサ270の電気容量は、後述の工程ST2において、エッジリング202の電位が、基板W上とエッジリング202上に生成されるプラズマシースPSが水平に近づく電位になるように調整されてよい。第1の可変コンデンサ270の電気容量の調整は、エッジリング202の消耗量に基づいて行われてよい。また、エッジリング202の消耗量は、RF生成器230から導電性基台1110にRF信号が供給される積算時間、即ちRF生成器230の動作時間に基づいて決定されてよい。エッジリング202の消耗量は、センサなどにより検出されてよい。エッジリング202の消耗量が増えるにつれて、第1の可変コンデンサ270の電気容量を大きくしてよい。工程ST1は、プラズマが生成される前に行われてよい。

[0069] 工程ST2において、プラズマ生成時に、RF生成器230から導電性基台1110にRF信号が供給されてよい。RF信号はバイアスRF信号であってよい。図6に示すように、RF信号がゼロ電力レベルP0よりも大きい第1の電力レベルP1を有してよい（RF信号がON）。このとき、電圧パルス生成器240から導電性基台1110に供給されるパルス化電圧信号はゼロ電圧レベルV0を有してよい（パルス化電圧信号がOFF）。RF信号

は、図3に示すRF生成器230から、第3の導体222、導電性基台1110、第1の導体220を介して基板電極200に供給されてよい。RF信号は、RF生成器230から、第3の導体222、導電性基台1110、第2の導体221を介してリング電極201に供給されてよい。RF信号は、図5に示す第2の導体221の電位制御回路250において、主に第1の可変コンデンサ270を通してよい。このとき、第1の可変コンデンサ270により規定されるインピーダンスにより、リング電極201及びエッジリング202の電位が規定されてよい。RF信号は、第2の可変コンデンサ271及びフィルタ272において共振を起こし、インピーダンスが高くなって、第2の可変コンデンサ271への流れが抑制されてよい。こうして、図3に示す基板電極200及び基板Wの電位に対して、リング電極201及びエッジリング202の電位が調整され、基板W上とエッジリング202上に生成されるプラズマシースPSが水平に近づけられてよい。この結果、基板Wの外周部付近において、プラズマのイオンが基板Wに対し垂直に供給され得る。よって、チルト角（イオンの基板Wに対する入射角）が90°の状態を維持し得る。

[0070] 図7は、制御部2による制御の他の例を説明するフロー図である。図7に示す制御は、パルス化電圧信号を基板電極200とリング電極201に供給する場合であり得る。制御部2は、第2の可変コンデンサ271を調節する工程ST3と、ST3工程の後に、第2のプロセスを実行する工程ST4とを実行してよい。

[0071] 工程ST3において、第2の可変コンデンサ271の電気容量が調整され、電位制御回路250のインピーダンスが調整されてよい。第2の可変コンデンサ271の電気容量は、後述の工程ST4において、リング電極201及びエッジリング202の電位が、基板W上とエッジリング202上に生成されるプラズマシースPSが水平に近づく電位になるように調整されてよい。第2の可変コンデンサ271の電気容量の調整は、エッジリング202の消耗量に基づいて行われてよい。また、エッジリング202の消耗量は、電

圧パルス生成器 240 から導電性基台 1110 にパルス化電圧信号が供給される積算時間（電圧パルス生成器 240 の動作時間）に基づいて決定されてよい。エッジリング 202 の消耗量は、センサなどにより検出されてよい。エッジリング 202 の消耗量が増えるにつれて、第 2 の可変コンデンサ 271 の電気容量を大きくしてよい。工程 ST 3 は、プラズマが生成される前に行われてよい。

[0072] 工程 ST 4 において、プラズマ生成時に、電圧パルス生成器 240 から導電性基台 1110 にパルス化電圧信号が供給されてよい。図 8 に示すように、パルス化電圧信号がゼロ電圧レベル V_0 よりも大きい第 1 の電圧レベル V_1 を有してよい（パルス化電圧信号が ON）。第 1 の電圧レベル V_1 は、負極性を有してよい。このとき、RF 生成器 230 から導電性基台 1110 に供給される RF 信号はゼロ電力レベル P_0 を有してよい（RF 信号が OFF）。パルス化電圧信号は、図 3 に示す電圧パルス生成器 240 から、第 3 の導体 222、導電性基台 1110、第 1 の導体 220 を介して基板電極 200 に供給されてよい。パルス化電圧信号は、電圧パルス生成器 240 から、第 3 の導体 222、導電性基台 1110、第 2 の導体 221 を介してリング電極 201 に供給されてよい。パルス化電圧信号は、図 5 に示す第 2 の導体 221 の電位制御回路 250 において、主に第 2 の可変コンデンサ 271 を通ってよい。このとき、第 2 の可変コンデンサ 271 により規定されるインピーダンスにより、リング電極 201 及びエッジリング 202 の電位が規定されてよい。パルス化電圧信号は、電気容量が比較的低い第 1 の可変コンデンサ 270 ではインピーダンスが高くなり、第 1 の可変コンデンサ 270 への流れが抑制されてよい。こうして、図 3 に示す基板電極 200 及び基板 W の電位に対して、リング電極 201 及びエッジリング 202 の電位が調整され、基板 W 上とエッジリング 202 上に生成されるプラズマシース PS が水平に近づけられてよい。この結果、基板 W の外周部付近において、プラズマのイオンが基板 W に対し垂直に供給され得る。よって、チルト角（イオンの基板 W に対する入射角）が 90° の状態を維持し得る。

[0073] 図9は、制御部2による制御の他の例を説明するフロー図である。図9に示す制御は、RF信号とパルス化電圧信号を基板電極200とリング電極201に供給する場合であり得る。制御部2は、第2の可変コンデンサ271を調節する工程ST5と、ST5工程の後に、第3のプロセスを実行する工程ST6とを実行してよい。

[0074] 工程ST5において、第2の可変コンデンサ271の電気容量が調整され、電位制御回路250のインピーダンスが調整されてよい。第2の可変コンデンサ271の電気容量は、後述の工程ST6において、リング電極201及びエッジリング202の電位が、基板W上とエッジリング202上に生成されるプラズマシースPSが水平に近づく電位になるように調整されてよい。第2の可変コンデンサ271の電気容量の調整は、エッジリング202の消耗量に基づいて行われてよい。また、エッジリング202の消耗量は、電圧パルス生成器240から導電性基台1110にパルス化電圧信号が供給される積算時間（電圧パルス生成器240の動作時間）に基づいて決定されてよい。エッジリング202の消耗量は、センサなどにより検出されてよい。エッジリング202の消耗量が増えるにつれて、第2の可変コンデンサ271の電気容量を大きくしてよい。工程ST3は、プラズマが生成される前に行われてよい。

[0075] 工程ST6において、プラズマ生成時に、RF生成器230から導電性基台1110にRF信号が供給され、電圧パルス生成器240から導電性基台1110にパルス化電圧信号が供給されてよい。図10に示すように、RF信号がゼロ電力レベルよりも大きい第1の電力レベルP1、又は第1の電力レベルP1とは異なる第2の電力レベルP2を有してよい（RF信号がON）。パルス化電圧信号が第1の電圧レベルV1、又は第1の電圧レベルV1とは異なる第2の電圧レベルV2を有してよい（パルス化電圧信号がON）。RF信号及びパルス化電圧信号は、図3に示す第3の導体222、導電性基台1110、第1の導体220を介して基板電極200に供給されてよい。RF信号及びパルス化電圧信号は、第3の導体222、導電性基台111

0、第2の導体221を介してリング電極201に供給されてよい。RF信号は、図5に示す第2の導体221の電位制御回路250において、主に第1の可変コンデンサ270を通り、パルス化電圧信号は、第2の導体221の電位制御回路250において、主に第2の可変コンデンサ271を通してよい。第2の可変コンデンサ271のインピーダンスにより、リング電極201及びエッジリング202の電位が調整されてよい。こうして、図3に示す基板電極200及び基板Wの電位に対して、リング電極201及びエッジリング202の電位が調整され、基板W上とエッジリング202上に生成されるプラズマシースPSが水平に近づけられてよい。この結果、基板Wの外周部付近において、プラズマのイオンが基板Wに対し垂直に供給され得る。よって、チルト角（イオンの基板Wに対する入射角）が 90° の状態を維持し得る。

[0076] 上記工程S1及び工程S2を実行する制御と、工程S3及び工程S4を実行する制御と、工程S5及び工程S6を実行する制御は、任意の順番で連続的に行われてよい。

[0077] 本例示的实施形態によれば、プラズマ処理装置1が、静電チャック1111内に配置され、第2の導体221を介して導電性基台1110に電氣的に接続されるリング電極201と、リング電極201と導電性基台1110との間の第2の導体221上に電氣的に接続される電位制御回路250とを備え、電位制御回路250は、少なくとも一つの可変インピーダンス素子251を含む。これにより、電位制御回路250の可変インピーダンス素子251のインピーダンスを変えて、リング電極201の電位を調整することで、エッジリング202の電位を好適に調整することができる。この結果、エッジリング202の消耗量に応じて、エッジリング202の電位を調整し、基板W上とエッジリング202上に生成されるプラズマシースPSを水平に維持することができる。よって、基板Wの外周部付近において、チルト角（イオンの基板Wに対する入射角）を 90° の状態に維持することができる。

[0078] 以上の実施の形態において、図11に示すように、基板支持部11は、少

なくとも1つの基板加熱素子400を含んでよい。基板加熱素子400は、静電チャック1111内において基板電極200の下方に配置されてよい。また、基板支持部11は、少なくとも1つのリング加熱素子410を含んでよい。リング加熱素子410は、静電チャック1111内においてリング電極201の下方に配置されてよい。基板加熱素子400は、水平方向に配列される複数の基板加熱素子を含んでよい。リング加熱素子410は、水平方向に配列される複数のリング加熱素子を含んでよい。

[0079] 基板加熱素子400及びリング加熱素子410は、第7の導体420を介して加熱素子電源421に接続されてよい。第7の導体420には、RFフィルタ及び電圧パルスフィルタのうちの少なくとも一つのフィルタ422が電氣的に接続されてよい。第7の導体420は、導電性基台1110と電氣的に絶縁されてよい。

[0080] 以上の実施形態で記載した電位制御回路250の可変インピーダンス素子251は、可変コンデンサ、可変抵抗及び可変インダクタの中から選択される少なくとも一種を含んでよい。

[0081] 以上の実施形態は、容量結合型のプラズマ処理装置であったが、これに限定されるものではなく、他のプラズマ処理装置に適用してよい。例えば、容量結合型のプラズマ処理装置に代えて、誘導結合型のプラズマ処理装置が用いられてもよい。

[0082] 本開示の実施形態は、以下の態様をさらに含む。

[0083] (付記1)

チャンバと、

前記チャンバ内に配置される基板支持部であって、前記基板支持部は、

導電性基台と、

前記導電性基台上に配置され、基板支持面及びリング支持面を有する静電チャックと、

前記静電チャック内において前記基板支持面の下方に配置され、第1の導体を介して前記導電性基台に電氣的に接続される基板電極と、

前記静電チャック内において前記リング支持面の下方に配置され、第2の導体を介して前記導電性基台に電氣的に接続されるリング電極と、

前記基板支持面上に配置される基板を囲むように前記リング支持面上に配置されるエッジリングと、を含む、前記基板支持部と、

前記導電性基台に電氣的に接続され、RF信号を生成するように構成されるRF生成器と、

前記導電性基台に電氣的に接続され、パルス化電圧信号を生成するように構成される電圧パルス生成器と、

前記リング電極と前記導電性基台との間の前記第2の導体上に電氣的に接続される電位制御回路であって、前記電位制御回路は、少なくとも一つの可変インピーダンス素子を含む、前記電位制御回路と、を備える、プラズマ処理装置。

[0084] (付記2)

前記基板支持部は、前記エッジリングの上面の高さが、前記基板支持面上に配置される基板の上面の高さよりも大きくなるように構成される、付記1に記載のプラズマ処理装置。

[0085] (付記3)

前記基板支持部は、少なくとも一つの基板チャック電極を含み、前記少なくとも一つの基板チャック電極は、前記静電チャック内において前記基板電極と前記基板支持面との間に配置される、付記1又は2に記載のプラズマ処理装置。

[0086] (付記4)

前記基板支持部は、少なくとも一つのリングチャック電極を含み、前記少なくとも一つのリングチャック電極は、前記静電チャック内において前記リング電極と前記リング支持面との間に配置される、付記1から3のいずれか一項に記載のプラズマ処理装置。

[0087] (付記5)

前記基板支持部は、少なくとも一つの基板加熱素子を含み、

前記少なくとも1つの基板加熱素子は、前記静電チャック内において前記基板電極の下方に配置される、

付記1から4のいずれか一項に記載のプラズマ処理装置。

[0088] (付記6)

前記少なくとも1つの基板加熱素子は、水平方向に配列される複数の基板加熱素子を含む、

付記5に記載のプラズマ処理装置。

[0089] (付記7)

前記基板支持部は、少なくとも1つのリング加熱素子を含み、

前記少なくとも1つのリング加熱素子は、前記静電チャック内において前記リング電極の下方に配置される、

付記1から6のいずれか一項に記載のプラズマ処理装置。

[0090] (付記8)

前記少なくとも1つのリング加熱素子は、水平方向に配列される複数のリング加熱素子を含む、

付記7に記載のプラズマ処理装置。

[0091] (付記9)

前記電圧パルス生成器と前記導電性基台との間に電氣的に接続されるRFフィルタと、

前記RF生成器と前記導電性基台との間に電氣的に接続される電圧パルスフィルタと、をさらに備える、

付記1から8のいずれか一項に記載のプラズマ処理装置。

[0092] (付記10)

前記エッジリングの消耗量に基づいて前記少なくとも1つの可変インピーダンス素子を調節するように構成される制御部を、さらに備える、

付記1から9のいずれか一項に記載のプラズマ処理装置。

[0093] (付記11)

前記エッジリングの消耗量は、前記RF生成器の動作時間に基づいて決定

される、

付記 10 に記載のプラズマ処理装置。

[0094] (付記 12)

前記少なくとも 1 つの可変インピーダンス素子は、並列に接続される第 1 及び第 2 の可変コンデンサを含み、

前記第 1 の可変コンデンサは、前記リング電極に供給される RF 信号を制御するように構成され、

前記第 2 の可変コンデンサは、前記リング電極に印加されるパルス化電圧信号を制御するように構成される、

付記 1 から 11 のいずれか一項に記載のプラズマ処理装置。

[0095] (付記 13)

前記電位制御回路は、前記第 2 の可変コンデンサと並列的に接続されるフィルタを含む、

付記 12 に記載のプラズマ処理装置。

[0096] (付記 14)

制御部をさらに備え、

前記制御部は、

(a) 前記第 1 の可変コンデンサを調節する工程と、

(b) 前記 (a) の後に、第 1 のプロセスを実行する工程と、を実行するように構成され、

前記 (b) において、前記 RF 信号は、ゼロ電力レベルよりも大きい第 1 の電力レベルを有し、前記パルス化電圧信号はゼロ電圧レベルを有する、

付記 12 または 13 に記載のプラズマ処理装置。

[0097] (付記 15)

前記制御部は、

(c) 前記第 2 の可変コンデンサを調節する工程と、

(d) 前記 (c) の後に、第 2 のプロセスを実行する工程と、を実行するように構成され、

前記（d）において、前記RF信号はゼロ電力レベルを有し、前記パルス化電圧信号は、ゼロ電圧レベルよりも大きい第1の電圧レベルを有する、付記12から14のいずれか一項に記載のプラズマ処理装置。

[0098]（付記16）

前記第1の電圧レベルは、負極性を有する、付記15に記載のプラズマ処理装置。

[0099]（付記17）

前記制御部は、
（e）前記第2の可変コンデンサを調節する工程と、
（f）前記（e）の後に、第3のプロセスを実行する工程と、を実行するように構成され、

前記（f）において、前記RF信号は、前記第1の電力レベル又は前記第1の電力レベルとは異なる第2の電力レベルを有し、前記パルス化電圧信号は、前記第1の電圧レベル又は前記第1の電圧レベルとは異なる第2の電圧レベルを有する、付記12から16のいずれか一項に記載のプラズマ処理装置。

[0100]（付記18）

チャンバと、
前記チャンバ内に配置される基板支持部であって、前記基板支持部は、導電性基台と、
前記導電性基台上に配置され、基板支持面及びリング支持面を有する静電チャックと、
前記静電チャック内において前記基板支持面の下方に配置され、第1の導体を介して前記導電性基台に電氣的に接続される基板電極と、
前記静電チャック内において前記リング支持面の下方に配置され、第2の導体を介して前記導電性基台に電氣的に接続されるリング電極と、
前記基板支持面上に配置される基板を囲むように前記リング支持面上に配置されるエッジリングと、を含む、前記基板支持部と、

前記導電性基台に電氣的に接続される、少なくとも1つの電源と、
前記リング電極と前記導電性基台との間の前記第2の導体上に電氣的に接続される電位制御回路であって、前記電位制御回路は、少なくとも一つの可変インピーダンス素子を含む、前記電位制御回路と、を備える、プラズマ処理装置。

[0101] 以上の各実施形態は、説明の目的で記載されており、本開示の範囲を限定することを意図するものではない。以上の各実施形態は、本開示の範囲及び趣旨から逸脱することなく種々の変形をなし得る。例えば、ある実施形態における一部の構成要素を、他の実施形態に追加することができる。また、ある実施形態における一部の構成要素を、他の実施形態の対応する構成要素と置換することができる。

符号の説明

[0102] 1 …… プラズマ処理装置、 10 …… チャンバ、 11 …… 基板支持部、 200 …… 基板電極、 201 …… リング電極、 202 …… エッジリング、 1110 …… 導電性基台、 1111 …… 静電チャック、 230 …… RF生成器、 240 …… 電圧パルス生成器、 250 …… 電位制御回路、 251 …… 可変インピーダンス素子、 W… 基板

請求の範囲

- [請求項1] チャンバと、
前記チャンバ内に配置される基板支持部であって、前記基板支持部は、
導電性基台と、
前記導電性基台上に配置され、基板支持面及びリング支持面を有する静電チャックと、
前記静電チャック内において前記基板支持面の下方に配置され、第1の導体を介して前記導電性基台に電氣的に接続される基板電極と、
前記静電チャック内において前記リング支持面の下方に配置され、第2の導体を介して前記導電性基台に電氣的に接続されるリング電極と、
前記基板支持面上に配置される基板を囲むように前記リング支持面上に配置されるエッジリングと、を含む、前記基板支持部と、
前記導電性基台に電氣的に接続され、RF信号を生成するように構成されるRF生成器と、
前記導電性基台に電氣的に接続され、パルス化電圧信号を生成するように構成される電圧パルス生成器と、
前記リング電極と前記導電性基台との間の前記第2の導体上に電氣的に接続される電位制御回路であって、前記電位制御回路は、少なくとも一つの可変インピーダンス素子を含む、前記電位制御回路と、を備える、プラズマ処理装置。
- [請求項2] 前記基板支持部は、前記エッジリングの上面の高さが、前記基板支持面上に配置される基板の上面の高さよりも大きくなるように構成される、
請求項1に記載のプラズマ処理装置。
- [請求項3] 前記基板支持部は、少なくとも一つの基板チャック電極を含み、
前記少なくとも一つの基板チャック電極は、前記静電チャック内に

において前記基板電極と前記基板支持面との間に配置される、
請求項 1 に記載のプラズマ処理装置。

[請求項4] 前記基板支持部は、少なくとも1つのリングチャック電極を含み、
前記少なくとも1つのリングチャック電極は、前記静電チャック内
において前記リング電極と前記リング支持面との間に配置される、
請求項 3 に記載のプラズマ処理装置。

[請求項5] 前記基板支持部は、少なくとも1つの基板加熱素子を含み、
前記少なくとも1つの基板加熱素子は、前記静電チャック内におい
て前記基板電極の下方に配置される、
請求項 4 に記載のプラズマ処理装置。

[請求項6] 前記少なくとも1つの基板加熱素子は、水平方向に配列される複数
の基板加熱素子を含む、
請求項 5 に記載のプラズマ処理装置。

[請求項7] 前記基板支持部は、少なくとも1つのリング加熱素子を含み、
前記少なくとも1つのリング加熱素子は、前記静電チャック内にお
いて前記リング電極の下方に配置される、
請求項 5 に記載のプラズマ処理装置。

[請求項8] 前記少なくとも1つのリング加熱素子は、水平方向に配列される複数
のリング加熱素子を含む、
請求項 7 に記載のプラズマ処理装置。

[請求項9] 前記電圧パルス生成器と前記導電性基台との間に電氣的に接続され
る R F フィルタと、
前記 R F 生成器と前記導電性基台との間に電氣的に接続される電圧
パルスフィルタと、をさらに備える、
請求項 7 に記載のプラズマ処理装置。

[請求項10] 前記エッジリングの消耗量に基づいて前記少なくとも1つの可変イ
ンピーダンス素子を調節するように構成される制御部を、さらに備え
る、

請求項 1 から 9 のいずれか一項に記載のプラズマ処理装置。

[請求項11] 前記エッジリングの消耗量は、前記 R F 生成器の動作時間に基づいて決定される、

請求項 10 に記載のプラズマ処理装置。

[請求項12] 前記少なくとも 1 つの可変インピーダンス素子は、並列に接続される第 1 及び第 2 の可変コンデンサを含み、

前記第 1 の可変コンデンサは、前記リング電極に供給される R F 信号を制御するように構成され、

前記第 2 の可変コンデンサは、前記リング電極に印加されるパルス化電圧信号を制御するように構成される、

請求項 1 に記載のプラズマ処理装置。

[請求項13] 前記電位制御回路は、前記第 2 の可変コンデンサと並列的に接続されるフィルタを含む、

請求項 12 に記載のプラズマ処理装置。

[請求項14] 制御部をさらに備え、

前記制御部は、

(a) 前記第 1 の可変コンデンサを調節する工程と、

(b) 前記 (a) の後に、第 1 のプロセスを実行する工程と、を実行するように構成され、

前記 (b) において、前記 R F 信号は、ゼロ電力レベルよりも大きい第 1 の電力レベルを有し、前記パルス化電圧信号はゼロ電圧レベルを有する、

請求項 12 または 13 に記載のプラズマ処理装置。

[請求項15] 前記制御部は、

(c) 前記第 2 の可変コンデンサを調節する工程と、

(d) 前記 (c) の後に、第 2 のプロセスを実行する工程と、を実行するように構成され、

前記 (d) において、前記 R F 信号はゼロ電力レベルを有し、前記

パルス化電圧信号は、ゼロ電圧レベルよりも大きい第1の電圧レベルを有する、

請求項14に記載のプラズマ処理装置。

[請求項16] 前記第1の電圧レベルは、負極性を有する、

請求項15に記載のプラズマ処理装置。

[請求項17] 前記制御部は、

(e) 前記第2の可変コンデンサを調節する工程と、

(f) 前記(e)の後に、第3のプロセスを実行する工程と、を実行するように構成され、

前記(f)において、前記RF信号は、前記第1の電力レベル又は前記第1の電力レベルとは異なる第2の電力レベルを有し、前記パルス化電圧信号は、前記第1の電圧レベル又は前記第1の電圧レベルとは異なる第2の電圧レベルを有する、

請求項15に記載のプラズマ処理装置。

[請求項18] チャンバと、

前記チャンバ内に配置される基板支持部であって、前記基板支持部は、

導電性基台と、

前記導電性基台上に配置され、基板支持面及びリング支持面を有する静電チャックと、

前記静電チャック内において前記基板支持面の下方に配置され、第1の導体を介して前記導電性基台に電氣的に接続される基板電極と、

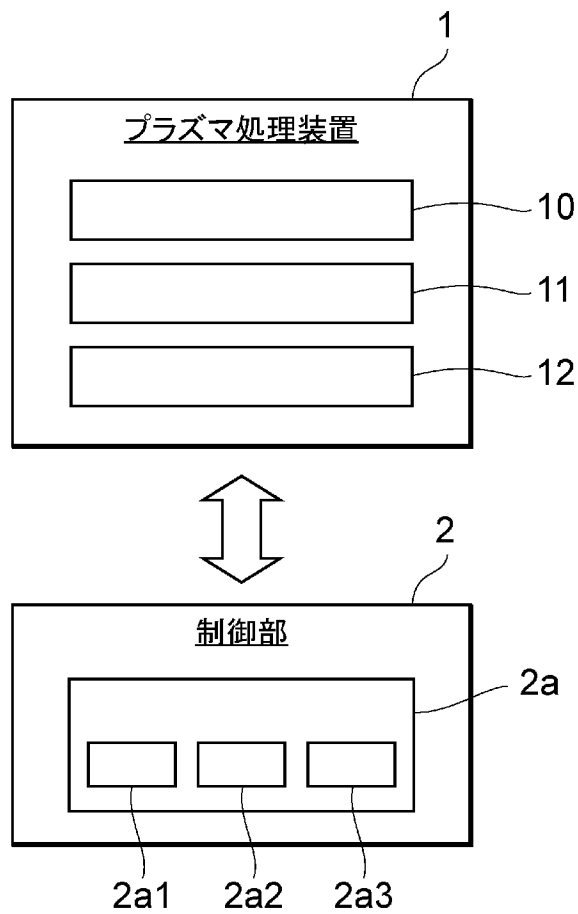
前記静電チャック内において前記リング支持面の下方に配置され、第2の導体を介して前記導電性基台に電氣的に接続されるリング電極と、

前記基板支持面上に配置される基板を囲むように前記リング支持面上に配置されるエッジリングと、を含む、前記基板支持部と、

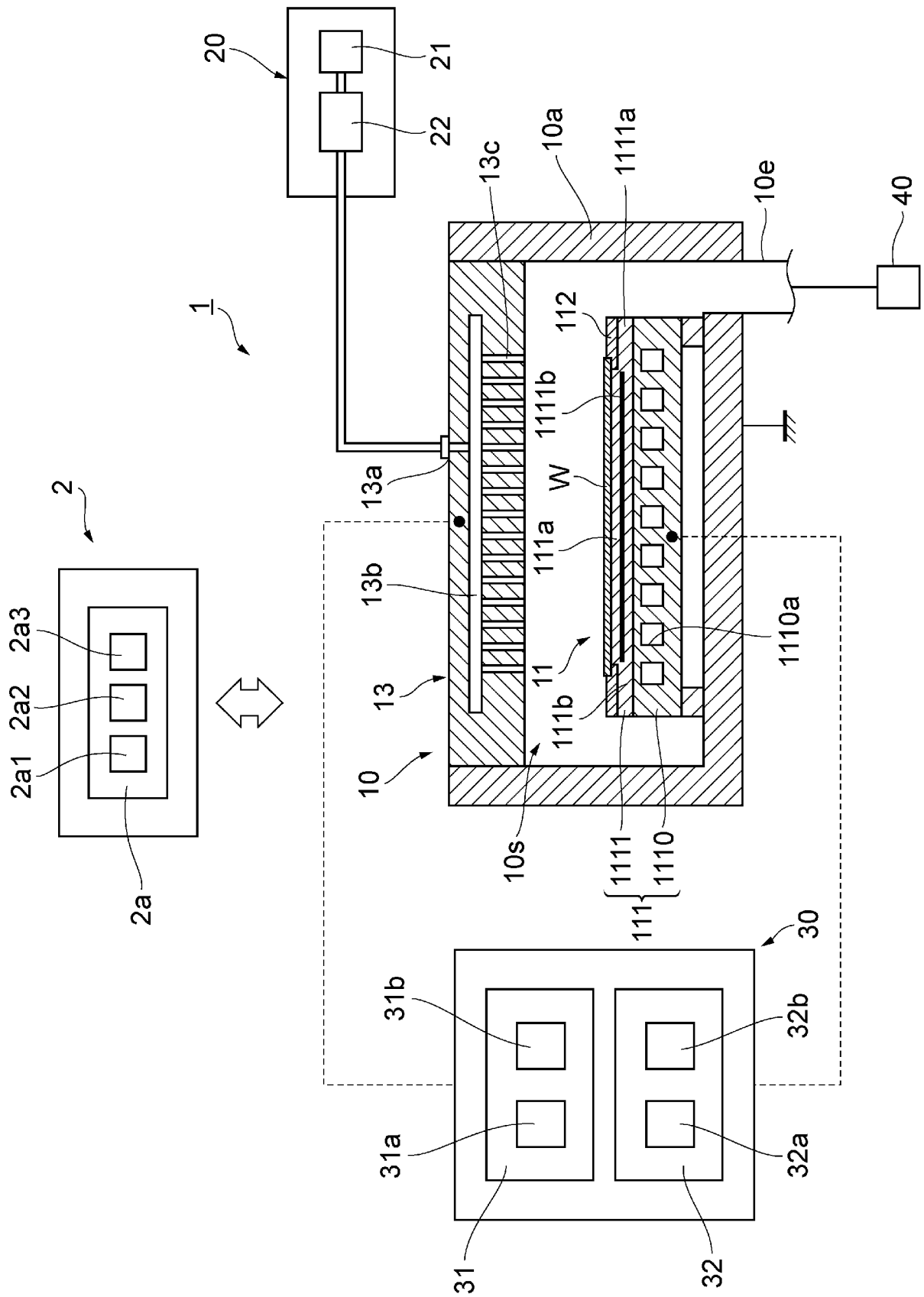
前記導電性基台に電氣的に接続される、少なくとも1つの電源と、

前記リング電極と前記導電性基台との間の前記第2の導体上に電氣的に接続される電位制御回路であって、前記電位制御回路は、少なくとも一つの可変インピーダンス素子を含む、前記電位制御回路と、を備える、プラズマ処理装置。

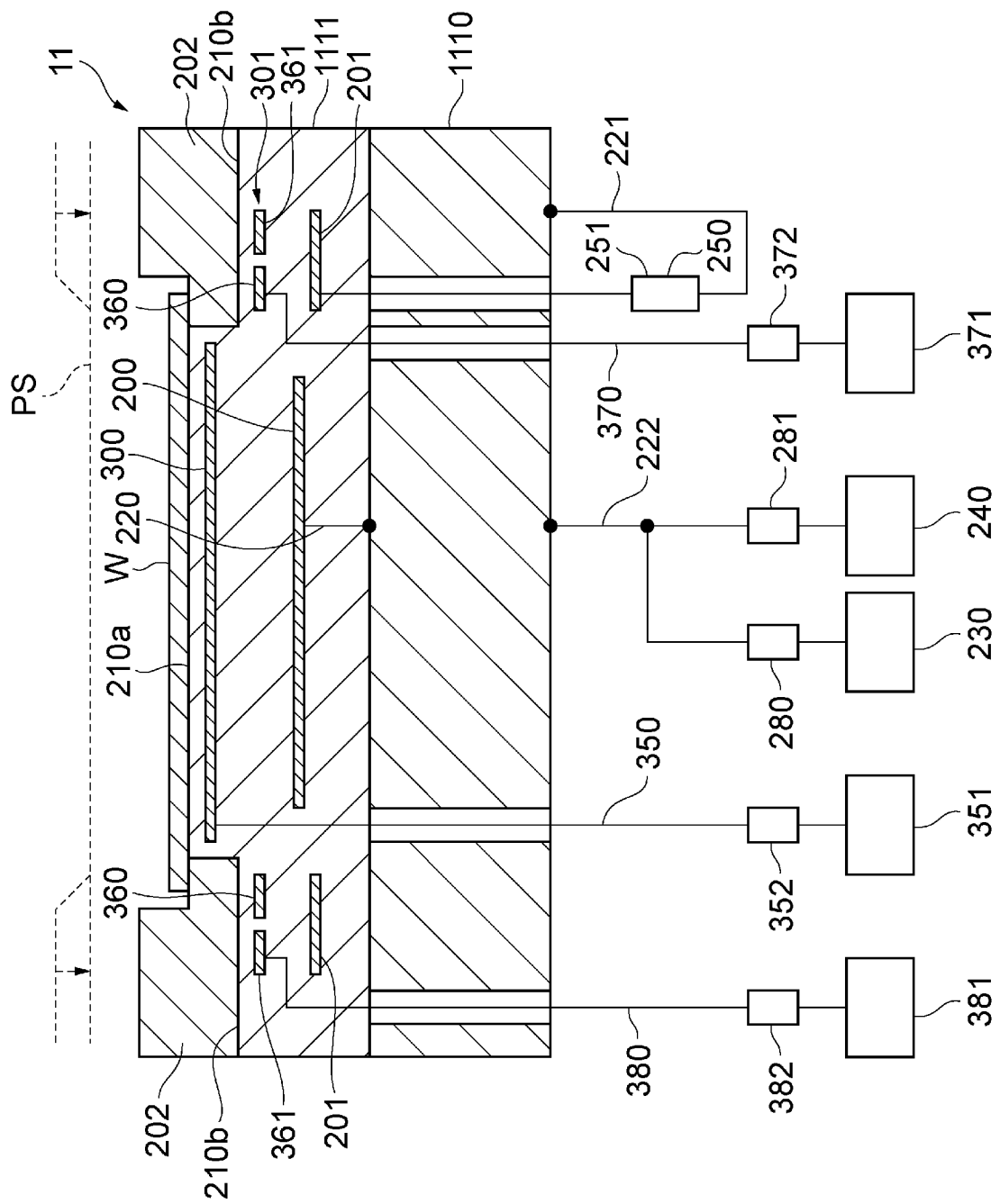
[図1]



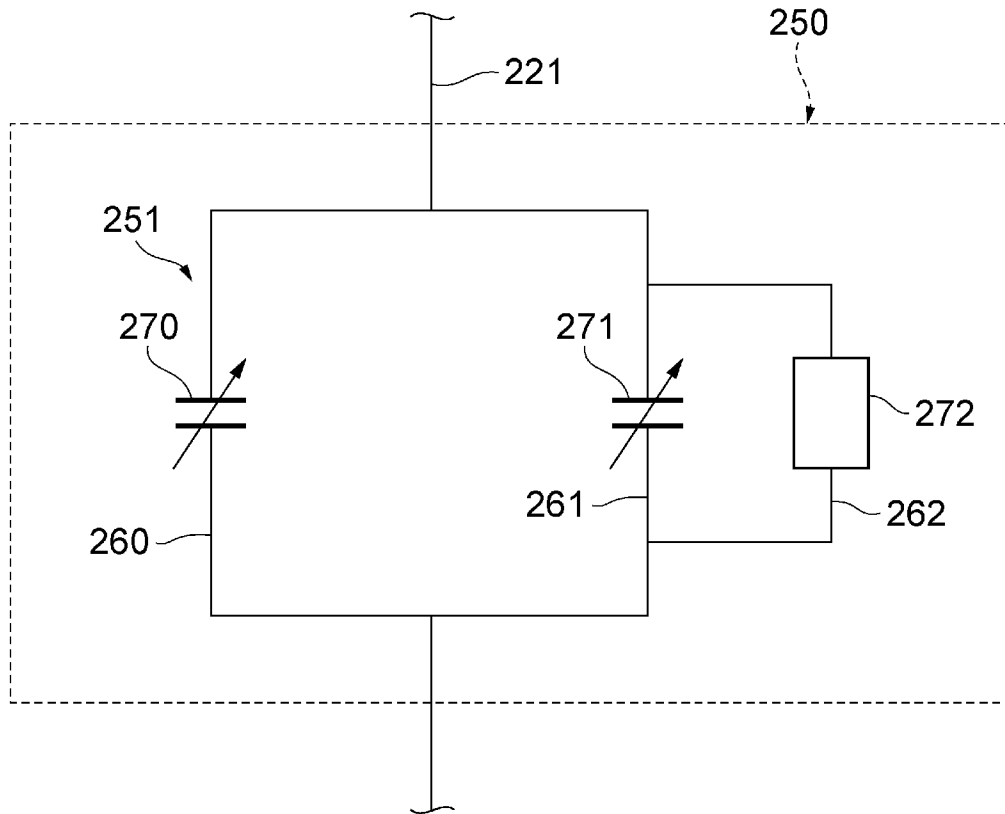
[図2]



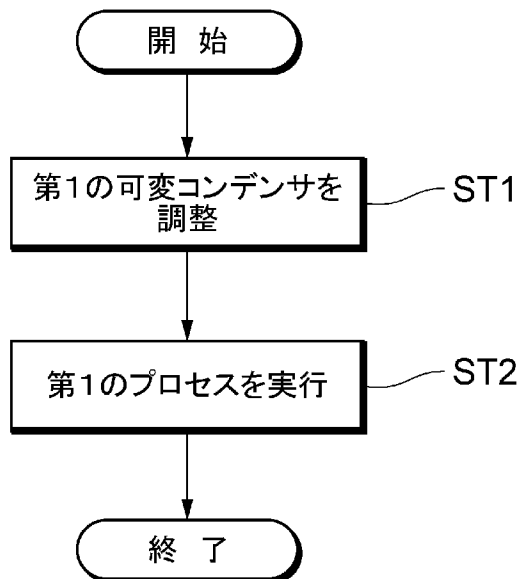
[図3]



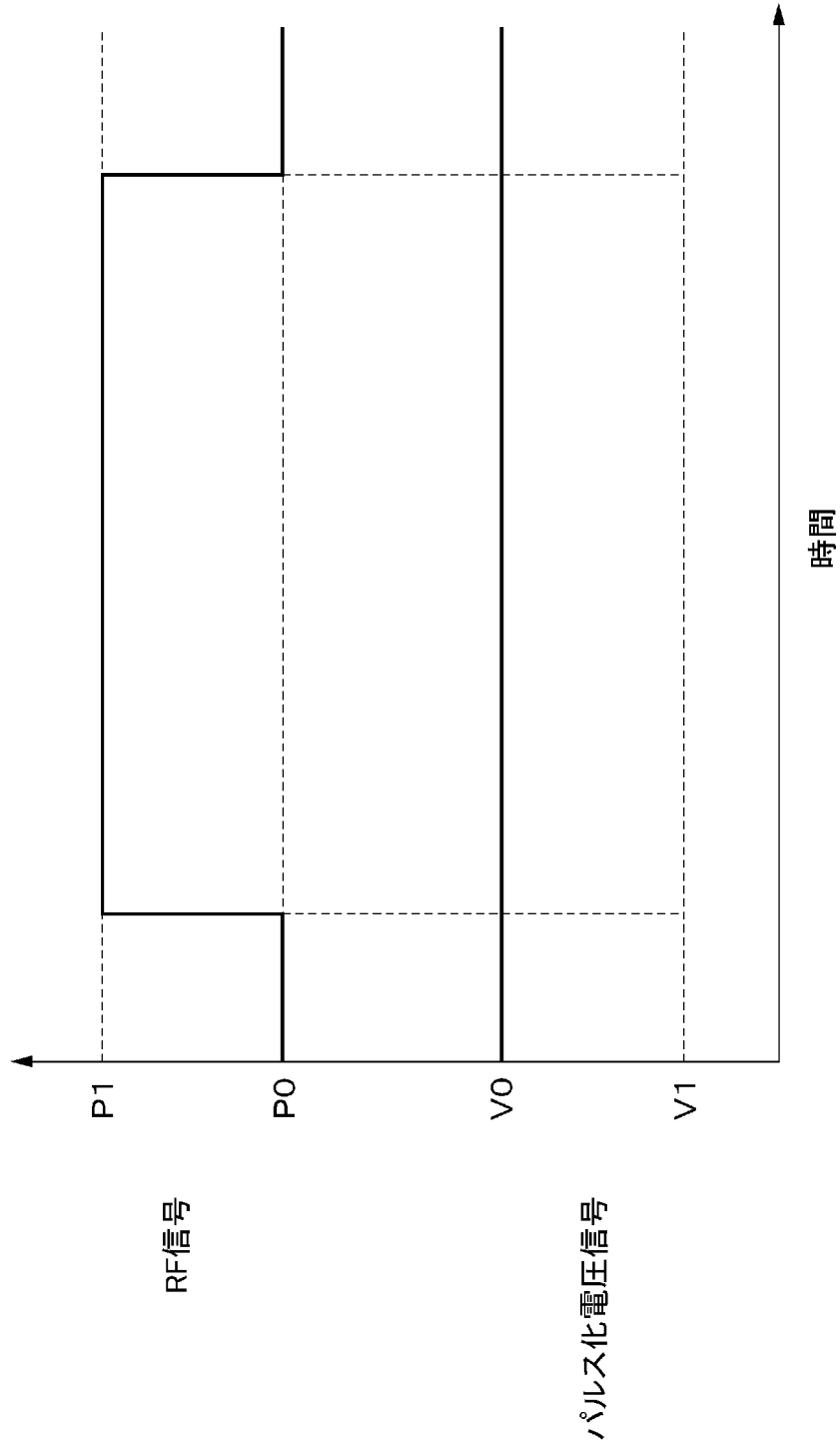
[図4]



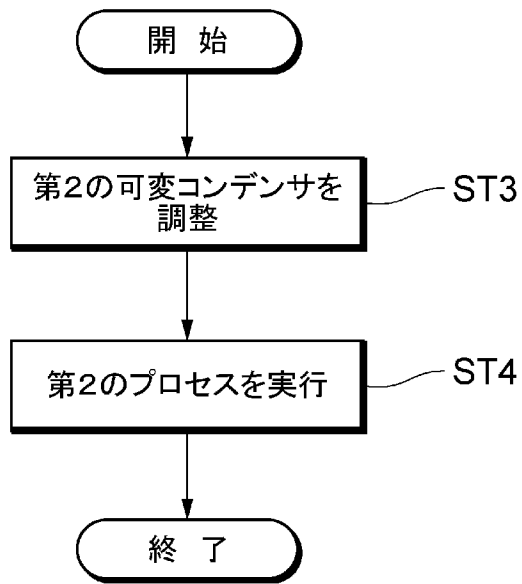
[図5]



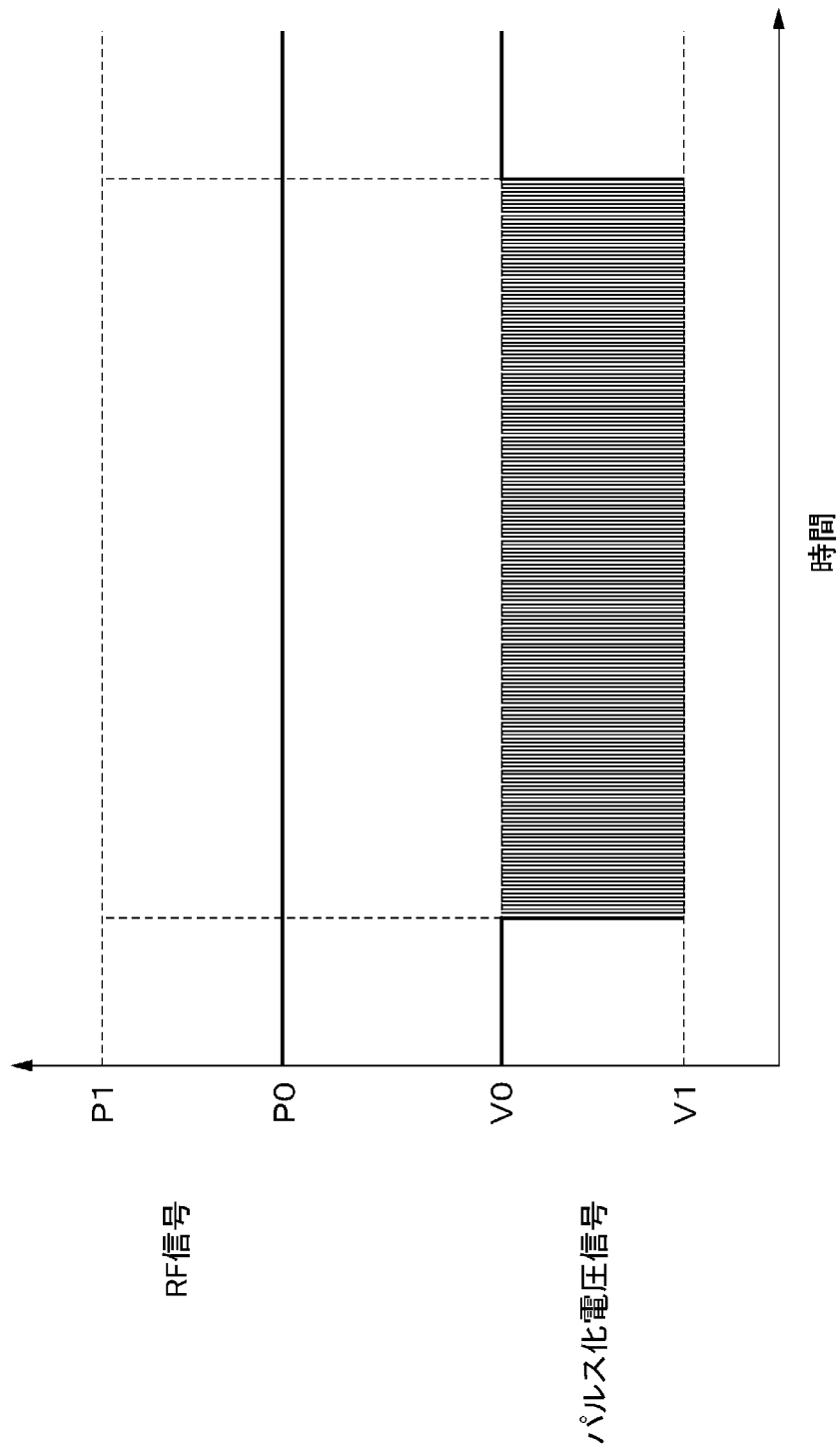
[図6]



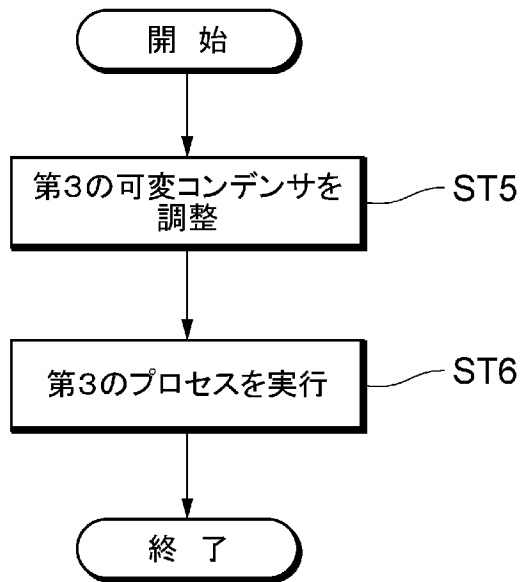
[図7]



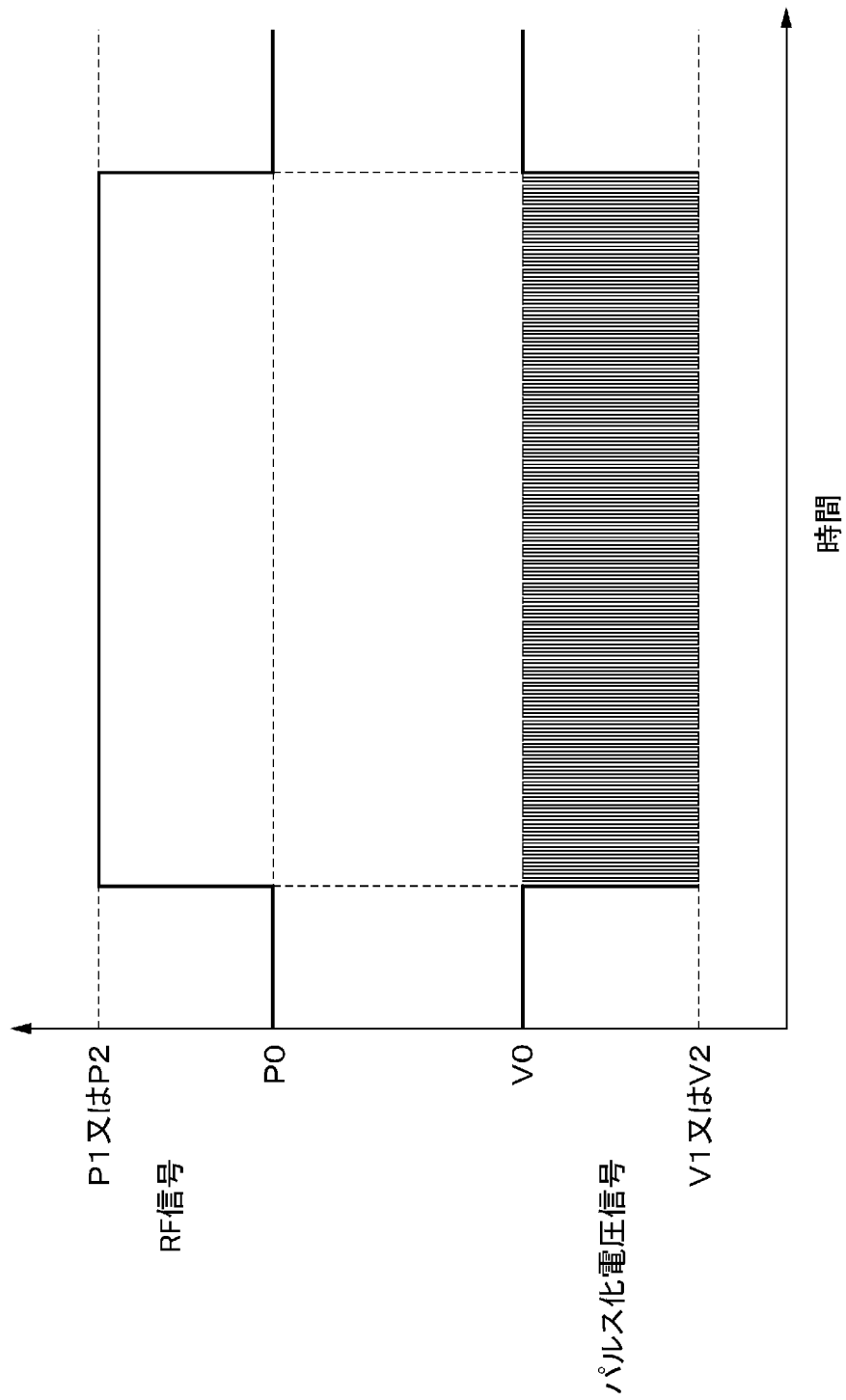
[図8]



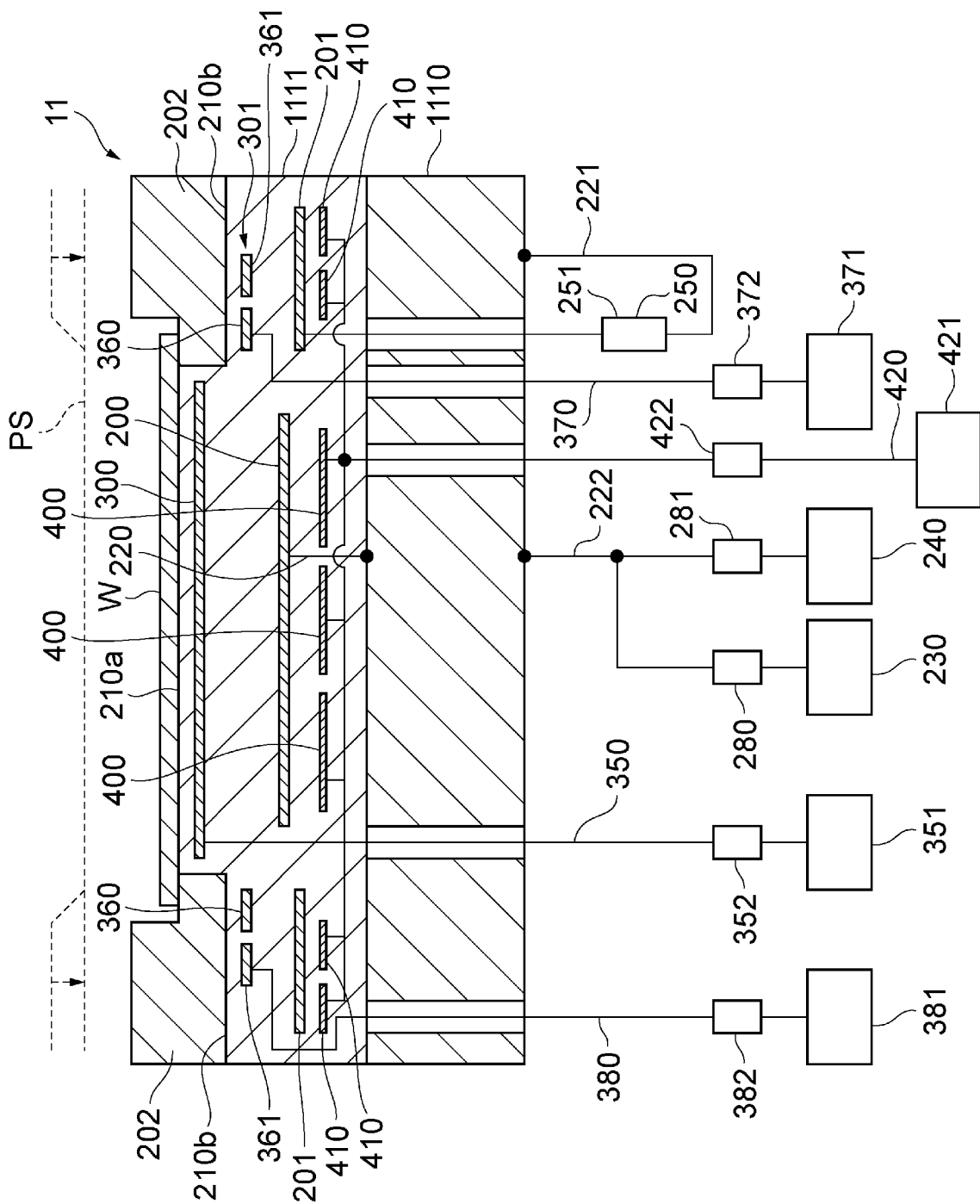
[図9]



[図10]



[図11]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/007845

A. CLASSIFICATION OF SUBJECT MATTER <i>H01L 21/3065</i> (2006.01)i; <i>H05H 1/46</i> (2006.01)i FI: H01L21/302 101G; H05H1/46 R; H05H1/46 M According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H01L21/3065; H05H1/46		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2024 Registered utility model specifications of Japan 1996-2024 Published registered utility model applications of Japan 1994-2024		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	WO 2022/255118 A1 (TOKYO ELECTRON LIMITED) 08 December 2022 (2022-12-08) paragraphs [0022]-[0031], [0108]-[0111], fig. 2-3, 22 entire text, all drawings	1-11, 18 12-17
X A	JP 2022-184788 A (TOKYO ELECTRON LIMITED) 13 December 2022 (2022-12-13) paragraphs [0010]-[0011], [0013]-[0015], [0017]-[0019], [0028]-[0043], [0073]-[0077], fig. 1-3, 11-12 entire text, all drawings	18 12-17
A	WO 2022/004209 A1 (SUMITOMO OSAKA CEMENT CO., LTD.) 06 January 2022 (2022-01-06) paragraphs [0015]-[0025], [0027]-[0028], [0033]-[0036], [0038]-[0048], fig. 1-2	12-17
A	WO 2022/201351 A1 (HITACHI HIGH-TECH CORPORATION) 29 September 2022 (2022-09-29) paragraphs [0019]-[0030], [0032]-[0033], [0036]-[0040], [0047]-[0051], fig. 1-4	12-17
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "D" document cited by the applicant in the international application "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 16 April 2024		Date of mailing of the international search report 14 May 2024
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/007845

C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2023/026908 A1 (TOKYO ELECTRON LIMITED) 02 March 2023 (2023-03-02) paragraphs [0037]-[0044], [0050]-[0052], fig. 2	12-17
A	JP 2023-46283 A (TOKYO ELECTRON LIMITED) 03 April 2023 (2023-04-03) paragraphs [0016]-[0019], [0035]-[0043], fig. 1-2	12-17

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2024/007845

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
WO	2022/255118	A1	08 December 2022	CN	117355931	A	
JP	2022-184788	A	13 December 2022	US	2022/0384150	A1	paragraphs [0022]-[0023], [0025]-[0027], [0029]-[0031], [0040]-[0055], [0085]-[0089], fig. 1-3, 11-12
				CN	115483083	A	
				KR	10-2022-0162086	A	
WO	2022/004209	A1	06 January 2022	US	2023/0290620	A1	paragraphs [0021]-[0033], [0036]-[0038], [0043]-[0046], [0048]-[0059], fig. 1-2
				CN	115605989	A	
				KR	10-2023-0029593	A	
WO	2022/201351	A1	29 September 2022	KR	10-2022-0133852	A	
				CN	115398602	A	
WO	2023/026908	A1	02 March 2023	TW	202329192	A	
JP	2023-46283	A	03 April 2023	US	2023/0091584	A1	paragraphs [0074]-[0077], [0093]-[0100], fig. 1-2
				CN	115841938	A	
				KR	10-2023-0042581	A	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 21/3065(2006.01)i; H05H 1/46(2006.01)i FI: H01L21/302 101G; H05H1/46 R; H05H1/46 M		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01L21/3065; H05H1/46 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2024年 日本国実用新案登録公報 1996-2024年 日本国登録実用新案公報 1994-2024年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	WO 2022/255118 A1（東京エレクトロン株式会社）08.12.2022（2022-12-08） 段落 [0022]-[0031], [0108]-[0111], 図 2-3, 22	1-11, 18
A	全文, 全図	12-17
X	JP 2022-184788 A（東京エレクトロン株式会社）13.12.2022（2022-12-13） 段落 [0010]-[0011], [0013]-[0015], [0017]-[0019], [0028]-[0043], [0073]-[0077], 図 1-3, 11-12	18
A	全文, 全図	12-17
A	WO 2022/004209 A1（住友大阪セメント株式会社）06.01.2022（2022-01-06） 段落 [0015]-[0025], [0027]-[0028], [0033]-[0036], [0038]-[0048], 図 1-2	12-17
A	WO 2022/201351 A1（株式会社日立ハイテク）29.09.2022（2022-09-29） 段落 [0019]-[0030], [0032]-[0033], [0036]-[0040], [0047]-[0051], 図 1-4	12-17
A	WO 2023/026908 A1（東京エレクトロン株式会社）02.03.2023（2023-03-02） 段落 [0037]-[0044], [0050]-[0052], 図 2	12-17
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “D” 国際出願で出願人が先行技術文献として記載した文献 “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 16. 04. 2024	国際調査報告の発送日 14. 05. 2024	
名称及びあて先 日本国特許庁 (ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 加藤 芳健 50 6312 電話番号 03-3581-1101 内線 3514	

C. 関連すると認められる文献		
引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2023-46283 A (東京エレクトロン株式会社) 03.04.2023 (2023 - 04 - 03) 段落 [0016]-[0019], [0035]-[0043], 図 1-2	12-17

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2024/007845

引用文献			公表日	パテントファミリー文献			公表日
WO	2022/255118	A1	08.12.2022	CN	117355931	A	
JP	2022-184788	A	13.12.2022	US	2022/0384150	A1	
				段落 [0022]-[0023], [0025]-[0027], [0029]- [0031], [0040]-[0055], [0085]-[0089], 図 1-3, 11-12			
				CN	115483083	A	
				KR	10-2022-0162086	A	
WO	2022/004209	A1	06.01.2022	US	2023/0290620	A1	
				段落 [0021]-[0033], [0036]-[0038], [0043]- [0046], [0048]-[0059], 図 1-2			
				CN	115605989	A	
				KR	10-2023-0029593	A	
WO	2022/201351	A1	29.09.2022	KR	10-2022-0133852	A	
				CN	115398602	A	
WO	2023/026908	A1	02.03.2023	TW	202329192	A	
JP	2023-46283	A	03.04.2023	US	2023/0091584	A1	
				段落 [0074]-[0077], [0093]-[0100], 図 1-2			
				CN	115841938	A	
				KR	10-2023-0042581	A	