



(12) 发明专利申请

(10) 申请公布号 CN 115695117 A

(43) 申请公布日 2023. 02. 03

(21) 申请号 202210637037.X

(22) 申请日 2022.06.07

(30) 优先权数据

10-2021-0095707 2021.07.21 KR

(71) 申请人 三星电子株式会社

地址 韩国京畿道水原市

申请人 高丽大学校产学协力团

(72) 发明人 金喆友 崔钟赫 朴昇雨 赵炫佑

金泰镇 刘载锡 李佑勳 张永焕

(74) 专利代理机构 北京铭硕知识产权代理有限公司

公司 11286

专利代理师 方成 张川绪

(51) Int.Cl.

H04L 25/49 (2006.01)

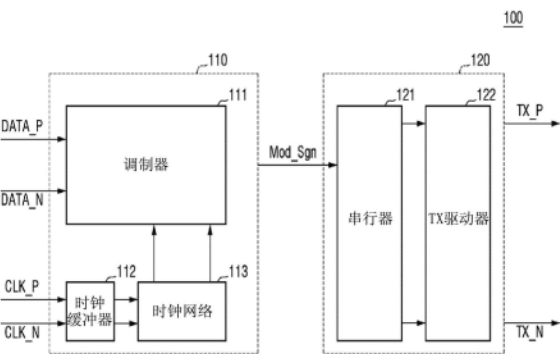
权利要求书4页 说明书11页 附图17页

(54) 发明名称

发送器和接收器

(57) 摘要

提供了发送器和接收器。所述发送器包括：处理单元，被配置为：接收时钟信号和数据信号，设置与数据信号相关的连续相同数字 (CID) 值的值，并且基于数据信号和CID值在单位间隔 (UI) 期间生成调制信号；以及发送器驱动器，被配置为：通过接收调制信号来在单位间隔期间输出具有不同电压电平的输出信号。



1. 一种发送器,包括:

处理单元,被配置为:接收时钟信号和数据信号,设置与数据信号相关的连续相同数字值的值,并且基于数据信号和连续相同数字值在单位间隔期间生成调制信号;以及

发送器驱动器,被配置为:通过接收调制信号来在单位间隔期间输出具有不同电压电平的输出信号。

2. 根据权利要求1所述的发送器,其中,输出信号的电压电平包括高电平、中电平和低电平。

3. 根据权利要求2所述的发送器,其中,连续相同数字值为N,其中,N为3或更大的自然数,并且处理单元被配置为当相同的数据信号被重复N次时,生成用于将第N数据信号输出为中电平的输出信号的调制信号。

4. 根据权利要求3所述的发送器,其中:

调制信号具有导通值或截止值,

发送器驱动器包括第一输出端子和第二输出端子,并且

第一输出端子和第二输出端子基于调制信号的值将输出信号输出为单端信号或差分信号。

5. 根据权利要求4所述的发送器,其中,调制信号包括第一调制信号和第二调制信号,

当第一调制信号的值导通并且第二调制信号的值截止时,第一输出端子被配置为输出高电平的输出信号,并且第二输出端子被配置为输出低电平的输出信号,

当第一调制信号的值导通并且第二调制信号的值导通时,第一输出端子被配置为输出中电平的输出信号,并且第二输出端子被配置为输出中电平的输出信号,并且

当第一调制信号的值截止并且第二调制信号的值导通时,第一输出端子被配置为输出低电平的输出信号,并且第二输出端子被配置为输出高电平的输出信号。

6. 根据权利要求4所述的发送器,其中,调制信号包括第一调制信号至第三调制信号,

当第一调制信号的值导通时,第二调制信号的值截止并且第三调制信号的值截止时,第一输出端子被配置为输出高电平的输出信号,并且第二输出端子被配置为输出低电平的输出信号,

当第一调制信号的值截止,第二调制信号的值导通并且第三调制信号的值截止时,第一输出端子被配置为输出低电平的输出信号,并且第二输出端子被配置为输出高电平的输出信号,并且

当第一调制信号的值截止时,第二调制信号的值截止并且第三调制信号的值导通时,第一输出端子被配置为输出中电平的输出信号,并且第二输出端子被配置为输出中电平的输出信号。

7. 一种接收器,包括:

输入单元,被配置为接收并放大在单位间隔期间基于由发送器设置的连续相同数字值而生成的具有不同电压电平的输入信号以输出恢复电压;以及

时钟数据恢复单元,被配置为接收恢复电压以恢复时钟信号和数据信号,其中:

时钟数据恢复单元包括:判决反馈均衡器;以及时钟网络,被配置为将内部操作时钟提供给判决反馈均衡器,并且

判决反馈均衡器包括:放大器,被配置为基于恢复电压来放大输出电压的幅度;以及加

法器,连接到放大器的输出节点以接收存储在放大器中的电荷,并被配置为补偿输出节点的输出电压的信道损耗。

8. 根据权利要求7所述的接收器,其中:

恢复电压包括基于输入信号生成的差分对电压以及作为差分对电压的公共信号的公共电压,

放大器包括第一电容器,

第一电容器的一端连接到输出节点,并且根据内部操作时钟连接到第一输入节点以接收恢复电压的差分对中的任一个,并且

第一电容器的另一端根据内部操作时钟连接到第二输入节点以接收恢复电压的差分对中的另一个,或者连接到第三输入节点以接收公共电压。

9. 根据权利要求8所述的接收器,其中,内部操作时钟执行第一时钟电平与第二时钟电平之间的转变,

响应于作为第一时钟电平的内部操作时钟,第一电容器的一端连接到第一输入节点以接收恢复电压的差分对中的任一个,并且第一电容器的另一端连接到第二输入节点以接收恢复电压的差分对中的另一个,从而允许第一电容器基于恢复电压而存储电荷,并且

响应于作为第二时钟电平的内部操作时钟,第一电容器的一端开路以仅连接到输出节点,并且第一电容器的另一端连接到第三输入节点以接收公共电压,以允许第一电容器放大输出电压的幅度并将与放大的幅度对应的输出电压输出到输出节点。

10. 根据权利要求7所述的接收器,其中:

加法器包括第二电容器至第四电容器,

第二电容器至第四电容器的一端中的任一端根据内部操作时钟连接到放大器的输出节点,

第二电容器的另一端根据内部操作时钟连接到第二补偿节点,

第三电容器的另一端根据内部操作时钟连接到第三补偿节点,并且

第四电容器的另一端根据内部操作时钟连接到第四补偿节点。

11. 根据权利要求10所述的接收器,其中,内部操作时钟执行第一时钟电平与第二时钟电平之间的转变,

响应于作为第一时钟电平的内部操作时钟,第二电容器至第四电容器的一端全部开路,第二电容器的另一端与第二补偿节点连接,第三电容器的另一端与第三补偿节点连接,第四电容器的另一端与第四补偿节点连接,以允许第二电容器至第四电容器基于分别连接到第二电容器至第四电容器的第二补偿节点至第四补偿节点的第二补偿电压至第四补偿电压来存储电荷,以及

响应于作为第二时钟电平的内部操作时钟,第二电容器至第四电容器的一端中的仅一端连接到放大器的输出节点,并且第二电容器至第四电容器的另一端开路,使得第二电容器至第四电容器中的连接到放大器的输出节点的任一个电容器接收存储在放大器中的电荷以输出输出电压。

12. 根据权利要求10所述的接收器,其中,第二电容器至第四电容器具有相同的电容值。

13. 根据权利要求7至12中的任一项所述的接收器,其中,时钟数据恢复单元还包括:

参考采样器,被配置为提供用于与差分对的输出电压进行比较的差分对的参考电压,
采样器,被配置为将输出电压与参考电压进行比较以输出比较值;以及
解调器,被配置为将与由发送器设置的连续相同数字值的值对应的比较值转换为紧接在比较值之前的比较值的数据。

14. 根据权利要求13所述的接收器,其中,采样器被配置为:通过将输出电压的差分对中的任一个与参考电压的差分对中的每个进行比较来输出比较值。

15. 根据权利要求13所述的接收器,其中,采样器被配置为:通过将输出电压之间的差与参考电压之间的差进行比较来输出比较值。

16. 一种接收器,包括:

输入单元,被配置为接收并放大在单位间隔期间基于由发送器设置的连续相同数字值而生成的具有不同电压电平的输入信号以输出恢复电压;以及

时钟数据恢复单元,被配置为接收恢复电压以恢复时钟信号和数据信号,其中:

时钟数据恢复单元包括:

数据判决反馈均衡器;

边沿判决反馈均衡器;

参考采样器;

采样器;以及

鉴相器,

采样器被配置为将数据判决反馈均衡器的输出与参考采样器的输出进行比较以输出比较值并将比较值提供给鉴相器,

边沿判决反馈均衡器被配置为输出用于识别电压电平转变的交叉点的输出电压,以将输出电压提供给鉴相器,以及

鉴相器被配置为通过基于比较值和输出电压调整交叉点的位置来输出相位信息。

17. 根据权利要求16所述的接收器,其中:

鉴相器包括包含第一偏移开关和第二偏移开关的偏移开关,并且

偏移开关被配置为校正输出电压,使得基于输出电压的电压电平转变的交叉点居中。

18. 根据权利要求17所述的接收器,其中,输出电压的电压电平包括高电平、中电平和低电平,

当输出电压的电压电平从高电平转变为低电平或从低电平转变为高电平时,偏移开关被导通,并且

当输出电压的电压电平从高电平转变为中电平或从低电平转变为中电平时,仅第一偏移开关和第二偏移开关中的一个被导通。

19. 根据权利要求16至18中的任一项所述的接收器,其中,鉴相器被配置为:

确定交叉点是否已居中,

生成关于交叉点的相位的第一信息,

基于比较值生成第二信息,并且

通过将第一信息的电压电平与第二信息的电压电平进行比较来输出相位信息。

20. 根据权利要求19所述的接收器,还包括:时钟网络,被配置为基于相位信息来调整频率,并且将具有调整的频率的内部操作时钟提供给数据判决反馈均衡器、边沿判决反馈

均衡器和采样器。

发送器和接收器

[0001] 本申请要求于2021年7月21日在韩国知识产权局提交的第10-2021-0095707号韩国专利申请的优先权以及由此获得的所有权益,所述韩国专利申请的内容通过引用全部包含于此。

技术领域

[0002] 实施例涉及数据发送和接收装置。

背景技术

[0003] 对于数据通信,可使用NRZ (PAM-2) (NRZ是不归零;PAM是脉冲幅度调制) 信令方法。在这种情况下,NRZ (PAM-2) 信令方法具有两种类型的数据调制电平,并且可简化收发器的结构。

发明内容

[0004] 根据实施例,提供一种发送器,所述发送器包括:处理单元,被配置为:接收时钟信号和数据信号,设置与数据信号相关的连续相同数字 (CID) 值的值,并且基于数据信号和CID值在单位间隔 (UI) 期间生成调制信号;以及发送器驱动器,被配置为:通过接收调制信号来在单位间隔期间输出具有不同电压电平的输出信号。

[0005] 根据另一实施例,提供一种接收器,所述接收器包括:输入单元,被配置为接收并放大在单位间隔 (UI) 期间基于由发送器设置的连续相同数字 (CID) 值而生成的具有不同电压电平的输入信号以输出恢复电压;以及时钟数据恢复 (CDR) 单元,被配置为接收恢复电压以恢复时钟信号和数据信号,其中,时钟数据恢复单元包括:判决反馈均衡器 (DFE);以及时钟网络,被配置为将内部操作时钟提供给判决反馈均衡器,并且判决反馈均衡器包括:放大器,被配置为基于恢复电压来放大输出电压的幅度;以及加法器,连接到放大器的输出节点以接收存储在放大器中的电荷,并被配置为补偿输出节点的输出电压的信道损耗。

[0006] 根据另一实施例,提供一种接收器,所述接收器包括:输入单元,被配置为接收并放大在单位间隔 (UI) 期间基于由发送器设置的连续相同数字 (CID) 值而生成的具有不同电压电平的输入信号以输出恢复电压;以及时钟数据恢复 (CDR) 单元,被配置为接收恢复电压以恢复时钟信号和数据信号,其中,时钟数据恢复单元包括:数据判决反馈均衡器 (数据DFE);边沿判决反馈均衡器 (边沿DFE);参考采样器;采样器;以及鉴相器 (PD),其中,采样器被配置为将数据判决反馈均衡器的输出与参考采样器的输出进行比较以输出比较值并将比较值提供给鉴相器,边沿判决反馈均衡器被配置为输出用于识别电压电平转变的交叉点的输出电压,以将输出电压提供给鉴相器,以及鉴相器被配置为通过基于比较值和输出电压调整交叉点的位置来输出相位信息。

[0007] 从下面的具体实施方式、附图和权利要求,其他特征和实施例可以是清楚的。

附图说明

[0008] 通过参照附图详细描述示例实施例,特征对于本领域技术人员将变得清楚,在附图中:

[0009] 图1是示出根据一些示例实施例的数据收发系统的概念框图。

[0010] 图2A和图2B是根据图1的一些示例实施例的发送器的概念框图。

[0011] 图3是示出根据示例实施例的发送器驱动器的结构的示例电路图。

[0012] 图4是示出根据示例实施例的基于发送器的CID值的数据信号调制方法的示图。

[0013] 图5是示出根据另一示例实施例的基于发送器的CID值的数据信号调制方法的示图。

[0014] 图6是根据示例实施例的与用于数据信号调制的图3的调制信号和发送器驱动器相关的真值表。

[0015] 图7是示出根据另一示例实施例的发送器驱动器的结构的示例电路图。

[0016] 图8是根据另一示例实施例的与用于数据信号调制的图7的调制信号和发送器驱动器相关的真值表。

[0017] 图9是示出根据图1的一些示例实施例的接收器的概念框图。

[0018] 图10是示出根据一些示例实施例的时钟数据恢复单元的概念框图。

[0019] 图11是示出根据示例实施例的鉴相器的结构的示例电路图。

[0020] 图12是示出判决反馈均衡器内部的放大器的结构的示例电路图。

[0021] 图13是示出判决反馈均衡器内部的加法器的结构的示例电路图。

[0022] 图14是示出放大器的输出电压放大原理的示图。

[0023] 图15是示出放大器和加法器的采样操作的示例电路图。

[0024] 图16是示出放大器和加法器的放大和补偿操作的示例电路图。

[0025] 图17是根据示例实施例的采样器的将参考电压与输出电压进行比较的方法的示图。

[0026] 图18是示出根据另一示例实施例的采样器的将参考电压与输出电压进行比较的方法的示图。

[0027] 图19是示出通过使用采样器的比较值在解调器中对数据信号进行解调的方法的示例表。

[0028] 图20是示出操作图11的鉴相器的方法的示例流程图。

[0029] 图21至图24是示出操作图11的鉴相器的方法的示例图。

具体实施方式

[0030] 图1是示出根据一些示例实施例的数据收发系统的概念框图,图2A和图2B是根据图1的一些示例实施例的发送器的概念框图,并且图9是根据图1的一些示例实施例的接收器的概念框图。

[0031] 参照图1,数据收发系统1可包括发送器100和接收器200。

[0032] 发送器100可将输出信号TX_P(或表示为TX_P)和TX_N(或表示为TX_N)发送到接收器200。在一些示例实施例中,输出信号TX_P和TX_N可以以差分信号对的形式被发送到接收器200。此外,在一些其他示例实施例中,与所示实施例不同,这些输出信号TX_P和TX_N可以以

单端信号的形式被发送到接收器200。输出信号TX_P和TX_N可经由随机信道发送到接收器200。

[0033] 参照图2A和图2B,发送器100可包括处理单元110和输出单元120。

[0034] 处理单元110可包括调制器111、时钟缓冲器112和时钟网络113。

[0035] 输出单元120可包括串行器121和发送器驱动器122 (TX驱动器)。

[0036] 时钟缓冲器112可从外部接收时钟信号CLK_P和CLK_N。时钟缓冲器112可去除在时钟信号CLK_P和CLK_N的传输和输入处理期间生成的噪声,并且可放大时钟信号CLK_P和CLK_N的幅度,然后将放大的信号提供给时钟网络113。

[0037] 时钟网络113可将从时钟缓冲器112提供的时钟信号同步为具有相同的相位。时钟网络113可将同步的时钟信号发送到处理单元110中的需要时钟信号的元件(例如,调制器111)。

[0038] 调制器111可从外部接收数据信号DATA_P和DATA_N。调制器111可从时钟网络113接收时钟信号。调制器111可通过使用接收的数据信号DATA_P和DATA_N以及接收的时钟信号CLK_P和CLK_N来生成调制信号Mod_Sgn。此外,调制器111可在生成调制信号Mod_Sgn的处理中设置连续相同数字(CID)值,连续相同数字(CID)值是相同的数据信号被重复的次数。调制器111可将调制信号Mod_Sgn发送到串行器121。

[0039] 串行器121可为了发送器100内部的高速传输设计而存在。在一些示例实施例中,当调制器111能够充分执行数据的高速传输时,发送器100可不包括串行器121。在这种情况下,调制信号Mod_Sgn可直接从调制器111发送到发送器驱动器122。

[0040] 发送器驱动器122可通过使用调制信号Mod_Sgn和由调制器111根据内部结构设置的CID值,以差分信号对的形式输出具有不同电压电平的输出信号TX_P和TX_N。

[0041] 然而,实施例不限于上述示例。如图2B中所示,发送器驱动器122可通过使用调制信号Mod_Sgn和由调制器111根据内部结构设置的CID值,以单端信号的形式输出具有不同电压电平的输出信号TX_Sgn。

[0042] 图3是示出根据示例实施例的发送器驱动器的结构的示例电路图。

[0043] 参照图3,发送器驱动器122可包括第一输出端子123、第二输出端子124、第一晶体管MN1和第二晶体管MN2。

[0044] 第一输出端子123可连接到第一节点N1,并且第二输出端子124可连接到第二节点N2。

[0045] 第一晶体管MN1可由第二调制信号 D_N 选通,并且第二晶体管MN2可由第一调制信号 D_P 选通。

[0046] 发生由流到第一晶体管MN1的电流引起的电压降的电压可根据第二调制信号 D_N 而从驱动电压VDD被施加到第一节点N1。

[0047] 发生由流到第二晶体管MN2的电流引起的电压降的电压可根据第一调制信号 D_P 而从驱动电压VDD被施加到第二节点N2。

[0048] 图4是示出根据示例实施例的基于发送器的CID值的数据信号调制方法的示图。

[0049] 参照图4,输出信号的电压电平可包括高电平、中电平和低电平。

[0050] 当CID值为3(即, $N=3$)并且相同的数据信号被重复三次时,调制器111可生成调制信号Mod_Sgn,以允许发送器驱动器122从第三数据信号生成中电平的输出信号(即,将第三

数据信号生成为中电平的输出信号)。已经接收到调制信号Mod_Sgn的发送器驱动器122可输出与接收的调制信号Mod_Sgn对应的中电平的输出信号。

[0051] 图5是示出根据另一示例实施例的基于发送器的CID值的数据信号调制方法的示意图。

[0052] 与图4不同,调制器111可将CID值设置为4(即, $N=4$)。因此,当相同的数据信号被重复四次时,调制器111可从第四数据信号生成调制信号Mod_Sgn(即,在第四数据信号生成调制信号Mod_Sgn),以允许发送器驱动器122生成中电平的输出信号。

[0053] 如上所述,调制器可设置CID值,并且发送器驱动器可通过使用CID值和调制信号来输出中电平的输出信号,由此数据转变密度可根据接收器的信道或性能而随机地或容易地被调整,并且与中电平的输出信号对应的数据信号可准确地被检查。因此,可靠的3电平信令通信可被执行。

[0054] 图6是根据示例实施例的与用于数据信号调制的图3的调制信号和发送器驱动器相关的真值表。

[0055] 参照图3和图6,调制信号Mod_Sgn可包括第一调制信号 D_p 和第二调制信号 D_N 。

[0056] 调制信号Mod_Sgn可具有导通(ON)或截止(OFF)的值。

[0057] 当第一调制信号 D_p 的值为截止并且第二调制信号 D_N 的值为导通时,电流流到第一晶体管MN1以产生电压降,由此第一节点N1可具有低电平的电压。由于没有电流流到第二晶体管MN2,因此不产生电压降,由此第二节点N2可具有高电平的电压。因此,第一输出端子123可输出低电平的输出信号,并且第二输出端子124可输出高电平的输出信号。

[0058] 当第一调制信号 D_p 的值为导通并且第二调制信号 D_N 的值为截止时,没有电流流到第一晶体管MN1从而不产生电压降,由此第一节点N1可具有高电平的电压。由于电流流到第二晶体管MN2以产生电压降,因此第二节点N2可具有低电平的电压。因此,第一输出端子123可输出高电平的输出信号,并且第二输出端子124可输出低电平的输出信号。

[0059] 当第一调制信号 D_p 的值为导通并且第二调制信号 D_N 的值为导通时,幅度比流到第一晶体管MN1和第二晶体管MN2中的任一个的电流的幅度小的电流可流到第一晶体管MN1和第二晶体管MN2以产生电压降。因此,第一节点N1的电压和第二节点N2的电压都可具有中电平。结果,第一输出端子123和第二输出端子124都可输出中电平的输出信号。

[0060] 然而,本公开不限于以上示例,并且发送器驱动器122可被实现为通过类似于仅包括第一输出端子123和第二输出端子124中的一个的发送器驱动器122的修改来输出单端信号形式的输出信号。

[0061] 图7是示出根据另一示例实施例的发送器驱动器的结构的示例电路图。

[0062] 参照图7,发送器驱动器122可包括第一输出端子123、第二输出端子124、第三晶体管MN3、第四晶体管MN4、第五晶体管MN5、第六晶体管MN6、第七晶体管MN7和第八晶体管MN8。

[0063] 第一输出端子123可连接到第三节点N3。第二输出端子124可连接到第四节点N4。

[0064] 第三晶体管MN3和第七晶体管MN7可由第三调制信号 IN_H 选通。

[0065] 第四晶体管MN4和第六晶体管MN6可由第四调制信号 IN_L 选通。

[0066] 第五晶体管MN5和第八晶体管MN8可由第五调制信号 IN_M 选通。

[0067] 图8是根据另一示例实施例的与用于数据信号调制的图7的调制信号和发送器驱动器相关的真值表。

[0068] 参照图7和图8,调制信号Mod_Sgn可包括第三调制信号 IN_H 、第四调制信号 IN_L 和第五调制信号 IN_M 。

[0069] 调制信号Mod_Sgn可具有导通或截止的值。

[0070] 当第三调制信号 IN_H 的值为截止、第四调制信号 IN_L 的值为截止并且第五调制信号 IN_M 的值为导通时,第三节点N3可通过经由第五晶体管MN5接收具有第一驱动电压VDDQ的一半幅度的第二驱动电压VDDQ/2而具有中电平。第四节点N4可通过经由第八晶体管MN8接收具有第一驱动电压VDDQ的一半幅度的第二驱动电压VDDQ/2而具有中电平。因此,第一输出端子123和第二输出端子124都可输出中电平的输出信号。

[0071] 当第三调制信号 IN_H 的值为截止、第四调制信号 IN_L 的值为导通并且第五调制信号 IN_M 的值为截止时,第三节点N3可通过第六晶体管MN6连接到第一接地节点G1以具有低电平。第四节点N4可通过经由第四晶体管MN4接收第一驱动电压VDDQ而具有高电平。因此,第一输出端子123可输出低电平的输出信号,并且第二输出端子124可输出高电平的输出信号。

[0072] 当第三调制信号 IN_H 的值为导通、第四调制信号 IN_L 的值为截止并且第五调制信号 IN_M 的值为截止时,第三节点N3可通过经由第三晶体管MN3接收第一驱动电压VDDQ而具有高电平。第四节点N4可通过第七晶体管MN7连接到第二接地节点G2以具有低电平。因此,第一输出端子123可输出高电平的输出信号,并且第二输出端子124可输出低电平的输出信号。根据实施例,连接在第一接地节点G1与第六晶体管MN6之间的晶体管以及连接在第二接地节点G2与第七晶体管MN7之间的晶体管可分别由偏置电压 $VBIAS_L$ 选通,连接在第一驱动电压VDDQ与第三晶体管MN3之间的晶体管以及连接在第一驱动电压VDDQ与第四晶体管MN4之间的晶体管可分别由偏置电压 $VBIAS_H$ 选通。

[0073] 然而,本公开不限于以上示例,并且发送器驱动器122可被实现为通过类似于仅包括第一输出端子123和第二输出端子124中的一个的发送器驱动器122的修改来输出单端信号形式的输出信号。

[0074] 图9是示出根据图1的一些示例实施例的接收器的概念框图,图10是示出根据一些示例实施例的时钟数据恢复单元的概念框图,并且图11是示出根据示例实施例的鉴相器的结构的示例电路图。

[0075] 首先,参照图9,接收器200可包括输入单元210、时钟数据恢复单元(CDR)220和解调器230。

[0076] 输入单元210可包括连续时间线性均衡器(CTLE)211、放大器AMP 212和模拟缓冲器213。

[0077] 时钟数据恢复单元220可包括参考采样器221、判决反馈均衡器(DFE)222、采样器223、鉴相器(PD)224和时钟网络225。

[0078] 连续时间线性均衡器(CTLE)211可接收输出信号 RX_P 和 RX_N ,去除在通过接收的输出信号 RX_P 和 RX_N 的信道的传输处理期间生成的噪声分量(诸如,符号间干扰(ISI)),放大高频分量,然后将放大的高频分量提供给放大器(AMP)212。

[0079] 尽管图9示出发送器的差分对形式的输出信号 RX_P 和 RX_N ,但是当输出信号以如图2B中示出的单端信号的形式从发送器输出时,连续时间线性均衡器(CTLE)211可接收单端信号形式的输出信号。

- [0080] 放大器 (AMP) 212可放大接收信号的幅度,以将放大的信号提供给模拟缓冲器213。
- [0081] 例如,模拟缓冲器213可包括具有增益1的缓冲器,并且可将放大的信号作为恢复电压 V_{IN_P} (或表示为 V_{IN_P})、 V_{IN_N} (或表示为 V_{IN_N}) 和 V_{IN_CM} (或表示为 V_{CM}) 提供给判决反馈均衡器222,恢复电压 V_{IN_P} 、 V_{IN_N} 和 V_{IN_CM} 是差分对电压和与差分对信号的公共信号对应的公共电压。在一些示例实施例中,依赖于判决反馈均衡器222的内部配置,模拟缓冲器213可包括两个或更多个。
- [0082] 判决反馈均衡器222可包括用于根据恢复电压放大输出电压的幅度的放大器以及被供应存储在放大器中的电荷的加法器。
- [0083] 判决反馈均衡器可通过从模拟缓冲器213接收恢复电压 V_{IN_P} 、 V_{IN_N} 和 V_{IN_CM} 并输出输出电压 V_{OUT_P} 和 V_{OUT_N} 来将输出电压 V_{OUT_P} 和 V_{OUT_N} 提供给采样器223和鉴相器224。判决反馈均衡器222可通过补偿在通过从发送器输出的输出信号RX_P和RX_N的信道的传输处理中生成的信道损耗,来输出输出电压 V_{OUT_P} 和 V_{OUT_N} 。
- [0084] 参考采样器221可向采样器223提供参考电压Ref_P (或表示为 REF_P) 和Ref_N (或表示为 REF_N),以允许采样器223在幅度方面将参考电压Ref_P和Ref_N与从判决反馈均衡器222输出的输出电压 V_{OUT_P} 和 V_{OUT_N} 进行比较。参考采样器221可被供应有外部电源以输出参考电压Ref_P和Ref_N。
- [0085] 采样器223可通过将输出电压 V_{OUT_P} 和 V_{OUT_N} 与参考电压Ref_P和Ref_N进行比较来输出比较值Comp_P和Comp_N。比较值Comp_P和Comp_N可被提供给判决反馈均衡器222、鉴相器224和解调器230。解调器230可基于接收的比较值Comp_P和Comp_N而输出数据信号DATA。
- [0086] 鉴相器224可基于来自判决反馈均衡器222的输出电压 V_{OUT_P} 和 V_{OUT_N} 以及来自采样器223的比较值Comp_P和Comp_N来输出相位信息PI。鉴相器224可将相位信息PI提供给时钟网络225。
- [0087] 时钟网络225可从鉴相器224接收相位信息PI。时钟网络225可包括压控振荡器 (VCO),压控振荡器 (VCO) 生成基于相位信息PI进行频率调整的新的内部操作时钟CK。时钟网络225可将生成的内部操作时钟CK提供给判决反馈均衡器222和采样器223。
- [0088] 下面将参照图10和图11详细描述鉴相器224。
- [0089] 判决反馈均衡器222可包括数据判决反馈均衡器 (DFE) 226和边沿判决反馈均衡器 (DFE) 227。相应地,模拟缓冲器213可包括两个,并且可向数据判决反馈均衡器226和边沿判决反馈均衡器227提供恢复电压 V_{IN_P} 、 V_{IN_N} 和 V_{IN_CM} 。
- [0090] 数据判决反馈均衡器226可向采样器223提供输出电压 V_{OUT_P} 和 V_{OUT_N} ,以确定从发送器接收的输出信号RX_P和RX_N的电压电平。
- [0091] 边沿判决反馈均衡器227可向鉴相器224提供输出电压Edge_P和Edge_N,以通过输出输出电压Edge_P和Edge_N来识别基于输出信号RX_P和RX_N的电压电平转变的交叉点的位置。
- [0092] 参照图11,鉴相器224可调整根据电压电平转变生成的交叉点的位置。
- [0093] 例如,鉴相器224可包括包含第一偏移开关228和第二偏移开关229的偏移开关。偏移开关可校正输出电压Edge_P (即,EDGE+) 和Edge_N (即,EDGE-),使得基于输出电压的电压电平转变的交叉点位于中心。
- [0094] 下面将描述鉴相器224的详细操作。

[0095] 图12是示出判决反馈均衡器内部的放大器的结构的示例电路图。

[0096] 参照图12,放大器可包括第一电容器CAP1。

[0097] 第一电容器CAP1的一端可连接到输出节点ON。此外,第一电容器CAP1的一端可根据内部操作时钟电平连接到第一输入节点IN1以接收恢复电压的差分对中的任一个 V_{IN_p} 。第一电容器CAP1的另一端可根据内部操作时钟电平连接到第二输入节点IN2以接收恢复电压的差分对中的另一个 V_{IN_n} ,或者可根据内部操作时钟电平连接到第三输入节点IN3以接收公共电压 V_{CM} 。在这种情况下,内部操作时钟可执行第一时钟电平CK与第二时钟电平CKB之间的转变。

[0098] 图13是示出判决反馈均衡器内部的加法器的结构的示例电路图。

[0099] 参照图13,加法器可包括第二电容器至第四电容器CAP2、CAP3和CAP4。

[0100] 第二电容器至第四电容器CAP2、CAP3和CAP4的一端中的任一端(即,第二电容器至第四电容器CAP2、CAP3和CAP4中的任一电容器的一端)可根据内部操作时钟电平连接到输出节点ON。第二电容器至第四电容器CAP2、CAP3和CAP4的另一端可根据内部操作时钟电平分别连接到第二补偿节点至第四补偿节点EN2、EN3和EN4,以接收每个节点的电压。在这种情况下,第二补偿电压 VEQ_p 和第四补偿电压 VEQ_n 可具有在从发送器向接收器传输信号的处理中由信道的长度、传输速度等确定的值,并且可以是通过随机电源供应的电压。内部操作时钟可执行第一时钟电平CK与第二时钟电平CKB之间的转变。

[0101] 参照图12和图13,图12中的放大器还可包括用于接收差分对的在第一输入节点IN1和第二输入节点IN2中彼此相反的恢复电压的放大器,并且还可包括连接到放大器的加法器。因此,放大器可包括用于接收差分对的在第一输入节点IN1和第二输入节点IN2中彼此相反的恢复电压的两对放大器以及分别连接到这两对放大器的两对加法器。因此,输出节点ON中的输出电压 V_{OUT_P} 和 V_{OUT_N} 可以以差分对的形式输出。

[0102] 图14是示出放大器的输出电压放大原理的示意图。

[0103] 参照图14的(a),第一电压 $V_{CM}+V_p$ 被输入到电容器(例如,随机电容器)的一端,并且第二电压 $V_{CM}-V_p$ 被输入到电容器(例如,随机电容器)的另一端。此时,第一电压可对应于图12中的恢复电压的差分对中的任一个 V_{IN_p} ,第二电压可对应于图12中的恢复电压的差分对中的另一个 V_{IN_n} 。 V_{CM} 可以是公共电压,并且 V_p 可以是摆动电压的幅度。

[0104] 参照图14的(b),当公共电压 V_{CM} 被输入到随机电容器的另一端时,输入到电容器的一端的第一电压可由于电容器的电荷保持特性而变为摆动电压的幅度的两倍 $V_{CM}+2V_p$ 。

[0105] 返回参照图13,当内部操作时钟是第一时钟电平CK时,存储在第三电容器CAP3中的电荷量 Q_s 、存储在第二电容器CAP2和第四电容器CAP4中的电荷量 Q_{EQ} 以及输出电压VOUT的幅度在下面的等式1至等式3中给出。其中, C_s 是第三电容器CAP3的电容, C_{EQ} 是第二电容器CAP2和第四电容器CAP4的电容。

[0106] [等式1]

$$[0107] \quad Q_s = C_s \times VIN = C_s \times (V_{CM} \pm V_p)$$

[0108] [等式2]

$$[0109] \quad Q_{EQ} = C_{EQ} \times VEQ_{P,N} = C_{EQ} \times (V_{CM} \pm V_{EQ})$$

[0110] [等式3]

$$[0111] \quad VOUT = VIN = V_{CM} \pm V_p$$

[0112] 在这种情况下,均衡器电压 V_{EQ} 可以是在从发送器向接收器发送信号的处理中由信道的长度、传输速度等确定的值。

[0113] 在图13中,当内部操作时钟是第二时钟电平CKB时,仅第二电容器CAP2和第四电容器CAP4中的一个可连接到第三电容器CAP3。因此,第三电容器CAP3的电荷量和与第三电容器CAP3连接的第二电容器CAP2和第四电容器CAP4中的任一个的电荷量之和 Q_{SUM} 以及输出电压 V_{OUT}' 的幅度在下面的等式4和等式5中给出。

[0114] [等式4]

$$[0115] \quad Q_{SUM} = Q_S + Q_{EQ} = (C_S \pm C_{EQ}) \times V_{OUT}'$$

[0116] [等式5]

$$[0117] \quad V_{OUT}' = \frac{C_S \times (V_{CM} \pm V_P) + C_{EQ} \times (V_{CM} \pm V_{EQ})}{C_S + C_{EQ}} = V_{CM} + \frac{C_S \times V_P \pm C_{EQ} \times V_{EQ}}{C_S + C_{EQ}}$$

[0118] 在这种情况下,当第二电容器CAP2和第四电容器CAP4的电容值等于第三电容器CAP3的电容值时,输出电压 V_{OUT}' 的幅度在下面的等式6中给出。

[0119] [等式6]

$$[0120] \quad V_{OUT}' = V_{CM} + \frac{V_P \pm V_{EQ}}{2}$$

[0121] 因此,由于放大器的增益变为两倍并且加法器的增益变为0.5倍,所以判决反馈均衡器的增益可以是一倍,由此信号的幅度可被保持。

[0122] 图15是示出放大器和加法器的采样操作的示例电路图。

[0123] 参照图15,当内部操作时钟是第一时钟电平CK时,放大器的第一电容器CAP1的一端连接到第一输入节点IN1以接收恢复电压的差分对的任一个 V_{IN_P} ,并且第一电容器CAP1的另一端连接到第二输入节点IN2以接收恢复电压的差分对的另一个 V_{IN_N} ,由此第一电容器CAP1可基于恢复电压 V_{IN_P} 和 V_{IN_N} 存储电荷。

[0124] 此外,加法器的第二电容器至第四电容器CAP2、CAP3和CAP4的一端全部开路,从而不连接到输出节点ON,第二电容器CAP2的另一端连接到第二补偿节点EN2,第三电容器CAP3的另一端连接到第三补偿节点EN3,第四电容器CAP4的另一端连接到第四补偿节点EN4,由此第二电容器至第四电容器CAP2、CAP3和CAP4可基于分别与之连接的第二补偿节点至第四补偿节点EN2、EN3和EN4的第二补偿电压至第四补偿电压 VEQ_P 、 VEQ_{CM} 和 VEQ_N 而存储电荷。

[0125] 图16是示出放大器和加法器的放大和补偿操作的示例电路图。

[0126] 参照图16,当内部操作时钟是第二时钟电平CKB时,放大器的第一电容器CAP1的一端开路以仅连接到输出节点ON,并且第一电容器CAP1的另一端连接到第三输入节点IN3以接收公共电压,由此第一电容器CAP1可放大输出电压 V_{OUT_P} 的幅度。

[0127] 此外,仅加法器的第二电容器至第四电容器CAP2、CAP3和CAP4的一端中的一个(即,第二电容器至第四电容器CAP2、CAP3和CAP4中的一个电容器的一端)连接到放大器的输出节点ON,并且第二电容器至第四电容器CAP2、CAP3和CAP4的另一端全部开路,由此第二电容器至第四电容器CAP2、CAP3和CAP4中的连接到放大器的输出节点ON的任一个可被供应存储在放大器中的电荷以输出输出电压 V_{OUT_P} 。

[0128] 参照图9和图16,仅第二电容器至第四电容器CAP2、CAP3和CAP4的一端中的一个可

通过从采样器223接收的比较值Comp_P和Comp_N连接到输出节点ON。详细地,采样器223可从时钟网络225接收内部操作时钟CK,并且可通过使用接收的内部操作时钟CK将信号提供给判决反馈均衡器222,该信号仅允许加法器的第二电容器至第四电容器CAP2、CAP3和CAP4的一端中的一个连接到输出节点ON。

[0129] 例如,当紧接在输出信号之前的数据是具有高电平的电压电平的信号并且随后信号具有低电平的电压电平时,高电平的信号充当后续分量(post-cursor component),由此在低电平的信号中可能发生失真。因此,采样器223可将“允许加法器的第四电容器CAP4连接到输出节点ON”的信号提供给判决反馈均衡器,使得可补偿低电平的输出信号。

[0130] 图17是根据示例实施例的采样器的将参考电压与输出电压进行比较的方法的示意图。

[0131] 参照图17,采样器223可包括单参考比较器。

[0132] 采样器223可将输出电压 V_{IN_P} 和 V_{IN_N} 的差分对中的任一个与参考电压 REF_P 和 REF_N 的差分对中的每个进行比较,以输出比较值。

[0133] 详细地,当图17的(a)中的输出电压的差分对中的任一个 V_{IN_P} 的电压电平是高电平时,采样器223可将输出电压的差分对中的具有高电平的任一个 V_{IN_P} 与参考电压的差分对中的每个进行比较,以输出比较值。

[0134] 详细地,当图17的(b)中的输出电压的差分对中的任一个 V_{IN_P} 的电压电平是中电平时,采样器223可将输出电压的差分对中的具有中电平的电压与参考电压的差分对中的每个进行比较,以输出比较值。

[0135] 图18是示出根据另一示例实施例的采样器的将参考电压与输出电压进行比较的方法的示意图。

[0136] 参照图18,采样器223可包括差分参考比较器。

[0137] 采样器223可通过将输出电压 V_{IN_P} 和 V_{IN_N} 之间的差与参考电压 REF_P 和 REF_N 之间的差进行比较来输出比较值。

[0138] 详细地,在图18的(a)中,当输出电压的差分对中的任一个 V_{IN_P} 的电压电平是高电平时,另一个 V_{IN_N} 的电压电平可以是低电平,并且采样器223可将输出电压 V_{IN_P} 和 V_{IN_N} 之间的差与参考电压 REF_P 和 REF_N 之间的差进行比较,以输出比较值。

[0139] 详细地,在图18的(b)中,当输出电压的差分对中的任一个 V_{IN_P} 的电压电平是中电平时,另一个 V_{IN_N} 的电压电平可以是中电平,并且采样器223可将输出电压 V_{IN_P} 和 V_{IN_N} 之间的差与参考电压 REF_P 和 REF_N 之间的差进行比较,以输出比较值。

[0140] 相对于将输出电压的差分对中的任一个与参考电压的差分对中的每个进行比较的情况,将输出电压 V_{IN_P} 和 V_{IN_N} 之间的差与参考电压 REF_P 和 REF_N 之间的差进行比较的情况可具有更大的裕度。详细地,与图17的(a)和(b)中的将 V_{IN_P} 与 REF_P 进行比较的情况相比,图18的(a)和(b)中的将输出电压 V_{IN_P} 和 V_{IN_N} 之间的差与参考电压 REF_P 和 REF_N 之间的差进行比较的情况可具有两倍的电压裕度。

[0141] 图19是示出通过使用采样器的比较值在解调器中对数据信号进行解调的方法的示例表。

[0142] 参照图19,对于采样器223包括图17的单个参考比较器的示例,当输出电压 V_{OUT_P} 和 V_{OUT_N} 的差分对中的任一个 V_{OUT_P} 的电压电平是高电平时,由于该电压电平高于参考电压

REF_P和REF_N的差分对中的每个,因此如图19中所示,比较值Output_samp (即,从采样器223接收的比较值Comp_P和Comp_N)可输出为“11”。此外,解调器230可接收比较值以恢复具有高电平的数据信号。因此,解调器230可将关于2位的比较值Output_samp的信息恢复为一个数据信号。

[0143] 当输出电压V_{OUT-P}和V_{OUT-N}的差分对中的任一个V_{OUT-P}的电压电平是中电平时,由于相应的输出电压具有比参考电压REF_P和REF_N的差分对中的任一个的电压电平高的电压电平,但是具有比参考电压REF_P和REF_N的差分对中的另一个的电压电平低的电压电平,因此比较值Output_samp可输出为“01”。解调器230可将接收的比较值转换为“紧接在接收的比较值之前的比较值”的数据信号。

[0144] 当输出电压V_{OUT-P}和V_{OUT-N}的差分对中的任一个V_{OUT-P}的电压电平是低电平时,由于相应的输出电压具有比参考电压REF_P和REF_N的差分对中的每个的电压电平低的电压电平,因此比较值Output_samp可输出为“00”。解调器230可接收比较值以恢复具有低电平的数据信号。

[0145] 图20是示出操作图11的鉴相器的方法的示例流程图,并且图21至图24是示出操作图11的鉴相器的方法的示例图。

[0146] 参照图11和图20至图24,图11的鉴相器224从边沿判决反馈均衡器227接收差分信号对的输出电压Edge_P和Edge_N (S100)。如图21中所示,当输入的输出电压的电压电平从高电平转变为低电平或反之亦然时 (S110),由于基于电压电平转变的交叉点T1位于中心,因此图11中的偏移开关的第一偏移开关228和第二偏移开关229可全部被导通 (即,第一偏移开关228的信号OFF+的值为导通并且第二偏移开关229的信号OFF-的值为导通) (S120)。因此,基于电压电平转变的交叉点T1的位置可保持在中心 (S130)。

[0147] 另一方面,如图22的 (a) 中所示,当输入的输出电压的电压电平从高电平转变到中电平或从低电平转变到中电平时 (S140),由于基于电压电平转变的交叉点不位于中心,因此仅图11中的偏移开关的第一偏移开关228和第二偏移开关229中的一个可被导通 (S150)。因此,如图22的 (b) 至 (c) 中所示,基于电压电平转变的交点T2可被校正为位于中心 (S160)。

[0148] 鉴相器224可包括相位比较器。相位比较器可包括用于确定由输出电压Edge_P和Edge_N的电压电平转变生成的交叉点是否已经位于中心的比较器。比较器可比较由图11中的偏移开关和边沿判决反馈均衡器生成的电压信号的幅度PD+和PD-,以确定由电压电平转变生成的交叉点的位置是否已经位于中心 (S170)。

[0149] 鉴相器224可生成关于由偏移开关校正并位于中心的交叉点的相位的边沿信息E_n。鉴相器224可基于从采样器223接收的比较值Comp_P和Comp_N来生成第一数据信息D_n和第二数据信息D_{n-1}。边沿信息E_n可以是关于由第一数据信息D_n和第二数据信息D_{n-1}的电压电平转变生成的交叉点的相位的信息。因此,第一数据信息D_n和第二数据信息D_{n-1}可具有彼此不同的它们各自的电压电平。相位比较器可包括将边沿信息E_n与数据信息D_n和D_{n-1}进行比较的逻辑电路 (诸如,XOR逻辑门)。相位比较器可将边沿信息E_n的电压电平与数据信息D_n和D_{n-1}的电压电平进行比较 (S180)。

[0150] 鉴相器224可将边沿信息E_n的电压电平与数据信息D_n和D_{n-1}的电压电平进行比较,以输出关于接收的数据信号与接收的时钟信号之间的相位关系的相位信息PI (S190)。

[0151] 详细地,参照图23,信号P和N可以是从发送器发送的差分对的输出信号。在图23

中, T3可指示基于从发送器发送的输出信号的电压电平转变的交叉点的位置。因此, T3可对应于嵌入在输出信号中的时钟信号的相位。当由鉴相器生成的边沿信息 E_n 的电压电平等于第一数据信息 D_n 的电压电平时, 由于由接收器恢复的时钟早于从发送器发送的时钟信号的相位, 因此鉴相器可输出时钟滞后的相位信息。

[0152] 详细地, 参照图24, 信号P和N可以是从发送器发送的差分对的输出信号。在图24中, T4可指示基于从发送器发送的输出信号的电压电平转变的交叉点的位置。因此, T4可对应于嵌入在输出信号中的时钟信号的相位。当由鉴相器生成的边沿信息 E_n 的电压电平等于第二数据信息 D_{n-1} 的电压电平时, 由于由接收器恢复的时钟滞后于从发送器发送的时钟信号的相位, 因此鉴相器可输出时钟超前的相位信息。

[0153] 通过总结和回顾, 在NRZ (PAM-2) 信令方法中, 由于在单位间隔 (UI) 期间可仅发送1位的数据, 因此在增强时钟频率方面可存在限制。由于NRZ (PAM-2) 信令方法在高速数据传输期间受到信道的影响, 因此可能难以实现高速收发器。此外, 在通常的8B/10B编码方案的时钟嵌入方法中, 每十个码元 (symbol) 插入两个虚设码元以确保至少20%的数据转变密度, 由此时钟信号可被嵌入在数据信号中。然而, 这两个虚设码元可不具有数据信息, 降低位效率。同时, 由于包括在接收器中的判决反馈均衡器 (DFE) 可使用电流源, 因此由于存在由固定电流消耗引起的功耗, 判决反馈均衡器可能无法应用于低功率系统。

[0154] 如上所述, 实施例涉及数据发送和接收装置, 数据发送和接收装置包括: 发送器, 用于基于三电平信令将数据信号的连续电压电平值调制到中电平, 并执行调制以将时钟信号嵌入数据信号中; 以及接收器, 包括鉴相器和电荷共享型判决反馈均衡器, 鉴相器用于基于信号的电压电平转变来调整交叉点的位置以从接收的信号恢复时钟。

[0155] 实施例可提供促进时钟恢复且实现可靠的三电平信令通信的发送器、由于没有额外功耗而可被应用于低功率系统的接收器以及可从接收的信号容易地恢复时钟的接收器。

[0156] 在此已经公开了示例实施例, 并且尽管采用了特定术语, 但是特定术语被使用并且仅在一般和描述性意义上被解释, 而不是为了限制的目的。在一些情况下, 如本领域普通技术人员在提交本申请时将清楚的, 除非另外具体地指示, 否则结合特定实施例描述的特征、特性和/或元件可单独使用或与结合其他实施例描述的特征、特性和/或元件组合使用。因此, 本领域技术人员将理解, 在不脱离如所附权利要求中阐述的本发明的精神和范围的情况下, 可在形式和细节上进行各种改变。

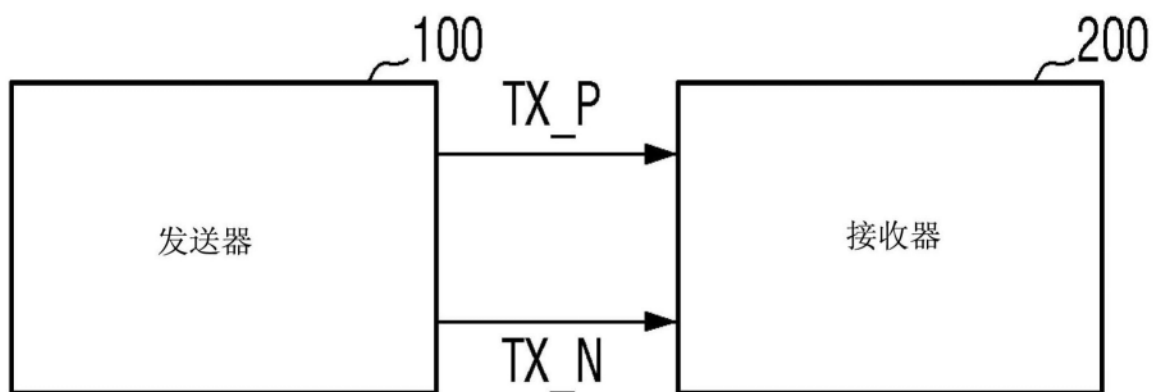
10

图1

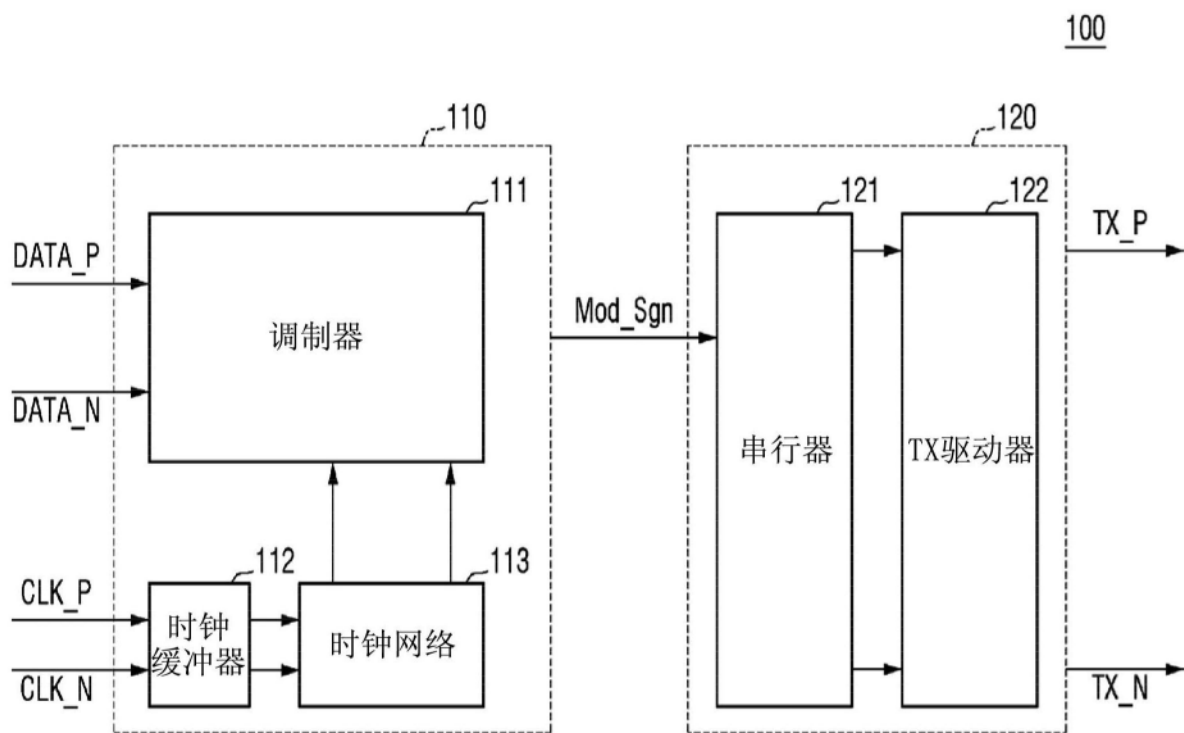


图2A

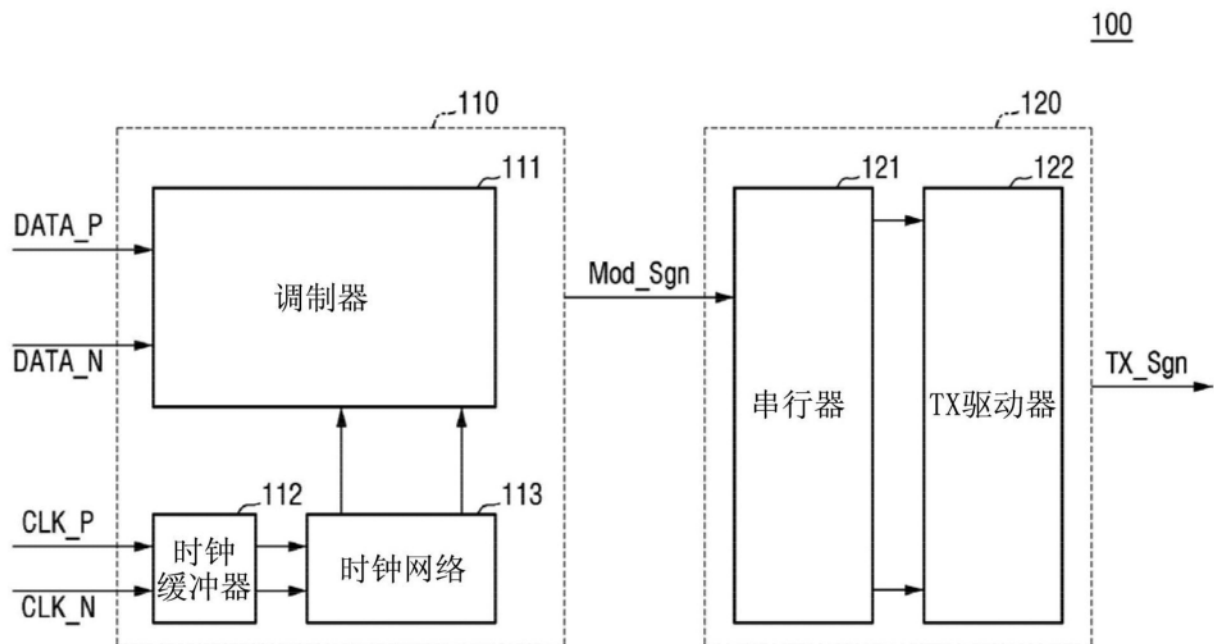


图2B

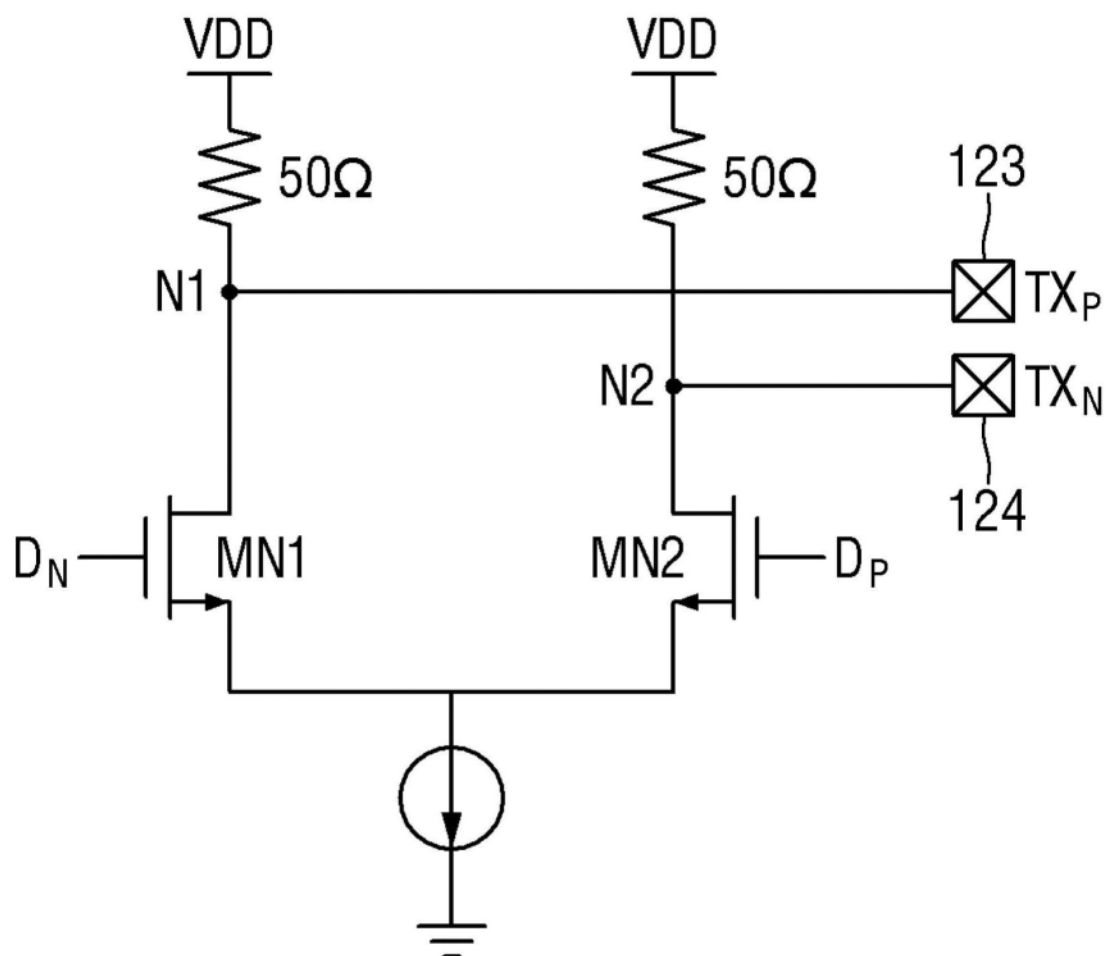
122

图3

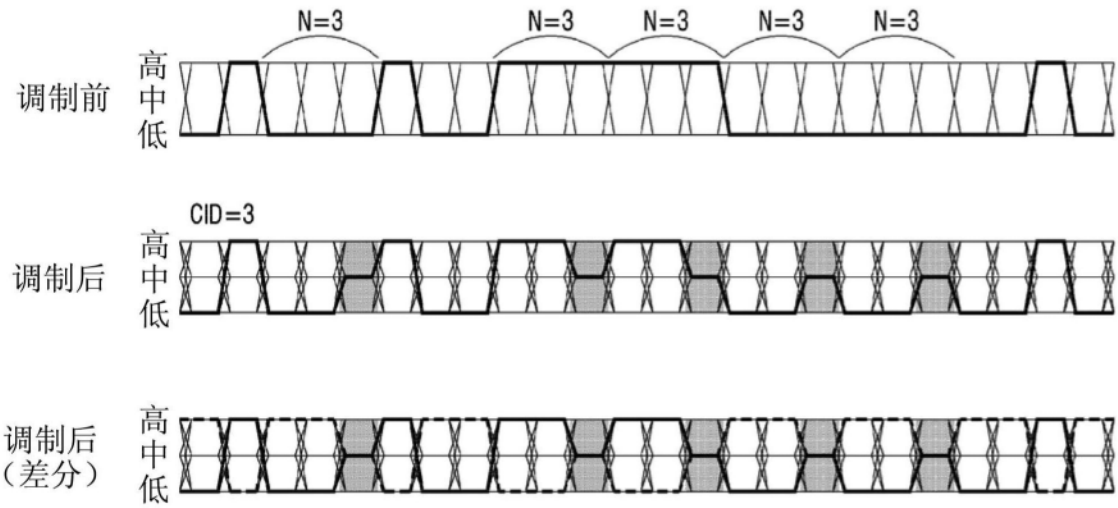


图4

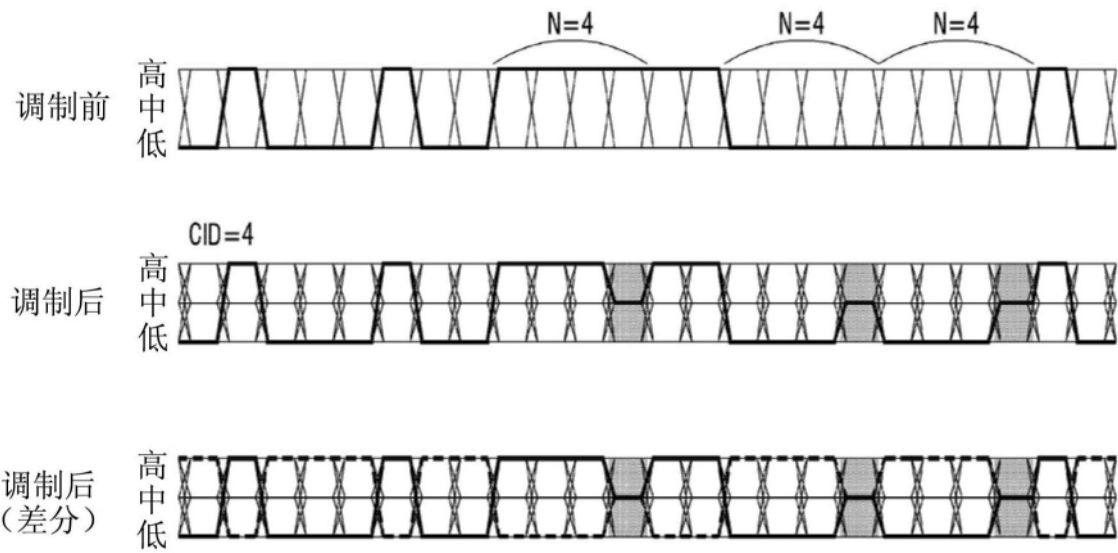


图5

D_P	D_N	TX_P	TX_N
截止	截止	不发生	
截止	导通	低	高
导通	截止	高	低
导通	导通	中	中

图6

122

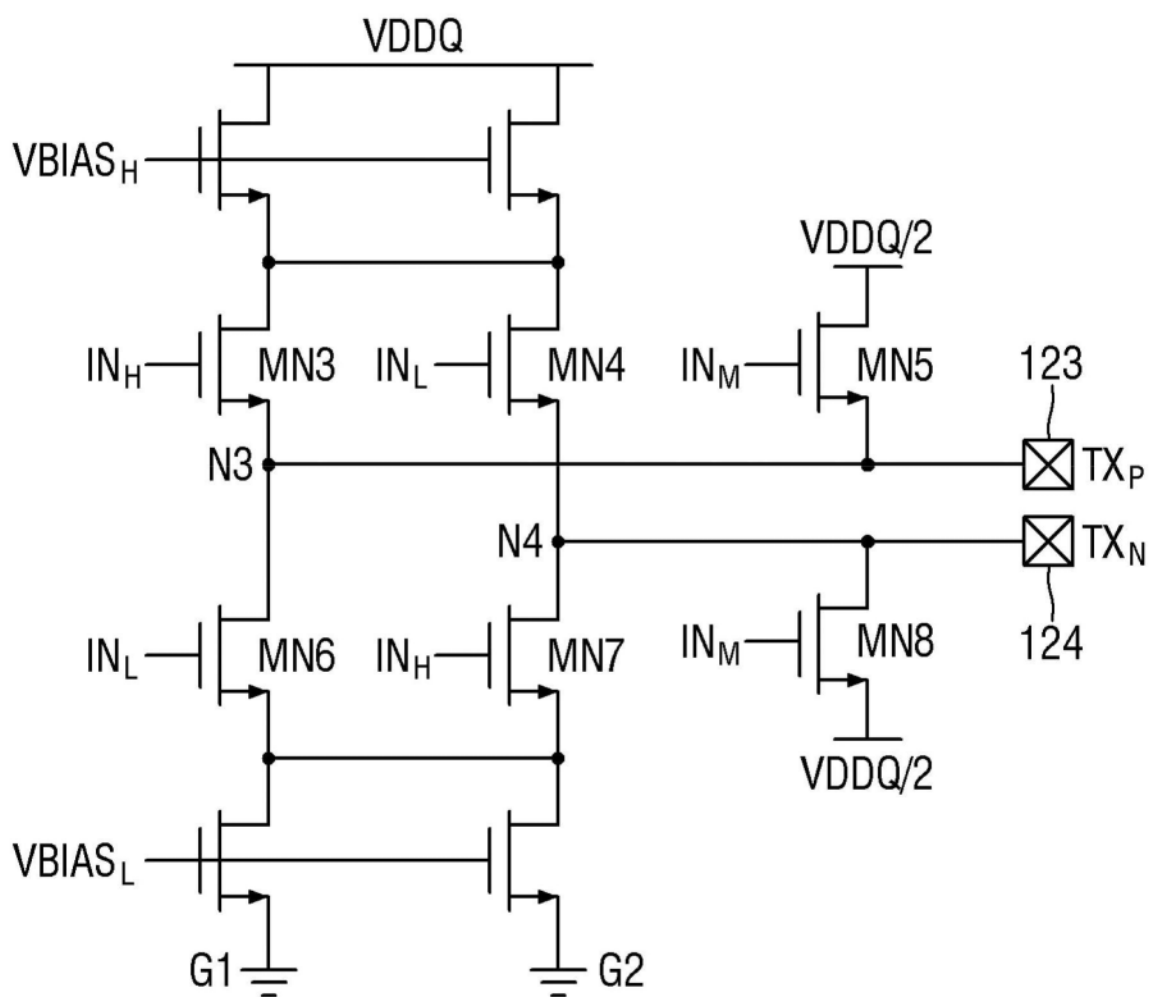


图7

IN_H	IN_L	IN_M	TX_P	TX_N
截止	截止	导通	中	中
截止	导通	截止	低	高
导通	截止	截止	高	低
其他			不发生	

图8

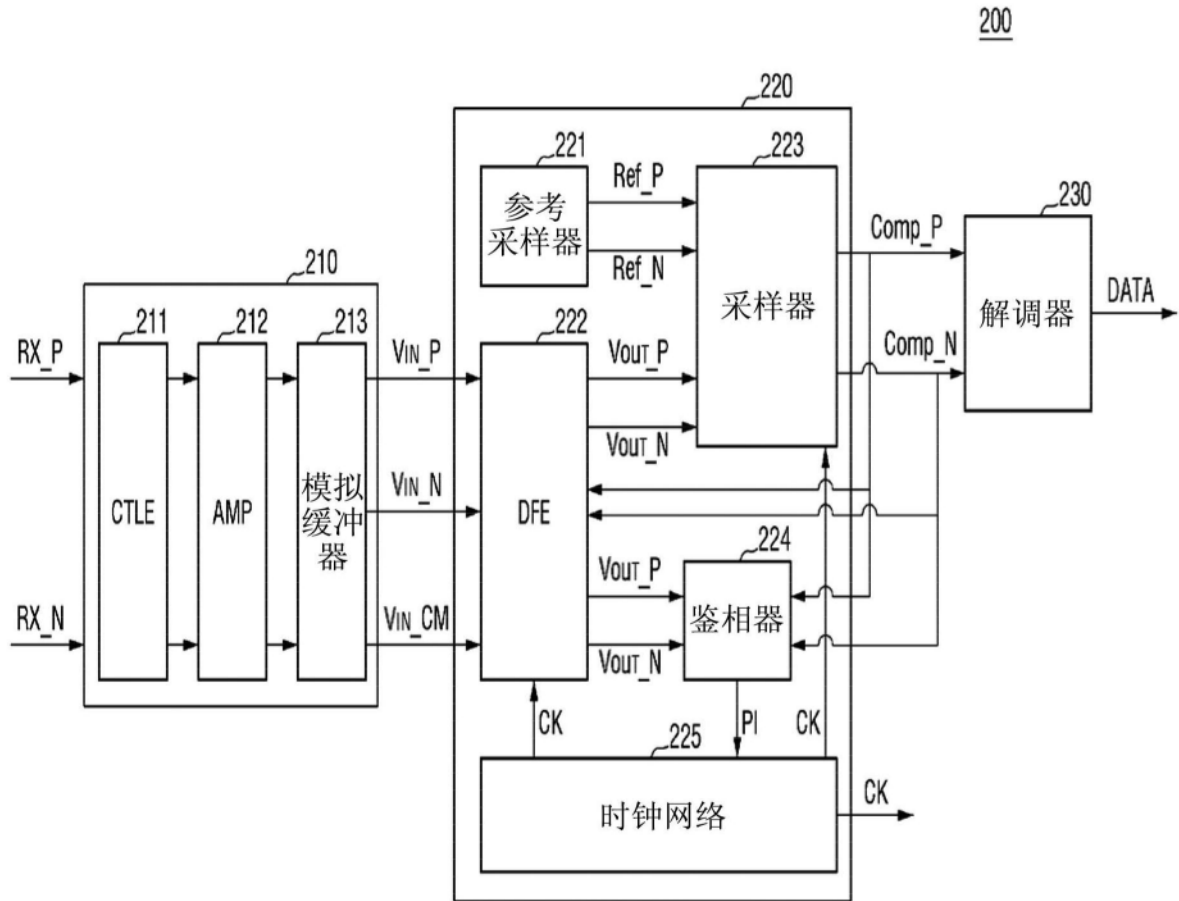


图9

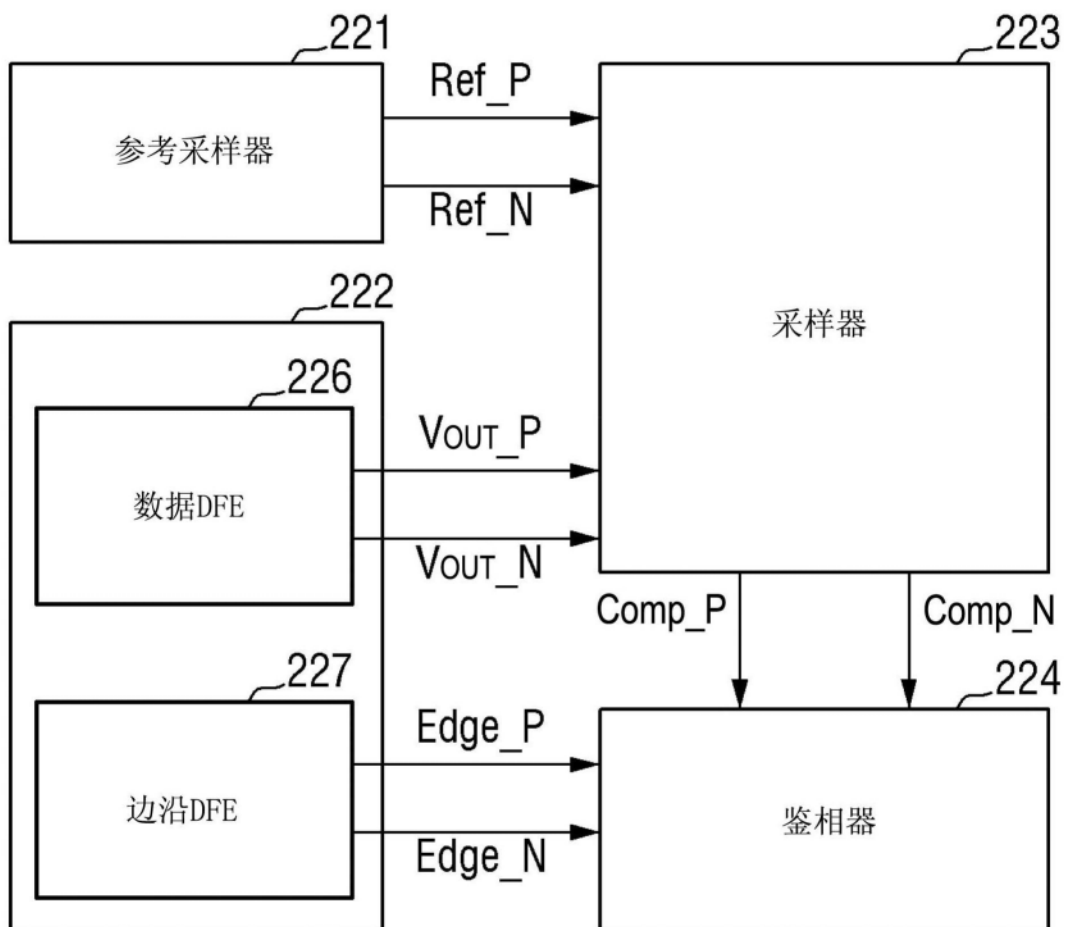
200

图10

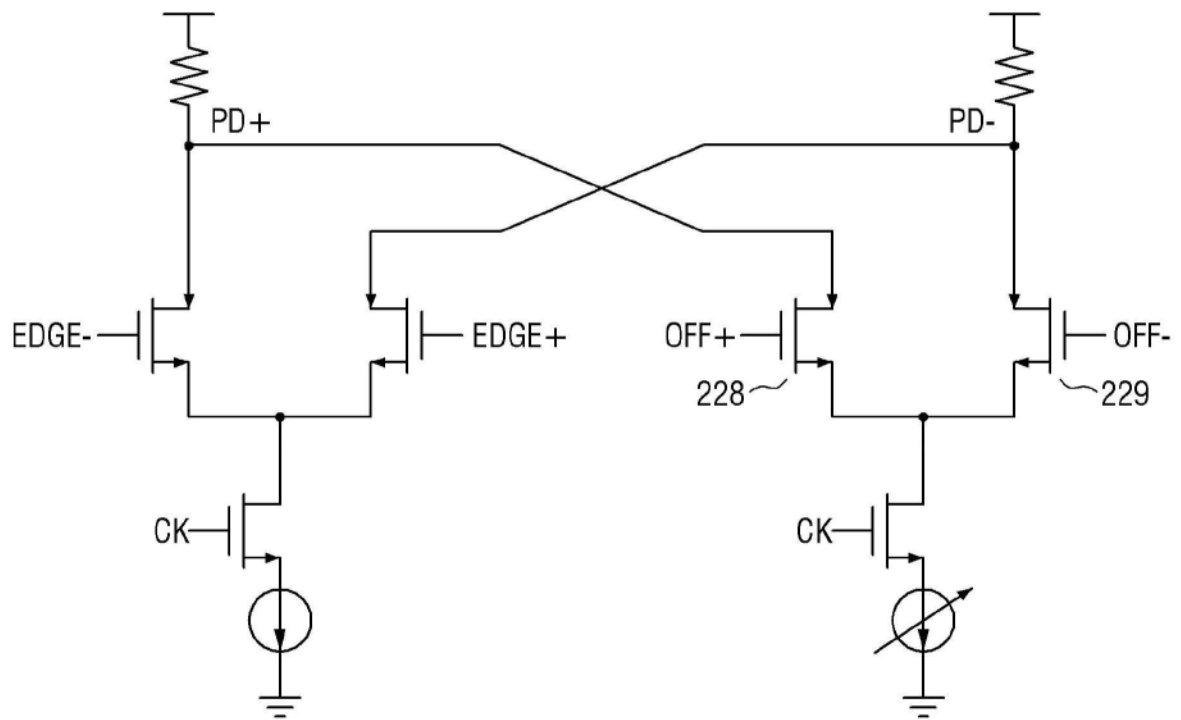
224

图11

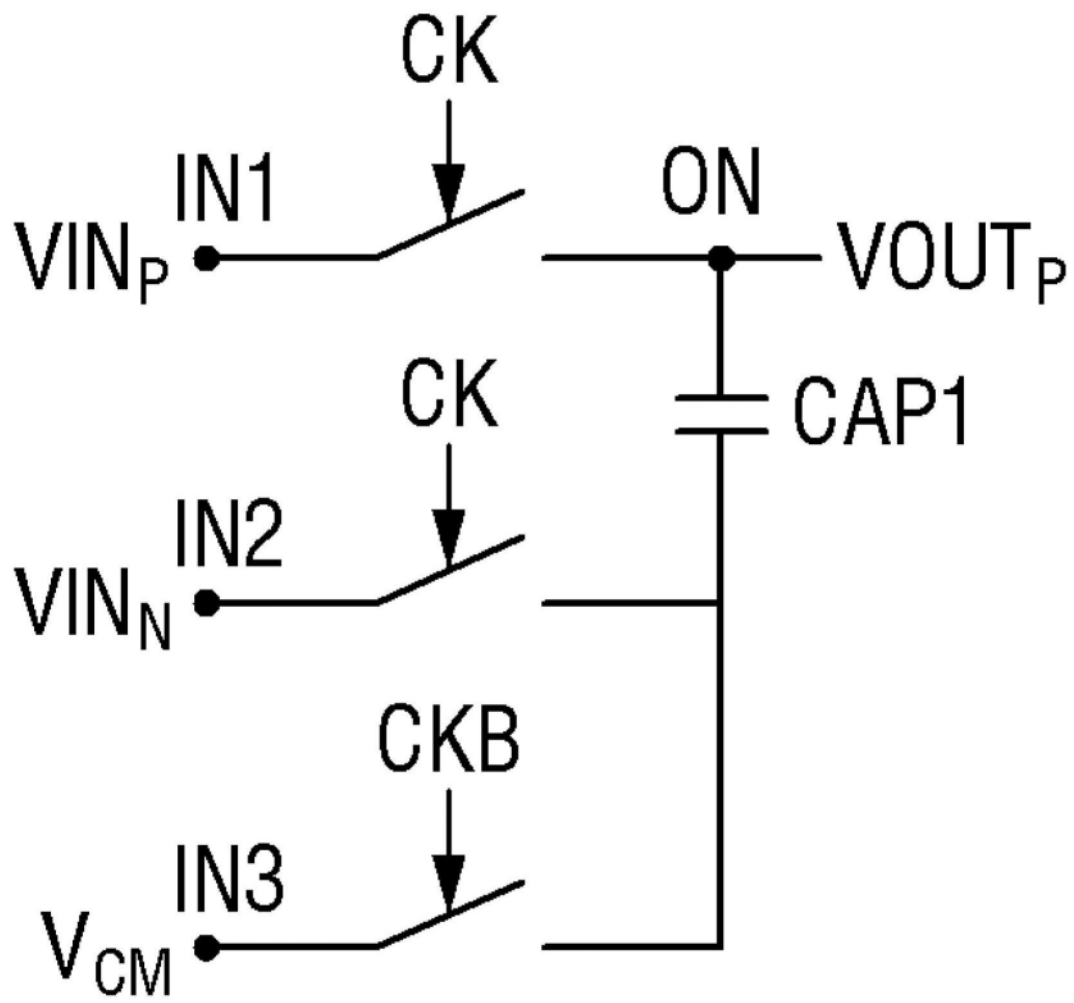


图12

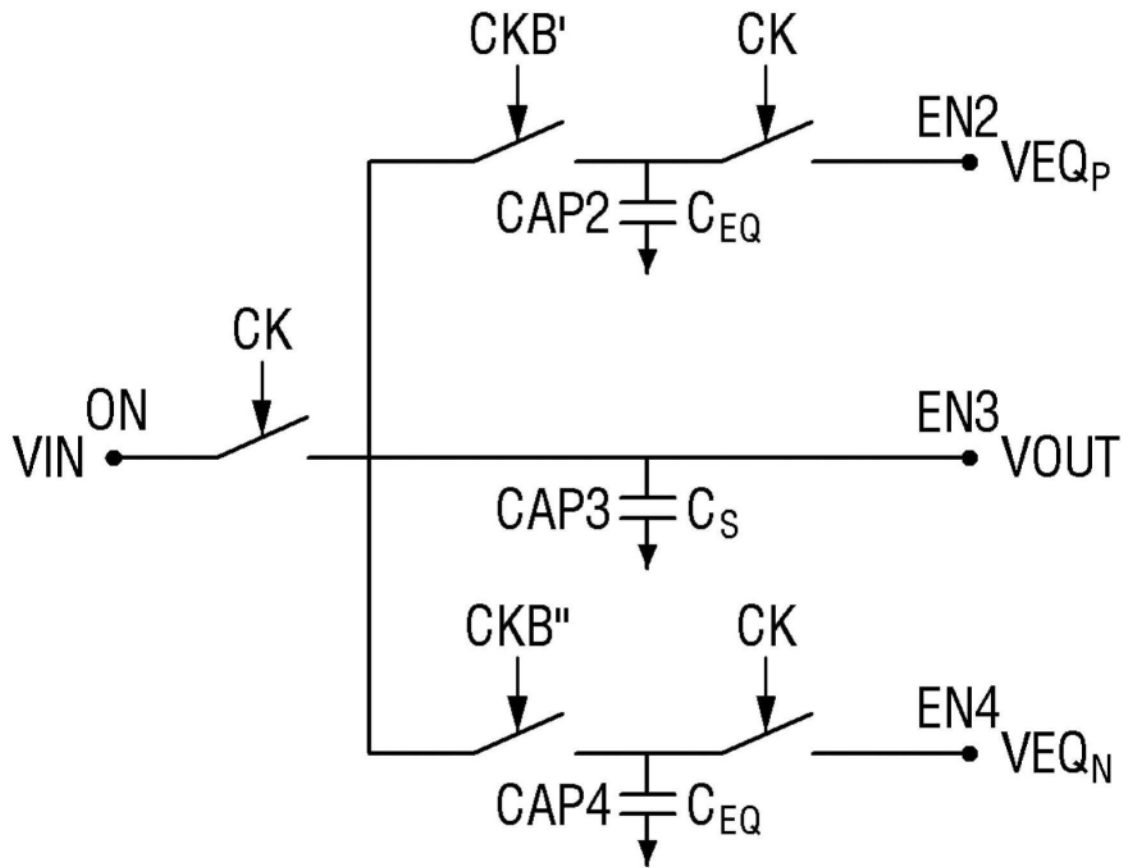


图13

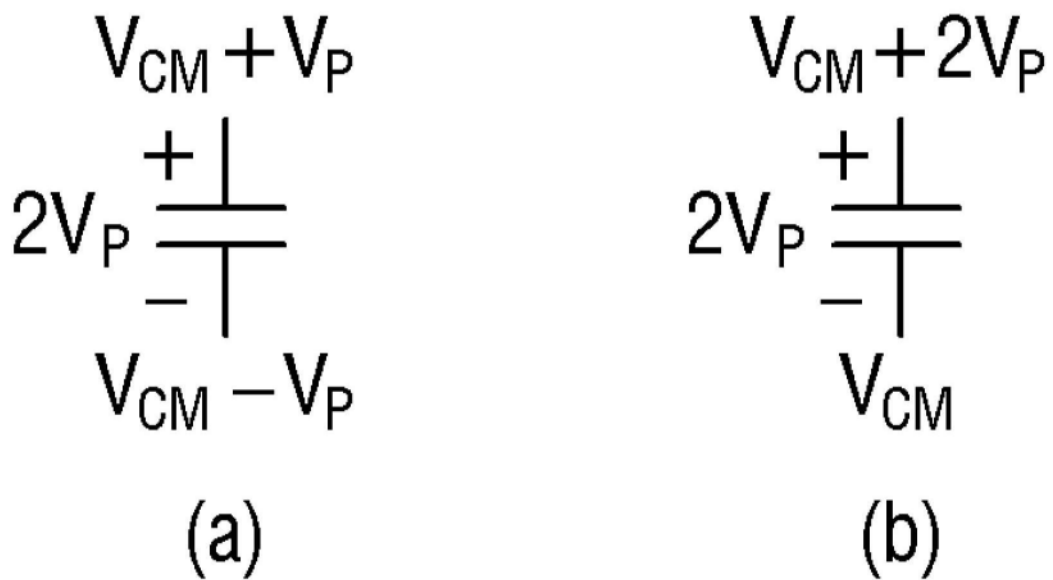


图14

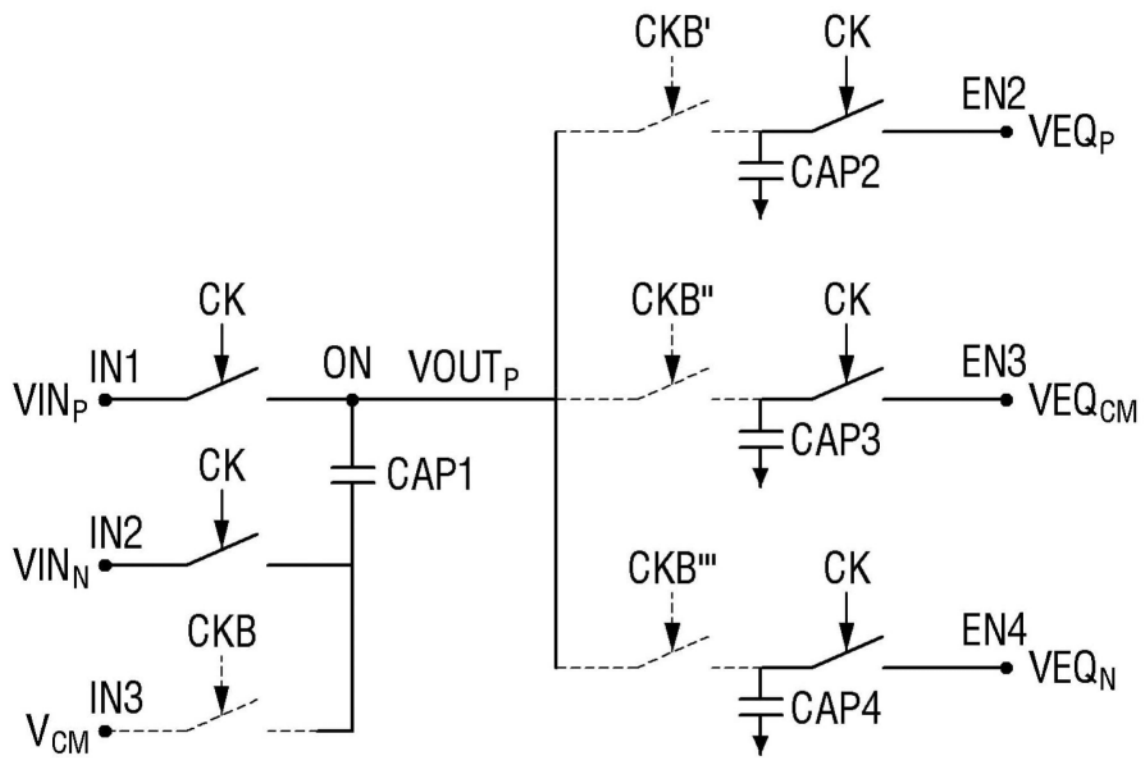


图15

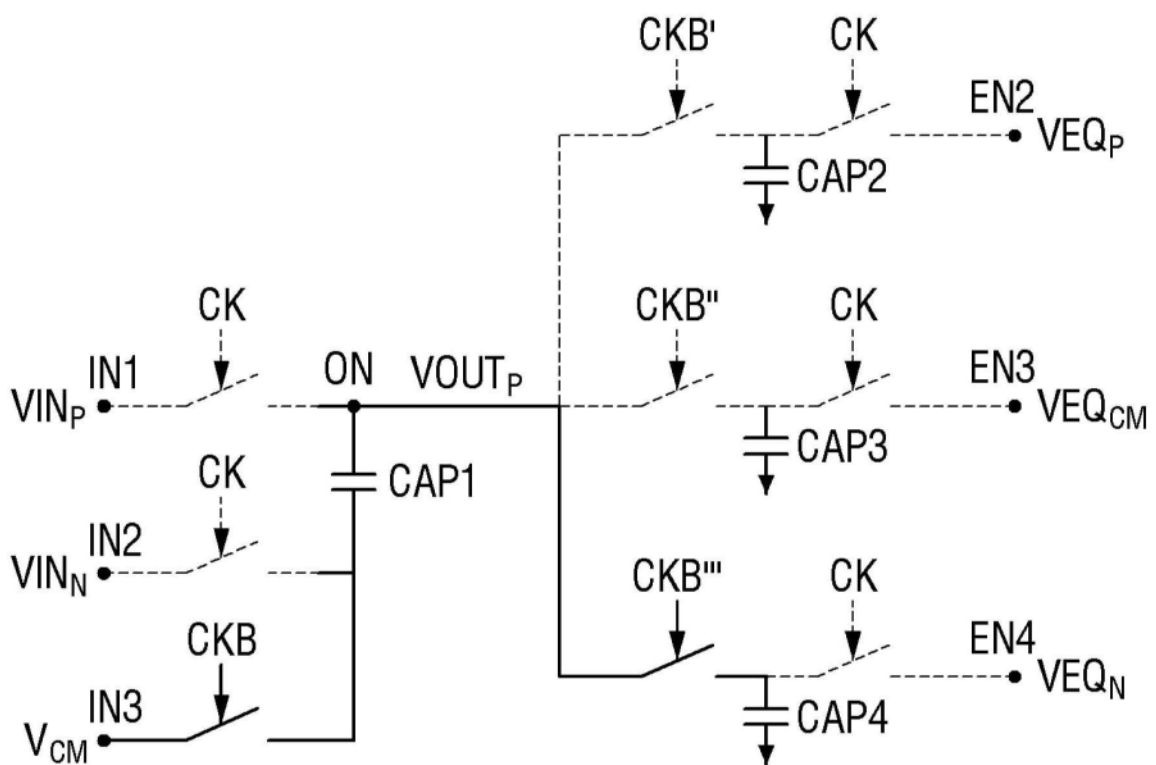


图16

单参考比较器

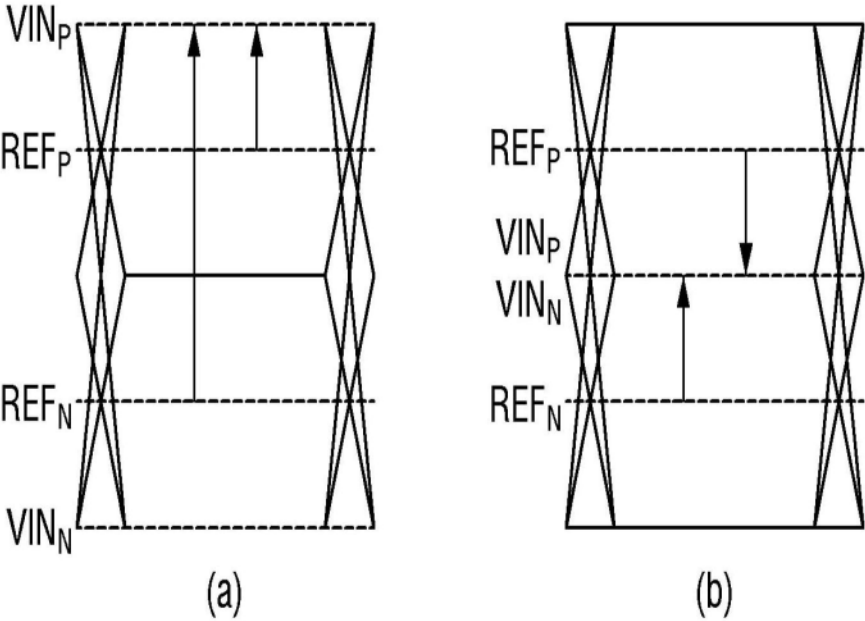


图17

差分参考比较器

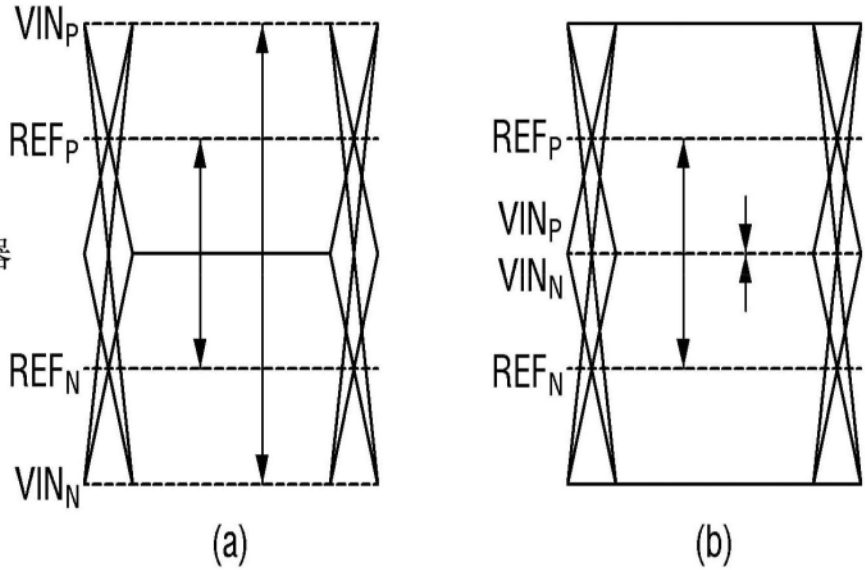


图18

V _{OUT_P}	V _{OUT_N}	Output_samp	解调器
高	低	11	高
中	中	01	先前的 Output_samp
低	高	00	低

图19

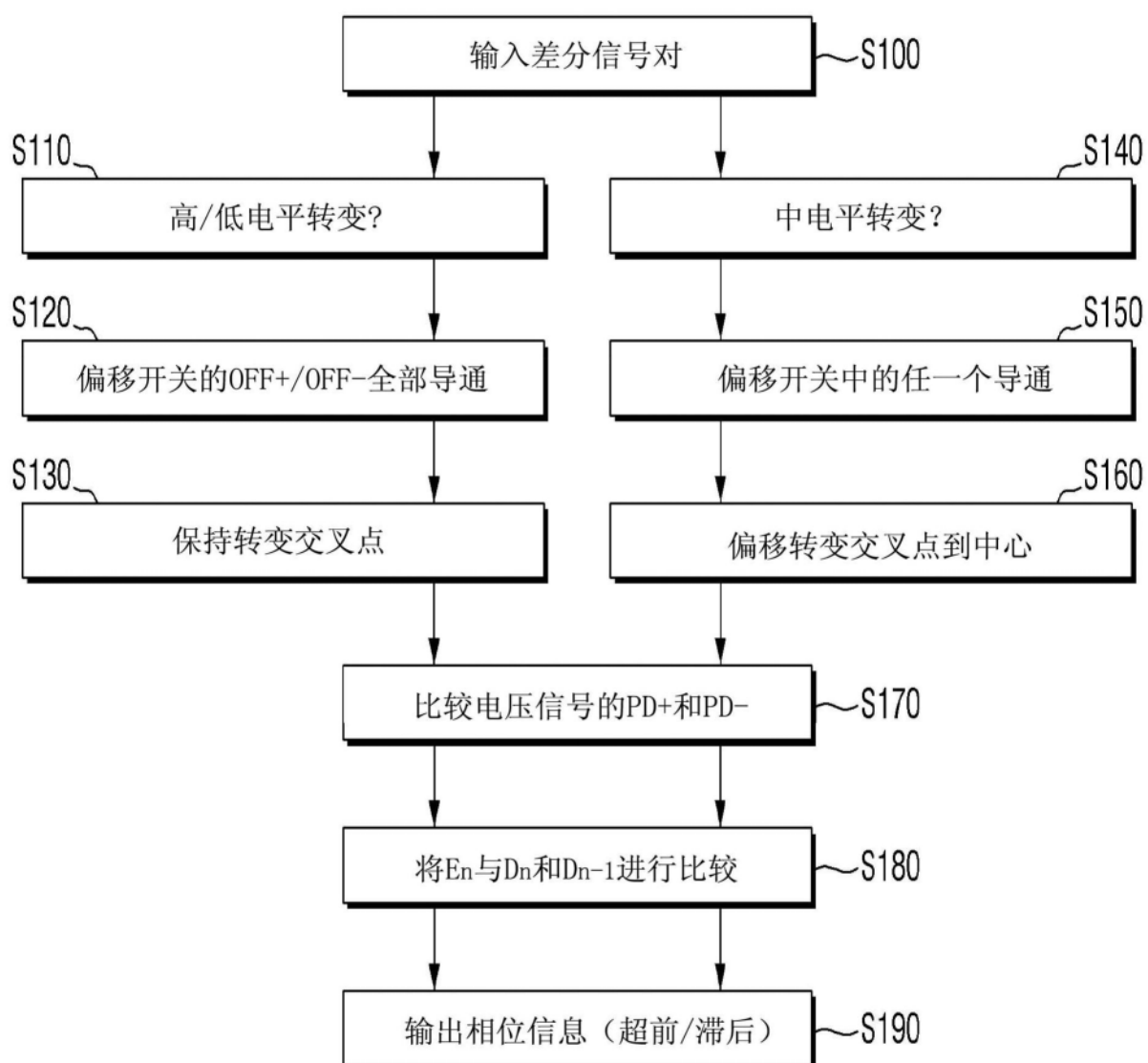


图20

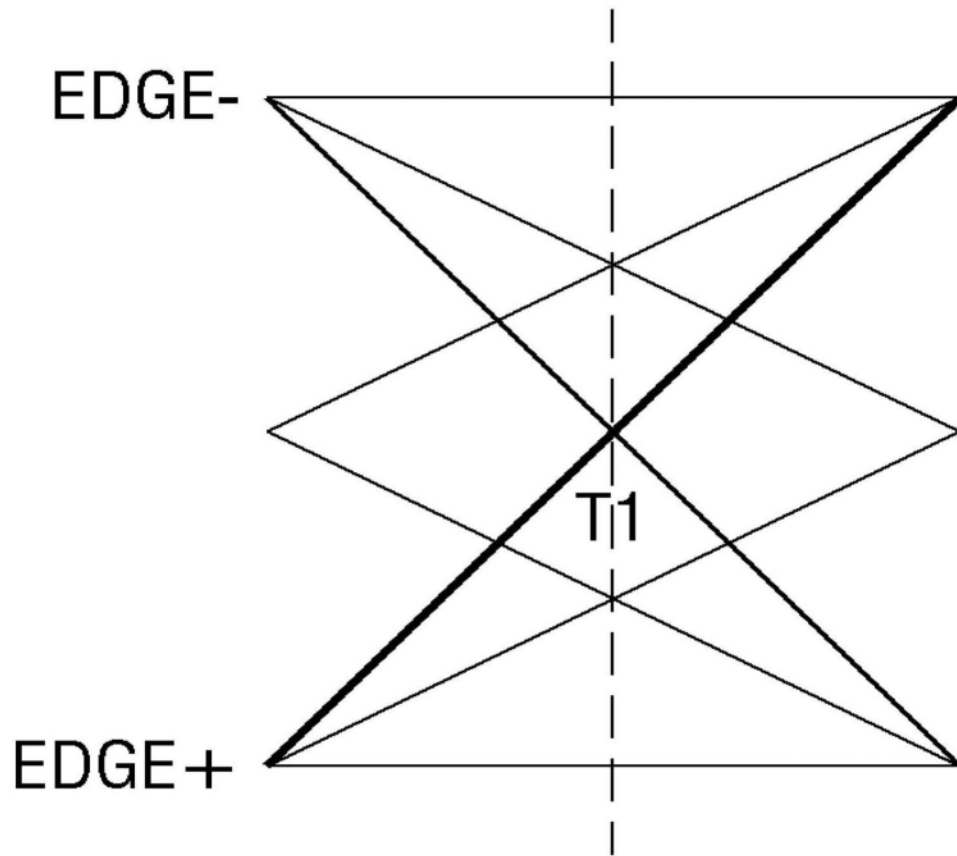


图21

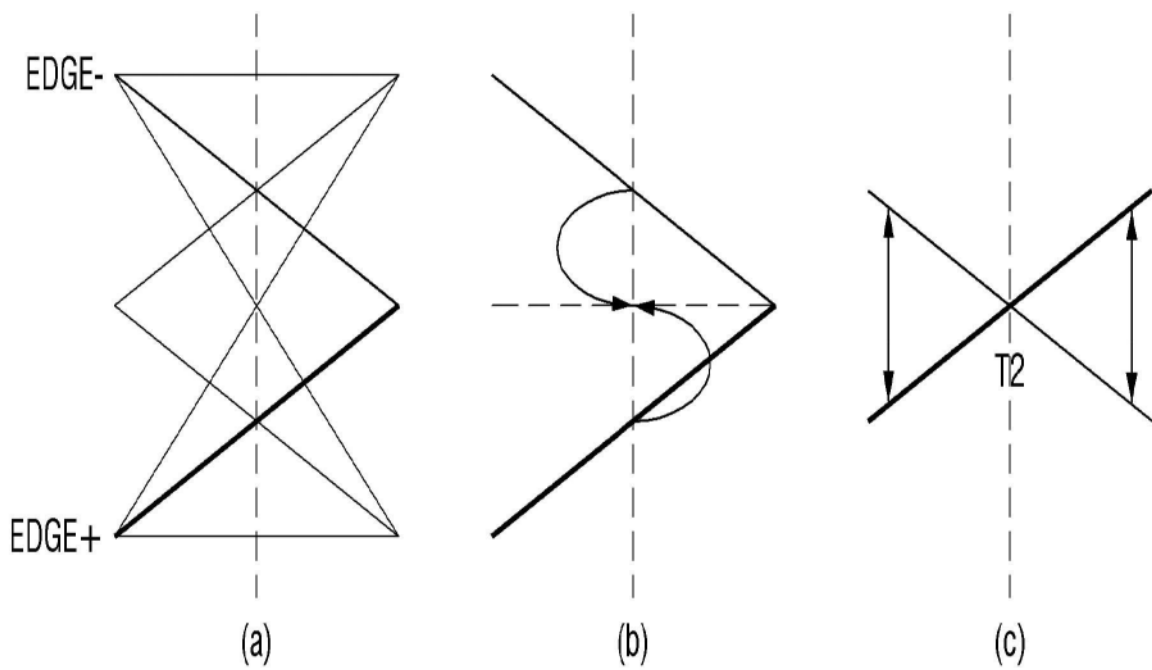


图22

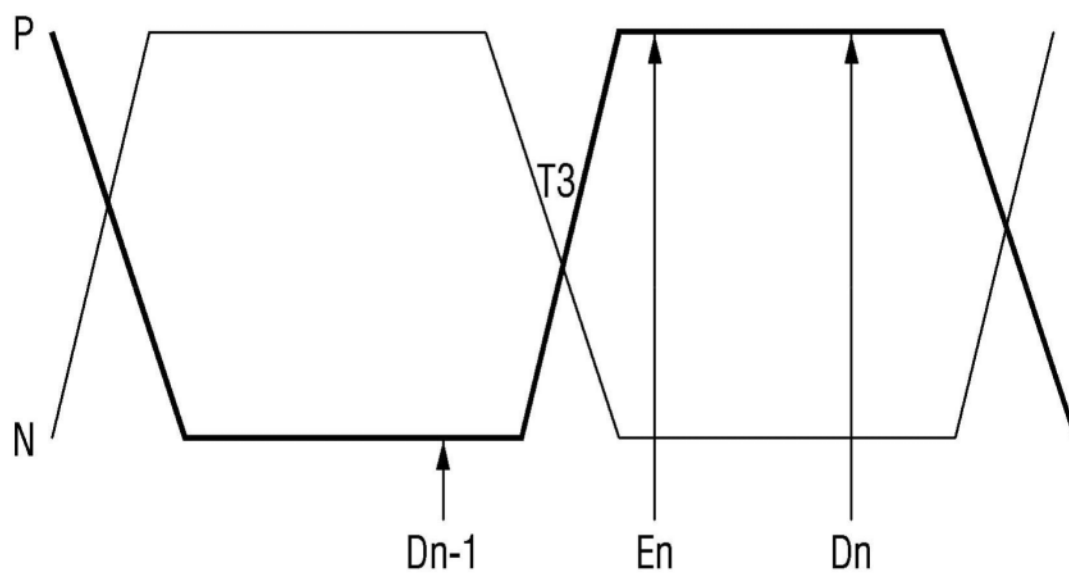


图23

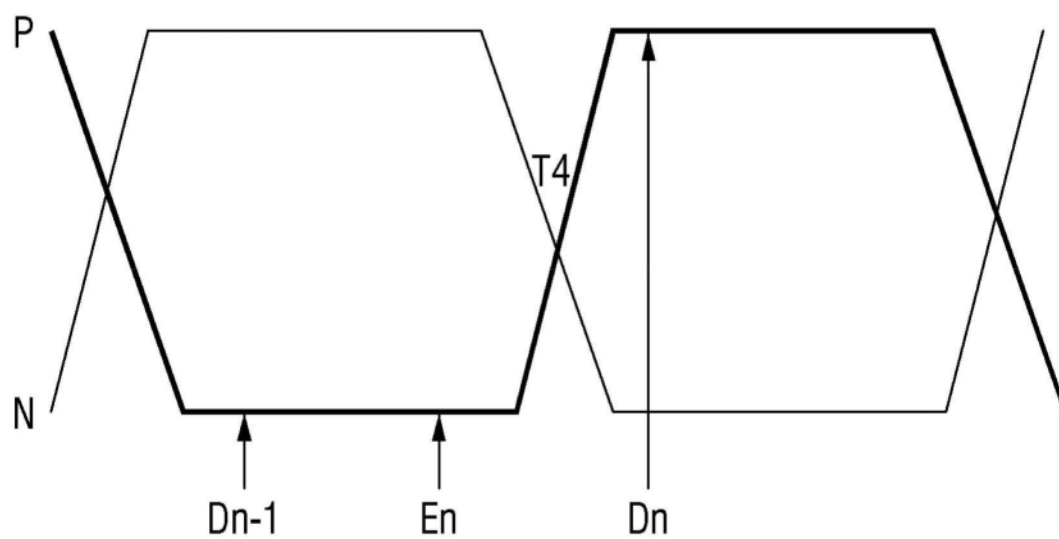


图24