(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년02월11일
(11) 등록번호 10-0802246
(24) 등록일자 2008년01월31일

(51) Int. Cl.
H01J 17/49 (2006.01)
(21) 출원번호 10-2006-0028791
(22) 출원일자 2006년03월30일
심사청구일자 2006년03월30일
(65) 공개번호 10-2006-0105553
(43) 공개일자 2006년10월11일
(30) 우선권주장
JP-P-2005-00104384 2005년03월31일 일본(JP)
(56) 선행기술조사문헌
JP12113828 A
JP15068217 A
KR1020010053238A
KR1020040068773A

(73) 특허권자
후지츠 히다찌 플라즈마 디스플레이 리미티드
일본 미야자끼껭 히가시모로까따궁 구니또미쪼 오아자 다지리 1815 반지 1
(72) 발명자
우에무라 노리히로
일본 가나가와껭 요꼬하마시 도쯔까꾸 요시다쪼 292 후지츠히다찌 플라즈마 디스플레이 리미티드 내
시바따 마사유끼
일본 가나가와껭 요꼬하마시 도쯔까꾸 요시다쪼 292 후지츠히다찌 플라즈마 디스플레이 리미티드 내
(뒷면에 계속)
(74) 대리인
구영창, 이중희, 장수길

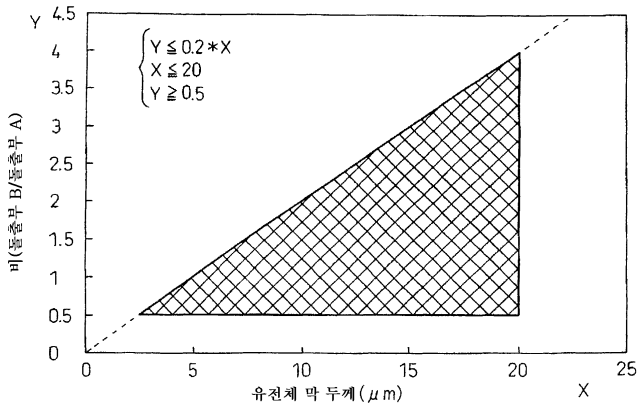
전체 청구항 수 : 총 18 항 심사관 : 퇴-전종일

(54) 플라즈마 디스플레이 패널 및 플라즈마 디스플레이 장치

(57) 요 약

종래, 전극 형상을 그대로 두고 유전체층의 두께를 얇게 형성하면, 구동 마진이 적어지고, 또한 안정되게 구동할 수 없다. 표시 전극이, 행 방향으로 연장되는 전극부 본체로부터 열 방향으로 연장되는 돌출부를 구비하며, 이 돌출부가 인접하여 쌍으로 되는 다른 표시 전극의 돌출부와 방전 갭을 형성하고, 상기 돌출부는, 행 방향으로 2종류의 폭을 갖는 제1 돌출부와 제2 돌출부를 구비하며, 상기 전극부 본체측의 상기 제1 돌출부에 대한 상기 방전 갭측의 상기 제2 돌출부의 폭의 비를 Y라고 하고, 상기 유전체층의 두께를 X[㎛]로 했을 때, $Y \leq 0.2 \cdot X$, 및 $X \leq 20$, 및 $Y \geq 0.5$를 만족하도록 구성한다.

대표도 - 도11



(72) 발명자

하라다 히데끼

일본 가나가와껭 요꼬하마시 도쯔까꾸 요시다쪼 292 후지츠히다찌 플라즈마 디스플레이 리미티드 내

가와나미 요시미

일본 가나가와껭 요꼬하마시 도쯔까꾸 요시다쪼 292 후지츠히다찌 플라즈마 디스플레이 리미티드 내

도요다 오사무

일본 가나가와껭 요꼬하마시 도쯔까꾸 요시다쪼 292 후지츠히다찌 플라즈마 디스플레이 리미티드 내

특허청구의 범위

청구항 1

적어도, 표시 전극, 상기 표시 전극을 덮는 유전체층, 격벽 및 방전 공간을 갖고, 상기 방전 공간 내에 방전 가스를 봉입하여 복수 개의 방전 셀을 구성하고,

상기 각 방전 셀에서, 상기 표시 전극은, 행 방향으로 연장되는 전극부 본체로부터 열 방향으로 연장되는 돌출부를 구비하며, 상기 돌출부가 인접하여 쌍으로 되는 다른 표시 전극의 돌출부와 방전 갭을 형성하는 플라즈마 디스플레이 패널로서,

상기 돌출부는, 행 방향으로 2종류의 폭을 갖는 제1 돌출부와 제2 돌출부를 구비하며,

상기 전극부 본체측의 상기 제1 돌출부에 대한 상기 방전 갭측의 상기 제2 돌출부의 폭의 비를 Y라고 하고, 상기 유전체층의 두께를 X[㎛]로 했을 때, $Y \leq 0.2 \cdot X$, 및 $X \leq 20$, 및 $Y \geq 0.5$를 만족하는 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 2

적어도, 표시 전극, 상기 표시 전극을 덮는 유전체층, 격벽 및 방전 공간을 갖고, 상기 방전 공간 내에 방전 가스가 봉입되고,

상기 각 방전 셀에서, 상기 표시 전극은, 행 방향으로 연장되는 전극부 본체로부터 열 방향으로 연장되는 돌출부를 구비하고, 상기 돌출부가 인접하여 쌍으로 되는 다른 표시 전극의 돌출부와 방전 갭을 형성하는 플라즈마 디스플레이 패널로서,

상기 돌출부는 대략 사다리꼴 형상부를 구비하며,

상기 돌출부의 사다리꼴 형상부의 하부 바닥에 대한 상부 바닥의 비를 Y라고 하고, 상기 유전체층의 두께를 X[㎛]로 했을 때, $Y \leq (0.4 \times X)^{1/2}$, 및 $X \leq 20$, 및 $Y \geq 0.5$를 만족하는 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 3

제1항에 있어서,

상기 돌출부의 방전 갭측의 대향하는 양 변의 중앙부는, 반원형으로 일부 절삭된 형상인 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 4

제1항에 있어서,

상기 돌출부는, 전극의 가장자리가 매끄럽게 연결된 형태로 되어 있는 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 5

적어도, 표시 전극, 상기 표시 전극을 덮는 유전체층, 격벽 및 방전 공간을 갖고, 상기 방전 공간 내에 방전 가스를 봉입하여 복수 개의 방전 셀을 구성하고,

상기 각 방전 셀에서, 상기 표시 전극은, 행 방향으로 연장되는 전극부 본체로부터 열 방향으로 연장되는 돌출부를 구비하며, 상기 돌출부가 인접하여 쌍으로 되는 다른 표시 전극의 돌출부와 방전 갭을 형성하는 플라즈마 디스플레이 패널로서,

상기 표시 전극은 단책 형상으로 하고,

상기 유전체층을 비유전율이 10 이하인 유전체로 형성함과 함께, 상기 유전체층의 막 두께를 10㎛ 이하로 하는 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 6

제5항에 있어서,

상기 유전체층을 비유전율이 3~5인 유전체로 형성하는 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 7

제6항에 있어서,

상기 유전체층을 SiO_2막으로 형성하는 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 8

제1항에 있어서,

상기 방전 가스는 적어도 Xe 가스를 포함하며, 상기 Xe 가스의 조성비가 4% 내지 50%인 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 9

적어도, 표시 전극, 상기 표시 전극을 덮는 유전체층, 격벽 및 방전 공간을 갖고, 상기 방전 공간 내에 방전 가스를 봉입하여 복수 개의 방전 셀을 구성하고,

상기 각 방전 셀에서, 상기 표시 전극은, 행 방향으로 연장되는 전극부 본체로부터 열 방향으로 연장되는 돌출부를 구비하며, 상기 돌출부가 인접하여 쌍으로 되는 다른 표시 전극의 돌출부와 방전 갭을 형성하는 플라즈마 디스플레이 패널로서,

상기 각 방전 셀에서, 유효하게 방전이 퍼지는 영역의 상기 플라즈마 디스플레이 패널 정면에서 본 면적을 유효 방전 면적으로 하고,

상기 각 방전 셀에서, 유효하게 방전이 퍼지고, 또한 전극이 존재하는 영역의 면적을 유효 전극 면적으로 했을 때,

상기 유효 방전 면적에 대한 상기 유효 전극 면적의 비를 Z로 하고,

상기 유전체의 비유전율을 εr로 했을 때, $3 \leq \varepsilon r \leq 14$, 및 $0.15 \leq Z \leq 0.8$, 및 $-0.0614 \cdot \varepsilon r + 0.47 \leq Z \leq -0.0614 \cdot \varepsilon r + 1.46$을 만족하는 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 10

제1항의 플라즈마 디스플레이 패널과, 상기 플라즈마 디스플레이 패널의 상기 각 방전 셀을 구동하는 드라이버와, 상기 드라이버를 제어하는 제어 회로를 구비하는 것을 특징으로 하는 플라즈마 디스플레이 장치.

청구항 11

제2항의 플라즈마 디스플레이 패널과, 상기 플라즈마 디스플레이 패널의 상기 각 방전 셀을 구동하는 드라이버와, 상기 드라이버를 제어하는 제어 회로를 구비하는 것을 특징으로 하는 플라즈마 디스플레이 장치.

청구항 12

제3항의 플라즈마 디스플레이 패널과, 상기 플라즈마 디스플레이 패널의 상기 각 방전 셀을 구동하는 드라이버와, 상기 드라이버를 제어하는 제어 회로를 구비하는 것을 특징으로 하는 플라즈마 디스플레이 장치.

청구항 13

제4항의 플라즈마 디스플레이 패널과, 상기 플라즈마 디스플레이 패널의 상기 각 방전 셀을 구동하는 드라이버와, 상기 드라이버를 제어하는 제어 회로를 구비하는 것을 특징으로 하는 플라즈마 디스플레이 장치.

청구항 14

제5항의 플라즈마 디스플레이 패널과, 상기 플라즈마 디스플레이 패널의 상기 각 방전 셀을 구동하는 드라이버와, 상기 드라이버를 제어하는 제어 회로를 구비하는 것을 특징으로 하는 플라즈마 디스플레이 장치.

청구항 15

제6항의 플라즈마 디스플레이 패널과, 상기 플라즈마 디스플레이 패널의 상기 각 방전 셀을 구동하는 드라이버와, 상기 드라이버를 제어하는 제어 회로를 구비하는 것을 특징으로 하는 플라즈마 디스플레이 장치.

청구항 16

제7항의 플라즈마 디스플레이 패널과, 상기 플라즈마 디스플레이 패널의 상기 각 방전 셀을 구동하는 드라이버와, 상기 드라이버를 제어하는 제어 회로를 구비하는 것을 특징으로 하는 플라즈마 디스플레이 장치.

청구항 17

제8항의 플라즈마 디스플레이 패널과, 상기 플라즈마 디스플레이 패널의 상기 각 방전 셀을 구동하는 드라이버와, 상기 드라이버를 제어하는 제어 회로를 구비하는 것을 특징으로 하는 플라즈마 디스플레이 장치.

청구항 18

제9항의 플라즈마 디스플레이 패널과, 상기 플라즈마 디스플레이 패널의 상기 각 방전 셀을 구동하는 드라이버와, 상기 드라이버를 제어하는 제어 회로를 구비하는 것을 특징으로 하는 플라즈마 디스플레이 장치.

명 세 서

발명의 상세한 설명

발명의 목적

종래기술의 문헌 정보

<66> [특허문헌 1] 일본 특허 제3352821호 명세서(특개 평08-022772호 공보)

<67> [특허문헌 2] 일본 특허 제3481142호 명세서(특개 2000-021304호 공보)

<68> [특허문헌 3] 일본 특개 2000-113828호 공보

<69> [특허문헌 4] 일본 특허 제3334874호 명세서(특개 2002-163990호 공보)

<70> [특허문헌 5] 일본 특개 2004-006426호 공보

발명이 속하는 기술 및 그 분야의 종래기술

<71> 본 발명은 플라즈마 디스플레이 패널(PDP: Plasma Display Panel) 및 플라즈마 디스플레이 장치에 관한 것으로, 특히 고휘도, 고효율 및 고품질화에 적합한 플라즈마 디스플레이 패널 및 플라즈마 디스플레이 장치에 관한 것이다.

<72> 종래, 평면형의 화상 표시 장치로서 면방전을 행하는 교류형 플라즈마 디스플레이 패널(AC 면방전형 PDP)을 사용한 플라즈마 디스플레이 장치가 실용화되어, 퍼스널 컴퓨터나 워크스테이션 등의 화상 표시 장치, 평면형의 벽걸이 텔레비젼, 또는 광고나 정보 등을 표시하기 위한 장치로서 널리 사용되어 오고 있다. 그리고, 최근, 플라즈마 디스플레이 패널의 전극 구조를 개량하여 고휘도 및 고발광 효율로 구동 마진을 충분히 확보할 수 있으며, 또한 저전압에서 안정되게 구동할 수 있는 플라즈마 디스플레이 패널 및 플라즈마 디스플레이 장치의 제공이 요망되고 있다.

<73> 종래, AC 면방전형 PDP를 사용한 플라즈마 디스플레이 장치가 실용화되고 있으며, 화면 상의 전체 화소를 표시 데이터에 따라서 동시에 발광시키도록 되어 있다. AC 면방전형 PDP는 2장의 글래스 기판 사이에 밀폐된 미소한 방전 공간(방전 셀)을 다수 개 형성한 표시 디바이스이다. 상기 방전 셀 내에 봉입된 희가스(방전 가스)의 방전에 의해 플라즈마를 형성하고, 이 플라즈마로부터의 자외선에 의해 형광체를 여기하고, 각 형광체로부터의 가시광에 의해 디스플레이 화면을 구성하고 있다. 한편, 플라즈마로부터의 발광을 직접적으로 이용하는 방식도 있다.

<74> 도 1은 플라즈마 디스플레이 패널(PDP)의 구조의 일부를 도시한 분해 사시도이다. 한편, 이하의 도면의 설명에서, 동일한 기능을 갖는 것은 동일한 부호를 붙이고, 그 설명의 반복은 생략한다.

<75> 도 1은 글래스 기판으로 이루어지는 전면 기판(21)과 배면 기판(28)을 접합하여 일체화한 것으로서, 3원색인 적색(R), 녹색(G) 및 청색(B)의 각 형광체층(32)을 배면 기판(28)측에 형성한 반사형의 PDP를 도시하고 있다.

<76> 전면 기판(21)은 배면 기판(28)과의 대향면 상에 일정한 거리를 두고 평행하게 형성되는 한 쌍의 유지 방전 전극(표시 전극이라고도 함)을 갖는다. 이 한 쌍의 유지 방전 전극은 투명한 공통 전극(이하, 간단히 X 전극이라고 함)(22-1, 22-2, …)과, 투명한 독립 전극(이하, 간단히 Y 전극 또는 주사 전극이라고 함)(23-1, 23-2,…)으로 구성되어 있다.

<77> X 전극(22-1, 22-2, …)에는 투명 전극의 도전성을 보충하기 위한 금속 등으로 이루어지는 불투명한 X 버스 전극(24-1, 24-2, …)이, 또한 Y 전극(23-1, 23-2, …)에는 투명 전극의 도전성을 보충하기 위한 금속 등으로 이루어지는 불투명한 Y 버스 전극(25-1, 25-2, …)이, 각각 도 2에서 화살표 방향 D2(행 방향)으로 연장되어 형성되어 있다.

<78> 여기에서, X 전극(22-1, 22-2, …), Y 전극(23-1, 23-2, …), X 버스 전극(24-1, 24-2, …) 및 Y 버스 전극(25-1, 25-2, …)은 교류 구동을 위하여 방전으로부터 절연되어 있다. 즉 이들 전극은 일반적으로 저융점 글래스(예를 들면, 납 글래스:예를 들면, 비유전율 εr은 12~14)로 이루어지는 유전체층(26)에 의해 피복되고, 이 유전체층(26)은 보호막(27)에 의해 피복되어 있다.

<79> 배면 기판(28)은 전면 기판(21)과의 대향면 상에, 전면 기판(21)의 X 전극(22-1, 22-2, …) 및 Y 전극(23-1, 23-2, …)과 직각으로 입체 교차하는 어드레스 전극(이하, 간단히 A 전극이라 함)(29)을 가지며, 이 A 전극(29)은 유전체층(30)에 의해 피복되어 있다. A 전극(29)은 도 2에서 화살표 방향 D1(열 방향)로 연장되어 형성되고, 유전체(30) 상에는, 방전의 퍼짐을 방지(방전 영역을 규정)하기 위하여 A 전극(29) 사이를 칸막이하는 격벽(리브)(31)이 형성되어 있다. 이 격벽(31) 사이의 홈 면을 피복하는 형태로, 적색, 녹색, 청색으로 발광하는 각 형광체층(32)이, 순차로 스트라이프 형상으로 도포되어 있다.

<80> 도 2는 도 1의 분해 사시도에서의 방향 D2에서 본 플라즈마 디스플레이 패널의 주요부 단면도로서, 화소의 최소 단위인 방전 셀 1개를 도시하고 있다. 도 2에서, 방전 셀의 경계는 대략 파선으로 도시한 위치이다.

<81> 도 2에서, 참조 부호 33은 방전 공간을 나타내고, 플라즈마(10)를 발생시키기 위한 방전 가스가 충전되어 있다. 전극 사이에 전압을 인가하면, 방전 가스의 전리(電離)에 의해 플라즈마(10)가 발생한다. 도 2는 플라즈마(10)가 발생하고 있는 모습을 모식적으로 도시하고 있다. 이 플라즈마(10)로부터의 자외선이 형광체(32)를 여기하여 발광이 생기고, 형광체(32)로부터의 발광이, 전면 기판(21)을 투과하고, 각각의 방전 셀로부터의 발광에 의해 디스플레이 화면이 구성된다.

<82> 도 3은 도 1의 분해 사시도에서의 방향 D3에서 본 전극 형상의 일례를 도시한 플라즈마 디스플레이 패널의 평면도이다. 도 3에서, 파선으로 둘러싼 부분은 대략 1개의 방전 셀(CE)을 도시하고 있다.

<83> 도 3에서의 투명 전극의 형상은, 일반적으로 스트레이트 전극이라 일컬어지는 것으로, 그 밖에, PDP의 고성능화를 도모하기 위하여, 도 4 및 도 5에 도시한 형상의 전극도 알려져 있다.

<84> 즉, 종래에는 디스플레이 사이즈를 대형화하더라도 비교적 작은 소비 전력으로 방전 발광 표시가 가능한 면방전형 플라즈마 디스플레이 장치로서, 행 전극쌍 중 적어도 한 쪽의 행 전극이, 수평 방향으로 신장되는 본체부와, 화소 셀마다 수직 방향으로 본체부로부터 다른 쪽의 행 전극을 향하여 돌출되는 돌출부를 가지며, 이 돌출부의 길이를 400~1000㎛로 한 것이 제안되어 있다(예를 들면, 특허문헌 1 참조).

<85> 또한, 종래에는 비유전율이 작은 균질한 유전체층을 갖는 가스 방전 표시 디바이스의 제조를 가능하게 하기 위하여, X 및 Y 전극의 배열을 종료한 단계 이후의 기판 구조체의 표면에, 유전체층으로서 플라즈마 기상 성장법에 의해 성막의 베이스면을 등방적으로 덮는 층을 형성하는 것이 제안되어 있다(예를 들면, 특허문헌 2 참조).

<86> 또한, 종래에는, 열 방향으로의 방전의 퍼짐을 억제하여 해상도를 높이기 위하여, X 및 Y 전극을, 행 방향으로 화면의 전체 길이를 따라서 연장되는 1개의 띠형상의 베이스부와, 열마다 베이스부로부터 인접하는 다른 쪽의 행 전극을 향하여 돌출된 돌출부로 이루어지는 형상으로 하는 것이 제안되어 있다(예를 들면, 특허문헌 3 참조).

<87> 또한, 종래에는, 휘도의 저하와 방전 셀에서의 오방전을 방지하여 화면의 고정세화를 도모하기 위하여, 행 전극쌍을 구성하는 각각의 X 및 Y 전극이, 방전 셀마다 행 방향으로 연장되는 버스 전극으로부터 각각 쌍으로 되는 다른 행 전극의 방향으로 돌출되어 소정의 방전 갭을 개재하여 서로 대향하는 투명 전극을 구비하도록 한 것도

제안되어 있다(예를 들면, 특허문헌 4 참조).

<88> 그리고, 종래에는, 비유전율이 작은 균질한 유전체층을 갖는 가스 방전 표시 디바이스의 제조를 가능하게 하기 위하여, X 및 Y 전극의 배열을 끝낸 단계 이후의 기판 구조체의 표면에, 유전체층으로서 플라즈마 기상 성장법에 의해 성막의 베이스면을 등방적으로 덮을 뿐만 아니라 압축 응력을 갖는 규소 화합물로 이루어지는 층을 형성하는 것도 제안되어 있다(예를 들면, 특허문헌 5 참조).

발명이 이루고자 하는 기술적 과제

<89> 도 4는 도 3에 도시한 전극 형상의 변형예를 도시한 플라즈마 디스플레이 패널의 평면도이고, 도 5는 도 3에 도시한 전극 형상의 다른 변형예를 도시한 플라즈마 디스플레이 패널의 평면도이다.

<90> 도 4 및 도 5에 도시한 바와 같이, 종래의 PDP는, 예를 들면, 행 방향으로 연장되는 전극부 본체(예를 들면, 도 4 또는 도 5에서 24-1, 25-1; 24-2, 25-2)로부터 열 방향으로 연장되는 돌출부(도 4에서 62-1, 63-1; 62-2, 63-2 또는 도 5에서 64-1, 65-1; 64-2, 65-2)를 가지며, 열 방향으로 인접하는(대향하는) 다른 돌출부(도 4에서 63-1, 62-1; 63-2, 62-2 또는 도 5에서 65-1, 64-1; 65-2, 64-2)와 방전 갭(DG)을 형성하도록 되어 있다.

<91> 여기에서, 도 4 및 도 5에 도시한 바와 같은 전극 구조는 돌출부를 갖는 전극 중에서도 방전 갭(DG) 부근의 전극 면적이 크게(폭이 넓게) 되고, 또한 방전 갭으로부터 떨어진 부위에서는 전극 면적이 작게(폭이 좁게) 되는 형상으로 되어 있다. 이하, 도 4에 도시한 표시 전극(X 또는 Y 전극(7))을 T자 전극이라 부르고, 또한, 도 5에 도시한 표시 전극을 사다리꼴 전극이라 부르기로 한다.

<92> 도 4에 도시한 T자 전극 및 도 5에 도시한 사다리꼴 전극은 방전 갭(DG) 부근의 전극 면적이 크기 때문에 방전 개시 전압을 저감할 수 있으며, 아울러 전극 전체적으로는 면적이 작기 때문에 방전 전류를 억제할 수 있다. 따라서, 이들 전극은 방전 개시 전압을 낮게 함과 아울러, 방전 전류를 저감할 수 있다는 특징을 갖고 있다.

<93> 또한, 도 2에 도시한 유전체층(26)은 PDP를 구성하는 재료의 하나로, AC 구동을 위하여 도전성의 전극을 방전 공간으로부터 절연하는 역할을 수행하고 있다. 이 유전체층(26)에는 일반적으로 두께 30~40㎛ 정도의 저융점 글래스가 사용된다. 또한, 예를 들면, 전술한 특허문헌 2 및 특허문헌 5에 기재된 바와 같이, 종래에는 플라즈마 기상 성장법 등을 사용하여 유전체층을 얇게 형성하는 기술이 확립되어 있다.

<94> 그러나, 종래의 T자 전극 및 사다리꼴 전극에서, 유전체층(26)의 두께를 종래보다도 얇게 형성하면, 구동 마진을 취할 수 없다는 문제가 생긴다. 즉 유전체층의 두께가 얇아지면, 방전 개시 전압은 전극의 형상에 그다지 의존하지 않고 저감하지만, 유지 방전 전압은 거의 저감하지 않기 때문에, 구동 전압을 저감할 수 없으며, 구동 마진도 작아지고, 안정되게 구동할 수 없게 된다.

<95> 구체적으로, 이 문제를, 도 4에 도시한 T자 전극을 사용한 PDP를 참조하여 개념적으로(강조하여) 설명한다. 예를 들면, 제조 시에서 유전체층의 막 두께 등이 패널의 각 부위에서 불규칙적이면, 어떤 방전 셀(CE1)에서는 대향하는 T자 전극의 선단(도 6에서의 폭넓은 돌출부(71)) 사이에서만 방전(DA1)이 유지되고, 다른 방전 셀(CE2)에서는 대향하는 T자 전극의 선단뿐만 아니라 버스 전극까지도 포함하는(도 6에서의 전극부 본체(70)) 사이에서 방전(DA2)이 유지된다. 이와 같이, 패널 내에서 상이한 강도로 방전하는 방전 셀이 존재함으로써, 발광 휘도가 장소에 따라서 서로 다르게 된다.

<96> 이와 같은 경우, 예를 들면, 유지 방전 펄스의 전압을, 모든 방전 셀에서 동일한 강도의 방전을 발생, 즉 도 6의 전극 본체부(70)를 포함하는 방전을 발생시킬 수 있는 전압으로 설정해야만 하고, 이 설정 범위가 한정되어 구동 마진이 저하되고 안정되게 구동할 수 없게 된다. 그 결과, 구동 전압을 저감할 수 없으며, 또한 양산 공정에서의 패널 특성의 변동에 민감해져, 안정되게 PDP를 공급할 수 없다는 문제도 생긴다.

<97> 또한, 구동 전압을 저감할 수 없기 때문에, 안정되게 구동할 수 없으며, 보다 유효하게 자외선을 방출하여 고휘도 및 고발광 효율을 실현하기 위한 방전 가스를 사용할 수 없다는 문제도 생기게 된다.

<98> 본 발명은 구동 마진을 충분히 확보함과 아울러, 저전압에서 안정되게 구동할 수 있는 플라즈마 디스플레이 패널의 제공을 목적으로 한다. 또한, 본 발명은 이 구동 마진을 충분히 확보함과 아울러, 저전압에서 안정되게 구동할 수 있는 플라즈마 디스플레이 패널을 사용함으로써, 고휘도 및 고발광 효율의 플라즈마 디스플레이 장치의 제공을 목적으로 한다.

발명의 구성 및 작용

<99> 본 발명의 제1 형태에 따르면, 적어도, 표시 전극, 이 표시 전극을 덮는 유전체층, 격벽 및 방전 공간을 가지며, 이 방전 공간 내에 방전 가스를 봉입하여 복수 개의 방전 셀을 구성하고,

<100> 상기 각 방전 셀에서, 상기 표시 전극은 행 방향으로 연장되는 전극부 본체로부터 열 방향으로 연장되는 돌출부를 구비하며, 이 돌출부가 인접하여 쌍으로 되는 다른 표시 전극의 돌출부와 방전 갭을 형성하는 플라즈마 디스플레이 패널로서, 상기 돌출부는 행 방향으로 2종류의 폭을 갖는 제1 돌출부와 제2 돌출부를 구비하며, 상기 전극부 본체측의 상기 제1 돌출부에 대한 상기 방전 갭측의 상기 제2 돌출부의 폭의 비를 Y라고 하고, 상기 유전체층의 두께를 X[㎛]로 했을 때, $Y \leq 0.2 \cdot X$, 및 $X \leq 20$, 및 $Y \geq 0.5$를 만족하는 것을 특징으로 하는 플라즈마 디스플레이 패널이 제공된다.

<101> 본 발명의 제2 형태에 따르면, 적어도, 표시 전극, 이 표시 전극을 덮는 유전체층, 격벽 및 방전 공간을 가지며, 이 방전 공간 내에 방전 가스가 봉입되고, 상기 각 방전 셀에서, 상기 표시 전극은 행 방향으로 연장되는 전극부 본체로부터 열 방향으로 연장되는 돌출부를 구비하며, 이 돌출부가 인접하여 쌍으로 되는 다른 표시 전극의 돌출부와 방전 갭을 형성하는 플라즈마 디스플레이 패널로서, 상기 돌출부는 대략 사다리꼴 형상부를 구비하며, 상기 돌출부의 사다리꼴 형상부의 하부 바닥에 대한 상부 바닥의 비를 Y라고 하고, 상기 유전체층의 두께를 X[㎛]로 했을 때, $Y \leq (0.4 \times X)^{1/2}$, 및 $X \leq 20$, 및 $Y \geq 0.5$를 만족하는 것을 특징으로 하는 플라즈마 디스플레이 패널이 제공된다.

<102> 본 발명의 제3 형태에 따르면, 적어도, 표시 전극, 이 표시 전극을 덮는 유전체층, 격벽 및 방전 공간을 가지며, 이 방전 공간 내에 방전 가스를 봉입하여 복수 개의 방전 셀을 구성하고, 상기 각 방전 셀에서, 상기 표시 전극은 행 방향으로 연장되는 전극부 본체로부터 열 방향으로 연장되는 돌출부를 구비하며, 이 돌출부가 인접하여 쌍으로 되는 다른 표시 전극의 돌출부와 방전 갭을 형성하는 플라즈마 디스플레이 패널로서, 상기 표시 전극은 단책 형상으로 하고, 상기 유전체층을 비유전율이 10이하인 유전체로 형성함과 아울러, 상기 유전체층의 막 두께를 10㎛이하로 한 것을 특징으로 하는 플라즈마 디스플레이 패널이 제공된다.

<103> 본 발명의 제4 형태에 따르면, 적어도, 표시 전극, 이 표시 전극을 덮는 유전체층, 격벽 및 방전 공간을 가지며, 이 방전 공간 내에 방전 가스를 봉입하여 복수 개의 방전 셀을 구성하고, 상기 각 방전 셀에서, 상기 표시 전극은 행 방향으로 연장되는 전극부 본체로부터 열 방향으로 연장되는 돌출부를 구비하며, 이 돌출부가 인접하여 쌍으로 되는 다른 표시 전극의 돌출부와 방전 갭을 형성하는 플라즈마 디스플레이 패널로서, 상기 각 방전 셀에서, 유효하게 방전이 퍼지는 영역의 상기 플라즈마 디스플레이 패널 정면에서 본 면적을 유효 방전 면적이라고 하고, 상기 각 방전 셀에서, 유효하게 방전이 퍼지고, 아울러 전극이 존재하는 영역의 면적을 유효 전극 면적으로 했을 때, 상기 유효 방전 면적에 대한 상기 유효 전극 면적의 비를 Z라고 하고, 상기 유전체의 비유전율을 εr로 했을 때에, $3 \leq \varepsilon r \leq 14$, 및 $0.15 \leq Z \leq 0.8$, 및 $-0.0614 \cdot \varepsilon r + 0.47 \leq Z \leq -0.0614 \cdot \varepsilon r + 1.46$을 만족하는 것을 특징으로 하는 플라즈마 디스플레이 패널이 제공된다.

<104> 본 발명의 제5 형태에 따르면, 플라즈마 디스플레이 패널과, 이 플라즈마 디스플레이 패널의 상기 각 방전 셀을 구동하는 드라이버와, 이 드라이버를 제어하는 제어 회로를 구비하는 플라즈마 디스플레이 장치로서, 상기 플라즈마 디스플레이 패널이 전술한 본 발명의 제1 내지 제4 형태 중 어느 한 구성을 구비하는 것을 특징으로 하는 플라즈마 디스플레이 장치가 제공된다.

<105> 본 발명은 유전체층의 두께, 전극 형상, 방전 가스의 조성, 그리고 유전체의 비유전율, 유효 방전 면적, 유효 전극 면적 등의 여러 요소를 적절히 설정함으로써, 구동 마진을 충분히 확보함과 아울러, 저전압에서 안정되게 구동할 수 있으며, 고휘도 및 고발광 효율의 플라즈마 디스플레이 패널 및 플라즈마 디스플레이 장치를 제공하고자 하는 것이다.

<106> 먼저, 본 발명에 따른 플라즈마 디스플레이 패널 및 플라즈마 디스플레이 장치의 실시예를 상세히 설명하기 전에, 본 발명의 원리 구성을 설명한다.

<107> 도 6은 본 발명에 따른 플라즈마 디스플레이 패널의 일 실시예에서의 1개의 셀의 전극 형상의 예를 도시한 도면이고, 도 7은 본 발명이 적용되는 플라즈마 디스플레이 패널에서, 유전체층(26)의 두께를 변화시켰을 때의 방전 개시 전압과 유지 방전 전압의 측정 결과를 도시한 도면이다.

<108> 도 6에 도시한 바와 같이, 표시 전극(X 또는 Y 전극)(7)은 전극부 본체(70)로부터 대향하는 표시 전극측으로 연장된 2종류의 폭을 갖는 돌출부(71 및 72)로 구성되어 있다.

<109> 도 7은 방전 갭측의 돌출부(71)(돌출부 B) 및 전극부 본체(70)측의 돌출부(72)(돌출부 A)에서, 돌출부(72)의 폭

에 대한 돌출부(71)의 폭의 비를 Y라고 했을 때, 돌출부 B(71)의 폭이 150㎛이고 돌출부 A(72)의 폭이 50㎛, 즉 Y=돌출부 B/돌출부 A=150㎛/50㎛=3인 전극 구조에서, X 전극과 Y 전극 사이의 방전 개시 전압 및 유지 방전 전압을, 40㎛, 20㎛, 10㎛ 및 5㎛의 유전체층의 두께(유전체 막 두께)에 대하여 측정한 결과를 Y=1(돌출부 A 및 돌출부 B)의 폭이 100㎛로 동일)인 경우와 함께 나타내고 있다. 한편, 돌출부 A 및 돌출부 B의 폭이 Y=1로 동일하게 되는 표시 전극(후술하는 도 10에 도시한 전극)을 단책 전극이라고 부른다.

<110> 여기에서, 방전 개시 전압이란, 셀 내의 벽 전하가 0V일 때의 방전이 발생하는 전압의 임계값이고, 또한 유지 방전 전압이란, 방전 발생 후에 안정되게 지속 방전하는 전압의 임계값이다. 이 방전 개시 전압과 유지 방전 전압의 차가 X 전극과 Y 전극 사이의 구동 마진으로 된다.

<111> 도 7에 도시한 바와 같이, Y=3인 표시 전극에서, 유전체층의 두께가 얇아지면 방전 개시 전압은 저하되지만, 유지 방전 전압에 대해서는 유전체층의 두께가 얇아지더라도 저하되지 않는다.

<112> 마찬가지로, 돌출부 A 및 돌출부 B의 폭이 100㎛로 동일하고, 즉 Y=1인 표시 전극에서, 방전 개시 전압은, Y=3의 표시 전극과 마찬가지로 유전체층의 두께가 얇아짐에 따라 감소하지만, 유지 방전 전압은, Y=3의 표시 전극과는 달리 유전체층의 두께가 얇아짐에 따라서 감소한다.

<113> 이상의 결과에 의해, Y=3일 때에는 유전체층의 두께가 얇아짐에 따라서 구동 마진이 감소하기 때문에, 안정되게 구동할 수 없다. 또한, 돌출부 A와 돌출부 B의 길이를 동일하게 하면, 즉 Y=1로 하면, 유전체층의 두께를 얇게 하더라도 구동 마진이 감소하지 않고, 안정되게 구동할 수 있다.

<114> 전술한 표시 전극의 형상의 차이에 의해, 유전체층(26)의 두께와 관련하여 구동 마진이 변화하는 원인을 알아보고, 그 결과를 다음에 나타낸다.

<115> 도 8은 X=10㎛, Y=3의 조건에서의 T자 전극의 보호막 표면 상의 전위 분포의 시뮬레이션 결과를 도시한 도면이고, 도 9는 X=35㎛, Y=3의 조건에서의 T자 전극의 보호막 표면 상의 전위 분포의 시뮬레이션 결과를 도시한 도면이고, 그리고 도 10은 X=10㎛, Y=1의 조건에서의 단책 전극의 보호막 표면 상의 전위 분포의 시뮬레이션 결과를 도시한 도면이다. 여기에서, X는 유전체층의 두께(㎛)를 나타내고, 또한 Y는 돌출부 B(㎛)/돌출부 A(㎛)를 나타내고 있다.

<116> 도 8에 도시한 바와 같이, X=10㎛, Y=3인 T자 전극에서는, 전위 분포가 전극 형상을 강하게 반영한다. 그리고, 보호막 표면에 형성되는 벽 전하가 전극 형상을 반영하기 때문에, 유지 방전이 불안정하게 되어, 방전 개시 전압만큼 유지 방전이 저감하지 않는다.

<117> 또한, 도 9에 도시한 바와 같이, 유전체층의 두께가 두꺼운(X=35㎛) T자 전극에서는, 보호막 표면 상의 전위가 공간적으로 둔해지기 때문에, 안정되게 유지 방전을 행할 수 있다.

<118> 또한, 유전체층의 두께가 얇을(X=10㎛) 때에, 도 10에 도시한 바와 같은 단책 형상의 전극(단책 전극)으로 하면, 안정되게 유지 방전을 행할 수 있다. 여기에서, 도 9 및 도 10의 전위 분포를 비교하면, 매우 유사하다는 것을 알 수 있다. 그 결과, 방전 소자도 유사하게 된다고 생각되어진다.

<119> 전술한 바와 같은, 전위 분포의 시뮬레이션(계산)을, X 및 Y의 함수로서 계산한 결과, $Y \leq 0.2 \cdot X$, 및 $X \leq 20$, 및 $Y \geq 0.5$를 만족할 때, 구동 마진을 확보할 수 있는 전위 분포라는 결론에 도달하였다. 이것을 도시하면, 도 11과 같이 된다.

<120> 즉, 도 11은 본 발명에 따른 플라즈마 디스플레이 패널에서의 전극 부분에 요구되는 요건을 도시한 도면으로, 도 11에서 크로스 해칭 부분 내의 영역이 PDP를 안정되게 구동할 수 있는 조건이라고 할 수 있다.

<121> 이하, 본 발명에 따른 플라즈마 디스플레이 패널 및 플라즈마 디스플레이 장치의 실시예를, 첨부한 도면을 참조하여 상세히 설명한다.

<122> (실시예)

<123> 전술한 도 10에 도시한 단책 전극, 즉 돌출부 A 및 돌출부 B의 폭이 동일(Y=1)하게 되는 전극에 대하여, 예를 들면, 10㎛의 두께(X=10)의 SiO_2막(비유전율 εr은 3~5)을 유전체층(26)으로서 사용하면, 도 11에 도시한 조건을 충분히 만족하고, 구동 마진을 충분히 확보할 수 있다. 한편, 유전체층(26)의 두께를, 전술한 바와 같이 SiO_2막으로 10㎛으로 얇게 형성함으로써, 동일한 휘도를 얻는 경우에는 저전압 구동이 가능해지고, 또는 동일한 전압에서 구동하는 경우에는 보다 고휘도의 표시가 가능해진다.

<124> 도 12는 본 발명에 따른 플라즈마 디스플레이 패널에서의 표시 전극의 일변형예를 도시한 도면이다. 전술한 바와 같이, 표시 전극(X 또는 Y)은 단책 전극으로서 구성할 수 있지만, 도 12에 도시한 바와 같이, 돌출부를 사다리꼴 형상으로 할 수도 있다. 여기에서, 사다리꼴이란 평행한 대변이 적어도 1조 있는 사각형을 말한다.

<125> 도 12에 도시한 바와 같이, 돌출부를 사다리꼴 형상으로 한 경우, 상부 바닥(73) 및 하부 바닥(74)의 폭의 비에 주목하고, 전술한 돌출부 B/돌출부 A로 도시한 Y로서는, 전극부 본체(70)측의 행 방향의 폭(74), 즉 하부 바닥의 폭에 대한, 방전 갭측의 행 방향의 폭(73), 즉 상부 바닥의 폭의 비, 즉 상부 바닥(㎛)/하부 바닥(㎛)을 사용한다.

<126> 구체적으로, 상부 바닥의 폭이 140㎛이고 하부 바닥의 폭이 50㎛, 즉 Y=2.8인 표시 전극에서, X전극과 Y전극 사이의 방전 개시 전압 및 유지 방전 전압을, 40㎛, 20㎛, 10㎛ 및 5㎛의 유전체층의 두께에 대하여 측정한 결과를 도 13에 도시한다.

<127> 즉, 도 13은 도 12에 도시한 표시 전극에서, X 및 Y를 변화시켜서 방전 개시 전압과 유지 방전 전압을 측정한 결과를 도시한 도면이다.

<128> 도 13에 도시한 바와 같이, Y=2.8일 때에는, 유전체층의 두께가 얇아지면, 방전 개시 전압은 저감하지만, 유지 방전 전압에 대해서는 유전체층의 두께가 얇아지더라도 거의 저하되지 않는다. 특히, 유전체층의 두께가 20㎛ 이하인 영역에서 그 경향은 강해진다. 한편, 이 사다리꼴 형상의 표시 전극은 T자 전극의 경우와는 달리, 유전체층의 두께에 대한 변화의 비율이 선형이 아니다.

<129> 도 13은 상부 바닥 및 하부 바닥의 폭이 120㎛로 동일하고, 즉 Y=1의 전극에서 방전 개시 전압 및 유지 방전 전압을 측정한 결과도 도시하고 있다.

<130> 도 13에 도시한 바와 같이, Y=1의 경우, Y=2.8일 때와 마찬가지로, 방전 개시 전압은 유전체층의 두께가 얇아짐에 따라서 감소하지만, 유지 방전 전압은 Y=2.8일 때와 달리, 유전체층의 두께가 얇아짐에 따라서 저하한다.

<131> 이상의 결과로부터, Y=2.8일 때에는 유전체층의 두께가 얇아짐에 따라서 구동 마진이 감소하고, 안정되게 구동할 수 없게 된다. 그런데, 돌출부 A와 돌출부 B의 길이를 동일하게 하면, 즉 상부 바닥과 하부 바닥의 폭을 동일하게 하여 Y=1로 하면, 유전체층의 두께를 얇게 하더라도 구동 마진이 감소하지 않고, 안정되게 구동할 수 있다.

<132> 유전체층의 두께 X 및 상부 바닥과 하부 바닥의 폭의 비 Y의 값을 변화시켜서 보호막 표면 상의 전위 분포를 계산한 결과, 본 사다리꼴 형상의 표시 전극도, T자 전극과 마찬가지로, 유전체층의 두께가 두꺼울 때에는 보호막 표면 상의 전위가 공간적으로 둔해지기 때문에 Y가 큰 전극이더라도 안정되게 유지 방전할 수 있지만, 유전체층의 두께가 얇아지면 전극 형상을 최적화하지 않으면 안정되게 유지 방전할 수 없다.

<133> 이상으로부터, 유전체층(26)의 두께를 X(㎛)로 하여, $Y \leq (0.4 \cdot X)^{1/2}$, 및 $X \leq 20$, 및 $Y \geq 0.5$를 만족할 때, 구동 마진을 확보할 수 있는 전위 분포이다. 이것을 도시하면, 도 11과 같이 된다.

<134> 즉 도 14는 도 12에 도시한 표시 전극에서의 X 및 Y의 관계를 도시한 도면이고, 도 14에서 크로스 해칭 부분 내의 영역이 PDP를 안정되게 구동할 수 있는 조건이라고 말할 수 있다.

<135> 도 15는 본 발명에 따른 플라즈마 디스플레이 패널의 변형예를 도시하고, 도 1의 분해 사시도에서의 방향 D3에서 본 플라즈마 디스플레이 패널의 전극 형상을 도시한 평면도이다.

<136> 도 15에 도시한 바와 같이, 본 변형예의 플라즈마 디스플레이 패널은 열 방향으로 연장되는 격벽(31)에 더하여, 행 방향으로 연장되는 격벽(31-2)(가로 격벽이라고도 부름)을 구비하고 있다. 이 가로 격벽은 방전 갭과는 반대측의 갭에서의 오방전을 방지함과 아울러, 방전 갭측의 영역을 유효하게 사용하기 위하여 형성하는 것이다.

<137> 이 도 15에 도시한 구조에서, 유전체층의 두께 및 전극 형상을 변화시켜, 보호막 표면 상의 전위 분포를 계산한 결과, 격벽(31-2)이 없는 경우와 마찬가지의 결과를 얻을 수 있다. 따라서, 격벽(31-2)이 존재하더라도, 전술한 유전체층의 두께 및 전극 형상의 관계가 성립한다.

<138> 또한, 격벽(31) 및 행 방향으로 연장되는 격벽(31-2)으로 둘러싸인 개개의 셀의 구조에 대하여, 인접하는 격벽(31)끼리 사이의 폭이, 방전 갭의 중심으로부터 열 방향으로 멀어질 수록 좁아지도록 형성되어 있더라도, 전술한 유전체층의 두께 및 전극 형상의 관계가 성립한다.

<139> 도 16은 본 발명에 따른 플라즈마 디스플레이 패널의 다른 변형예를 도시하고, 도 1의 분해 사시도에서의 방향

D3에서 본 플라즈마 디스플레이 패널의 전극 형상을 도시한 평면도이다.

<140> 또한, 도 16에 도시한 바와 같이, 본 변형예의 플라즈마 디스플레이 패널은 X 버스 전극 및 Y 버스 전극(66-1, 66-2, …)으로서 공통적으로 이용하는 구조로 되어 있으며, 버스 전극(66-1, 66-2, …)을 사이에 두고, 돌출부의 페어(예를 들면, 68-1 및 67-2)가 열 방향으로 연장되는 형태로 되어 있다.

<141> 이 도 16에 도시한 구조에서 유전체층의 두께 및 전극 형상을 변화시켜, 보호막 표면 상의 전위 분포를 계산한 결과, 도 16과 같이 버스 전극을 공통적으로 이용하는 구조에서도, X 버스 전극 및 Y 버스 전극을 개별적으로 이용하는 구조와 유사한 결과를 얻을 수 있다. 따라서, 버스 전극을 공통적으로 이용하더라도, 전술한 유전체층의 두께 및 전극 형상의 관계가 성립한다.

<142> 이상, 도 15 및 도 16에 도시한 변형예에서는, 예로서 T자 전극이 도시되어 있으나, 사다리꼴 전극이더라도 유사한 결과가 얻어졌다.

<143> 도 17~도 19는 도 12에 도시한 표시 전극의 다른 변형예를 도시한 도면이다.

<144> 도 17에 도시한 표시 전극은 전극의 일부를 절삭한 형태로서, 방전 갭 부근의 일부가 절삭되어 있지만, 전체적인 형상으로서는 사다리꼴 형상으로 되어 있다. 보호막 표면 상의 전위 분포도 사다리꼴 형상의 것과 유사하며, 도 14에 도시한 유전체층의 두께 및 전극 형상의 관계가 성립한다.

<145> 도 18에 도시한 표시 전극은 사다리꼴과 장방형(상부 바닥과 하부 바닥의 비가 1)을 조합한 형상으로서, 방전 갭 부근의 면적이 크고, 효과는 도 12에 도시한 사다리꼴 형상의 것과 유사하다. 한편, 유지 방전 전압을 조사한 바, 도 12에 도시한 사다리꼴 형상과 도 18에 도시한 형상은 방전 갭이 동일하고, 면적이 동일하면, 도 14에 도시한 유전체층의 두께 및 전극 형상의 관계가 성립한다.

<146> 도 19에 도시한 전극 구조는 전극의 가장자리를 매끄럽게 연결한 형태로 되어 있다. 일례로서 도 17과 도 18의 구조를 조합한 형태를 매끄럽게 한 것을 도시하였으나, 일반적으로 그 구조에 의하지 않고, 그 가장자리가 곡선으로 매끄럽게 연결되어 있더라도, 도 14에 도시한 유전체층의 두께 및 전극 형상의 관계가 성립한다.

<147> 도 20은 본 발명에 따른 플라즈마 디스플레이 패널의 일실시예에서의 Xe의 조성비의 함수로서 구동 전압 및 발광 효율을 측정한 결과를 도시한 도면이다. 구체적으로, 도 20은 돌출부가 Y=1인 형상을 갖는 전극에서, 방전 개시 전압과 유지 방전 전압에 의해 결정되는 구동 전압(대략 방전 개시 전압 및 유지 방전 전압의 중간점), 및 상기 구동 전압에서 구동시켰을 때의 발광 효율을, 방전 가스로서 Xe 조성비(%)를 변화시켜서 측정한 결과를 도시한 것이다. 한편, 측정은 유전체층의 두께, 즉 X(㎛)가 35㎛ 및 5㎛인 것으로 행하였다.

<148> 도 20에 도시한 바와 같이, 예를 들면 전술한 SiO_2막을 유전체층으로서 사용함으로써, 유전체층의 두께 X를 35㎛ 내지 5㎛로 얇게 할 수 있으며, 또한, 전술한 바와 같이 전극 형상을 최적화함으로써 구동 마진을 충분히 확보할 수 있기 때문에, Xe 조성비가 4%(60kPa)인 조건에서, 구동 전압을 60V 저감하는 것이 가능하다는 것을 알 수 있다. 이 결과는 전술한 바와 같이, 유전체층의 두께와 전극 형상을 최적화한 결과라는 것은 명백하다.

<149> 여기에서, 방전 가스 내의 조성비는 다음과 같이 정의되고, 또한 측정된다. 먼저, 방전 가스 내의 임의의 성분을 #이라 할 때, #의 조성비를

수학식 1

<150> $$\#\text{의 조성비} = N\#/Nt$$

<151> 로 정의한다. 여기에서, N#은 단위 체적의 방전 가스 내의 # 성분 입자(원자, 분자)의 갯수이고, 단위는 예를 들면 m^{-3}으로 표현한다. 마찬가지로, Nt는 단위 체적의 방전 가스 내의 전체 입자(원자, 분자)의 갯수이고, 단위는 예를 들면 m^{-3}으로 표시한다.

<152> 상기 정의는 물리 법칙에 따라서 다음과 같이 표현되고, 그리고 측정할 수 있다. 즉

수학식 2

<153> $$\#\text{의 조성비} = P\#/Pt$$

<154> 로서, P#은 방전 가스 내의 # 성분 가스의 분압력(分壓力), 또한 Pt는 방전 가스의 전압력(全壓力)이다. 분압

력 및 전압력은 예를 들면 Pa의 단위로 표현할 수 있다. 전압력은 압력계로 측정하는 것이 가능하고, 각 성분의 분압력 및 전압력은 예를 들면 질량 분석기에 의해 가스 성분을 분석함으로써 측정할 수 있다.

<155> 도 20에 도시한 바와 같이, Xe 조성비가 4%에서, 구동 전압을 낮게 할 수 있는 것에 의해 발광 효율이 약 1.2배 향상된다. 또한, Xe 조성비가 증대되면 구동 전압이 상승하지만, 발광 효율도 상승하는 것을 알 수 있다. X=35㎛이고 Xe 조성비가 4%인 조건과 비교하여, X=5㎛이고 Xe 조성비 50%인 조건에서는, 발광 효율이 약 2배로 된다.

<156> Xe 조성비의 증대와 구동 전압 상승의 관계를 보면, X=5㎛이고 Xe 조성비 50%인 조건에서, X=35㎛이고 Xe 조성비 4%인 조건과 동등한 전압에서 구동할 수 있다는 것을 알 수 있다. 즉 유전체층의 두께와 전극 형상의 최적화에 의해, 구동 전압이 저감한 만큼을 Xe 조성비의 증가로 분담함으로써, 종래와 동일한 구동 전압에서 발광 효율을 현저히 증가시킬 수 있다.

<157> 상기 실험은 60kPa에서 행하고, 방전 가스로서 Xe 가스 이외에 Ne 가스를 버퍼 가스로서 봉입하였다. 상기 가스의 압력을 40hPa로부터 80hPa까지 변화시키더라도, 또한 상기 버퍼 가스에 He 또는 Kr, Ar 등이 포함되어 있더라도, 전술한 본 발명의 유전체층의 두께 및 전극 형상의 최적화에 의해, 구동 전압의 저감 효과를 얻을 수 있으며, Xe의 조성비에 따라서 발광 효율이 향상되는 효과는 변하지 않게 된다.

<158> 이것은 관점을 바꾸면, 구동 전압의 증가를 억제하게 되고, 구동 회로의 내압의 증가, 즉 구동 회로의 생산 코스트 증대를 억제하면서, 발광 효율을 증가시키는 것이 가능하다는 것은 명백하다. 또한, 발광 효율의 향상, 즉 휘도에 대한 방전 효율의 향상은 설계의 자유도가 증가하고, 또한 휘도의 향상으로 이어진다.

<159> 이와 같이, Xe 조성비가 4% 내지 50%에서, 전술한 유전체층의 두께와 전극 형상의 최적화에 의해, 고휘도, 즉 밝고 깨끗한 플라즈마 디스플레이 패널 및 플라즈마 디스플레이 장치를 저가격으로 제공하는 것이 가능해진다.

<160> 도 21은 플라즈마 디스플레이 장치의 일례의 전체 구성을 개략적으로 도시한 블록도이다.

<161> 플라즈마 디스플레이 장치(100)는 PDP(110)와, 이 PDP(110)의 각 셀을 구동하기 위한 X측 공통 드라이버(132), Y측 공통 드라이버(133), Y측 스캔 드라이버(134) 및 어드레스 드라이버(135)와, 이들 각 드라이버를 제어하는 제어 회로(로직부)(131)를 구비하고 있다. 제어 회로(131)에는 TV 튜너나 컴퓨터 등의 외부 장치로부터 R, G, B의 3색의 휘도 레벨을 도시한 다치 화상 데이터인 입력 데이터 Din, 도트 클록 CLK 및 각종 동기 신호(수평 동기 신호 Hsync, 수직 동기 신호 Vsync 등)가 입력되고, 상기 입력 데이터 Din, 도트 클록 CLK 및 각종 동기 신호로부터 각각의 드라이버(132～135)에 적합한 제어 신호를 출력하여 소정의 화상 표시를 행하도록 되어 있다.

<162> 제어 회로(131)는 PDP(110)의 휘도 및 소비 전력의 제어를 행하는 휘도/전력 제어부(311), Y측 스캔 드라이버(134)를 통하여 Y 전극의 주사를 제어함과 아울러, X측 공통 드라이버(132) 및 Y측 공통 드라이버(133) 등을 통하여 표시 전극(X 전극 및 Y 전극 사이)에서의 유지 방전을 제어하는 스캔/공통 드라이버 제어부(312), 및 어드레스 드라이버(135)를 통하여 PDP(110)에서 표시하는 데이터를 제어하는 표시 데이터 제어부(313)를 구비하고 있다.

<163> 한편, 도 21에 도시한 플라즈마 디스플레이 장치는 단지 일례로서, 본 발명은 다른 여러가지 플라즈마 디스플레이 장치에 대하여 적용할 수 있음은 물론이다.

<164> 다음으로, 본 발명을, 유전체층을 형성하는 재료의 비유전율 εr과 방전 셀의 유효 방전 면적 S2에 대한 유효 전극 면적 S1의 비 Z(=S1/S2)의 관계에 의거하여 상세히 설명한다.

<165> 플라즈마 디스플레이 패널에서는, 방전 셀의 크기 및 전극의 면적이 휘도, 방전 전류 및 발광 효율에 큰 영향을 주기 때문에, 패널을 설계하는 경우에는, 방전 셀 중에서 유효하게 방전이 퍼지는 면적(유효 방전 면적 S2) 및 전극의 면적(유효 전극 면적 S1)이 중요한 파라미터로 된다.

<166> 도 22는 도 4에 도시한 플라즈마 디스플레이 패널의 1개의 방전 셀(CE0)에서의 유효 방전 면적 S2 및 유효 전극 면적 S1을 도시한 도면이다.

<167> 먼저, 도 22의 (a)에 도시한 바와 같이, 예를 들면 도 4에 도시한 T자 전극을 갖는 방전 셀(CE0)에서, 패널 정면에서 보았을 때에, 격벽(31) 등으로 차폐되지 않고 유효하게 방전이 퍼지고, 아울러 전극이 존재하는 영역의 면적을 유효 전극 면적 S1(=S11+S12)으로 정의한다. 즉 유효 전극 면적 S1은 X전극측 및 Y전극측의 양 전극의 면적을 가산한 것으로 된다.

<168> 또한, 도 22의 (b)에 도시한 바와 같이, 예를 들면, 도 4에 도시한 T자 전극을 갖는 방전 셀(CE0)에서, 패널 정

면에서 보았을 때에, 격벽(31) 등으로 차폐되지 않고 유효하게 방전이 생기는 영역의 면적을 유효 방전 면적 S2로 정의한다.

<169> 여기에서, 도 22의 (a)에서, 전극(22-1 및 23-1)의 면적을 변화시켜, 즉 유효 방전 면적 S2에 대한 유효 전극 면적 S1의 비를 변화시켜서, 휘도, 방전 전류 및 발광 효율을 측정한 것을 도 23에 도시한다. 한편, 도 23은 유전체층으로서 저융점 글래스(납 글래스: 예를 들면, 비유전율 εr은 12~14)를 사용한 것으로, 유전체층의 두께 X는 약 30㎛이다.

<170> 도 23에 도시한 측정 결과는 주파수 60kHz에서 유지 방전된 경우의 것이며, 거의 최고 계조를 표시하고 있으며, 휘도가 1000cd/㎡ 이상으로 설계되어 있다. 그리고, 한층 더 밝은 디스플레이를 제작하기 위해서는, 최고 계조가 최저 1000cd/㎡ 이상이 요망되고 있다.

<171> 도 23으로부터 알 수 있는 바와 같이, 유효 방전 면적에 대한 유효 전극 면적의 비 Z(=S1/S2)가 커짐에 따라서 휘도는 상승한다.

<172> 그런데, 예를 들면 플라즈마 기상 성장법 등에 의해 비유전율 εr의 낮은 유전체층을 형성하고자 하면, 휘도가 저하된다는 문제가 생긴다. 여기에서, 일반적으로 진공의 유전율($8.8542\times10^{-12}\cdot C^{2}\cdot N^{-1}\cdot m^{-2}$)을 ε0라고 하고, 유전체의 특징을 나타내는 유전율을 ε라고 하면, 비유전율 εr은 ε/ε0로 정의된다. 즉 저비유전율로 이루어지는 유전체층으로 형성된 방전 셀의 유전체 용량은 작아지기 때문에, 방전이 생겼을 때에 흐르는 방전 전류가 적어지고, 휘도가 저하된다는 문제가 발생한다.

<173> 따라서, 도 23에 도시한 바와 같이, 전극 면적을 증대시키고 휘도를 향상시킬 필요가 있다. 실제로는, 유효 방전 면적 S2가 발광 효율에 영향을 미치기 때문에, 유효 방전 면적 S2에 대한 유효 전극 면적 S1의 비 Z가 중요한 파라미터로 된다.

<174> 그리고, 비유전율 εr이 8.5와 14인 것을 제작하였다. 이 때, 유전체 용량이 일정하게 되도록 유효 방전 면적에 대한 유효 전극 면적의 비 Z(=S1/S2)를, 각각 0.77 및 0.43으로 변화시킨 것을 제작하였다. 그 결과, 양 측정의 휘도는 동일해졌다.

<175> 도 24는 도 22와는 상이한 방전 셀의 다른 예에서의 유효 방전 면적을 도시한 도면이고, 도 25는 각 방전 셀에서의 유전체층의 비유전율과 유효 방전 면적에 대한 유효 전극 면적의 비의 관계를 도시한 도면이다.

<176> 도 24에 도시한 구조의 방전 셀을 사용하여 측정한 결과를 도시한다. 유전체층의 비유전율 εr은 약 14이고, 유전체층의 두께 X는 약 30㎛이다. 유효 방전 면적에 대한 유효 전극 면적의 비 Z를 0.6 및 0.94로 할당하여 측정하였다.

<177> 도 24에서, 유효 방전 면적에 대한 유효 전극 면적의 비 Z는 휘도는 크게 증가하지만, 발광 효율은 저하된다. 유효 방전 면적에 대한 유효 전극 면적의 비 Z가 0.6일 때의 발광 효율은 1.31m/W이고, 이 이하로 발광 효율이 저하되면 성능의 저하를 초래한다.

<178> 비유전율 εr이 8.5와 14인 것을 제작하였다. 이 때, 유전체 용량이 일정하게 되도록 유효 전극 면적에 대한 유효 전극 면적의 비 Z를 각각 0.56 및 0.94로 변화시켰다. 그 결과, 양자의 휘도는 동일하게 되었지만, 유효 방전 면적에 대한 유효 전극 면적의 비 Z가 0.94인 것은 방전 슬릿이 극히 좁아져, 방전이 불안정하게 되었다. 그리고, 상세히 조사한 결과, 유효 방전 면적에 대한 유효 전극 면적의 비 Z가 0.80이하가 아니면 안정되게 구동할 수 없음을 알 수 있다.

<179> 또한, 전술한 바와 같이, 유효 방전 면적에 대한 유효 전극 면적의 비 Z가 0.6일 때의 발광 효율은 1.31m/W보다도 저하되면 성능의 저하를 초래하기 때문에, 도 25에 도시한 도 24의 유전체층을 도시한 라인 L1 이하이어야 한다.

<180> 도 26은 도 22와는 상이한 방전 셀의 또 다른 예에서의 유효 방전 면적을 도시한 도면으로서, 유전체층은 플라즈마 기상 성장법 등에 의해 비유전율 εr이 3, 4.1 및 8.5인 것을 제작하였다. 유전체층의 두께 X는 10㎛이다. 유효 방전 면적에 대한 유효 전극 면적의 비 Z를 0.51, 0.43 및 0.16으로 할당하여 측정하였다.

<181> 유전율 εr=3의 것은 플라즈마 기상 성장법을 사용하여 유전체층(막)을 고속 성막한 결과 생긴, 기포 등이 혼재하는 저밀도의 막이다. 유전율을 작게 하면, 유전체층의 두께를 얇게 할 수 있다는 메리트가 있다. 그 결과, 휘도는 도 25에 도시한 직선 형상으로 일정하다.

<182> 또한, 도 26의 셀 구조에서, 도 25에 도시한 바와 같이, 유전체 막 두께 5㎛의 것을 작성하고, 비유전율 εr을

3 및 4.1로 하고, 유효 방전 면적에 대한 유효 전극 면적의 비 Z를 0.29 및 0.215로 할당하여 휘도가 일정하게 되는 것을 확인하였다.

<183> 여기에서, 유효 방전 면적에 대한 유효 전극 면적의 비 Z를 이 이상 작게 하고자 했을 때, 투명 전극을 없게 하여 버스 전극만으로 해야 하고, 또한 버스 전극은 제조 상의 한계 때문에 50㎛ 이하로는 할 수 없다. 이러한 요청으로부터 유효 방전 면적에 대한 유효 전극 면적의 비는 0.15가 하한으로 된다(도 25에서의 라인 L2 참조).

<184> 또한, 유전체층의 두께를 5㎛이하로 하고자 하면, 절연 파괴가 일어나게 된다는 문제가 발생한다. 따라서, 도 25에 도시한 5㎛이 유전체층의 두께의 한계로 된다.

<185> 이상을 정리하면, 비유전율 εr과 유효 방전 면적에 대한 유효 전극 면적의 비 Z가 유효한 범위는 도 27에서 사선으로 도시한 영역 RR로 되고, 이 때, 고휘도 및 고발광 효율로 안정되게 구동할 수 있는 플라즈마 디스플레이 패널을 실현할 수 있음을 알 수 있다.

<186> 도 27은 본 발명이 적용되는 플라즈마 디스플레이 패널에서 필요하게 되는 유전체층의 비유전율 및 유효 방전 면적에 대한 유효 전극 면적의 비의 조건을 도시한 도면이다.

<187> 따라서, 유효 방전 면적 S2에 대한 유효 전극 면적 S1의 비를 Z(=S1/S2)로 하고, 유전체층(도 2에서의 참조부호 26)을 형성하는 유전체의 비유전율을 εr로 했을 때에, $3 \leq \varepsilon r \leq 14$, 및 $0.15 \leq Z \leq 0.8$, 및 $-0.0614 \cdot \varepsilon r + 0.47 \leq Z \leq -0.0614 \cdot \varepsilon r + 1.46$을 만족하면, 고휘도 및 고발광 효율로 안정되게 구동할 수 있는 플라즈마 디스플레이 패널을 실현할 수 있다.

<188> 한편, 방전 셀의 종류는 도 22, 도 24 및 도 26에 도시한 것에 한정되는 것은 아니며, 임의의 형상의 방전 셀(예를 들면, 육각형 형상의 방전 셀 등)에 대해서도 유효 방전 면적 S2 및 유효 전극 면적 S1을 정의할 수 있다면, 전술한 조건을 적용함으로써, 고휘도 및 고발광 효율로 안정되게 구동 가능한 플라즈마 디스플레이 패널을 구성하는 것이 가능해진다.

<189> 이상에서, 예를 들면, 비유전율 εr이 4인 유전체로서 SiO_2(비유전율 εr은 3~5)이 있으며, 유전체층(26)을 SiO_2막으로 형성하고, 전술한 조건으로부터 유효 방전 면적에 대한 유효 전극 면적의 비 Z로부터 소정의 면적을 갖는 표시 전극을 규정할 수 있다. 이와 같이, 유전체로서 SiO_2막을 사용하면, 이전에 상세히 설명한 바와 같이 유전체층의 두께 X를 얇게 하여 구동 마진을 충분히 확보함과 아울러, 저전압에서 안정되게 구동할 수 있는 플라즈마 디스플레이 패널을 구성할 수 있으며, 또한 종래의 유전체층으로서 납 글래스를 사용한 것에 비하여 납이 없어 환경을 오염시키지 않는 플라즈마 디스플레이 패널을 제조하는 것도 가능해진다.

<190> 본 발명은 3전극 면방전형의 플라즈마 디스플레이 패널을 비롯한 여러가지 플라즈마 디스플레이 패널 및 플라즈마 디스플레이 장치에 적용할 수 있으며, 플라즈마 디스플레이 장치는, 예를 들면 퍼스널 컴퓨터나 워크스테이션 등의 디스플레이 장치, 평면형의 벽걸이 텔레비젼, 또는 광고나 정보 등을 표시하기 위한 화상 표시 장치로서 이용된다.

발명의 효과

<191> 본 발명에 따르면, 구동 마진을 충분히 확보함과 아울러, 저전압에서 안정되게 구동할 수 있는 플라즈마 디스플레이 패널을 제공할 수 있다. 또한, 본 발명에 따르면, 이 구동 마진을 충분히 확보함과 아울러, 저전압에서 안정되게 구동할 수 있는 플라즈마 디스플레이 패널을 사용함으로써, 고휘도 및 고발광 효율의 플라즈마 디스플레이 장치를 제공할 수 있다.

도면의 간단한 설명

<1> 도 1은 플라즈마 디스플레이 패널의 구조의 일부를 도시한 분해 사시도.

<2> 도 2는 도 1의 분해 사시도에서의 방향 D2에서 본 플라즈마 디스플레이 패널의 주요부 단면도.

<3> 도 3은 도 1의 분해 사시도에서의 방향 D3에서 본 전극 형상의 일례를 도시한 플라즈마 디스플레이 패널의 평면도.

<4> 도 4는 도 3에 도시한 전극 형상의 변형예를 도시한 플라즈마 디스플레이 패널의 평면도.

<5> 도 5는 도 3에 도시한 전극 형상의 다른 변형예를 도시한 플라즈마 디스플레이 패널의 평면도.

<6> 도 6은 본 발명에 따른 플라즈마 디스플레이 패널의 일실시예에서의 1개의 셀의 전극 형상의 예를 도시한 도면.

<7> 도 7은 본 발명이 적용되는 플라즈마 디스플레이 패널에서, 유전체층의 두께를 변화시켰을 때의 방전 개시 전압과 유지 방전 전압의 측정 결과를 도시한 도면.

<8> 도 8은 X=10㎛, Y=3의 조건에서의 T자 전극의 보호막 표면 상의 전위 분포의 시뮬레이션 결과를 도시한 도면.

<9> 도 9는 X=35㎛, Y=3의 조건에서의 T자 전극의 보호막 표면 상의 전위 분포의 시뮬레이션 결과를 도시한 도면.

<10> 도 10은 X=10㎛, Y=1의 조건에서의 단책 전극의 보호막 표면 상의 전위 분포의 시뮬레이션 결과를 도시한 도면.

<11> 도 11은 본 발명에 따른 플라즈마 디스플레이 패널에서의 전극 부분에 요구되는 조건을 도시한 도면.

<12> 도 12는 본 발명에 따른 플라즈마 디스플레이 패널에서의 표시 전극의 일변형예를 도시한 도면.

<13> 도 13은 도 12에 도시한 표시 전극에서, X 및 Y를 변화시켜서 방전 개시 전압과 유지 방전 전압을 측정한 결과를 도시한 도면.

<14> 도 14는 도 12에 도시한 표시 전극에서의 X 및 Y의 관계를 도시한 도면.

<15> 도 15는 본 발명에 따른 플라즈마 디스플레이 패널의 변형예를 도시하고, 도 1의 분해 사시도에서의 방향 D3에서 본 플라즈마 디스플레이 패널의 전극 형상을 도시한 평면도.

<16> 도 16은 본 발명에 따른 플라즈마 디스플레이 패널의 다른 변형예를 도시하고, 도 1의 분해 사시도에서의 방향 D3에서 본 플라즈마 디스플레이 패널의 전극 형상을 도시한 평면도.

<17> 도 17은 도 12에 도시한 표시 전극의 제1 변형예를 도시한 도면(그 1).

<18> 도 18은 도 12에 도시한 표시 전극의 제2 변형예를 도시한 도면(그 2).

<19> 도 19는 도 12에 도시한 표시 전극의 제3 변형예를 도시한 도면(그 3).

<20> 도 20은 본 발명에 따른 플라즈마 디스플레이 패널의 일실시예에서의 Xe의 조성비의 함수로서 구동 전압 및 발광 효율을 측정한 결과를 도시한 도면.

<21> 도 21은 본 발명에 따른 플라즈마 디스플레이 장치의 일례의 전체 구성을 개략적으로 도시한 블록도.

<22> 도 22는 도 4에 도시한 플라즈마 디스플레이 패널의 1개의 방전 셀에서의 유효 방전 면적 및 유효 전극 면적을 도시한 도면.

<23> 도 23은 도 22의 방전 셀에서, 유효 방전 면적에 대한 유효 전극 면적의 비를 변화시켰을 때의 휘도, 방전 전류 및 발광 효율의 측정 결과를 도시한 도면.

<24> 도 24는 도 22와는 상이한 방전 셀의 다른 예에서의 유효 방전 면적을 도시한 도면.

<25> 도 25는 각 방전 셀에서의 유전체층의 비유전율과 유효 방전 면적에 대한 유효 전극 면적의 비의 관계를 도시한 도면.

<26> 도 26은 도 22와는 상이한 방전 셀의 또 다른 예에서의 유효 방전 면적을 도시한 도면.

<27> 도 27은 본 발명이 적용되는 플라즈마 디스플레이 패널에서 요구되는 유전체층의 비유전율 및 유효 방전 면적에 대한 유효 전극 면적의 비의 조건을 도시한 도면.

<28> <도면의 주요 부분에 대한 부호의 설명>

<29> 10 : 플라즈마

<30> 21 : 전면 글래스 기판

<31> 22-1, 22-2 : X 전극

<32> 23-1, 23-2 : Y 전극

<33> 24-1, 24-2 : X 버스 전극

<34> 25-1, 25-2 : Y 버스 전극

<35> 26 : 유전체층 또는 유전체막

<36> 27 : 보호막

<37> 28 : 배면 글래스 기판

<38> 29 : A전극

<39> 30 : 유전체층

<40> 31, 31-2 : 격벽(리브)

<41> 32 : 형광체

<42> 33 : 방전 공간

<43> 62-1, 62-2, 64-1, 64-2, 67-1, 67-2, 68-1, 68-2 : X 전극(돌출부)

<44> 63-1, 63-2, 65-1, 65-2 : Y 전극(돌출부)

<45> 66-1, 66-2 : 버스 전극

<46> 7 : 표시 전극

<47> 70 : 전극부 본체

<48> 71 : 돌출부 B

<49> 72 : 돌출부 A

<50> 73 : 상부 바닥

<51> 74 : 하부 바닥

<52> 100 : 플라즈마 디스플레이 장치

<53> 110 : 플라즈마 디스플레이 패널(PDP)

<54> 131 : 제어 회로(로직부)

<55> 132 : X측 공통 드라이버

<56> 133 : Y측 공통 드라이버

<57> 134 : Y측 스캔 드라이버

<58> 135 : 어드레스 드라이버

<59> CE, CE0, CE1, CE2 : 방전 셀

<60> S1: 유효 전극 면적

<61> S2: 유효 방전 면적

<62> X : 유전체층의 두께

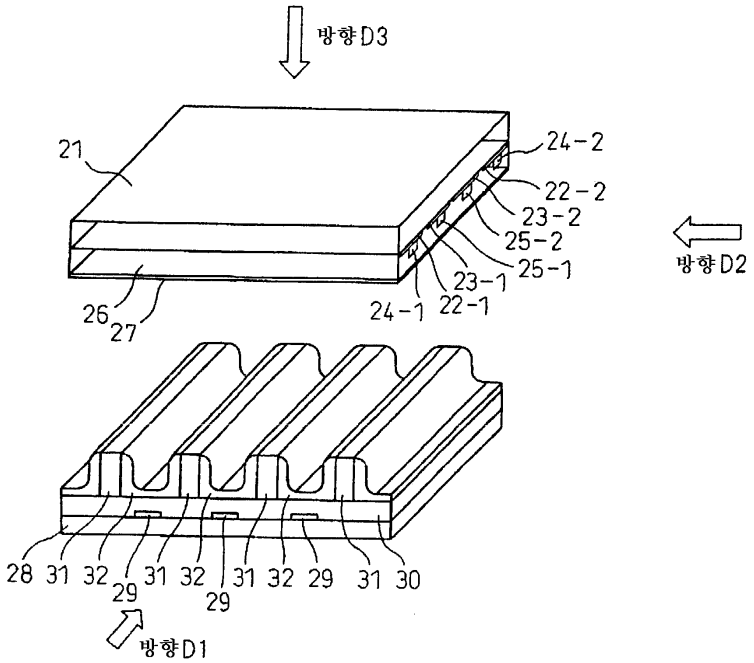
<63> Y : 돌출부 A에 대한 돌출부 B의 폭의 비(돌출부 B/돌출부 A)

<64> Z : 유효 방전 면적 S2에 대한 유효 전극 면적 S1의 비(S1/S2)

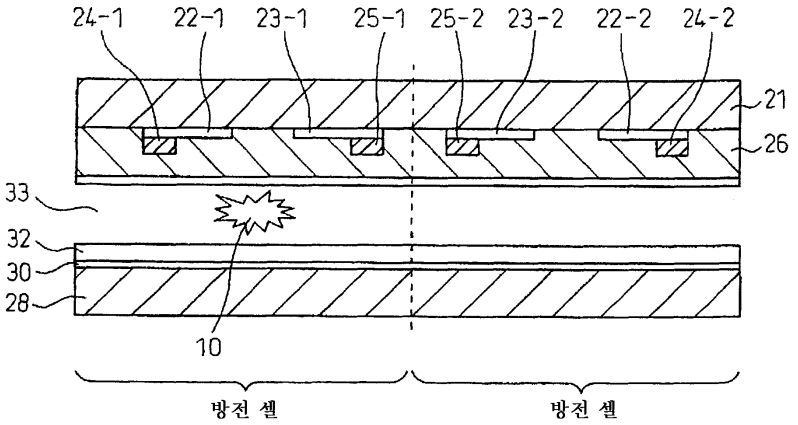
<65> εr : 비유전율

도면

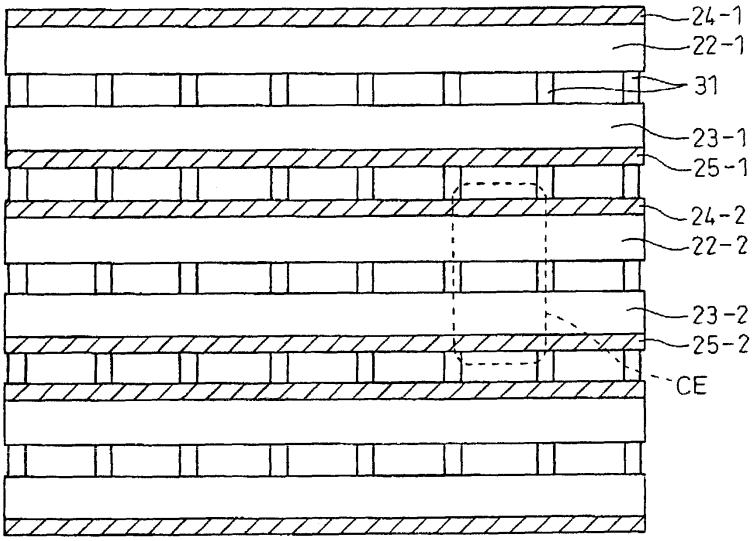
도면1


방향D3
21
24-2
22-2
23-2
25-2
25-1
23-1
22-1
24-1
26
27
방향D2
28
31
32
29
31
32
29
31
32
29
31
30
방향D1

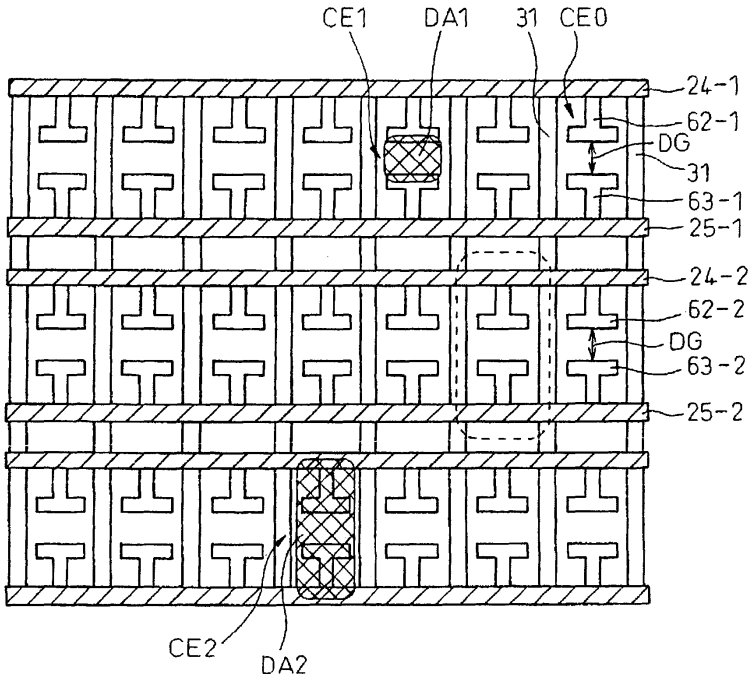
도면2


24-1
22-1
23-1
25-1
25-2
23-2
22-2
24-2
21
26
33
32
30
28
10
방전 셀
방전 셀

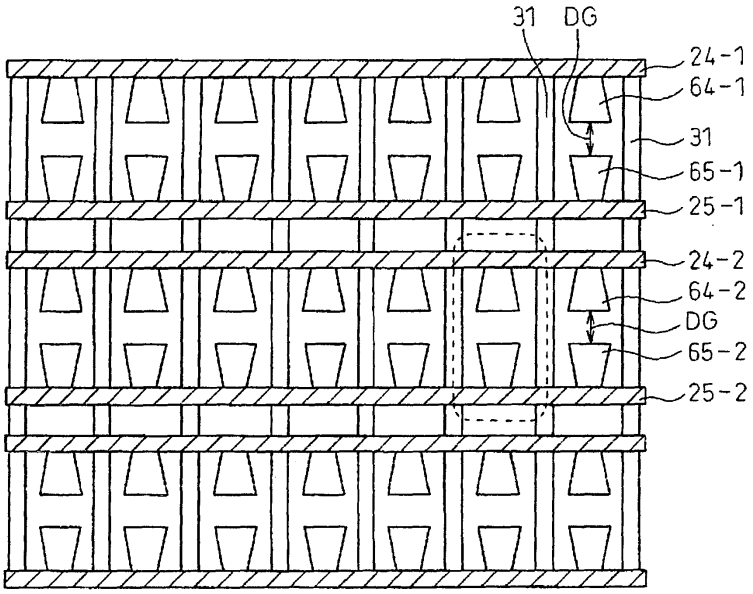
도면3


24-1
22-1
31
23-1
25-1
24-2
22-2
23-2
25-2
CE

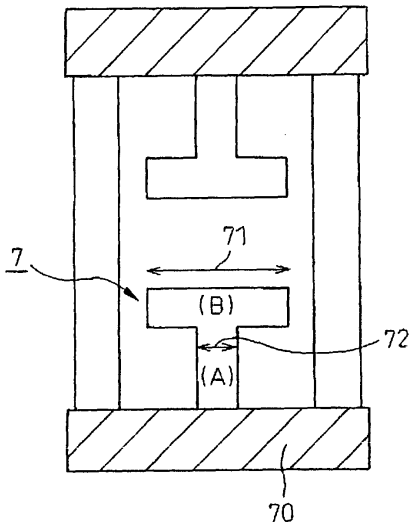
도면4


CE1
DA1
31
CE0
24-1
62-1
DG
31
63-1
25-1
24-2
62-2
DG
63-2
25-2
CE2
DA2

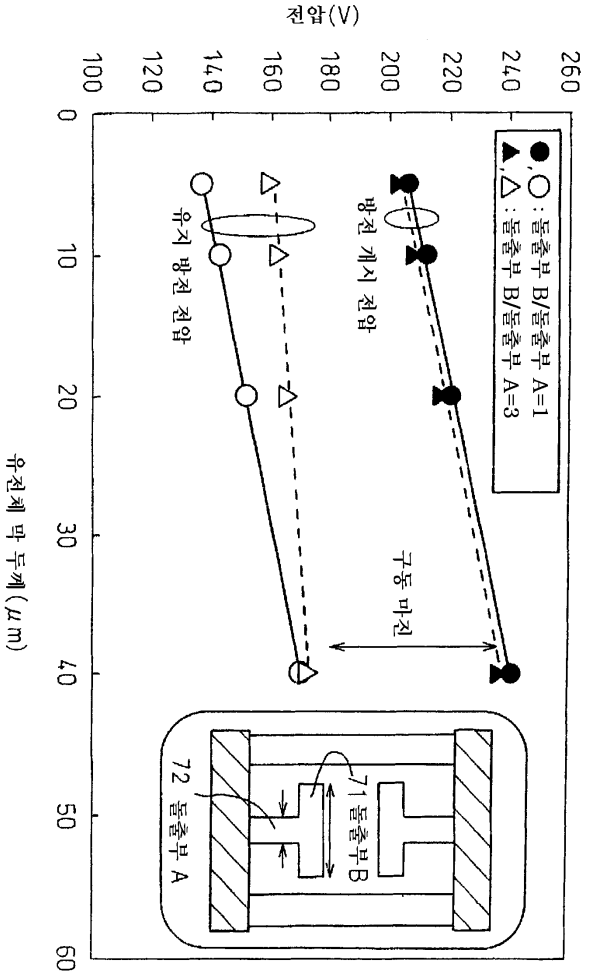
도면5



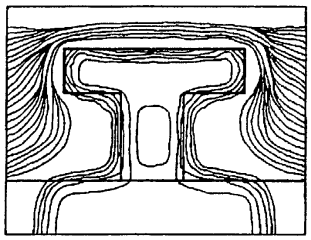
도면6



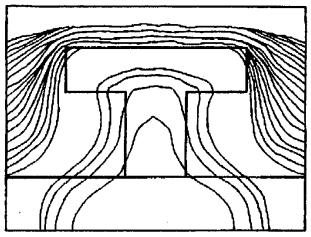
도면7


전압(V)
260
240
220
200
180
160
140
120
100
0
10
20
30
40
50
60
유전체 막 두께(μm)
●,○ : 돌출부 B/돌출부 A=1
▲,△ : 돌출부 B/돌출부 A=3
방전 개시 전압
유지 방전 전압
구동 마진
71 돌출부 B
72 돌출부 A

도면8

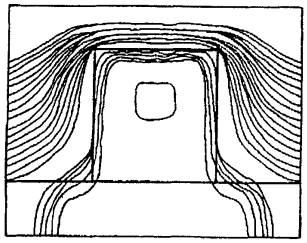

X =10 μm
Y =3

도면9



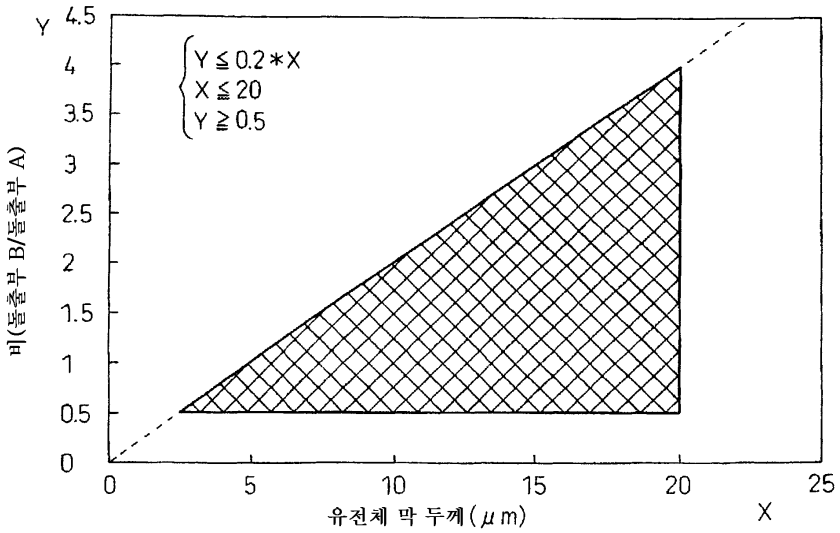
X =35 μm
Y =3

도면10

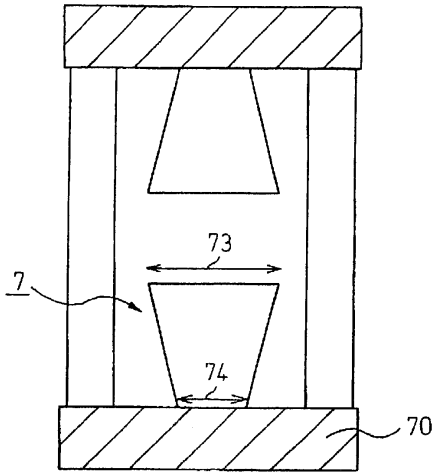


X =10 μm
Y =1

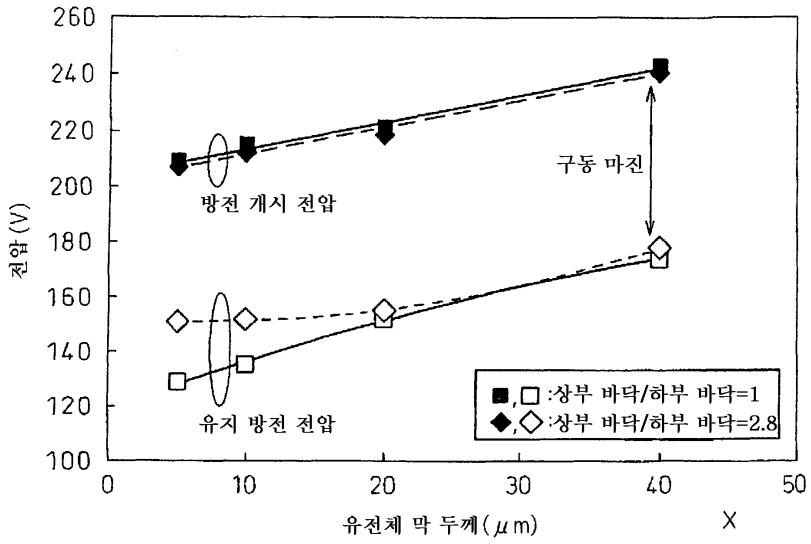
도면11



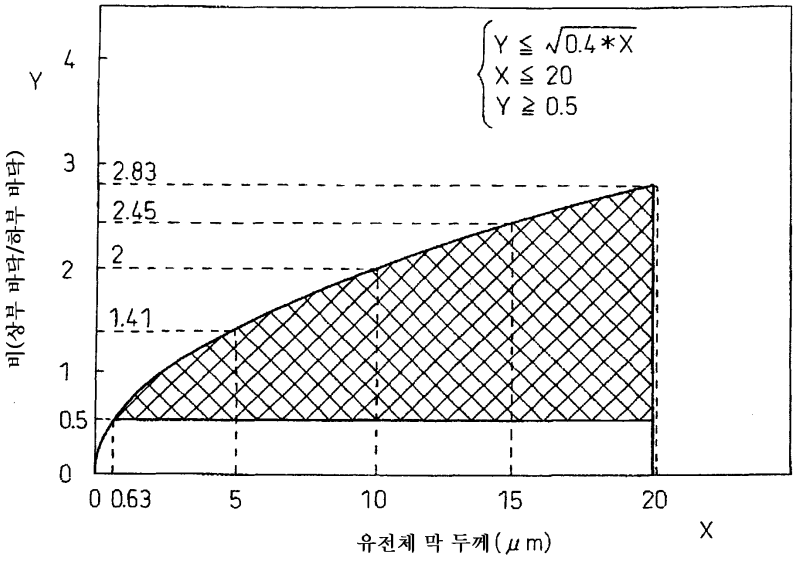
도면12


73
7
74
70

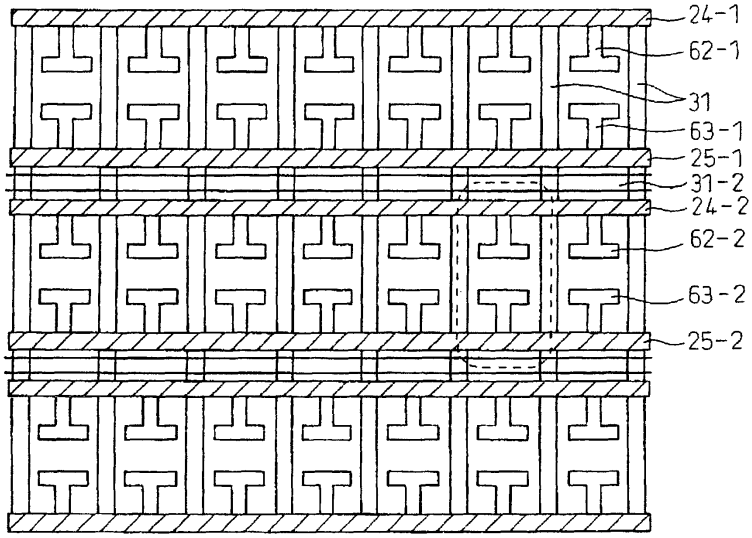
도면13


260
240
220
200
180
160
140
120
100
전압(V)
0
10
20
30
40
50
X
유전체 막 두께(μm)
구동 마진
방전 개시 전압
유지 방전 전압
■,□ :상부 바닥/하부 바닥=1
◆,◇ :상부 바닥/하부 바닥=2.8

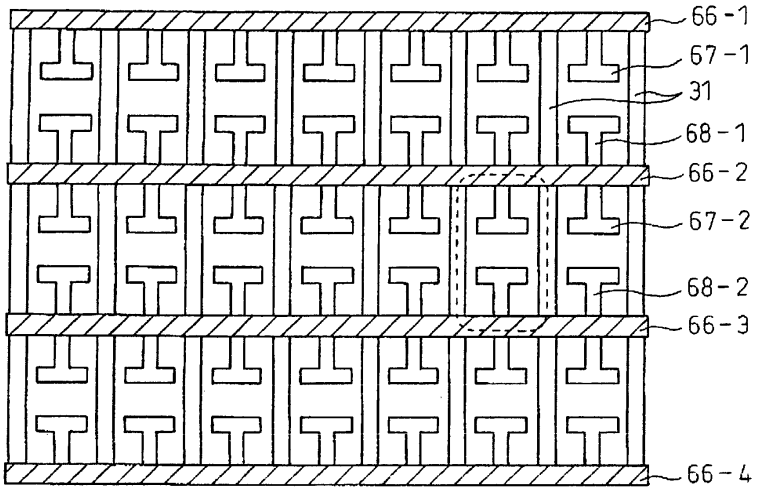
도면14


Y ≦ √0.4*X
X ≦ 20
Y ≧ 0.5
Y
4
3
2
1
0.5
0
2.83
2.45
2
1.41
0 0.63
5
10
15
20
X
비(상부 바닥/하부 바닥)
유전체 막 두께(μm)

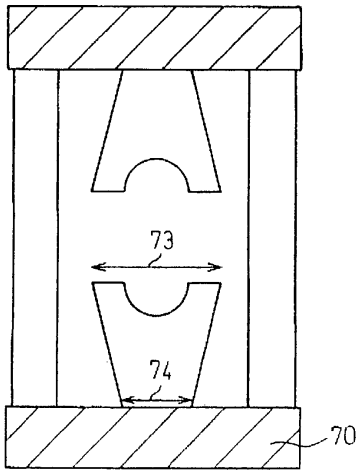
도면15


24-1
62-1
31
63-1
25-1
31-2
24-2
62-2
63-2
25-2

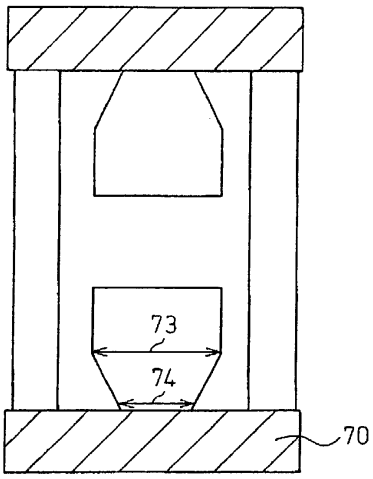
도면16



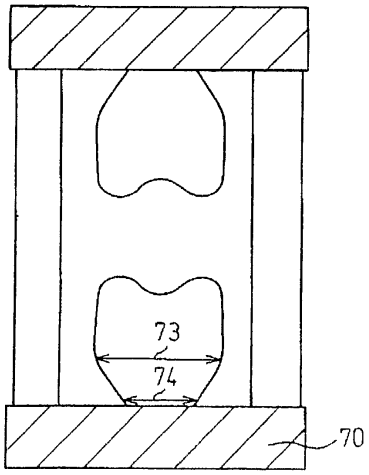
도면17



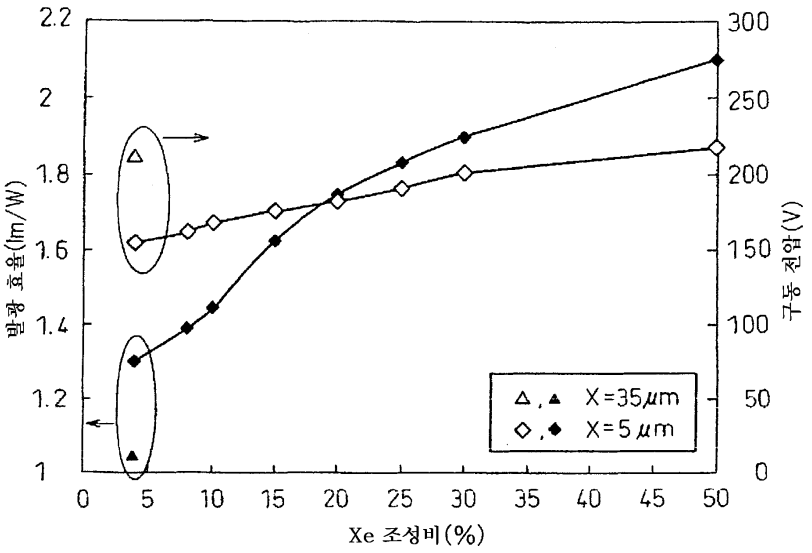
도면18



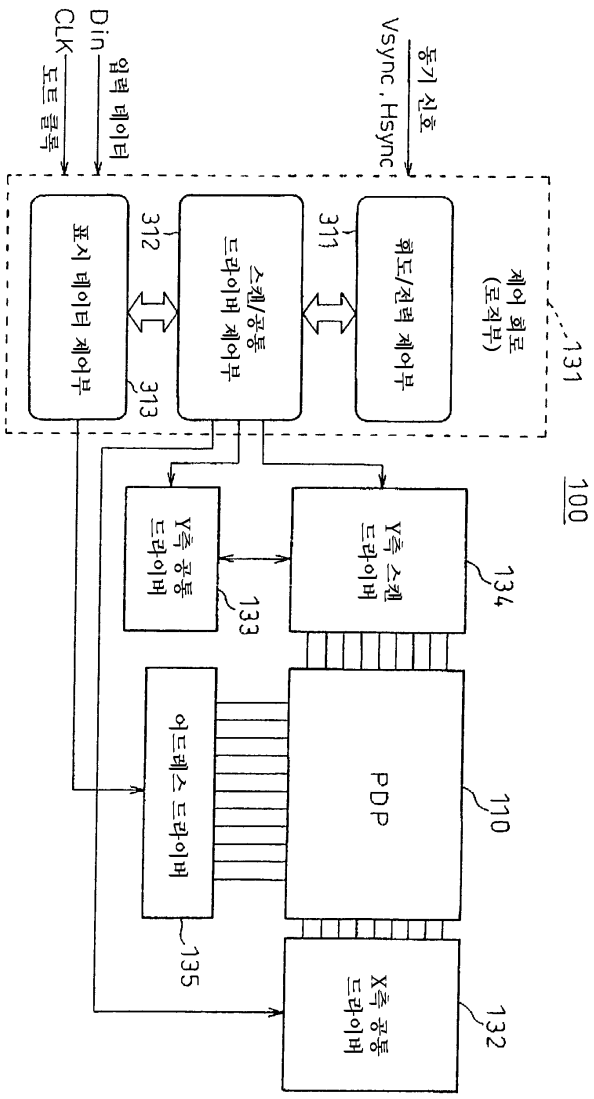
도면19



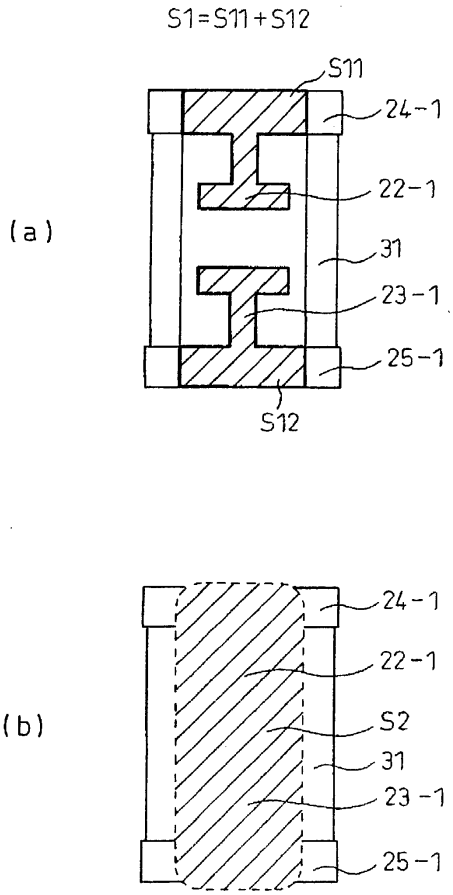
도면20


2.2
2
1.8
1.6
1.4
1.2
1
0
5
10
15
20
25
30
35
40
45
50
300
250
200
150
100
50
0
발광 효율(lm/W)
구동 전압(V)
Xe 조성비(%)
△, ▲ X=35㎛
◇, ◆ X=5㎛

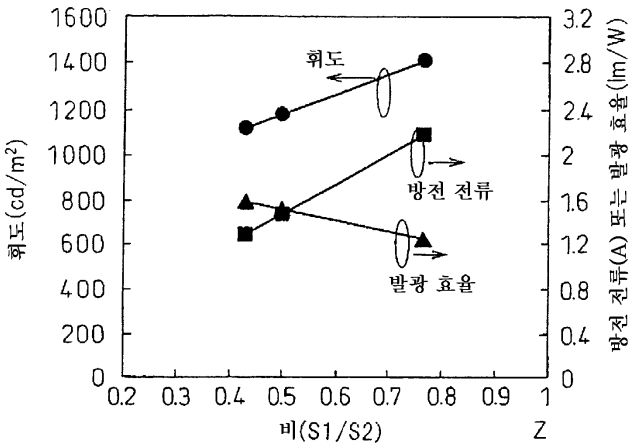
도면21


동기 신호
Vsync, Hsync
입력 데이터
Din
도트 클록
CLK
제어 회로
(로직부)
131
휘도/전력 제어부
311
스캔/공통
드라이버 제어부
312
표시 데이터 제어부
313
100
Y축 스캔
드라이버
134
Y축 공통
드라이버
133
어드레스 드라이버
135
PDP
110
X축 공통
드라이버
132

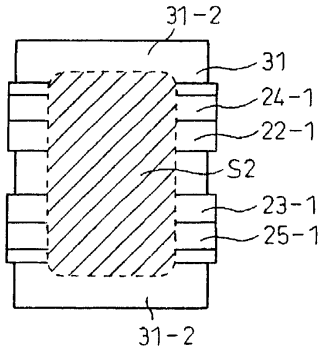
도면22


S1=S11+S12
S11
24-1
22-1
31
23-1
25-1
S12
(a)
24-1
22-1
S2
31
23-1
25-1
(b)

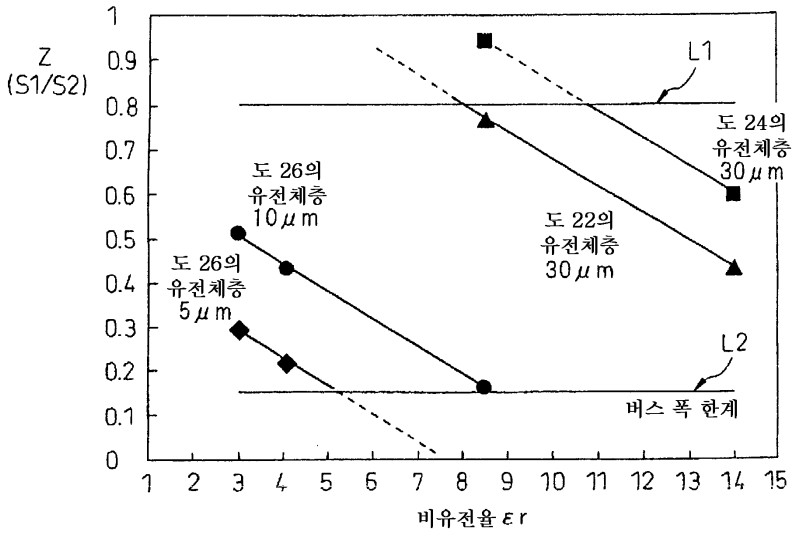
도면23


휘도
방전 전류
발광 효율
휘도(cd/m²)
방전 전류(A) 또는 발광 효율(lm/W)
비(S1/S2)
Z
1600
1400
1200
1000
800
600
400
200
0
3.2
2.8
2.4
2
1.6
1.2
0.8
0.4
0
0.2
0.3
0.4
0.5
0.6
0.7
0.8
0.9
1

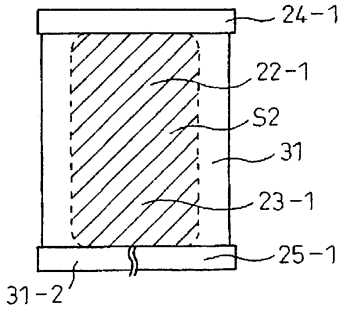
도면24



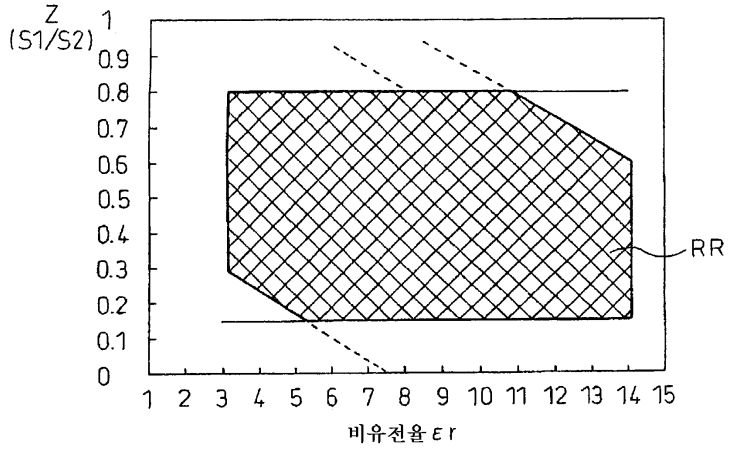
도면25



도면26



도면27


Z
(S1/S2)
1
0.9
0.8
0.7
0.6
0.5
0.4
0.3
0.2
0.1
0
1 2 3 4 5 6 7 8 9 10 11 12 13 14 15
비유전율 εr
RR