



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

249 716

(11)

(B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 10 06 85
(21) PV 4133-85

(51) Int. Cl.⁴

H 02 P 7/28

(40) Zveřejněno 18 09 86

(45) Vydáno 01 10 88

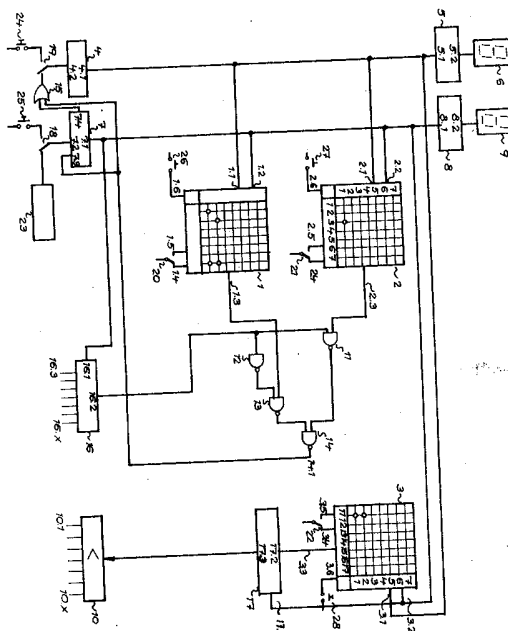
(75)
Autor vynálezu

FICEK LUMÍR, OSTROV NAD OHŘÍ

(54)

Programovatelné zařízení pro bezkontaktní řízení
elektrických pohonů a poháněných strojů

Řešení se týká programovatelného zařízení pro bezkontaktní řízení elektrických pohonů a poháněných strojů s funkcí paměťového a rozhodovacího ústrojí a s výhodou se používá pro řízení stacionárních strojů, zejména pístových a šroubových kompresorů. Zařízení obsahuje první paměť, do které se zaznamenávají ty stavy čídlových vstupů multiplexeru, které musí být sepnuté, druhou paměť, do níž se zaznamenávají pouze ty stavy čídlových vstupů multiplexeru, které nesmí být sepnuté, a třetí paměť, do níž se zaznamenávají ty výstupy zesilovače, které mají být sepnuté. Dále zařízení obsahuje řádkový čítač, řádkový dekodér, sloupkový čítač, sloupkový dekodér, řádkový a sloupkový zobrazovač, zesilovač, multiplexer, demultiplexer a blok logických obvodů.



Vynález se týká programovatelného zařízení pro bezkontaktní řízení elektrických pohonů a poháněných strojů s funkcí paměťového a rozhodovacího ústrojí. Programovatelné zařízení obsahuje zobrazovače, dekodéry, alespoň jeden zesilovač, blok logických obvodů, multiplexer, demultiplexer, čítače a nejméně tři paměti.

Jedním ze způsobů, jak vyjádřit složité logické vazby, potřebné k automatickému ovládání elektrických pohonů či poháněných strojů je použití různých systémů kontaktních či bezkontaktních logických prvků, které po zabudování do rozvaděče jsou vzájemně propojeny izolovanými vodiči. Sestavení prvků a jejich propojení je nutné řešit pro každý úkol zvlášť. Případné změny, vyplývající například z technologických požadavků, jsou velmi těžko a přitom pracně realizovatelné, neboť je nutné zasahovat do kabelových forem.

Novější řešení pak využívají programovatelných logických polí, u nichž se logické vazby vytvářejí v programovacím poli pomocí odporů nebo diod. Kabeláž zůstává konstantní a případné změny jsou řešeny vyletováním příslušného odporu nebo diody, popřípadě jejich zaletováním do jiného místa programovacího pole. Příklad takového řešení je uveden v československém AO 129 618, jehož nevýhodou jsou především velké rozměry.

Nejnovější známá zařízení jsou uspořádána tak, že k řízení je použito mikroprocesorů, které ve spojení s pamětmi a dalšími obvody řídí celý proces. Nevýhodou těchto zařízení je především jejich obtížnější programování, úpravy programů při ožívování a při poruše obtížnější stanovení vadné části. K programování musí být vytvořena skupina lidí se znalostí programování mikroprocesorů.

Uvedené nedostatky odstraňuje programovatelné zařízení

pro bezkontaktní řízení elektrických pohonů a poháněných strojů podle vynálezu, které obsahuje zobrazovače, dekodéry, alespoň jeden zesilovač, blok logických obvodů, multiplexer, demultiplexer, čítače a nejméně tři paměti. Podstata vynálezu spočívá v tom, že výstup řádkového čítače je propojen s řádkovými adresovými vstupy první paměti, s řádkovými adresovými vstupy druhé paměti, s řádkovými adresovými vstupy třetí paměti a se vstupem řádkového dekodéru. Výstup řádkového dekodéru je spojen s řádkovým zobrazovačem. První výstup sloupkového čítače je spojen jednak se sloupkovými adresovými vstupy první paměti, se sloupkovými adresovými vstupy druhé paměti, se sloupkovými adresovými vstupy třetí paměti, s adresovými vstupy multiplexeru a s adresovými vstupy demultiplexeru, jednak se vstupem sloupkového dekodéru. Výstup sloupkového dekodéru je propojen se sloupkovým zobrazovačem. První vstup sloupkového čítače je přes první přepínač spojen s generátorem hodin a druhý vstup sloupkového čítače je spojen s výstupem čtvrtého logického obvodu a současně s jedním ze vstupů pátého logického obvodu. Druhý vstup pátého logického obvodu je propojen s druhým výstupem sloupkového čítače. Výstup pátého logického obvodu je propojen přes druhý přepínač se vstupem řádkového čítače. Výstup první paměti je spojen s jedním ze vstupů třetího logického obvodu, jehož druhý vstup je spojen s výstupem druhého logického obvodu, jehož vstup je spojen s jedním ze vstupů prvního logického obvodu a s výstupem multiplexeru. Druhý vstup prvního logického obvodu je spojen s výstupem druhé paměti. Výstup prvního logického obvodu je spojen s jedním ze vstupů čtvrtého logického obvodu, jehož druhý vstup je spojen s výstupem třetího logického obvodu. Výstup třetí paměti je spojen se vstupem demultiplexeru, jehož výstupy jsou spojeny se vstupy integračních zesilovačů.

Programovatelné zařízení pro bezkontaktní řízení elektrických pohonů a poháněných strojů podle vynálezu má četné přednosti. Oproti maticovým polím, která se v současné době ještě používají, dochází k podstatnému zmenšení rozměrů a dále ke snížení pracnosti, neboť odpadá vrtání a letování diod nebo odporů. Ve srovnání s mikroprocesory dochází k podstatnému zjednodušení programování. U zařízení podle

vynálezu stačí znát pouze vstupní a výstupní informace, obdobně jako u převodníku kódů. Tím odpadá celá logika, ať již vypracovaná logickými znaky, či zpracovaná pomocí boolovské algebry.

Na přiložených výkresech je znázorněn příklad provedení programovatelného zařízení pro bezkontaktní řízení elektrických pohonů a poháněných strojů podle vynálezu. Na obr. 1 je znázorněno jeho blokové schéma, obr. 2 představuje schéma logického obvodu a jeho pravdivostní tabulku a na obr. 3 je uvedena úprava liniového schématu do tvaru, který je vhodný pro zápis do zařízení, kde horizontální směr odpovídá řádkům paměti, kdežto vertikální směr odpovídá sloupkům paměti.

Programovatelné zařízení pro bezkontaktní řízení elektrických pohonů a poháněných strojů podle vynálezu obsahuje první paměť 1, do které se zaznamenávají ty stavy čídlových vstupů 16.3 až 16.x multiplexeru 16, které musí být sepnuté, druhou paměť 2, do níž se zaznamenávají pouze ty stavy čídlových vstupů 16.3 až 16.x multiplexeru 16, které nesmí být sepnuté, a třetí paměť 3, do níž se zaznamenávají ty integrační výstupy 10.1 až 10.x zesilovače 10, které mají být sepnuté. Dále zařízení obsahuje řádkový čítač 4, sloupkový čítač 7, řádkový dekodér 5, sloupkový dekodér 8, řádkový zobrazovač 6, sloupkový zobrazovač 9, zesilovač 10, multiplexer 16, demultiplexer 17 a blok logických obvodů 11 až 15. Řádkový čítač 4 je svým výstupem 4.1 propojen s řádkovými adresovými vstupy 1.1 první paměti 1, s řádkovými adresovými vstupy 2.1 druhé paměti 2, s řádkovými adresovými vstupy 3.1 třetí paměti 3 a se vstupem 5.1 řádkového dekodéru 5. Výstup 5.2 řádkového dekodéru 5 je spojen se řádkovým zobrazovačem 6. První výstup 7.1 sloupkového čítače 7 je spojen jednak se sloupkovými adresovými vstupy 1.2 první paměti 1, se sloupkovými adresovými vstupy 2.2 druhé paměti 2, se sloupkovými adresovými vstupy 3.2 třetí paměti 3, s adresovými vstupy 16.1 multiplexeru 16 a s adresovými vstupy 17.1 demultiplexeru 17, jednak se vstupem 8.1 sloupkového dekodéru 8. Výstup 8.2 sloupkového dekodéru 8 je propojen se sloupkovým zobrazovačem 9. První vstup 7.2 sloupkového čítače 7 je přes první přepínač 18 spojen s ge-

nerátorem hodin 23 a druhý vstup 7.3 sloupkového čítače 7 je spojen s výstupem 14.1 čtvrtého logického obvodu 14 a současně s jedním ze vstupů pátého logického obvodu 15. Druhý vstup pátého logického obvodu 15 je propojen s druhým výstupem 7.4 sloupkového čítače 7. Vstup pátého logického obvodu 15 je propojen přes druhý přepínač 19 se vstupem 4.2 řádkového čítače 4. Výstup 1.3 první paměti 1 je spojen s jedním ze vstupů třetího logického obvodu 13, jehož druhý vstup je spojen s výstupem druhého logického obvodu 12. Vstup druhého logického obvodu 12 je spojen s jedním ze vstupů prvního logického obvodu 11 a s výstupem 16.2 multiplexeru 16. Druhý vstup prvního logického obvodu 11 je spojen s výstupem 2.3 druhé paměti 2. Výstup prvního logického obvodu 11 je spojen s jedním ze vstupů čtvrtého logického obvodu 14, jehož druhý vstup je spojen s výstupem třetího logického obvodu 13. Výstup 3.3 třetí paměti 3 je spojen se vstupem 17.2 demultiplexeru 17, jehož výstupy 17.3 jsou spojeny se vstupy integračních zesilovačů 10.

Výhodným provedením vynálezu je, že první vstup 1.4 a druhý vstup 1.5 první paměti 1 je propojen se třetím přepínačem 20, první vstup 2.4 a druhý vstup 2.5 druhé paměti 2 je propojen se čtvrtým přepínačem 21 a první vstup 3.4 a druhý vstup 3.5 třetí paměti 3 je propojen s pátým přepínačem 22. Třetí vstup 1.6 první paměti 1 je propojen s prvním záznamovým tlačítkem 26, třetí vstup 2.6 druhé paměti 2 je propojen s druhým záznamovým tlačítkem 27 a třetí vstup 3.6 třetí paměti 3 je propojen se třetím záznamovým tlačítkem 28. Řádkové tlačítko 24 je propojeno přes druhý přepínač 19 se vstupem 4.2 řádkového čítače 4 a sloupkové tlačítko 25 je propojeno přes přepínač 18 na první vstup 7.2 sloupkového čítače 7.

Činnost zařízení lze rozložit do dvou částí, a to na zápis a čtení. Při zápisu jsou všechny přepínače 18 až 22 v poloze "zápis". Zmáčknutím řádkového tlačítka 24 se vyšle impuls do řádkového čítače 4, který přičte jeden impuls. Stav řádkového čítače 4 se dostává na řádkové adresové vstupy 1.1 až 3.1 první až třetí paměti 1 až 3 a současně na vstup 5.1 řádkového dekodéru 5. Výstup 5.2 z řádkového dekodéru 5 je veden k řádkovému zobrazovači 6, který zobrazí

příslušný řádek. Zmáčknutím sloupkového tlačítka 25 se vyšle impuls do sloupkového čítače 7, který přičte jeden impuls. Stav sloupkového čítače 7 se dostává na sloupkové adresové vstupy 1.2 až 3.2 první až třetí paměti 1 až 3 a dále k adresovým vstupům 16.1 multiplexeru 16, dále k adresovým vstupům 17.1 demultiplexeru 17 a ke vstupu 8.1 sloupkového dekodéru 8. Výstup 8.2 sloupkového dekodéru 8 se dostává ke sloupkovému zobrazovači 9, který zobrazí stav sloupkového čítače 7. Pomocí sloupkového a řádkového tlačítka 25 a 24 se navolí požadované adresy první až třetí paměti 1 až 3. Zmáčknutím prvního záznamového tlačítka 26 se na zvolené adrese učiní záznam v první paměti 1. Obdobným způsobem se provádí záznam i v druhé a třetí paměti 2 a 3 pomocí druhého a třetího tlačítka 27 a 28, a to po navolení příslušných adres. Tímto způsobem se postupně zaznamenají do pamětí 1 až 3 všechny údaje.

Jsou-li první až pátý přepínač 18 až 22 v poloze "čtení", pak se dostávají hodinové impulsy z generátoru hodin 23 přes první přepínač 18 na první vstup 7.2 sloupkového čítače 7. Sloupkový čítač 7 přičítá jednotlivé impulsy a po dosažení maxima přejde do počátečního stavu, to je do nuly. Při tom vyšle impuls, který se přes pátý logický obvod 15 a druhý přepínač 19 dostává na vstup 4.2 řádkového čítače 4, který se posune o jedno místo. Stavy obou čítačů 4, 7 se dostávají k řádkovým a sloupkovým adresovým vstupům 1.1, 1.2 až 3.1, 3.2 první až třetí paměti 1 až 3 a dále k adresovým vstupům 16.1 multiplexeru 16 a dále k adresovým vstupům 17.1 demultiplexeru 17. V první polovině sloupkového čítače 7 jsou čteny údaje z první a druhé paměti 1 a 2 a tyto údaje jsou porovnávány s údaji čidlových vstupů 16.3 až 16.x multiplexeru 16, které se dostávají k prvnímu a druhému logickému obvodu 11 a 12 přes multiplexer 16. První až čtvrtý logický obvod 11 až 14 vyhodnotí stav vstupních informací, přičemž může dojít k následujícím třem možnostem:

- a. V první a druhé paměti 1 a 2 nejsou zaznamenány žádné údaje, logické obvody 11 až 14 na tento stav nereagují.
- b. V první a druhé paměti 1 a 2 jsou zaznamenány protichůdné údaje, než jsou na čidlových vstupech 16.1 až 16.x multiplexeru 16. Tento stav je vyhodnocen jako chybný a do-

stává se z výstupu 14.1 čtvrtého logického obvodu 14 na druhý vstup 7.3 sloupkového čítače 7 a na vstup pátého logického obvodu 15. Tím se sloupkový čítač 7 vynuluje a z výstupu pátého logického obvodu 15 je přes druhý přepínač 19 přiveden na vstup 4.2 řádkového čítače 4 impuls, který způsobí posunutí řádkového čítače 4 o jedno místo.

- c. Údaje z první a druhé paměti 1 a 2 souhlasí se vstupními informacemi z čídlových vstupů 16.3 až 16.x multiplexeru 16. V tomto případě může sloupkový čítač 7 proběhnout až do konce. V jeho druhé polovině jsou výstupními údaji ze sloupkového čítače 7 ovlivňovány pouze sloupkové adresové vstupy 3.2 třetí paměti 3 a adresové vstupy 17.1 demultiplexeru 17. Údaje ze třetí paměti 3 se dostávají z výstupu 3.3 na vstup 17.2 demultiplexeru 17 a z výstupů 17.3 demultiplexeru 17 jsou pak ovládány jednotlivé integrační zesilovače 10, a tím výstupy 10.1 až 10.x.

Činnost prvního až čtvrtého logického obvodu 11 až 14 je přehledně znázorněna na obr. 2. Počet vstupních kontaktů a počet výstupních prvků je dán kapacitou použitých pamětí 1, 2, 3 a dále počtem paralelně připojených pamětí k základní první, druhé a třetí paměti 1, 2 a 3 a současně kapacitou řádkového a sloupkového čítače 4 a 7.

Programovatelné zařízení pro bezkontaktní řízení elektrických pohonů a poháněných strojů podle vynálezu se s výhodou využívá pro řízení stacionárních strojů, zejména pístových a šroubových kompresorů.

PŘEDMĚT VYNÁLEZU

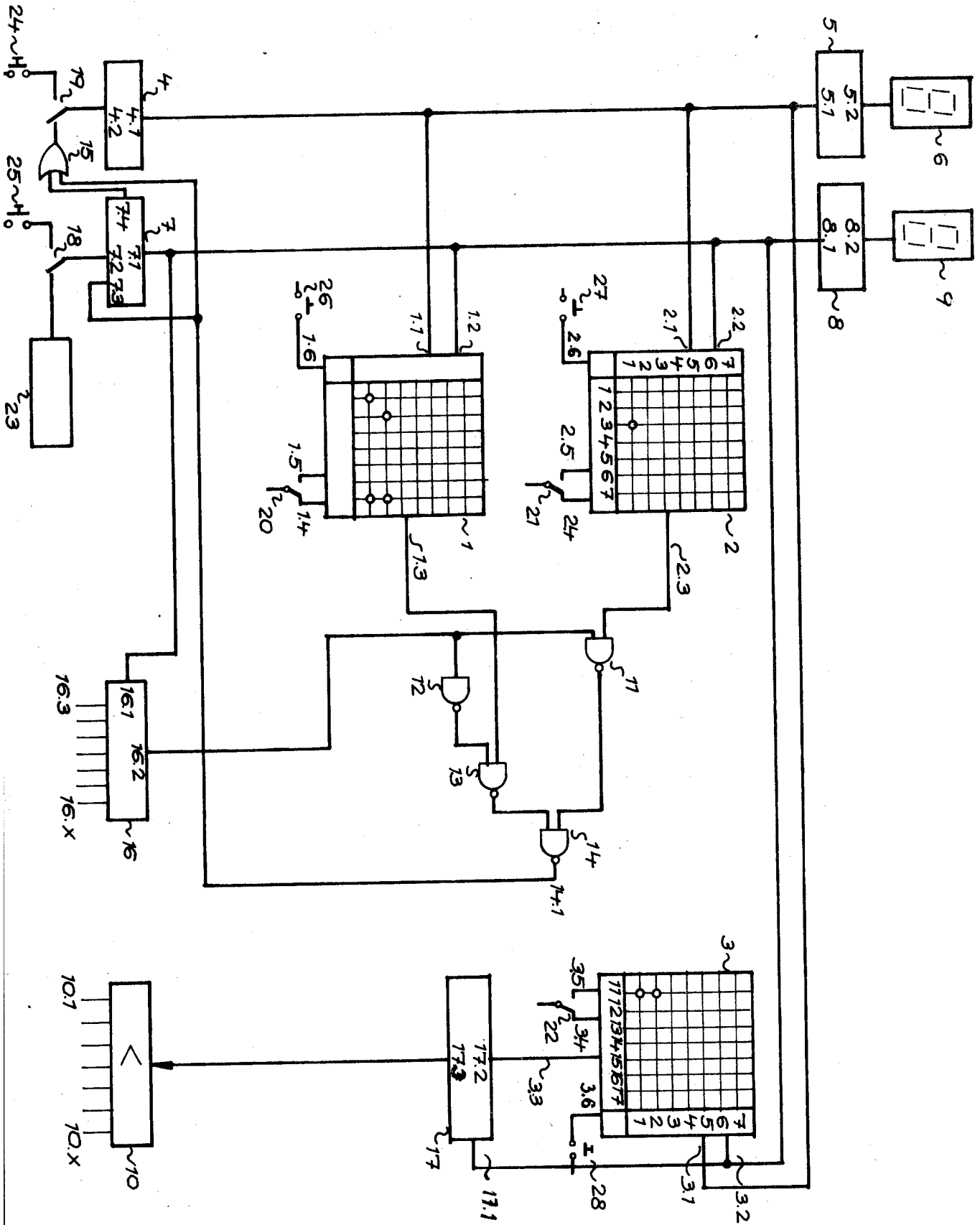
249 716

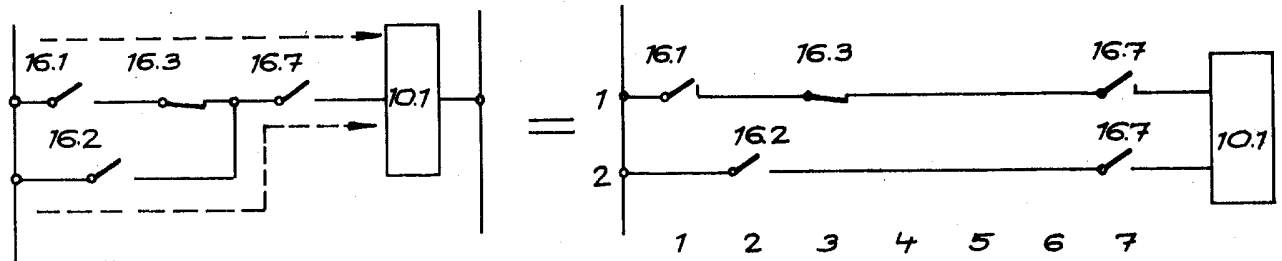
1. Programovatelné zařízení pro bezkontaktní řízení elektrických pohonů a poháněných strojů s funkcí paměťového a rozhodovacího ústrojí, obsahující zobrazovače, dekodéry, alespoň jeden zesilovač, blok logických obvodů, multiplexer, demultiplexer, čítače a nejméně tři paměti, vyznačený tím, že výstup (4.1) řádkového čítače (4) je propojen s řádkovými adresovými vstupy (1.1) první paměti (1), s řádkovými adresovými vstupy (2.1) druhé paměti (2), s řádkovými adresovými vstupy (3.1) třetí paměti (3) a se vstupem (5.1) řádkového dekodéru (5), jehož výstup (5.2) je spojen se řádkovým zobrazovačem (6), kdežto první výstup (7.1) sbupkového čítače (7) je spojen jednak se sloupkovými adresovými vstupy (1.2) první paměti (1), se sloupkovými adresovými vstupy (2.2) druhé paměti (2), se sloupkovými adresovými vstupy (3.2) třetí paměti (3), s adresovými vstupy (16.1) multiplexeru (16) a s adresovými vstupy (17.1) demultiplexeru (17), jednak se vstupem (8.1) sloupkového dekodéru (8), jehož výstup (8.2) je propojen se sloupkovým zobrazovačem (9), přičemž první vstup (7.2) sloupkového čítače (7) je přes první přepínač (18) spojen s generátorem hodin (23) a druhý vstup (7.3) sloupkového čítače (7) je spojen s výstupem (14.1) čtvrtého logického obvodu (14) a současně s jedním ze vstupů pátého logického obvodu (15), jehož druhý vstup je propojen s druhým výstupem (7.4) sloupkového čítače (7), zatímco výstup pátého logického obvodu (15) je spojen přes druhý přepínač (19) se vstupem (4.2) řádkového čítače (4), přičemž dále výstup (1.3) první paměti (1) je spojen s jedním ze vstupů třetího logického obvodu (13), jehož druhý vstup je spojen s výstupem druhého logického obvodu (12), jehož vstup je spojen s jedním ze vstupů prvního logického obvodu (11) a s výstupem (16.2) multiplexeru (16), kdežto druhý vstup prvního logického obvodu (11) je spojen s výstupem (2.3) druhé paměti (2), zatímco výstup prvního logického obvodu (11) je spojen s jedním ze vstupů čtvrtého logického obvodu (14), jehož druhý vstup je spojen s výstupem třetího logického obvodu (13), přičemž výstup (3.3) třetí paměti (3) je

spojen se vstupem (17.2) demultiplexeru (17), jehož výstupy (17.3) jsou spojeny se vstupy integračních zesilovačů (10).

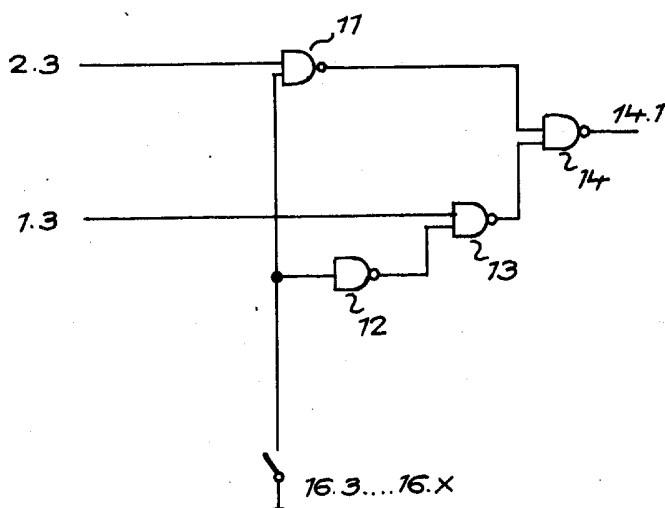
2. Programovatelné zařízení podle bodu 1, vyznačené tím, že první vstup (1.4) a druhý vstup (1.5) první paměti (1) je propojen se třetím přepínačem (20), první vstup (2.4) a druhý vstup (2.5) druhé paměti (2) je propojen se čtvrtým přepínačem (21) a první vstup (3.4) a druhý vstup (3.5) třetí paměti (3) je propojen s pátým přepínačem (22), kdežto třetí vstup (1.6) první paměti (1) je propojen s prvním záznamovým tlačítkem (26), třetí vstup (2.6) druhé paměti (2) je propojen s druhým záznamovým tlačítkem (27) a třetí vstup (3.6) třetí paměti (3) je propojen se třetím záznamovým tlačítkem (28), přičemž řádkové tlačítko (24) je propojeno přes druhý přepínač (19) se vstupem (4.2) řádkového čítače (4) a sloupkové tlačítko (25) je propojeno přes přepínač (18) na první vstup (7.2) sloupkového čítače (7).

1 výkres





OBR. 3



1.3	2.3	16.X 16.3	14.1
L	L	L	L
L	L	H	L
H	L	H	L
H	L	L	H
L	H	H	H
L	H	L	L

OBR. 2