



(12) 发明专利

(10) 授权公告号 CN 101630703 B

(45) 授权公告日 2012.03.28

(21) 申请号 200910159463.1

(22) 申请日 2009.07.02

(30) 优先权数据

61/133,765 2008.07.02 US

(73) 专利权人 罗门哈斯电子材料有限公司

地址 美国马萨诸塞州

(72) 发明人 G·哈姆 D·L·雅克斯

(74) 专利代理机构 上海专利商标事务所有限公

司 31100

代理人 朱黎明 周承泽

(51) Int. Cl.

H01L 31/18(2006.01)

审查员 刘国梁

权利要求书 1 页 说明书 10 页

(54) 发明名称

在半导体上进行光引发的镀覆的方法

(57) 摘要

揭示了一种在半导体上进行光引发镀镍的方法。所述方法包括以初始光强度施加有限时间量的光照,然后在镀覆周期的剩余时间内减小光强度,从而在半导体上沉积镍。

1. 一种在半导体上进行光引发的镀覆方法,其包括:
 - a) 提供掺杂的半导体,该半导体包括正面和背面,所述正面是 n 掺杂的,包括减反射层,所述减反射层具有图案化的开口,使得减反射层下方的半导体的 n 掺杂的正面的一部分裸露出来,背面包括金属涂层;
 - b) 使得所述掺杂的半导体与镀镍组合物接触;以及
 - c) 以初始光强度对掺杂的半导体施加光照预定的时间量,然后在镀覆周期的剩余时间将初始光强度减小到预定的量,从而在掺杂的半导体的 n 掺杂的正面的裸露部分上沉积镍层。
2. 如权利要求 1 所述的在半导体上进行光引发的镀覆方法,其特征在于,所述掺杂的半导体是掺杂的硅半导体,该方法还包括以下步骤:进行烧结,在烧结过程中使得一部分镍层与所述掺杂的硅半导体反应,形成位于所述半导体上的硅化镍和位于硅化镍上的镍。
3. 如权利要求 2 所述的在半导体上进行光引发的镀覆方法,该方法还包括以下步骤:在位于硅化镍上的镍上沉积一个或多个金属层。
4. 如权利要求 2 所述的在半导体上进行光引发的镀覆方法,该方法还包括以下步骤:将镍从硅化镍上剥离。
5. 如权利要求 4 所述的在半导体上进行光引发的镀覆方法,该方法还包括以下步骤:在硅化镍上沉积一个或多个金属层。
6. 如权利要求 1 所述的在半导体上进行光引发的镀覆方法,其特征在于,在镀覆周期的剩余时间内,将初始光强度减小为初始光强度的 5-50%。
7. 如权利要求 1 所述的在半导体上进行光引发的镀覆方法,其特征在于,所述以初始光强度施加光照的预定时间量是大于 0 秒至 15 秒。
8. 如权利要求 1 所述的在半导体上进行光引发的镀覆方法,其特征在于,所述镍层的厚度为 20-300 纳米。
9. 如权利要求 1 所述的在半导体上进行光引发的镀覆方法,其特征在于,所述掺杂的半导体是用于太阳能电池或光生伏打器件。

在半导体上进行光引发的镀覆的方法

技术领域

[0001] 本发明涉及在半导体上进行光引发的镀覆的方法。更具体来说,本发明涉及在半导体上进行光引发的镀覆的方法,其中,首先施加有限时间量的高强度光,然后在镀覆周期的剩余时间里减小光强度。

背景技术

[0002] 对光生伏打电池和太阳能电池之类的半导体进行金属镀覆的工艺包括在半导体的正面和背面形成导电性的触点。所述金属涂层必须能够与半导体形成欧姆接触,以确保载荷子能够在不受影响的情况下脱离半导体进入导电触点。为了避免电流损失,镀覆金属的接触点格子必须具有足够的电流传导性,即高电导率和足够高的导体迹线横截面积。

[0003] 目前已有大量能够满足上述要求的工艺,可以用来在太阳能电池的背面涂覆金属。例如,为了改进太阳能电池背面的电流传导,加强直接位于背面下方的 p 掺杂。人们经常将铝用于该目的。例如,人们通过以下方式施加铝:通过气相沉积,或者通过印刷在背面之上,驱使其进入背面,或者通过合金化使其进入背面之内。在对正面即光入射面进行金属涂覆的时候,目标是使得对活性半导体表面的遮蔽量最小,以使得尽可能多的表面用于俘获光子。

[0004] 使用厚膜技术的金属涂覆是用来对导体迹线进行金属镀覆的常规方法。使用的糊料包含金属颗粒,因此是导电性的。这些糊料通过丝网印刷法、掩模法、压印法或糊料书写法施涂。一种常用的方法是丝网印刷法,在此方法中,制备了最小线宽为 80-100 微米的指形金属涂层迹线。即使在此格子宽度下,与纯金属结构相比,电导性损失也很显著。这会对串联电阻带来负面影响,从而对太阳能电池的占空系数和效率带来负面作用。对于较小的印刷导体线宽来说,这种影响更为显著,因为该工艺会导致导电迹线变得更平。金属颗粒之间的非导电性氧化物和玻璃组分是导致所述导电性降低的根本原因。

[0005] 更复杂的制造正面触点的工艺使用激光技术或光刻技术限定导体迹线结构。然后对导体迹线进行金属镀覆。一般来说,人们经常采用各种金属涂覆步骤来施涂金属涂层,以期得到为了获得导电性所需的足够的粘着强度和所需的厚度。例如,当采用湿法化学金属涂覆工艺的时候,使用钯催化剂将第一细小金属涂层沉积在电路迹线上。经常通过无电沉积镍对其进行强化。为了提高导电性,可以通过无电沉积或电解沉积技术在镍上沉积铜。然后可以在铜上涂覆细小的锡层或银层,对铜进行保护,使其免于被氧化。

[0006] 或者,可以如美国专利第 5,543,333 号所述,采用光引发的镀覆工艺,对电流迹线进行金属镀覆。所述金属镀覆工艺包括首先采用常规方法对太阳能电池的背面进行金属镀覆,该常规方法包括在惰性气氛中印刷和烧导电性糊料。然后通过光引发的镀覆在正面的电流迹线上镀覆镍。将太阳能电池放置在镍镀浴中,对太阳能电池施以光照,在大约 1-2 分钟之后,在半导体基片上产生镍层。可以直接在镍层上形成其他的金属层,以用于强化。在 1-3 分钟的沉积时间之后,可以得到厚度为 0.2-2 微米的镍层。

[0007] 尽管现在已经有了采用光引发的镀覆在半导体上沉积镍之类的金属的方法,但是

本领域的工人发现大量与半导体上进行光引发的镀覆有关的问题。一个问题是在需要较薄的层（例如 20-300 纳米）的时候达到均匀的覆盖。在工业中，在此低厚度的情况下，镍的覆盖的均一性经常是令人无法接受的。在半导体的一些区域上，镍镀覆的引发比其他的区域更快，使得在一些区域内，在要求的极短的周期时间内，没有足够的时间开始镀敷，以沉积所需的镍厚度。发现与在无光照情况下进行镀覆的相同部件相比，如果在无电镀镍的过程中对半导体进行光照，镍的覆盖会更为均匀。但是，如果将光保持在确保镀镍以均匀的方式开始所需的强度，会导致镀覆速率加快，造成受力的镍沉积，显著增加镍与半导体的粘着性降低的可能性。

发明内容

[0008] 在一个方面，一种方法包括：提供掺杂的半导体，该半导体包括正面和背面，所述正面是 n 掺杂的，具有减反射层，所述减反射层包括图案化的开口，使得减反射层之下的半导体的 n 掺杂的正面的一部份裸露，所述背面具有金属涂层；使得所述掺杂的半导体与镍镀覆组合物接触；以初始光强度对掺杂的半导体进行光照射预定的时间量，然后在镀覆周期的剩余的将初始强度减小至预定的量，从而在掺杂的半导体的 n 掺杂的正面的裸露部分沉积镍。

[0009] 在另一个方面，在掺杂的半导体的 n 掺杂的正面的裸露部分沉积镍之后，对沉积有镍的掺杂的半导体进行烧结，以形成硅化镍。烧结通常在惰性气氛中进行。进行镍烧结之后通常在没有形成硅化物的镍上镀覆一层或多层另一种金属。

[0010] 在另一个方面中，可以将没有形成硅化镍的镍剥去。然后可以在裸露的硅化镍上镀覆另一种金属。

[0011] 所述方法提供了很小厚度的镍沉积，该镍沉积是均匀的，而且与掺杂的半导体基板之间具有可接受的粘着性。通过该方法，可以使该基板上形成的图案的特征尺寸小于使用丝网印刷导电性糊料技术所得的特征尺寸。通过减小基板上的特征尺寸，可以增加特征的数量。当半导体用于光生伏打器件（例如太阳能电池）的时候，这种特性是非常需要的。通过减小光生伏打器件前表面上的电流迹线的宽度，可以增加电流迹线的数量，从而可以将电流迹线紧密地设置在一起，从而提高太阳能电池的效率。另外，相对于许多常规光引发镀覆工艺，本发明的方法提供了对掺杂半导体基本上完全的镍覆盖，同时减少或消除了镍沉积层中的空隙。基本完全的覆盖是必需的，以便用来促进形成均匀的硅化镍，还可以确保可镀敷在烧结的镍沉积物上的随后金属层的粘着性。另外，相对于许多常规的光引发镀覆工艺，本发明的方法能够提高烧结的镍沉积物与沉积在硅化镍上的一个或多个另外的金属层之间的粘着性。另外，与许多常规的光引发镀覆工艺相比，本发明的光引发的镀覆方法能够在更宽范围的基片上，以良好的粘着性提供稳定的镍覆盖。

具体实施方式

[0012] 本文所用术语“沉积”和“镀覆”可以互换使用。术语“电流迹线”和“电流线路”可以互换使用。术语“组合物”和“浴”可互换使用。不定冠词“一个”和“一种”表示单数和复数的情况。术语“选择性沉积”表示在基片上特定的所需区域发生金属沉积。术语“米烛光 (lux) = 勒克司 (lx)”是照度单位，相当于 1 流明 / 米²；1 勒克司 = 在 540 太赫

(tetrahertz) 的频率下, 1.46 毫瓦的辐射电磁波 (EM) 功率。除非明确有另外的描述, 以下的缩写含义如下: °C = 摄氏度; g = 克; mL = 毫升; L = 升; A = 安培; dm = 分米; cm = 厘米; μm = 微米; nm = 纳米; min. = 分钟; sec. = 秒; UV = 紫外; IR = 红外; SEM = 扫描电子显微镜。除非有明确的另外说明, 所有的百分数和比例都是以重量计。所有的范围都包括端值, 可以以任意的次序互相组合, 除非很明显数值范围之和应为 100%。

[0013] 光生伏打电池和太阳能电池可以由单晶或多晶或无定形硅半导体晶片制成。尽管下文是就硅半导体晶片进行描述, 但是还可使用其它合适的半导体晶片, 例如砷化镓、硅-锗和锗。当使用硅晶片的时候, 它们通常具有 p 型基区掺杂。

[0014] 所述半导体晶片可以是圆形的, 正方形的或矩形的, 或者可以是任意的其它合适形状。这些晶片可以具有各种尺寸和表面电阻率。例如, 圆形晶片的直径可以为 150 纳米, 200 纳米, 300 纳米, 400 纳米或更大。

[0015] 晶片的背面被金属化, 以提供低电阻晶片。可以采用任意常规的方法。通常, 半导体晶片的表面电阻, 也被称为薄膜电阻, 为 40-90 欧姆/□, 或者例如 40-60 欧姆/□, 或者例如 60-80 欧姆/□。

[0016] 可以对整个背面涂覆金属, 或者对背面的一部分进行金属涂覆, 例如形成格栅。这种背面金属化可以通过各种技术形成, 可以在对金属的正面进行金属化之前完成。在一个实施方式中, 金属涂层以导电性糊料的形式施加于背面, 例如含银糊料、含铝糊料或含银和铝的糊料; 但是, 也可以使用其他的糊料, 这些糊料包含例如镍、钨、铜、锌或锡之类的金属。这些导电性糊料通常包含嵌入玻璃基质和有机粘合剂中的导电性颗粒。导电糊料可以通过各种技术施涂于晶片, 例如采用丝网印刷。施涂糊料之后, 对其进行烧制以除去有机粘合剂。当使用包含铝的导电性糊料时, 铝会部分地扩散入晶片的背面, 或者如果使用的糊料还包含银, 则铝会与银形成合金。使用这些含铝的糊料可以改进电阻接触, 提供“p+”-掺杂的区域。还可通过先施加铝或硼, 然后进行相互扩散, 可以得到重掺杂的“p+”型区域。在一个实施方式中, 可以将含铝的糊料施加于背面, 进行烧制, 然后施涂背面金属涂层。烧制后的含铝糊料的残余物可以在施涂背面金属涂层之前任选地除去。在另一个实施方式中, 可以将籽晶层沉积在晶片的背面, 可以通过无电镀覆或电镀将金属涂层沉积在所述籽晶层上。

[0017] 可以任选地对晶片的正面进行晶体取向织构蚀刻, 使得表面具有改进的光入射几何结构, 从而减少反射。为了产生半导体结, 在晶片的正面进行磷扩散或离子注入, 以产生 n 掺杂的 (n+ 或 n++) 区域和为晶片提供 P-N 结。n- 掺杂的区域可以被称为发射层。

[0018] 在晶片的正面或发射层上添加减反射层。另外, 所述减反射层可以作为钝化层。合适的减反射层包括但不限于: 硅氧化物层, 例如 SiO_x , 氮化硅层, 例如 Si_3N_4 , 氧化硅层和氮化硅层的组合, 以及氧化硅层、氮化硅层与氧化钛层例如 TiO_x 的组合。在上述化学式中, x 是氧原子的数目。这些减反射层可以通过许多种技术沉积, 例如通过各种气相沉积法, 例如化学气相沉积和物理气相沉积。

[0019] 晶片的正面包括金属镀覆的图案。例如, 晶片的正面可以由集电线路和电流母线组成。集电线路通常与母线横交, 前者相对于电流母线通常具有较细小的结构 (即尺度)。

[0020] 在另一个实施方式中, 晶片的正面或发射层涂敷有减反射层, 例如氮化硅。然后在正面上形成开口或图案。所述图案透过减反射层, 使得晶片的半导体主体的表面裸露出来。

或者,可以在开口中形成沟槽,所述沟槽穿透晶片表面至 1-100 微米的深度,进入晶片的半导体主体之内。可以采用更深或更浅的沟槽深度。人们可以采用许多种方法来形成沟槽图案,例如但不限于激光消融,机械法和光刻法,所有这些都是本领域众所周知的。这样的机械法包括锯切和刻划。常规的光刻法包括将可成像的材料设置在晶片的表面上,对所述可成像的材料进行图案化,在减反射层中形成开口,将所述图案转移到晶片上,在开口内沉积金属层,然后除去可成像的材料。在一个实施方式中,先除去可成像材料,然后再在开口中沉积镍层。在另一个实施方式中,先在开口中沉积镍层,然后再除去可成像材料。当在镍沉积步骤中存在可成像材料的情况下,这些可成像材料通常避免任何会吸收镍沉积步骤中使用的辐射波长的染料,例如对比染料(contrast dye)。在镀覆步骤过程中存在的可成像材料通常包含最小透光率为 40-60%的染料。

[0021] 当所述可成像材料是液体的情况下,该材料可以通过任意合适的技术(例如但不限于旋涂法、喷墨印刷法、幕涂法和辊涂法)设置于晶片的表面上。当可成像的材料是干燥膜的时候,这些材料可以通过真空层叠而设置在晶片的表面上。

[0022] 使可成像材料透过掩模对光化辐射曝光,从而使得可成像材料图案化。对光化辐射的选择将取决于所选的特定可成像材料。可以使用激光以及其它常规的光化辐射源对所述可成像材料进行图案化。

[0023] 接下来将可成像材料中的图案转移到半导体晶片的基片。可以使用湿化学蚀刻技术或使用干蚀刻技术进行图案转移。合适的干蚀刻技术包括但不限于等离子蚀刻,例如活性离子蚀刻。所述图案通常由横截尺寸较窄的线路(集电线路)和横截尺寸较宽的线路(母线)组成。母线与集流线路横交。

[0024] 所述可成像材料可以用任何合适的聚合物去除剂除去,例如罗门哈斯电子材料公司(美国马萨诸塞州,莫尔伯勒市)(Rohm and Haas Electronic Materials(Marlborough, Massachusetts))销售的那些。这些去除剂可以是碱性的、酸性的或基本中性的。

[0025] 无论采用何种技术形成图案,可以任选地使得这些开口与酸(例如氢氟酸)或碱接触,从而使得裸露的半导体表面织构化或变粗糙。任选地,可以使用 n 型掺杂剂进行另外的扩散过程,在开口区域内形成“n++”掺杂。

[0026] 然后通过光引发的镍沉积在正面导电性图案上沉积镍层。如果镍源是无电镍组合物,则在无需外加电流的情况下完成镀覆。如果镍源来自电解镍组合物,则对半导体晶片基片施加后端电位(rear side potential)(整流器)。光可以是连续的或脉冲的。将所述半导体浸没在镀镍组合物中,以初始强度对半导体施加预定时间的光照,然后在镀覆周期的剩余时间内,减小光强度至预定的量,从而在掺杂的半导体的 n 掺杂的正面的裸露部分沉积镍层。在初始光强度之后,在镀覆周期的剩余时间内施加在半导体晶片上的光强度总是小于初始强度。初始光强度以及在初始时间段之后减小的光强度的绝对值会发生变化,它们可以在镀覆工艺中变化,以获得最佳的镀覆结果,只要初始光强度高于镀覆周期剩余时间内的光强度即可。如果在初始时间阶段,初始光强度发生变化,则在镀覆周期剩余时间采用的光强度要根据初始光强度的平均值决定。可以在进行最少的试验的情况下决定合适的初始光强度、施加初始光强度的合适的初始时间阶段,以及在镀覆周期的剩余时间采用的光强度。如果初始光强度保持的时间过久,会由于较高的镍沉积应力,造成很差的镍沉积粘着性和片状剥落。如果光消失,则在晶片的背面上会产生不希望的镍镀覆。

[0027] 一般来说,施加初始光强度的初始时间阶段大于 0 秒至 15 秒。通常在半导体上施加的初始光强度的时间为 0.25-15 秒,更优选为 2-15 秒,最优选为 5-10 秒。

[0028] 一般来说,减小的光强度为初始光强度的 5-50%。通常,减小的光强度为初始光强度的 20-50%,或者例如 30-40%。

[0029] 可以用来引发镀覆过程的光包括,但不限于可见光、红外光、紫外光和 X-射线。光源包括但不限于,白炽灯,LED 光(发光二极管),红外灯,荧光灯,卤素灯和激光器。一般来说,初始阶段施加在半导体上的光的照度可以为 8000-20,000 勒克司,或者例如 10000-15,000 勒克司。一般来说,在镀覆周期的剩余阶段,施加在半导体晶片上的光的照度可以为 400-10,000 勒克司,或者例如 500-7500 勒克司。

[0030] 一般来说,使用无电镀镍组合物,通过减反射层中的开口,将镍沉积在半导体晶片的裸露表面上。所述无电镀镍组合物可以包含还原剂或者不含还原剂。通常来说,所述无电镀镍组合物包含还原剂。市售的无电镀镍组合物的例子包括 Duraposit™SMT88 以及 NiPosit™PM980 和 PM988。所有这些组合物均可购自美国马萨诸塞州,马耳波罗市的罗门哈斯电子材料有限公司(Rohmand Haas ElectronicMaterials, LLC, Marlborough, MA, U. S. A)。

[0031] 或者,可以使用电解镍组合物;但是,通常除了施加光照,还施加后端电位(整流器)以沉积镍。通常电流密度为 0.1-2 安/分米²,更优选为 0.5-1.5 安/分米²。具体的电流要求取决于所用的晶片的具体尺寸。所用的电镀工艺是常规工艺。合适的电解镍电镀浴可以在市场上购得,在文献中已经揭示了其中的许多镍电镀浴。可在市场上购得的镍电镀浴的例子是购自罗门哈斯电子材料有限公司的电解产品 NickelGleam™ 系列。合适的镍电镀浴的其它例子是美国专利第 3,041,255 号中所述的瓦兹型(Watts-type)电镀浴。

[0032] 一般来说,将图案化的半导体晶片浸没在容纳于镀槽中的镀镍组合物中。安装光源,用光能辐照所述半导体晶片。如果图案化的半导体晶片是硅太阳能电池,所述光源可以是例如荧光灯或 LED 等,这些灯能够提供一定波长内的能量,所述硅太阳能电池对所述波长的能量具有光电敏感性。可以使用许多种其他的光源,例如但不限于,白炽灯,例如 75 瓦和 250 瓦的灯,汞灯,卤素灯,以及 150 瓦的红外灯。光能可以是连续的或脉冲的。可以通过以下的方式得到脉冲的光照,例如使用机械斩波器阻断光,或者可以使用电子器件,基于所需的周期,使得输送给灯的能量间断地循环。

[0033] 所述镀槽的组成材料对镀镍组合物呈化学惰性,而且具有 40-60%的最小透光率。或者,可以将晶片水平地放置在镀槽内,从镀镍组合物上方进行照光,在此情况下,所述镀槽无需具有所述最小透光率。

[0034] 通过用光能辐照半导体晶片的正面,在正面上发生镀覆。射来的光能在太阳能电池中产生电流。可以通过调节以下因素来控制正面上的镀覆速率:光强度,镀浴温度,还原剂活性,起始晶片状况,掺杂水平,以及本领域工作人员已知的其它参数。对于太阳能电池,通常需要厚度为 20-300 纳米的镍层,或者例如 50-150 纳米厚,精确的厚度取决于各种因素,例如用途、镀槽尺寸、图案和几何结构。

[0035] 可以使用任意合适的可溶于溶液的镍化合物,通常是镍盐,提供镀覆组合物中的镍离子。合适的镍化合物包括,但不限于硫酸镍,氯化镍,氨基磺酸镍和磷酸镍。可以将镍化合物的混合物用于本发明的镀覆组合物中。这些混合物可以是包含相同的金属、但是为

不同化合物的金属化合物,例如硫酸镍和氯化镍的混合物。加入镀覆组合物中的镍化合物的量足以使得镀覆组合物中的镍离子的浓度为 0.1-150 克/升,更优选为 0.5-100 克/升,更优选为 1-70 克/升。

[0036] 加入镀覆组合物中的镍化合物的量足以使得镀覆组合物中的镍离子的浓度为 0.1-150 克/升,更优选为 0.5-100 克/升,更优选为 1-70 克/升。

[0037] 通常,使用无电镀镍组合物;但是,当镀镍组合物是电镀组合物时,包含电解质。可以将任意的许多种电解质用于镍镀覆组合物中,包括酸和碱。示例性的电解质包括但不限于:烷烃磺酸,例如甲磺酸、乙磺酸和丙磺酸;烷基醇磺酸;芳基磺酸,例如甲苯磺酸、苯磺酸和苯酚磺酸;含氨基的磺酸,例如酰氨磺酸;氨基磺酸;无机酸;羧酸,例如甲酸和卤代乙酸;氢卤酸;以及焦磷酸盐。还可使用酸和碱的盐作为电解质。另外,所述电解质可以包括酸的混合物、碱的混合物、或者一种或多种酸与一种或多种碱的混合物。这些电解质通常可以从各种来源购得,例如购自艾尔德瑞奇化学公司。

[0038] 任选地,可以将许多种表面活性剂用于所述镀镍组合物中。可以使用任意的阴离子型表面活性剂、阳离子型表面活性剂和非离子型表面活性剂,只要其不会影响镀镍的性能即可。表面活性剂可以以常规的用量使用。

[0039] 任选地,所述镀覆组合物可以包含一种或多种另外的组分。这些另外的组分包括,但不限于,增白剂、颗粒细化剂和延性促进剂。这些另外的组分是本领域众所周知的,并以常规量使用。

[0040] 当所述镀镍组合物是无电镀镍组合物时,可以包含还原剂。本领域中已知很多种还原剂可以用于该镀镍组合物。这些还原剂包括,但不限于:次磷酸钠,次磷酸钾,硫脲和硫脲衍生物,乙内酰脲和乙内酰脲衍生物,氢醌和氢醌衍生物,间苯二酚,以及甲醛和甲醛衍生物,DEA(n-二甲基-胺硼烷),硼氢化钠以及肼。这些还原剂可以以常规的量使用,例如 0.1-40 克/升。

[0041] 所述镍镀覆组合物可以任选地包含还原剂。示例性的缓冲剂包括但不限于硼酸盐缓冲剂(例如硼砂),磷酸盐缓冲剂,柠檬酸盐缓冲剂,碳酸盐缓冲剂和氢氧化物缓冲剂。缓冲剂的用量要足以将镀覆组合物的 pH 值保持在所需的程度,该用量是本领域技术人员已知的。

[0042] 镀镍组合物的 pH 值可以为 1-14,通常为 1-12,更优选为 1-8。在镀覆过程中,镀镍组合物的工作温度可以为 10-100°C,或者例如 20-50°C。

[0043] 在通过开口将镍沉积在半导体晶片基片的裸露表面上之后,对晶片进行烧结,以形成硅化镍层。通常情况下,在烧结过程中,并非所有的镍沉积物都会与半导体材料发生反应,形成硅化镍。因此,镍层保留在硅化镍的顶上,与硅化镍相邻。所述硅化镍在镍层和半导体材料之间,与半导体材料相邻。在基于灯的炉(IR)内进行烧结,该炉温度可达到 400-600°C 的晶片最高温度。施加的烧结温度越高,半导体在炉内保持的烧结周期或时间周期越短。如果半导体在加热炉之内、在特定温度下保持的过久,镍会过深地扩散入晶片之内,透过发光层,从而使得电池出现分流。这些烧结工艺是本领域已知的,人们可以在进行很少的试验的前提下达到最优化的烧结周期。

[0044] 在裸露的半导体上形成硅化镍之后,可以与硅化镍相邻的镍层的未反应的镍上沉积一个或多个另外的金属层,以完成图案的金属镀覆和形成电流迹线。这些另外的

金属层可以是铜或银。如果所述另外的金属是铜,可以在铜上沉积锡触击电镀层(tin strikelayer),以防发生氧化。可以使用常规的镀浴和工艺,通过无电镀覆、浸没镀覆、电解镀覆、光引发金属镀覆来沉积这些另外的金属层。通常情况下,这些金属层为1-50微米,更优选为5-25微米。锡触击电镀层可以为0.25-2微米。如果电解沉积另外的金属层,电流密度通常为0.1-3安/分米²,更优选为1-3安/分米²。总体的电流要求取决于所用的晶片的具体尺寸。

[0045] 任选地,在形成硅化镍之后,可以使用无机酸,例如硝酸,将未反应的镍从硅化镍上剥离。在剥去未反应的镍之后,可以通过与用来在未反应的镍上沉积金属相同的方法,在硅化镍上沉积另外的金属层。除了铜和银以外,可以在硅化镍上沉积一层镍。另外,如果将铜沉积在硅化镍上,可以在铜上镀覆锡触击电镀层,以抑制铜的氧化。

[0046] 用于另外的金属层的金属来源可包括,但不限于:金属卤化物;金属硝酸盐;金属羧酸盐,例如乙酸盐,金属甲酸盐和金属葡萄糖酸盐;金属-氨基酸配合物,例如金属-半胱氨酸配合物;金属烷基磺酸盐,例如金属甲磺酸盐和金属乙磺酸盐;金属的烷基醇磺酸盐,金属的甲基磺酸盐,以及金属的苯酚磺酸盐;以及金属氰化物。当所述金属是银的时候,金属盐通常不是卤化银,因为这种盐的溶解性有限。铜化合物的例子包括,但不限于:焦磷酸铜,葡萄糖酸铜,硫酸铜和氯化铜。锡化合物的例子包括,但不限于,氯化锡,硫酸锡和甲磺酸锡。可以使用金属化合物的混合物。这些混合物可以是包含相同的金属、但是为不同化合物的金属化合物,例如硝酸银和和银-半胱氨酸银络合物的混合物。

[0047] 在镀浴中加入足够量的金属化合物,足以使得镀覆组合物中的金属离子浓度为0.1-150克/升。当金属离子为银离子的时候,镀浴中银离子的浓度通常为2-40克/升。这些金属化合物通常可以从各种来源购得,例如购自美国威斯康辛州,密尔沃基市的艾尔德瑞奇化学公司(Aldrich chemical company, Milwaukee, Wisconsin)。可在市场上购得的铜电镀浴的例子是购自美国马萨诸塞州,马耳波罗市,罗门哈斯电子材料有限公司的Copper Gleam™ ST901和901A。市售可用的银镀浴的一个例子是购自美国马萨诸塞州,马耳波罗市的罗门哈斯电子材料有限公司的ENLIGHT™银镀浴(silverplate)620。

[0048] 可以将许多种常规的表面活性剂用于所述金属镀浴。可以使用任意的阴离子型表面活性剂、阳离子型表面活性剂、两性表面活性剂和非离子型表面活性剂。表面活性剂可以以常规的用量使用。

[0049] 所述金属镀浴可以包含一种或多种另外的常规组分。这些另外的组分包括,但不限于电解质,缓冲剂,增白剂,颗粒细化剂,螯合剂,络合剂,还原剂,均化剂和延性促进剂。这些另外的组分是本领域众所周知的,以常规的量使用。

[0050] 所述方法提供了很小厚度的镍沉积,该镍沉积是均匀覆盖的,而且与掺杂的半导体基板之间具有可接受的粘着性。通过该方法,使该基板上图案化的特征尺寸小于使用丝网印刷导电性糊料技术所得的特征尺寸。通过减小基板上的特征尺寸,可以增加特征的数量。当半导体用于光生伏打器件(例如太阳能电池)的时候,这种特性是非常需要的。通过减小光生伏打器件前表面上的电流迹线的宽度,可以增加电流迹线的数量,从而可以将电流迹线紧密地设置在一起,从而提高太阳能电池的效率。另外,相对于许多常规光引发镀覆工艺,本发明的方法提供了对掺杂半导体基本上完全的镍覆盖,同时减少或消除镍沉积层中的空隙。基本完全的覆盖消除或者至少减少了在没有下方覆盖的镍沉积物的区域中,

随后镀覆的层具有无法接受的粘着性的可能性。另外,相对于许多常规的光引发镀覆工艺,本发明的方法能够使得烧结的镍沉积物与一个或多个另外的金属层之间的粘着性获得提高。另外,与许多常规的光引发镀覆工艺相比,本发明的光引发的镀覆方法能够在更宽范围的各种基片上,提供更稳定性能。

[0051] 以上描述的光引发的镍镀覆法都是关于用于太阳能电池的硅晶片;但是,还可以使用除硅以外的其它材料制造的光生伏打器件,在需要的时候进行适当的改变,例如改变使用的光源。

[0052] 以下实施例用来举例说明本发明的各种方面,但是不会对本发明的范围构成限制。

[0053] 实施例 1-9(比较例)

[0054] 提供了八个掺杂的单晶硅晶片和一个掺杂的多晶硅晶片,这些晶片的正面上具有锥形凸起。各掺杂的硅晶片在晶片的正面上具有 n+ 掺杂的区域,形成发光层。各个晶片在发光层下方具有 pn- 结。每个晶片的正面涂覆由 Si_3N_4 组成的钝化层或减反射层。每个晶片的正面具有用于电流迹线的图案,所述图案透过减反射层,使得硅晶片的表面裸露出来。每个电流迹线横过晶片的整个长度。所述电流迹线在每个晶片的端部以及每个晶片的中心处与母线连接。每个晶片的背面是 p+ 掺杂的,包含铝电极。

[0055] 在对光不透明的化学惰性的镀槽中,将各个掺杂的单晶硅晶片浸没在高温水性无电镀镍组合物 (Duraposit™SMT88) 中。镀覆温度为 75-85°C。在对光不透明的化学惰性的镀覆槽中,将掺杂的多晶硅晶片浸没在低温水性无电镀镍组合物 (NiPosit™PM988) 中。镀覆温度为 35-45°C。在镍沉积过程中,没有将来自人造光源的光线施加于镀槽;但是测得自然光小于 200 勒克司。使用常规的费希尔科学光度计 (Fisher Scientific lightmeter) 测量自然光。通过常规的无电沉积法沉积镍。下表 1 显示了各个晶片上的镀覆时间和镍沉积覆盖。

[0056] 表 1

[0057]	实施例	晶片种类	镀覆时间(秒)	镍厚度(纳米)	镀覆结果
[0058]	1	单晶	30		不完全覆盖
[0059]	2	单晶	90		不完全覆盖
[0060]	3	单晶	90	62	不完全覆盖
[0061]	4	单晶	150		不完全覆盖
[0062]	5	单晶	30		不完全覆盖
[0063]	6	单晶	90		不完全覆盖
[0064]	7	单晶	60	71	不完全覆盖
[0065]	8	单晶	150		不完全覆盖
[0066]	9	多晶	30		不完全覆盖,均一性差

[0067] 在对各个晶片镀镍之后,使用常规的扫描电镜检查电流迹线上的镍覆盖。使用 SEM 测量实施例 3 和 7 的晶片上的镍沉积厚度,以确保晶片上的镀覆是在正确的厚度范围内完成的。SEM 图像显示在所有镀覆的晶片的电流迹线的锥形结构上具有粗糙而不连续的表面。这说明不完全的镍覆盖。

[0068] 实施例 10-16(比较例)

[0069] 使用六个掺杂的单晶半导体晶片和一个掺杂的多晶晶片,重复上面实施例 1-9 所述的方法。使用与实施例 1-9 相同种类的无电镀镍组合物,对实施例 10-13 的单晶晶片镀镍。使用 NiPosit™PM988,在 35-45℃的温度下,对实施例 14 的多晶晶片和实施例 15 以及 16 的单晶晶片进行镀镍。在镀镍周期中对晶片施加人工光照。光源是 250 瓦的卤素灯。

[0070] 在化学惰性的镀槽中,将各个晶片浸没在无电镀镍组合物中的一种组合物之内。镀槽对光能透明。对各个晶片施加光照,在晶片上的八个点测量光强度,以确定镍沉积过程中各个晶片上的平均光强度。各个晶片上的八个点是相同的。其中的三个点位于距离各个晶片的第一边缘 1-2 厘米处。这三个点中的中间点与另外两个点等距。三个另外的点位于与第一组三个点的边缘相反边缘相距 1-2 厘米处。第二组三个点中的中间点与另外两个点等距。最后两个点位于与靠近各个晶片边缘的两个三点组的每一个的假象垂直面等距的位置。两个点都与各个晶片的中心等距。使用常规的费希尔科学光度计测量各晶片上每个点处的光。测得各个晶片上施加的平均强度为 13786 勒克司。在镀镍过程中,光的平均强度没有增大或减小,而是保持在 13786 勒克司。下表 2 显示了镀覆时间,以及镀覆之后的镍沉积厚度和镍沉积状况。

[0071] 表 2

[0072]	实施例	晶片种类	镀覆时间 (秒)	镍厚度 (纳米)	镀覆结果
[0074]	10	单晶	30	340	受应力的镍沉积,粘着性差
[0075]	11	单晶	120	1480	受应力的镍沉积,粘着性差
[0076]	12	单晶	30	470	受应力的镍沉积,粘着性差
[0077]	13	单晶	120	860	受应力的镍沉积,粘着性差
[0078]	14	多晶	60	134	几乎完全的镍覆盖,但是镍成片剥落
[0079]	15	单晶	120	420	受应力的沉积,发生显著的开裂
[0080]	16	单晶	120	330	受应力的沉积,发生显著的开裂

[0081] 在进行镀覆之后,检查各晶片的镍沉积质量。使用 SEM 检查各晶片。实施例 10-13 的所有晶片都显示镍从电流迹线的锥形结构分离。实施例 15 和 16 显示明显的镍沉积物裂纹。认为这些缺陷是由过快的镍镀覆速率导致沉积物应力增大而造成的。尽管多晶硅晶片上的镍沉积物显示接近完全的初始覆盖,镍的成片剥落很明显,在硅基板的裸露区域发生镍的成片剥落,或者在一些情况下,镍又开始在最初剥落的区域再次镀覆。

[0082] 实施例 17-24

[0083] 如上面的实施例 1-9 所述,对四个单晶晶片和四个多晶晶片进行掺杂。在化学惰性的镀槽中,将各个晶片浸没在无电镀镍组合物中。该镀槽对光透明。使用 Duraposit™SMT88 对实施例 17-18 的单晶晶片镀镍。使用 NiPosit™ PM988 对剩下的晶片镀镍。在镍沉积过程中施加人工光照。光源是实施例 2 中使用的 250 瓦卤素灯。如实施例 10-16 中所述测定晶片的平均光强度。测得所有实施例的初始光强度为 13786 勒克司。在预定的时间量之后,在镀覆周期的剩余时间内,将初始光强度减小到初始光强度的预定量(百分比)。下表 3 显示了镀覆时间,光强度,镍沉积厚度,以及晶片的镀覆结果。

[0084] 表 3

[0085]	实	晶片	初始	占初始	镀覆周期	沉积	结果
[0086]	施	种类	时间	光照强度	剩余部分	厚度	
[0087]	例		(秒)	百分比	时间(秒)	(纳米)	
[0088]	17	单晶 1	5	5	15		几乎完全覆盖,良好粘着性
[0089]	18	单晶 1	10	5	10	70	均匀覆盖,良好粘着性
[0090]	19	多晶 3	10	20	150	101	完全覆盖,良好粘着性
[0091]	20	多晶 3	10	20	70	70	良好覆盖,沉积物无片状剥落或起泡
[0092]	21	多晶 3	3	20	150	105	良好覆盖,沉积物无片状剥落或起泡
[0093]	22	多晶 4	5	5	25		良好覆盖
[0094]	23	单晶 5	10	20	230	213	完全覆盖,良好粘着性
[0095]	24	单晶 5	10	20	20	113	完全覆盖,良好粘着性

[0096] 将各晶片从各自的镀槽中取出,使用电子显微镜检测电流迹线上的镍沉积物覆盖情况。SEM 显示所有的晶片都具有良好的镍覆盖。所有的镍覆盖外观均匀而平整。另外,实施例 17-19 以及 23-24 显示镍与晶片具有良好的粘着性。实施例 20 和 21 显示良好的镍沉积覆盖,没有出现镍的片状剥落或起泡。在任一晶片上都未发现镍沉积物的开裂。

[0097] 与之相对的,在没有施加人工光的实施例 1-9 的镍沉积都显示缺陷。在所有的镀覆的晶片,镍覆盖都不完全。在实施例 10-16 中,在整个镀覆周期中施加人工光,光强度没有任何减小,所有的镀覆的晶片都存在缺陷。观察到镍层粘着性差,镍沉积物存在剥落和开裂。因此,所述在预定的时间内施加初始强度的光照,然后在镀覆周期的剩余时间内将强度减小到预定强度的方法,能够在半导体晶片上提供改进的镍沉积。