

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第6658112号
(P6658112)

(45) 発行日 令和2年3月4日 (2020. 3. 4)

(24) 登録日 令和2年2月10日 (2020. 2. 10)

(51) Int. Cl.	F I
H O 3 B 5/32 (2006. 01)	H O 3 B 5/32 B
G O 4 G 3/00 (2006. 01)	G O 4 G 3/00 K
G O 4 G 3/04 (2006. 01)	G O 4 G 3/04
	H O 3 B 5/32 E

請求項の数 4 (全 14 頁)

(21) 出願番号	特願2016-41995 (P2016-41995)	(73) 特許権者	000002369
(22) 出願日	平成28年3月4日 (2016. 3. 4)		セイコーエプソン株式会社
(65) 公開番号	特開2017-158138 (P2017-158138A)		東京都新宿区新宿四丁目 1 番 6 号
(43) 公開日	平成29年9月7日 (2017. 9. 7)	(74) 代理人	110000637
審査請求日	平成30年7月26日 (2018. 7. 26)		特許業務法人樹之下知的財産事務所
		(72) 発明者	山▲崎▼ 豊
			長野県諏訪市大和 3 丁目 3 番 5 号 セイコ ーエプソン株式会社内
		審査官	▲高▼橋 徳浩
		最終頁に続く	

(54) 【発明の名称】 温度補償機能付き時計

(57) 【特許請求の範囲】

【請求項 1】

電源と、
発振インバーターを備えて、振動子を発振させる発振回路と、
前記発振回路の周波数調整を行う周波数調整回路と、
前記発振回路を駆動する定電圧回路と、
温度情報を出力する温度センサーと、
前記温度情報に基づいて補正量を算出する演算回路と、
前記補正量に基づいて前記周波数調整回路を制御する周波数調整制御回路と、
前記発振回路から出力される発振信号に基づいて時刻を表示する時刻表示部と、
HレベルおよびLレベルに切り替えられる制御信号を出力する制御信号出力回路と、を
備え、
前記定電圧回路は、前記電源の電圧が変動しても一定の電圧レベルとなる定電圧VREGお
よびグランド電位を印加可能に構成され、
前記制御信号出力回路は、前記制御信号のHレベルおよびLレベルを、前記電源の電圧
が変動しても一定の電圧レベルに維持し、
前記周波数調整回路は、
前記発振インバーターのゲートまたはドレインに接続される電界効果型トランジスター
を備えるスイッチと、
前記スイッチによって前記発振回路への接続が切り替えられる調整用容量とを備え、

10

20

前記スイッチ用の前記電界効果型トランジスタのゲートには、前記制御信号出力回路が接続されて前記制御信号が入力され、

前記スイッチ用の前記電界効果型トランジスタのサブストレイトには、前記グランド電位または前記定電圧VREGが印加され、

前記時刻表示部は、前記電源で駆動されることを特徴とする温度補償機能付き時計。

【請求項 2】

請求項 1 に記載の温度補償機能付き時計において、

前記制御信号出力回路は、前記制御信号として、第 1 制御信号と、前記第 1 制御信号を反転した第 2 制御信号とを出力し、

前記スイッチは、P チャネル型の MOSFET と、N チャネル型の MOSFET とが並列に接続されたトランSMISSIONゲートによって構成され、

前記調整用容量は、前記トランSMISSIONゲートと、グランドとの間に直列に接続され、

前記 P チャネル型の MOSFET のゲートには、前記制御信号出力回路が接続されて前記第 1 制御信号が入力され、

前記 P チャネル型の MOSFET のサブストレイトには、前記グランド電位および前記定電圧回路から印加される定電圧VREGのうちの高電位の電圧が印加され、

前記 N チャネル型の MOSFET のゲートには、前記制御信号出力回路が接続されて前記第 2 制御信号が入力され、

前記 N チャネル型の MOSFET のサブストレイトには、前記グランド電位および前記定電圧回路から印加される定電圧VREGのうちの低電位の電圧が印加される

ことを特徴とする温度補償機能付き時計。

【請求項 3】

請求項 1 または請求項 2 に記載の温度補償機能付き時計において、

前記発振回路は、帰還抵抗用の前記電界効果型トランジスタを備えて構成され、

帰還抵抗用の前記電界効果型トランジスタのゲートおよびサブストレイトの一方には前記グランド電位が印加され、他方には前記定電圧VREGが印加される

ことを特徴とする温度補償機能付き時計。

【請求項 4】

請求項 1 から請求項 3 のいずれか一項に記載の温度補償機能付き時計において、

前記周波数調整回路は、前記電界効果型トランジスタを備えて構成され、

前記電界効果型トランジスタの閾値電圧の温度特性の傾きの符号と、前記定電圧回路から出力する定電圧VREGの温度特性の傾きの符号とは、同じ符号である

ことを特徴とする温度補償機能付き時計。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、発振装置および温度補償機能付き時計に関する。

【背景技術】

【0002】

年差時計のように高精度の時計として、時間基準信号を出力する水晶発振回路の温度特性を補正する温度補償機能付き時計が知られている（例えば特許文献 1 参照）。また、水晶発振回路の発振信号の周波数を調整する周波数調整機構を備えた発振回路も知られている（例えば特許文献 2 参照）。

【0003】

これらの特許文献においては、水晶振動子の両端と電源に接続される負荷容量を、EEPROM(Electrically Erasable Programmable Read-Only Memory)、PROM(Programmable ROM)等の不揮発性メモリーに書き込まれたデータや、IC内部の制御回路からの制御信号による制御によって切り替えて、容量を変更することで発振周波数を変更している。

10

20

30

40

50

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特公平6-31731号公報

【特許文献2】特開2008-244617号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかし、EEPROMやPROM等からのデータや、制御回路からの制御信号は、定電圧レベルの信号ではない。そのため、電源電圧の変動により、MOSFET (metal-oxide-semiconductor field-effect transistor) を用いて構成されるスイッチやトランスミッションゲートに

10

入力される制御信号が変動してしまう。

制御信号は、MOSFETによるスイッチやトランスミッションゲートのゲートに印加されるため、電圧が変動することにより、電流の流れやすさが変化する。スイッチやトランスミッションゲートにおける電流の流れやすさが変化すると、発振周波数を調整するための容量を充電する時間が変化し、発振周波数が変動するという課題がある。

【0006】

本発明の目的は、電源電圧が変動しても周波数変動を抑制できる発振装置および温度補償機能付き時計を提供することにある。

【課題を解決するための手段】

20

【0007】

本発明の発振装置は、発振インバーターを備えて構成されて、振動子を発振させる発振回路と、前記発振回路の周波数調整を行う周波数調整回路と、前記発振回路を駆動する定電圧回路と、を備え、前記発振回路および前記周波数調整回路において、前記発振インバーターのゲートまたはドレインに接続関係がある電界効果型トランジスタのゲートおよびサブストレイトは、定電圧で駆動されることを特徴とする。

【0008】

本発明の発振装置によれば、発振回路の発振インバーターのゲートに接続関係のある電界効果型トランジスタや、ドレインに接続関係のある電界効果型トランジスタのゲートおよびサブストレイトに、定電圧を印加して駆動している。このため、電界効果型トランジスタは、ゲート電圧の変動によるON抵抗が変化することを防止でき、サブストレイトの電圧の変動によって閾値電圧が変化してON抵抗が変化することも防止できる。したがって、電界効果型トランジスタのON抵抗の変化が無くなるため、電源電圧が変動しても、発振回路の充放電の速度を一定にでき、発振周波数も一定に維持できる。

30

【0009】

本発明の発振装置において、定電圧の制御信号を出力する制御信号出力回路を備え、前記周波数調整回路は、前記発振インバーターのゲートまたはドレインに接続される前記電界効果型トランジスタを備えるスイッチと、前記スイッチによって前記発振回路への接続が切り替えられる調整用容量とを備え、スイッチ用の前記電界効果型トランジスタのゲートは、前記制御信号出力回路に接続されて定電圧の前記制御信号が入力され、スイッチ用の前記電界効果型トランジスタのサブストレイトは、前記定電圧回路に接続されることが好ましい。

40

【0010】

本発明によれば、周波数調整回路は、電界効果型トランジスタを備えるスイッチと、調整用容量（コンデンサー）を備え、前記電界効果型トランジスタのゲートには、制御信号出力回路から定電圧の制御信号が入力され、電界効果型トランジスタのサブストレイトには定電圧回路が接続されて定電圧が印加される。

このため、スイッチである電界効果型トランジスタは、ゲート電圧の変動によるON抵抗が変化することを防止でき、サブストレイトの電圧の変動によって閾値電圧が変化してON抵抗が変化することも防止できる。したがって、調整用容量を接続するために電界

50

効果型トランジスタをオンしている場合に、電源電圧が変動しても、電界効果型トランジスタのON抵抗は変動しないため、発振周波数が変動することも防止できる。

【0011】

本発明の発振装置において、前記スイッチは、Pチャネル型のMOSFETと、Nチャネル型のMOSFETとが並列に接続されたトランスミッションゲートによって構成され、前記調整用容量は、前記トランスミッションゲートと、グランドとの間に直列に接続され、前記Pチャネル型のMOSFETのゲートは、前記制御信号出力回路に接続されて定電圧の第1制御信号が入力され、前記Pチャネル型のMOSFETのサブストレイトは、前記定電圧回路から印加される定電圧VREGおよびグランド電位のうちの高電位の電圧が印加され、前記Nチャネル型のMOSFETのゲートは、前記制御信号出力回路に接続されて前記第1制御信号を反転した定電圧の第2制御信号が入力され、前記Nチャネル型のMOSFETのサブストレイトは、前記定電圧回路から印加される定電圧VREGおよびグランド電位のうちの低電位の電圧が印加されることが好ましい。

10

本発明においても前記発振装置と同様の効果が得られる。

さらに、スイッチとしてトランスミッションゲートを用いているので、調整用容量（コンデンサー）に電荷が充電されることによって、トランスミッションゲートに使用しているトランジスタのゲートとソース間の電位差が変化し、一方のトランジスタが弱反転領域で動作する事になっても、他方のトランジスタは強反転領域で駆動する事が出来るため、スイッチ動作を高速にできる。

また、弱反転領域においてはトランジスタの閾値電圧のバラツキにより、電流の流れやすさに大きな差が出るが、一方のトランジスタが弱反転領域で動作している時は、他方のトランジスタは強反転領域で動作するため、トランジスタの閾値電圧のバラツキによる影響も抑える事が可能となる。

20

【0012】

本発明の発振装置において、前記発振回路は、帰還抵抗用の前記電界効果型トランジスタを備えて構成され、帰還抵抗用の前記電界効果型トランジスタのゲートおよびサブストレイトは、前記定電圧回路から印加される定電圧で駆動されることが好ましい。

【0013】

本発明によれば、電界効果型トランジスタを帰還抵抗としたので、帰還抵抗として、ICの外部に接続された純抵抗や、IC内部にポリシリコンで形成された抵抗もしくは拡散抵抗で形成された抵抗を用いる場合に比べて、回路を小さくすることができる。

30

【0014】

本発明の発振装置において、前記周波数調整回路は、前記電界効果型トランジスタを備えて構成され、前記電界効果型トランジスタの閾値電圧の温度特性の傾きの符号と、前記定電圧回路から出力する定電圧の温度特性の傾きの符号とは、同じ符号であることが好ましい。

【0015】

前記電界効果型トランジスタの閾値電圧の温度特性の傾きの符号と、定電圧回路の定電圧の温度特性の傾きの符号を同じにしているので、温度が変化した時の周波数調整回路の抵抗成分の変化量が小さくなる。このため、温度が変化しても、周波数調整回路による周波数調整量の変動を抑制でき、発振周波数の変動も小さくできる。

40

【0016】

本発明の温度補償機能付き時計は、前記発振装置と、温度情報出力する温度センサーと、前記温度情報に基づいて補正量を算出する演算回路と、前記補正量に基づいて前記周波数調整回路を制御する周波数調整制御回路と、前記発振装置から出力される発振信号に基づいて時刻を表示する時刻表示部と、を備えることを特徴とする。

【0017】

本発明によれば、電源電圧が変動しても発振装置から出力される発振信号の周波数の変動を抑制できるので、温度センサーで検出した温度情報に基づく補正量は電源電圧に関係なく正確になり、電池の放電末期まで周波数変動の小さな発振信号を出力できる。このた

50

め、この発振信号に基づいて駆動される時刻表示部の時刻表示精度も高く維持できる。

また、電波を受信して高精度を保つGPS電波時計等は、電波を受信する為に、時計の文字盤に金属材料が使用できず、金属に比べて質感が低いプラスチック等の材料を使わざるを得ない。

しかし、本発明の温度補償機能付き時計は、単体で高精度を得られるため、電波を受信する必要が無いため、GPS電波時計等の様に、時計の文字盤への制約も無い。このため、金属製の文字盤を利用でき、非常に質感の優れた外観を提供する事が出来、時計の使用者の満足度を非常に大きくする事が出来る。

【図面の簡単な説明】

【 0 0 1 8 】

10

【図 1】本発明の第 1 実施形態に係る温度補償機能付き時計の構成を示すブロック図である。

【図 2】第 1 実施形態の発振装置の構成を示す回路図である。

【図 3】第 1 実施形態の定電圧回路が出力する定電圧と電源電圧との関係を示す図である。

。

【図 4】第 1 実施形態の定電圧回路が出力する定電圧VREGと電界効果型トランジスタの閾値電圧 V_{th} との関係を示すグラフである。

【図 5】第 1 実施形態において、電界効果型トランジスタのゲートに入力する制御信号として、定電圧VREGの制御信号を用いた場合の周波数偏差と、電源電圧VDDの制御信号を用いた場合の周波数偏差とを示すグラフである。

20

【図 6】本発明の第 2 実施形態の発振装置の構成を示す回路図である。

【図 7】本発明の変形例の発振装置の構成を示す回路図である。

【図 8】本発明の他の変形例を示す回路図である。

【図 9】本発明の他の変形例を示す回路図である。

【図 10】本発明の他の変形例を示す回路図である。

【発明を実施するための形態】

【 0 0 1 9 】

[第 1 実施形態]

本発明の第 1 実施形態を添付図面に基づいて説明する。図 1 には、本発明の第 1 実施形態に係る温度補償機能付き時計 1 の構成を示すブロック図が示されている。

30

[温度補償機能付き時計]

温度補償機能付き時計 1 は、電源 2 と、電源 2 によって駆動する時計用 IC 3 と、水晶振動子 4 と、ステップモーター 5 とを備えている。

【 0 0 2 0 】

電源 2 は、一次電池や二次電池で構成される。なお、二次電池を用いた場合には、温度補償機能付き時計 1 に二次電池を充電する発電機を設けたり、温度補償機能付き時計 1 の外部から充電できるように構成すればよい。発電機は、太陽電池や、回転錘で発電する発電機などの時計用の発電機が利用できる。

なお、本実施形態では、VSS（低電圧側）を基準電位（グランド電位：GND）とし、VDD（高電圧側）を電源電圧としている。

40

【 0 0 2 1 】

ステップモーター 5 は、図示しない輪列を介して、分針、秒針、時計等の指針を駆動する。従って、温度補償機能付き時計 1 は、アナログ式の時計である。

【 0 0 2 2 】

時計用 IC 3 は、定電圧回路 6、発振装置 20、分周回路 8、モーターパルス形成回路 9 と、温度センサー制御回路 10 と、温度センサー 11 と、演算回路 12 と、周波数調整制御回路 13 とを備えている。

【 0 0 2 3 】

発振装置 20 は、発振回路 30 と、周波数調整回路 40 と、レベルシフター（L/S）50 と、波形成回路 55 とを備えている。

50

発振回路 30 は、図 2 に示すように、水晶振動子 4 を発振させるための一般的な回路であり、発振インバーター 31 と、帰還抵抗 32 と、ゲートコンデンサー 33 と、ドレインコンデンサー 34 と備えている。

【0024】

定電圧回路 6 は、電源 2 の電源電圧 VDD を定電圧 VREG に変換し、発振装置 20 に供給する。

発振装置 20 の発振回路 30 は、発振源である水晶振動子 4 を駆動して源振となる 32 kHz (32768Hz) の発振信号を波形成形回路 55 に出力する。この際、後述する周波数調整回路 40 によって発振信号の周波数を調整している。

波形成形回路 55 は、波形成形用インバーターなどで構成され、発振回路 30 から出力された発振信号を成形してクロック信号として分周回路 8 に出力する。

【0025】

分周回路 8 は、時計用 IC 3 で用いられる一般的な分周回路であり、複数の分周器を備え、前記発振信号を一定周期（例えば 1 Hz）まで分周し、時間計測の基準となる基準信号として出力する。

モーターパルス形成回路 9 は、分周回路 8 から出力される信号を用いてステップモーター 5 を駆動するモーターパルスを形成して出力する。このモーターパルスは、モーターパルス形成回路 9 からステップモーター 5 に出力され、ステップモーター 5 が駆動される。このステップモーター 5 の駆動により、輪列を介して指針が運針し、時刻が表示される。したがって、モーターパルス形成回路 9、ステップモーター 5 および図示しない輪列、指針を備えて時刻表示部 7 が構成される。

【0026】

分周回路 8 から出力されるクロック信号は、温度センサー制御回路 10 にも入力される。温度センサー制御回路 10 は、前記クロック信号の入力によって所定のタイミングで温度センサー 11 を駆動する。

温度センサー 11 は、例えば、CR 発振回路を用いて構成され、CR 発振回路の温度特性によって変化する発振周波数に基づいて、時計用 IC 3 が配置された空間（時計ケース内）の温度を測定する。

温度センサー 11 の出力（温度情報）は演算回路 12 に入力される。演算回路 12 は、温度センサー 11 で測定された温度（例えば、CR 発振回路の発振周波数）に基づいて、発振装置 20 から出力される発振信号の周波数の補正量を算出し、その演算結果を周波数調整制御回路 13 に入力する。周波数調整制御回路 13 は、前記演算結果に基づいて周波数調整回路 40 を制御する制御信号を出力する。

この制御信号は、ある所定時間内で、調整用容量（コンデンサー）45 をドレイン 31 D に接続する時間と接続しない時間の割合を変化させるように制御する。これにより、周波数調整回路 40 は、発振回路 30 から出力される発振信号の所定時間内における平均周波数を細かく調整できる。また、調整用容量（コンデンサー）45 を複数配置するスペースがなくても、1 つの調整用容量（コンデンサー）45 で周波数の調整が可能である。

なお、図示していないが、複数の周波数調整回路を設け、発振回路 30 に接続する調整用容量（コンデンサー）45 の個数を変化させることで、発振回路 30 から出力される発振信号の周波数を細かく調整してもよい。なお、複数の周波数調整回路を用いる場合は、制御信号は周波数調整回路毎に必要になり、周波数調整制御回路 13 は各周波数調整回路を個別に制御可能な制御信号を出力する。

【0027】

周波数調整制御回路 13 から出力された制御信号は、レベルシフター 50 により定電圧化され、周波数調整回路 40 に入力される。したがって、レベルシフター 50 は、本発明の制御信号出力回路であり、定電圧の第 1 制御信号 XA と、定電圧の第 2 制御信号 A とを出力する。

発振装置 20 は、周波数調整回路 40 により調整された周波数の発振信号を出力する。

発振装置 20 の発振回路 30 では、図 2 に示すように、発振インバーター 31 のゲート

10

20

30

40

50

3 1 G は、ゲートコンデンサ（ゲート容量）3 3 と、帰還抵抗 3 2 と、水晶振動子 4 とに接続されている。また、発振インバータ 3 1 のドレイン 3 1 D は、ドレインコンデンサ（ドレイン容量）3 4、帰還抵抗 3 2、水晶振動子 4、周波数調整回路 4 0 に接続されている。

【 0 0 2 8 】

周波数調整回路 4 0 は、トランスミッションゲート 4 1 と、トランスミッションゲート 4 1 に直列に接続された調整用容量（コンデンサ）4 5 とで構成されている。トランスミッションゲート 4 1 は、調整用容量 4 5 を発振インバータ 3 1 のドレイン 3 1 D に接続する状態と、切り離れた状態とに切り替えるスイッチである。このスイッチ用のトランスミッションゲート 4 1 のゲートおよびサブストレイト（サブストレート）に印加される信号はすべて定電圧化された信号になっている。

10

【 0 0 2 9 】

トランスミッションゲート 4 1 は、並列に接続されたスイッチ用の 2 つの電界効果型トランジスタで構成される。具体的には、トランスミッションゲート 4 1 は、並列に接続された P チャネル型（Pch）の電界効果型トランジスタ（MOSFET）4 2 と、N チャネル型（Nch）の電界効果型トランジスタ（MOSFET）4 3 とで構成されている。Pch の電界効果型トランジスタ 4 2 のサブストレイトには、定電圧回路 6 が出力する高電位の定電圧 VREG および低電位の定電圧 VSS のうち、高電位の定電圧 VREG が接続（供給）される。電界効果型トランジスタ 4 2 のゲートにはレベルシフタ 5 0 で定電圧化された第 1 制御信号 X A が入力される。

20

また、Nch の電界効果型トランジスタ 4 3 のサブストレイトには、低電位の定電圧 VSS が接続され、ゲートにはレベルシフタ 5 0 で定電圧化された第 2 制御信号 A が入力される。なお、第 1 制御信号 X A は、第 2 制御信号 A を反転した信号である。

【 0 0 3 0 】

このため、発振装置 2 0 において、発振インバータ 3 1 のゲート 3 1 G や、ドレイン 3 1 D に接続関係があるすべての電界効果型トランジスタ 4 2、4 3 のゲートと、サブストレイトは定電圧駆動していることになる。なお、ゲート 3 1 G、ドレイン 3 1 D に接続関係がある電界効果型トランジスタとは、ゲート 3 1 G に電氣的に接続された電界効果型トランジスタと、ドレイン 3 1 D に電氣的に接続された電界効果型トランジスタとである。したがって、図 2 の発振装置 2 0 においては、周波数調整回路 4 0 のトランス

30

【 0 0 3 1 】

定電圧回路 6 が出力する定電圧 VREG は、図 3 に示すように、電源電圧 VDD よりも低い電圧レベルであり、電源電圧 VDD が変動しても、定電圧 VREG は一定の電圧レベルに維持される。電圧 VSS はグラウンド電圧であるため、定電圧である。レベルシフタ 5 0 から出力される制御信号 A、X A も同様に、電源電圧 VDD が変動しても一定の電圧レベル（H レベルまたは L レベル）を維持する。

そのため、トランスミッションゲート 4 1 のゲート電圧は、電源電圧が変動しても一定に維持されるため、ゲート電圧の変動による ON 抵抗（オン抵抗）の変動も防止できる。同様に、サブストレイトの電圧が変動しないため、サブストレイトの電圧の変動によって閾値電圧 V_{th} が変化して ON 抵抗が変化することも防止できる。そして、トランスミッションゲート 4 1 の ON 抵抗の変化が無くなるため、発振回路 3 0 の充放電の速度も変化せず、発振周波数を一定に維持できる。

40

【 0 0 3 2 】

また、定電圧回路 6 が出力する定電圧 VREG と温度との関係は、周波数調整回路 4 0 に使用したトランスミッションゲート 4 1 の電界効果型トランジスタ 4 2、4 3 の閾値電圧 V_{th} の温度特性の傾きの符号と、同様の傾きの符号に設定されている。

図 4 に示すように、電界効果型トランジスタ 4 2、4 3 の閾値電圧 V_{th} の温度特性が、温度が高くなると閾値電圧 V_{th} が低くなる傾き（傾きの符号は「 - 」）に設定され

50

ている場合、定電圧回路 6 の温度特性は、温度が高くなると定電圧VREGが低くなる傾き（傾きの符号は「 - 」）に設定されていればよい。

閾値電圧 V_{th} の温度特性が逆向き（傾きが「 + 」）であれば、定電圧回路 6 の温度特性も逆向き（傾きが「 + 」）に設定すればよい。

【 0 0 3 3 】

周波数調整回路 4 0 において、調整用容量 4 5 を切り替えるスイッチであるトランSMissionゲート 4 1 に流れる電流 I_d は、飽和領域では、次の式で表される。

$$I_d = 1 / 2 \times (V_{gs} - V_{th})^2 = 1 / 2 \times (V_{REG} - V_{th})^2$$

このため、温度が変化した場合でも、 $V_{REG} - V_{th}$ の差が一定であれば、電流 I_d も一定となり、周波数調整回路 4 0 の抵抗成分の変化を小さくできる。したがって、図 4 に示すように、温度特性の傾きの符号が一致していれば、 $V_{REG} - V_{th}$ の差の変動量も小さくなり、周波数調整回路 4 0 の抵抗成分の変化を小さくできる。

10

【 0 0 3 4 】

図 5 は、1 . 0 V を基準として電源電圧を 1 . 9 V まで変化させた際のトランSMissionゲート 4 1 が ON している時の発振周波数の変化を、定電圧VREGの制御信号を用いた第 1 実施形態の例と、電源電圧VDDの制御信号を用いた比較例とで比較したものである。

電源電圧VDDの制御信号を用いた場合、特に、電源電圧が 1 . 0 V から 1 . 5 V に高くなる範囲では周波数偏差も大きく変化している。

これに対し、定電圧VREGの制御信号を用いた本実施形態の場合、電源電圧が 1 . 0 V から 1 . 9 V の範囲で変化しても周波数偏差は殆ど変化せず、発振周波数をほぼ一定に維持することができる。

20

【 0 0 3 5 】

[第 1 実施形態の効果]

このような第 1 実施形態によれば、次のような効果がある。

(1) 発振インバーター 3 1 のゲート 3 1 G、ドレイン 3 1 D に接続関係のある電界効果型トランジスター 4 2 , 4 3 のゲートとサブストレイトに定電圧を印加して駆動しているため、電源電圧が変動しても、発振回路 3 0 の発振周波数の変動を抑制でき、一定周波数の発振信号を出力できる。

【 0 0 3 6 】

(2) 本実施形態によれば、電源電圧が変動しても発振周波数が変動しないため、温度による補正量は電源電圧に影響されずに正確になる。このため、温度補償機能付き時計 1 は、電池の放電末期まで高精度を保つことができ、年差時計にも適用できる。

30

【 0 0 3 7 】

(3) 電界効果型トランジスター 4 2、4 3 の閾値電圧 V_{th} と、定電圧回路 6 の定電圧VREGの温度特性の傾きの符号を同じにしているので、温度が変化した時の周波数調整回路 4 0 の抵抗成分の変化量が小さくなる。このため、周波数調整回路 4 0 は、温度が変化しても、所望の周波数調整量を得ることができる。

【 0 0 3 8 】

[第 2 実施形態]

図 6 は、第 2 実施形態の発振装置 2 0 A の構成を示すブロック図である。

40

発振装置 2 0 A は、発振回路 3 0 A における帰還抵抗として、2 つの電界効果型トランジスター 3 2 1、3 2 2 を用いたものである。これらの帰還抵抗用の電界効果型トランジスター 3 2 1、3 2 2 も、発振インバーター 3 1 のゲート 3 1 G、ドレイン 3 1 D に接続されているため、ゲートおよびサブストレイトには定電圧を印加している。

すなわち、電界効果型トランジスター 3 2 1 のゲートには定電圧VREGを印加し、サブストレイトには定電圧VSSを印加している。また、電界効果型トランジスター 3 2 2 のゲートには定電圧VSSを印加し、サブストレイトには定電圧VREGを印加している。

なお、発振装置 2 0 A は、発振回路 3 0 A における帰還抵抗が電界効果型トランジスター 3 2 1、3 2 2 で構成された以外は、発振装置 2 0 と同一であるため、他の構成には同一符合を付し、説明を省略する。

50

【 0 0 3 9 】

[第 2 実施形態の効果]

第 2 実施形態の発振装置 2 0 A は、発振回路 3 0 A における帰還抵抗として電界効果型トランジスタ 3 2 1、3 2 2 を設け、それらのゲートに定電圧 VREG や定電圧 VSS を印加し、サブストレイトに定電圧 VSS や定電圧 VREG を印加している。このため、電源電圧 VDD が変動しても閾値電圧 V_{th} は変動せず、ON 抵抗も変動しないので、帰還抵抗値が変化することも防止できる。したがって、電源電圧が変動しても発振回路 3 0 A の能力が変化することがないため、発振回路 3 0 A の発振周波数が変化することも防止できる。

【 0 0 4 0 】

また、電界効果型トランジスタ 3 2 1、3 2 2 を帰還抵抗としたので、発振装置 2 0 A の回路規模を小さくできる。すなわち、帰還抵抗として、時計用 IC 3 の外部に接続された純抵抗や、IC 内部にポリシリコンで形成された抵抗もしくは拡散抵抗で形成された抵抗を用いる場合に比べて、電界効果型トランジスタ 3 2 1、3 2 2 を用いれば、回路を小さくすることができる。

【 0 0 4 1 】

[変形例]

なお、本発明は、前記実施形態に限定されるものではなく、本発明の目的を達成できる他の構成も含み、以下に示すような変形例等も本発明に含まれる。

例えば、前記各実施形態では、定電圧 VSS をグラウンドとした場合について説明したが、定電圧 VDD をグラウンドにした場合でも同じ効果を奏することができる。例えば、第 1 実施形態の構成において、定電圧 VDD をグラウンドにするには、図 7 に示すような回路にすればよい。なお、図示しないが、第 2 実施形態においても、定電圧 VDD をグラウンドにすることができる。

【 0 0 4 2 】

また、定電圧回路 6 から出力する定電圧 VREG と温度との関係は、電界効果型トランジスタ 4 2、4 3 の閾値電圧 V_{th} の温度特性の傾きの符号と、同様の傾きの符号に設定していたが、これに限定されない。ただし、温度が変化した際の定電圧 VREG と閾値電圧 V_{th} の差が一定であれば、前述したように、周波数調整回路 4 0 の抵抗成分の変化を小さくでき、所望の周波数調整量を得やすくできる利点がある。

【 0 0 4 3 】

発振インバーター 3 1 のゲート 3 1 G またはドレイン 3 1 D に接続関係のある電界効果型トランジスタとしては、周波数調整回路 4 0 のトランスミッションゲート 4 1 を構成するものや、帰還抵抗として利用されるものに限定されない。例えば、発振インバーター 3 1 のドレイン抵抗を設ける場合に、電界効果型トランジスタを用いてもよい。

また、周波数調整回路 4 0 のスイッチ用の電界効果型トランジスタとしては、前記実施形態の CMOS のトランスミッションゲート 4 1 に限らず、Pch の MOSFET のみを用いたり、Nch の MOSFET のみを用いたものでもよい。

【 0 0 4 4 】

ゲート 3 1 G やドレイン 3 1 D としては、図 8 ~ 1 0 に示すように、発振インバーター 3 1 の特性を調整するためのコンデンサ 3 5、3 6 や抵抗 3 7、3 8 等の回路素子の入力側や出力側に設定されるものも含む。すなわち、発振インバーター 3 1 のゲート 3 1 G は、発振インバーター 3 1 の入力側に設けられた回路素子の入力側に設定されるものも含み、ドレイン 3 1 D は、発振インバーター 3 1 の出力側に設けられた回路素子の出力側に設定されるものも含む。

例えば、図 8 に示すように、発振インバーター 3 1 の入力側および出力側にコンデンサ 3 5、3 6 を設けた場合、ゲート 3 1 G は、コンデンサ 3 5 の入力側に設定され、ドレイン 3 1 D はコンデンサ 3 6 の出力側に設定される。なお、図示は省略するが、発振インバーター 3 1 の入力側のコンデンサ 3 5 のみを設け、コンデンサ 3 6 は設けない回路や、発振インバーター 3 1 の出力側のコンデンサ 3 6 のみを設け、コンデンサ 3 5 は設けない回路においても、ゲート 3 1 G やドレイン 3 1 D は同様に設定される。

【 0 0 4 5 】

発振インバーター 3 1 の入力側や出力側にコンデンサー 3 5、3 6 を設けた場合は、以下の効果がある。

すなわち、I C は基板などに実装され、長期間の使用により、徐々に基板のインピーダンスは劣化し、電気が通しやすくなる。すると、水晶振動子 4 が接続されているゲート 3 1 G 及びドレイン 3 1 D が、基板を介して電源電圧の高電位側電位もしくは低電位側電位に、プルアップされたりプルダウンされる。すると、発振インバーター 3 1 の入力及び出力波形(発振波形)が、高電位側もしくは低電位側に引っ張られることになり、発振波形が歪み、発振が停止してしまう可能性がある。

これを防ぐために、D C カットコンデンサーとして発振インバーター 3 1 の入力側や出力側にコンデンサー 3 5、3 6 を配置する。D C カットコンデンサーを設けると、直流成分がカットされるため、発振インバーター 3 1 の入力及び出力波形(発振波形)が、歪まなくなり、発振が停止してしまうことを防止できる。したがって、長期信頼性を向上できる効果がある。

【 0 0 4 6 】

また、図 9 に示すように、発振インバーター 3 1 の入力側および出力側に抵抗 3 7、3 8 を設けた場合、ゲート 3 1 G は、抵抗 3 7 の入力側に設定され、ドレイン 3 1 D は抵抗 3 8 の出力側に設定される。なお、図示は省略するが、発振インバーター 3 1 の入力側の抵抗 3 7 のみを設け、抵抗 3 8 は設けない回路や、発振インバーター 3 1 の出力側の抵抗 3 8 のみを設け、抵抗 3 7 は設けない回路においても、ゲート 3 1 G やドレイン 3 1 D は同様に設定される。

【 0 0 4 7 】

発振インバーター 3 1 の入力側や出力側に、抵抗 3 7、3 8 を設けた場合は、以下の効果がある。

水晶振動子 4 は、発振回路 3 0 の能力が大きければ、3 倍や 5 倍の周波数で発振することができる。逆を言うと、能力が大きすぎたりすると、所望の周波数では発振せず、高調波発振が発生することもあり、安定した発振が得られない。

そのため、発振回路 3 0 の能力を調整する為に、ゲート抵抗 3 7 やドレイン抵抗 3 8 を挿入する。これにより、安定的に所望の発振周波数が得られる効果がある。なお、これらの各抵抗 3 7、3 8 を電界効果型トランジスターで構成することもでき、これらの電界効果型トランジスターもゲート 3 1 G、ドレイン 3 1 D に接続関係のある電界効果型トランジスターとなるため、ゲートおよびサブストレイトを定電圧で駆動すればよい。

【 0 0 4 8 】

さらに、発振インバーター 3 1 の入力側および出力側に、コンデンサーと抵抗とを設けてもよい。例えば、図 1 0 に示すように、発振インバーター 3 1 の入力側にコンデンサー 3 5 を設け、出力側に抵抗 3 8 を設けてもよい。また、図示しないが、発振インバーター 3 1 の入力側に抵抗 3 7 を設け、出力側にコンデンサー 3 6 を設けてもよい。これらの場合も、ゲート 3 1 G は、コンデンサー 3 5 や抵抗 3 7 の入力側に設定され、ドレイン 3 1 D は、コンデンサー 3 6 や抵抗 3 8 の出力側に設定される。

したがって、発振インバーター 3 1 のゲート 3 1 G に接続関係のある電界効果型トランジスターとは、発振インバーター 3 1 の入力側に直接接続されるものに限定されず、前記コンデンサー 3 5 や抵抗 3 7 等の発振インバーター 3 1 用の回路素子を介して接続される電界効果型トランジスターも含むものである。また、発振インバーター 3 1 のドレイン 3 1 D に接続関係のある電界効果型トランジスターとは、発振インバーター 3 1 の入力側に直接接続されるものに限定されず、前記コンデンサー 3 6 や抵抗 3 8 等の発振インバーター 3 1 用の回路素子を介して接続される電界効果型トランジスターも含むものである。さらに、発振インバーター 3 1 用の回路素子、例えば抵抗 3 7、3 8 が電界効果型トランジスターで構成される場合には、発振インバーター 3 1 用の回路素子として用いられる電界効果型トランジスターも含むものである。

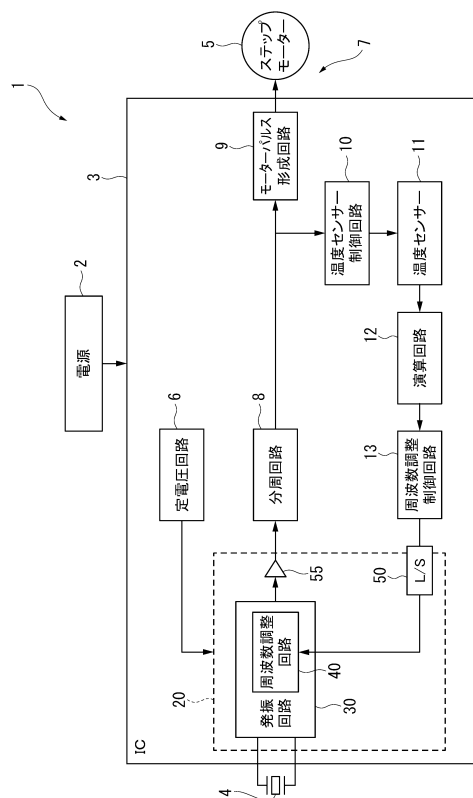
【 符号の説明 】

【 0 0 4 9 】

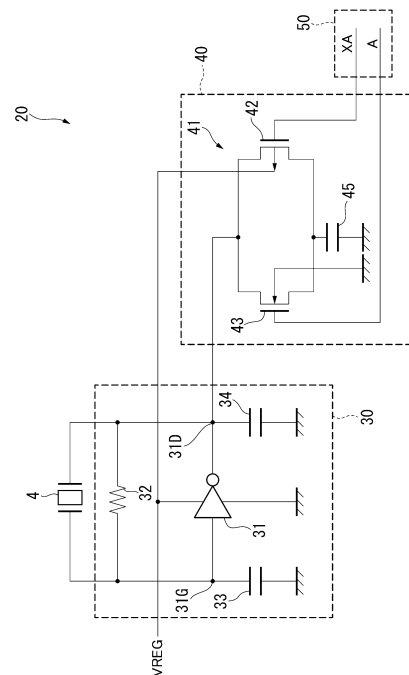
１…温度補償機能付き時計、２…電源、３…時計用ＩＣ、４…水晶振動子、５…ステップモーター、６…定電圧回路、７…時刻表示部、８…分周回路、９…モーターパルス形成回路、１０…温度センサー制御回路、１１…温度センサー、１２…演算回路、１３…周波数調整制御回路、２０…発振装置、２０Ａ…発振装置、３０…発振回路、３０Ａ…発振回路、３１…発振インバーター、３１Ｄ…ドレイン、３１Ｇ…ゲート、３２…帰還抵抗、３２１…電界効果型トランジスター、３２２…電界効果型トランジスター、３３…ゲートコンデンサー、３４…ドレインコンデンサー、３５、３６…コンデンサー、３７、３８…抵抗、４０…周波数調整回路、４１…トランスミッションゲート、４２…電界効果型トランジスター、４３…電界効果型トランジスター、４５…調整用容量、５０…レベルシフター、５５…波形成形回路、ＸＡ…第１制御信号、Ａ…第２制御信号。

10

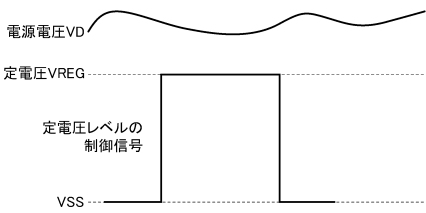
【圖 1】



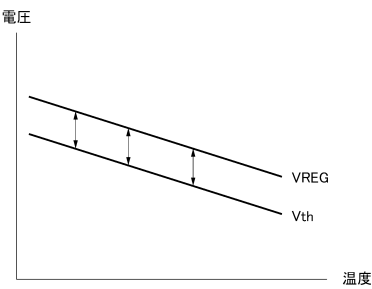
【圖 2】



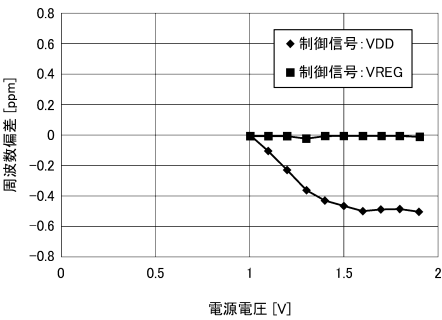
【図 3】



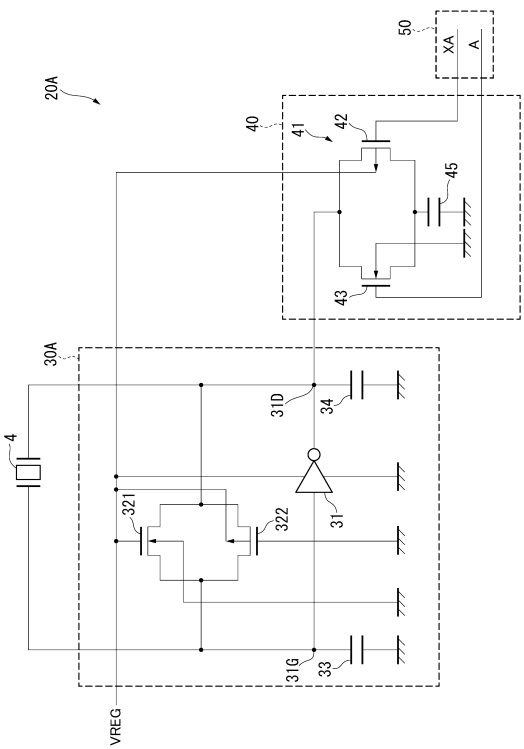
【図 4】



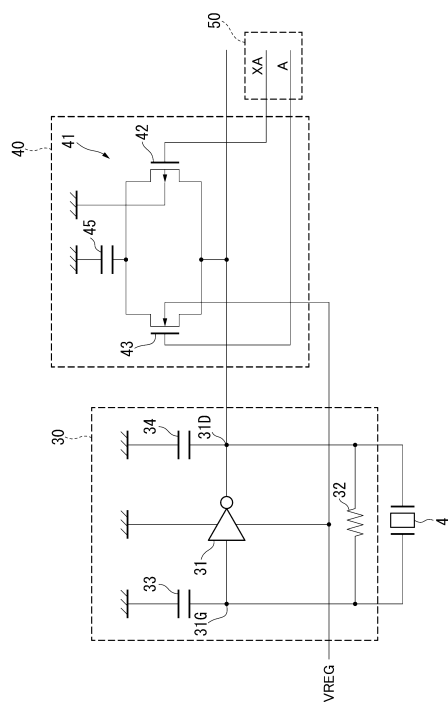
【図 5】



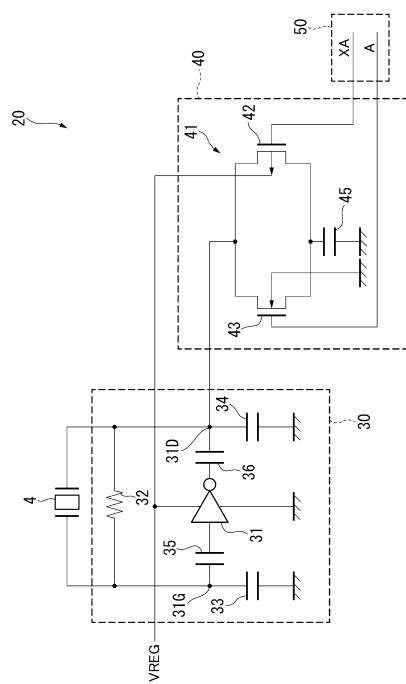
【図 6】



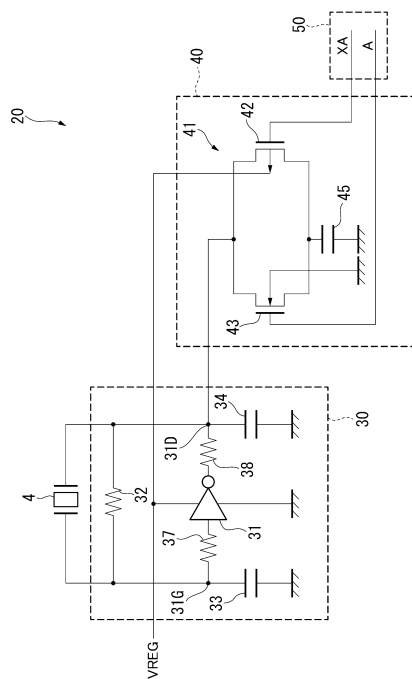
【圖 7】



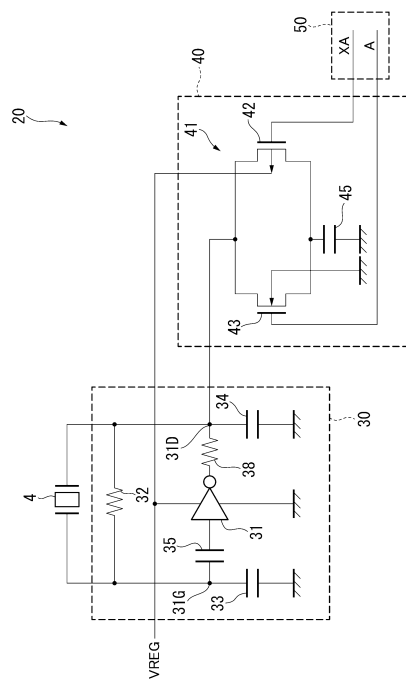
【圖 8】



【 図 9 】



【 図 1 0 】



フロントページの続き

(56)参考文献 特開平11-097932(JP,A)
特開2014-171158(JP,A)
特開2008-244617(JP,A)
特開2004-350203(JP,A)
特開2013-078082(JP,A)
特開2004-205244(JP,A)
特開昭62-243405(JP,A)
特開2011-254304(JP,A)
特開2012-209668(JP,A)
特開2013-207538(JP,A)

(58)調査した分野(Int.Cl., DB名)

G04G 3/00
G04G 3/04
H03B5/30 - H03B5/42