

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6658112号
(P6658112)

(45) 発行日 令和2年3月4日 (2020.3.4)

(24) 登録日 令和2年2月10日 (2020.2.10)

(51) Int.Cl.

F 1

HO3B 5/32	(2006.01)	HO3B 5/32	B
GO4G 3/00	(2006.01)	GO4G 3/00	K
GO4G 3/04	(2006.01)	GO4G 3/04	
		HO3B 5/32	E

請求項の数 4 (全 14 頁)

(21) 出願番号	特願2016-41995 (P2016-41995)
(22) 出願日	平成28年3月4日 (2016.3.4)
(65) 公開番号	特開2017-158138 (P2017-158138A)
(43) 公開日	平成29年9月7日 (2017.9.7)
審査請求日	平成30年7月26日 (2018.7.26)

(73) 特許権者	000002369 セイコーエプソン株式会社 東京都新宿区新宿四丁目1番6号
(74) 代理人	110000637 特許業務法人樹之下知的財産事務所
(72) 発明者	山▲崎▼ 豊 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

審査官 ▲高▼橋 徳浩

最終頁に続く

(54) 【発明の名称】 温度補償機能付き時計

(57) 【特許請求の範囲】

【請求項 1】

電源と、

発振インバーターを備えて、振動子を発振させる発振回路と、

前記発振回路の周波数調整を行う周波数調整回路と、

前記発振回路を駆動する定電圧回路と、

温度情報を出力する温度センサーと、

前記温度情報に基づいて補正量を算出する演算回路と、

前記補正量に基づいて前記周波数調整回路を制御する周波数調整制御回路と、

前記発振回路から出力される発振信号に基づいて時刻を表示する時刻表示部と、

HレベルおよびLレベルに切り替えられる制御信号を出力する制御信号出回路と、を備え、

前記定電圧回路は、前記電源の電圧が変動しても一定の電圧レベルとなる定電圧VREGおよびグランド電位を印加可能に構成され、

前記制御信号出回路は、前記制御信号のHレベルおよびLレベルを、前記電源の電圧が変動しても一定の電圧レベルに維持し、

前記周波数調整回路は、

前記発振インバーターのゲートまたはドレインに接続される電界効果型トランジスターを備えるスイッチと、

前記スイッチによって前記発振回路への接続が切り替えられる調整用容量とを備え、

10

20

前記スイッチ用の前記電界効果型トランジスターのゲートには、前記制御信号出力回路が接続されて前記制御信号が入力され、

前記スイッチ用の前記電界効果型トランジスターのサブストレイトには、前記グランド電位または前記定電圧VREGが印加され、

前記時刻表示部は、前記電源で駆動されることを特徴とする温度補償機能付き時計。

【請求項 2】

請求項1に記載の温度補償機能付き時計において、

前記制御信号出力回路は、前記制御信号として、第1制御信号と、前記第1制御信号を反転した第2制御信号とを出力し、

前記スイッチは、Pチャネル型のMOSFETと、Nチャネル型のMOSFETとが並列に接続されたトランスマッシュゲートによって構成され、

前記調整用容量は、前記トランスマッシュゲートと、グランドとの間に直列に接続され、

前記Pチャネル型のMOSFETのゲートには、前記制御信号出力回路が接続されて前記第1制御信号が入力され、

前記Pチャネル型のMOSFETのサブストレイトには、前記グランド電位および前記定電圧回路から印加される定電圧VREGのうちの高電位の電圧が印加され、

前記Nチャネル型のMOSFETのゲートには、前記制御信号出力回路が接続されて前記第2制御信号が入力され、

前記Nチャネル型のMOSFETのサブストレイトには、前記グランド電位および前記定電圧回路から印加される定電圧VREGのうちの低電位の電圧が印加される

ことを特徴とする温度補償機能付き時計。

【請求項 3】

請求項1または請求項2に記載の温度補償機能付き時計において、

前記発振回路は、帰還抵抗用の前記電界効果型トランジスターを備えて構成され、

帰還抵抗用の前記電界効果型トランジスターのゲートおよびサブストレイトの一方には前記グランド電位が印加され、他方には前記定電圧VREGが印加される

ことを特徴とする温度補償機能付き時計。

【請求項 4】

請求項1から請求項3のいずれか一項に記載の温度補償機能付き時計において、

前記周波数調整回路は、前記電界効果型トランジスターを備えて構成され、

前記電界効果型トランジスターの閾値電圧の温度特性の傾きの符号と、前記定電圧回路から出力する定電圧VREGの温度特性の傾きの符号とは、同じ符号である

ことを特徴とする温度補償機能付き時計。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、発振装置および温度補償機能付き時計に関する。

【背景技術】

【0002】

年差時計のように高精度の時計として、時間基準信号を出力する水晶発振回路の温度特性を補正する温度補償機能付き時計が知られている（例えば特許文献1参照）。また、水晶発振回路の発振信号の周波数を調整する周波数調整機構を備えた発振回路も知られている（例えば特許文献2参照）。

【0003】

これらの特許文献においては、水晶振動子の両端と電源に接続される負荷容量を、EEPROM(Electrically Erasable Programmable Read-Only Memory)、PROM(Programmable ROM)等の不揮発性メモリーに書き込まれたデータや、IC内部の制御回路からの制御信号による制御によって切り替えて、容量を変更することで発振周波数を変更している。

10

20

30

40

50

【先行技術文献】**【特許文献】****【0004】**

【特許文献1】特公平6-31731号公報

【特許文献2】特開2008-244617号公報

【発明の概要】**【発明が解決しようとする課題】****【0005】**

しかし、EEPROMやPROM等からのデータや、制御回路からの制御信号は、定電圧レベルの信号ではない。そのため、電源電圧の変動により、MOSFET (metal-oxide-semiconductor field-effect transistor) を用いて構成されるスイッチやトランスマッショングートに入力される制御信号が変動してしまう。

制御信号は、MOSFETによるスイッチやトランスマッショングートのゲートに印加されるため、電圧が変動することにより、電流の流れやすさが変化する。スイッチやトランスマッショングートにおける電流の流れやすさが変化すると、発振周波数を調整するための容量を充電する時間が変化し、発振周波数が変動するという課題がある。

【0006】

本発明の目的は、電源電圧が変動しても周波数変動を抑制できる発振装置および温度補償機能付き時計を提供することにある。

【課題を解決するための手段】**【0007】**

本発明の発振装置は、発振インバーターを備えて構成されて、振動子を発振させる発振回路と、前記発振回路の周波数調整を行う周波数調整回路と、前記発振回路を駆動する定電圧回路と、を備え、前記発振回路および前記周波数調整回路において、前記発振インバーターのゲートまたはドレインに接続関係がある電界効果型トランジスターのゲートおよびサブストレイトは、定電圧で駆動されることを特徴とする。

【0008】

本発明の発振装置によれば、発振回路の発振インバーターのゲートに接続関係のある電界効果型トランジスターや、ドレインに接続関係のある電界効果型トランジスターのゲートおよびサブストレイトに、定電圧を印加して駆動している。このため、電界効果型トランジスターは、ゲート電圧の変動によるON抵抗が変化することを防止でき、サブストレイトの電圧の変動によって閾値電圧が変化してON抵抗が変化することも防止できる。したがって、電界効果型トランジスターのON抵抗の変化が無くなるため、電源電圧が変動しても、発振回路の充放電の速度を一定にでき、発振周波数も一定に維持できる。

【0009】

本発明の発振装置において、定電圧の制御信号を出力する制御信号出力回路を備え、前記周波数調整回路は、前記発振インバーターのゲートまたはドレインに接続される前記電界効果型トランジスターを備えるスイッチと、前記スイッチによって前記発振回路への接続が切り替えられる調整用容量とを備え、スイッチ用の前記電界効果型トランジスターのゲートは、前記制御信号出力回路に接続されて定電圧の前記制御信号が入力され、スイッチ用の前記電界効果型トランジスターのサブストレイトは、前記定電圧回路に接続されることが好ましい。

【0010】

本発明によれば、周波数調整回路は、電界効果型トランジスターを備えるスイッチと、調整用容量（コンデンサー）を備え、前記電界効果型トランジスターのゲートには、制御信号出力回路から定電圧の制御信号が入力され、電界効果型トランジスターのサブストレイトには定電圧回路が接続されて定電圧が印加される。

このため、スイッチである電界効果型トランジスターは、ゲート電圧の変動によるON抵抗が変化することを防止でき、サブストレイトの電圧の変動によって閾値電圧が変化してON抵抗が変化することも防止できる。したがって、調整用容量を接続するために電界

10

20

30

40

50

効果型トランジスターをオンしている場合に、電源電圧が変動しても、電界効果型トランジスターのON抵抗は変動しないため、発振周波数が変動することも防止できる。

【0011】

本発明の発振装置において、前記スイッチは、Pチャネル型のMOSFETと、Nチャネル型のMOSFETとが並列に接続されたトランスマッショングートによって構成され、前記調整用容量は、前記トランスマッショングートと、グランドとの間に直列に接続され、前記Pチャネル型のMOSFETのゲートは、前記制御信号出力回路に接続されて定電圧の第1制御信号が入力され、前記Pチャネル型のMOSFETのサブストレイトは、前記定電圧回路から印加される定電圧VREGおよびグランド電位のうちの高電位の電圧が印加され、前記Nチャネル型のMOSFETのゲートは、前記制御信号出力回路に接続されて前記第1制御信号を反転した定電圧の第2制御信号が入力され、前記Nチャネル型のMOSFETのサブストレイトは、前記定電圧回路から印加される定電圧VREGおよびグランド電位のうちの低電位の電圧が印加されることが好ましい。10

本発明においても前記発振装置と同様の効果が得られる。

さらに、スイッチとしてトランスマッショングートを用いているので、調整用容量（コンデンサー）に電荷が充電されることによって、トランスマッショングートに使用しているトランジスターのゲートとソース間の電位差が変化し、一方のトランジスターが弱反転領域で動作する事になっても、他方のトランジスターは強反転領域で駆動する事が出来るため、スイッチ動作を高速にできる。

また、弱反転領域においてはトランジスターの閾値電圧のバラツキにより、電流の流れやすさに大きな差が出るが、一方のトランジスターが弱反転領域で動作している時は、他方のトランジスターは強反転領域で動作するため、トランジスターの閾値電圧のバラツキによる影響も抑える事が可能となる。20

【0012】

本発明の発振装置において、前記発振回路は、帰還抵抗用の前記電界効果型トランジスターを備えて構成され、帰還抵抗用の前記電界効果型トランジスターのゲートおよびサブストレイトは、前記定電圧回路から印加される定電圧で駆動されることが好ましい。

【0013】

本発明によれば、電界効果型トランジスターを帰還抵抗としたので、帰還抵抗として、I Cの外部に接続された純抵抗や、I C内部にポリシリコンで形成された抵抗もしくは拡散抵抗で形成された抵抗を用いる場合に比べて、回路を小さくすることができる。30

【0014】

本発明の発振装置において、前記周波数調整回路は、前記電界効果型トランジスターを備えて構成され、前記電界効果型トランジスターの閾値電圧の温度特性の傾きの符号と、前記定電圧回路から出力する定電圧の温度特性の傾きの符号とは、同じ符号であることが好ましい。

【0015】

前記電界効果型トランジスターの閾値電圧の温度特性の傾きの符号と、定電圧回路の定電圧の温度特性の傾きの符号と同じにしているので、温度が変化した時の周波数調整回路の抵抗成分の変化量が小さくなる。このため、温度が変化しても、周波数調整回路による周波数調整量の変動を抑制でき、発振周波数の変動も小さくできる。40

【0016】

本発明の温度補償機能付き時計は、前記発振装置と、温度情報を出力する温度センサーと、前記温度情報に基づいて補正量を算出する演算回路と、前記補正量に基づいて前記周波数調整回路を制御する周波数調整制御回路と、前記発振装置から出力される発振信号に基づいて時刻を表示する時刻表示部と、を備えることを特徴とする。

【0017】

本発明によれば、電源電圧が変動しても発振装置から出力される発振信号の周波数の変動を抑制できるので、温度センサーで検出した温度情報に基づく補正量は電源電圧に関係なく正確になり、電池の放電末期まで周波数変動の小さな発振信号を出力できる。このた50

め、この発振信号に基づいて駆動される時刻表示部の時刻表示精度も高く維持できる。

また、電波を受信して高精度を保つGPS電波時計等は、電波を受信する為に、時計の文字盤に金属材料が使用できず、金属に比べて質感が低いプラスチック等の材料を使わざるを得ない。

しかし、本発明の温度補償機能付き時計は、単体で高精度を得られるため、電波を受信する必要が無いため、GPS電波時計等の様に、時計の文字盤への制約も無い。このため、金属製の文字盤を利用でき、非常に質感の優れた外観を提供する事が出来、時計の使用者の満足度を非常に大きくする事が出来る。

【図面の簡単な説明】

【0018】

【図1】本発明の第1実施形態に係る温度補償機能付き時計の構成を示すブロック図である。

【図2】第1実施形態の発振装置の構成を示す回路図である。

【図3】第1実施形態の定電圧回路が出力する定電圧と電源電圧との関係を示す図である。

【図4】第1実施形態の定電圧回路が出力する定電圧VREGと電界効果型トランジスターの閾値電圧V_{th}との関係を示すグラフである。

【図5】第1実施形態において、電界効果型トランジスターのゲートに入力する制御信号として、定電圧VREGの制御信号を用いた場合の周波数偏差と、電源電圧VDDの制御信号を用いた場合の周波数偏差とを示すグラフである。

【図6】本発明の第2実施形態の発振装置の構成を示す回路図である。

【図7】本発明の変形例の発振装置の構成を示す回路図である。

【図8】本発明の他の変形例を示す回路図である。

【図9】本発明の他の変形例を示す回路図である。

【図10】本発明の他の変形例を示す回路図である。

【発明を実施するための形態】

【0019】

【第1実施形態】

本発明の第1実施形態を添付図面に基づいて説明する。図1には、本発明の第1実施形態に係る温度補償機能付き時計1の構成を示すブロック図が示されている。

【温度補償機能付き時計】

温度補償機能付き時計1は、電源2と、電源2によって駆動する時計用IC3と、水晶振動子4と、ステップモーター5とを備えている。

【0020】

電源2は、一次電池や二次電池で構成される。なお、二次電池を用いた場合には、温度補償機能付き時計1に二次電池を充電する発電機を設けたり、温度補償機能付き時計1の外部から充電できるように構成すればよい。発電機は、太陽電池や、回転錘で発電する発電機などの時計用の発電機が利用できる。

なお、本実施形態では、VSS(低電圧側)を基準電位(グランド電位: GND)とし、VDD(高電圧側)を電源電圧としている。

【0021】

ステップモーター5は、図示しない輪列を介して、分針、秒針、時針等の指針を駆動する。従って、温度補償機能付き時計1は、アナログ式の時計である。

【0022】

時計用IC3は、定電圧回路6、発振装置20、分周回路8、モーターパルス形成回路9と、温度センサー制御回路10と、温度センサー11と、演算回路12と、周波数調整制御回路13とを備えている。

【0023】

発振装置20は、発振回路30と、周波数調整回路40と、レベルシフター(L/S)50と、波形成形回路55とを備えている。

10

20

30

40

50

発振回路30は、図2に示すように、水晶振動子4を発振させるための一般的な回路であり、発振インバーター31と、帰還抵抗32と、ゲートコンデンサー33と、ドレインコンデンサー34と備えている。

【0024】

定電圧回路6は、電源2の電源電圧VDDを定電圧VREGに変換し、発振装置20に供給する。

発振装置20の発振回路30は、発振源である水晶振動子4を駆動して源振となる32kHz(32768Hz)の発振信号を波形成形回路55に出力する。この際、後述する周波数調整回路40によって発振信号の周波数を調整している。

波形成形回路55は、波形成形用インバーターなどで構成され、発振回路30から出力された発振信号を成形してクロック信号として分周回路8に出力する。 10

【0025】

分周回路8は、時計用IC3で用いられる一般的な分周回路であり、複数の分周器を備え、前記発振信号を一定周期(例えば1Hz)まで分周し、時間計測の基準となる基準信号として出力する。

モーターパルス形成回路9は、分周回路8から出力される信号を用いてステップモーター5を駆動するモーターパルスを形成して出力する。このモーターパルスは、モーターパルス形成回路9からステップモーター5に出力され、ステップモーター5が駆動される。このステップモーター5の駆動により、輪列を介して指針が運針し、時刻が表示される。したがって、モーターパルス形成回路9、ステップモーター5および図示しない輪列、指針を備えて時刻表示部7が構成される。 20

【0026】

分周回路8から出力されるクロック信号は、温度センサー制御回路10にも入力される。温度センサー制御回路10は、前記クロック信号の入力によって所定のタイミングで温度センサー11を駆動する。

温度センサー11は、例えば、CR発振回路を用いて構成され、CR発振回路の温度特性によって変化する発振周波数に基づいて、時計用IC3が配置された空間(時計ケース内)の温度を測定する。

温度センサー11の出力(温度情報)は演算回路12に入力される。演算回路12は、温度センサー11で測定された温度(例えば、CR発振回路の発振周波数)に基づいて、発振装置20から出力される発振信号の周波数の補正量を算出し、その演算結果を周波数調整制御回路13に入力する。周波数調整制御回路13は、前記演算結果に基づいて周波数調整回路40を制御する制御信号を出力する。 30

この制御信号は、ある所定時間内で、調整用容量(コンデンサー)45をドレイン31Dに接続する時間と接続しない時間の割合を変化させるように制御する。これにより、周波数調整回路40は、発振回路30から出力される発振信号の所定時間内における平均周波数を細かく調整できる。また、調整用容量(コンデンサー)45を複数配置するスペースがなくても、1つの調整用容量(コンデンサー)45で周波数の調整が可能である。

なお、図示していないが、複数の周波数調整回路を設け、発振回路30に接続する調整用容量(コンデンサー)45の個数を変化させることで、発振回路30から出力される発振信号の周波数を細かく調整してもよい。なお、複数の周波数調整回路を用いる場合は、制御信号は周波数調整回路毎に必要になり、周波数調整制御回路13は各周波数調整回路を個別に制御可能な制御信号を出力する。 40

【0027】

周波数調整制御回路13から出力された制御信号は、レベルシフター50により定電圧化され、周波数調整回路40に入力される。したがって、レベルシフター50は、本発明の制御信号出力回路であり、定電圧の第1制御信号XAと、定電圧の第2制御信号Aとを出力する。

発振装置20は、周波数調整回路40により調整された周波数の発振信号を出力する。

発振装置20の発振回路30では、図2に示すように、発振インバーター31のゲート

31Gは、ゲートコンデンサー（ゲート容量）33と、帰還抵抗32と、水晶振動子4とに接続されている。また、発振インバーター31のドレイン31Dは、ドレインコンデンサー（ドレイン容量）34、帰還抵抗32、水晶振動子4、周波数調整回路40に接続されている。

【0028】

周波数調整回路40は、トランスマッシュゲート41と、トランスマッシュゲート41に直列に接続された調整用容量（コンデンサー）45とで構成されている。トランスマッシュゲート41は、調整用容量45を発振インバーター31のドレイン31Dに接続する状態と、切り離した状態とに切り替えるスイッチである。このスイッチ用のトランスマッシュゲート41のゲートおよびサブストレイト（サブストレート）に印加される信号はすべて定電圧化された信号になっている。

10

【0029】

トランスマッシュゲート41は、並列に接続されたスイッチ用の2つの電界効果型トランジスターで構成される。具体的には、トランスマッシュゲート41は、並列に接続されたPチャネル型（Pch）の電界効果型トランジスター（MOSFET）42と、Nチャネル型（Nch）の電界効果型トランジスター（MOSFET）43とで構成されている。Pchの電界効果型トランジスター42のサブストレイトには、定電圧回路6が出力する高電位の定電圧VREGおよび低電位の定電圧VSSのうち、高電位の定電圧VREGが接続（供給）される。電界効果型トランジスター42のゲートにはレベルシフター50で定電圧化された第1制御信号XAが入力される。

20

また、Nchの電界効果型トランジスター43のサブストレイトには、低電位の定電圧VSSが接続され、ゲートにはレベルシフター50で定電圧化された第2制御信号Aが入力される。なお、第1制御信号XAは、第2制御信号Aを反転した信号である。

【0030】

このため、発振装置20において、発振インバーター31のゲート31Gや、ドレイン31Dに接続関係があるすべての電界効果型トランジスター42、43のゲートと、サブストレイトは定電圧駆動していることになる。なお、ゲート31G、ドレイン31Dに接続関係がある電界効果型トランジスターとは、ゲート31Gに電気的に接続された電界効果型トランジスターと、ドレイン31Dに電気的に接続された電界効果型トランジスターとである。したがって、図2の発振装置20においては、周波数調整回路40のトランスマッシュゲート41を構成する2つの電界効果型トランジスター42、43が該当する。

30

【0031】

定電圧回路6が出力する定電圧VREGは、図3に示すように、電源電圧VDDよりも低い電圧レベルであり、電源電圧VDDが変動しても、定電圧VREGは一定の電圧レベルに維持される。電圧VSSはグランド電圧であるため、定電圧である。レベルシフター50から出力される制御信号A、XAも同様に、電源電圧VDDが変動しても一定の電圧レベル（HレベルまたはLレベル）を維持する。

そのため、トランスマッシュゲート41のゲート電圧は、電源電圧が変動しても一定に維持されるため、ゲート電圧の変動によるON抵抗（オン抵抗）の変動も防止できる。同様に、サブストレイトの電圧が変動しないため、サブストレイトの電圧の変動によって閾値電圧Vthが変化してON抵抗が変化することも防止できる。そして、トランスマッシュゲート41のON抵抗の変化が無くなるため、発振回路30の充放電の速度も変化せず、発振周波数を一定に維持できる。

40

【0032】

また、定電圧回路6が出力する定電圧VREGと温度との関係は、周波数調整回路40に使用したトランスマッシュゲート41の電界効果型トランジスター42、43の閾値電圧Vthの温度特性の傾きの符号と、同様の傾きの符号に設定されている。

図4に示すように、電界効果型トランジスター42、43の閾値電圧Vthの温度特性が、温度が高くなると閾値電圧Vthが低くなる傾き（傾きの符号は「-」）に設定され

50

ている場合、定電圧回路 6 の温度特性は、温度が高くなると定電圧VREGが低くなる傾き（傾きの符号は「-」）に設定されていればよい。

閾値電圧 V_{th} の温度特性が逆向き（傾きが「+」）であれば、定電圧回路 6 の温度特性も逆向き（傾きが「+」）に設定すればよい。

【0033】

周波数調整回路 40において、調整用容量 45を切り替えるスイッチであるトランスマッシュョンゲート 41に流れる電流 I_d は、飽和領域では、次の式で表される。

$$I_d = 1/2 \times (V_{gs} - V_{th})^2 = 1/2 \times (V_{REG} - V_{th})^2$$

このため、温度が変化した場合でも、 $V_{REG} - V_{th}$ の差が一定であれば、電流 I_d も一定となり、周波数調整回路 40の抵抗成分の変化を小さくできる。したがって、図 4 に示すように、温度特性の傾きの符号が一致していれば、 $V_{REG} - V_{th}$ の差の変動量も小さくなり、周波数調整回路 40の抵抗成分の変化を小さくできる。

【0034】

図 5 は、1.0Vを基準として電源電圧を1.9Vまで変化させた際のトランスマッシュョンゲート 41がONしている時の発振周波数の変化を、定電圧VREGの制御信号を用いた第1実施形態の例と、電源電圧VDDの制御信号を用いた比較例とで比較したものである。

電源電圧VDDの制御信号を用いた場合、特に、電源電圧が1.0Vから1.5Vに高くなる範囲では周波数偏差も大きく変化している。

これに対し、定電圧VREGの制御信号を用いた本実施形態の場合、電源電圧が1.0Vから1.9Vの範囲で変化しても周波数偏差は殆ど変化せず、発振周波数をほぼ一定に維持することができる。

【0035】

[第1実施形態の効果]

このような第1実施形態によれば、次のような効果がある。

(1) 発振インバータ-31のゲート 31G、ドレイン 31D に接続関係のある電界効果型トランジスター 42, 43 のゲートとサブストレイトに定電圧を印加して駆動しているため、電源電圧が変動しても、発振回路 30 の発振周波数の変動を抑制でき、一定周波数の発振信号を出力できる。

【0036】

(2) 本実施形態によれば、電源電圧が変動しても発振周波数が変動しないため、温度による補正量は電源電圧に影響されずに正確になる。このため、温度補償機能付き時計 1 は、電池の放電末期まで高精度を保つことができ、年差時計にも適用できる。

【0037】

(3) 電界効果型トランジスター 42, 43 の閾値電圧 V_{th} と、定電圧回路 6 の定電圧 VREG の温度特性の傾きの符号を同じにしているので、温度が変化した時の周波数調整回路 40 の抵抗成分の変化量が小さくなる。このため、周波数調整回路 40 は、温度が変化しても、所望の周波数調整量を得ることができる。

【0038】

[第2実施形態]

図 6 は、第2実施形態の発振装置 20A の構成を示すブロック図である。

発振装置 20A は、発振回路 30A における帰還抵抗として、2つの電界効果型トランジスター 321, 322 を用いたものである。これらの帰還抵抗用の電界効果型トランジスター 321, 322 も、発振インバータ-31のゲート 31G、ドレイン 31D に接続されているため、ゲートおよびサブストレイトには定電圧を印加している。

すなわち、電界効果型トランジスター 321 のゲートには定電圧VREGを印加し、サブストレイトには定電圧VSSを印加している。また、電界効果型トランジスター 322 のゲートには定電圧VSSを印加し、サブストレイトには定電圧VREGを印加している。

なお、発振装置 20A は、発振回路 30A における帰還抵抗が電界効果型トランジスター 321, 322 で構成された以外は、発振装置 20 と同一であるため、他の構成には同一符合を付し、説明を省略する。

【0039】

[第2実施形態の効果]

第2実施形態の発振装置20Aは、発振回路30Aにおける帰還抵抗として電界効果型トランジスター321、322を設け、それらのゲートに定電圧VREGや定電圧VSSを印加し、サブストレイトに定電圧VSSや定電圧VREGを印加している。このため、電源電圧VDDが変動しても閾値電圧V_{th}は変動せず、ON抵抗も変動しないので、帰還抵抗値が変化することも防止できる。したがって、電源電圧が変動しても発振回路30Aの能力が変化することがないため、発振回路30Aの発振周波数が変化することも防止できる。

【0040】

また、電界効果型トランジスター321、322を帰還抵抗としたので、発振装置20Aの回路規模を小さくできる。すなわち、帰還抵抗として、時計用IC3の外部に接続された純抵抗や、IC内部にポリシリコンで形成された抵抗もしくは拡散抵抗で形成された抵抗を用いる場合に比べて、電界効果型トランジスター321、322を用いれば、回路を小さくすることができる。

【0041】

[変形例]

なお、本発明は、前記実施形態に限定されるものではなく、本発明の目的を達成できる他の構成も含み、以下に示すような変形例等も本発明に含まれる。

例えば、前記各実施形態では、定電圧VSSをグランドとした場合について説明したが、定電圧VDDをグランドにした場合でも同じ効果を奏することができる。例えば、第1実施形態の構成において、定電圧VDDをグランドにするには、図7に示すような回路にすればよい。なお、図示しないが、第2実施形態においても、定電圧VDDをグランドにすることができる。

【0042】

また、定電圧回路6から出力する定電圧VREGと温度との関係は、電界効果型トランジスター42、43の閾値電圧V_{th}の温度特性の傾きの符号と、同様の傾きの符号に設定していたが、これに限定されない。ただし、温度が変化した際の定電圧VREGと閾値電圧V_{th}の差が一定であれば、前述したように、周波数調整回路40の抵抗成分の変化を小さくでき、所望の周波数調整量を得やすくできる利点がある。

【0043】

発振インバータ-31のゲート31Gまたはドレイン31Dに接続関係のある電界効果型トランジスターとしては、周波数調整回路40のトランスミッショングート41を構成するものや、帰還抵抗として利用されるものに限定されない。例えば、発振インバータ-31のドレイン抵抗を設ける場合に、電界効果型トランジスターを用いてもよい。

また、周波数調整回路40のスイッチ用の電界効果型トランジスターとしては、前記実施形態のCMOSのトランスミッショングート41に限らず、PchのMOSFETのみを用いたり、NchのMOSFETのみを用いたものでもよい。

【0044】

ゲート31Gやドレイン31Dとしては、図8～10に示すように、発振インバータ-31の特性を調整するためのコンデンサー35、36や抵抗37、38等の回路素子の入力側や出力側に設定されるものも含む。すなわち、発振インバータ-31のゲート31Gは、発振インバータ-31の入力側に設けられた回路素子の入力側に設定されるものも含み、ドレイン31Dは、発振インバータ-31の出力側に設けられた回路素子の出力側に設定されるものも含む。

例えば、図8に示すように、発振インバータ-31の入力側および出力側にコンデンサー35、36を設けた場合、ゲート31Gは、コンデンサー35の入力側に設定され、ドレイン31Dはコンデンサー36の出力側に設定される。なお、図示は省略するが、発振インバータ-31の入力側のコンデンサー35のみを設け、コンデンサー36は設けない回路や、発振インバータ-31の出力側のコンデンサー36のみを設け、コンデンサー35は設けない回路においても、ゲート31Gやドレイン31Dは同様に設定される。

10

20

30

40

50

【0045】

発振インバーター31の入力側や出力側にコンデンサー35、36を設けた場合は、以下の効果がある。

すなわち、ICは基板などに実装され、長期間の使用により、徐々に基板のインピーダンスは劣化し、電気が通しやすくなる。すると、水晶振動子4が接続されているゲート31G及びドレイン31Dが、基板を介して電源電圧の高電位側電位もしくは低電位側電位に、プルアップされたりプルダウンされる。すると、発振インバーター31の入力及び出力波形(発振波形)が、高電位側もしくは低電位側に引っ張られることになり、発振波形が歪み、発振が停止してしまう可能性がある。

これを防ぐために、DCカットコンデンサーとして発振インバーター31の入力側や出力側にコンデンサー35、36を配置する。DCカットコンデンサーを設けると、直流成分がカットされるため、発振インバーター31の入力及び出力波形(発振波形)が、歪まなくなり、発振が停止してしまうことを防止できる。したがって、長期信頼性を向上できる効果がある。

【0046】

また、図9に示すように、発振インバーター31の入力側および出力側に抵抗37、38を設けた場合、ゲート31Gは、抵抗37の入力側に設定され、ドレイン31Dは抵抗38の出力側に設定される。なお、図示は省略するが、発振インバーター31の入力側の抵抗37のみを設け、抵抗38は設けない回路や、発振インバーター31の出力側の抵抗38のみを設け、抵抗37は設けない回路においても、ゲート31Gやドレイン31Dは同様に設定される。

【0047】

発振インバーター31の入力側や出力側に、抵抗37、38を設けた場合は、以下の効果がある。

水晶振動子4は、発振回路30の能力が大きければ、3倍や5倍の周波数で発振することができる。逆を言うと、能力が大きすぎたりすると、所望の周波数では発振せず、高調波発振が発生することもあり、安定した発振が得られない。

そのため、発振回路30の能力を調整する為に、ゲート抵抗37やドレイン抵抗38を挿入する。これにより、安定的に所望の発振周波数が得られる効果がある。なお、これらの各抵抗37、38を電界効果型トランジスターで構成することもでき、これらの電界効果型トランジスターもゲート31G、ドレイン31Dに接続関係のある電界効果型トランジスターとなるため、ゲートおよびサブストレイトを定電圧で駆動すればよい。

【0048】

さらに、発振インバーター31の入力側および出力側に、コンデンサーと抵抗とを設けてもよい。例えば、図10に示すように、発振インバーター31の入力側にコンデンサー35を設け、出力側に抵抗38を設けてもよい。また、図示しないが、発振インバーター31の入力側に抵抗37を設け、出力側にコンデンサー36を設けてもよい。これらの場合も、ゲート31Gは、コンデンサー35や抵抗37の入力側に設定され、ドレイン31Dは、コンデンサー36や抵抗38の出力側に設定される。

したがって、発振インバーター31のゲート31Gに接続関係のある電界効果型トランジスターとは、発振インバーター31の入力側に直接接続されるものに限定されず、前記コンデンサー35や抵抗37等の発振インバーター31用の回路素子を介して接続される電界効果型トランジスターも含むものである。また、発振インバーター31のドレイン31Dに接続関係のある電界効果型トランジスターとは、発振インバーター31の入力側に直接接続されるものに限定されず、前記コンデンサー36や抵抗38等の発振インバーター31用の回路素子を介して接続される電界効果型トランジスターも含むものである。さらに、発振インバーター31用の回路素子、例えば抵抗37、38が電界効果型トランジスターで構成される場合には、発振インバーター31用の回路素子として用いられる電界効果型トランジスターも含むものである。

【符号の説明】

10

20

30

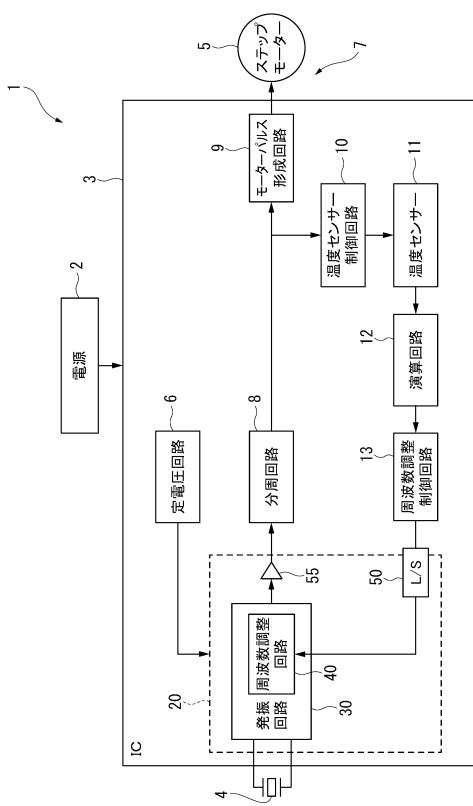
40

50

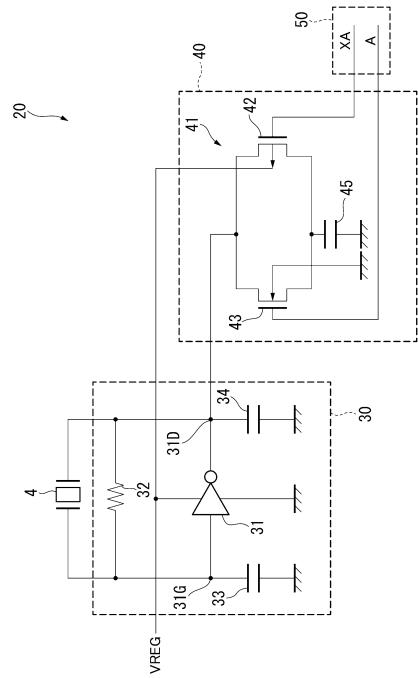
【0049】

1 ... 温度補償機能付き時計、2 ... 電源、3 ... 時計用 I C、4 ... 水晶振動子、5 ... ステップモーター、6 ... 定電圧回路、7 ... 時刻表示部、8 ... 分周回路、9 ... モーターパルス形成回路、10 ... 温度センサー制御回路、11 ... 温度センサー、12 ... 演算回路、13 ... 周波数調整制御回路、20 ... 発振装置、20A ... 発振装置、30 ... 発振回路、30A ... 発振回路、31 ... 発振インバーター、31D ... ドレイン、31G ... ゲート、32 ... 帰還抵抗、321 ... 電界効果型トランジスター、322 ... 電界効果型トランジスター、33 ... ゲートコンデンサー、34 ... ドレインコンデンサー、35、36 ... コンデンサー、37、38 ... 抵抗、40 ... 周波数調整回路、41 ... トランスマッシュゲート、42 ... 電界効果型トランジスター、43 ... 電界効果型トランジスター、45 ... 調整用容量、50 ... レベルシフター、55 ... 波形成形回路、XA ... 第1制御信号、A ... 第2制御信号。 10

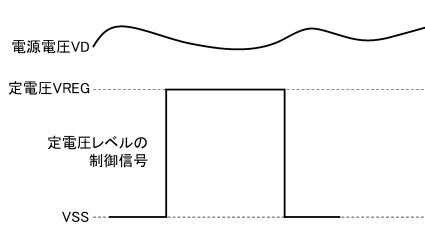
【図1】



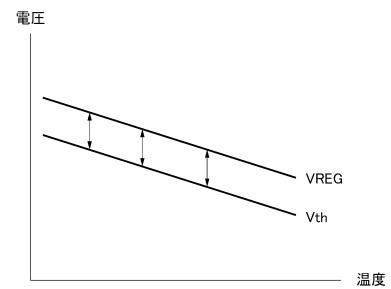
【図2】



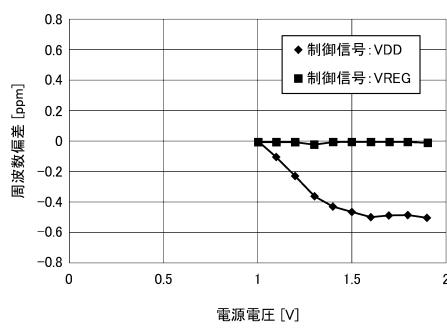
【図3】



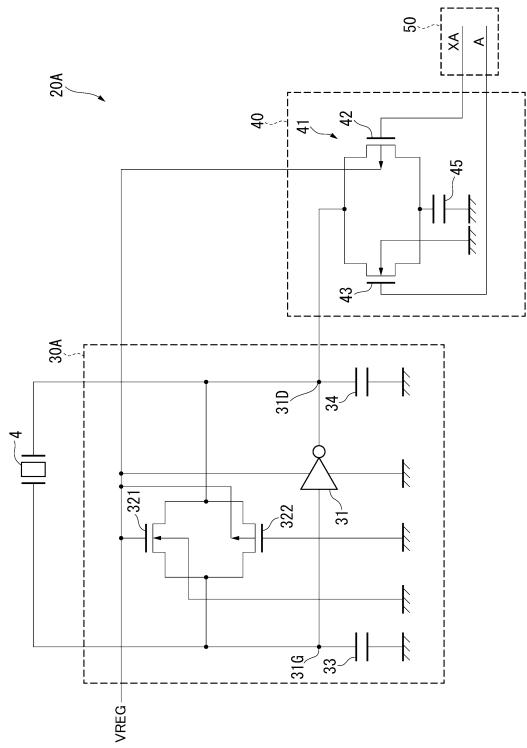
【図4】



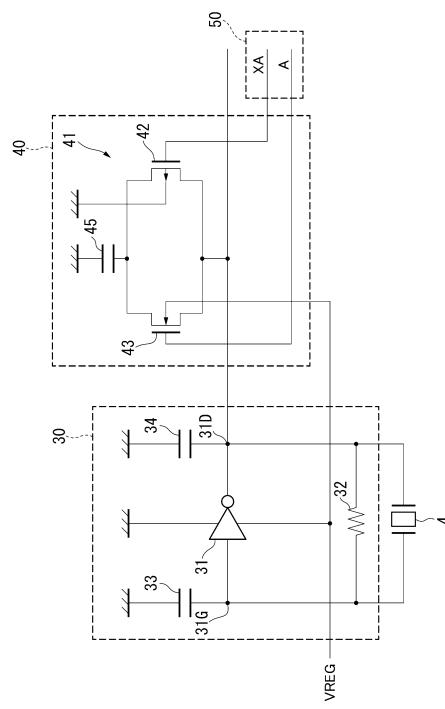
【図5】



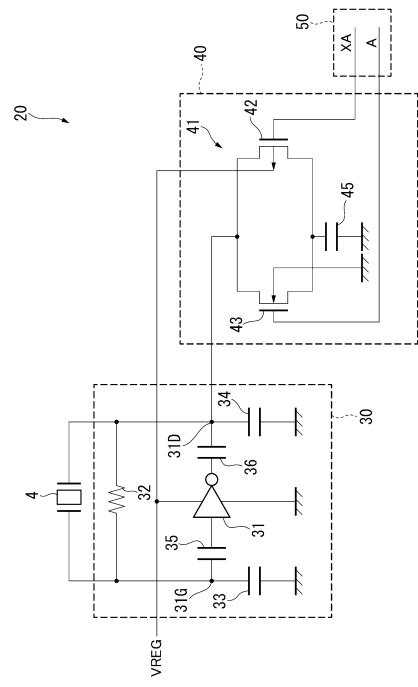
【図6】



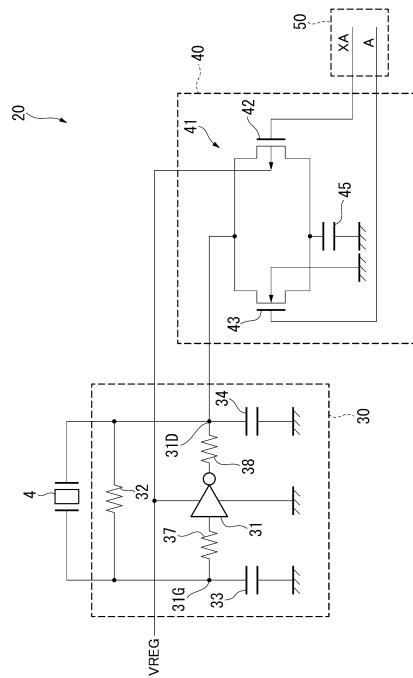
【図7】



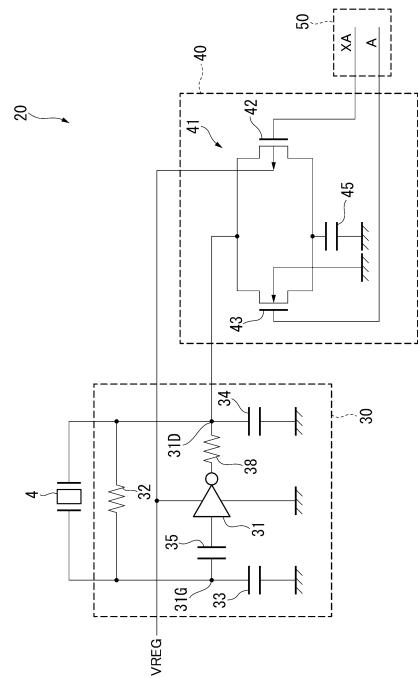
【図8】



【図9】



【図10】



フロントページの続き

(56)参考文献 特開平11-097932(JP,A)
特開2014-171158(JP,A)
特開2008-244617(JP,A)
特開2004-350203(JP,A)
特開2013-078082(JP,A)
特開2004-205244(JP,A)
特開昭62-243405(JP,A)
特開2011-254304(JP,A)
特開2012-209668(JP,A)
特開2013-207538(JP,A)

(58)調査した分野(Int.Cl., DB名)

G 04 G 3 / 0 0
G 04 G 3 / 0 4
H 03 B 5 / 3 0 - H 03 B 5 / 4 2