

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 871 419**

51 Int. Cl.:

H01L 21/78 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **02.09.2014 PCT/US2014/053699**

87 Fecha y número de publicación internacional: **26.03.2015 WO15041842**

96 Fecha de presentación y número de la solicitud europea: **02.09.2014 E 14845656 (9)**

97 Fecha y número de publicación de la concesión europea: **17.03.2021 EP 3047517**

54 Título: **Corte de obleas por la cara trasera y delantera de la oblea**

30 Prioridad:

19.09.2013 US 201361879787 P
11.12.2013 US 201314103534

45 Fecha de publicación y mención en BOPI de la traducción de la patente:
28.10.2021

73 Titular/es:

APPLIED MATERIALS, INC. (100.0%)
3050 Bowers Avenue
Santa Clara, CA 95024, US

72 Inventor/es:

LEI, WEI-SHENG;
EATON, BRAD y
KUMAR, AJAY

74 Agente/Representante:

GONZÁLEZ PECES, Gustavo Adolfo

ES 2 871 419 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Corte de obleas por la cara trasera y delantera de la oblea

1) Campo

5 Las realizaciones de la presente invención pertenecen al campo del procesamiento de semiconductores y, en particular, a los procedimientos de corte de obleas de semiconductoras, teniendo cada oblea una pluralidad de circuitos integrados en en la misma.

2) descripción de la técnica relacionada

10 En el procesamiento de obleas semiconductoras, los circuitos integrados se forman en una oblea (también denominada sustrato) compuesta de silicio u otro material semiconductor. En general, para formar los circuitos integrados se utilizan capas de diversos materiales que son semiconductores, conductores o aislantes. Estos materiales se dopan, se depositan y se graban mediante diversos procesos conocidos para formar circuitos integrados. Cada oblea se procesa para formar un gran número de regiones individuales que contienen circuitos integrados conocidos como dados.

15 Tras el proceso de formación del circuito integrado, la oblea se "trocea" para separar los dados individuales entre sí para su empaquetado o para su uso en forma no empaquetada dentro de circuitos más grandes. Las dos técnicas principales que se utilizan para el corte de obleas son el trazado y el aserrado. Con el trazado, se desplaza un trazador con punta de diamante por la superficie de la oblea a lo largo de las líneas de trazado preformadas. Estas líneas de trazado se extienden a lo largo de los espacios entre el dado. Estos espacios se denominan comúnmente "calles" El trazador de diamante forma arañazos poco profundos en la superficie de la oblea a lo largo de las calles.
20 Al aplicar presión, por ejemplo con un rodillo, la oblea se separa a lo largo de las líneas de trazado. Las roturas en la oblea siguen la estructura de la red cristalina del sustrato de la oblea. El trazado puede utilizarse para obleas con un grosor de aproximadamente 254 µm o menor. En el caso de las obleas más gruesas, el procedimiento preferido para el corte es el aserrado.

25 En el aserrado, una sierra con punta de diamante que gira a altas revoluciones por minuto entra en contacto con la superficie de la oblea y la sierra a lo largo de las calles. La oblea se monta en un miembro de soporte, como una película adhesiva estirada a través de un marco de película, y la sierra se aplica repetidamente a las calles verticales y horizontales. Uno de los problemas que plantea el trazado o el aserrado es que pueden formarse astillas y grietas a lo largo de los bordes cortados de los dados. Además, pueden formarse grietas que se propagan desde los bordes de los dados hasta el sustrato y hacen que el circuito integrado no funcione. El astillado y el agrietamiento son particularmente un problema con el trazado porque sólo una cara de un dado cuadrado o rectangular puede ser trazada en la dirección <110> de la estructura cristalina. En consecuencia, el corte de la otra cara del dado da lugar a una línea de separación irregular. Debido al astillado y al agrietamiento, se requiere un espacio adicional entre los dados de la oblea para evitar que se dañen los circuitos integrados, por ejemplo, las astillas y las grietas se mantienen a una distancia de los circuitos integrados reales. Como resultado de los requisitos de espaciado, no se pueden formar tantos dados en una oblea de tamaño estándar y se desperdicia el espacio de la oblea que de otro modo podría utilizarse para los circuitos. El uso de una sierra agrava el desperdicio de espacio en una oblea semiconductor. La hoja de la sierra tiene un grosor aproximado de 15 micrómetros. Por ello, para garantizar que las grietas y otros daños que rodean el corte realizado por la sierra no dañen los circuitos integrados, a menudo deben separarse entre trescientos y quinientos micrómetros de los circuitos de cada uno de los dados. Además, tras el corte, cada dado requiere una limpieza importante para eliminar las partículas y otros contaminantes resultantes del proceso de aserrado.
30
35
40

45 También se ha utilizado el corte con plasma, pero también puede tener limitaciones. Por ejemplo, una de las limitaciones que dificulta la aplicación del corte de plasma puede ser el coste. Una operación de litografía estándar para la creación de patrones de resistencia puede hacer que el coste de la implementación sea prohibitivo. Otra limitación que puede dificultar la aplicación del corte por plasma es que el procesamiento por plasma de los metales más comunes (por ejemplo, el cobre) en el corte a lo largo de las calles puede crear problemas de producción o límites de rendimiento

Los documentos US 2013/0221517 y US2011/0312157 divulgan cada uno de ellos un proceso de corte.

Sumario

50 La invención es como se define en la reivindicación 1 adjunta, con reivindicaciones dependientes que definen características adicionales.

Breve descripción de los dibujos

55 La figura 1 es un diagrama de flujo que incluye las operaciones de un proceso de corte por láser en la cara trasera, más corte por láser en la cara delantera y corte por plasma, de acuerdo con una realización de la presente invención.

Las figuras 2A-2E ilustran vistas transversales que representan varias operaciones en un proceso de corte por láser en la cara trasera más corte por láser en la cara delantera y corte por plasma, de acuerdo con una realización de la presente invención.

5 La figura 3 ilustra los efectos de utilizar un pulso láser en el rango de los femtosegundos frente a tiempos de pulso más largos, de acuerdo con una realización de la presente invención.

La figura 4 ilustra la compactación en una oblea semiconductora lograda mediante el uso de calles más estrechas en comparación con el corte convencional, que puede estar limitado a una anchura mínima, de acuerdo con una realización de la presente invención.

10 La figura 5 ilustra la disposición de circuitos integrados de forma libre que permite un empaquetamiento más denso y, por tanto, más dados por oblea frente a los enfoques de alineación de red, de acuerdo con una realización de la presente invención.

Descripción detallada

15 Se describen procedimientos de corte de obleas semiconductoras, cada oblea con una pluralidad de circuitos integrados en en la misma. En la siguiente descripción, se exponen numerosos detalles específicos, como las condiciones de grabado con láser de femtosegundo y plasma y los regímenes de material, con el fin de proporcionar una comprensión completa de las realizaciones de la presente invención. Será evidente para un experto en la materia que las realizaciones de la presente invención pueden practicarse sin estos detalles específicos. En otros casos, aspectos bien conocidos, como la fabricación de circuitos integrados, no se describen en detalle para no oscurecer innecesariamente las realizaciones de la presente invención. Además, debe entenderse que las diversas realizaciones mostradas en las figuras son representaciones ilustrativas y no están necesariamente dibujadas a escala.

20 Se puede implementar un proceso híbrido de corte de obleas o sustratos que incluya procesos iniciales de trazado láser y trasera tratamiento con plasma para la singularización del dado. El proceso de trazado láser puede utilizarse para eliminar limpiamente una capa de máscara, las capas dieléctricas orgánicas e inorgánicas y las capas del dispositivo en ambas caras de una oblea, así como para cortar un sustrato intermedio. Para eliminar la metalización de la cara trasera se puede utilizar una operación adicional de trazado láser. La parte de tratamiento o grabado por plasma del proceso de corte puede emplearse entonces para obtener una singularización o corte limpio del cubo o de la viruta.

25 De forma más general, la invención se dirige al corte de obleas o sustratos desde la cara trasera y delantera de la oblea o el sustrato en un enfoque combinado. Por ejemplo, en el caso de los dispositivos semiconductores de alta potencia, es habitual que las obleas lleven una metalización en la cara trasera para una disipación térmica eficaz y otros fines funcionales. El corte de obleas con metalización en la cara trasera presenta dificultades para las tecnologías convencionales de corte con cuchillas y también puede plantear dificultades para los enfoques de trazado láser/grabado por plasma, ya que el grabado de la metalización en la cara trasera puede ser lento, caro o difícil de realizar. Un enfoque de corte por láser puede manejarlo bien, pero tal enfoque puede tener limitaciones para mantener la cara del dispositivo y la cara lateral sin ser dañadas. La invención permite que la tecnología de corte basada en el grabado por láser/plasma sea aplicable a las obleas de corte con metalización trasera.

30 Más concretamente, algunas obleas o sustratos llevan capas metálicas y/o dieléctricas en la cara trasera de la oblea o del sustrato. En una realización, como primera operación, una cara de los dados de la oblea (cara del CI) se adhiere a una capa o pila de protección o a una cinta (por ejemplo, como las que se utilizan a menudo durante el esmerilado de la cara trasera). A continuación, se utiliza un láser DPSS de nanosegundos, picosegundos o femtosegundos para trazar la metalización trasera. A continuación, la oblea se transfiere y se monta por su cara trasera en una cinta de corte. La cinta de protección se retira de la cara delantera de la oblea. A continuación, se lleva a cabo un proceso de trazado láser de la cara delantera y de grabado por plasma para completar el corte .

35 Es un proceso establecido que cada chip semiconductor tiene que ser marcado con láser para fines de registro e identificación antes de ser empaquetado. En la actualidad, más del 95% de las obleas se marcan con láser (en cada dado) desde la cara trasera antes de cortarlas. El 5% restante de las obleas debe marcarse con láser después del corte para los casos especiales, como cuando se adopta el enfoque de corte antes del esmerilado (DBG), pero en este último caso la mayoría de las veces no se necesita la metalización de la cara trasera de la oblea. En el primer caso, en el que el marcado con láser dado a dado se realiza antes del corte, la cara delantera de la oblea se monta en un marco de cinta, y el marcado con láser se realiza en cada dado desde la cara trasera. Para garantizar que el marcado se sitúe con precisión en cada dado, la oblea tiene que estar previamente alineada y mapeada. Tras el marcado, se retira la cinta de la cara delantera y se monta la cara trasera de la oblea en una cinta de corte para cortarla. Los láseres utilizados para el marcado son los infrarrojos pulsados de nanosegundos de bajo coste (~1µm de longitud de onda) o fuentes láser de segundo armónico (500-540nm). Estas fuentes láser se acoplan muy bien a la metalización trasera.

Como tal, una o más realizaciones implican el uso de un mismo láser para un proceso de marcado para trazar y eliminar la metalización trasera en la misma configuración, que se ajusta al flujo de proceso existente. La inversión adicional para implementar el proceso de trazado de la metalización trasera es mínima. En el caso de las obleas ultrafinas, como las inferiores a 50um, para evitar un daño térmico excesivo en las matrices por el marcado con láser de la cara trasera y el trazado de la metalización de la cara trasera, pueden ser necesarios los láseres de pulsos cortos, como los láseres de un solo dígito de nanosegundo, los láseres de picosegundo o los láseres de femtosegundo. En cuanto a la longitud de onda, se preferirán las fuentes láser de segundo armónico (por ejemplo, 500-540 nm) para reducir significativamente la profundidad de absorción del láser de aproximadamente 1um en el infrarrojo de 1,0 um a aproximadamente 0,1 um en el segundo armónico.

En consecuencia, como se describe con más detalle a continuación, una o más realizaciones implican el corte tanto de la cara trasera como de la cara delantera de la oblea. La figura 1 es un diagrama de flujo 100 que incluye las operaciones de un proceso de corte por láser en la cara trasera, más corte por láser en la cara delantera y corte por plasma, de acuerdo con una realización de la presente invención. Las figuras 2A-2E ilustran vistas transversales que representan varias operaciones en un proceso de corte por láser en la cara trasera más corte por láser en la cara delantera y corte por plasma, correspondientes a las operaciones del diagrama de flujo 100.

Con referencia a las operaciones 102 y 104 del diagrama de flujo 100, y a la correspondiente figura 2A, después de la prueba de la oblea se adhiere una capa o cinta de protección 250 a la cara delantera de la oblea 204, es decir, la cara de la oblea 204 que tiene circuitos integrados 206 en en la misma. Los circuitos integrados 206 están separados por calles 207, que pueden incluir capas de metalización y dieléctricas similares a las de los circuitos integrados 206. Por ejemplo, las calles 207 pueden estar compuestas por capas de materiales dieléctricos, materiales semiconductores y metalización. En una realización, una o más de las calles 207 incluyen dispositivos de prueba similares a los dispositivos reales de los circuitos integrados 206. Se debe apreciar que los circuitos integrados 206 (y las calles 207) no necesitan ser planas como se muestra. En cambio, la topografía puede estar presente debido a la inclusión de protuberancias/pilares y otras características similares. Las capas de metalización de la cara trasera 252 (y las correspondientes capas dieléctricas) se incluyen en la cara trasera de la oblea o el sustrato 204.

Con referencia a la operación 106 del Diagrama de Flujo 100, y a la correspondiente Figura 2B, la metalización de la cara trasera 252 se traza con un primer proceso de trazado láser para proporcionar una metalización de la cara trasera 252' con líneas de trazado láser 254 en la misma. Las líneas de trazado láser 254 pueden terminar en la superficie de la oblea 204 o pueden extenderse como surcos 256 en la oblea 204. En este momento se realiza un marcado con láser de la cara trasera de la oblea 204.

Con referencia a las operaciones 108 y 110 del Diagrama de Flujo 100, y a la correspondiente Figura 2C, se adhiere una cinta de corte a la cara trasera de la oblea (por ejemplo, en la metalización modelada 252'). Una capa de máscara 202 se forma en la cara delantera de la oblea 204, es decir, en o por encima de los circuitos integrados 206 y las calles 207. La capa de máscara 204 puede formarse en una operación de recubrimiento e incineración.

Con referencia a la operación 112 del Diagrama de Flujo 100, y a la correspondiente Figura 2D, la máscara 202 y las calles 207 se trazan con un segundo proceso de trazado láser para proporcionar una máscara con patrón 208 con líneas de trazado láser 210 en la misma, y para eliminar el material de las calles 207. Las líneas de trazado láser 210 pueden terminar en la superficie de la oblea 204 o pueden extenderse como surcos 212 en la oblea 204.

Con referencia a las operaciones 114 y 116 del Diagrama de Flujo 100, y a la correspondiente Figura 2E, se utiliza un proceso de grabado por plasma para singularizar la oblea 204 en CIs individuales (es decir, como CIs individuales 206). En una realización, el grabado por plasma se lleva a cabo a través de las líneas de trazado 210, utilizando la máscara modelada 208 para proteger los CIs 206 durante el grabado por plasma. El proceso de grabado por plasma se utiliza para conectar las líneas de trazado 210 y 254, singularizando de forma efectiva los CIs sin interferencia del material de metalización de la calle o de la cara trasera. En una realización, se pueden llevar a cabo operaciones traseraes a la desintegración de la oblea, como la eliminación del material de la máscara y la eliminación de las capas de la cinta trasera, etc.

Por lo tanto, se utiliza una combinación de trazado láser en la cara trasera y trazado láser en la cara delantera y grabado con plasma para cortar una oblea semiconductor en circuitos integrados individualizados o singularizados. En una realización, ambas operaciones de trazado láser se utilizan como procesos esencialmente, si no totalmente, no térmicos. Por ejemplo, el trazado láser de la cara trasera y delantera puede estar localizado con una zona de daño térmico nula o insignificante. En una realización, los enfoques del presente documento se utilizan para singularizar circuitos integrados que tienen películas de k ultrabajo, y obleas que tienen metalización en las superficies delantera y trasera. En el caso del corte por convención, puede ser necesario reducir la velocidad de las sierras para acomodar películas de k tan bajo.

En una realización, la oblea o el sustrato semiconductor que se traza se compone de un material adecuado para soportar un proceso de fabricación y sobre el que pueden disponerse adecuadamente capas de procesamiento de semiconductores. Por ejemplo, en una realización, la oblea o el sustrato semiconductor está compuesto por un material basado en el grupo IV como, pero sin limitación, silicio cristalino, germanio o silicio/germanio. En una

realización específica, el suministro de la oblea semiconductor incluye el suministro de un sustrato de silicio monocristalino. En una realización particular, el sustrato de silicio monocristalino está dopado con átomos de impurezas. En otra realización, la oblea o sustrato semiconductor está compuesto por un material III-V como, por ejemplo, un sustrato de material III-V utilizado en la fabricación de diodos emisores de luz (LED).

5 En una realización, la oblea o sustrato semiconductor tiene dispuesta en su cara delantera unos dados de dispositivos semiconductores. Ejemplos de tales dispositivos semiconductores incluyen, pero sin limitación, dispositivos de memoria o transistores de óxido metálico-semiconductores complementarios (CMOS) fabricados en un sustrato de silicio y encerrados en una capa dieléctrica. Se puede formar una pluralidad de interconexiones metálicas por encima de los dispositivos o transistores, y en las capas dieléctricas circundantes, y se pueden utilizar para acoplar eléctricamente los dispositivos o transistores para formar los circuitos integrados. Una o más de las capas dieléctricas puede ser una capa dieléctrica de baja k. En una realización, la oblea o sustrato semiconductor tiene dispuestas capas de metalización (y las correspondientes capas dieléctricas) en la cara trasera de la oblea o sustrato. Más generalmente, muchas capas funcionales de diferentes tipos de materiales (por ejemplo, conductores, aislantes, semiconductores) y espesores pueden estar dispuestas tanto en la cara trasera como en la delantera del sustrato. Dichos materiales pueden incluir, entre otros, materiales orgánicos como polímeros, metales o dieléctricos inorgánicos como el dióxido de silicio y el nitruro de silicio. También puede incluirse una capa dieléctrica de bajo K (por ejemplo, una capa que tenga una constante dieléctrica inferior a la constante dieléctrica de 4,0 para el dióxido de silicio). En una realización específica, las capas dieléctricas de bajo K están compuestas por un material de óxido de silicio dopado con carbono.

20 En el caso de que la capa de máscara 202 sea una capa de máscara soluble en agua, en una realización, la capa soluble en agua es fácilmente soluble en un medio acuoso. Por ejemplo, en una realización, la capa soluble en agua se compone de un material que es soluble en uno o más de una solución alcalina, una solución ácida, o en agua desionizada. En una realización, la capa soluble en agua mantiene su solubilidad en agua tras un proceso de calentamiento, como por ejemplo el calentamiento aproximadamente en el rango de 50 - 160 grados Celsius. Por ejemplo, en una realización, la capa soluble en agua es soluble en soluciones acuosas tras la exposición a las condiciones de la cámara utilizadas en un proceso de singularización por láser y plasma. En una realización, la capa de dado soluble en agua está compuesta por un material como, por ejemplo y sin limitación, alcohol polivinílico, ácido poliacrílico, dextrano, ácido polimetacrílico, polietilenoimina u óxido de polietileno. En una realización específica, la capa soluble en agua tiene una velocidad de grabado en una solución acuosa aproximadamente en el intervalo de 1 - 15 micrómetros por minuto y, más particularmente, aproximadamente 1,3 micrómetros por minuto. En otra realización específica, la capa soluble en agua se forma mediante una técnica de spin-on.

35 En el caso de que la capa de máscara 202 sea una capa de máscara de curado UV, en una realización, la capa de máscara tiene una susceptibilidad a la luz UV que reduce una adhesividad de la capa de curado UV en al menos aproximadamente un 80%. En una de estas realizaciones, la capa UV está compuesta de cloruro de polivinilo o de un material de base acrílico. En una realización, la capa de curado UV está compuesta por un material o una pila de materiales con una propiedad adhesiva que se debilita al exponerse a la luz UV. En una realización, la película adhesiva de curado UV es sensible a la luz UV de aproximadamente 365 nm. En una de estas formas de realización, esta sensibilidad permite el uso de la luz LED para realizar una cura.

40 En una realización, uno o ambos procesos de trazado láser de la cara delantera o de la cara trasera implican el uso de un láser que tiene un ancho de pulso en el rango de los femtosegundos. En concreto, un láser con una longitud de onda en el espectro visible más las gamas ultravioleta (UV) e infrarroja (IR) (totalizando un espectro óptico de banda ancha) puede utilizarse para proporcionar un láser basado en el femtosegundo, es decir, un láser con una anchura de pulso del orden del femtosegundo (10^{-15} segundos). En una realización, la ablación no es, o no es esencialmente, dependiente de la longitud de onda y, por lo tanto, es adecuada para películas complejas como las capas dieléctricas de baja k y las capas de metalización trasera.

45 La figura 3 ilustra los efectos del uso de un pulso láser en el intervalo del femtosegundo frente a frecuencias más largas, de acuerdo con una realización de la presente invención. Con referencia a la figura 3, utilizando un láser con una anchura de pulso en el intervalo de los femtosegundos se mitigan o eliminan los problemas de daño por calor (por ejemplo, daño mínimo o nulo 302C con el procesamiento de femtosegundos de una vía 300C) frente a anchuras de pulso más largas (por ejemplo, daño 302B con el procesamiento de picosegundos de una vía 300B y daño significativo 302A con el procesamiento de nanosegundos de una vía 300A). La eliminación o mitigación del daño durante la formación de la vía 300C puede deberse a la falta de reacoplamiento de baja energía (como se observa en la ablación láser basada en picosegundos) o al equilibrio térmico (como se observa en la ablación láser basada en nanosegundos), como se representa en la figura 3. Sin embargo, como se mencionó anteriormente, el trazado láser basado en nano-segundos, picosegundos o femtosegundos puede ser considerado para las realizaciones del presente documento.

50 Como se ha mencionado anteriormente, el grabado de la oblea o sustrato semiconductor incluye el uso de un proceso de grabado por plasma. En una realización, se utiliza una fuente de plasma de ultra alta densidad para la parte de grabado por plasma del proceso de singularización del dado. Un ejemplo de una cámara de proceso adecuada para realizar dicho proceso de grabado por plasma es el sistema Applied Centura® Silvia™ Etch disponible en Applied Materials de Sunnyvale, CA, USA. El sistema Applied Centura® Silvia™ Etch combina el

- 5 acoplamiento de RF capacitivo e inductivo, lo que proporciona un control mucho más independiente de la densidad de iones y de la energía de los iones de lo que era posible con el acoplamiento capacitivo solamente, incluso con las mejoras proporcionadas por la mejora magnética. Esta combinación permite desacoplar eficazmente la densidad de iones de la energía iónica, de modo que se consiguen plasmas de densidad relativamente alta sin los altos niveles de polarización de corriente continua, potencialmente perjudiciales, incluso a presiones muy bajas. El resultado es una ventana de proceso excepcionalmente amplia. Sin embargo, puede utilizarse cualquier cámara de grabado por plasma capaz de tratar y/o grabar el silicio. En una realización específica, el proceso de grabado se basa en un plasma generado a partir de un gas reactivo, que generalmente es un gas a base de flúor como SF₆, C₄F₈, CHF₃, XeF₂, o cualquier otro gas reactivo capaz de grabar el silicio a una velocidad de grabado relativamente rápida.
- 10 En otra realización, una pluralidad de circuitos integrados puede estar separada por calles que tengan una anchura de aproximadamente 10 micrómetros o menor. El uso de un enfoque de trazado láser en la cara trasera y trazado láser en la cara delantera y grabado con plasma, al menos en parte debido al estricto control del perfil del láser, puede permitir dicha compactación en un diseño de circuitos integrados. Por ejemplo, la figura 4 ilustra la compactación en una oblea o sustrato semiconductor lograda mediante el uso de calles más estrechas frente al
- 15 corte convencional, que puede estar limitado a una anchura mínima, de acuerdo con una realización de la presente invención.
- Con referencia a la Figura 4, la compactación en una oblea semiconductor se consigue utilizando calles más estrechas (por ejemplo, anchos de aproximadamente 10 micrómetros o menores en la disposición 402) frente al corte convencional que puede estar limitado a un ancho mínimo (por ejemplo, anchos de aproximadamente 70
- 20 micrómetros o mayores en la disposición 400). Sin embargo, debe entenderse que no siempre es deseable reducir la anchura de la calle a menos de 10 micrómetros, incluso si lo permite un proceso de trazado láser basado en el femtosegundo. Por ejemplo, algunas aplicaciones pueden requerir una anchura de calle de al menos 40 micrómetros para poder fabricar dispositivos ficticios o de prueba en las calles que separan los circuitos integrados.
- En otra realización, una pluralidad de circuitos integrados puede estar dispuesta en una oblea o sustrato semiconductor en una disposición no restringida. Por ejemplo, la figura 5 ilustra la disposición de circuitos integrados de forma libre que permite un empaquetamiento más denso. El empaquetamiento más denso puede proporcionar más dados por oblea frente a los enfoques de alineación de red, de acuerdo con una realización de la presente invención. Con referencia a la Figura 5, una disposición de forma libre (por ejemplo, una disposición no restringida en la oblea o sustrato semiconductor 502) permite un empaquetamiento más denso y, por tanto, más dados por
- 25 oblea frente a los enfoques de alineación de red (por ejemplo, una disposición restringida en la oblea o sustrato semiconductor 500). En una realización, la velocidad del proceso de ablación láser y de singulización por plasma es independiente del tamaño del dado, de la disposición o del número de calles.
- 30

REIVINDICACIONES

1. Un procedimiento de corte de una oblea semiconductor (204) que comprende una pluralidad de circuitos integrados (206) en una cara anterior de la misma y una metalización (252') en una cara trasera de la misma,
en el que el procedimiento comprende
5 modelar la metalización (252') en la cara trasera de la oblea semiconductor (204) con un primer proceso de trazado láser para proporcionar la primera pluralidad de líneas de trazado láser (254) en la cara trasera de la oblea semiconductor (204), y marcar un dado en la cara trasera de la oblea semiconductor (204) durante el primer proceso de trazado láser, formando una máscara en la cara delantera; modelar, desde la cara delantera, la máscara con un segundo proceso de trazado láser para
10 proporcionar una máscara con una segunda pluralidad de líneas de trazado (210), en el que
la primera pluralidad de líneas de trazado láser (254) y la segunda pluralidad de líneas de trazado láser (210) terminan en la oblea semiconductor (204) o se extienden como primeros surcos (256) y como segundos surcos (212) en la oblea semiconductor, exponiendo regiones de la oblea semiconductor (204) entre los circuitos integrados (206), en el que
15 la segunda pluralidad de líneas de trazado (210) está alineada con la primera pluralidad de líneas de trazado (254); y en el que
el procedimiento comprende además el grabado por plasma de la oblea semiconductor (204) a través de la segunda pluralidad de líneas de trazado (210) para singularizar los circuitos integrados (206).
- 20 2. El procedimiento de la reivindicación 1, en el que el primer y el segundo proceso de trazado láser implican el uso de las mismas condiciones láser.
3. El procedimiento de la reivindicación 1, en el que el primer y segundo procesos de trazado láser implican el uso de un láser basado en femtosegundos.
4. El procedimiento de la reivindicación 1, en el que los surcos (256) de la primera pluralidad de líneas de trazado (254) se forman parcialmente en la cara trasera de la oblea semiconductor (204).
- 25 5. El procedimiento de la reivindicación 1, en el que los surcos (212) de la segunda pluralidad de líneas de trazado (210) se forman parcialmente en la cara delantera de la oblea semiconductor (204).
6. El procedimiento de la reivindicación 1, en el que la formación de la máscara en la cara delantera de la oblea semiconductor (204) comprende la formación de una máscara soluble en agua.
- 30 7. El procedimiento de la reivindicación 6, que comprende eliminar la máscara modelada soluble en agua con una solución acuosa.
8. El procedimiento de la reivindicación 1, en el que la formación de la máscara en la cara delantera de la oblea semiconductor (204) comprende la formación de una máscara de curado UV.
9. El procedimiento de la reivindicación 1, en el que la oblea semiconductor (204) es un sustrato de silicio monocristalino.

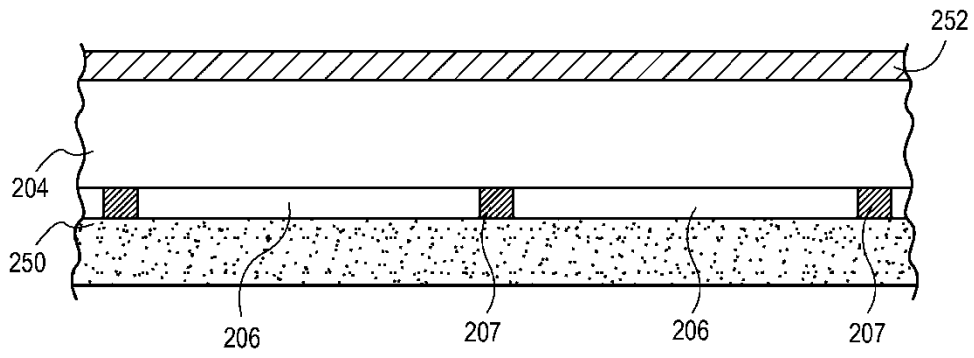


FIG. 2A

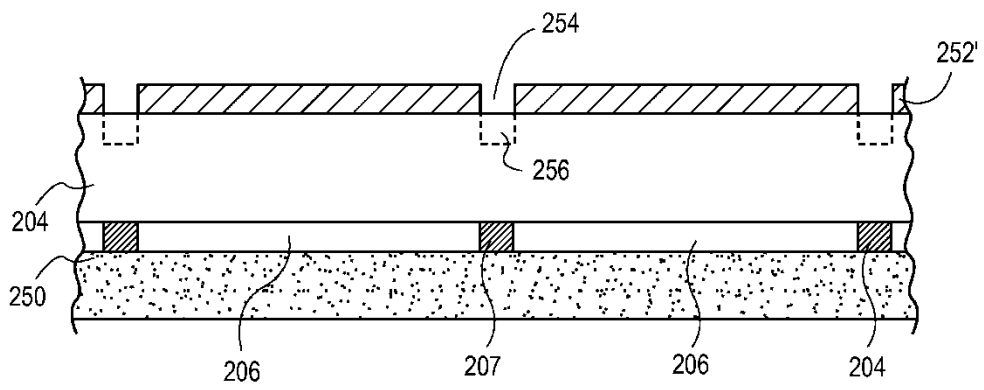


FIG. 2B

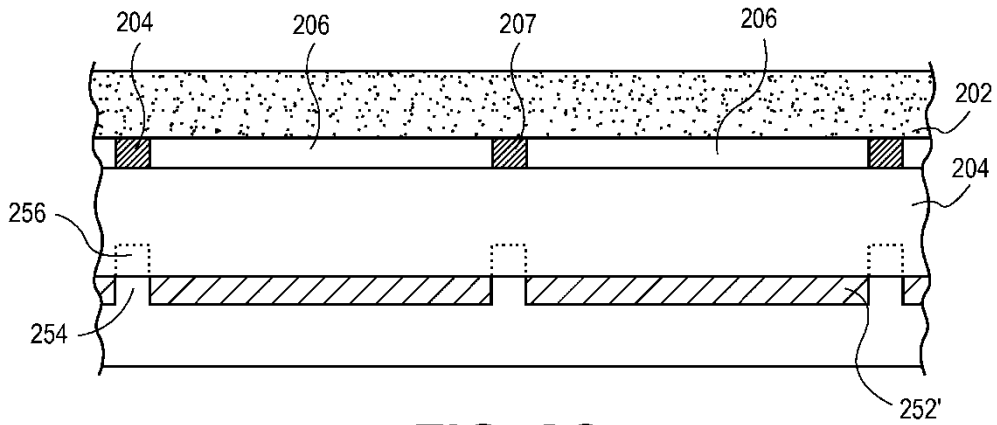


FIG. 2C

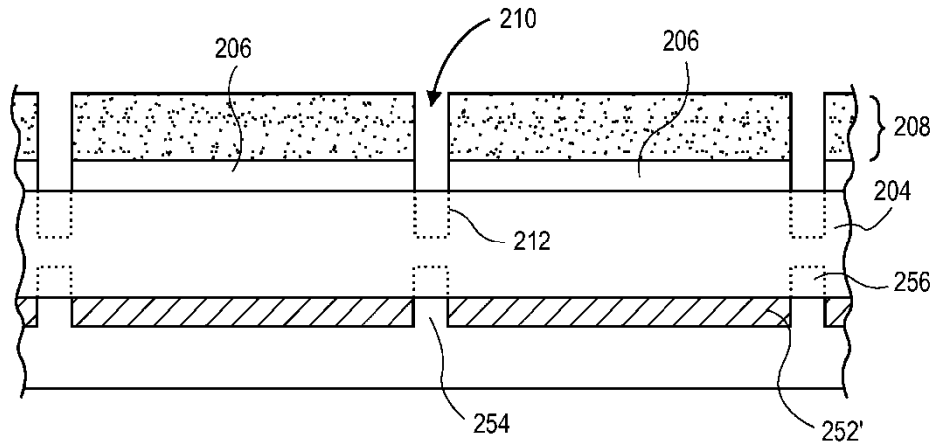


FIG. 2D

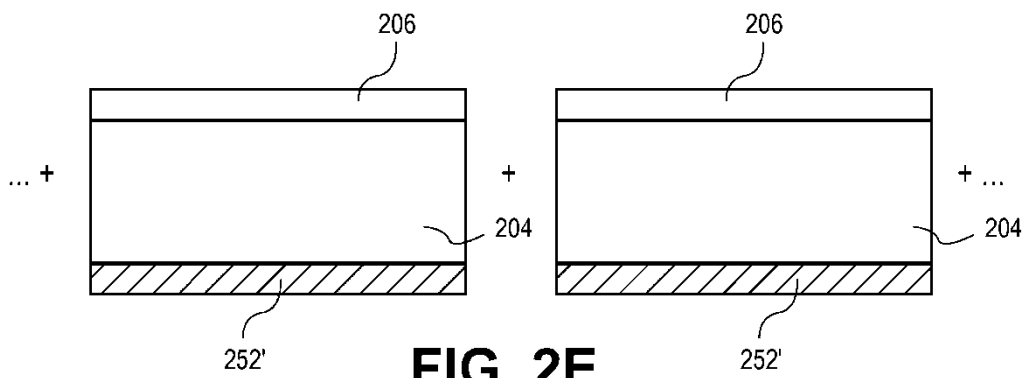


FIG. 2E

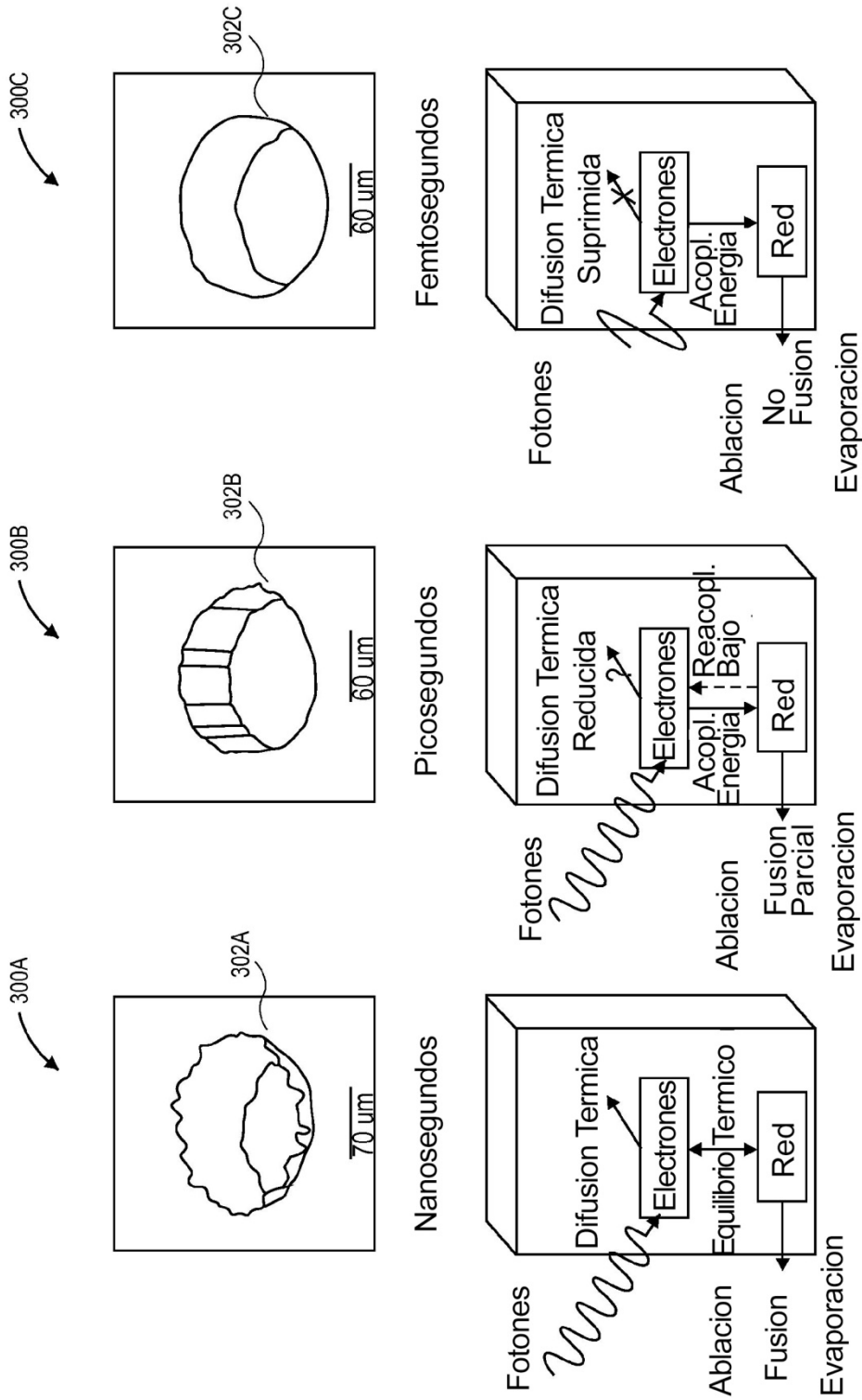


FIG. 3

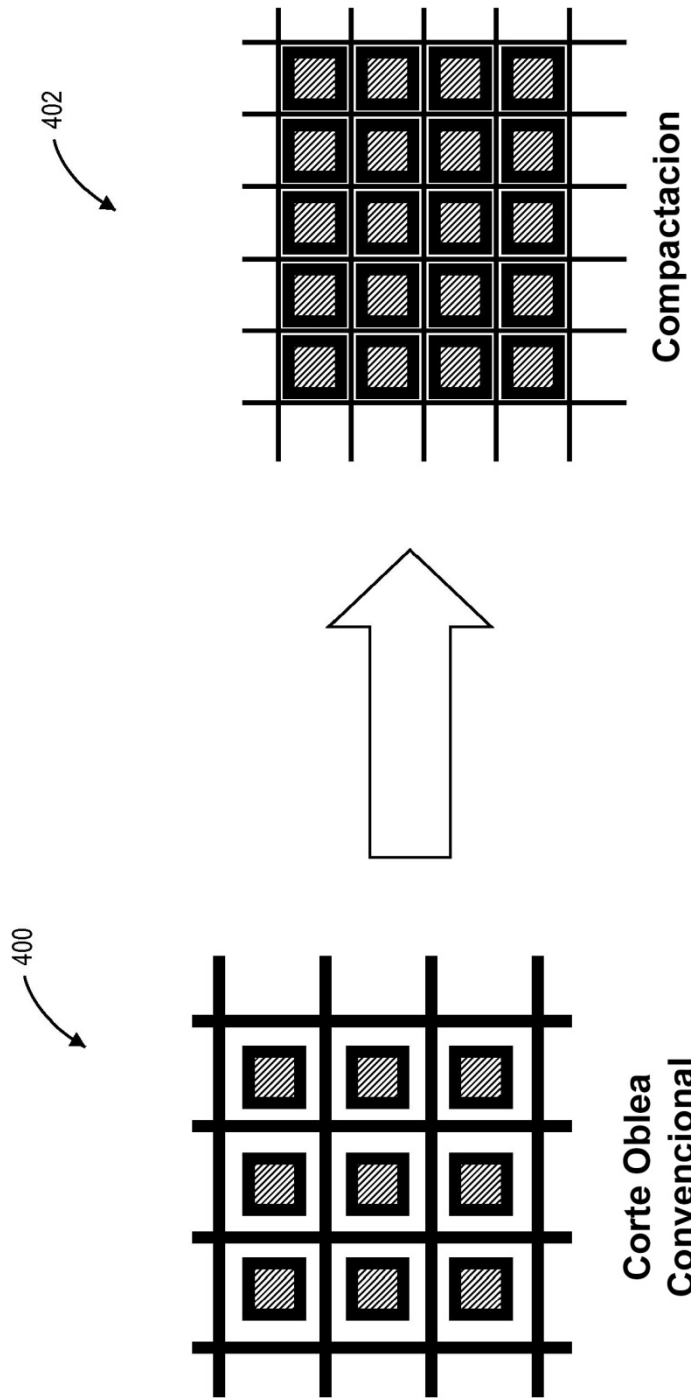


FIG. 4

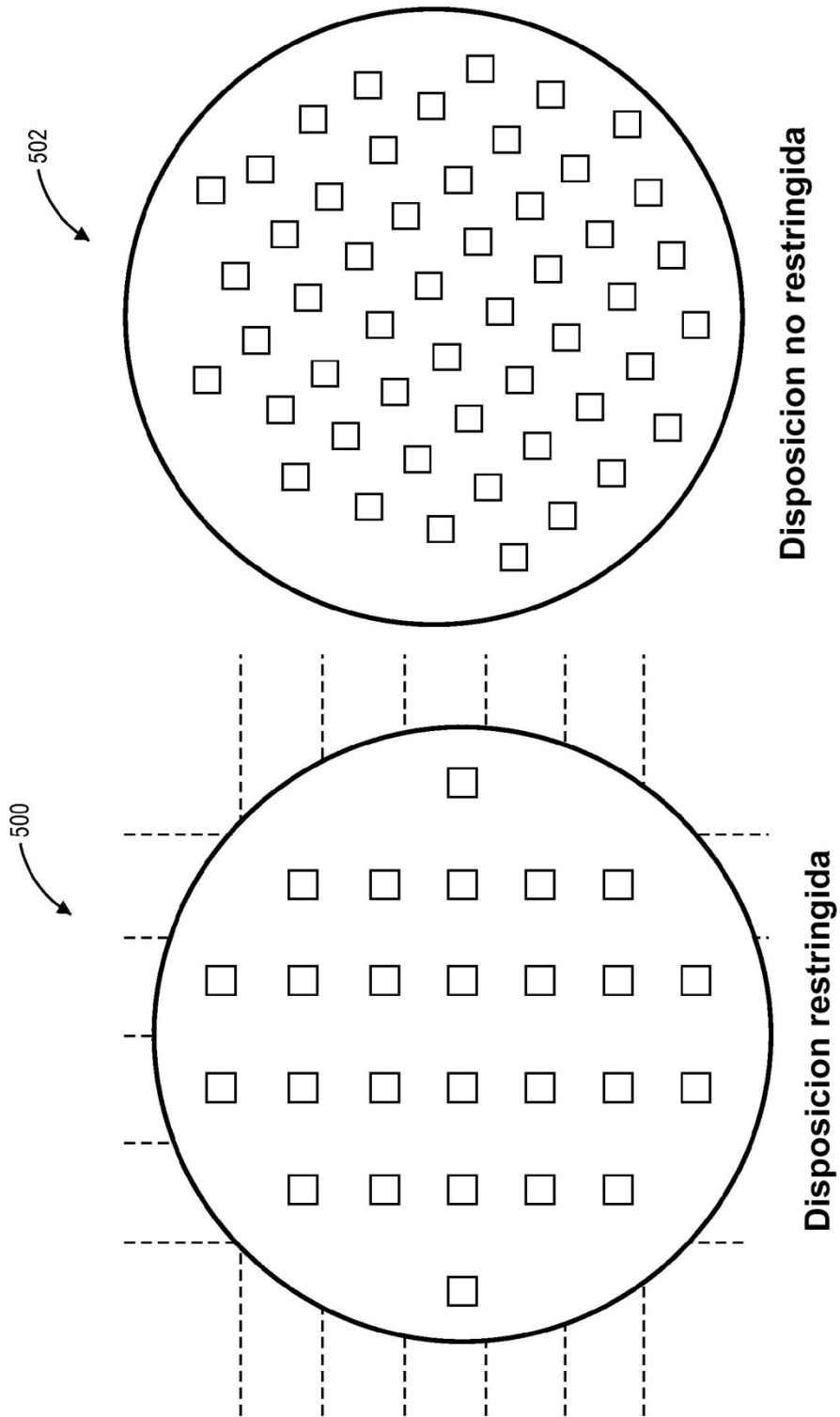


FIG. 5