



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2017년06월27일
 (11) 등록번호 10-1751452
 (24) 등록일자 2017년06월21일

- (51) 국제특허분류(Int. Cl.)
 HO4B 3/50 (2006.01) HO4B 3/32 (2006.01)
- (52) CPC특허분류
 HO4B 3/50 (2013.01)
 HO4B 3/32 (2013.01)
- (21) 출원번호 10-2015-7008816
- (22) 출원일자(국제) 2013년09월11일
 심사청구일자 2016년11월14일
- (85) 번역문제출일자 2015년04월06일
- (65) 공개번호 10-2015-0058277
- (43) 공개일자 2015년05월28일
- (86) 국제출원번호 PCT/CN2013/083296
- (87) 국제공개번호 WO 2014/044138
 국제공개일자 2014년03월27일
- (30) 우선권주장
 61/703,173 2012년09월19일 미국(US)
 61/820,095 2013년05월06일 미국(US)
- (56) 선행기술조사문헌
 JP2008236279 A*
 JP2012124042 A*
 *는 심사관에 의하여 인용된 문헌

- (73) 특허권자
 쉐캅 인코포레이티드
 미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
- (72) 발명자
 장, 단투
 미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
 시, 구이닝
 미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
 (뒷면에 계속)
- (74) 대리인
 특허법인 남앤드남

전체 청구항 수 : 총 30 항

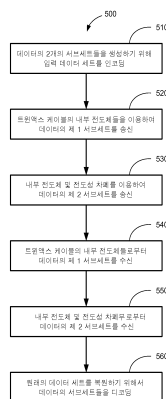
심사관 : 문형섭

(54) 발명의 명칭 **이더넷에서의 고차 다중 입력 다중 출력**

(57) 요약

케이블을 통해 MIMO 신호 송신하는 방법이 개시된다. 케이블은 적어도 제 1 내부 전도체, 제 2 내부 전도체, 및 외부 전도성 차폐부를 포함한다. 제 1 데이터 신호는 전도성 차폐부와 제 1 내부 전도체를 이용하여 송신된다. 제 2 데이터 신호는 적어도 제 2 내부 전도체를 이용하여 송신된다. 제 1 데이터 신호와 제 2 데이터 신호가 동시에 송신될 수 있다. 일부 실시형태들의 경우, 제 2 데이터 신호는 제 1 내부 전도체들과 제 2 내부 전도체들을 이용하여 송신될 수 있다. 이와 같이, 제 2 데이터 신호는 차동 신호일 수 있다. 다른 실시형태들의 경우, 제 1 데이터 신호는 전도성 차폐부와 제 1 내부 전도체를 이용하여 송신될 수 있고, 제 2 데이터 신호는 전도성 차폐부와 제 2 내부 전도체를 이용하여 송신될 수 있다.

대표도 - 도5



(72) 발명자

맥페어랜드, 윌리엄 제이.

미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775

휴양, 인

미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775

로모 루바노, 제랄도

미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775

신, 재민

미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775

다오, 케빈 칸

미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775

명세서

청구범위

청구항 1

적어도 제 1 내부 전도체, 제 2 내부 전도체, 및 외부 전도성 차폐부를 포함하는 케이블을 통해 데이터 통신을 하는 방법으로서,

상기 제 2 내부 전도체를 이용하지 않고 상기 전도성 차폐부와 상기 제 1 내부 전도체를 이용하여 수신기에 제 1 데이터 신호를 송신하는 단계; 및

적어도 상기 제 2 내부 전도체를 이용하여 상기 수신기에 제 2 데이터 신호를 송신하는 단계를 포함하는,

적어도 제 1 내부 전도체, 제 2 내부 전도체, 및 외부 전도성 차폐부를 포함하는 케이블을 통해 데이터 통신을 하는 방법.

청구항 2

제 1 항에 있어서,

상기 제 1 데이터 신호와 상기 제 2 데이터 신호가 동시에 송신되는,

적어도 제 1 내부 전도체, 제 2 내부 전도체, 및 외부 전도성 차폐부를 포함하는 케이블을 통해 데이터 통신을 하는 방법.

청구항 3

제 1 항에 있어서,

상기 제 2 데이터 신호를 송신하는 단계는,

상기 제 1 내부 전도체와 상기 제 2 내부 전도체를 이용하여 상기 제 2 데이터 신호를 송신하는 단계를 포함하는,

적어도 제 1 내부 전도체, 제 2 내부 전도체, 및 외부 전도성 차폐부를 포함하는 케이블을 통해 데이터 통신을 하는 방법.

청구항 4

제 3 항에 있어서,

상기 제 2 데이터 신호는 차동 신호이고, 상기 제 1 데이터 신호는 싱글-엔디드 신호(single-ended signal)인,

적어도 제 1 내부 전도체, 제 2 내부 전도체, 및 외부 전도성 차폐부를 포함하는 케이블을 통해 데이터 통신을 하는 방법.

청구항 5

제 3 항에 있어서,

상기 제 1 데이터 신호는 상기 전도성 차폐부와 상기 제 1 내부 전도체 사이에 제 1 전압 차를 인가하는 것에 의해 송신되고,

상기 제 2 데이터 신호는 상기 제 1 내부 전도체와 상기 제 2 내부 전도체 사이에 제 2 전압 차를 인가하는 것에 의해 송신되는,

적어도 제 1 내부 전도체, 제 2 내부 전도체, 및 외부 전도성 차폐부를 포함하는 케이블을 통해 데이터 통신을 하는 방법.

청구항 6

제 1 항에 있어서,

상기 제 2 데이터 신호를 송신하는 단계는,

상기 전도성 차폐부와 상기 제 2 내부 전도체를 이용하여 상기 제 2 데이터 신호를 송신하는 단계를 포함하는,

적어도 제 1 내부 전도체, 제 2 내부 전도체, 및 외부 전도성 차폐부를 포함하는 케이블을 통해 데이터 통신을 하는 방법.

청구항 7

제 6 항에 있어서,

상기 제 1 데이터 신호 및 상기 제 2 데이터 신호는 싱글-엔디드 신호들인,

적어도 제 1 내부 전도체, 제 2 내부 전도체, 및 외부 전도성 차폐부를 포함하는 케이블을 통해 데이터 통신을 하는 방법.

청구항 8

제 7 항에 있어서,

상기 제 1 데이터 신호는 상기 전도성 차폐부와 상기 제 1 내부 전도체 사이에 제 1 전압 차를 인가하는 것에 의해 송신되고,

상기 제 2 데이터 신호는 상기 전도성 차폐부와 상기 제 2 내부 전도체 사이에 제 2 전압 차를 인가하는 것에 의해 송신되는,

적어도 제 1 내부 전도체, 제 2 내부 전도체, 및 외부 전도성 차폐부를 포함하는 케이블을 통해 데이터 통신을 하는 방법.

청구항 9

제 1 항에 있어서,

상기 제 1 내부 전도체와 상기 제 2 내부 전도체를 통한 송신을 위해 의도되는 데이터의 세트를 수신하는 단계;

상기 데이터의 세트를 데이터의 제 1 서브세트와 데이터의 제 2 서브세트로 분리하는 단계; 및

상기 데이터의 제 1 서브세트와 상기 데이터의 제 2 서브세트에 각각 기초하여 상기 제 1 데이터 신호와 상기 제 2 데이터 신호를 생성하는 단계를 더 포함하는,

적어도 제 1 내부 전도체, 제 2 내부 전도체, 및 외부 전도성 차폐부를 포함하는 케이블을 통해 데이터 통신을 하는 방법.

청구항 10

적어도 제 1 내부 전도체, 제 2 내부 전도체, 및 외부 전도성 차폐부를 포함하는 케이블을 통해 데이터 통신을 하는 방법으로서,

수신기에서, 상기 제 2 내부 전도체를 통하지 않고 상기 전도성 차폐부와 상기 제 1 내부 전도체를 통해 제 1 데이터 신호를 수신하는 단계; 및

상기 수신기에서, 적어도 상기 제 2 내부 전도체를 이용하여 제 2 데이터 신호를 수신하는 단계를 포함하는,

적어도 제 1 내부 전도체, 제 2 내부 전도체, 및 외부 전도성 차폐부를 포함하는 케이블을 통해 데이터 통신을 하는 방법.

청구항 11

제 10 항에 있어서,

상기 제 1 데이터 신호 및 상기 제 2 데이터 신호가 동시에 수신되는,

적어도 제 1 내부 전도체, 제 2 내부 전도체, 및 외부 전도성 차폐부를 포함하는 케이블을 통해 데이터 통신을

하는 방법.

청구항 12

제 10 항에 있어서,

상기 제 2 데이터 신호를 수신하는 단계는,

상기 제 1 내부 전도체와 상기 제 2 내부 전도체를 통해 상기 제 2 데이터 신호를 수신하는 단계를 포함하는,

적어도 제 1 내부 전도체, 제 2 내부 전도체, 및 외부 전도성 차폐부를 포함하는 케이블을 통해 데이터 통신을 하는 방법.

청구항 13

제 12 항에 있어서,

상기 제 2 데이터 신호는 차동 신호이고, 상기 제 1 데이터 신호는 싱글-엔디드 신호인,

적어도 제 1 내부 전도체, 제 2 내부 전도체, 및 외부 전도성 차폐부를 포함하는 케이블을 통해 데이터 통신을 하는 방법.

청구항 14

제 12 항에 있어서,

상기 제 1 데이터 신호는 상기 전도성 차폐부와 상기 제 1 내부 전도체 사이에서 제 1 전압 차를 검출하는 것에 의해 수신되고,

상기 제 2 데이터 신호는 상기 제 1 내부 전도체와 상기 제 2 내부 전도체 사이에서 제 2 전압 차를 검출하는 것에 의해 수신되는,

적어도 제 1 내부 전도체, 제 2 내부 전도체, 및 외부 전도성 차폐부를 포함하는 케이블을 통해 데이터 통신을 하는 방법.

청구항 15

제 10 항에 있어서,

상기 제 2 데이터 신호를 수신하는 단계는,

상기 전도성 차폐부와 상기 제 2 내부 전도체를 통해 상기 제 2 데이터 신호를 수신하는 단계를 포함하는,

적어도 제 1 내부 전도체, 제 2 내부 전도체, 및 외부 전도성 차폐부를 포함하는 케이블을 통해 데이터 통신을 하는 방법.

청구항 16

제 15 항에 있어서,

상기 제 1 데이터 신호와 상기 제 2 데이터 신호는 싱글-엔디드 신호들인,

적어도 제 1 내부 전도체, 제 2 내부 전도체, 및 외부 전도성 차폐부를 포함하는 케이블을 통해 데이터 통신을 하는 방법.

청구항 17

제 16 항에 있어서,

상기 제 1 데이터 신호는 상기 전도성 차폐부와 상기 제 1 내부 전도체 사이에서 제 1 전압 차를 검출하는 것에 의해 수신되고,

상기 제 2 데이터 신호는 상기 전도성 차폐부와 상기 제 2 내부 전도체 사이에서 제 2 전압 차를 검출하는 것에 의해 수신되는,

적어도 제 1 내부 전도체, 제 2 내부 전도체, 및 외부 전도성 차폐부를 포함하는 케이블을 통해 데이터 통신을 하는 방법.

청구항 18

제 10 항에 있어서,

데이터의 제 1 서브세트와 데이터의 제 2 서브세트를 복원하기 위해서, 각각 상기 제 1 데이터 신호와 상기 제 2 데이터 신호를 디코딩하는 단계; 및

하나의 데이터 스트림을 생성하기 위해서 상기 데이터의 제 1 서브세트와 상기 데이터의 제 2 서브세트를 결합하는 단계를 더 포함하는,

적어도 제 1 내부 전도체, 제 2 내부 전도체, 및 외부 전도성 차폐부를 포함하는 케이블을 통해 데이터 통신을 하는 방법.

청구항 19

통신 디바이스로서,

케이블에 연결된 인코더를 포함하고,

상기 케이블은 적어도 제 1 내부 전도체, 제 2 내부 전도체, 및 외부 전도성 차폐부를 포함하고,

상기 인코더는,

상기 제 2 내부 전도체를 이용하지 않고 상기 전도성 차폐부와 상기 제 1 내부 전도체를 이용하여 수신기에 제 1 데이터 신호를 송신하고; 그리고

적어도 상기 제 2 내부 전도체를 이용하여 상기 수신기에 제 2 데이터 신호를 송신하는,

통신 디바이스.

청구항 20

제 19 항에 있어서,

상기 인코더는 상기 제 1 데이터 신호와 상기 제 2 데이터 신호를 동시에 송신하는,

통신 디바이스.

청구항 21

제 19 항에 있어서,

상기 인코더는 상기 제 1 내부 전도체와 상기 제 2 내부 전도체를 이용하여 상기 제 2 데이터 신호를 송신하고,

상기 제 2 데이터 신호는 차동 신호이고, 상기 제 1 데이터 신호는 싱글-엔디드 신호인,

통신 디바이스.

청구항 22

제 21 항에 있어서,

상기 인코더는, 상기 전도성 차폐부와 상기 제 1 내부 전도체 사이에 제 1 전압 차를 인가함으로써 상기 제 1 데이터 신호를 송신하고,

상기 인코더는 상기 제 1 내부 전도체와 상기 제 2 내부 전도체 사이에 제 2 전압 차를 인가함으로써 상기 제 2 데이터 신호를 송신하는,

통신 디바이스.

청구항 23

제 19 항에 있어서,

상기 인코더는 상기 전도성 차폐부와 상기 제 2 내부 전도체를 이용하여 상기 제 2 데이터 신호를 송신하고,
상기 제 1 데이터 신호와 상기 제 2 데이터 신호는 싱글-엔디드 신호들인,
통신 디바이스.

청구항 24

제 19 항에 있어서,

상기 인코더는 추가로,

상기 제 1 내부 전도체와 상기 제 2 내부 전도체를 통한 송신을 위해 의도되는 데이터의 세트를 수신하고;

상기 데이터의 세트를 데이터의 제 1 서브세트와 데이터의 제 2 서브세트로 분리하고; 그리고

상기 데이터의 제 1 서브세트와 상기 데이터의 제 2 서브세트에 각각 기초하여 상기 제 1 데이터 신호와 상기 제 2 데이터 신호를 생성하는,

통신 디바이스.

청구항 25

통신 디바이스로서,

케이블에 연결된 디코더를 포함하고,

상기 케이블은 적어도 제 1 내부 전도체, 제 2 내부 전도체, 및 외부 전도성 차폐부를 포함하고,

상기 디코더는,

상기 제 2 내부 전도체를 통하지 않고 상기 전도성 차폐부와 상기 제 1 내부 전도체를 통해 제 1 데이터 신호를 수신하고; 그리고

적어도 상기 제 2 내부 전도체를 통해 제 2 데이터 신호를 수신하는,

통신 디바이스.

청구항 26

제 25 항에 있어서,

상기 디코더는 상기 제 1 데이터 신호 및 상기 제 2 데이터 신호를 동시에 수신하는,

통신 디바이스.

청구항 27

제 25 항에 있어서,

상기 디코더는 상기 제 1 내부 전도체와 상기 제 2 내부 전도체를 통해 상기 제 2 데이터 신호를 수신하고,

상기 제 2 데이터 신호는 차동 신호이고, 상기 제 1 데이터 신호는 싱글-엔디드 신호인,

통신 디바이스.

청구항 28

제 27 항에 있어서,

상기 디코더는 상기 전도성 차폐부와 상기 제 1 내부 전도체 사이에서 제 1 전압 차를 검출함으로써 상기 제 1 데이터 신호를 수신하고,

상기 디코더는 상기 제 1 내부 전도체와 상기 제 2 내부 전도체 사이에서 제 2 전압 차를 검출함으로써 상기 제 2 데이터 신호를 수신하는,

통신 디바이스.

청구항 29

제 25 항에 있어서,

상기 디코더는 상기 전도성 차폐부와 상기 제 2 내부 전도체를 통해 상기 제 2 데이터 신호를 수신하고,

상기 제 1 데이터 신호와 상기 제 2 데이터 신호는 싱글-엔디드 신호들인,

통신 디바이스.

청구항 30

제 25 항에 있어서,

상기 디코더는 추가로,

데이터의 제 1 서브세트와 데이터의 제 2 서브세트를 복원하기 위해서 각각 상기 제 1 데이터 신호와 상기 제 2 데이터 신호를 디코딩하고; 그리고

하나의 데이터 스트림을 생성하기 위해서 상기 데이터의 제 1 서브세트와 상기 데이터의 제 2 서브세트를 결합하는,

통신 디바이스.

청구항 31

삭제

청구항 32

삭제

청구항 33

삭제

청구항 34

삭제

청구항 35

삭제

청구항 36

삭제

청구항 37

삭제

청구항 38

삭제

청구항 39

삭제

청구항 40

삭제

청구항 41

삭제

청구항 42

삭제

청구항 43

삭제

청구항 44

삭제

청구항 45

삭제

청구항 46

삭제

청구항 47

삭제

청구항 48

삭제

청구항 49

삭제

청구항 50

삭제

청구항 51

삭제

청구항 52

삭제

청구항 53

삭제

청구항 54

삭제

청구항 55

삭제

청구항 56

삭제

청구항 57

삭제

청구항 58

삭제

발명의 설명

기술 분야

[0001] 본 실시형태들은 일반적으로 트윈-축 케이블들에 관한 것이며, 보다 구체적으로, 트윈-축 케이블들을 이용한 다중-입력 및 다중-출력(MIMO) 신호 송신에 관한 것이다.

배경 기술

[0002] 트윈-축 케이블(또는 "트윈액스(twinax)" 케이블)은 외부 차폐부 의해 캡슐화된 2개의 밸런싱된 내부 전도체들을 갖는 물리적 통신 매체이다. 2개의 밸런싱된 내부 전도체들은 트윈액스 케이블로 하여금 차동 신호들을 송신하는데 사용되도록 허용되는 한편, 외부 차폐부는 외부 잡음 및 간섭으로부터 내부 전도체들에서 전달되는 전기 신호들을 분리한다. 예를 들어, 도 1은 트윈액스 케이블(110)에 대한 종래의 송신 구성(100)을 도시한다. 트윈액스 케이블(110)은 제 1 내부 전도체(101), 제 2 내부 전도체(102), 및 외부 차폐부(103)를 포함한다. 외부 차폐부(103)는 내부 전도체들(101 및 102)를 외부 잡음 및 간섭으로부터 분리하기 때문에, 통상적으로 접지 전위에 접속된다. 제 1 내부 전도체(101) 및 제 2 내부 전도체(102) 사이에 접속된 전압원(104)은 트윈액스 케이블(110)을 통한 송신을 위해 차동 신호들을 생성한다. 이와 같이, 트윈액스 케이블(110)은 차동 시그널링을 이용하여 하나의 세트의 데이터 신호들을 송신할 수 있다.

[0003] 트윈액스 케이블들은 상대적으로 저렴하기 때문에, 현대의 고속 차동 신호 송신 응용들에 더 널리 사용되어 지고 있다. 예를 들어, 일부 10G 이더넷 시스템들은 트윈액스 케이블들을 통해 차동 신호들을 송신한다. 광섬유 케이블들이 구리계 매체들보다 더 빠른 데이터 속도를 제공할 수 있지만, 광섬유 케이블들은 비싸고 네트워크 환경 내에서 구현하기 위해서 부가적인 프런트-엔드 송수신기 회로를 필요로 할 수 있다. 따라서, 트윈액스 케이블들의 데이터 송신 속도를 증가시키기 위해 비용 효율적인 방법이 필요하다.

발명의 내용

[0004] 본 개요는 간략화된 형태로, 발명을 실시하기 위한 구체적인 내용에 아래에 추가로 설명되는 개념들의 선택을 도입하기 위해 제공된다. 본 개요는 청구되는 대상물의 핵심적인 특징들 또는 필수적인 특징들을 식별하도록 의도되지 않으며, 청구되는 대상물의 범위를 제한하는 것으로 의도되지도 않는다.

[0005] 하나의 데이터 케이블에서 다수의 데이터 신호들을 동시에 송신하기 위한 방법 및 장치가 개시된다. 데이터 케이블은 적어도 제 1 내부 전도체, 제 2 내부 전도체, 및 외부 전도성 차폐부를 포함한다. 일부 실시형태들의 경우, 케이블은 트윈-축(트윈액스) 케이블일 수 있다. 본 실시형태에서, 제 1 데이터 신호는 전도성 차폐부와, 제 1 내부 전도체 또는 제 2 내부 전도체들 중 하나를 이용하여 송신될 수 있고, 제 2 데이터 신호는 제 1 데이터 신호를 송신하기 위해 사용되지 않는 다른(제 1 또는 제 2) 내부 전도체를 이용하여 송신될 수 있다. 제 1 데이터 신호와 제 2 데이터 신호가 동시에 송신될 수 있다.

[0006] 일부 실시형태들의 경우, 제 2 신호는 제 1 내부 전도체와 제 2 내부 전도체를 이용하여 송신될 수 있다. 제 1 데이터 신호는 전도성 차폐부와, 제 1 내부 전도체 또는 제 2 내부 전도체 중 하나 사이에 제 1 전압을 인가함으로써 송신될 수 있다. 제 2 데이터 신호는 제 1 내부 전도체와 제 2 내부 전도체 사이에 제 2 전압을 인가함으로써 송신될 수 있다. 일부 실시형태들의 경우, 제 1 데이터 신호들은 차동 신호들로서 송신될 수 있고, 제 2 데이터 신호들은 싱글-엔디드(single-ended) 신호들로서 송신될 수 있다.

[0007] 다른 실시형태들의 경우, 제 1 데이터 신호는 전도성 차폐부와 제 1 내부 전도체를 이용하여 송신될 수 있고, 제 2 데이터 신호는 전도성 차폐부와 제 2 내부 전도체를 이용하여 송신될 수 있다. 제 1 데이터 신호는 전도성 차폐부와 제 1 내부 전도체 사이에 제 1 전압을 인가함으로써 생성될 수 있다. 제 2 데이터 신호는 전도성 차폐부와 제 2 내부 전도체 사이에 제 2 전압을 인가함으로써 생성될 수 있다.

[0008] 더욱이, 일부 실시형태들의 경우, 인코더는 제 1 내부 전도체와 제 2 내부 전도체를 통한 송신을 위해 의도되는 데이터의 세트를 수신할 수 있다. 인코더는 이후, 데이터의 세트를 제 1 서브세트와 제 2 서브세트로 분할하고, 데이터의 제 1 서브세트와 데이터의 제 2 서브세트에 각각 기초하여 제 1 데이터 신호와 제 2 데이터 신호를 생성할 수 있다.

[0009] 그에 따라서, 예시적인 실시형태들에 대하여 본원에 설명된 다양한 신호 송신 기술들이 종래의 데이터 송신 기술들보다, 데이터 케이블들에 더 높은 데이터 레이트들을 제공할 수 있다. 이외에도, 본 실시형태들의 적어도 일부는, 더 느린 데이터 레이트들로 송신할 경우 송수신기 성능 및/또는 케이블 손실에 더욱 완화된 요건들을 허용할 수 있다.

도면의 간단한 설명

[0010] 본 실시형태들은 예시로서 도시되며 첨부 도면들의 도들(figures)로 제한되는 것으로 의도되지 않는다.

[0011] 도 1은 트윈엑스 케이블에 대한 종래의 송신 구성의 단면도이다.

[0012] 도 2는 일부 실시형태들에 따른 트윈엑스 케이블에 대한 MIMO 송신 구성의 단면도이다.

[0013] 도 3은 트윈엑스 케이블을 통한 MIMO 송신용 시스템의 일 실시형태를 도시하는 집중(lumped) 파라미터 모델이다.

[0014] 도 4는 트윈엑스 케이블들을 사용하는 MIMO 데이터 송신 시스템의 일 실시형태를 도시하는 블록도이다.

[0015] 도 5는 일부 실시형태들에 따른, 트윈엑스 케이블을 통해 MIMO 신호들을 통신하기 위한 예시적인 동작을 도시하는 예시적인 흐름도이다.

[0016] 도 6은 다른 실시형태들에 따른 트윈엑스 케이블용 MIMO 송신 구성의 단면도이다.

[0017] 도 7a 및 도 7b는 일부 실시형태들에 따른, 일 세트의 트위스트 페어들(twisted pairs)을 포함하는 케이블에 대한 MIMO 송신 구성들을 도시한다.

[0018] 도 8은 트위스트 페어들을 사용하는 MIMO 데이터 송신 시스템의 실시형태를 도시하는 블록도이다.

[0019] 도 9a 및 도 9b는 일부 실시형태들에 따른, 일 세트의 트위스트 페어들을 포함하는 케이블을 통해 MIMO 신호들을 교환하기 위한 예시적인 동작들을 도시하는 예시적인 흐름도들이다.

[0020] 도 10은 도 8에 도시된 MIMO 데이터 송신 시스템의 보다 상세한 실시형태를 도시하는 블록도이다.

[0021] 도 11은 도 8에 도시된 MIMO 데이터 송신 시스템의 다른 실시형태를 도시하는 블록도이다.

[0022] 도 12는 일부 실시형태들에 따른 MIMO 송수신기의 블록도이다.

발명을 실시하기 위한 구체적인 내용

[0023] 다음의 설명에서, 다수의 특정 세부 사항들이 본 발명의 철저한 이해를 제공하기 위해 제시된다. 또한, 다음의 설명에서 그리고 설명의 목적을 위해서, 특정 명명법이 본 실시형태들의 완전한 이해를 제공하기 위해 제시된다. 그러나, 이러한 특정 세부사항들이 본 실시형태들을 실시하기 위해 필요로 되지 않을 수 있음이 당업자에게 명백할 것이다. 다른 예시들에서, 공지된 회로들 및 디바이스들이 본 개시물을 모호하게 하는 것을 피하기 위해서 블록도 형태로 도시된다. 본원에서 사용되는 "연결(coupled)"이라는 용어는 직접 연결되는 것 또는 하나 또는 그보다 많은 개재 컴포넌트들이나 회로들을 통해 연결되는 것을 의미한다. 본 명세서에서 설명된 다양한 버스를 통해 제공되는 신호들 중 임의의 신호는 다른 신호들과 시간 다중화될 수 있고 하나 또는 그보다 많은 공통 버스를 통해 제공될 수 있다. 추가적으로, 회로 엘리먼트들 또는 소프트웨어 블록들 간의 상호연결은 버스들로서 또는 단일 신호 라인들로서 나타내어질 수 있다. 버스들 각각은 대안적으로 단일 신호 라인일 수 있고, 단일 신호 라인들 각각은 대안적으로 버스들일 수 있고, 단일 라인 또는 버스는 컴포넌트들 간의 통신을 위해 무수한 물리적인 또는 논리적인 메커니즘들 중 어느 하나 또는 그보다 많은 것을 나타낼 수 있다.

[0024] 도 2는 일부 실시형태들에 따른 트윈엑스 케이블(210)에 대한 MIMO 송신 구성(200)의 단면도이다. 트윈엑스 케이블(210)은 제 1 내부 전도체(201), 제 2 내부 전도체(202), 및 외부 전도성 차폐부(203)를 포함한다. 제 1 전압원(204)이 트윈엑스 케이블(210)의 제 1 내부 전도체(201) 및 제 2 내부 전도체(202) 사이에 연결된

다. 제 2 전압원(205)은 트윈엑스 케이블 (210)의 제 2 내부 전도체(202)와 전도성 차폐부 (203) 사이에 연결된다.

[0013] [0025]데이터 신호의 제 1 세트(예를 들어, 데이터의 제 1 서브세트에 대응함)는 제 1 전압원(204)에 의해 생성될 수 있고 2개의 내부 전도체들(201 및 202)를 사용하여 트윈엑스 케이블(210)을 통해 송신될 수 있다. 보다 구체적으로, 제 1 전압원(204)은 제 1 내부 전도체(201)와 제 2 내부 전도체(202) 사이에서 제 1 전압(V_{12})을 생성할 수 있다. 따라서, 제 1 전압(V_{12})은 데이터 신호들의 제 1 세트(예를 들어, 제 1 내부 전도체(201) 및 제 2 내부 전도체(202)가 실질적으로 대칭인) 일부 실시형태들의 경우, 데이터 신호들의 제 1 세트가 제 1 내부 전도체(201) 및 제 2 내부 전도체(202)를 통해 차동 시그널링을 이용하여 트윈엑스 케이블(210)에서 송신될 수 있다.

[0014] [0026]데이터 신호들의 제 2 세트(예를 들어, 데이터의 제 2 서브세트에 대응함)가 제 2 전압원(205)에 의해 생성될 수 있고 제 2 내부 전도체(202) 및 전도성 차폐부(203)를 사용하여 트윈엑스 케이블(210)을 통해 송신될 수 있다. 보다 구체적으로, 제 2 전압원(205)은 제 2 내부 전도체(202)와 전도성 차폐부(203) 사이에서 제 2 전압(V_{2S})을 생성할 수 있다. 따라서, 제 2 전압(V_{2S})은 데이터 신호들의 제 2 세트(예를 들어, 제 2 내부 전도체(202) 및 전도성 차폐부(203)를 통해 송신될 수 있다. 예를 들어, 전도성 차폐부(203)의 전압은 제 2 내부 전도체(202)에 인가된 전압들에 대한 기준 전위로서 사용될 수 있다. 대안으로, 제 2 내부 전도체(202)의 전압은 전도성 차폐부(203)에 인가된 전압들에 대한 기준 전위로서 사용될 수 있다.

[0015] [0027]그에 따라서, 도 2에 도시된 트윈엑스 송신 구성(200)은 2개의 내부 전도체들(201 및 202)을 이용한 차동 데이터 시그널링과 동시에 제 2 내부 전도체(202) 및 전도성 차폐부(203)를 이용한 싱글-엔디드 데이터 시그널링을 허용할 수 있다. 전도성 차폐부(203)를 송신 매체로서 이용하는 능력은, 예를 들어, 코엑스(coax) 케이블들 및/또는 종래의 트윈엑스 송신 기술들에 비해 추가 자유도를 제공한다.

[0016] [0028]이외에도, 도 2의 트윈엑스 송신 구성(200)은 또한, 특히 더 빠른 데이터 속도로 송수신기 성능과 케이블 손실에 관한 요건들을 완화할 수 있다. 예를 들어, 트윈엑스 케이블(210)의 대역폭이 W 로 표기되고, 총 송신 전력이 P 로 표기되고, 잡음 스펙트럼 밀도를 가진 부가적인 화이트 가우시안 잡음이 N_0 으로 표기되는 경우, 싱글-스트림 송신 기술들을 이용할 경우 달성가능한 데이터 레이트(R_1)에 대한 상한은 $R_1=W\log_2(1+P/N_0)$ 으로 표현될 수 있다. 대조적으로, 본 실시형태들 중 일부에 따라서 2-스트림 송신 기술들을 이용할 경우(각각의 스트림이 절반의 전력으로 송신된다고 가정하고 스트림간 간섭을 무시함), 달성가능한 데이터 레이트(R_2)에 대한 상한은 $R_2=2W\log_2(1+P/2N_0)$ 으로 표현될 수 있다. 따라서, 신호 대 잡음비(P/N_0)가 높은 경우, $R_2>R_1$ 이다. 대안으로, 본 실시형태들 중 일부에 따른 송신 기술들은 낮은 수신기 잡음(N_0) 및 동일 총 송신 전력(P)을 갖거나, 또는 낮은 총 송신 전력 및 동일 수신기 잡음을 가진 싱글-스트림 송신 기술들과 동일한 데이터 레이트(예를 들어, $R_2=R_1$)를 달성할 수 있다. 스트림간 간섭은 본 실시형태들 중 일부의 실제 구현들에 대해 송수신기 이득을 감소시킬 수 있고, 본 실시형태들 중 일부에 의해 송신된 데이터 신호들의 다수의 세트들의 무결성을 보존하기 위해서 간섭 억제 및/또는 소거 방식들이 사용될 수 있다.

[0017] [0029]일부 실시형태들의 경우, 도 2의 트윈엑스 케이블(210)과 도 1의 트윈엑스 케이블(110) 사이의 구조적 유사성들은, 본 실시형태들의 송신 기술들이 종래의 트윈엑스 케이블들을 사용하는 기존의 네트워크들에 용이하게 적용되게 할 수 있다. 더욱이, 본 실시형태들에 따른 데이터 송신을 위해 전도성 차폐부(203)가 사용될 수 있고, 전도성 차폐부(203)는 또한, 내부 전도체들(201 및 202)을 외부 잡음과 간섭으로부터 차폐시킬 수 있다.

[0018] [0030]도 3은 일부 실시형태들에 따른 MIMO 송신 시스템(300)을 도시하는 집중 파라미터 모델이다. 시스템(300)은 트윈엑스 케이블(210), 송신기(310), 및 수신기(320)를 포함한다. 트윈엑스 케이블(210)은 제 1 내부 전도체(201), 제 2 내부 전도체(202), 및 전도성 차폐부(203)를 포함한다. 송신기(310)는 트윈엑스 케이블(210)의 일 단부에 연결되고 수신기(320)는 트윈엑스 케이블(210)의 다른 단부에 연결된다. 송신기(310)는 데이터 신호들을 수신기(320)에 송신하기 위한 전압원들(312 및 314)을 포함한다. 수신기(320)는 송신기(310)로부터 수신된 데이터 신호들을 검출하기 위한 검출기 회로들(322 및 324)을 포함한다.

[0019] [0031]동작 시, 송신기(310)는, 제 1 전압원(312)으로 하여금 제 1 내부 전도체(201)와 제 2 내부 전도체(202) 사이에서 제 1 전압(V_{12})을 생성하게 함으로써 제 1 데이터 신호를 송신할 수 있다. 송신기(310)는, 제 2 전압

원(314)으로 하여금 제 2 내부 전도체(202)와 전도성 차폐부(203) 사이의 제 2 전압(V_{2s})을 생성하게 함으로써 제 2 데이터 신호를 송신할 수 있다. 수신기(320)는 전도체들(201-203)의 전압들을 검출함으로써 이러한 데이터 신호들을 수신한다. (예를 들어, 2개의 내부 전도체들(201 및 202)이 실질적으로 대칭인) 일부 실시형태들의 경우, 제 1 전압원(312)에 의해 송신된 데이터 신호들은 차동 신호일 수 있다. 그에 따라서, 제 1 검출기(322)는 제 1 내부 전도체(201)의 전압(V_1)을 검출하고 제 2 내부 전도체(202)에서 검출된 전압(V_2)을 가산(또는 감산)하여 제 1 데이터 신호를 복원할 수 있다. 제 2 검출기(324)는, 전도성 차폐부(203)의 전압(V_s)에 대하여 제 2 내부 전도체(202)의 전압(V_2)을 검출함으로써 제 2 내부 전도체(202) 및 전도성 차폐부(203)를 통해 송신된 제 2 데이터 신호를 복원할 수 있다.

[0020] [0032]도 3에 도시된 예시적인 실시형태에서, 제 2 내부 전도체(202)의 전압(V_2)은 제 1 내부 전도체(201)의 전압(V_1) 및/또는 전도성 차폐부(203)의 전압(V_s)에 의해 영향을 받을 수 있다는 것을 주목한다. 그럼에도 불구하고, 적어도 2개의 자유도들이 여전히 시스템(300)을 이용하여 달성될 수 있다. 예를 들어, 송신기(310)가 전압원들(312 및 314) 둘 모두를 제어하기 때문에, 전도성 차폐부(203)의 전압(V_s)이 제 2 내부 전도체(202)의 전압(V_2)보다 더 낮은(또는 더 높은) 전위에서 유지되어, 전압 신호(V_{12})가 제 1 검출기(322)에 의해 검출되는 동안 전압 신호(V_{2s})가 제 2 검출기(324)에 의해 검출될 수 있도록 보장하기 위해서, 전압원(314)이 바이어싱될 수 있다. 일부 실시형태들에서, 전도성 차폐부(203)가 접지될 수 있다(예를 들어, $V_s=0$). 대안으로, 송신기(310)는, 2개의 내부 전도체들(201 및 202)을 이용한 데이터의 송신이 제 2 내부 전도체(202)와 전도성 차폐부(203)를 이용한 데이터의 송신을 간섭하지 않는다는 것을 보장하기 위해서 전압원들(312 및 314) 각각을 선택적으로 제어할 수 있다.

[0021] [0033]일부 실시형태들의 경우, 데이터 신호들의 2개의 세트들 각각에 대해 상이한 파형들이 생성될 수 있다. 예를 들어, 제 1 데이터 신호는 기존의 트윈엑스 시스템들과 역방향 호환가능성을 유지하기 위해서 2개의 내부 전도체들(201 및 202)을 기존의 기저대역 신호로서 이용하여 송신될 수 있는 반면, 제 2 데이터 신호는 다른 기술들을 이용하여(예를 들어, OFDM 심볼들을 이용하여) 제 2 내부 전도체(202)와 전도성 차폐부(203)를 이용하여 송신될 수 있다. 그에 따라서, 일부 실시형태들의 경우, 수신기(320)는 신호들 간의 혼선과 간섭을 소거하거나 억제하기 위해서 데이터 신호들의 2개의 세트들에서의 상이한 특징들을 활용할 수 있다. 다른 실시형태들의 경우, 데이터 신호들의 2개의 세트들이 기존의 기저대역 신호를 이용하여 송신될 수 있다. 어느 한 실시형태에서, 2개의 신호 스트림들의 파형들은, 주파수 영역에서, 그들의 에너지가 DC 주파수를 커버하도록 허용된다는 특성을 공유할 수 있다. 일부 통신 시스템들(이를 테면 DSL 및 파워라인 통신 시스템들)에서, 예를 들어, 전화 신호 및/또는 전력을 반송하는 다른 목적들을 위해서 DC에 가장 가까운 주파수 대역이 통상적으로 사용되기 때문에 데이터 신호들이 DC 주파수를 커버해서는 안 된다. 본 실시형태들 하에서, (DC를 포함한) 전체 대역폭이 데이터 시그널링을 위해 사용될 수 있다. 실제로, 주변 환경으로부터의 심한 간섭 가능성으로 인해 정보를 반송하기 위해서 DC 주파수를 이용하는 것이 바람직하지 않을 수 있다. 그러나, 본 실시형태들 하에서, 신호가 DC로 반송되는 것에도 불구하고, 다른 통신들에 대해 더 높은 간섭이 생성되지 않을 수 있다.

[0022] [0034]도 4는 다른 실시형태들에 따른 MIMO 송신 시스템(400)의 블록도이다. MIMO 송신 시스템(400)은, MIMO 인코더(410), 송신기(420), 수신기(430) 및 MIMO 디코더(440)를 포함한다. 내부 전도체들(201 및 202)과 전도성 차폐부(203)를 포함한 트윈엑스 케이블(210)이 송신기(420)와 수신기(430) 사이에 연결된다. 일부 실시형태들에서, 송신기(420)와 수신기(430)는, 트윈엑스 케이블(210)을 통해 데이터 신호들을 송신도 하고 수신도 하도록 구성되는 송수신기들로 대체될 수 있다는 것을 주목한다. 이러한 구성은 트윈엑스 케이블(210)을 통한 양방향 통신들을 허용할 수 있다.

[0023] [0035]도 5는 일부 실시형태들에 따른 트윈엑스 케이블을 통해 MIMO 신호들을 통신하기 위한 예시적인 동작(500)을 도시하는 예시적인 흐름도이다. 예를 들어, 도 4를 참고하면, MIMO 인코더(410)는 먼저, 송신될 데이터의 세트(401)를 입력으로서 수신하고 데이터 세트(401)를 인코딩하여 2개의 데이터 서브세트들(402(1) 및 402(2))을 생성한다(510). 데이터의 세트(401)는, 예를 들어, 차동 신호 기술들을 이용한, 트윈엑스 케이블(210)의 2개의 내부 전도체들(201 및 202)을 통한 송신을 위해 의도될 수 있다. 일부 실시형태들의 경우, MIMO 인코더(410)는 입력 데이터(401)를 2개의 데이터 서브세트(402(1) 및 402(2))로 분할할 수 있으며, 이 서브세트는 이후, 데이터 신호들의 2개의 별개 및/또는 병렬 세트들로서 트윈엑스 케이블(210)을 통해 송신될 수 있다.

[0024] [0036]송신기(420)는 트윈엑스 케이블(210)의 2개의 내부 전도체들(201 및 202)을 이용하여, MIMO-인코딩된 데

이터의 제 1 서브세트(402(1))를 (예를 들어, 데이터 신호들의 제 1 세트로서) 송신한다(520). 상술된 바와 같이, 도 2 및 도 3에 대하여, 송신기(420)는 2개의 내부 전도체들(201 및 202) 사이에 전압(V_{12})을 인가함으로써 데이터 신호들의 제 1 세트를 (예를 들어, 차동 신호들로서) 송신할 수 있다. 송신기(420)는 추가로, 내부 전도체(202) 및 전도성 차폐부(203)를 이용하여 MIMO-인코딩된 데이터의 제 2 서브세트(402(2))를 (예를 들어, 데이터 신호들의 제 2 세트로서) 송신한다(530). 예를 들어, 도 2 및 도 3에 대하여 상술된 바와 같이, 송신기(420)는 데이터 신호들의 제 2 스트림을 (예를 들어, 싱글-엔디드 신호들로서) 송신하기 위해서 제 2 내부 전도체(202)와 전도성 차폐부(203) 사이에 제 2 전압 신호(V_{2s})를 인가할 수 있다. 일부 실시형태들의 경우, 데이터 신호들의 제 1 및 제 2 세트들이 동시에 송신될 수 있다.

[0025] [0037]수신기(430)는 트윈엑스 케이블(210)의 내부 전도체들(201 및 202)을 통해, MIMO-인코딩된 데이터의 제 1 서브세트(403(1))를 (예를 들어, 데이터 신호들의 제 1 세트로서) 수신한다(540). 예를 들어, 도 3에 대하여 상술된 바와 같이, 수신기(430)는 제 1 및 제 2 내부 전도체들(201 및 202) 사이에 전압들을 샘플링함으로써 데이터의 제 1 서브세트(403(1))를 수신할 수 있다. 수신기(430)는 추가로, 트윈엑스 케이블(210)의 내부 전도체(202) 및 전도성 차폐부(203)를 통해, MIMO-인코딩된 데이터의 제 2 서브세트(403(2))를 (예를 들어, 데이터 신호들의 제 2 세트로서) 수신한다(550). 예를 들어, 도 3에 대하여 상술된 바와 같이, 수신기(430)는 제 2 내부 전도체(202)와 전도성 차폐부(203) 사이에서 전압들을 샘플링함으로써 데이터의 제 2 서브세트(403(2))를 수신할 수 있다.

[0026] [0038]마지막으로, MIMO 디코더(440)는 2개의 MIMO-인코딩된 데이터 서브세트들(403(1) 및 403(2))을 디코딩하여 출력 데이터(404)의 세트를 생성한다(560). 예를 들어, MIMO 디코더(440)는 2개의 MIMO-인코딩된 데이터 서브세트들(403(1) 및 403(2))을 조합하여 원래 송신된 데이터를 복원할 수 있다. 일부 실시형태들의 경우, MIMO 인코더(410) 및 MIMO 디코더(440)는 동일한 인코딩/디코딩 기술들을 이용하도록 미리구성될 수 있다. 대안으로, MIMO 인코더(410)는, 데이터 송신에 앞서서 또는 데이터 송신과 동시에, MIMO 디코더(440)에 디코딩 명령들을 송신할 수 있다.

[0027] [0039]도 4 및 도 5에 대하여 상술된 바와 같이, MIMO 시스템(400)은 많은 기존의 트윈엑스 응용들의 프런트 엔드에 회로소자를 대체 및/또는 추가함으로써 구현될 수 있다. 그에 따라, MIMO 시스템(400)은 기존의 트윈엑스 통신 시스템들의 데이터 속도를 증가시키기 위한 저비용 기술을 제공할 수 있다.

[0028] [0040]도 6은 다른 실시형태들에 따른 트윈엑스 케이블(210)에 대한 MIMO 송신 구성(600)의 단면도이다. 상술된 바와 같이, 트윈엑스 케이블(210)은 제 1 및 제 2 내부 전도체들(201 및 202), 전도성 차폐부(203)를 포함한다. 더욱이, 제 1 전압원(604)이 제 1 내부 전도체(201)와 전도성 차폐부(203) 사이에 연결되고, 제 2 전압원(605)이 제 2 내부 전도체(202)와 전도성 차폐부(203) 사이에 연결된다.

[0029] [0041]데이터 신호들의 제 1 세트는, 제 1 전압원(604)를 이용하여, 예를 들어, 제 1 내부 전도체(201)와 전도성 차폐부(203) 사이에 제 1 전압(V_{1s})을 인가함으로써, 제 1 내부 전도체(201)와 전도성 차폐부(203)를 통해 송신될 수 있다. 데이터 신호들의 제 2 세트는, 제 2 전압원(605)를 이용하여, 예를 들어, 제 2 내부 전도체(202)와 전도성 차폐부(203) 사이에 제 2 전압(V_{2s})을 인가함으로써, 제 2 내부 전도체(202)와 전도성 차폐부(203)를 통해 송신될 수 있다.

[0030] [0042]일부 실시형태들의 경우, 전도성 차폐부(203)는 제 1 및 제 2 내부 전도체들(201 및 202) 각각을 통해 송신된 데이터 신호들의 공통 리턴 경로로서 사용될 수 있다. 내부 전도체들(201 및 202)이 전도성 차폐부(203)에 대하여 대칭이 아닐 수 있더라도, 데이터 신호들의 2개의 스트림들의 송신 경로들은 그럼에도 불구하고 대칭이다. 이는, 도 6의 송신 구성(600)을 이용하여 트윈엑스 케이블(210)을 통해 2개의 병렬 데이터 신호들을 송신하는 경우 임피던스 매칭을 더 용이하게 한다.

[0031] [0043]더욱이, 제 1 내부 전도체(201)와 전도성 차폐부(203)를 통해 송신된 데이터는 싱글-엔디드 데이터 신호들로서 나타내어질 수 있다. 유사하게, 제 2 내부 전도체(202)와 전도성 차폐부(203)를 통해 송신된 데이터는 또한 싱글-엔디드 데이터 신호들로 나타내어질 수 있다. 이와 같이, 일부 실시형태들의 경우, 전도성 차폐부(203)의 전압은 접지로 고정될 수 있는데, 이것이 제 1 및 제 2 내부 전도체들(201 및 202) 각각에서의 전압들에 대해 기준 전위로서 역할을 할 수 있기 때문이다. 이는, 데이터 신호 송신을 위해 전도성 차폐부(203)를 이용할 경우 추가의 자유도를 허용할 수 있다. 예를 들어, 송신 구성(600)은 데이터 신호들의 실질적으로 대칭인 2개의 세트들을 동시에 송신할 수 있고, 따라서, 종래의 트윈엑스 케이블 송신 기술들과 비교하여 통신들의 데이터 레이트가 증가한다. 이외에도, 송신 구성(600)은 또한, 송수신기 성능 및 케이블 손실, 특히 낮은 데이터

레이트들(예를 들어, 도 2에 대하여 상술된 바와 같음)에 관한 요건들을 완화시킬 수 있다.

- [0032] [0044] 상술된 송신 모드들에 대한 컷오프 주파수가 0(예를 들어, DC)인 것으로 가정된다는 것을 주목한다. 전도성 차폐부와 내부 전도체들(201 또는 202) 중 적어도 하나를 사용하는 데이터 송신들의 경우 더 높은 주파수들에서 다수의 송신 모드들이 존재할 수 있다. 더 높은 주파수에서, 다수의 데이터 신호들이 전기장과 자기장의 상이한 방향으로 케이블(210)을 통해 동시에 송신될 수 있다. 이와 같이, 일부 실시형태들의 경우, 본원에 설명된 데이터 송신 기술들 중 하나 또는 그 초과가 것이 동축("코액스") 케이블들에 적용될 수 있다.
- [0033] [0045] 예를 들어, 코액스 케이블들(그리고, 또한 트윈엑스 케이블(210)의 내부 전도체들(201 또는 202) 중 하나와 전도성 차폐부(203) 사이의 데이터 채널의 경우)에서, 저 주파수(예를 들어, 최대 수 기가헤르쯔)에서 송신된 데이터의 경우, 대응하는 신호 파는 횡전자기(TEM; transverse electric magnetic) 모드에서 주로 전파한다. 이는, 전기장 및 자기장 둘 모두가 전파 방향과 직교하는 것을 의미한다. 그러나, 상기 특정 컷오프 주파수, 횡 전기(TE) 모드 또는 횡 자기(TM) 모드는 또한 도파관에서의 모드들과 비슷한 방식으로 전파할 수 있다. 종래의 데이터 송신 기술들의 경우, 컷오프 주파수보다 높은 신호들을 송신하는 것은 통상적으로 바람직하지 않은데, 다수의 모드들이 전파를 위한 상이한 위상 속도들을 가짐으로써 서로 간섭하게 할 수 있기 때문이다. 그러나, 이러한 간섭을 억제하고 소거하는 진화된 수신기 기술들을 이용할 경우, 이러한 고차 모드들이 데이터 신호들을 신뢰할 수 있게 송신하기 위해 사용될 수 있다.
- [0034] [0046] 앞의 실시형태들은 트윈엑스 케이블들로 제한되지 않는다는 것을 주목해야한다. 예를 들어, 본원에 설명된 MIMO 송신 기술들은 트리-엑스 및/또는 쿼드-엑스 케이블들에 적용될 수 있다. 더욱이, N개의 내부 전도체들을 갖는 케이블을 가정하면, 본원에 설명된 송신 기술들은 케이블의 전도성 차폐부를 추가 전도체로서(예를 들어, 송신 또는 리턴 경로로서) 레버리지함으로써 N개의 동시 데이터 신호들을 송신하는 것을 고려한다. 예를 들어, 도 2에 도시된 실시형태는 N개의 내부 전도체들을 이용하여 N-1개의 동시 데이터 신호들을 송신하도록 확장될 수 있음으로써, N번째 내부 전도체 및 전도성 차폐부를 이용하여 추가 데이터 신호가 추가로 송신된다. 유사하게, 도 6에 도시된 실시형태는, 각각의 데이터 신호를 송신하기 위해서 전도성 차폐부 및 N개의 내부 전도체들 중 각각의 것을 이용하여, N개의 데이터 신호들을 동시에 송신하도록 확장될 수 있다.
- [0035] [0047] 상술된 실시형태들에서, 트윈엑스 케이블(210)의 내부 전도체들(201 및 202)은 서로에 대하여 매우 근접해 있을 수 있다. 이와 같이, 데이터의 2개의 스트림들을 동시에 송신할 경우 채널들 사이에 혼선이 도입될 수 있다. 그러나, 진화된 수신기 및/또는 송신기 기술들은 이러한 혼선을 효과적으로 억제하거나, 또는 심지어 제거할 수 있다. 이러한 수신기-측 기술들의 예들은 SIC(successive interference cancellation) 및 LMMSE(linear minimum-mean-square-error)를 포함한다. 이외에도, 송신기는 기준 신호를 수신기에 제공할 수 있다.
- [0036] [0048] 보다 구체적으로, 수신기(430)로부터 송신기(420)로의 2개의 신호 스트림들의 달성가능한 레이트들 및/또는 채널 조건들에 대한 피드백이 제공될 수 있다. 이 피드백은 송신기(420)에 의해 사용되는 패킷 포맷으로서 및/또는 채널 품질의 표시자로서 제공될 수 있다. 피드백은 또한 2개의 스트림들 사이의 상대적 위상에 대한 정보를 포함할 수 있다. 적절하게 선택된 상대적 위상은 스트림간 간섭, 또는 스트림들 사이의 혼선을 감소시킬 수 있다. 동일한 채널 조건들 하에서, 상이한 능력들을 가진 수신기들(430)(예를 들어, SIC 수신기 및 LMMSE 등화기 수신기)은 상이한 달성가능한 레이트들을 송신기(420)로 리포트할 수 있다. 이는 심지어, SIC 수신기에 의해 수행된 디코딩의 순서 때문에 동일한 시스템과 대칭적인 데이터 신호들(예를 들어, 각각의 데이터 신호가 하나의 내부 전도체 및 전도성 차폐부를 이용하여 송신됨)에 대한 경우일 수도 있다. OFDM 파형이 하나 또는 다수의 신호 스트림들을 위해 사용되는 경우(OFDM 파형은 다수의 부대역들로 구성됨), 피드백은 각각의 부대역에 대한 2개의 스트림들 사이의 상대적인 위상과 각각의 스트림의 채널 품질에 대한 정보를 포함할 수 있다.
- [0037] [0049] 도 7a는, 일부 실시형태들에 따른, 트위스티드 페어들(750 및 760)의 세트를 포함하는 케이블에 대한 MIMO 송신 구성(700A)을 도시한다. 제 1 트위스티드 페어(750)는 전도체들(701 및 702)을 포함하고, 제 2 트위스티드 페어(760)는 전도체들(703 및 704)을 포함한다. 트위스티드 페어들(750 및 760)은 송신기(710)와 수신기(720) 사이에 연결된다. 송신기(710)는 다수의 전압원들(712, 714 및 716)을 포함한다. 일부 실시형태들의 경우, 제 1 전압원(712)이 전도체들(701 및 702)에 연결되고, 제 2 전압원(714)이 전도체들(701 및 703)에 연결되고, 제 3 전압원(716)이 전도체들(701 및 704)에 연결된다. 수신기(720)는 다수의 검출기 회로들(722, 724 및 726)을 포함한다. 일부 실시형태들의 경우, 제 1 검출기(722)가 전도체들(701 및 702)에 연결되고, 제 2 검출기(724)가 전도체들(701 및 703)에 연결되고, 제 3 검출기(726)가 전도체들(701 및 704)에 연결된다.

- [0038] [0050] 데이터 신호들의 제 1 세트(예를 들어, 데이터의 제 1 서브세트에 대응함)는 제 1 전압원(712)에 의해 생성될 수 있고 (예를 들어, 전도체들(701 및 702)을 경유하여) 제 1 트위스티드 페어(750)를 통해 송신될 수 있다. 보다 구체적으로, 제 1 전압원(712)은 전도체들(701 및 702) 양단에 제 1 전압(V_1)을 인가할 수 있다. 이와 같이, 제 1 전압(V_1)은 데이터 신호들의 제 1 세트로 변환된다. 제 1 검출기(722)는, 제 1 부하 임피던스(Z_1) 양단에 걸쳐 전류 및/또는 전압을 검출함으로써, 전도체들(701 및 702)을 통해, 데이터 신호들의 제 1 세트를 수신할 수 있다. 이후, 제 1 검출기(722)는 검출된 전류(들) 및/또는 전압(들)에 기초하여 제 1 데이터 스트림을 복원할 수 있다. (예를 들어, 전도체들(701 및 702)가 실질적으로 대칭인) 일부 실시형태들의 경우, 데이터의 제 1 서브세트가 차동 시그널링 기술들을 이용하여 트위스티드 페어(750)에서 송신될 수 있다.
- [0039] [0051] 데이터 신호들의 제 2 세트(예를 들어, 데이터의 제 2 서브세트에 대응함)는 제 2 전압원(714)에 의해 생성될 수 있고 전도체들(701 및 703)을 통해 송신될 수 있다. 구체적으로, 제 2 전압원(714)은 전도체들(701 및 703) 양단에 제 2 전압(V_2)을 인가할 수 있다. 이와 같이, 제 2 전압(V_2)은 데이터 신호들의 제 2 세트로 변환된다. 제 2 검출기(724)는, 제 2 부하 임피던스(Z_2) 양단에 걸쳐 전류 및/또는 전압을 검출함으로써, 전도체들(701 및 703)을 통해, 데이터 신호들의 제 2 세트를 수신할 수 있다. 이후, 제 2 검출기(724)는 검출된 전류(들) 및/또는 전압(들)에 기초하여 제 2 데이터 스트림을 복원할 수 있다. 일부 실시형태들의 경우, 제 2 전압원(714)은 제 1 트위스티드 페어(750)(즉, 전도체(701))의 전도체들 중 하나와 제 2 트위스티드 페어(760)(즉, 전도체(703))의 전도체들 중 하나를 이용하여 데이터 신호들을 송신한다.
- [0040] [0052] 데이터 신호들의 제 3 세트(예를 들어, 데이터의 제 3 서브세트에 대응함)는 제 3 전압원(716)에 의해 생성될 수 있고 전도체들(701 및 704)을 통해 송신될 수 있다. 구체적으로, 제 3 전압원(716)은 전도체들(701 및 704) 양단에 제 3 전압(V_3)을 인가할 수 있다. 이와 같이, 제 3 전압(V_3)은 데이터 신호들의 제 3 세트로 변환된다. 제 3 검출기(726)는, 제 3 부하 임피던스(Z_3) 양단에 걸쳐 전류 및/또는 전압을 검출함으로써, 전도체들(701 및 704)을 통해, 데이터 신호들의 제 3 세트를 수신할 수 있다. 이후, 제 3 검출기(726)는 검출된 전류(들) 및/또는 전압(들)에 기초하여 제 3 데이터 스트림을 복원할 수 있다. 일부 실시형태들의 경우, 제 3 전압원(716)은 제 1 트위스티드 페어(750)(즉, 전도체(701))의 공유된 전도체와 제 2 트위스티드 페어(760)(즉, 전도체(704))의 나머지 전도체를 이용하여 데이터 신호들을 송신한다.
- [0041] [0053] 전도체(701)가 3개의 전압원들(712, 714 및 716) 모두에 의해 공유(즉, 연결)되기 때문에, 전도체(701)의 전압 레벨은, 이들의 개별적인 데이터 신호들을 생성하기 위해서 전압원들(712, 714 및 716) 각각에 의해 공통 기준 전압으로 사용될 수 있다. 일부 실시형태들의 경우, 전도체(701)는 접지될 수 있다. 다른 실시형태들의 경우, 송신기(710)는, 하나의 전압원에 의한 데이터 송신이 다른 전압원들 중 임의의 전압원에 의한 데이터의 송신을 간섭하지 않는 것을 보장하기 위해서, 전압원들(712, 714 및 716) 각각을 선택적으로 제어하기 위한 회로소자를 포함할 수 있다.
- [0042] [0054] 전도체들(701-704)을 개별 송신선들로서 다루는 것은, 예를 들어, 종래의 트위스티드 페어 송신 기술들과 비교하여 추가적인 자유도(예를 들어, 최대 3개의 데이터 신호들까지 동시에 송신되게 허용함)를 제공한다. 더욱이, 본원에 설명된 트위스티드 페어들 케이블들과 종래 기술의 실시형태들 사이의 구조적 유사성들은, 본 실시형태들이 종래의 트위스티드-페어 케이블들(예를 들어, 카테고리 5 및/또는 카테고리 6 케이블들)을 사용하는 기존의 네트워크들에 용이하게 적용될 수 있게 할 수 있다.
- [0043] [0055] 상술된 실시형태들에서, 트위스티드 페어들(750 및 760)의 전도체들(701-704)은 서로에 대해 매우 근접하게 있을 수 있다. 따라서, 다수의 데이터 스트림들을 동시에 송신할 경우 채널들 사이에 혼선이 도입될 수 있다. 더욱이, 신호 반사들이 또한 전도체들(701-704)과 송신기(710) 및/또는 수신기(720) 간의 연결들에서 도입될 수 있다. 따라서, 일부 실시형태들의 경우, 송신기(710) 및/또는 수신기(720)는 이러한 신호 간섭의 원인들을 완화시키기 위한 임피던스 매칭 회로소자를 포함할 수 있다.
- [0044] [0056] 예를 들어, 도 7b의 구성(700B)에 도시된 바와 같이, 수신기(720)는 전도체들(701-704)에서의 반사들 및/또는 혼선을 완화시키기 위해 사용될 수 있는 추가적인 부하 임피던스들(727-729)을 포함할 수 있다. 구체적으로, 부하(727)는 Z_{12} 의 임피던스 값을 갖고 전도체(702)와 전도체(703) 사이에 연결되고, 부하(728)는 Z_{23} 의 임피던스 값을 갖고 전도체(703)와 전도체(704) 사이에 연결되고, 부하(729)는 Z_{13} 의 임피던스 값을 갖고, 전도체(702)와 전도체(704) 사이에 연결된다. 이러한 부하 임피던스들(727-729)이, 검출기 회로들(722, 724 및 726)과 연관된 임피던스들과 협력하여, 전도체들(701-704)과 연관된 입력 임피던스들에 수신기(720)의 임피던스를

매칭시키기 위해 사용될 수 있다.

- [0045] [0057] 임피던스 매칭 이외에도, 진화된 수신기 및/또는 송신기 기술들이 전도체들 사이의 혼선을 효율적으로 억제하거나 또는 심지어 제거할 수 있다. 이러한 수신기-측 기술들의 실시예들은 SIC(successive interference cancellation)와 LMMSE(linear minimum-mean-square-error)를 포함한다. 이외에도, 송신기(710)는 외부 잡음 또는 간섭을 검출하고 완화시키기 위해서 기준 신호를 수신기(720)에 제공할 수 있다.
- [0046] [0058] 본 실시형태들은 단지 간결성을 위해서 2개의 트위스티드 페어들(예를 들어, 트위스티드 페어들(750 및 760))로 구성된 케이블들에 대하여 설명되었다는 것을 주목해야한다. 본원에 설명된 인헨스드 MIMO 송신 기술들은 임의의 N개의 트위스티드 페어들에 걸쳐서 용이하게 적용될 수 있다. 예를 들어, 구성들(700A 및 700B)은 (예를 들어, N개의 트위스티드 페어들을 포함하는 2N개의 개별 전도체들을 이용하여(여기서, 전도체들 중 하나가 공유됨)) N개의 트위스티드 페어들에 걸쳐서 2N-1개의 데이터 스트림들을 송신하기 위해 쉽게 확장될 수 있다. 더욱이, N개의 트위스티드 페어들이 하나 또는 다수의 케이블들에 물리적으로 패키징될 수 있다.
- [0047] [0059] 도 8은 트위스티드 페어들을 사용하는 MIMO 데이터 송신 시스템(800)의 실시형태를 도시하는 블록도이다. 시스템(800)은 MIMO 인코더(810), 송신기(820), 수신기(830), 및 MIMO 디코더(840)를 포함한다. 트위스티드 페어들(750 및 760)이 송신기(820)와 수신기(830) 사이에 연결된다. 도 9a 및 도 9b는, 일부 실시형태들에 따른, 인헨스드 MIMO 신호들을 트위스티드 페어들의 세트를 통해 교환하기 위한 예시적인 동작들(900 및 901)을 도시하는 예시적인 흐름도들이다. 도 9a 및 도 9b는 도 8의 시스템(800)을 참고로 하여 아래에 설명된다.
- [0048] [0060] MIMO 인코더(810)는 처음에 N개의 트위스티드 페어들을 통해 송신되는 입력 데이터(801)의 N개의 데이터 스트림들을 수신한다(910). 특정 실시예에서, MIMO 인코더(810)는, 트위스티드 페어들(750 및 760)을 통해 각각 송신되도록 의도되는 2개의 데이터 스트림들(801(1) 및 801(2))을 수신할 수 있다. 일부 실시형태들의 경우, N개의 데이터 스트림들 각각은 (예를 들어, 차동 시그널링을 이용하여) N개의 트위스티드 페어들 중 개별 트위스티드 페어를 통해 송신되도록 의도되는 차동 데이터 신호에 대응할 수 있다. 이후, MIMO 인코더(810)는 N개의 데이터 스트림들을 M개의 인헨스드-MIMO(EM; enhanced-MIMO) 데이터 스트림들로 인코딩(예를 들어, 변환)한다(920). 일부 실시형태들의 경우, $M=2N-1$ 이다. 예를 들어, MIMO 인코더(810)는 2개의 수신된 데이터 스트림들(801(1) 및 801(2))을 3개의 EM 데이터 스트림들(802(1)-802(3))로 인코딩할 수 있다.
- [0049] [0061] 송신기(820)는 공통 전도체와, 나머지 2N-1개의 전도체들 중 개별 전도체를 이용하여 EM 데이터를 송신한다(930). 보다 구체적으로, 송신기(820)는 전도체들(701-704) 양단에 대응하는 수의 전압들을 인가함으로써 EM 데이터를 나타내는 데이터 신호들을 생성할 수 있다. 일부 실시형태들의 경우, 전도체들(701-704) 중 하나의 전압 레벨은 나머지 3개의 전도체들을 바이어싱하기 위한 공통 기준 전위로서 사용될 수 있다. 예를 들어, 송신기(820)는, 전도체(701)와 나머지 전도체들(702-704) 각각 사이에 각각의 전압 바이어스들을 인가함으로써 3개의 EM 데이터 스트림들(802(1)-802(3))을 송신할 수 있다.
- [0050] [0062] 수신기(830)는 N개의 트위스티드 페어들을 통해 M개의 EM 데이터 신호들을 수신한다(940). 보다 구체적으로, 수신기(830)는 전도체들(701-704)을 통해 송신된 전류들 및/또는 전압들을 검출(예를 들어, 샘플링)함으로써 M개의 EM 데이터 스트림들을 복원할 수 있다. 일부 실시형태들의 경우, 나머지 3개의 전도체들의 전압들을 결정하기 위해서 전도체들(701-704) 중 하나의 전압 레벨이 기준 전위로서 사용될 수 있다. 예를 들어, 수신기(830)는, 전도체(701)와 나머지 전도체들(702-704) 각각 사이에서 각각의 전압차들을 검출함으로써 3개의 EM 데이터 스트림들(803(1)-803(3))을 수신할 수 있다.
- [0051] [0063] MIMO 디코더(840)는 M개의 수신된 데이터 스트림들을, N개의 데이터 스트림들로서 그의 원래 형태로 디코딩(예를 들어, 변환)하고(950), 추가 프로세싱을 위해 디코딩된 데이터 스트림들을 출력한다(960). 예를 들어, MIMO 디코더(840)는 2개의 원래 데이터 스트림들(804(1) 및 804(2))을 나타내는 EM 데이터(803(1)-803(3))의 3개의 병렬 스트림들을 수신할 수 있다. 즉, 3개의 EM 데이터 스트림들(803(1)-803(3))은 원래는, 단지 데이터의 2개의 개별 스트림들로만 송신되도록 의도되었다. 이와 같이, MIMO 디코더(840)는 원래의 2개의 데이터 스트림들(804(1) 및 804(2))(이 원래의 2개의 데이터 스트림들(804(1) 및 804(2))로부터 3개의 EM 데이터 스트림들(803(1)-803(3))이 인코딩되었음을) 재구성할 수 있다.
- [0052] [0064] 일부 실시형태들에서, 송신기(820) 및 수신기(830)가, 전도체들(701-704)을 통해 데이터 신호들을 송신도 하고 수신도 하도록 구성되는 송수신기들(즉, 송수신기들)로 대체될 수 있다는 것을 주목한다. 이러한 구성은 전도체들(701-704)을 통한 양방향 통신들을 허용할 수 있다. 더욱이, 상술된 시스템(800)은 많은 기존의 트위스티드-페어 케이블(예를 들어, Cat 5 및/또는 Cat 6) 응용들의 프론트-엔드에 추가 회로소자를 대체하거나 또

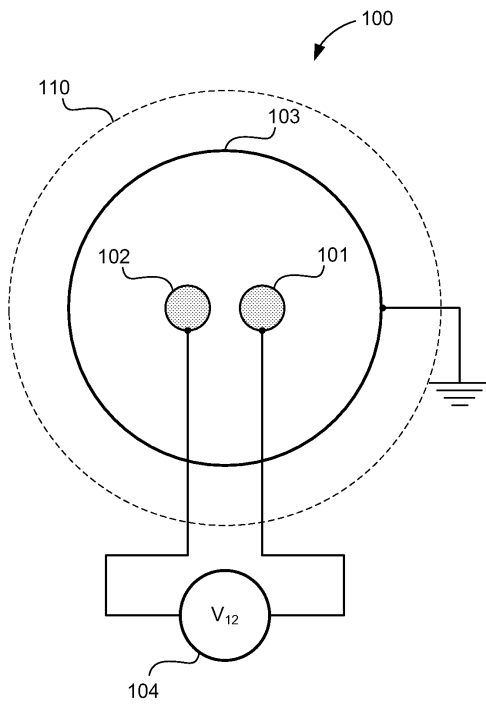
는 추가함으로써 구현될 수 있다. 그에 따라, 시스템(800)은 기존의 트위스티드 페어-기반 통신 시스템들의 데이터 레이트를 증가시키는 저비용의 대안을 제공할 수 있다.

- [0053] [0065]도 10은 도 8에 도시된 MIMO 데이터 송신 시스템(800)의 보다 상세한 실시형태를 도시하는 블록도이다. 시스템(1000)은 트위스티드 페어들(750 및 760)의 일 단부에 연결된 다수의 송신기들(1012, 1014 및 1016)과, 트위스티드 페어들(750 및 760)의 일 단부에 연결된 다수의 수신기들(1022, 1024 및 1026)을 포함한다. 구체적으로, 제 1 송신기(1012) 및 제 1 수신기(1022)는 전도체들(701 및 702)에 연결되고, 제 2 송신기(1014) 및 제 2 수신기(1024)는 전도체들(701 및 703)에 연결되고, 제 3 송신기(1016) 및 제 3 수신기(1026)는 전도체들(701 및 704)에 연결된다.
- [0054] [0066]동작 시, 송신기들(1012, 1014 및 1016)은 각각 데이터 스트림들(Data_1, Data_2, 및 Data_3)을 수신하고, 수신된 데이터 스트림들을 나타내는 데이터 신호들을 전도체들(701-704)을 통해 출력한다. 예를 들어, 데이터 스트림들(Data_1, Data_2, 및 Data_3)은 MIMO 인코더(미도시)에 의해 인코딩된 EM 데이터 스트림들에 대응할 수 있다. 일부 실시형태들의 경우, 송신기들(1012, 1014 및 1016) 각각은 수신된 데이터 스트림을 트위스티드 페어 케이블 전도체들의 세트에 변환할 수 있는 변압기(예를 들어, 발룬 변압기)에 대응할 수 있다. 예를 들어, 제 1 송신기(1012)는 전도체들(701 및 702)을 통해 데이터 스트림(Data_1)을 송신할 수 있고, 제 2 송신기(1014)는 전도체들(701 및 703)을 통해 데이터 스트림(Data_2)을 송신할 수 있고, 제 3 송신기(1016)는 전도체들(701 및 704)을 통해 데이터 스트림(Data_3)을 송신할 수 있다.
- [0055] [0067]수신기들(1022, 1024 및 1026)은, 전도체들(701-704)에 의해 반송된 데이터 신호들을 샘플링함으로써, 각각 데이터 스트림들(Data_1, Data_2, 및 Data_3)을 복원하도록 구성된다. 일부 실시형태들의 경우, 수신기들(1022, 1024 및 1026) 각각은, 트위스티드-페어 케이블 전도체들의 세트를 통해 수신된 데이터 신호를 대응하는 데이터 스트림으로 변환할 수 있는 변압기에 대응할 수 있다. 예를 들어, 제 1 수신기(1022)는 전도체들(701 및 702)로부터 데이터 스트림(Data_1)을 복원할 수 있고, 제 2 수신기(1024)는 전도체들(701 및 703)로부터 데이터 스트림(Data_2)을 복원할 수 있고, 제 3 수신기(1026)는 전도체들(701 및 704)로부터 데이터 스트림(Data_3)을 복원할 수 있다.
- [0056] [0068]도 11은 도 8에 도시된 MIMO 데이터 송신 시스템(800)의 다른 실시형태를 도시하는 블록도이다. 보다 구체적으로, 시스템(1100)은 도 10에 도시된 시스템(1000)에 대한 대안적인 구성을 나타낸다. 예를 들어, 시스템(1100)은 전도체들(701 및 702)에 연결된 제 1 송신기(1112) 및 제 1 수신기(1122), 전도체들(702 및 703)에 연결된 제 2 송신기(1114) 및 제 2 수신기(1124), 및 전도체들(703 및 704)에 연결된 제 3 송신기(1116) 및 제 3 수신기(1126)를 포함한다.
- [0057] [0069]도 10을 참고하여 상술된 바와 같이, 송신기들(1112, 1114 및 1116)과 수신기들(1122, 1124 및 1126) 각각이 변압기에 대응한다. 구체적으로, 제 1 송신기(1112)는 전도체들(701 및 702)을 통해 데이터 스트림(Data_1)을 송신할 수 있고, 제 2 송신기(1114)는 전도체들(702 및 703)을 통해 데이터 스트림(Data_2)을 송신할 수 있고, 제 3 송신기(1116)는 전도체들(703 및 704)을 통해 데이터 스트림(Data_3)을 송신할 수 있다. 유사하게, 제 1 수신기(1122)는 전도체들(701 및 702)로부터 데이터 스트림(Data_1)을 복원할 수 있고, 제 2 수신기(1124)는 전도체들(702 및 703)로부터 데이터 스트림(Data_2)을 복원할 수 있고, 제 3 수신기(1126)는 전도체들(703 및 704)로부터 데이터 스트림(Data_3)을 복원할 수 있다.
- [0058] [0070]도 10에 도시된 시스템(1000)과는 대조적으로, 하나의 전도체(701-704)가 시스템(1100) 내 나머지 전도체들에 대한 공통 기준 전위로서 사용되지 않는다는 것을 주목해야 한다.
- [0059] [0071]도 12는 일부 실시형태들에 따른 MIMO 송수신기(1200)의 블록도이다. 송수신기(1200)는 케이블 인터페이스(1210), 플랫폼 인터페이스(1220), 로컬 프로세서(1230), 및 메모리(1240)를 포함한다. 케이블 인터페이스(1210)가 프로세서(1230)에 연결되고 프로세서(1230)에 의해 규정된 방식으로 데이터 케이블(예를 들어, 트윈엑스 또는 트위스티드 페어)을 통해 데이터 신호들을 송신하고/하거나 수신하는 데에 사용될 수 있다. 플랫폼 인터페이스(1220)가 또한 프로세서(1230)에 연결되고 (예를 들어, PCIe 링크를 통해) 컴퓨팅 플랫폼으로 그리고/또는 컴퓨팅 플랫폼으로부터 데이터를 통신하기 위해 사용될 수 있다.
- [0060] [0072]메모리(1240)는 인코딩될 그리고/또는 디코딩될 데이터를 일시적으로 버퍼링하기 위해 사용될 수 있는 데이터 스토어(1242)를 포함할 수 있다. 더욱이, 메모리(1240)는 또한, 다음 소프트웨어 모듈들:
- [0061] ●데이터 케이블을 통해 MIMO-기반 송신용으로 발신 데이터를 인코딩하는 MIMO 인코딩 모듈(1244); 및

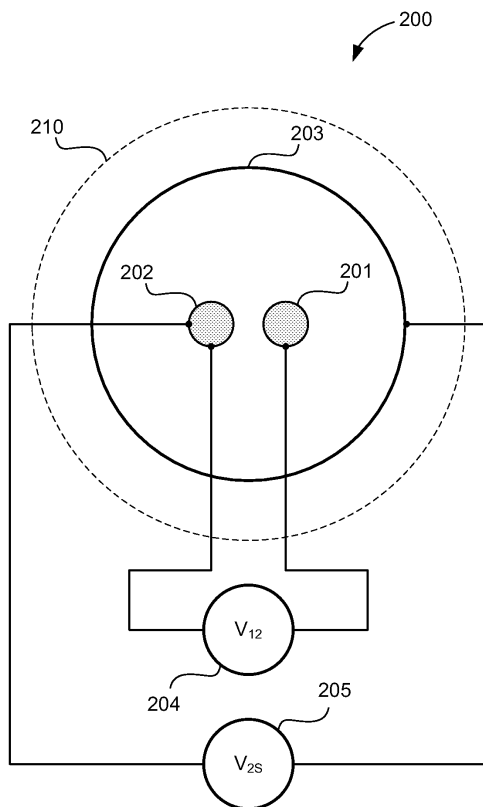
- [0062] ●데이터 케이블을 통해 수신되는 MIMO-인코딩된 데이터 신호들을 디코딩하는 MIMO 디코딩 모듈(1246)
- [0063] 을 저장할 수 있는 비일시적 컴퓨터-판독가능 저장 매체(예를 들어, 하나 또는 그보다 많은 비휘발성 메모리 엘리먼트들, 이를 테면, EPROM, EEPROM, 플래시 메모리, 하드 드라이브 등)를 포함할 수 있다.
- [0064] 각각의 소프트웨어 모듈은, 로컬 프로세서(1230)에 의해 실행될 경우, 송수신기(1200)로 하여금 대응하는 기능을 수행하게 할 수 있는 명령들을 포함할 수 있다. 이와 같이, 메모리(1240)의 비일시적 컴퓨터 판독가능 저장 매체는 도 5 및 도 9a 및 도 9b에 대하여 설명된 동작들의 전부 또는 일부를 수행하기 위한 명령들을 포함할 수 있다.
- [0065] [0073]메모리(1240)에 연결되는 로컬 프로세서(1230)는, 송수신기(1200)에 (예를 들어, 메모리(1240) 내에) 저장된 하나 또는 그보다 많은 소프트웨어 프로그램들의 명령들의 스크립트들을 실행할 수 있는 임의의 적절한 프로세서일 수 있다. 예를 들어, 프로세서(1230)는 MIMO 인코딩 모듈(1244) 및/또는 MIMO 디코딩 모듈(1246)을 실행할 수 있다.
- [0066] [0074]MIMO 인코딩 모듈(1244)은 데이터 케이블을 통해 송신될 데이터 신호들을 인코딩하는 로컬 프로세서(1230)에 의해 실행될 수 있다. 예를 들어, 로컬 프로세서(1230)에 의해 실행될 때, MIMO 인코딩 모듈(1244)은 데이터 케이블을 통해 송신될 데이터의 세트를 (예를 들어, 컴퓨팅 플랫폼으로부터) 수신할 수 있고, 다수의 데이터 서브세트들을 생성하기 위해 데이터 세트를 인코딩한다. 일부 실시형태들의 경우, MIMO 인코딩 모듈(1244)의 실행 시, 프로세서(1230)는 데이터 신호들의 복수의 별개 및/또는 병렬 세트들로서 데이터 케이블을 통해 송신될 수신 데이터 세트를 분할할 수 있다. MIMO 인코딩 모듈(1244)의 실행 시, 프로세서(1230)는 이후, 데이터 케이블의 적어도 하나의 전도성 엘리먼트가 데이터 신호들 중 2개 또는 그보다 많은 신호의 송신 시에 동시에 (예를 들어, 도 5 및 도 9a 및 도 9b에 대하여 상술된 바와 같음) 사용되도록, 데이터 신호들을 데이터 케이블 상에서 송신할 수 있다.
- [0067] [0075]MIMO 디코딩 모듈(1246)은 데이터 케이블로부터 수신된 데이터를 디코딩할 로컬 프로세서(1230)에 의해 실행될 수 있다. 예를 들어, 로컬 프로세서(1230)에 의해 실행될 때, MIMO 디코딩 모듈(1246)이 데이터 케이블을 통해, 동시에, 복수의 데이터 신호들을 수신할 수 있고, 데이터 신호들을 디코딩하여 원래 송신된 데이터 세트를 복원한다. 일부 실시형태들의 경우, MIMO 디코딩 모듈(1246)의 실행 시, 프로세서(1230)는 데이터 케이블의 전도성 엘리먼트들 각각의 양단에 걸린 전압들을 샘플링함으로써 데이터 신호들을 수신할 수 있으며, (예를 들어, 도 5 및 도 9a 및 도 9b에 대하여 설명된 바와 같이) 2개 또는 그보다 많은 데이터 신호들과 연관된 전압들을 결정하기 위해서 전도성 엘리먼트들 중 적어도 하나의 전압이 공통 기준 전위로서 사용된다. 프로세서(1230)는 이후, MIMO 디코딩 모듈(1246)의 실행 시, 원래의 데이터 세트를 복원하기 위해서 MIMO 인코딩 모듈(1244)에 의해 사용되는 인코딩 알고리즘에 따라서, 수신된 데이터 신호들을 결합할 수 있다.
- [0068] [0076]예시적인 실시형태들에 대하여 본원에 설명된 다양한 신호 송신 기술들은 종래의 데이터 송신 기술들보다, 데이터 케이블들에 더 높은 데이터 레이트들을 제공할 수 있다. 이외에도, 본 실시형태들의 적어도 일부는, 더 느린 데이터 레이트들로 송신할 경우 송수신기 성능 및/또는 케이블 손실에 더욱 완화된 조건들을 허용할 수 있다. 본 실시형태들은 기존의 하드웨어 인프라구조를 거의 변경시키지 않고 기존 데이터 통신 시스템들로 구현될 수 있다.
- [0069] [0077]앞의 명세서에서, 본 실시형태들이 그의 특정 예시적인 실시형태들에 대하여 설명되었다. 그러나, 첨부된 청구범위들에서 제시된 바와 같은 본 개시물의 더욱 광범위한 범위로부터 벗어나지 않고 본 개시물에 다양한 수정들 및 변화들이 이루어질 수 있다는 것이 명백할 것이다. 명세서 및 도면들은, 그에 따라서, 제한적인 의미보다는 예시적인 의미인 것으로 간주된다. 예를 들어, 도 5 및 도 9a 및 도 9b의 흐름도들에 도시된 방법 단계들은 다른 적절한 순서들로 수행될 수 있고, 다수의 단계들이 하나의 단계에 결합될 수 있고, 그리고/또는 일부 단계들이 생략될 수 있다.

도면

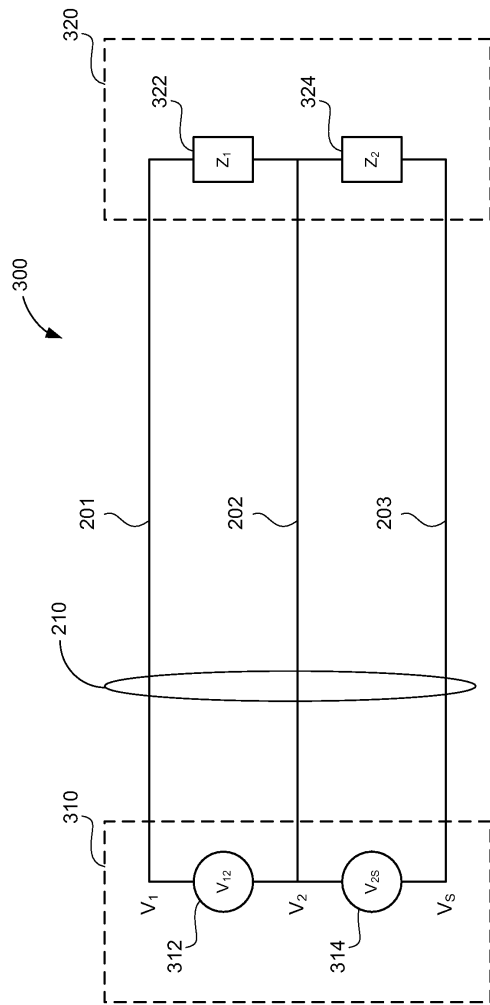
도면1



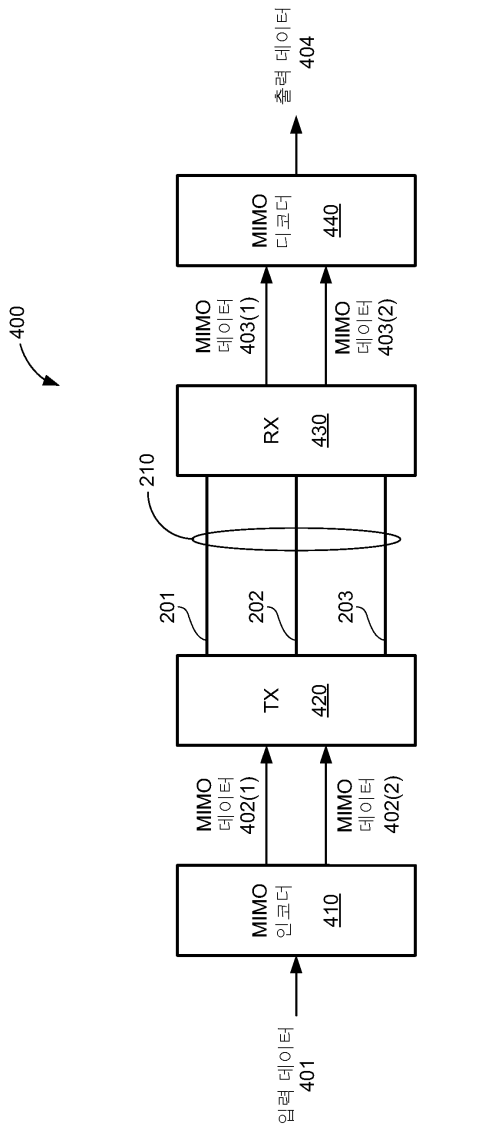
도면2



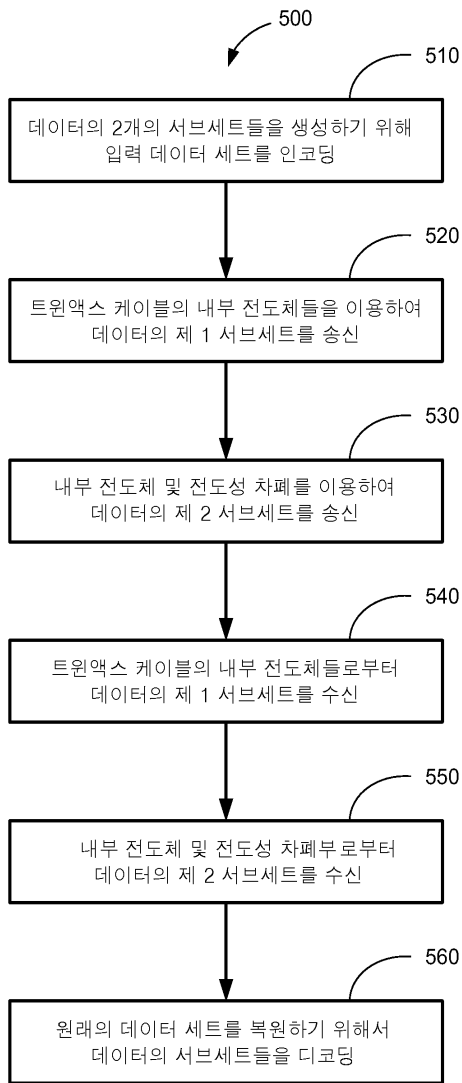
도면3



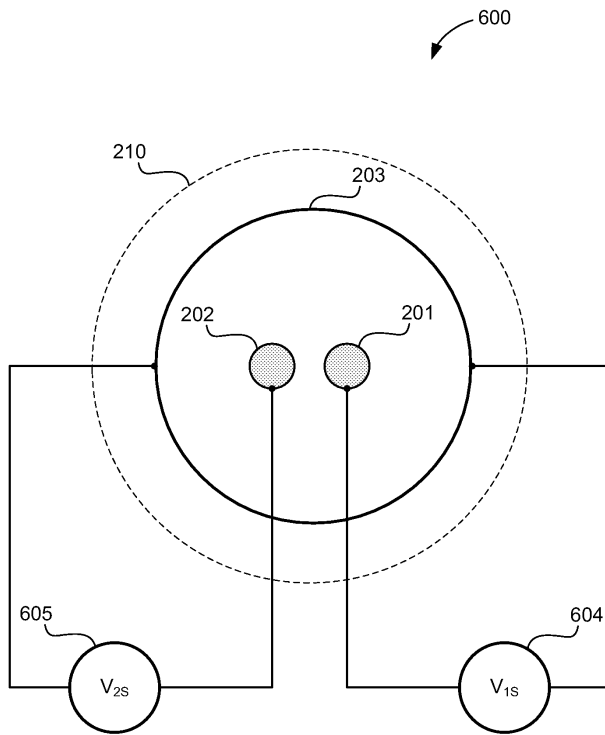
도면4



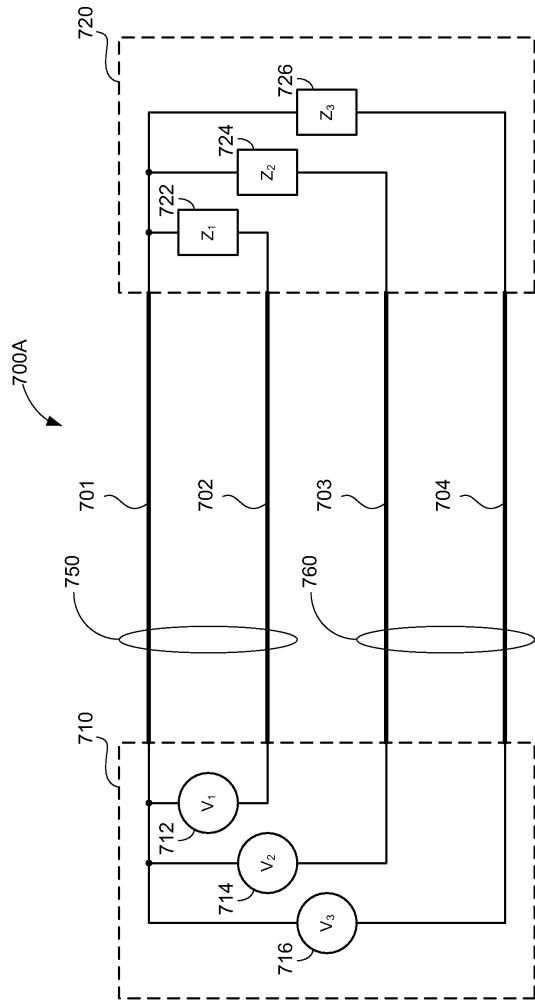
도면5



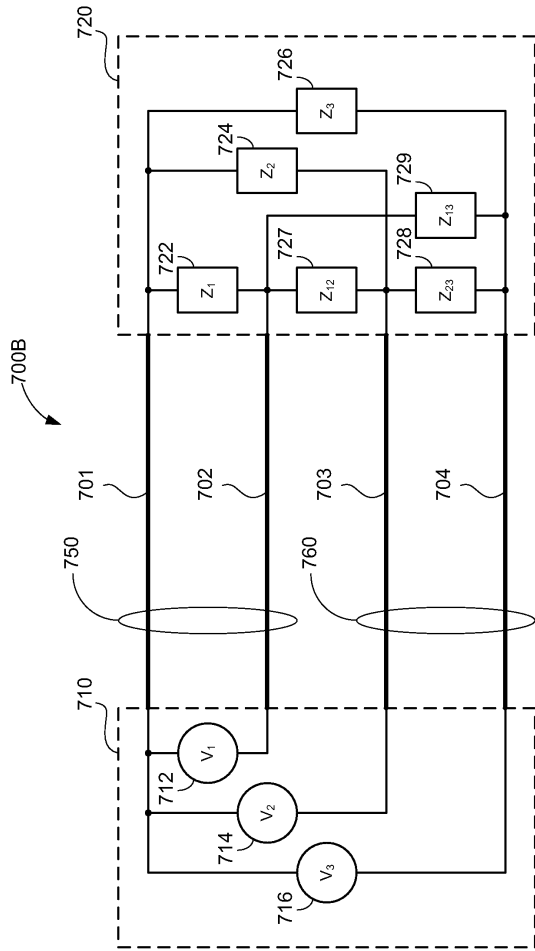
도면6



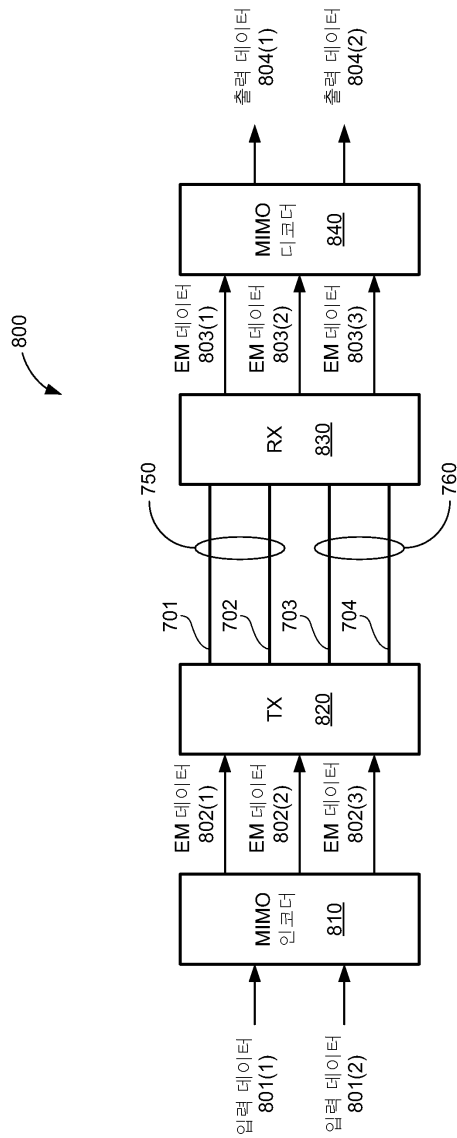
도면7a



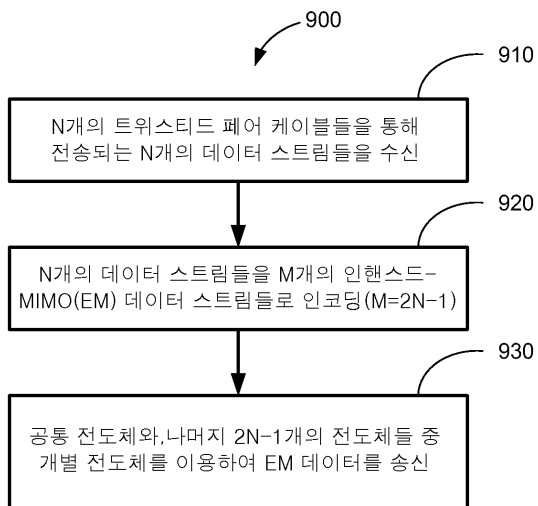
도면7b



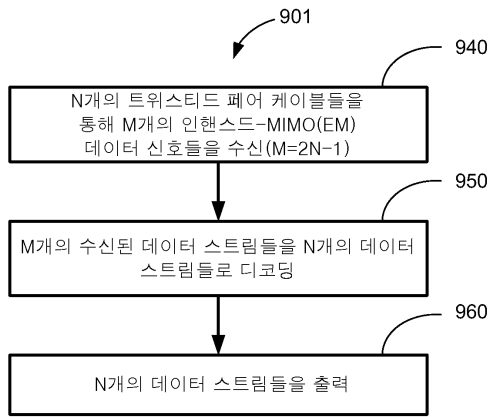
도면8



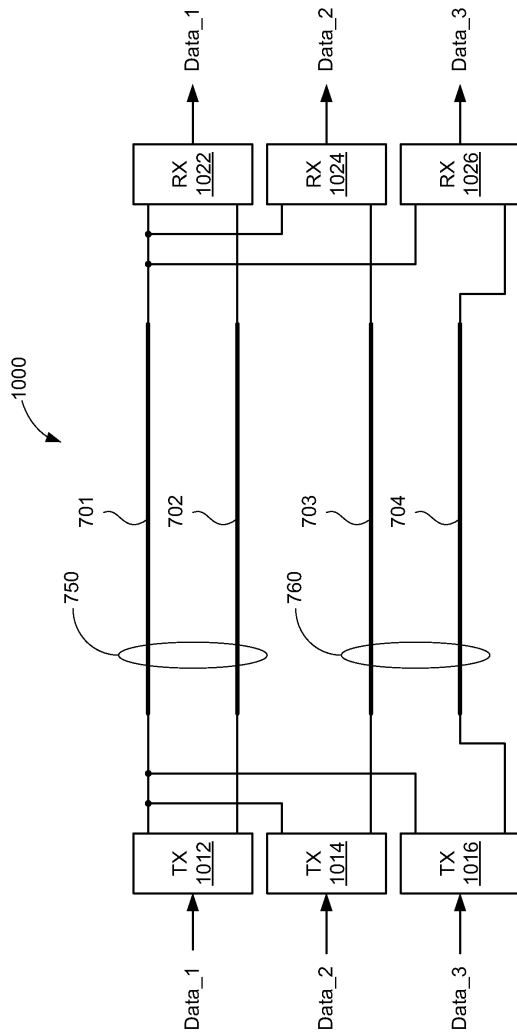
도면9a



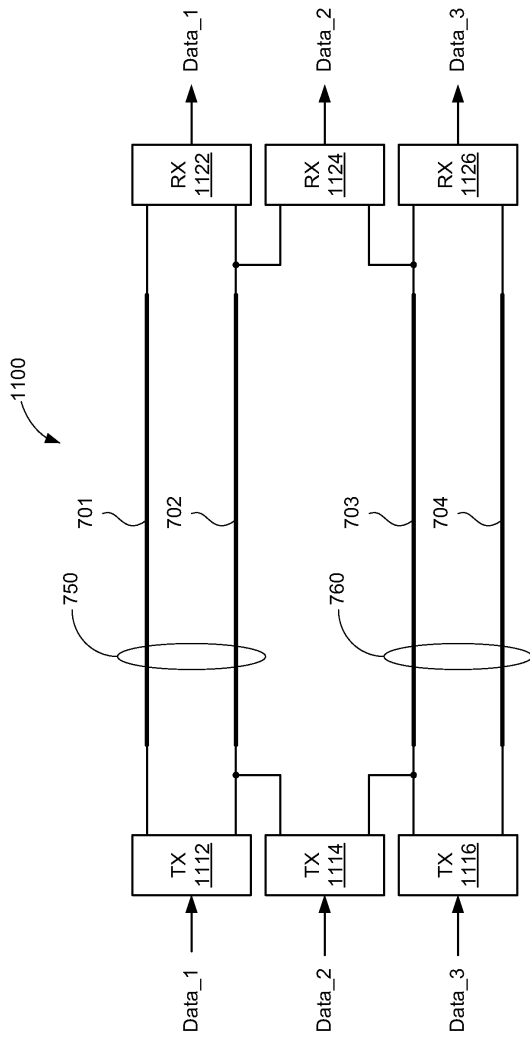
도면9b



도면10



도면11



도면12

