(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl. 7
H01M 10/36

(45) 공고일자 2003년06월12일
(11) 등록번호 10-0387121
(24) 등록일자 2003년05월28일

(21) 출원번호 10-2000-0051304
(22) 출원일자 2000년08월31일

(65) 공개번호 특2002-0017790
(43) 공개일자 2002년03월07일

(73) 특허권자 주식회사 애니셀
광주 광산구 안청동 730-12

(72) 발명자 안광순
광주광역시북구오치동1005번지오치주공아파트206-501

송근만
광주광역시북구오룡동1번지광주과학기술원생활관6103호

안효진
충청남도천안시쌍용동1-1번지7단지106-1503

김신국
전라남도목포시남교동6-4목화맨션101호

김우성
광주광역시북구신용동643-1용두주공아파트115동801호

성영은
광주광역시북구오룡동1번지광주과학기술원교수아파트D동303호

(74) 대리인 이재화

심사관 : 인치복

(54) 수직 방향으로 집적된 다층 박막전지 및 그의 제조방법

요약

본 발명은 Ti계 또는 W계 물질의 조합을 통해 전류 집전체 및 보호막의 두가지 기능을 동시에 달성할 수 있는 단위 박막전지를 제조할 수 있으며, 또한 수직방향으로 다층으로 박막전지를 집적함에 의해 최소 면적으로 고 에너지, 고 전류량을 달성할 수 있는 다층 박막전지 및 그의 제조방법에 관한 것이다.
본 발명에 따른 수직방향으로 집적된 다층 박막전지를 제조하는 방법은 기판 위에 수직방향으로 제1층 박막전지를 형성하는 제1단계와, 상기 제1층 박막전지 위에 절연물질을 도포한 후 상부면을 평탄하게 처리하여 제1평탄 절연막을 형성하는 제2단계와, 상기 제1평탄 절연막을 통하여 제1층 박막전지의 양극 및 음극 전류집전체에 대한 제1 및 제2 플러그-인을 형성하는 제3단계와, 상기 제1평탄 절연막의 상부에 순차적으로 제1 내지 제3단계를 반복하여 제2 내지 제n 층의 박막전지를 형성하는 단계로 구성되는 것을 특징으로 한다.
본 발명에서는 종래의 수평 방향으로의 집적과 더불어 수직 방향으로의 집적을 이용함으로써 고 에너지를 보다 작은 면적에서 달성할 수 있게 된다.

대표도

도 2

색인어

박막전지, 수직방향 적층, 고집적, Ti계 전류집전체

명세서

도면의 간단한 설명

도 1은 본 발명의 일 실시예에 따른 단위 박막전지의 단면도,
도 2는 본 발명의 일 실시예에 따라 수직 방향으로 2층 집적된 박막전지의 단면도,
도 3a 내지 도 3k는 본 발명에 따른 단위 박막전지의 제조공정을 보여주는 공정 단면도,
도 4a 내지 도 4f는 본 발명에 따른 수직방향으로 집적된 박막전지의 제조공정을 보여주는 공정 단면도이다.
* 도면의 주요부분에 대한 부호설명 *
1 ; 기판 2,12 ; 양극 전류집전체
2a,12a ; TiSi2 2b,6b,12b,16b ; Ti
2c,6a,6c,12c,16a,16c ; TiN 2d,6d ; 접촉영역
3 ; 양극 4 ; 전해질
5 ; 음극 7,8 ; 금속 리드선
10,10a ; 단위 박막전지 11 ; 평탄 절연막
11a,11b ; 접촉창 17,18 ; 금속 플러그-인

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 수직 방향으로 집적된 박막전지 및 그의 제조방법에 관한 것으로, 특히 수직방향으로 다층으로 박막전지를 집적함에 의해 최소 면적으로 고 에너지, 고 전류량을 달성할 수 있는 다층 박막전지 및 그의 제조방법에 관한 것이다. 재충전이 가능한 박막 전지는 단말기나 스마트 카드 등의 정보통신 단말기, 마이크로 로봇 및 인공심장과 같이 소형화, 포터블화 및 신체이식 등이 요구되는 각종 전자장치에 필수적인 전원공급장치로서 이용된다.
이러한 박막전지에 대한 가능성은 오래전부터 예상되어 왔지만 1983년에서야 Kanehori 그룹에 의해 처음으로 만들어졌다(K.Kanehori, K.Matsumoto, K.Miyauchi, and T.Kudo, Solid State Ionics, 9-10, 1445 (1983) 참조). 이 그룹은 Li을 음극, TiS_2를 양극, 비정질 리튬 포스포실리케이트(lithium phosphosilicate)($Li_{3.6}Si_{0.6}P_{0.4}O_4$)를 전해질로 하는 박막전지를 구현하였으며, 완전한 충전상태에서 2.5V의 OCV(open circuit voltage)을 얻었다. 또한, 이 $Li/Li_{3.6}Si_{0.6}P_{0.4}O_4/TiS_2$ 구조의 박막전지는 16 μA/㎠의 전류 밀도에서 2000번의 충방전이 가능하였다.
같은 콘퍼런스에서 Levasseur 그룹은 Li/1㎛ 리튬 보로실리케이트(lithium borosilicate)/TiS_2 박막전지를 발표하였고(A.Levasseur, M.Kbala, P.Hagenmuller, G.Couturier, and Y.Danto, Solid State Ionics, 9-10, 1439 (1983) 참조), 이후에 $Li/Li_2O-B_2O_3-Li_2SO_4$/티타늄 옥시설파이드(titanium oxysulfide) 박막전지를 제조하였다(G.Meunier, R.Dormoy, and A.Levasseur, Mater.Sci.Eng.B, 3, 19 (1989)). 이 경우, 62μA/㎠의 큰 전류밀도에서 50번의 충방전이 가능하였다.
같은 해에 Creus 그룹은 3.1 V의 OCV를 가진 Li/비정질 $Li_2-SiS_2-P_2S_5/V_2O_5-TeO_2$ 박막전지를 발표하였다(R.Creus, J.Sarradin, R.Astier, A.Pradel, and M.Ribes, Mater.Sci.Eng.B, 3, 109 (1989)). 이들 박막전지는 공통적으로 Li과 전해질간의 반응에 기인하여 저 충방전 특성을 보였다. 이러한 문제는 이들 물질간의 완충제로 작용할 수 있는 LiI 층을 이용함으로써 상당히 개선 될 수 있었다.
LiI층의 도입으로 전해질을 보호하는 이러한 기술을 도입하여 Eveready Battery Co.사는 Li/전해질/TiS_2 박막전지를 제조하였다(S.D.Jones, J.R.Akridge, S.G.Humphrey, C.-C.Liu, and J.Sarradin, MRS Symp.Proc.Vol.210, eds. G.-A.Nazri, D.F.Schriver, R.A.Huggins, and M.Bulkanski, Mater.Res.Soc., Pittsburgh, PN, p.31, (1990) 및 S.D. Jones and J.R.Akridge, J.Power Sources, 43-44, 505 (1993) 참조).
이 경우 100μA/㎠의 고 전류에서도 10000 사이클의 충방전 특성이 어떠한 변화도 없이 달성되었고, 더욱이 상온에서 거의 2년 동안 안정하게 98%의 초기 전위를 유지하였다. 그러나, LiI층의 도입은 전지 제조 공정 상에 복잡성을 야기하고, 또한 약 2.8V의 전위구간에서만 안정하기 때문에 양극의 선택이나 고 에너지, 고 충전용 전지 개발을 기대하기

어렵다(R.A.Huggins, in: Proc.Symp. Lithium Batteries, ed. A.N.Dey, Vol. 87-1, The Electrochem. Soc., Pennington, NJ, (1987) p.356 참조).
1992년 말경에 Oak Ridge National Laboratory의 J.B.Bates 그룹은 넓은 전위창(5.5 V)에서도 안정하며 양극간의 접촉특성 또한 매우 우수하여 충방전 특성 및 계면 저항을 줄일 수 있는 리튬 포스포러스 옥시니트라이드(Lithium phosphorus oxynitride: LiPON)를 개발하였다(J.B.Bates, G.R.Gruzalski, N.J.Dudney, and C.F.Luck, Proc. 35th Power Sources Symp. (1992) p.337 및 J.B.Bates, N.J.Dudney, G.R.Gruzalski, R.A.Zuhr, A.Choudhury, C.F.Luck, and J.D.Robertson, J.Power Sources, 43-44, 103 (1993) 참조).
그후 이를 이용하여 여러 종류의 물질($Li_xMn_2O_4$, TiS_2, V_2O_5, $LiCoO_2$)을 양극 물질로 한 박막 전지를 구현하였다(J.B.Bates, G.R.Gruzalski, N.J.Dudney, C.F.Luck, X.-H.Yu, and S.D.Jones, Solid State Technol., 36, 59 (1993) 및 B.Wang, J.B.Bates, F.X.Hart, B.C.Sales, R.A.Zuhr, and J.D.Robertson, J.Electrochem.Soc., 143, 3203 (1996) 참조).
현재의 박막전지 분야는 이 그룹에 의해 좌우되고 있으며, 이들 전지 중 $LiCoO_2$ 양극을 이용한 박막 전지가 가장 우수한 특성을 보였다. 이 경우, 상온에서 4.2-3.8V의 고 전위에서 1㎃/㎠의 높은 전류밀도 하에서도 10^4 번의 충방전 특성 평가 결과 0.0001%의 특성 변화만을 나타내었다(B.Wang, J.B.Bates, F.X.Hart, B.C.Sales, R.A.Zuhr, and J.D.Robertson, J.Electrochem.Soc., 143, 3203 (1996) 참조).
다른 양극 물질에 비해 $LiCoO_2$ 물질이 가장 좋은 특성을 보이는 이유는 상기 문헌에 언급된 바와같이 4.2-3.8 V사이에서 고 비용량을 얻을 수 있고, 공정 상의 재현성이 우수하며, 고 전류밀도를 얻을 수 있으며, 용량을 늘릴 목적으로 두꺼운 2㎛ 두께의 양극을 써도 어떠한 균열 없이 우수한 특성을 보이기 때문이다.
최근에는 180℃의 저 융점 및 공기와의 반응성을 지닌 Li 음극의 문제를 극복하고자 음극재료로서 SnO_2 가 개발되었다(Y.Idota, T.Kubota, A.Matsufuji, Y.Maekawa, and T.Miyasaka, Science, 276, 1395 (1997) 참조).
한편, 이러한 박막 전지의 제조 시 외부 환경과 박막 전지의 구성 물질-특히 Li 음극-간의 반응을 없앨 목적으로 전지 제조의 마지막 공정으로서 보호막을 증착시키는 것이 필수적이며, 패릴린(parylene)을 기초로 한 금속, 절연체 등과의 결합층이 보고된 바 있다(J.B.Bates, N.J.Dudney, and K.A.Weatherspoon, 미합중국 특허 제5,561,004호 (1996) 참조).
따라서, 현재 보호막으로 패럴린을 기본으로 하는 조합이 널리 사용되고 있으나, 이는 고온 영역에서 고분자 물질의 열화특성으로 인한 단점을 보이고 있다.
또한, 일반적으로 사용되는 박막전지의 전류 집전체로는 Pt가 가장 널리 이용되고 있는데 이 Pt는 가격면에서 매우 비싼 재료이고, 기판을 이루는 Si과의 접촉특성이 떨어지는 단점이 있다.
한편, 최소 면적에서 고 에너지, 고 전류량을 얻고자 박막전지의 집적화가 요구되어지는데, 아직까지 수평 방향으로의 박막전지의 집적화가 시도되고 있지만(USP 제5,445,906호 참조), 수직 방향으로의 박막전지의 집적에 대해선 보고된 바가 없다.

발명이 이루고자 하는 기술적 과제

이에, 본 발명자들은 보호막과 전류 집전체의 역할을 동시에 달성할 수 있는 Ti 또는 W계 물질들의 조합을 통해서 제조된 단위 박막전지를 제안하며, 이 단위 박막전지에 대해 CMP(chemical-mechanical polishing) 처리와 금속 플러그-인(plug-in) 처리를 도입함으로써 수직 방향으로 집적된 박막전지의 제조가 가능함을 발견하고, 본 발명을 완성하게 되었다.
따라서, 본 발명의 목적은 매우 낮은 전류 저항 특성을 가지며 일련의 연속공정으로 금속실리사이드/금속/금속질화막 및 금속질화막/금속/금속질화막 형성이 가능한 Ti 또는 W계 물질의 조합을 이용하여 양극 전류집전체와, 음극 전류집전체 및 보호막의 두 가지 기능을 동시에 달성할 수 있고, 이 단위 박막전지에 대해 CMP 처리와 금속 플러그-인(plug-in) 처리를 도입하여 수직 방향으로 집적함으로써 고 에너지를 지닌 다층 박막전지의 제조방법을 제공하는 데 있다.
또한, 본 발명의 다른 목적은 상기 제조방법에 따라 제조된 특성이 안정되고 우수하며 제조공정이 단순하여 다층 박막전지의 형성에 적합한 구조를 갖는 단위 박막전지와 이 구조를 이용하여 수직방향으로 집적된 다층 박막전지를 제공하는 데 있다.

발명의 구성 및 작용

상기한 목적을 달성하기 위하여, 본 발명은 수직 방향으로 양극 전류집전체, 양극, 전해질, 음극 및 음극 전류집전체가 순차적으로 기판 위에 집적된 박막전지에 있어서, 상기 양극 전류집전체와 음극 전류집전체가 각각 Ti 및 W계 물질 중 어느 하나의 다층 구조로 이루어진 것을 특징으로 하는 수직 방향으로 집적된 박막전지를 제공한다.
상기 기판으로서 Si 기판을 사용할 때 양극 전류집전체와 음극 전류집전체는 각각 TiN/Ti/$TiSi_2$ 와 TiN/Ti/TiN으로 이루어지는 것이 바람직하다.
본 발명의 다른 특징에 따르면, 본 발명의 단위 박막전지는 수직 방향으로 양극 전류집전체, 양극, 전해질, 음극 및 음극 전류집전체가 순차적으로 기판 위에 집적된 박막전지에 있어서, 상기 음극 전류집전체가 노출된 음극을 모두 둘러싸면서 일측 부분이 전해질의 일측면을 거쳐 기판에 도달하도록 형성되어 확산장벽 역할을 하는 금속 질화물층과, 상기 금속 질화물층의 상부면과 일측면을 거쳐 기판으로 연장 형성되어 플러그-인이 접속되는 접촉영역을 형성하는 금속층과, 상기 플러그-인이 접속되는 접촉영역을 제외한 금속층의 표면에 형성되어 확산 장벽에 의한 보호막의 역할을

병행하는 금속 질화물층으로 구성되어, 음극 전류 집전기능과 보호막으로서의 역할을 동시에 수행하는 것을 특징으로 하는 수직 방향으로 집적된 박막전지를 제공한다.

더욱이, 상기 단위 박막전지는 박막전지 위에 절연물질로 도포되어 상부면에 평탄면을 제공하는 평탄 절연막과, 상기 평탄 절연막 상부에 평탄 절연막 하부의 제1층 박막전지와 동일한 구성을 갖는 제2층 박막전지와, 상기 제1층 박막전지와 제2층 박막전지를 상호 접속하기 위한 제1 및 제2 접속수단을 더 포함하는 것에 의해 2층 박막전지를 구성할 수 있게 된다.

본 발명의 또 다른 특징에 따르면, 본 발명은 기판과, 상기 기판 위에 수직방향으로 각각 층별로 형성된 다수의 박막전지와, 각각 상기 다수의 박막전지 사이에 삽입되어 다수의 박막전지를 서로 절연시키기 위한 절연물질로 형성되며 상부면에 평탄면을 제공하는 다수의 평탄 절연막과, 상기 다수의 박막전지를 상호 접속하기 위한 접속수단으로 구성되는 것을 특징으로 하는 수직 방향으로 집적된 다층 박막전지를 제공한다.

상기 다수의 평탄 절연막 각각은 수정, SiO_2, TEOS, SOG 중 어느 하나와, 이들의 조합 중에서 선택된 어느 하나로 이루어며, 상기 다수의 평탄 절연막 각각은 박막전지의 체적변화에 대한 완충층의 역할을 할 수 있는 절연물질로 이루어지는 것이 바람직하다.

이 경우, 상기 제2층 내지 최상층 박막전지 각각은 상기 평탄 절연막 위에 형성된 Ti 및 W계 중 어느 하나의 물질의 조합으로 이루어진 양극 전류집전체와, 상기 양극 전류집전체 위에 형성된 양극과, 상기 양극의 노출된 상부면과 측면 및 일측 기판의 일부를 덮고 있는 전해질과, 상기 전해질 위에 형성된 음극과, 상기 음극과 공기와의 반응을 차단하기 위하여 음극과 전해질의 일측면 및 일측 기판의 일부를 덮고 있는 Ti 및 W계 중 어느 하나의 물질의 조합으로 이루어진 음극 전류집전체로 구성되며, 상기 음극 전류집전체는 산소와의 반응성을 차단하는 보호막 역할을 겸하는 것을 특징으로 한다.

여기서, 상기 양극 전류집전체는 Ti/TiN 조합으로 구성되고, 상기 음극 전류집전체는 TiN/Ti/TiN 조합으로 구성되며, 상기 평탄 절연막이 산소를 포함하고 있는 경우 양극 전류집전체는 최하부에 확산장벽 역할을 하는 TiN층을 더 포함하는 것이 바람직하다.

상기 제1층 박막전지는 상기 기판 위에 형성된 Ti 및 W계 중 어느 하나의 물질의 조합으로 이루어진 양극 전류집전체와, 상기 양극 전류집전체 위에 형성된 양극과, 상기 양극의 노출된 상부면과 측면 및 일측 기판의 일부를 덮고 있는 전해질과, 상기 전해질 위에 형성된 음극과, 상기 음극이 공기와의 반응을 차단하기 위하여 음극과 전해질의 일측면 및 일측 기판의 일부를 덮고 있는 Ti 및 W계 중 어느 하나의 금속물질의 조합으로 이루어진 음극 전류집전체로 구성되며, 상기 양극 전류집전체는 기판이 Si인 경우 TiN/Ti/$TiSi_2$와 TiW/W/WSi_2 중 어느 하나로 구성되는 것이 바람직하다.

본 발명에 따른 수직방향으로 집적된 다층 박막전지를 제조하는 방법은 기판 위에 수직방향으로 제1층 박막전지를 형성하는 제1단계와, 상기 제1층 박막전지 위에 절연물질을 도포한 후 상부면을 평탄하게 처리하여 제1평탄 절연막을 형성하는 제2단계와, 상기 제1평탄 절연막을 통하여 제1층 박막전지의 양극 및 음극 전류집 전체에 대한 제1 및 제2 플러그-인을 형성하는 제3단계와, 상기 제1평탄 절연막의 상부에 순차적으로 제1 내지 제3단계를 반복하여 제2 내지 제n 층의 박막전지를 형성하는 단계로 구성되는 것을 특징으로 한다.

이 경우, 상기 제1층 박막전지를 형성하는 단계는 Si 기판 위에 형성된 금속실리사이드막/금속막/금속질화막으로 이루어진 양극 전류집전체를 형성하는 단계와, 상기 양극 전류집전체 위에 양극을 형성하는 단계와, 상기 양극의 노출된 상부면과 측면 및 일측 기판의 일부를 덮도록 전해질을 형성하는 단계와, 상기 전해질 위에 음극을 형성하는 단계와, 상기 음극이 공기와의 반응을 차단하기 위하여 음극과 전해질의 일측면 및 일측 기판의 일부를 덮도록 금속질화막/금속막/금속질화막으로 이루어진 음극 전류집전체를 형성하는 단계로 구성될 수 있다.

또한, 상기 제2 내지 제n 층의 박막전지를 형성하는 단계 각각은 상기 평탄 절연막 위에 금속막/금속질화막을 연속공정으로 성장시켜 양극 전류집전체를 형성하는 단계와, 상기 양극 전류집전체 위에 양극을 형성하는 단계와, 상기 양극의 노출된 상부면과 측면 및 일측 기판의 일부를 덮도록 전해질을 형성하는 단계와, 상기 전해질 위에 음극을 형성하는 단계와, 상기 음극이 공기와의 반응을 차단하기 위하여 음극과 전해질의 일측면 및 일측 기판의 일부를 덮도록 금속질화막/금속막을 연속공정으로 성장시켜 음극 전류집전체를 형성하는 단계로 구성될 수 있다.

상기 평탄 절연막이 산소를 포함하는 경우 양극 전류집전체의 최하부와 음극 전류집전체의 최상부에 금속질화막을 형성하는 단계를 더 포함하는 것이 바람직하다.

상기 제2단계에 사용된 절연물질은 수정(quartz), SiO_2, TEOS, SOG 중 어느 하나의 물질과 이들간의 조합 중 어느 하나로 이루어지며, 상기 제2단계의 평탄화 처리는 CMP 처리가 바람직하고, 더욱이, 상기 절연물질은 박막전지의 체적변화에 대한 완충층(buffer layer)의 역할을 할 수 있는 CMP 처리된 절연물질로 이루어지는 것이 좋다.

상기한 바와같이 본 발명에서는 전류 집전체 및 보호막으로 Ti계 또는 W계 물질의 조합을 이용한다. Ti계 물질은 종래의 단점을 동시에 극복할 수 있다. 이는 Ti/$TiSi_2$/Si 구조를 만들므로써 Si과의 접촉 특성을 향상시킬 수 있으며, 우수한 확산 장벽(diffusion barrier) 특성을 지닌 TiN 층을 도입함으로써 산소나 공기로부터의 열화를 방지 할 수 있다.

또한, 최소 면적에서 고 에너지를 지닌 박막전지를 제조하기 위하여, 단위 박막전지에 대해 CMP 처리 및 플러그-인 처리를 함으로써 수직 방향으로의 집적을 수행한다. CMP처리는 다른 여타의 평탄화 공정(planarization process)중에서 가장 우수한 평탄 특성을 지니며, 이를 이용하여 수직 방향으로의 박막전지의 집적을 달성할 수 있다. 또한, 평탄 공정에 사용되는 절연 물질은 박막전지의 구동 시 나타날 수 있는 체적 변화에 대해 완충층(buffer layer)의 역할을 할 수 있는 물질을 사용하는 것이 바람직하다.

(실시예)

이하에서는 실시예를 통하여 본 발명을 더욱 상세하게 설명한다. 그러나 이 들은 본 발명을 상세히 설명하기 위해 제공되는 것일 뿐 본 발명이 이들에 의해 한정되는 것은 아니다.

도 1은 본 발명의 일 실시예에 따른 단위 박막전지의 단면도이고, 도 2는 본 발명의 일 실시예에 따라 수직 방향으로 2층 집적된 박막전지의 단면도이다.

먼저 도 1을 참조하면 본 발명의 일 실시예에 따른 단위 박막전지(10)는 Si 기판(1)과, 상기 Si 기판(1) 위에 형성된 Ti계 물질로 이루어진 양극 전류 집전체(2)와, 상기 양극 전류 집전체(2) 위에 형성되며 예를들어, $LiCoO_2$ 로 이루어진 양극(3)과, 상기 양극(3)의 노출된 상부면과 측면 및 일측 Si 기판(1)의 일부를 덮고(overlaying) 있으며 예를들어, LiPON로 이루어진 전해질(4)과, 상기 전해질(4) 위에 형성되며 예를들어, SnO_2 로 이루어진 음극(5)과, 상기 음극(5)이 공기와의 반응을 차단하기 위하여 음극(5)과 전해질(4)의 일측면 및 일측 Si 기판(1)의 일부를 덮고 있는 Ti 또는 W계 물질로 이루어진 음극 전류 집전체(6)로 구성되어 있다.

상기 기판(1)은 Si 이외에도 글래스, 알루미나, 사파이어 각종 반도체 또는 폴리머 물질로 이루어질 수 있고, 음극(5)은 SnO_2 이외에 Li으로 이루어질 수 있다.

본 발명에 있어서 양극 전류 집전체(2)는 바람직하게는 3층 구조로 이루어진 $TiSi_2$ (2a)/Ti(2b)/TiN(2c)를 사용하며, 이 경우 Si 기판(1) 위에 Ti을 스퍼터링 방법으로 증착하여 Ti층(2b)을 형성한 후에 약 700 ℃에서 어닐링(annealing) 처리를 함으로써 $TiSi_2$ 층(2a)을 형성시키고, 그 후 질소(N_2) 분위기에서 Ti을 스퍼터링함으로써 TiN층(2c)을 형성하게 된다.

이 경우 TiN층(2c)은 Ti층(2b)과 일측 Si 기판(1)의 일부를 덮도록 형성되고, TiN층(2c)의 타측에는 일부가 노출되어 본체기기와 연결되는 금속 리드선(7)이 연결된다.

또한, 음극 전류 집전체(6)로는 TiN(6a)/Ti(6b)/TiN(6c)를 사용하며, 이 경우 질소(N_2) 분위기에서 Ti을 스퍼터링함으로써 TiN층(6a)을 형성한 후에 Ti층(6b)과 TiN(6c)을 스퍼터링 방법으로 형성한다.

이 경우 TiN(6a)층은 음극(5)의 노출된 부분을 모두 둘러싸며 일측은 전해질(4)의 일측을 따라 Si 기판(1)까지 연장 형성되고, Ti층(6b)은 TiN(6a)층의 상부면으로부터 일측을 따라 Si 기판(1)까지 연장 형성되며, TiN층(6c)은 도 1과 같이 Si 기판(1)의 상부에 형성된 부분을 제외하고 Ti층(6b)의 상부면에 형성되어, 노출된 Ti층(6b)에 금속 리드선(8)이 연결된다.

이 경우 TiN층(6c)은 Ti층(6b)의 모든 상부면에 형성되고, 금속 리드선(8)이 TiN층(6c)에 연결되는 것도 가능하다. 또한, 이와 반대로 금속 리드선(7)은 Ti층(2b)에 연결되는 것도 가능하다.

본 발명에서 각각 양극 전류 집전체(2)와 음극 전류 집전체(6)로 사용되는 TiN/Ti/$TiSi_2$ 와 TiN/Ti/TiN의 Ti계 물질은 하기 표 1과 같이 비저항이 매우 낮으며, 종래에 사용되고 있던 Pt과 비교하더라도 떨어지지 않는 값을 가지고 있음을 알 수 있다.

[표 1]

물질	비저항(μΩ-㎝)	용융점(℃)
Ti	40	1668
$TiSi_2$	13-20	1500
TiN	70-90	3290
Pt	10.6	1768.4
PtSi	28-30	1229

또한, 모든 Ti계 물질은 용융점도 1000℃이상으로 매우 높으므로 열적 안정성이 매우 우수함을 알 수 있다. 이러한 특성에 기인하여 $TiSi_2$ 층(2a)을 이용함으로써 Ti와 Si간의 계면 특성을 향상할 수 있으며, 또한 TiN층(2c)은 Ti와 산소와의 반응을 차단하는 우수한 확산장벽(diffusion barrier) 특성으로 Ti와 산화물간의 열적, 화학적 안정성을 달성 할 수 있다.

더욱이, 본 발명의 단위 박막전지(10)는 음극 전류집전체(6)로 상기한 특성을 갖는 TiN/Ti/TiN 3층막 구조를 사용함으로써 음극 산화물과 외부 산소 및 공기와의 차단 특성을 향상시킬 수 있어 별도의 보호막이 필요 없게 하므로 공정 단순화의 부대효과를 가져올 수 있다.

한편, 본 발명에서는 도 1에 개시된 단위 박막전지 구조를 이용하여 수직방향의 다층구조로 집적된 다층 박막전지를 제안한다.

도 2는 본 발명의 일 실시예에 따라 다층구조의 예로서 2층으로 집적된 박막전지를 나타낸다. 다층구조 박막전지는 도 1과 같이 1층구조의 단위 박막전지(10)를 형성하고, 이어서 절연물질로서 수정(quartz), SiO_2, SOG(Spin-On-Glass), TEOS(Tetra-Ethyl Ortho-Silicate)($Si(OC_2H_5)_4$) 등의 물질이나 이들간의 조합으로 이뤄질 수 있는 물질을 단위 박막전지(10)의 상부에 도포한다.

그후 상기 절연물질에 대한 평탄화 공정(Planarization Process)을 예를들어, CMP(chemical-mechanical polishing) 방법을 이용하여 상부면이 평탄화된 절연막(11)을 형성한다. 상기 CMP 처리는 여러 평탄화 공정 중에서 평탄 특성이 가장 우수한 방법인 것으로 알려져 있으나 다른 평탄화 공정을 사용하는 것도 물론 가능하다.

상기 평탄 절연막(11)으로 사용되는 절연물질은 비정질 물질이므로 박막전지의 구동시에 나타날 수 있는 체적변화에 대한 완충층(Buffer Layer)으로서 역할도 하게 된다.

이어서, 평탄 절연막(11)을 식각하여 양극 전류집전체(2)의 TiN층(2c)과 음극 전류집전체(6)의 Ti층(6b)에 대한 접촉창(11a,11b)을 형성하고, W, Ti 등의 금속물질을 사용하여 금속 플러그-인(plug-in)(17,18)을 형성한다.
그후 그 위에 다시 2층 단위 박막전지(10a)를 제조하고 이를 반복함으로써 수직 방향으로 다층의 박막전지(10,10a, ...)를 집적할 수 있다.
즉, 금속 플러그-인(17)과 연결된 Ti층(12b)과 TiN층(12c)을 형성하여 양극 전류집전체(12)를 형성하고, 양극(13), 전해질(14), 음극(15) 및 음극 전류집전체(16:16a,16b,16c)를 순차적으로 형성하면 2층 단위 박막전지(10a)가 완성된다.
이 경우 만약 CMP 처리된 평탄 절연막(11)이 산소 성분을 포함하는 절연막으로 이루어진 경우에는 Ti층(12b)을 형성하기 전에 확산장벽 역할을 하기 위한 TiN층을 먼저 형성하는 것이 바람직하다.
또한 다층 박막전지인 경우 음극(15)으로서 Li은 용융점이 180℃로 낮기 때문에 어닐링 공정에서 문제가 발생하므로 높은 용융점을 갖는 SnO2 물질을 사용하는 것이 바람직하다.
동일한 방식으로, 3층 이상의 단위 박막전지는 상기 2층 단위박막전지(10a)와 동일한 구조로 적층될 수 있다.
따라서 상기한 다층 박막전지는 최소 면적에서 고 에너지를 지닌 박막전지를 구성하는 것이 가능하게 되어 종래에 1차원적인 단위 박막전지의 용량을 적어도 2배 이상 증가시킬 수 있게 된다.
이 경우 본 발명에서는 다층구조를 이루는 단위 박막전지로는 도 1에 도시된 실시예의 구조 이외에도 예를들어, USP 제5,561,004호에 도시된 단위 박막전지와 예를들어, USP 제5,445,906호에 도시된 다수의 직렬 또는 병렬 접속된 평면적인 박막전지 등 어떤 구조에 대하여도, 본 발명에 따른 평탄화 처리와 금속 플러그-인(plug-in) 처리를 실시함에 의해 수직방향으로 다층구조의 박막전지를 구성할 수 있게 된다.
이하에 도 3a 내지 도 3k를 참고하여 상기한 단위 박막전지(10)에 대한 제조방법을 더욱더 상세하게 설명한다.
먼저 도 3a와 같이 기판(1)으로는 Si이나 각종 반도체, 알루미나, 글래스, 사파이어 또는 폴리머 물질로 등 여러 물질이 이용될 수 있는데 여기서는 Si을 이용한 예를 설명한다. 그후 도 3b와 같이 양극 전류 집전체(2)를 증착하기 위하여 처음에 Ti층(2b)을 스퍼터(sputter)나 증착기(evaporator)를 이용하여 10Å 내지 2㎛로 성장시킨다.
이어서, 도 3c와 같이 약 700 ℃에서 후속 어닐링을 통해 Ti층(2b)와 Si 기판(1) 사이에 계면 특성을 향상시킬 수 있는 $TiSi_2$ 층(2a)을 형성시킨다. 이 층의 두께는 5Å으로부터 1㎛에 이르기까지 자유로이 변화시킬 수 있다.
그후 양극 전류집전체(2)의 최종단계로 Ti층(2b)위에 질소분위기에서 Ti를 스퍼터링(sputtering)함으로써 도 3d와 같이 Ti층(2b)과 산소와의 반응을 차단하는 확산 장벽의 역할을 할 수 있는 TiN층(2c)을 형성시킬 수 있으며, 이에 대한 막의 두께로는 5Å 내지 1㎛까지 자유로이 이용될 수 있다.
그 다음 공정으로 $LiCoO_2$ 등의 양극물질을 기존에 널리 쓰이는 방법인 스퍼터와 어닐링을 통해 TiN층(2c) 위에 선택적으로 증착시키며, 도 3e와 같이 금속 플러그가 연결될 TiN층(2c)의 일부가 노출되어 금속 플러그가 접속되는 접촉영역(2d)을 형성하도록 양극(3)을 형성시킨다. 이 경우 TiN층(2c)으로 인하여 Ti층(2b)과 양극물질에서의 산소성분간의 반응성을 차단 할 수 있게 된다.
이러한 양극 전류집전체(2)의 특성은 단지 Ti계 물질에만 국한되는 것은 아니며 낮은 비저항을 가지면서 $TiSi_2$ 층(2a)과 같이 계면특성을 향상시키는 층과 낮은 비저항을 가지면서 TiN층(2c)과 같이 산소와의 반응성을 차단하는 확산 장벽의 역할 을 할 수 있는 물질이라면 어떤 물질도 사용 가능하다. 양극 전류집전체(2)로서 Ti계 물질 조합 이외에 W를 이용하여 $TiW/W/WSi_2$ 도 사용될 수 있다.
고체 전해질(4)로는 기존의 성장방법인 스퍼터링을 통해 도 3f와 같이 노출된 양극(3)을 둘러싸면서 일측 부분이 Si 기판(1)에 도달하여 양극과 음극을 분리하도록 성장시키며, LiPON 등의 여러 전해물질을 사용할 수 있다.
이어서 음극(7)으로는 기존의 방법인 스퍼터링 또는 증착방식을 이용하여 도 3g와 같이 전해질(4)의 상부에만 선택적으로 성장시키며, Li 또는 SnO_2 등 여러 음극물질을 성장시킨다.
그후 음극 전류집전체(6)를 성장시키며 그 과정은 다음과 같다. 우선 도 3h와 같이 음극(5)과의 산소 반응성을 차단할 목적으로 확산 장벽인 TiN층(6a)을 질소분위기에서 스퍼터링을 통해 10Å에서 2㎛ 두께까지 성장시킨다. 이 경우 TiN층(6a)은 노출된 음극(5)을 모두 둘러싸면서 일측 부분이 전해질(4)의 일측면을 거쳐 Si 기판(1)에 도달하도록 형성된다.
그후 도 3i와 같이 TiN층(6a)의 상부면과 일측면을 거쳐 Si 기판(1)에 도달하여 추후 금속 플러그가 접속되는 접촉영역(6d)을 형성하도록 스퍼터링에 의해 Ti층(6b)을 10Å 내지 2㎛ 두께로 성장시키고, 계속하여 도 3j와 같이 TiN층(6c)을 스퍼터링을 통해 금속 플러그가 접속되는 접촉영역(6d)을 제외하고 Ti층(6b)의 상부면과 일측면에 성장시키며 두께는 10Å 내지 3㎛로 변화시킬 수 있다.
이러한 음극 전류집전체(6)의 경우 확산 장벽을 이용함으로써 보호막의 역할 을 병행할 수 있는 부가 효과도 기대할 수 있다. 이러한 음극 전류집전체(6)의 특성은 양극 전류집전체(2)와 유사하게 Ti계 물질 이외에 낮은 비저항을 가지면서 확산 장벽의 특성을 지닌 W계 물질, 즉 TiW도 사용 가능하다.
상기 방법으로 단위 박막전지(10)를 제조할 수 있으며, 단지 단위 박막전지(10)만을 이용하고자 한다면 접촉영역(2d, 6d)에 금속 리드선(7,8)을 접속하여 이용하면 된다.
도 4a 내지 도 4f는 수직방향으로 집적된 다층 박막전지의 공정순서를 나타낸 것으로 먼저 도 3a 내지 도 3j와 같이 단위 박막전지(10)의 제조공정을 거치게 된다.
그후 단위 박막전지(10) 위에 PECVD(plasma-enhanced chemical vapor deposition)이나 스핀 코팅(spin coating), 또는 스퍼터링 등의 여러 방법중 하나를 이용하여 도 4b와 같이 절연막을 형성시키고 상부면을 평탄화 처리, 바람직하게는 CMP 처리를 통하여 CMP 처리된 절연막(11)을 형성시킨다.
이 절연막(11)은 박막전지 위로 10Å 내지 5㎛ 두께로 성장시킬 수 있으며 수정, SiO_2, TEOS, SOG 등의 모든 절연물질과 이들간의 조합으로서 구성될 수 있다. 또한 상기 절연막(11)은 박막전지의 체적변화에 대한 완충층의 특성을

뛸 수 있는 절연 물질로 이루어지는 것이 바람직하다.
이어서 도 4c 및 도 4d와 같이 평탄 절연막(11)을 식각하여 양극 전류집전체(2)의 일부인 TiN층(2c)과 음극 전류집전체(6)의 일부인 Ti층(6b)에 대 한 접촉영역(2d,6d)에 접촉창(11a,11b)을 형성하고, W, Ti 등의 금속물질을 사용하여 금속 플러그-인(plug-in)(7,8)을 형성한다.
그후 그 위에 다시 2층 단위 박막전지(10a)를 제조하기 위하여 도 4e와 같이 먼저 금속 플러그-인(17)과 연결된 Ti층(12b)을 형성한 후 이어서 도 4f와 같이 순차적으로 나머지 공정을 진행하면, 2층 단위 박막전지(10a)가 완성된다.
이 경우 만약 평탄 절연막(11)이 산소 성분을 포함하는 절연막으로 이루어진 경우에는 Ti층(12b)을 형성하기 전에 확산장벽 역할을 하기 위한 TiN층을 질소분위기에서 스퍼터링을 통하여 5Å 내지 1㎛ 두께로 먼저 형성하는 것이 바람직하다.
더욱이, 다층 박막전지인 경우 각각의 음극 전류집전체(6,16, ...)가 모두 상기한 3중막으로 구성될 필요는 없고 평탄 절연막(11)이 산소 성분을 포함하고 있지 않다면 최상층의 박막전지만 3중막으로 표면부에 TiN층을 구비하는 것도 가능하다.
상기한 바와같이 평탄화 공정과 플러그-인 공정 및 단위 박막전지 형성공정을 반복함으로써 수직 방향으로 다층의 박막전지(10,10a, ...)를 순차적으로 집적할 수 있다.
이 경우 층과 층 사이에 금속 플러그-인을 어떤 결선방식으로 연결시키느냐에 따라 직렬 또는 병렬로 연결된 박막전지를 제조할 수 있게 된다. 즉, 상기한 도 2와 같이 제1층 단위 박막전지(10)의 제1 및 제2 플러그-인(17,18)이 각각 제2층 단위 박막전지(10a)의 양극 전류집전체(12) 및 음극 전류집전체(16)와 접속되면 병렬 연결된 박막전지가 구성되고, 이와 반대로 제1층 단위 박막전지(10)의 제1 및 제2 플러그-인(17,18)이 각각 제2층 단위 박막전지(10a)의 음극 전류집전체(16) 및 양극 전류집전체(12)와 접속되면 직렬 연결된 박막전지가 구성된다.
이러한 결선방식은 박막전지가 사용되는 본체기기의 전원 요구사항에 따라 결정될 것이다.
상기한 단위 박막전지의 실시예 설명에서는 전류 집전체로서 Ti 또는 W계열의 물질을 이용한 것을 예시하였으나 다층 박막전지의 구조에 있어서는 종래와 같이 Pt 등을 사용하는 것도 가능하고, 보호막으로서 Ti 또는 W계열의 물질 대신에 패릴린(Parylene) 등을 사용하는 것도 가능하다.
즉, 본 발명의 기본개념은 제한된 면적 내에서 다층 박막전지의 구현에 있으며, 이 경우 이용되는 단위 박막전지는 구조에 크게 제한되지 않으므로 어떤 종류의 단위 박막전지에서도 본 발명의 기술을 적용하여 구현될 수 있다.

발명의 효과

상기한 바와같이 본 발명의 수직 방향으로 집적된 다층 박막전지는 기존의 단위 박막전지에 비해 별도의 보호막을 생략할 수 있어 저 비용, 공정 상의 단순화를 달성할 수 있으며, 수평 방향으로 집적된 기존의 박막전지 기술과 비교해 볼 때 최소의 단위 면적으로 고 에너지, 고 전류량을 지닌 박막전지의 제조가 가능하게 된다. 이를 통해, 단말기나 스마트 카드 등의 정보통신기기의 동력원으로 이용될 수 있다.
더욱이 본 발명에서는 전류 집전체 및 보호막으로서 Ti 또는 W계 물질의 조합을 이용하여 실리사이드 접합구조를 만들므로써 Si과의 접촉 특성을 향상시킬 수 있으며, 우수한 확산 장벽(diffusion barrier) 특성을 지닌 질화물 층을 도입함으로써 산소나 공기로부터의 열화를 방지 할 수 있기 때문에 종래의 단점을 동시에 극복할 수 있다.
이상에서는 본 발명을 특정의 바람직한 실시예를 예를들어 도시하고 설명하였으나, 본 발명은 상기한 실시예에 한정되지 아니하며 본 발명의 정신을 벗어나지 않는 범위내에서 당해 발명이 속하는 기술분야에서 통상의 지식을 가진자에 의해 다양한 변경과 수정이 가능할 것이다.

(57) 청구의 범위

청구항 1.
수직 방향으로 양극 전류집전체, 양극, 전해질, 음극 및 음극 전류집전체가 순차적으로 기판 위에 집적된 박막전지에 있어서,
상기 양극 전류집전체와 음극 전류집전체가 각각 Ti 및 W계 물질 중 어느 하나의 다층 구조로 이루어진 것을 특징으로 하는 수직 방향으로 집적된 박막전지.

청구항 2.
제1항에 있어서, 상기 기판으로서 Si 기판을 사용할 때 양극 전류집전체와 음극 전류집전체는 각각 TiN/Ti/$TiSi_2$와 TiN/Ti/TiN으로 이루어진 것을 특징으로 하는 수직 방향으로 집적된 박막전지.

청구항 3.
수직 방향으로 양극 전류집전체, 양극, 전해질, 음극 및 음극 전류집전체가 순차적으로 기판 위에 집적된 박막전지에 있어서,
상기 음극 전류집전체는
노출된 음극을 모두 둘러싸면서 일측 부분이 전해질의 일측면을 거쳐 기판에 도달하도록 형성되어 확산장벽 역할을 하는 금속 질화물층과,
상기 금속 질화물층의 상부면과 일측면을 거쳐 기판으로 연장 형성되어 플러그-인이 접속되는 접촉영역을 형성하는 금속층과,
상기 플러그-인이 접속되는 접촉영역을 제외한 금속층의 표면에 형성되어 확 산 장벽에 의한 보호막의 역할을 병행

하는 금속 질화물층으로 구성되어,
음극 전류 집전기능과 보호막으로서의 역할을 동시에 수행하는 것을 특징으로 하는 수직 방향으로 집적된 박막전지.

청구항 4.

제1항 또는 제3항에 있어서, 상기 박막전지 위에 절연물질로 도포되어 상부면에 평탄면을 제공하는 평탄 절연막과,
상기 평탄 절연막 상부에 평탄 절연막 하부의 제1층 박막전지와 동일한 구성을 갖는 제2층 박막전지와,
상기 제1층 박막전지와 제2층 박막전지를 상호 접속하기 위한 제1 및 제2 접속수단을 더 포함하는 것을 특징으로 하는 수직 방향으로 집적된 박막전지.

청구항 5.

기판과,
상기 기판 위에 수직방향으로 각각 층별로 형성된 다수의 박막전지와,
각각 상기 다수의 박막전지 사이에 삽입되어 다수의 박막전지를 서로 절연시키기 위한 절연물질로 형성되며 상부면에 평탄면을 제공하는 다수의 평탄 절연막과,
상기 다수의 박막전지를 상호 접속하기 위한 접속수단으로 구성되는 것을 특징으로 하는 수직 방향으로 집적된 다층 박막전지.

청구항 6.

제5항에 있어서, 상기 다수의 평탄 절연막 각각은 수정, SiO_2, TEOS, SOG 중 어느 하나와, 이들의 조합 중에서 선택된 어느 하나로 이루어지며, 박막전지의 체적변화에 대한 완충층의 역할을 할 수 있는 절연물질로 이루어지는 것을 특징으로 하는 수직 방향으로 집적된 다층 박막전지.

청구항 7.

제5항에 있어서, 상기 다수의 박막전지 각각은 동일 평면상에 집적된 다수의 단위 박막전지로 구성되는 것을 특징으로 하는 수직 방향으로 집적된 다층 박막전지.

청구항 8.

제6항 또는 제7항에 있어서, 각각의 평탄 절연막은 각각의 박막전지 위로 10Å 내지 5㎛ 두께로 성장되는 것을 특징으로 하는 수직 방향으로 집적된 다층 박막전지.

청구항 9.

제5항에 있어서, 상기 제2층 내지 최상층 박막전지 각각은
상기 평탄 절연막 위에 형성된 Ti 및 W계 중 어느 하나의 물질의 조합으로 이루어진 양극 전류집전체와,
상기 양극 전류집전체 위에 형성된 양극과,
상기 양극의 노출된 상부면과 측면 및 일측 기판의 일부를 덮고 있는 전해질과,
상기 전해질 위에 형성된 음극과,
상기 음극과 공기와의 반응을 차단하기 위하여 음극과 전해질의 일측면 및 일측 기판의 일부를 덮고 있는 Ti 및 W계 중 어느 하나의 물질의 조합으로 이루어진 음극 전류집전체로 구성되며,
상기 음극 전류집전체는 산소와의 반응성을 차단하는 보호막 역할을 겸하는 것을 특징으로 하는 수직 방향으로 집적된 다층 박막전지.

청구항 10.

제9항에 있어서, 상기 양극 전류집전체는 Ti/TiN 조합으로 구성되고, 상기 음극 전류집전체는 TiN/Ti/TiN 조합으로 구성되는 것을 특징으로 하는 수직 방향으로 집적된 다층 박막전지.

청구항 11.

제10항에 있어서, 상기 평탄 절연막이 산소를 포함하고 있는 경우 양극 전류집전체는 최하부에 확산장벽 역할을 하는 TiN층을 더 포함하는 것을 특징으로 하는 수직 방향으로 집적된 다층 박막전지.

청구항 12.

제5항에 있어서, 상기 제1층 박막전지는
상기 기판 위에 형성된 Ti 및 W계 중 어느 하나의 물질의 조합으로 이루어진 양극 전류집전체와,
상기 양극 전류집전체 위에 형성된 양극과,
상기 양극의 노출된 상부면과 측면 및 일측 기판의 일부를 덮고 있는 전해질 과,
상기 전해질 위에 형성된 음극과,
상기 음극이 공기와의 반응을 차단하기 위하여 음극과 전해질의 일측면 및 일측 기판의 일부를 덮고 있는 Ti 및 W계 중 어느 하나의 금속물질의 조합으로 이루어진 음극 전류집전체로 구성되며,
상기 양극 전류집전체는 기판이 Si인 경우 TiN/Ti/$TiSi_2$ 와 TiW/W/WSi_2 중 어느 하나로 구성되는 것을 특징으로 하는 수직 방향으로 집적된 다층 박막전지.

청구항 13.

수직방향으로 집적된 다층 박막전지를 제조하는 방법에 있어서,
기판 위에 수직방향으로 제1층 박막전지를 형성하는 제1단계와,
상기 제1층 박막전지 위에 절연물질을 도포한 후 상부면을 평탄하게 처리하여 제1평탄 절연막을 형성하는 제2단계와,
상기 제1평탄 절연막을 통하여 제1층 박막전지의 양극 및 음극 전류집전체에 대한 제1 및 제2 플러그-인을 형성하는 제3단계와,

상기 제1평탄 절연막의 상부에 순차적으로 제1 내지 제3단계를 반복하여 제2 내지 제n 층의 박막전지를 형성하는 단계로 구성되는 것을 특징으로 하는 수직 방향으로 집적된 다층 박막전지의 제조방법.

청구항 14.

제13항에 있어서, 상기 제1층 박막전지를 형성하는 단계는

Si 기판 위에 형성된 금속실리사이드막/금속막/금속질화막으로 이루어진 양극 전류집전체를 형성하는 단계와,

상기 양극 전류집전체 위에 양극을 형성하는 단계와,

상기 양극의 노출된 상부면과 측면 및 일측 기판의 일부를 덮도록 전해질을 형성하는 단계와,

상기 전해질 위에 음극을 형성하는 단계와,

상기 음극이 공기와의 반응을 차단하기 위하여 음극과 전해질의 일측면 및 일측 기판의 일부를 덮도록 금속질화막/금속막/금속질화막으로 이루어진 음극 전류집전체를 형성하는 단계로 구성되는 것을 특징으로 하는 수직 방향으로 집적된 다층 박막전지의 제조방법.

청구항 15.

제13항에 있어서, 상기 제2 내지 제n 층의 박막전지를 형성하는 단계 각각은

상기 평탄 절연막 위에 금속막/금속질화막을 연속공정으로 성장시켜 양극 전류집전체를 형성하는 단계와,

상기 양극 전류집전체 위에 양극을 형성하는 단계와,

상기 양극의 노출된 상부면과 측면 및 일측 기판의 일부를 덮도록 전해질을 형성하는 단계와,

상기 전해질 위에 음극을 형성하는 단계와,

상기 음극이 공기와의 반응을 차단하기 위하여 음극과 전해질의 일측면 및 일측 기판의 일부를 덮도록 금속질화막/금속막을 연속공정으로 성장시켜 음극 전류 집전체를 형성하는 단계로 구성되는 것을 특징으로 하는 수직 방향으로 집적된 다층 박막전지의 제조방법.

청구항 16.

제15항에 있어서, 상기 평탄 절연막이 산소를 포함하는 경우 양극 전류집전체의 최하부와 음극 전류집전체의 최상부에 금속질화막을 형성하는 단계를 더 포함하는 것을 특징으로 하는 수직 방향으로 집적된 다층 박막전지의 제조방법.

청구항 17.

제13항에 있어서, 상기 제2단계에 사용된 절연물질은 수정(quartz), SiO_2, TEOS, SOG 중 어느 하나의 물질과 이들간의 조합 중 어느 하나로 이루어지는 것을 특징으로 하는 수직 방향으로 집적된 다층 박막전지의 제조방법.

청구항 18.

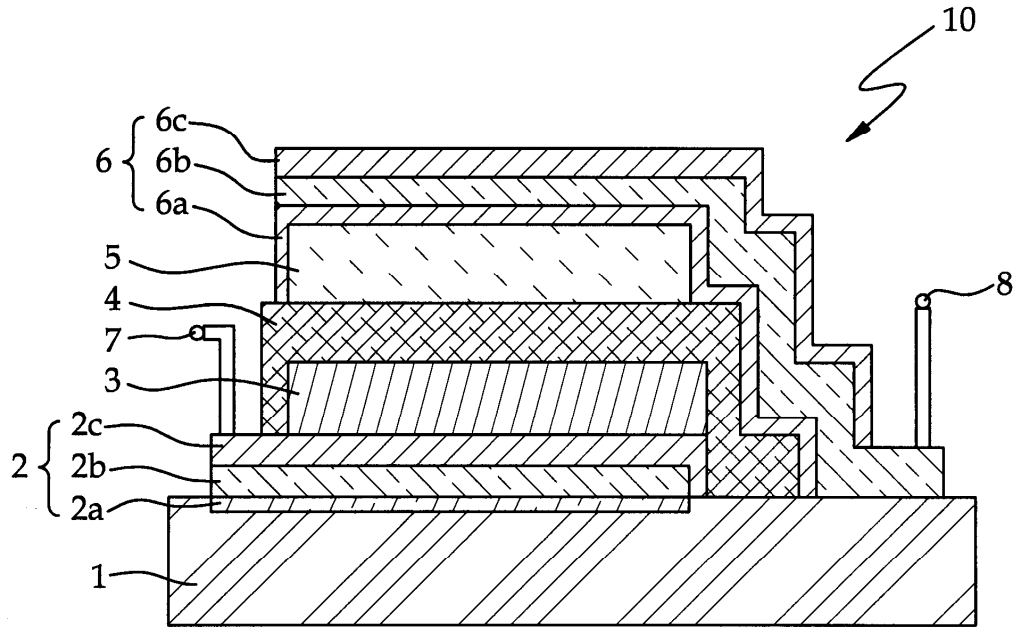
제17항에 있어서, 상기 제2단계의 평탄화 처리는 CMP(chemical-mechanical polishing) 처리인 것을 특징으로 하는 수직 방향으로 집적된 박막전지의 제조방법.

청구항 19.

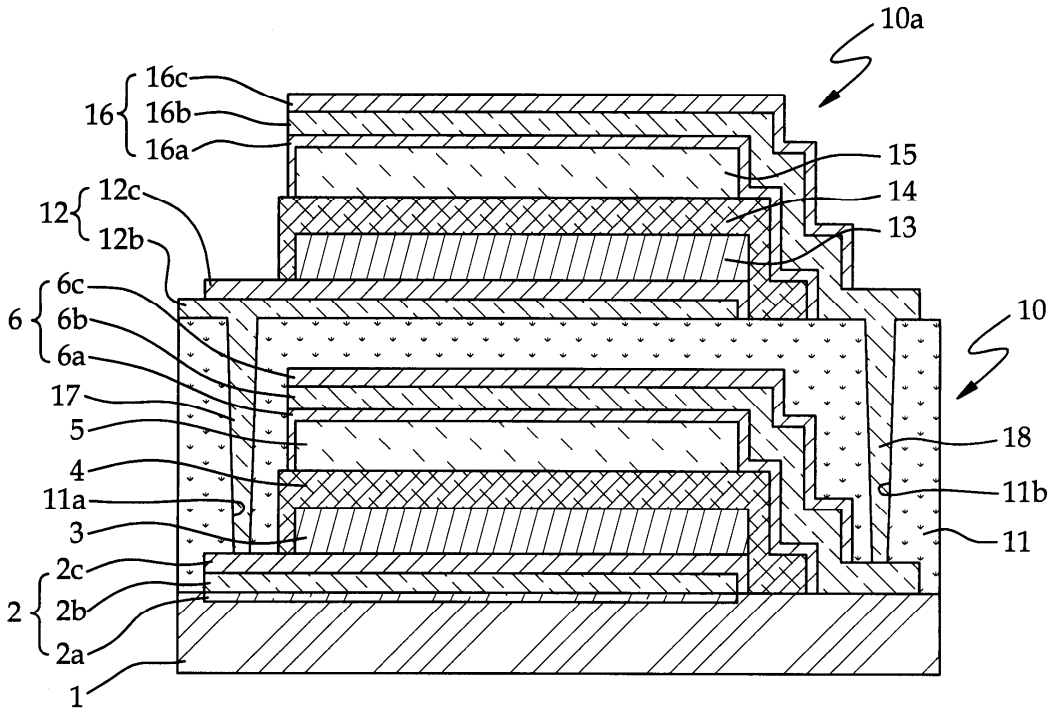
제13항에 있어서, 상기 절연물질은 박막전지의 체적변화에 대한 완충층(buffer layer)의 역할을 할 수 있는 CMP 처리된 절연물질로 이루어지는 것을 특징으로 하는 수직방향으로 집적된 박막전지의 제조방법.

도면

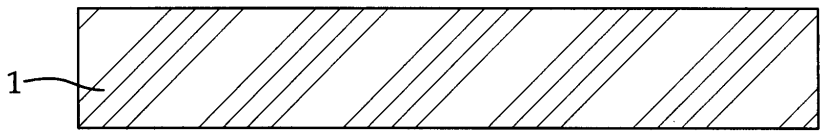
도면1



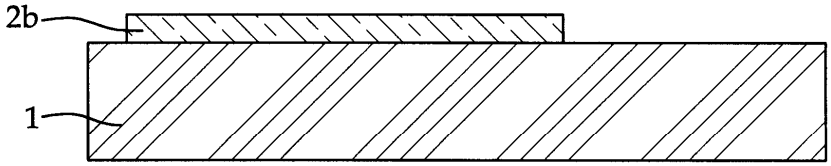
도면2



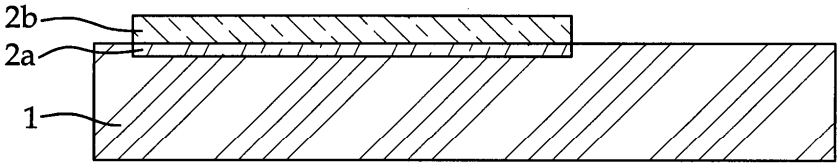
도면3a



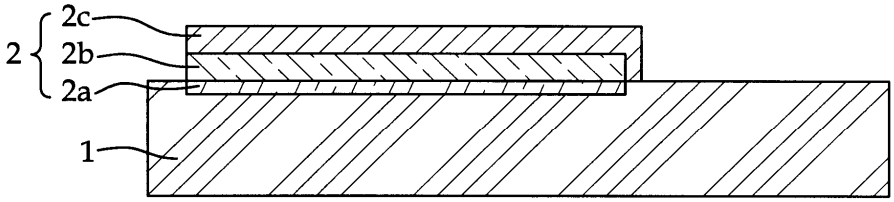
도면3b



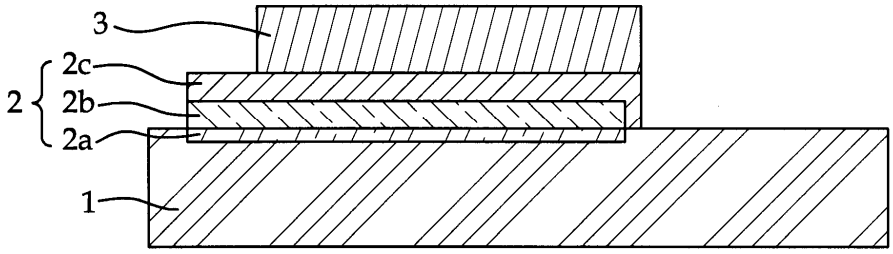
도면3c



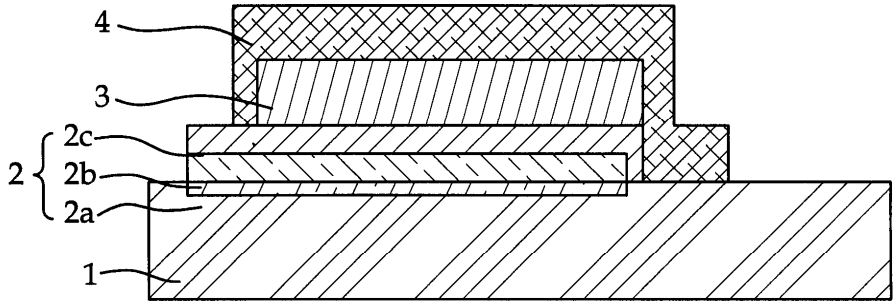
도면3d



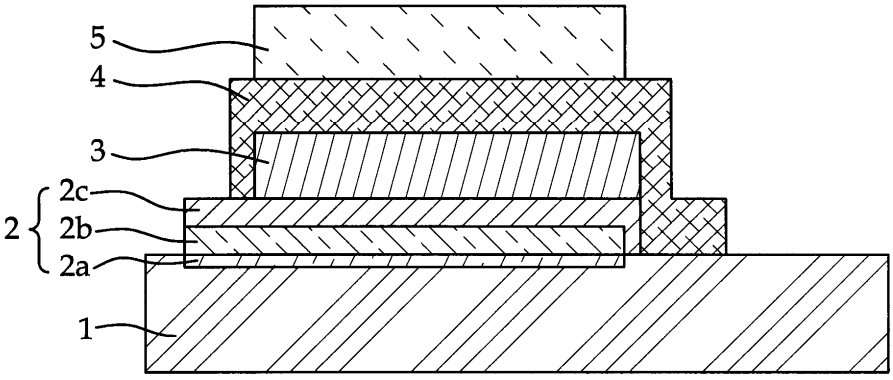
도면3e



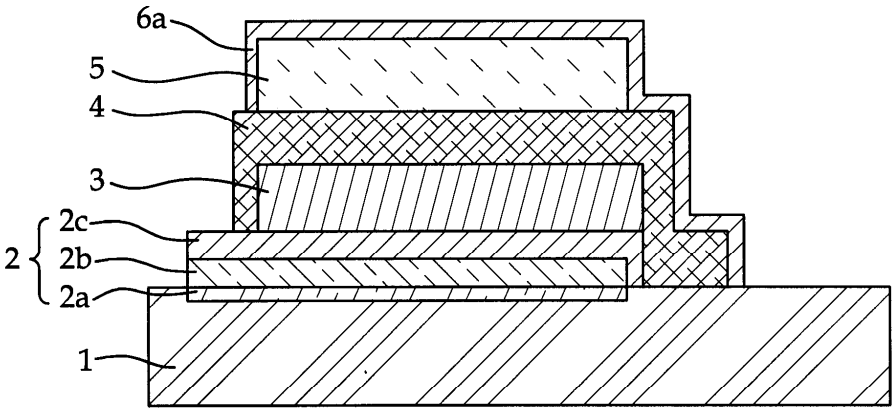
도면3f



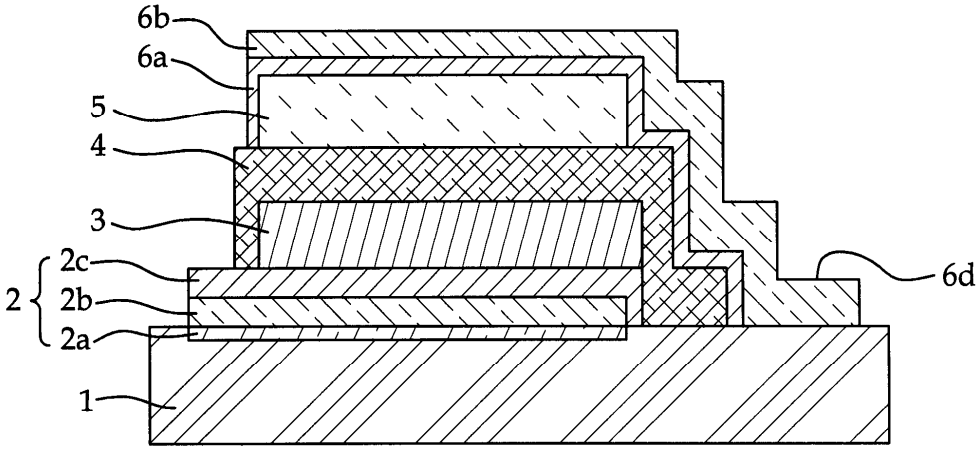
도면3g



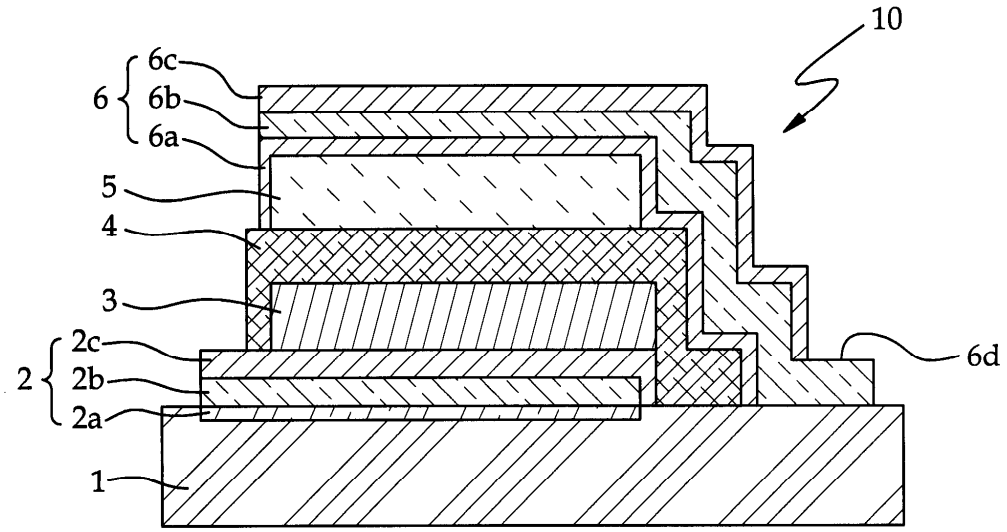
도면3h



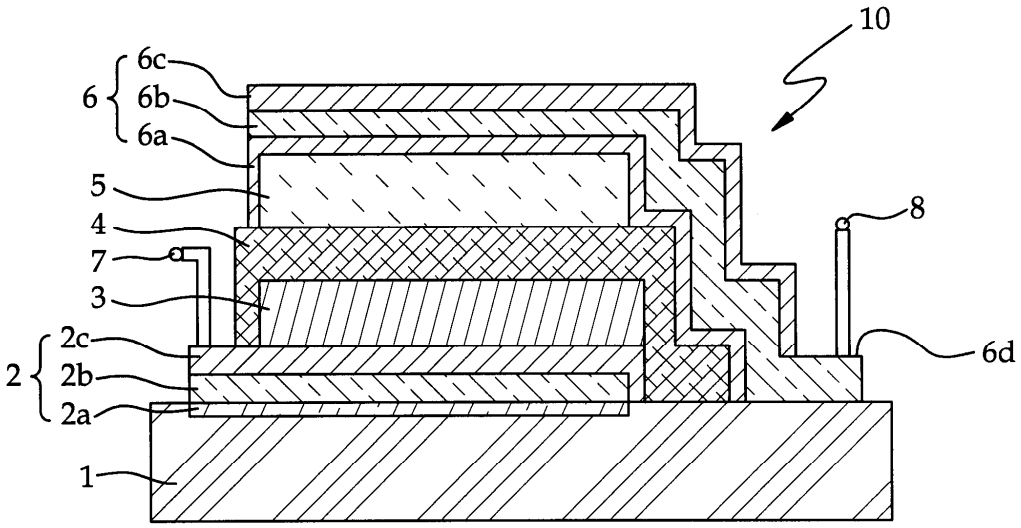
도면3i



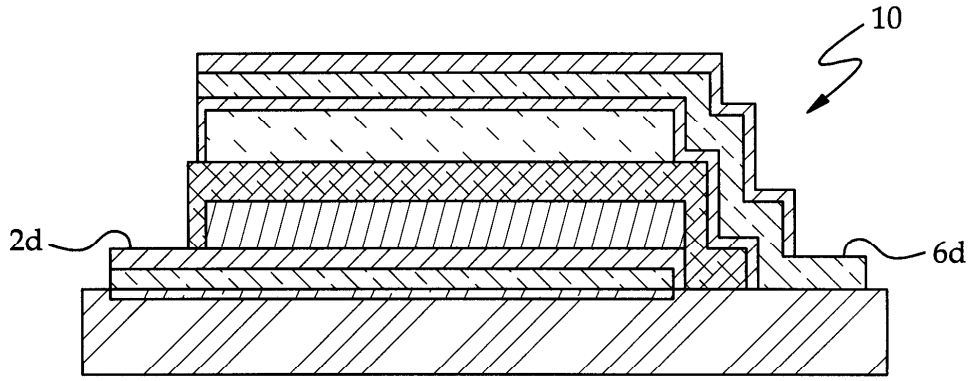
도면3j



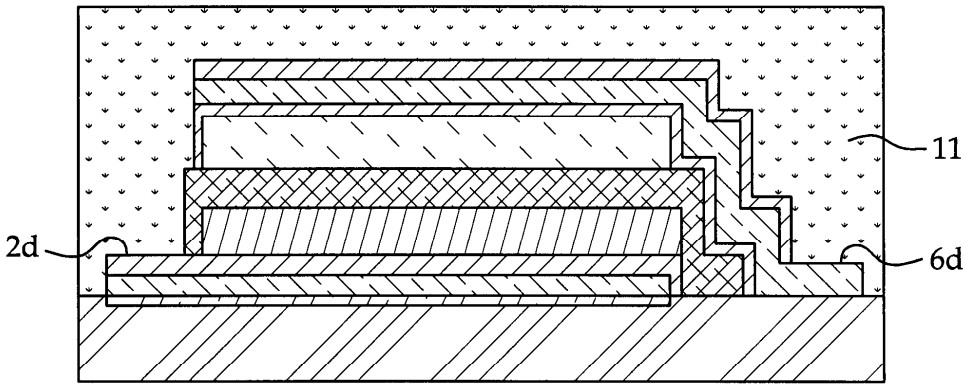
도면3k



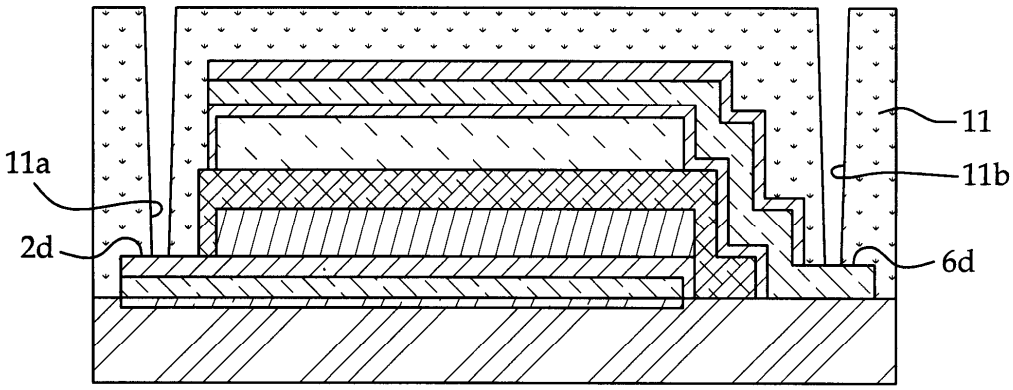
도면4a



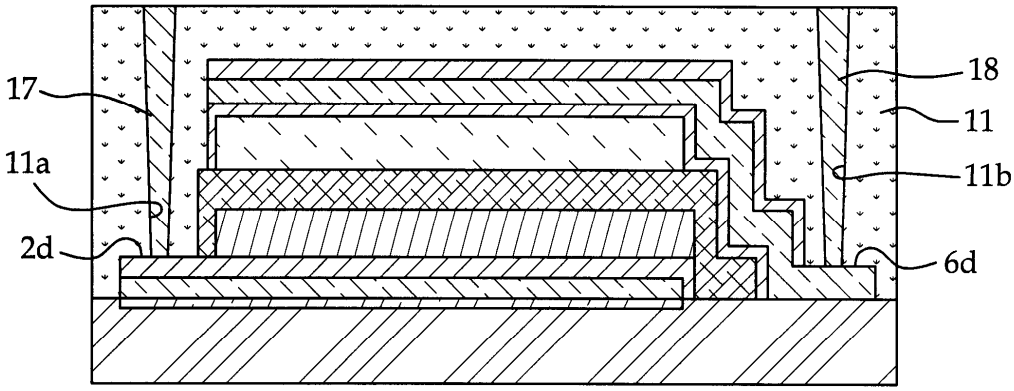
도면4b



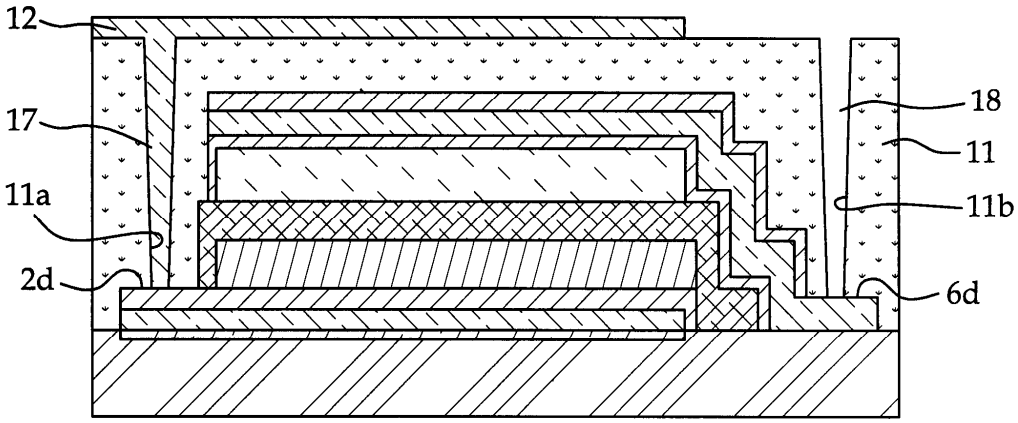
도면4c



도면4d



도면4e



도면4f