

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2025年2月27日(27.02.2025)



(10) 国際公開番号

WO 2025/041272 A1

(51) 国際特許分類:
H03H 11/24 (2006.01)

(21) 国際出願番号: PCT/JP2023/030182

(22) 国際出願日: 2023年8月22日(22.08.2023)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人: 株式会社アドバンテスト(ADVANTEST CORPORATION) [JP/JP]; 〒1000005 東京都千代田区丸の内1丁目6番2号 Tokyo (JP).

(72) 発明者: 対馬 孝弘(TSUSHIMA Takahiro); 〒1000005 東京都千代田区丸の内1丁目6番2号 株式会社アドバンテスト内 Tokyo (JP). 阿部 峰也(ABE Takaya); 〒1000005 東京都千代田区丸の内1丁目6番2号 株式会社アドバンテスト内 Tokyo (JP).

(74) 代理人: 弁理士法人 R Y U K A 国際特許事務所(RYUKA & PARTNERS); 〒1631522 東

京都新宿区西新宿1-6-1 新宿エルタワー22階 Tokyo (JP).

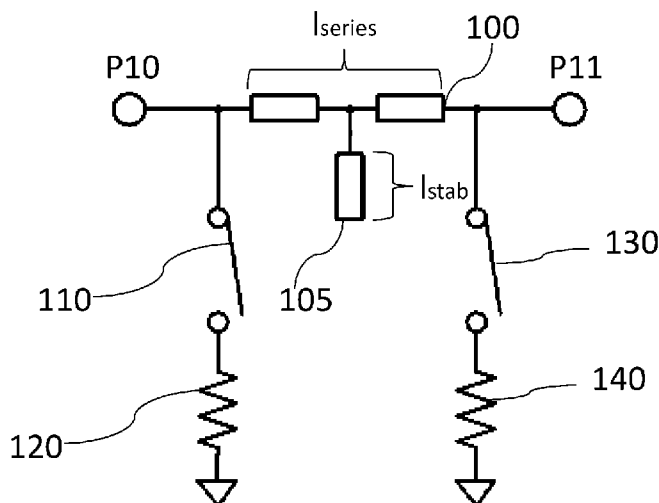
(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS,

(54) Title: VARIABLE ATTENUATOR, STEP ATTENUATOR, AND TEST DEVICE

(54) 発明の名称: 可変アッテネータ、ステップアッテネータ、および試験装置

10



(57) Abstract: The present invention provides a variable attenuator comprising: a transmission line having an open stub connected between an input and an output of the variable attenuator; a first switch connected between the input and a reference potential; and a second switch connected between the output and the reference potential.

(57) 要約: 可変アッテネータであって、可変アッテネータの入力および出力の間に接続されたオープンスタブを有する伝送線路と、入力および基準電位の間に接続された第1スイッチと、出力および基準電位の間に接続された第2スイッチと、を備える可変アッテネータを提供する。

[続葉有]

IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF,
CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE,
SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

明 細 書

発明の名称：

可変アッテネータ、ステップアッテネータ、および試験装置

技術分野

[0001] 本発明は、可変アッテネータ、ステップアッテネータ、および試験装置に関する。

背景技術

[0002] 特許文献1には、「マイクロ波回路1Aでは、線路幅ステップ部32Aが、伝送線路25Aの長さ方向(X方向)の中央部において、線路幅ステップ部32Aが伝送線路25Aの片側に、つまり幅方向(Y方向)に偏って形成される」と記載されている(段落44)。特許文献2には、「高周波デバイスはさらに、高周波信号の入出力のための端子P1、P2をパターン導体1に備え、接地端子GNDをパターン導体5に備える。パターン導体1、4、5及びビア導体2、3は、端子P1、P2及び接地端子GNDを接続して高周波信号を伝送する信号線を形成する。・・・信号線の一部が高周波信号に対して抵抗R1、R2を有することにより、高周波デバイスはアッテネータとして機能する」と記載されている(段落27、30)。特許文献3には、「多くの半導体RFスイッチは、今日、スイッチ全体のブレイクダウン性能を改善するよう直列に多数の低BVdsトランジスタをスタックする」と記載されている(段落6)。

[先行技術文献]

[特許文献]

特許文献1 特開2014-241482号公報

特許文献2 国際公開第2014/030469号公報

特許文献3 特表2010-527179号公報

[0003] 本発明の第1の態様においては、可変アッテネータであって、可変アッテネータの入力および出力の間に接続されたオープンスタブを有する伝送線路

と、入力および基準電位の間に接続された第1スイッチと、出力および基準電位の間に接続された第2スイッチと、を備える可変アッテネータを提供する。

[0004] 上記可変アッテネータは、入力および基準電位の間に第1スイッチと直列に接続された第1抵抗と、出力および基準電位の間に第2スイッチと直列に接続された第2抵抗と、を備えてよい。

[0005] 上記可変アッテネータにおいて、第1抵抗は、第1スイッチの基準電位側の端部に接続され、第2抵抗は、第2スイッチの基準電位側の端部に接続されてよい。

[0006] 上記のいずれかの可変アッテネータにおいて、オープンスタブは、伝送線路における可変アッテネータの入力と出力の間の中心位置に接続されてよい。

[0007] 上記のいずれかの可変アッテネータにおいて、オープンスタブは、可変アッテネータの入力および出力の間の伝送線路の長さ未満の長さを有してよい。

[0008] 本発明の第2の態様においては、縦続接続された複数の第1の態様の可変アッテネータを備えるステップアッテネータを提供する。

[0009] 本発明の第3の態様においては、被試験デバイスを試験するための試験信号を発生する試験信号発生回路と、試験信号に応じて被試験デバイスが出力する応答信号を期待値と比較する比較回路と、試験信号または応答信号を減衰する第1の態様の可変アッテネータとを備える試験装置を提供する。

[0010] 上記試験装置は、試験信号発生回路および可変アッテネータの間に接続され、試験信号を増幅するゲインアンプを備えてよい。

[0011] 上記のいずれかの試験装置は、比較回路および可変アッテネータの間に接続され、応答信号の周波数を変換するミキサを備えてよい。

[0012] なお、上記の発明の概要は、本発明の必要な特徴の全てを列挙したものではない。また、これらの特徴群のサブコンビネーションもまた、発明となりうる。

図面の簡単な説明

- [0013] [図1]本実施形態に係る可変アッテネータ10の構成を示す。
- [図2]本実施形態に係る可変アッテネータ10の変形例の構成を示す。
- [図3]本実施形態に係るステップアッテネータの構成を示す。
- [図4]本実施形態に係る試験装置400の構成を示す。
- [図5]本実施形態の可変アッテネータ10の各位置におけるスミスチャートの出力結果を説明するための説明図である
- [図6]可変アッテネータ10のスミスチャートの出力結果を示す。
- [図7]可変アッテネータ10のスミスチャートの出力結果を示す。
- [図8]可変アッテネータ10のスミスチャートの出力結果を示す。
- [図9]可変アッテネータ10のスミスチャートの出力結果を示す。
- [図10]可変アッテネータ10のスミスチャートの出力結果を示す。
- [図11]参考例の可変アッテネータ500の各位置を説明するための説明図である。
- [図12]可変アッテネータ500のスミスチャートの出力結果を示す。
- [図13]可変アッテネータ500のスミスチャートの出力結果を示す。
- [図14]可変アッテネータ500のスミスチャートの出力結果を示す。
- [図15]伝送線路の接続位置からみたオープンスタブのインピーダンスと長さの関係を示す。
- [図16]アッテネーション量8 dBの可変アッテネータの状態誤差のシミュレーション結果を示す。
- [図17]実施例2、参考例2、および参考例3におけるステップアッテネータの挿入損失のシミュレーション結果を示す。
- [図18]実施例2、参考例2、および参考例3におけるステップアッテネータの状態誤差のシミュレーション結果を示す。

発明を実施するための形態

- [0014] 以下、発明の実施の形態を通じて本発明を説明するが、以下の実施形態は請求の範囲にかかる発明を限定するものではない。また、実施形態の中で説

明されている特徴の組み合わせの全てが発明の解決手段に必須であるとは限らない。

[0015] 図1は、本実施形態に係る可変アッテネータ10の構成を示す。可変アッテネータ10は、入力端子P10と、出力端子P11とを備える。可変アッテネータ10は、例えば、入力端子P10に入力された高周波の信号を減衰して、減衰した信号を出力端子P11から出力する。可変アッテネータ10は、内部の抵抗値を変えて、信号のアッテネーション量を変更可能である。

[0016] 可変アッテネータ10は、伝送線路100と、第1スイッチ110と、第1抵抗120と、第2スイッチ130と、第2抵抗140とを備える。伝送線路100は、入力端子P10および出力端子P11の間に接続される。伝送線路100は、入力端子P10に入力された信号を出力端子P11から出力する。伝送線路100は、RF信号等の高周波信号を伝送することで、減衰させることができる。伝送線路100は、入力端子P10および出力端子P11の間を接続する直線状の線路を有する。直線状の線路の長さ（電気長） l_{series} は、伝送する信号の波長 λ に対して、 $\lambda/8 < l_{series} < \lambda/4$ の範囲であってよい。

[0017] 伝送線路100は、可変アッテネータ10の入力端子P10および出力端子P11の間に接続されたオープンスタブ105を有する。オープンスタブ105は、入力端子P10および出力端子P11の間の伝送線路100の直線状の線路から分岐し、端部が開放されている。オープンスタブ105は、伝送線路100の入力端子P10と出力端子P11の間の直線状の線路のいずれかの位置に接続されてよく、例えば、伝送線路100における可変アッテネータ10の入力端子P10と出力端子P11の間の中心位置に接続されてよい。オープンスタブ105は、可変アッテネータ10のインピーダンス変換のために設けられる。オープンスタブ105は、可変アッテネータ10の入力端子P10および出力端子P11の間の伝送線路100の直線状の線路の長さ l_{series} 未満の長さ（電気長） l_{stub} を有してよい。例えば、オープンスタブ105は、伝送する信号の波長 λ に対して、接続位置（分岐位置

）からの長さ l_{stub} が、接続位置からみたオープンスタブ 105 のインピーダンスが容量性を示す $\lambda/4 > l_{\text{stub}}$ （特には $\lambda/8 \geq l_{\text{stub}}$ ）の範囲で、かつ $l_{\text{series}} > l_{\text{stub}}$ の範囲であってよい。

[0018] 第1スイッチ110は、入力端子P10および基準電位の間に接続される。第1スイッチ110は、入力端子P10および基準電位の間に接続するかどうかを切り替える。第1スイッチ110は、HEMT（高電子移動度トランジスタ）等のシャントスイッチであってよい。第1抵抗120は、入力端子P10および基準電位の間に第1スイッチ110と直列に接続される。第1抵抗120は、第1スイッチ110の基準電位側の端部に接続されてよい。ここで、基準電位は、接地電位（0V）等の固定電位であってよく、以下同様である。

[0019] 第2スイッチ130は、出力端子P11および基準電位の間に接続される。第2スイッチ130は、出力端子P11および基準電位の間に接続するかどうかを切り替える。第2スイッチ130は、HEMT等のシャントスイッチであってよい。第2抵抗140は、出力端子P11および基準電位の間に第2スイッチ130と直列に接続される。第2抵抗140は、第2スイッチ130の基準電位側の端部に接続されてよい。

[0020] 第1スイッチ110および第2スイッチ130は、スイッチングを制御する制御回路等に接続される。可変アッテネータ10は、制御回路により第1スイッチ110および第2スイッチ130の少なくとも1つをオンすることで、アッテネーション量を増加させることができる。

[0021] 図2は、本実施形態に係る可変アッテネータ10の変形例の構成を示す。図2に示す可変アッテネータ10は、図1の可変アッテネータ10と同様の構成および機能を有し、ただし、第3スイッチ200および第4スイッチ210をさらに備える。第3スイッチ200は、第1スイッチ110の基準電位側の端部に接続される。第3スイッチ200は、第1スイッチ110がオンされると、同じタイミングでオンされてよい。第4スイッチ210は、第2スイッチ130の基準電位側の端部に接続される。第4スイッチ210は

、第2スイッチ130がオンされると、同じタイミングでオンされてよい。

図2において、第1スイッチ110、第2スイッチ130、第3スイッチ200、および第4スイッチ210は、それぞれHEMTであってよい。変形例の可変アッテネータ10は、複数段にスタックしたシャントスイッチを有することで、オフキャパシタンスをより低減でき、耐圧をより向上できる。

[0022] なお、可変アッテネータ10は、図2のように2個のスイッチが接続したものに限定されず、3個以上のスイッチを接続したものであってもよい。

[0023] 図3は、本実施形態に係るステップアッテネータの構成を示す。ステップアッテネータ300は、縦続接続された複数の可変アッテネータ310～370を備える。図3の実施形態においてステップアッテネータ300は、7個の可変アッテネータ310～370を備える。可変アッテネータ310～370は、それぞれ、図1または図2に示す本実施形態の可変アッテネータ10と同じ構成であってよい。

[0024] 1段目の可変アッテネータ310は、入力端子P10がステップアッテネータ300の入力端子P30に接続され、出力端子P11が2段目の可変アッテネータ320の入力端子P10に接続される。2～6段目の可変アッテネータ320～360は、入力端子P10及び出力端子P11の一方が、隣接する可変アッテネータ320～360の入力端子P10及び出力端子P11の他方に接続される。7段目の可変アッテネータ370の出力端子P11は、ステップアッテネータ300の出力端子P31に接続される。

[0025] ステップアッテネータ300は、全て同じ構成の可変アッテネータ310～370を備えてよく、また、異なるアッテネーション量を有する1または複数の可変アッテネータ310～370を備えてよい。

[0026] 図4は、本実施形態に係る試験装置400の構成を示す。試験装置400は、DUT470（Device Under Test：被試験デバイス）の試験を行うATE（Automated Test Equipment）であってよい。試験装置400は、試験中にDUT470に供給する試験信号に対してDUT470が出力する応答信号が、応答信号に対する期待

値と一致する場合には、DUT 470が良品であると判定してよい。試験装置400は、試験中にDUT 470に供給するいずれかの試験信号に対してDUT 470が出力する応答信号が、対応する期待値と一致しない場合には、DUT 470が不良品であると判定してよい。

[0027] 試験装置400は、試験信号発生回路410と、比較回路420と、接続装置430とを備える。試験信号発生回路410は、DUT 470を試験するための試験信号を発生する。比較回路420は、試験信号に応じてDUT 470が出力する応答信号を期待値と比較する。

[0028] 接続装置430は、試験信号発生回路410および比較回路420に接続される。接続装置430は、例えばアナログの高周波信号（RF信号）等の信号の入出力経路を切り替えるスイッチ装置として機能する。接続装置430は、一例として、送信信号を出力する送信系回路および受信信号を入力する受信系回路を切り替えるRFテストフロントエンドであってよい。接続装置430は、試験信号発生回路410からの試験信号をDUT 470に供給し、DUT 470が出力する応答信号を比較回路420に供給する。

[0029] 接続装置430は、第1ミキサ442と、ゲインアンプ444と、第1可変アッテネータ446と、第1パワーアンプ448と、接続部450と、第2可変アッテネータ460と、第2ミキサ462と、第2パワーアンプ464とを有する。

[0030] 第1ミキサ442は、試験信号発生回路410に接続される。第1ミキサ442は、試験信号発生回路410により生成された試験信号をキャリア波と混合することにより、試験信号の周波数を中間周波数（IF）から高周波数（RF）に変換する。ゲインアンプ444は、試験信号発生回路410および第1可変アッテネータ446の間に接続され、第1ミキサ442に接続される。ゲインアンプ444は、第1ミキサ442により周波数変換された試験信号を増幅して伝送する。第1可変アッテネータ446は、ゲインアンプ444に接続され、ゲインアンプ444により増幅された試験信号を減衰して伝送する。第1可変アッテネータ446は、図1または図2に示す可変

アッテネータ 10 と同様の構成であってよく、また、図 3 に示すステップアッテネータ 300 と同様の構成であってもよい。第 1 パワーアンプ 448 は、第 1 可変アッテネータ 446 に接続され、第 1 可変アッテネータ 446 により減衰された試験信号を増幅して伝送する。

[0031] 接続部 450 は、第 1 パワーアンプ 448 に接続される。接続部 450 は、端子 P41 または端子 P42 と端子 P43 との間を接続するか否かを切り替えるスイッチである。端子 P41 は、試験信号発生回路 410 に接続され、端子 P42 は、比較回路 420 に接続され、端子 P43 は、DUT 470 に接続される。

[0032] 第 2 可変アッテネータ 460 は、端子 P42 に接続され、DUT 470 から受信した応答信号を減衰して伝送する。第 2 可変アッテネータ 460 は、図 1 または図 2 に示す可変アッテネータ 10 と同様の構成であってよく、また、図 3 に示すステップアッテネータ 300 と同様の構成であってもよい。第 2 ミキサ 462 は、比較回路 420 および第 2 可変アッテネータ 460 の間に接続される。第 2 ミキサ 462 は、DUT 470 から受信した応答信号をキャリア波と混合することにより、応答信号の周波数を RF から IF に変換する。第 2 パワーアンプ 464 は、第 2 ミキサ 462 および比較回路 420 の間に接続され、第 2 ミキサ 462 により周波数変換された応答信号を増幅して伝送する。

[0033] 図 5 は、本実施形態の可変アッテネータ 10 の各位置におけるスミスチャートの出力結果を説明するための説明図である。図 5 は、図 1 に示す本実施形態の可変アッテネータ 10 について、第 1 スイッチ 110 および第 2 スイッチ 130 をオンにした状態を示す。図 5 において、可変アッテネータ 10 の入力端子 P10 および出力端子 P11 の間の伝送線路 100 の中心にオープンスタブ 105 を接続した。可変アッテネータ 10 の複数の位置におけるスミスチャートの出力結果を、それぞれ図 6 から図 10 に示す。

[0034] 図 6 は、図 5 に示す可変アッテネータ 10 の位置 a におけるスミスチャートの出力結果を示す。図 7 は、図 5 に示す可変アッテネータ 10 の位置 b に

おけるスミスチャートの出力結果を示す。図8は、図5に示す可変アッテネータ10の位置cにおけるスミスチャートの出力結果を示す。図9は、図5に示す可変アッテネータ10の位置dにおけるスミスチャートの出力結果を示す。図10は、図5に示す可変アッテネータ10の位置eにおけるスミスチャートの出力結果を示す。図6から図10におけるスミスチャートは、可変アッテネータ10に伝送する信号の周波数0GHz（DC）から90GHzの範囲のインピーダンスの分布を太線で示す。

[0035] 可変アッテネータ10においてオープンスタブ105はシャントキャパシタとしてふるまうため、オープンスタブ105と、位置bおよび位置cの間に配置されている $\lambda/8$ の伝送線路100を組み合わせることで高い周波数（ここでは90GHz付近）におけるリアクタンス成分を補償することができる。スミスチャート上では、図6～図8において高周波付近の分布が、抵抗成分を表す水平軸に近づいている。図7および図8に示すように、オープンスタブ105が回路のインピーダンスをスミスチャート上で反時計回りに移動させることを利用し、本実施形態の可変アッテネータ10は、入力端子P10および出力端子P11の間の伝送線路100の電気長 l_{series} を $\lambda/4$ 未満に短縮したうえで、狙いのインピーダンスへインピーダンス変換することができる。従って、入力端子P10および出力端子P11の間の伝送線路100の電気長を短縮し、チップサイズを縮小することができる。

[0036] 図11は、参考例の可変アッテネータ500の各位置におけるスミスチャートの出力結果を説明するための説明図である。参考例の可変アッテネータ500は、伝送線路510と、第5抵抗520と、第6抵抗530とを備える。伝送線路510は、図5の可変アッテネータ10の入力端子P10および出力端子P11の間の伝送線路100（特に伝送線路100の直線状の線路）と同じ構成であり、ただし、オープンスタブを有さない。第5抵抗520は、入力端子INおよび基準電位の間に接続され、図5の可変アッテネータ10の第1抵抗120と同じ構成である。第6抵抗530は、出力端子OUTおよび基準電位の間に接続され、図5の可変アッテネータ10の第2抵

抗140と同じ構成である。参考例の可変アッテネータ500の複数の位置におけるスミスチャートの出力結果を、それぞれ図12から図14に示す。

[0037] 図12は、図11に示す可変アッテネータ500の位置aにおけるスミスチャートの出力結果を示す。図13は、図11に示す可変アッテネータ500の位置bにおけるスミスチャートの出力結果を示す。図14は、図11に示す可変アッテネータ500の位置cにおけるスミスチャートの出力結果を示す。図12から図14におけるスミスチャートは、伝送する信号の周波数0GHz（DC）から90GHzの範囲のインピーダンスの分布を太線で示す。

[0038] 位置bから位置cの間に、伝送線路510によって、図12に示すスミスチャート上では、高周波付近のインピーダンスが水平軸から離れて分布している。従って、伝送線路510のみでは、高周波付近のインピーダンスを水平軸に十分に近づけることができず、狙いのインピーダンスへインピーダンス変換することができない。

[0039] 図15は、伝送線路100の接続位置からみたオープンスタブ105のインピーダンスと長さ l_{stab} の関係を示す。図15において、横軸は、図1の入力端子P10および出力端子P11の間の伝送線路100の接続位置からのオープンスタブ105の長さ l_{stab} を示し、縦軸は、伝送線路100の接続位置からみたオープンスタブ105のインピーダンスを示す。図15に示すように、オープンスタブ105の長さが $0 < l_{stab} < \lambda/4$ （特には $\lambda/8 \leq l_{stab}$ ）である範囲において、オープンスタブ105は、容量性を示し、シャントキャパシタとして動作する。従って、本実施形態の可変アッテネータ10におけるオープンスタブ105の電気長は、 $0 < l_{stab} < \lambda/4$ 、特には $\lambda/8 \leq l_{stab}$ の範囲が好ましい。

[0040] 図16は、アッテネーション量8dBの可変アッテネータ10の状態誤差のシミュレーション結果を示す。図16は、横軸が伝送する信号の周波数を示し、縦軸が状態誤差（アッテネーション量の公称値に対するばらつき）を示す。図16において、実施例1として、図2の本実施形態の可変アッテネ

ータ10の状態誤差のシミュレーション結果を示し、参考例1として、図2の本実施形態の可変アッテネータ10と同じ構成を有し、ただし、オープンスタブを有さない可変アッテネータの状態誤差のシミュレーション結果を示す。

[0041] 実施例1における状態誤差は最大で0.5 dBであり、参考例1における状態誤差は最大で0.9 dBである。本実施形態の可変アッテネータ10を用いることで、状態誤差が参考例1より0.4 dB改善することがわかる。

[0042] アッテネーション量4 dBの可変アッテネータに比べて、アッテネーション量8 dBの可変アッテネータはアッテネーション量が多い分、許容電流やひずみ特性の観点から、参考例1では、スイッチとして用いるシャントHEMTのゲート幅を広げる必要がある。ただし、シャントHEMTのゲート幅を広げると回路の容量性が増加してしまい、大きな容量性に対してうまくインピーダンス変換（インピーダンスマッチング）ができず、可変アッテネータの状態誤差が増加してしまう。例えば、オープンスタブを有さない可変アッテネータについて、アッテネーション量4 dBの構成とアッテネーション量8 dBの構成の状態誤差をシミュレーションすると、アッテネーション量4 dBの可変アッテネータ（ゲート幅25 μm で設計）の状態誤差が最大0.4 dBに対して、アッテネーション量8 dBの可変アッテネータ（ゲート幅50 μm で設計）の状態誤差は最大0.9 dBであった。このように、可変アッテネータのアッテネーション量と状態誤差との間にはトレードオフが存在するが、本実施形態の可変アッテネータ10では、オープンスタブ105を用いてインピーダンス変換を行い、大きなアッテネーション量でも状態誤差を小さくできる。

[0043] 図17は、実施例2、参考例2、および参考例3におけるステップアッテネータのThrough時（アッテネーション量0 dB時）の挿入損失のシミュレーション結果を示す。図17において、横軸は伝送する信号の周波数を示し、縦軸は挿入損失（dB）を示す。実施例2のステップアッテネータ300は、図2に示す本実施形態の可変アッテネータ10を5個縦続接続して構成

される。実施例2のステップアッテネータ300は、動作周波数50–90 GHzで、アッテネーション量4 dBの可変アッテネータ10を1個、アッテネーション量8 dBの可変アッテネータ10を3個備え、総アッテネーション量が28 dBである。5個の可変アッテネータ10は、それぞれ、入力端子P10および出力端子P11の間の電気長が $\lambda/4$ であり、第1スイッチ110および第2スイッチ130は、HEMTである。

[0044] 参考例2は、実施例2のステップアッテネータ300と同様の構成のステップアッテネータを用い、ただし、参考例2のステップアッテネータの各可変アッテネータはオープンスタブを有さない。参考例3のステップアッテネータは、図2に示す本実施形態の可変アッテネータ10を7個縦続接続して構成され、ただし、参考例2のステップアッテネータの各可変アッテネータはオープンスタブを有さない。参考例3のステップアッテネータは、動作周波数50–90 GHzで、アッテネーション量4 dBの可変アッテネータを7個備え、総アッテネーション量が28 dBである。参考例2および3の可変アッテネータにおける各スイッチは、HEMTである。

[0045] 参考例3では、各可変アッテネータで使用するシャントHEMTのゲート幅が小さくなるため、スイッチによる容量性の影響は小さくなるが、所望のアッテネーション量28 dBを実現するために可変アッテネータの縦続接続数が参考例2より多くなってしまう。参考例3における各可変アッテネータのThru時（アッテネーション量0 dB時）の挿入損失が0.5 dB強の場合、7段縦続接続することでステップアッテネータ全体の挿入損失は3.5 dB強となってしまう。実施例2は、Thru時（アッテネーション量0 dB時）の挿入損失は、縦続接続数が多い参考例3に対して1.4 dBと大きく改善する。

[0046] 図18は、実施例2、参考例2、および参考例3におけるステップアッテネータの状態誤差のシミュレーション結果を示す。図18において、横軸は伝送する信号の周波数を示し、縦軸は状態誤差（dB）を示す。図18における実施例2、参考例2、および参考例3は、図17におけるシミュレーション

ョンと同じ構成のステップアッテネータである。

[0047] 参考例2では、アッテネーション量8 dBの可変アッテネータを用いているため、参考例3よりも状態誤差が大きくなり、図16に示すような状態誤差が縦続接続によってさらに大きくなっている。実施例2では、状態誤差は参考例2および3と比較して改善している。

[0048] また、可変アッテネータの入力端子および出力端子の間の伝送線路の長さは、参考例2において、アッテネーション量4 dBの可変アッテネータで300 μ m、アッテネーション量8 dBの可変アッテネータで320 μ mに対して、実施例2において、アッテネーション量4 dBの可変アッテネータ10で255 μ m、アッテネーション量8 dBの可変アッテネータ10で270 μ mであった。よって、実施例2におけるステップアッテネータを用いることにより、チップサイズは、参考例2のステップアッテネータより約15%小さくなる。なお、実施例2におけるオープンスタブ105は、シャントHEMTや抵抗体より長さが十分短いため、チップサイズの増加に寄与しない。

[0049] 以上のような本実施形態の可変アッテネータ10であれば、オープンスタブ105を有する伝送線路100によりインピーダンス調整ができるため、Through時（アッテネーション量0 dB時）の挿入損失を低減でき、さらには状態誤差も低減できる。また、本実施形態の可変アッテネータ10であれば、入力端子P10及び出力端子P11の間の伝送線路100を短縮した設計が可能になり、チップサイズが縮小され、RFテストフロントエンドの高密度実装に寄与する。

[0050] 以上、本発明を実施の形態を用いて説明したが、本発明の技術的範囲は上記実施の形態に記載の範囲には限定されない。上記実施の形態に、多様な変更または改良を加えることが可能であることが当業者に明らかである。その様な変更または改良を加えた形態も本発明の技術的範囲に含まれ得ることが、請求の範囲の記載から明らかである。

[0051] 請求の範囲、明細書、および図面中において示した装置、システム、プロ

グラム、および方法における動作、手順、ステップ、および段階等の各処理の実行順序は、特段「より前に」、「先立って」等と明示しておらず、また、前の処理の出力を後の処理で用いるのでない限り、任意の順序で実現しうることに留意すべきである。請求の範囲、明細書、および図面中の動作フローに関して、便宜上「まず、」、「次に、」等を用いて説明したとしても、この順で実施することが必須であることを意味するものではない。

符号の説明

- [0052] 1 0 可変アッテネータ
 1 0 0 伝送線路
 1 0 5 オープンスタブ
 1 1 0 第1スイッチ
 1 2 0 第1抵抗
 1 3 0 第2スイッチ
 1 4 0 第2抵抗
 2 0 0 第3スイッチ
 2 1 0 第4スイッチ
 3 0 0 ステップアッテネータ
 3 1 0 可変アッテネータ
 3 2 0 可変アッテネータ
 3 3 0 可変アッテネータ
 3 4 0 可変アッテネータ
 3 5 0 可変アッテネータ
 3 6 0 可変アッテネータ
 3 7 0 可変アッテネータ
 4 0 0 試験装置
 4 1 0 試験信号発生回路
 4 2 0 比較回路
 4 3 0 接続装置

- 4 4 2 第1 ミキサ
- 4 4 4 ゲインアンプ
- 4 4 6 第1 可変アッテネータ
- 4 4 8 第1 パワーアンプ
- 4 5 0 接続部
- 4 6 0 第2 可変アッテネータ
- 4 6 2 第2 ミキサ
- 4 6 4 第2 パワーアンプ
- 4 7 0 D U T
- 5 0 0 可変アッテネータ
- 5 1 0 伝送線路
- 5 2 0 第5 抵抗
- 5 3 0 第6 抵抗

請求の範囲

- [請求項1] 可変アッテネータであって、
前記可変アッテネータの入力および出力の間に接続されたオープンスタブを有する伝送線路と、
前記入力および基準電位の間に接続された第1スイッチと、
前記出力および基準電位の間に接続された第2スイッチと、を備える
可変アッテネータ。
- [請求項2] 前記入力および前記基準電位の間に前記第1スイッチと直列に接続された第1抵抗と、
前記出力および前記基準電位の間に前記第2スイッチと直列に接続された第2抵抗と、を備える
請求項1に記載の可変アッテネータ。
- [請求項3] 前記第1抵抗は、前記第1スイッチの前記基準電位側の端部に接続され、
前記第2抵抗は、前記第2スイッチの前記基準電位側の端部に接続される
請求項2に記載の可変アッテネータ。
- [請求項4] 前記オープンスタブは、前記伝送線路における前記可変アッテネータの入力と出力の間の中心位置に接続される
請求項1に記載の可変アッテネータ。
- [請求項5] 前記オープンスタブは、前記可変アッテネータの入力および出力の間の前記伝送線路の長さ未満の長さを有する
請求項1に記載の可変アッテネータ。
- [請求項6] 縦続接続された複数の請求項1に記載の可変アッテネータを備える
ステップアッテネータ。
- [請求項7] 被試験デバイスを試験するための試験信号を発生する試験信号発生回路と、

前記試験信号に応じて前記被試験デバイスが出力する応答信号を期待値と比較する比較回路と、

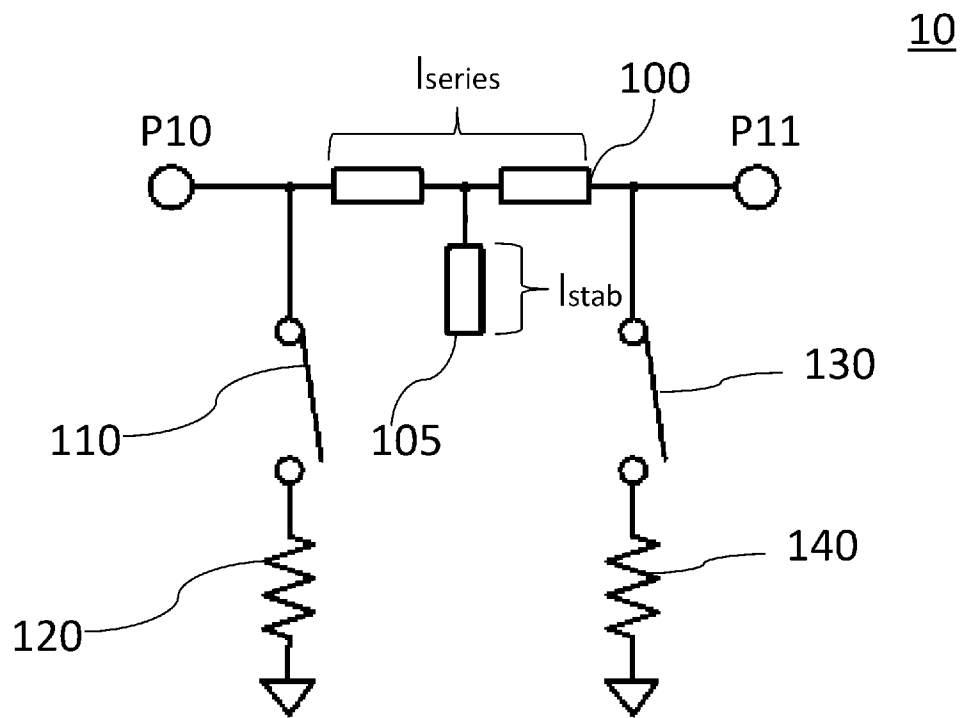
前記試験信号または前記応答信号を減衰する請求項 1 に記載の可変アッテネータとを備える

試験装置。

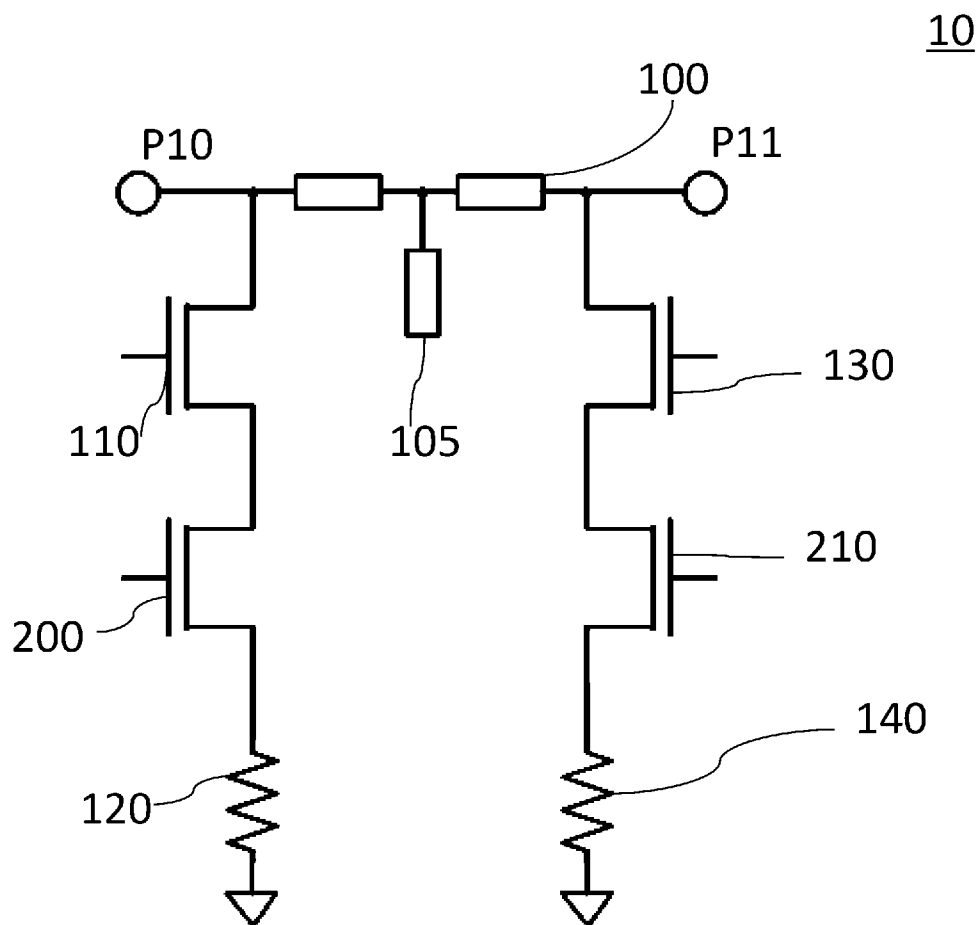
[請求項8] 前記試験信号発生回路および前記可変アッテネータの間に接続され、前記試験信号を増幅するゲインアンプを備える
請求項 7 に記載の試験装置。

[請求項9] 前記比較回路および前記可変アッテネータの間に接続され、前記応答信号の周波数を変換するミキサを備える
請求項 7 に記載の試験装置。

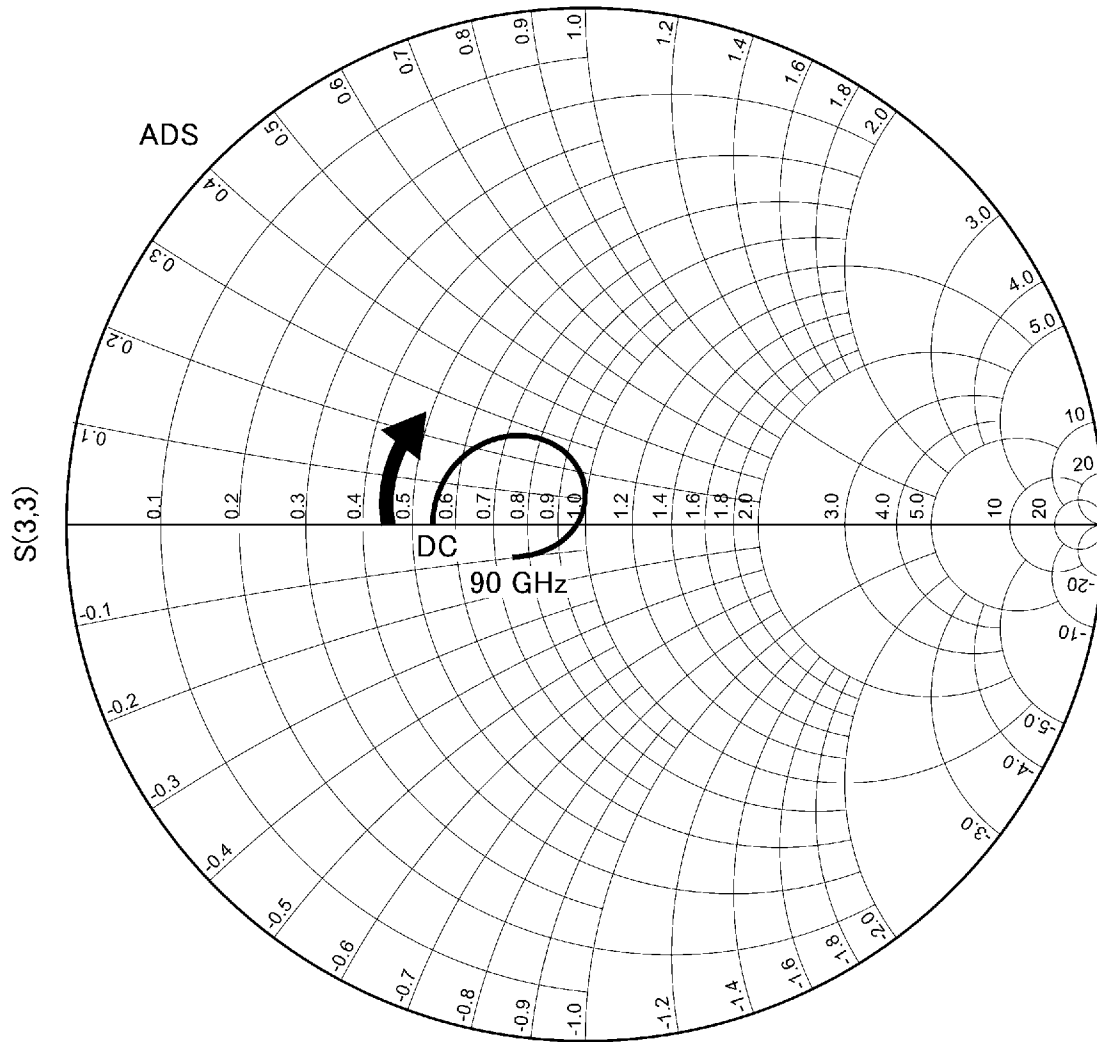
[図1]



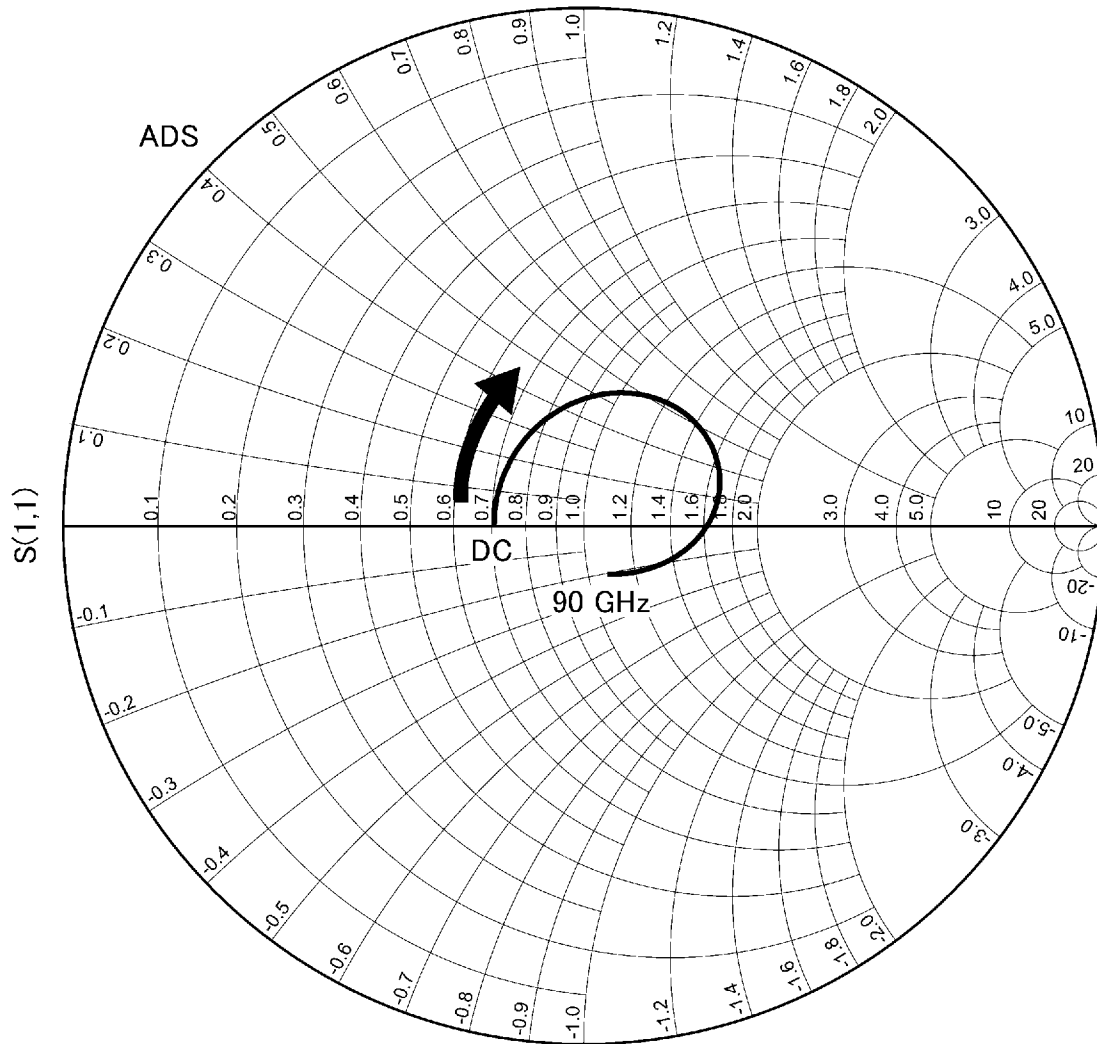
[図2]



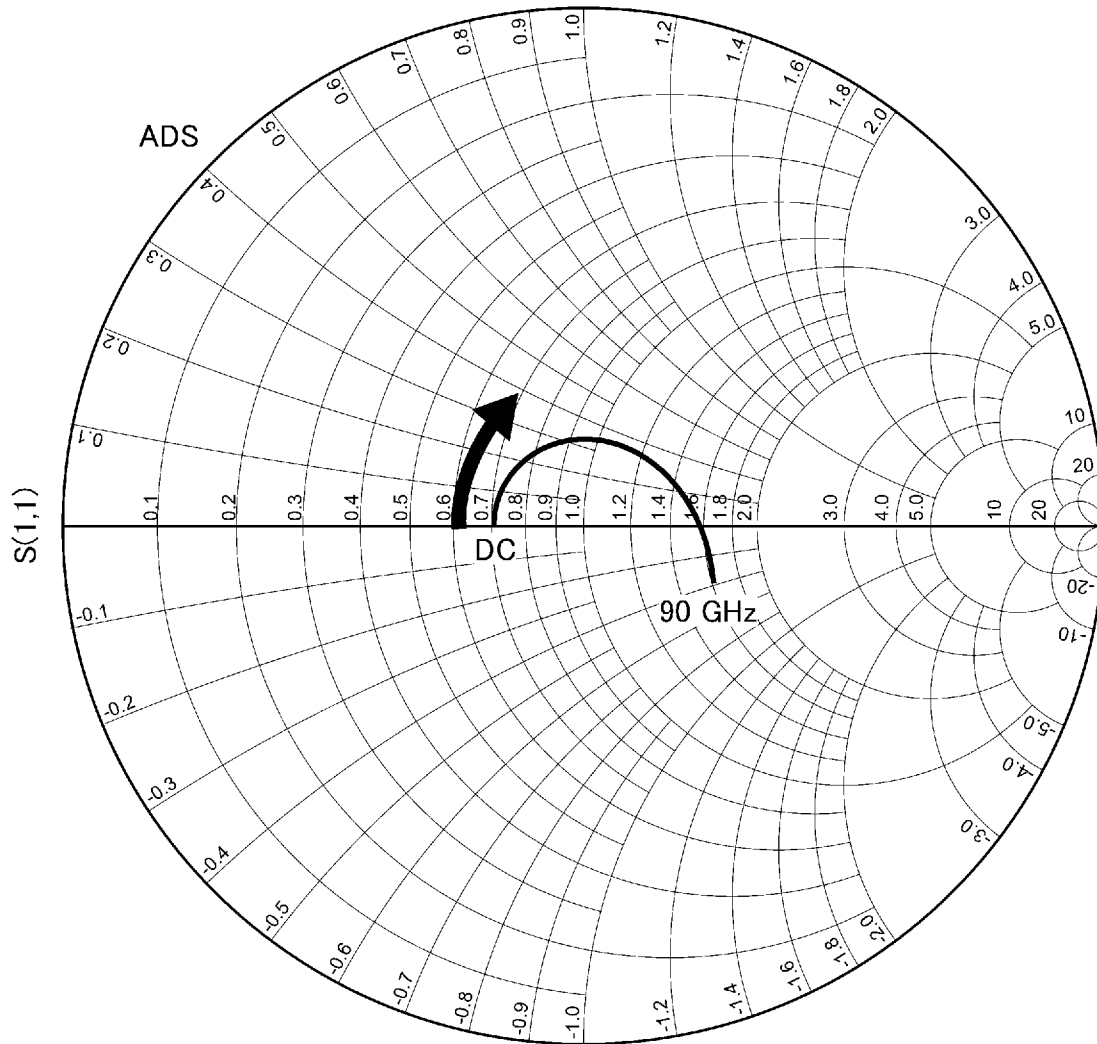
[図6]



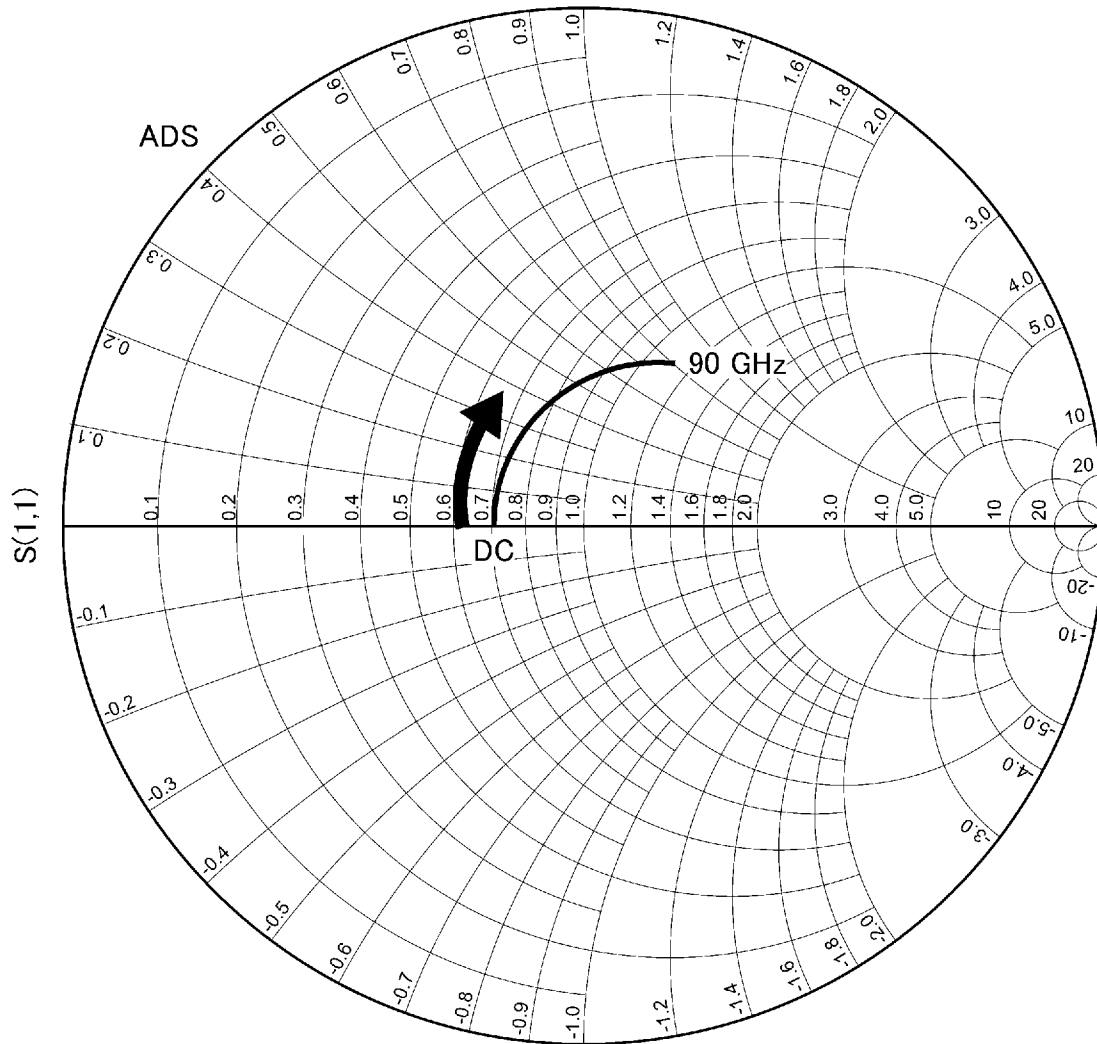
[図7]



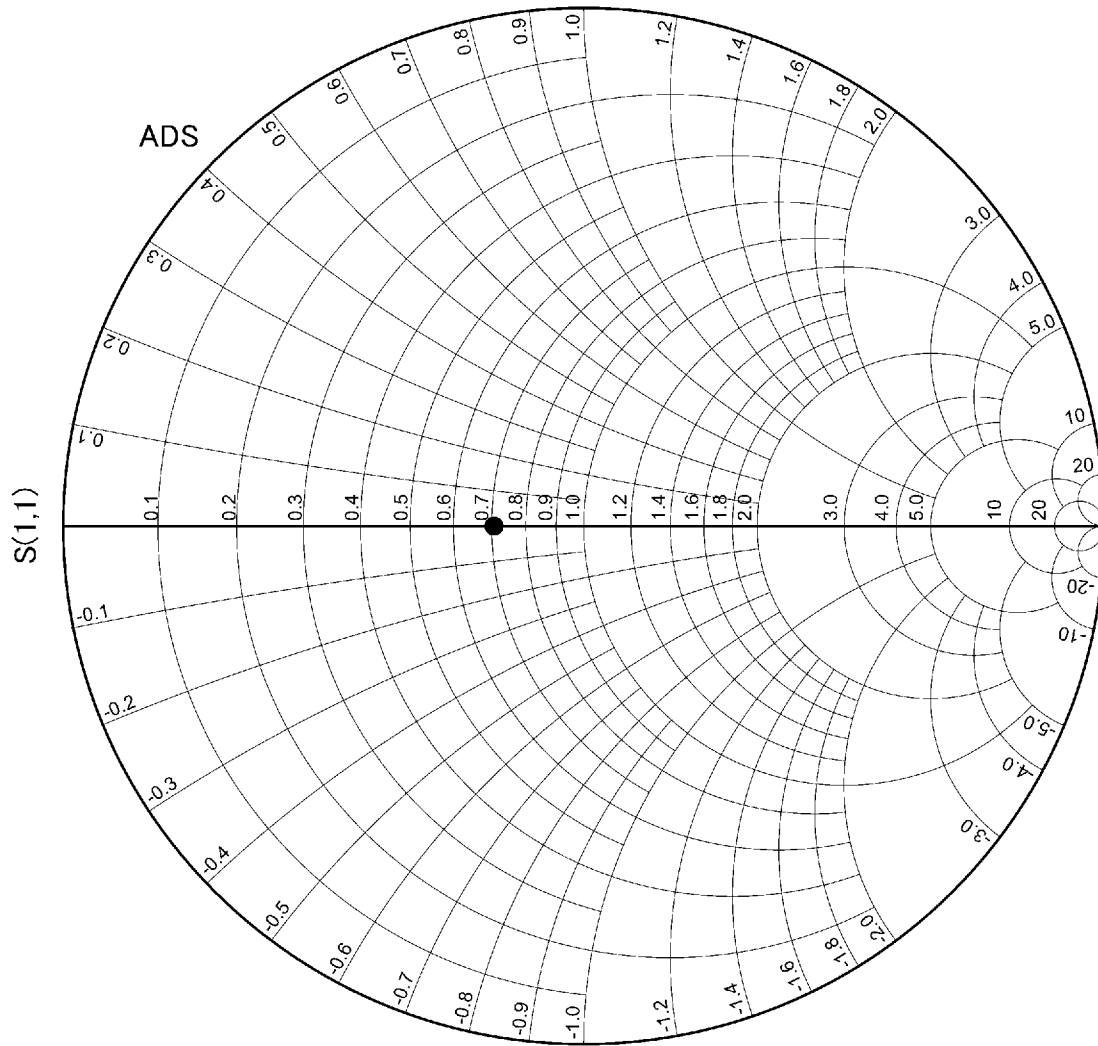
[図8]



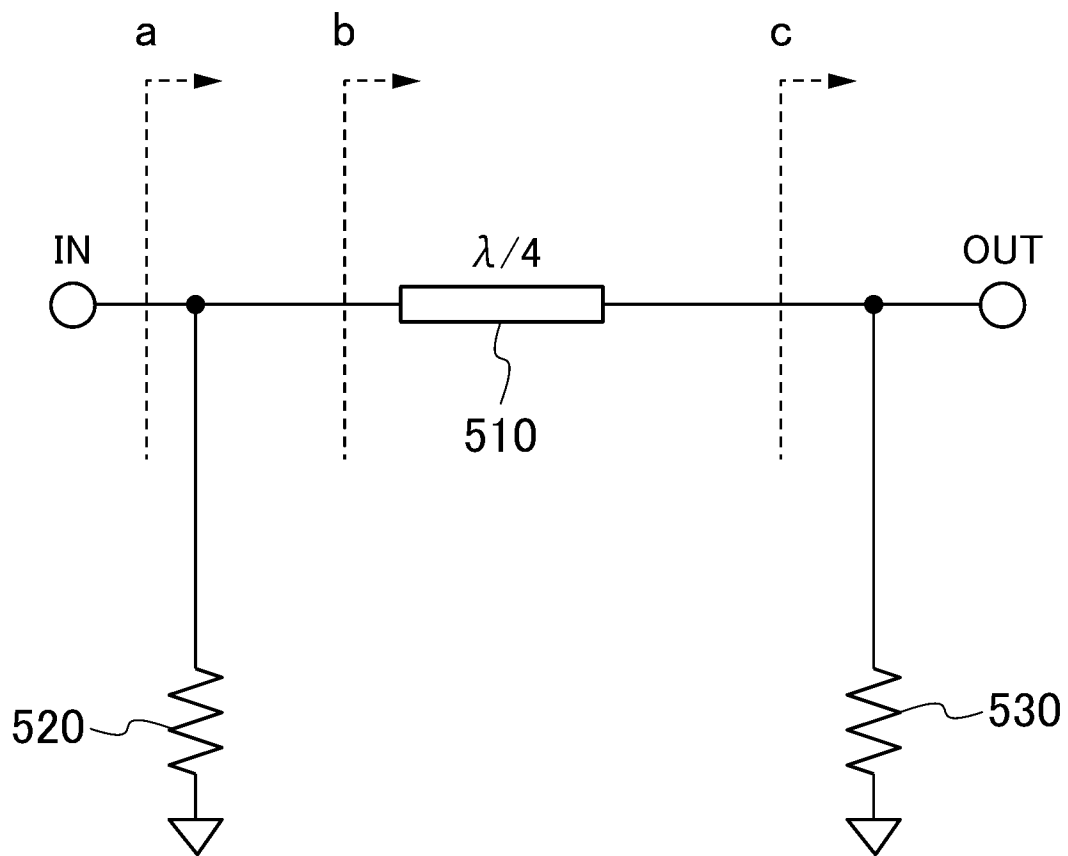
[図9]



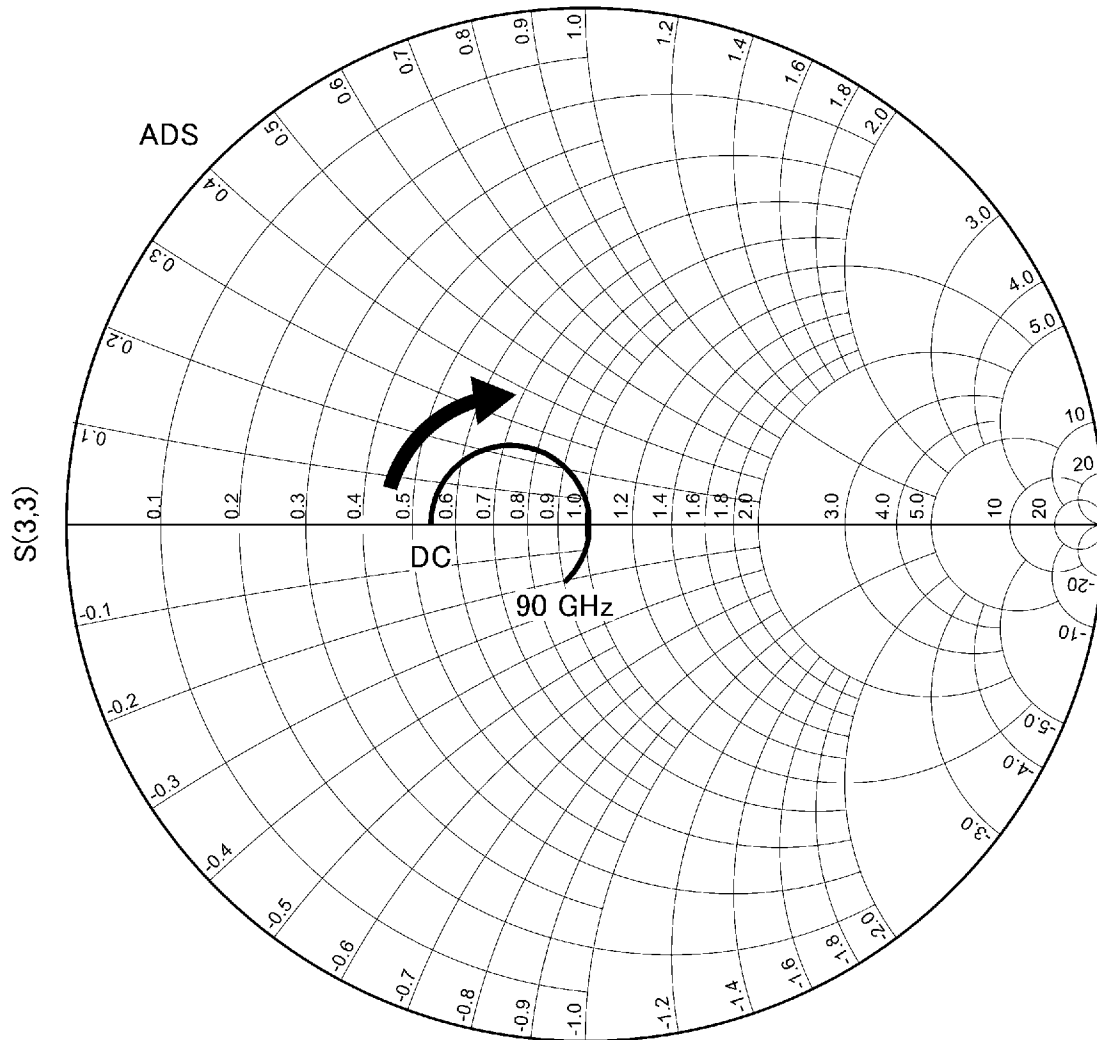
[図10]



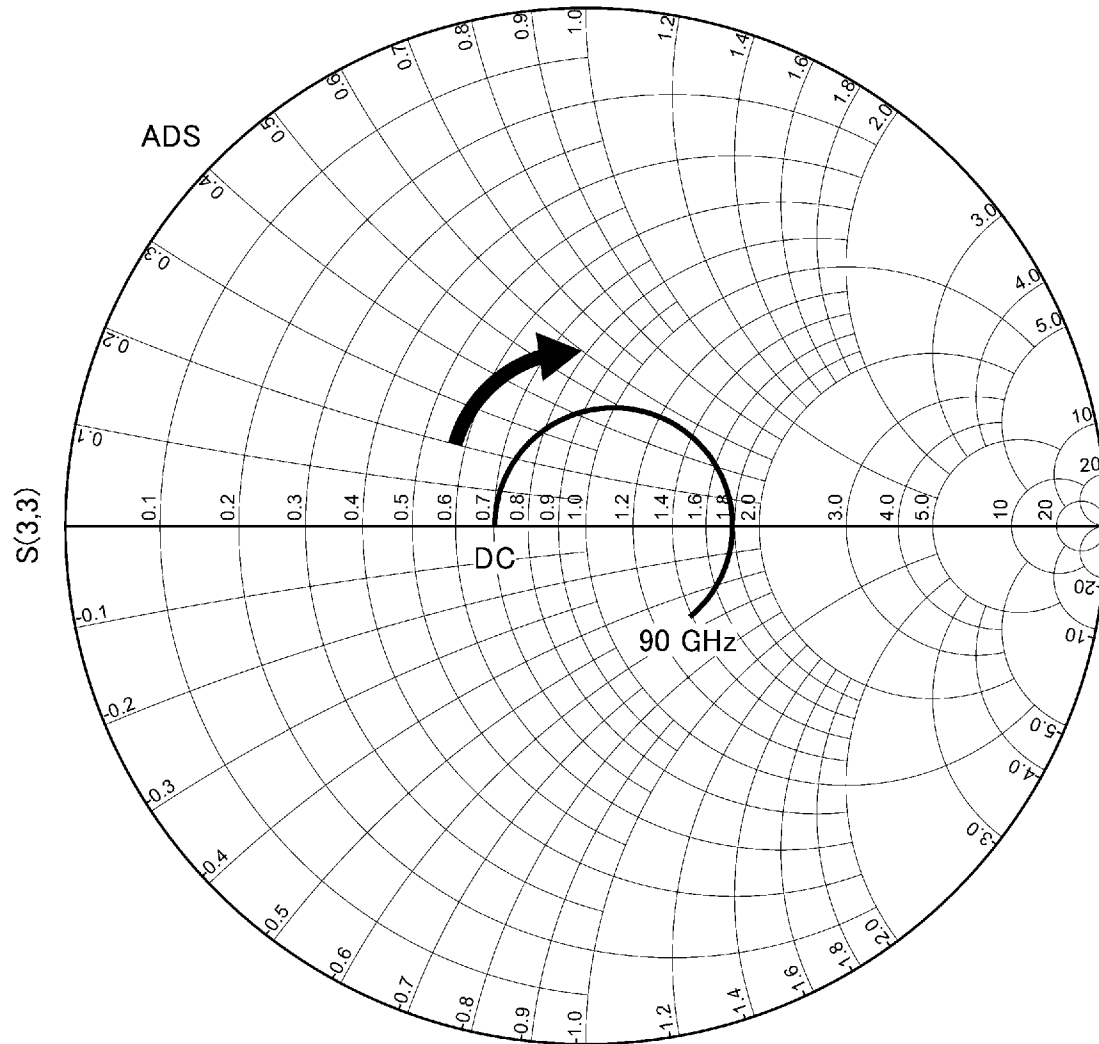
[図11]

500

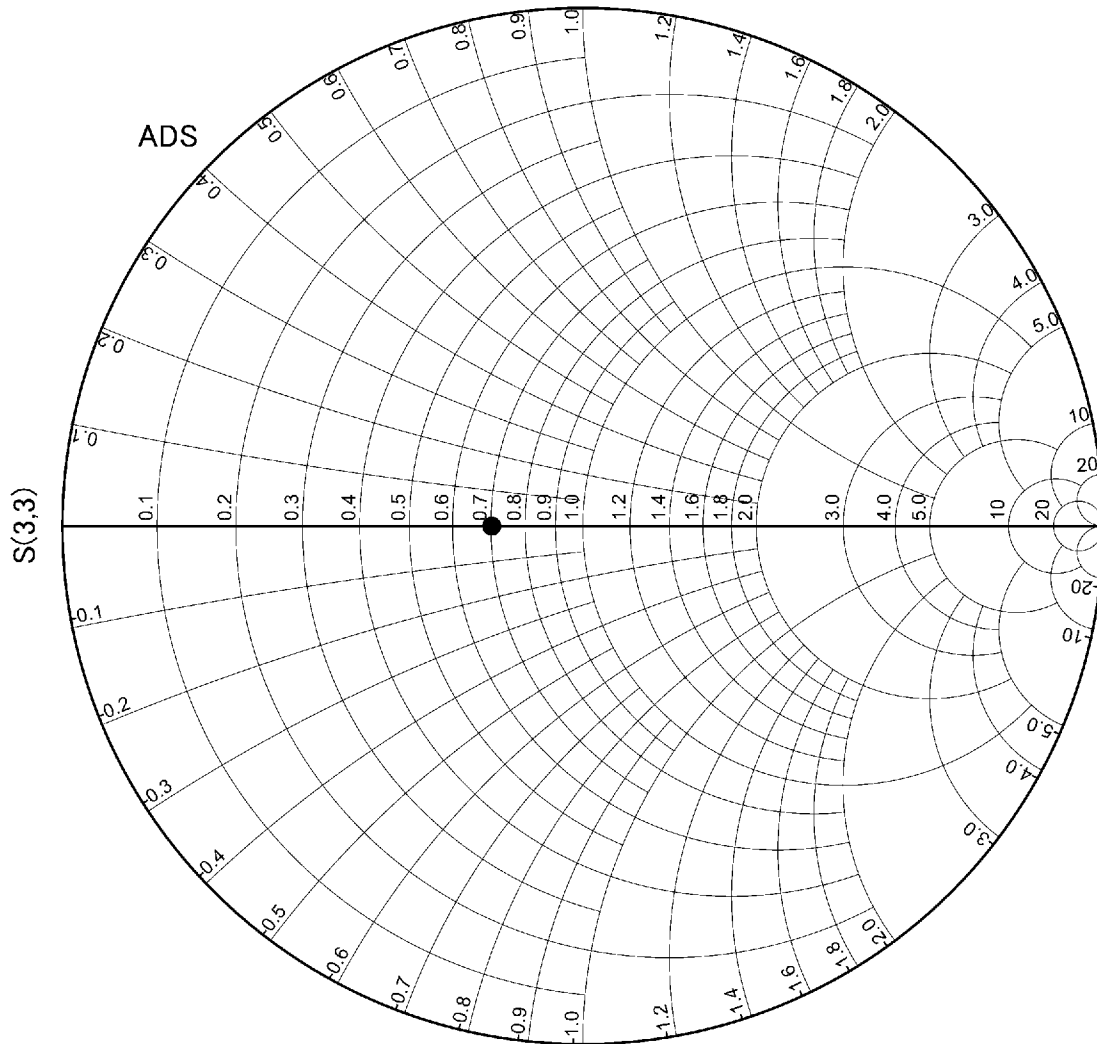
[図12]



[図13]

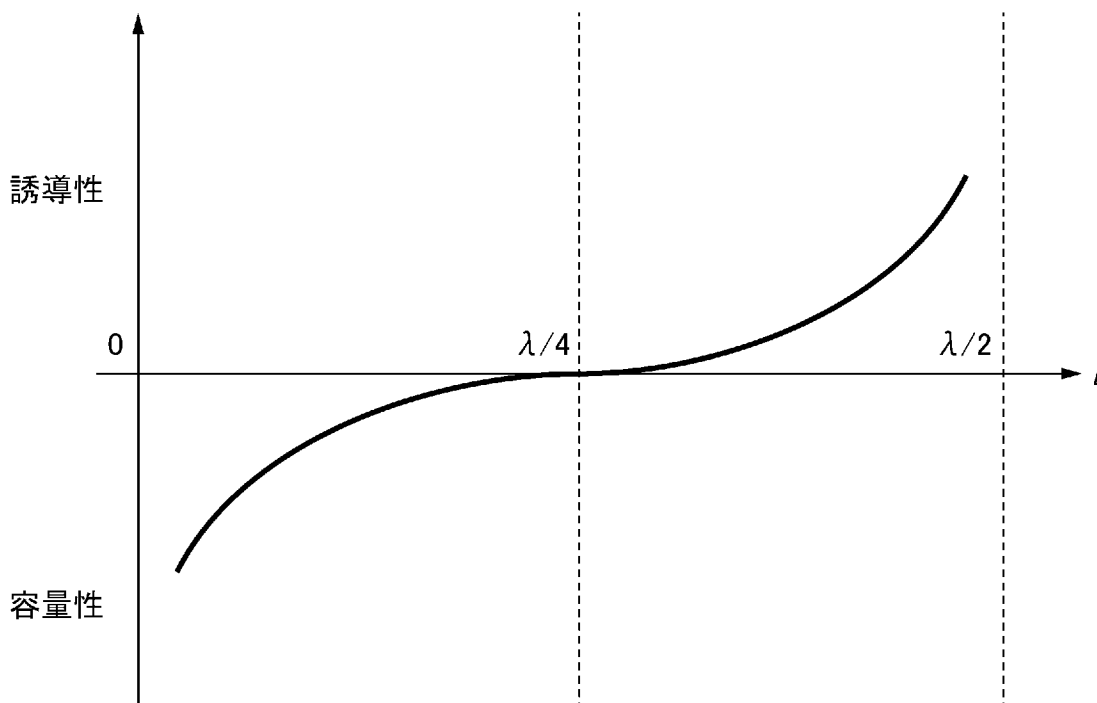


[図14]

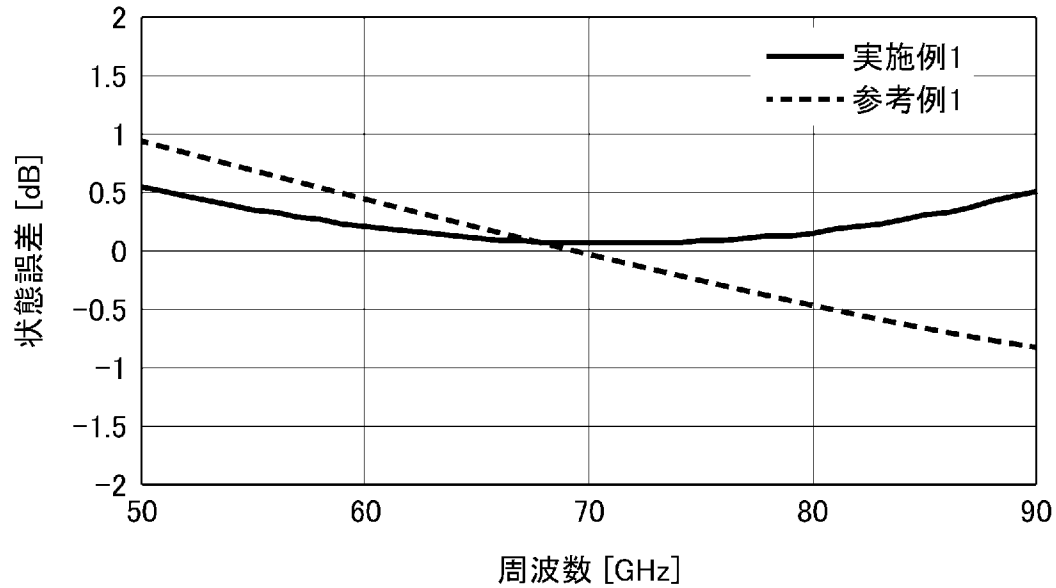


[図15]

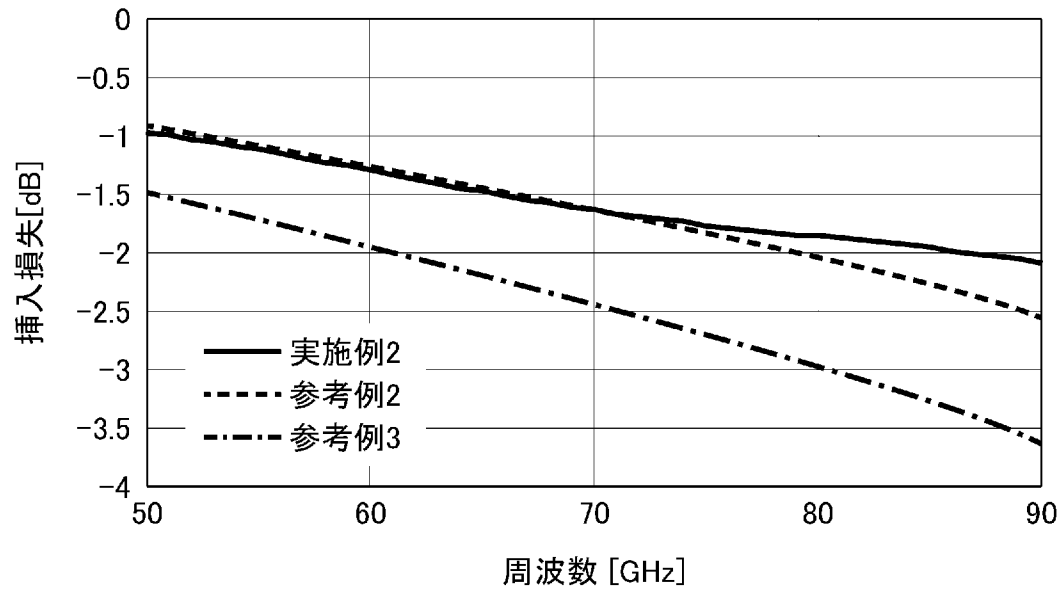
インピーダンス
Zin open



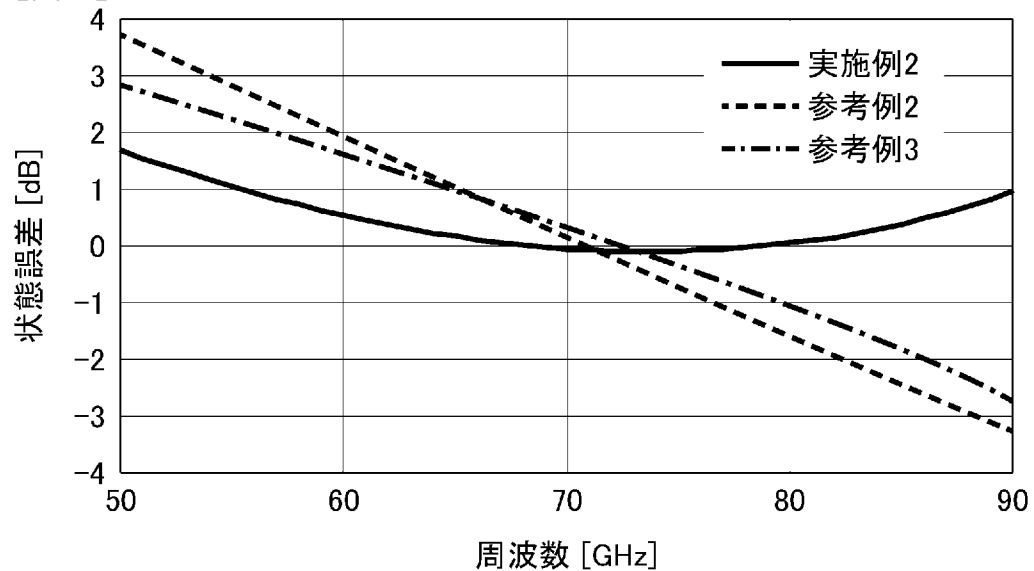
[図16]



[図17]



[図18]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/030182

A. CLASSIFICATION OF SUBJECT MATTER**H03H 11/24**(2006.01)i

FI: H03H11/24

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03H11/24

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2023
 Registered utility model specifications of Japan 1996-2023
 Published registered utility model applications of Japan 1994-2023

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2011-234110 A (MITSUBISHI ELECTRIC CORPORATION) 17 November 2011 (2011-11-17)	1-5
Y	paragraphs [0016]-[0025], fig. 6	6-9
Y	JP 2012-015613 A (ADVANTEST CORPORATION) 19 January 2012 (2012-01-19)	6, 8
	paragraphs [0021]-[0036], [0042]-[0046], fig. 2-3	
Y	JP 2014-002051 A (ADVANTEST CORPORATION) 09 January 2014 (2014-01-09)	7-9
	paragraphs [0008]-[0020], [0037], fig. 1-2, 6	
Y	US 2012/0208484 A1 (HOLZER, Kyle) 16 August 2012 (2012-08-16)	7, 9
	paragraphs [0017]-[0027], fig. 1, 2A	
A	US 2018/0234080 A1 (PSEMI CORP.) 16 August 2018 (2018-08-16)	1-9
	paragraph [0046], fig. 5, 17	



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search

16 October 2023

Date of mailing of the international search report

24 October 2023

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
 Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2023/030182

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2011-234110	A	17 November 2011	(Family: none)	
JP	2012-015613	A	19 January 2012	US 2011/0316645 A1 paragraphs [0032]-[0047], [0056]-[0061], fig. 2-3	
JP	2014-002051	A	09 January 2014	US 2013/0335101 A1 column 1, line 66 to column 4, line 10, column 6, lines 46-57, fig. 1-2, 6 KR 10-2013-0142906 A CN 103513129 A	
US	2012/0208484	A1	16 August 2012	(Family: none)	
US	2018/0234080	A1	16 August 2018	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H03H 11/24(2006.01)i FI: H03H11/24										
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H03H11/24 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2023年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2023年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2023年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2023年	日本国実用新案登録公報	1996 - 2023年	日本国登録実用新案公報	1994 - 2023年
日本国実用新案公報	1922 - 1996年									
日本国公開実用新案公報	1971 - 2023年									
日本国実用新案登録公報	1996 - 2023年									
日本国登録実用新案公報	1994 - 2023年									
C. 関連すると認められる文献										
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号								
X	JP 2011-234110 A（三菱電機株式会社）17.11.2011（2011 - 11 - 17） 段落[0016]-[0025]，図6	1-5								
Y		6-9								
Y	JP 2012-015613 A（株式会社アドバンテスト）19.01.2012（2012 - 01 - 19） 段落[0021]-[0036]，[0042]-[0046]，図2-3	6, 8								
Y	JP 2014-002051 A（株式会社アドバンテスト）09.01.2014（2014 - 01 - 09） 段落[0008]-[0020]，[0037]，図1-2，6	7-9								
Y	US 2012/0208484 A1（HOLZER, Kyle）16.08.2012（2012 - 08 - 16） 段落[0017]-[0027]，図1，2A	7, 9								
A	US 2018/0234080 A1（PSEMI CORP）16.08.2018（2018 - 08 - 16） 段落[0046]，図5，17	1-9								
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。										
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献										
国際調査を完了した日 16.10.2023		国際調査報告の発送日 24.10.2023								
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 竹内 享 5W 8388 電話番号 03-3581-1101 内線 3576								

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2023/030182

引用文献			公表日	パテントファミリー文献	公表日
JP	2011-234110	A	17.11.2011	(ファミリーなし)	
JP	2012-015613	A	19.01.2012	US 2011/0316645 A1	
				段落[0032]-[0047],	
				[0056]-[0061], 図2-3	
JP	2014-002051	A	09.01.2014	US 2013/0335101 A1	
				第1欄第66行-第4欄第10行,	
				第6欄第46-57行 図1-2, 6	
				KR 10-2013-0142906 A	
				CN 103513129 A	
US	2012/0208484	A1	16.08.2012	(ファミリーなし)	
US	2018/0234080	A1	16.08.2018	(ファミリーなし)	